



(45)授權公告日 2019. 12. 03

权利要求书3页 说明书10页 附图5页

[接上页]

(56)对比文件

JP 特开2013-253796 A,2013.12.19,
JuliaHsin-LinLu et al..A Low-Power,
Wide-Dynamic-Range Semi-Digital Universal

Sensor Readout Circuit Using Pulsewidth
Modulation.《IEEE SENSORS JOURNAL》.2011,第
11卷(第5期),第1134-1144页.

1. 一种用于确定在负载模式下运转的保护感测电容性传感器 (12) 的电容的电容测量电路 (10), 包括:

- 正弦波发生器 (40), 所述正弦波发生器 (40) 被配置为产生具有测试频率的实质上正弦的电信号;

- 方波发生器 (46), 所述方波发生器 (46) 被配置为产生在所述测试频率下的实质上方波形状的信号;

- 保护感测电容性传感器 (12), 所述保护感测电容性传感器 (12) 包括邻近布置且彼此相互绝缘的导电感测电极 (14) 和导电保护电极 (16), 其中, 所述导电保护电极 (16) 连接到所述正弦波发生器 (40) 的输出端口;

- 信号感测电路 (18), 所述信号感测电路 (18) 包括:

- sigma-delta 调制器单元 (20), 所述 sigma-delta 调制器单元 (20) 具有:

- 积分器单元 (22), 所述积分器单元 (22) 包括 1 位数模转换器 (34),

- 量化器单元 (24), 所述量化器单元 (24) 包括具有信号输入端口 (28) 和参考输入端口 (30) 的比较器构件 (26) 以及串联连接到所述比较器构件 (26) 的输出端口的时钟控制数字锁存器构件 (32),

- 其中, 所述量化器单元 (24) 的输出端口连接到所述 1 位数模转换器 (34) 的输入端口,

- 所述 1 位数模转换器 (34) 的输出端口连接到所述比较器构件 (26) 的所述信号输入端口 (28), 以便于形成闭合的反馈回路, 并且

- 对于与所述测试频率一样高或更低的信号频率, 所述导电感测电极 (14) 连接到所述比较器构件 (26) 的所述信号输入端口 (28), 并且

- 所述导电保护电极 (16) 连接到所述比较器构件 (26) 的所述参考输入端口 (30);

- 数字抽取器/低通滤波器 (36); 以及

- 数字 XOR 门 (38), 所述数字 XOR 门 (38) 具有至少两个输入端口, 其中, 所述时钟控制数字锁存器构件 (32) 的输出端口连接到所述至少两个输入端口中的第一输入端口, 所述至少两个输入端口中的第二输入端口连接到所述方波发生器 (46) 的输出端口, 并且所述数字 XOR 门 (38) 的输出端口连接到所述数字抽取器/低通滤波器 (36) 的输入端口;

- 微控制器 (48), 所述微控制器 (48) 包括:

- 处理器单元 (50),

- 数字存储器单元 (52),

- 微控制器系统时钟 (54),

- 其中, 所述微控制器 (48) 被配置为基于对在所述数字 XOR 门的输出电平为高时的时钟周期的数量与时钟周期的总数量的比率进行评估来确定所述电容。

2. 根据权利要求 1 所述的电容测量电路 (10), 其中, 所述正弦波发生器 (40) 的所述正弦的电信号与所述方波发生器 (46) 的所述实质上方波形状的信号之间的相对相移实质上等于 90° 。

3. 根据权利要求 1 所述的电容测量电路 (10), 其中, 所述微控制器 (48) 还包括:

- 多个同步脉冲宽度调制单元 (42_1 - 42_3), 所述多个同步脉冲宽度调制单元 (42_1 - 42_3) 被配置为在所述测试频率下运转, 以及

- 低通滤波器单元 (44),

其中,所述多个同步脉冲宽度调制单元(42₁-42₃)和所述低通滤波器单元(44)形成所述正弦波发生器(40),并且其中,所述微控制器(48)被配置为对所述多个同步脉冲宽度调制单元(42₁-42₃)的输出信号进行加权和求和,以用于在所述低通滤波器单元(44)的输出处产生所述测试频率的正弦信号。

4.根据前述权利要求1所述的电容测量电路(10),其中,所述数字抽取器/低通滤波器(36)包括门控计数器(58),所述门控计数器是所述微控制器(48)的构成部分。

5.根据权利要求3所述的电容测量电路(10),其中,所述多个同步脉冲宽度调制单元(42₁-42₄)中的一个同步脉冲宽度调制单元(42₄)被配置为用作所述方波发生器(46)。

6.根据前述权利要求1所述的电容测量电路(10),其中,所述微控制器(48)还包括时钟输出端口(56),所述时钟输出端口(56)连接到所述时钟控制数字锁存器构件(32)的时钟输入端口。

7.根据前述权利要求6所述的电容测量电路(10),其中,所述测试频率处于在1kHz与1MHz之间的范围内,并且所述时钟输出端口(56)被配置为提供具有是所述测试频率的至少十倍的频率的时钟信号。

8.根据前述权利要求1所述的电容测量电路(10),其中,所述导电保护电极(16)经由被屏蔽的电缆(62)的导电屏蔽物(64)连接到所述正弦波发生器(40)的输出端口,并且所述导电感测电极(14)经由所述被屏蔽的电缆(62)的内部导体(66)连接到所述比较器构件(26)的所述信号输入端口(28)。

9.一种通过使用根据权利要求1至8中的任一项所述的电容测量电路(10)来确定在负载模式下运转的保护感测电容性传感器(12)的电容的方法,所述方法包括以下步骤:

- 将所述数字抽取器/低通滤波器(36)的输出复位(114),
- 向所述导电保护电极(16)施加(116)所述正弦的电信号,
- 向所述数字XOR门(38)的所述第二输入端口施加(118)所述实质上方波形状的电信号,
- 对所述时钟控制数字锁存器构件(32)进行时钟控制(120),
- 确定在所述数字XOR门的所述输出电平为高时的时钟周期的数量(122),
- 在预定测量时间之后,停止(124)对所述时钟控制数字锁存器构件(32)的时钟控制,
- 确定(126)在所述数字XOR门的所述输出电平为高时的时钟周期与所述预定测量时间期间的所述时钟周期的总数量的比率,
- 基于对在所述数字XOR门的所述输出电平为高时的所述时钟周期与所述时钟周期的总数量的所述比率进行评估来确定(128)所述电容。

10.根据权利要求9所述的方法,包括以下先前步骤:

- 对具有所述测试频率的多个同步输出信号进行组合,所述多个同步输出信号通过所述同步输出信号的加权求和由多个同步脉冲宽度调制单元(42₁-42₄)产生;以及
- 将低通滤波应用于已求和的输出信号以产生所述测试频率的实质上正弦的测试信号。

11.根据权利要求9或10所述的方法,包括以下步骤:

- 在预定步骤中在预定范围内使所述正弦波发生器(40)的所述正弦的电信号与所述方波发生器(46)的所述实质上方波形状的电信号之间的相对相移发生变化(106),并且保持

相对相位恒定持续预定的测量时间段，

- 确定 (108) 所述测量时间段中的每个测量时间段中的所述电容，
- 确定 (110) 与所确定的具有最大幅度的电容相对应的最佳相对相移，
- 将所述相对相移调整 (112) 为所述最佳相对相移。

12. 一种通过使用根据权利要求1至8中的任一项所述的电容测量电路 (10) 来确定在负载模式下运转的保护感测电容性传感器 (12) 的电容的装置，所述装置包括：

- 将所述数字抽取器/低通滤波器 (36) 的输出复位 (114) 的模块，
- 向所述导电保护电极 (16) 施加 (116) 所述正弦的电信号的模块，
- 向所述数字XOR门 (38) 的所述第二输入端口施加 (118) 所述实质上方波形状的电信号的模块，

- 对所述时钟控制数字锁存器构件 (32) 进行时钟控制 (120) 的模块，
- 确定在所述数字XOR门的所述输出电平为高时的时钟周期的数量 (122) 的模块，
- 在预定测量时间之后，停止 (124) 对所述时钟控制数字锁存器构件 (32) 的时钟控制的模块，

- 确定 (126) 在所述数字XOR门的所述输出电平为高时的时钟周期与所述预定测量时间期间的所述时钟周期的总数量的比率的模块，

- 基于对在所述数字XOR门的所述输出电平为高时的所述时钟周期与所述时钟周期的总数量的所述比率进行评估来确定 (128) 所述电容的模块。

13. 根据权利要求12所述的装置，包括：

- 对具有所述测试频率的多个同步输出信号进行组合的模块，所述多个同步输出信号通过所述同步输出信号的加权求和由多个同步脉冲宽度调制单元 (42₁-42₄) 产生；以及
- 将低通滤波应用于已求和的输出信号以产生所述测试频率的实质上正弦的测试信号的模块。

14. 根据权利要求12或13所述的装置，包括：

- 在预定步骤中在预定范围内使所述正弦波发生器 (40) 的所述正弦的电信号与所述方波发生器 (46) 的所述实质上方波形状的电信号之间的相对相移发生变化 (106) 的模块，并且所述模块保持相对相位恒定持续预定的测量时间段，

- 确定 (108) 所述测量时间段中的每个测量时间段中的所述电容的模块，
- 确定 (110) 与所确定的具有最大幅度的电容相对应的最佳相对相移的模块，
- 将所述相对相移调整 (112) 为所述最佳相对相移的模块。

确定保护感测电容性传感器的电容的电容测量电路和方法

技术领域

[0001] 本发明总体上涉及用于在负载模式下运转(具体来说,用于交通工具应用)的保护感测电容性传感器的电容测量电路、使用这种电容测量电路来测量这样的电容性传感器的电容的方法、以及用于执行该方法的软件模块。

背景技术

[0002] 包括在负载模式下运转的电容性传感器的交通工具电容性检测系统现今被广泛使用,例如出于对交通工具座椅占用进行检测的目的。电容性传感器可以被设计为具有单个感测电极的仅感测电容性传感器。替代地,电容性传感器可以被设计为具有邻近布置且彼此互相绝缘的感测电极和保护电极的保护感测电容性传感器。

[0003] 例如,文件JP-H11-78655描述了包括电场传感器的交通工具座椅占用检测装置。频率大约为100kHz的高频率振荡器经由电阻器连接到布置在汽车座椅上的天线电极。通过这样,在天线电极与汽车地面之间产生差分AC电场,从而使与AC电场相对应的负载电流流经电阻器。AC负载电流由电阻器转换成AC电压,该AC电压随后由电压缓冲器发送到包括带通滤波功能的检测器,该检测器产生DC输出电压。

[0004] 如果占用者坐在座椅上,则在天线电极与汽车地面之间流动的电流增加,指示座椅上的占用者的出现。

[0005] 此外,在测量技术的领域中,采用sigma-delta调制器通常是已知的,并且关于该话题有许多相关文献可用,例如“Sigma-Delta ADCs and DACs”,AN-283 Application Note, Analog Devices, 1993, 该文献可以从http://www.analog.com/static/imported-files/application_notes/292524291525717245054923680458171AN283.pdf下载。

[0006] 专利US 8,570,053 B1描述了用于通过电容性传感器测量未知电容值的sigma-delta调制器的应用。电容性传感器包括开关电容器电路、比较器、以及电荷耗散电路。开关电容器电路在第一开关相位期间将感测电容器与调制电容器相互串联耦合,并且在第二开关相位期间为感测电容器放电。比较器被耦合为将调制电容器上的电势与参考物进行比较,并且作为响应产生调制信号。电荷耗散电路耦合到调制电容器以响应于调制信号来选择性地使调制电容器放电。

[0007] 技术问题

[0008] 期望提供一种包括用于确定在负载模式下运转的保护感测电容性传感器的复合电容的低成本硬件部件的、特别是用在交通工具中并符合汽车电磁兼容性(EMC)需要的简单电容测量电路。

[0009] 如在本申请中使用的术语“交通工具”特别地应当被理解为包含客车、卡车和公共汽车。

[0010] 因此,本发明的目的在于提供用于确定在负载模式下运转的保护感测电容性传感器的电容的、采用较少的硬件部分和/或低成本硬件部分、但仍满足汽车电磁兼容性(EMC)需要的电容测量电路。

发明内容

[0011] 在本发明的一个方面中,目标通过用于确定在负载模式下运转的保护感测电容性传感器的电容的电容测量电路来实现。该电容测量电路包括:

[0012] -正弦波发生器,其被配置为产生具有测试频率的实质上正弦的电信号,

[0013] -方波发生器,其被配置为在测试频率下产生实质上方波形状的信号,

[0014] -保护感测电容性传感器,其包括邻近布置且彼此相互绝缘的导电感测电极和导电保护电极,其中,保护电极连接到正弦波发生器的输出端口,以及

[0015] -信号感测电路。

[0016] 如本申请中使用的术语“负载模式”应当被特别地理解为测量由邻近单个感测电极出现接地目标而引起的位移电流的模式(参考J.Smith等人的Electric field sensing for graphical interfaces,IEEE Comput.Graph.Appl.,18(3):54-60,1998)。

[0017] 信号感测电路包括sigma-delta调制器单元,该sigma-delta调制器单元具有:包括1位数模转换器的积分器单元、包括带有信号输入端口和参考输入端口的比较器构件和串联连接到比较器构件的输出端口的时钟控制数字锁存器构件的量化器单元、以及数字抽取器/低通滤波器。量化器单元的输出端口连接到1位数模转换器的输入端口,并且1位数模转换器的输出端口连接到比较器构件的信号输入端口,以便于形成闭合的反馈回路。对于与测试频率一样高或更低的信号频率,感测电极连接到信号输入端口。保护电极连接到比较器构件的参考输入端口。

[0018] 此外,信号感测电路包括数字抽取器/低通滤波器。用于对sigma-delta调制器所产生的比特流进行抽取的抽取器和数字低通滤波器对于本领域技术人员是公知的,并且因此本文中不应当详细描述。可以采用对本领域技术人员来说适合的任何数字抽取器/低通滤波器。

[0019] 此外,信号感测电路包括具有至少两个输入端口的数字XOR门。电子锁存器构件的输出端口连接到数字XOR门的至少两个输入端口中的第一输入端口,至少两个输入端口中的第二输入端口连接到方波发生器的输出端口,并且数字XOR门的输出端口链接到数字抽取器/低通滤波器的输入端口。

[0020] 此外,信号感测电路包括微控制器,该微控制器具有处理器单元、数字存储器单元和微控制器系统时钟。微控制器被配置为基于对在XOR门的输出电平为高时的时钟周期的数量与在测量时间期间的时钟周期的总数量的比率进行评估来确定电容。

[0021] 这样装备的微控制器现今在商业上可用于许多变型中。预期在本发明中使用的微控制器的类型是具有非常受限的能力的低成本类型。例如,所考虑的微控制器不包括数字信号处理器(DSP),并且微控制器系统时钟的频率小于或等于10MHz。

[0022] 根据本发明的电容测量电路的一个优点在于,可以利用降低的代价和成本可靠地确定电容性传感器的电容。

[0023] 另一优点在于,通过使用适合的sigma-delta调制器,可以实现用于确定电容性传感器的电容的高精度。

[0024] 在优选实施例中,正弦波发生器的正弦的电信号与方波发生器的实质上方波形状的信号之间的相对相移实质上等于90°。在这种情况下,数字XOR门对在正弦波发生器的第二和第三四分之一波周期期间的时钟控制锁存器构件的逻辑输出进行反相,并且不对在

第一和第四四分之一波周期期间的时钟控制锁存器构件的逻辑输出进行反相。以此方式，电容的确定可以在原理上被简化，以便对在XOR门的输出电平为高时的时钟周期的数量进行计数。随后计算该数量与测量时间期间的时钟周期的总数量的比率。

[0025] 在另一个优选实施例中，微控制器还包括被配置为在测试频率下运转的多个同步脉冲宽度调制单元以及低通滤波器单元。多个同步脉冲宽度调制单元和低通滤波器单元形成正弦波发生器。微控制器被配置为对多个同步脉冲宽度调制单元的输出信号进行加权和求和，以用于在低通滤波器单元的输出处产生测试频率的正弦信号。通过那样，可以通过采用不包括数字信号处理器的低成本类型的微控制器来减小所需要的硬件代价。

[0026] 在又一个优选实施例中，数字抽取器/低通滤波器包括门控计数器，门控计数器是微控制器的构成部分。以此方式，可以提供紧凑设计的电容测量电路。

[0027] 在一个实施例中，多个同步脉冲宽度调制单元中的一个同步脉冲宽度调制单元被配置为作为方波发生器。通过那样，可以减少分立部件的数量并简化电容测量电路。

[0028] 如果微控制器还包括连接到时钟控制数字锁存器构件的时钟输入端口的时钟输出端口，则可以实现类似的益处。替代地，可以代替内部微控制器时钟源使用微控制器外部的时钟源。

[0029] 在另一个优选实施例中，测试频率处于在1kHz与1MHz之间的范围内，并且时钟输出端口被配置为提供具有是测试频率的至少十倍的频率的时钟信号。过采样速率足够高，并且在所选择的频率范围内，确定电容所需要的时间对于许多应用足够短，具体来说对于汽车应用，并且电容测量电路的硬件部分廉价并容易获得，因为可以采用具有小于或等于10MHz的系统时钟频率的低成本类型的微控制器。当然，将指出的是，也可以使用具有大于10MHz的系统时钟频率的微控制器。

[0030] 在一个实施例中，保护电极经由被屏蔽的电缆的导电屏蔽物连接到正弦波发生器的输出端口，并且感测电极经由被屏蔽的电缆的内部导体连接到比较器构件的信号输入端口。以此方式，可以容易地提供用于将保护感测电容性传感器与具有低等级电磁辐射的测量电路进行连接的解决方案。

[0031] 在本发明的另一个方面中，提供了一种用于通过使用本文中公开的电容测量电路的实施例来确定在负载模式下运转的保护感测电容性传感器的电容的方法。

[0032] 该方法包括以下步骤：

[0033] -将数字抽取器/低通滤波器的输出复位，

[0034] -使得能够像保护电极施加正弦的电信号，

[0035] -使得能够向数字XOR门的第二输入端口施加电方波信号，

[0036] -使得能够对时钟控制数字锁存器构件进行时钟控制，

[0037] -确定在XOR门的输出电平为高的时钟周期的数量，

[0038] -在预定测量时间之后，停止对时钟控制数字锁存器构件的时钟控制，

[0039] -确定在XOR门的输出电平为高的时钟周期与在预定测量时间期间的时钟周期的总数量的比率，

[0040] -基于对在XOR门的输出电平为高的时钟周期的数量与时钟周期的总数量的比率进行评估来确定电容。

[0041] 在适合的实施例中，可以实现如先前呈现的电容测量电路的优点，并且可以以快

速、可靠且可再生的方式,利用较少的硬件代价来确定在负载模式下运转的保护感测电容性传感器的电容。

[0042] 在另一个优选实施例中,方法包括以下先前步骤:

[0043] -对具有测试频率的多个同步输出信号进行组合,多个同步输出信号通过同步输出信号的加权求和由多个同步脉冲宽度调制单元产生;以及

[0044] -将低通滤波应用于已求和的输出信号以产生测试信号频率的实质上正弦的测试信号。在适合的实施例中,电磁辐射的等级可以保持为低,从而使得能够符合EMC要求,尤其对于汽车应用,具有降低的硬件和成本代价。

[0045] 在又一个优选实施例中,方法包括以下步骤:

[0046] -在预定步骤中在预定范围内使正弦波发生器的正弦的电信号与方波发生器的实质上方波形状的信号之间的相对相移发生变化,并保持相对相位恒定持续预定的测量时间段,

[0047] -确定测量时间段中的每个测量时间段的电容,

[0048] -确定与所确定的最大幅值的电容相对应的最佳相对相移,

[0049] -将相对相移调整为最佳相对相移。

[0050] 以此方式,可以补偿信号感测电路或所采用的滤波器构件的任何相位偏移影响,并且可以获得用于确定电容的改进的信号质量。

[0051] 在本发明的又一个方面中,提供了一种用于控制本文中所公开的方法的实施例的步骤的执行的软件模块。

[0052] 待实施的方法步骤被转换成软件模块的程序代码,其中,程序代码可实施于微控制器的数字存储器单元中,并可由微控制器的处理器单元执行。

[0053] 软件模块可以实现方法的鲁棒且可靠的执行并可以允许方法步骤的快速修改。

[0054] 根据下文中所描述的实施例并参考该实施例所阐述的,本发明的这些和其它方面将显而易见。

附图说明

[0055] 参考附图,根据非限制性实施例的以下具体实施方式,本发明的另外的细节和优点将显而易见,在附图中:

[0056] 图1是常规的sigma-delta调制器的框图;

[0057] 图2例示了根据本发明的电容测量电路的实施例的框图;

[0058] 图3示出了依据图2的电容测量电路的实施例的详细电路图;

[0059] 图4示出了由依据图3的电容测量电路的微控制器的同步脉冲宽度调制单元产生的、相同的测试信号频率的多个同步输出信号的组合,

[0060] 图5是根据本发明的方法的可选部分的一系列可选步骤的流程图,以及

[0061] 图6是根据本发明的方法的实施例的流程图。

具体实施方式

[0062] 图1是常规的一阶sigma-delta调制器68。其包括串联连接到积分器70的模拟锁存比较器72(本质上是锁存的1位模数比较器)。比较器72以过采样频率 $k \cdot f_s$ 时钟控制,其中 k

表示过采样因子。施加到积分器70的输入信号是待测量的输入电压 V_{in} 与输入连接到由锁存比较器72产生的1位数据流(比特流)的1位数模转换器的输出电压之间的差异。采样速率 $k \cdot f_s$ 的比特流在数字抽取器/低通滤波器中被处理为采样速率 f_s 的比特流。如果待测量的输入电压的幅度增大,则“高”状态在比特流中是主要的。如果待测量的输入电压的幅度减小,则“低”状态在比特流中是主要的。对于sigma-delta调制器功能和性质的更详细描述,参考相关文献,例如在“背景技术”部分中引用的参考文件。

[0063] 图2例示了根据本发明的用于确定在负载模式下运转的保护感测电容性传感器12(还参见图3)的电容值的电容测量电路10的实施例的框图。

[0064] 电容测量电路10包括信号感测电路18,其包括具有积分器单元22和量化器单元24的修改的sigma-delta调制器单元20。

[0065] 量化器单元24包括具有信号输入端口28和参考输入端口30的比较器构件26。

[0066] 电容测量电路10还包括保护感测电容性传感器12(见图3),其包括邻近布置且彼此相互绝缘的导电感测电极14和导电保护电极16。接近的未知电容的对象(例如座椅占用者)与保护感测电容性传感器12电交互,并且借此改变保护感测电容性传感器12的由电容测量电路10感测的电容值。

[0067] 未知电容器76与保护感测电容器传感器12之间的交互在图3中由弯曲的实线指示,该实线从未知的电容器76出现并在感测电极14处结束。

[0068] 保护电极16可连接到比较器构件26的参考输入端口30,并且感测电极14可连接到比较器构件26的信号输入端口28。图3示出了连接到比较器构件26的输入端口28、30的、处于运转状态的保护感测电容性传感器12。

[0069] 再次参考图2,比较器构件26的参考输入端口30(以及随其的保护电极16)连接到正弦波发生器40的输出端口。正弦波发生器40被配置为产生具有测试频率(“测试信号”)的实质上正弦的电信号,该测试频率可在1kHz与1MHz之间的范围内选择。在该具体实施例中,测试频率被选择为处于100kHz,并且正弦波发生器40的输出端口处的峰值幅值为0.5V。

[0070] 量化器单元24还包括被设计为串联连接到比较器构件26的输出端口的D触发器的数字锁存器构件32。数字锁存器构件32通过提供具有至少是测试频率十倍的频率的时钟信号的时钟源134来进行时钟控制。在该具体实施例中,时钟信号的频率为10MHz。

[0071] 修改的sigma-delta调制器单元20的积分器单元22包括具有双极电流输出的1位数模转换器(DAC)34。如果1位DAC输入端口处于与逻辑状态“高”相对应的电压电平,则具有固定的预定电平的电流流出DAC输出端口。如果DAC输出端口处于与逻辑状态“低”相对应的电压电平,则相同的固定的预定电平的电流流到DAC输出端口中。修改的sigma-delta调制器单元20的积分器单元22可以被认为还包括在DAC输出端口与电路地78之间连接的未知电容器76。

[0072] 由时钟控制数字锁存器构件32的输出端口形成的量化器单元24的输出端口连接到1位DAC 34的输入端口。1位DAC输出端口连接到比较器构件26的信号输入端口28,以便形成闭合的反馈回路。

[0073] 反馈回路将信号输出端口28处的电压保持为实质上等于参考输入端口30处的电压,该参考输入端口30被正弦波发生器40驱动。因此,在运转期间,在未知的电容器76处将出现与由正弦波发生器40产生的正弦波相同的频率和幅度的正弦波,与通过向未知电容器

76施加1位DAC 34的输出电流产生的电压进行叠加。

[0074] 用于在所施加的电测试信号的一个周期的第一个四分之一周期和最后一个四分之一周期期间(即,在增加的电压电平期间)保持反馈回路稳定的由1位DAC 34注入到未知电容器76中的多个正电流脉冲和负电流脉冲以及在所施加的电测试信号的一个周期的第二个四分之一周期和第三个四分之一周期期间(即,在减小的电压电平期间)由1位DAC 34注入到未知电容器76中的多个正电流脉冲和负电流脉冲将指示电测试信号和未知电容器76电容的幅度。电容越高,则在所施加的电测试信号的周期的第一个四分之一周期和最后一个四分之一周期期间将产生越多的正电流脉冲并且在所施加的电测试信号的周期的第二个四分之一周期和第三个四分之一周期期间将产生越多的负电流脉冲。

[0075] 信号感测电路18还包括作为数字乘法器运转的具有两个输入端口的数字XOR门38。两个输入端口中的一个输入端口连接到方波发生器46的输出端口。方波发生器46被配置为产生在测试频率下的实质上方波形状的电信号。正弦波发生器40的电测试信号与方波发生器46的电信号之间的相对相移实质上等于 90° 以及对数字锁存器构件32进行时钟控制的时钟源134的一个周期的时间的等同相移。方波发生器46以与时钟源134同步的方式运转。以此方式,方波发生器46的输出电压电平将其状态改变为与数字锁存器构件32处的有效时钟沿同步。

[0076] 数字XOR门38的两个输入端口中的另一输入端口连接到数字锁存器构件32的输出端口。数字XOR门38使指示在测试信号的周期的第二个四分之一周期和第三个四分之一周期期间的1位DAC 34的实际电流脉冲输出的数字锁存器构件32的输出电平反相,并且不使指示在测试信号的周期的第一个四分之一周期和最后一个的四分之一周期期间的1位DAC的实际电流脉冲输出的数字锁存器构件32的输出电平反相。因此,在数字XOR门38的输出端口处的负脉冲和正脉冲的数量之间的比率将指示未知电容器76的电容。更具体来说,数字XOR门38的输出端口处的正占空比将实质上与未知电容器76的电容成比例。

[0077] 继而,信号感测电路18包括数字抽取器/低通滤波器36。数字XOR 38门的输出端口连接到数字抽取器/低通滤波器36的输入端口。数字抽取器/低通滤波器36将对数字XOR门38的输出端口处产生的脉冲流输出进行抽取和低通滤波,这产生了指示未知电容器76的未知电容值的数字字。

[0078] 图3示出了依据图2的电容测量电路10的实施例的详细电路图。

[0079] 如图3中示出的,电容测量电路10包括微控制器48,微控制器48包括处理器单元50、数字存储器单元52、微控制器系统时钟54以及多个具有方波输出信号的四个同步的脉冲宽度调制(PWM)单元42₁-42₄。应当理解的是,存在相互连接微控制器48的各个部件的数据链路(在图3中表示为数据总线)。微控制器48是具有非常有限的能力的低成本类型,具有10MHz的时钟频率并且不包括集成数字信号处理器。

[0080] 多个同步PWM单元42₁-42₄中的三个PWM单元42₁-42₃以及低通滤波器单元44形成正弦波发生器40。系统被配置为对具有100kHz的测试信号频率的多个同步PWM单元42₁-42₄中的三个PWM单元42₁-42₃的输出信号进行加权和求和。例如,一个电阻器80、82、84均连接到用于所有三个PWM单元输出信号的加权求和的三个PWM单元42₁-42₃的每个输出端口。

[0081] 在图4中示意性地示出了方波PWM单元的输出信号。输出信号具有相同的测试信号频率,其中在它们当中具有定义的相对相移。PWM单元42₂(在图4中的第2位置)的输出信号

相对于PWM单元42₁(第一位置)的输出信号延迟1/8周期,并且PWM单元42₃(第3位置)的输出信号进而相对于PWM单元42₂(第2位置)的输出信号延迟1/8周期。如由电阻器80、82、84加权的PWM单元输出信号的相对幅度分别为1、 $\sqrt{2}$ 和1。通过对加权的PWM单元输出信号进行求和,如在图4中的底部部分中指示的,产生近似的正弦波86。近似的正弦波86的第2和第7个谐波实质上被抑制。

[0082] 被设计为 π 配置中的LC滤波器和附加的RC组合的低通滤波器单元44串联连接到脉冲PWM单元42₁-42₃的输出,并实质上过滤掉剩余谐波中的大多数。低通滤波器单元44的输出是具有100kHz的频率以及低失真因数的正弦测试信号。低通滤波器单元44的源电阻由三个电阻器80、82、84来限定,并且电阻器88限定低通滤波器单元44的负载电阻。

[0083] 用于对时钟控制数字锁存器构件进行时钟控制的时钟源134由微控制器48的时钟示出端口56来提供,提供具有10MHz的频率的电时钟信号。时钟输出端口56连接到时钟控制的数字锁存器构件32的时钟输入端口。

[0084] 比较器构件26是微控制器48的构成部分。时钟控制数字锁存器构件32由SN74LVC1G74D触发器集成电路提供,其可在商业上从几个生产商获得。数字XOR门38由SN74LVC1G86XOR门集成电路提供,其也可在商业上从集成电路的几个生产商获得。

[0085] 此外,数字抽取器/低通滤波器36包括门控计数器58,门控计数器58为微控制器48的构成部分。数字XOR门38的输出端口连接到门控计数器58的输入端口。

[0086] 保护感测电容性传感器12的保护电极16经由被屏蔽的电缆62的导电屏蔽物64连接到正弦波发生器40的输出端口,并且感测电极14经由被屏蔽的电缆62的内部导体66和用于直流(DC)解耦的电容器90连接到比较器构件26的信号输入端口28。DC解耦电容器90的电容量值被选择为使得电容器90的阻抗足够低以使得测试信号实质上未衰减地通过。以此方式,对于像测试频率那么高的或者更低的频率,感测电极14有效地连接到信号输入端口28。由此有效地消除信号感测电路18的DC偏置上的感测电极14与电路地78之间的泄漏电流的任何影响。

[0087] 由 π 配置中的两个电容器和电感器组成的附加EM辐射低通滤波器单元92在被屏蔽的电缆62的远离电容性传感器12的一端处位于被屏蔽的电缆62的内部导体66与导电屏蔽物64之间。EM辐射低通滤波器单元92对由电容性传感器12中的时钟源134和相关传感器布线产生的频率部件进行衰减,而使得测试信号实质上未衰减地通过。

[0088] 积分器单元22的1位DAC 34由具有与用于比较器构件26、时钟控制数字锁存器构件32、数字XOR门38和微控制器48的DC电源(未示出)相同电压的DC电压源94来供电。

[0089] 1位DAC 34包括两个电流镜电路96、98,其通过数字锁存器构件32的输出端口处的电压电平交替地打开和关闭。电阻器100针对两个电流镜电路96、98同时设置输出电流。借此,如果使得上电流镜电路96和下电流镜电路98彼此对称,则两个输出电流可以实质上相等。

[0090] 如果数字锁存器构件32的输出端口处的电压电平对应于逻辑状态“高”(5V),则电阻器102将把下电流镜电路98的晶体管的发射极的电势上拉到阻碍任何基极电流流动的电平,由此禁用下电流镜电路98。同时启用上电流镜电路96。从1位DAC 34流出到未知电容器76中的电流是正的。

[0091] 如果数字锁存器构件32的输出端口处的电压电平对应于逻辑状态“低”(0V),则电

阻器104将把上镜电路96的晶体管的发射极的电势下拉到阻碍任何基极电流流动的电平，由此禁用上电流镜电路96。同时启用下电流镜电路98。从1位DAC 34流出到未知电容器76中的电流是负的。在该具体实施例中，1位DAC输出电流的水平被示例性地选择为100 μ A。

[0092] 方波发生器46由多个同步PWM单元42₁-42₄中的第四PWM单元42₄提供。正弦波发生器40的组合的三个PWM输出单元信号与第四PWM输出单元信号之间的相移可由微控制器48调节，如下面将描述的。

[0093] 在下文中，描述了通过使用电容测量电路10的实施例来确定在负载模式下运转的保护感测电容性传感器12的电容的方法的实施例(图6)。作为通过依据图2和图3的电容测量电路10的实施例测量保护感测电容性传感器12的电容的准备，应当理解的是，所有涉及的单元和设备都处于运转状态并且如图2和图3中例示地进行配置。

[0094] 为了能够执行方法，微控制器48包括软件模块60。待实施的方法步骤被转换成软件模块60的程序代码。程序代码可实施于微控制器48的数字存储器单元52中，并且可由微控制器48的处理器单元50执行。

[0095] 为了确定正弦波发生器40的三个组合的PWM输出单元信号与方波发生器46的输出信号之间的最佳相移，执行以下可选系列的预备方法步骤(图5)。

[0096] 在第一预备步骤106中，正弦波发生器40的正弦的电信号与方波发生器46的实质上方波形状的信号之间的相对相移在预定步骤中在80°与100°之间的预定范围内变化5°，并且对于预定的测量时间段，相对相位保持恒定。

[0097] 在恒定的相对相位的测量时间段中的每个时间段中，在接下来的预备步骤108中确定保护感测电容性传感器12的电容。在以下预备步骤110中，最佳相移被确定为与所确定的最大幅度的电容相对应的相对相移。随后在最终的预备步骤112中，相对相移被调整为所确定的最佳相对相移。

[0098] 为了确定在负载模式下运转的保护感测电容性传感器12的电容，执行以下步骤(图6)。

[0099] 在方法114的第一步骤中，将门控计数器58复位。随后在以下步骤116-120中，将正弦的电信号施加到保护电极16，将电方波信号施加到数字XOR门38的第二输入端口，并且启用时钟控制数字锁存器构件32的时钟控制。

[0100] 在方法的接下来的步骤122中，XOR门的输出电平为高的时钟周期的数量由微控制器48的门控计数器58来确定。

[0101] 在预定测量时间之后，在该具体实施例中预定测量时间已经被选择为100ms，时钟控制数字锁存器构件32的时钟控制在另一步骤124中停止。与电时钟信号的10MHz的频率结合，以此方式可以实现1:10⁶的测量分辨率。

[0102] 在以下步骤126中，其中XOR门的输出电平在预定的测量时间期间为高的时钟周期的数量通过读出门控计数器58的内容来确定，其指示未知电容器76的电容。在另一步骤128中，基于对XOR门的输出电平在预定的测量时间期间为高的时钟周期的数量进行评估来确定电容。

[0103] 尽管在附图和前述描述中已经详细例示和描述了本发明，但是这种例示和描述将被认为是例示性的或者是示例性的而不是限制性的，本发明不限于所公开的实施例。

[0104] 本领域技术人员在实践所要求保护的发明时，通过对附图、公开内容、和所附权利

要求的研究,可以理解 and 实现所公开的实施例的其它变型。在权利要求中,词语“包括”并不排除其它元素或步骤,并且不定冠词“一”或“一个”不排除多个。在相互不同的从属权利要求中记载的特定措施的事实并不指示这些措施的组合不能用于获得优点。权利要求中的任何附图标记都不应当被理解为限制性的范围。

- [0105] 附图标记列表
- [0106] 10 电容测量电路
- [0107] 12 保护感测电容性传感器
- [0108] 14 感测电极
- [0109] 16 保护电极
- [0110] 18 信号感测电路
- [0111] 20 sigma-delta调制器电路
- [0112] 22 积分器单元
- [0113] 24 量化器单元
- [0114] 26 比较器构件
- [0115] 28 信号输入端口
- [0116] 30 参考输入端口
- [0117] 32 数字锁存器构件
- [0118] 34 1位数模转换器
- [0119] 36 数字抽样器/低通滤波器
- [0120] 38 数字XOR门
- [0121] 40 正弦波发生器
- [0122] 42₁-42₄ 脉冲宽度调制单元
- [0123] 44 低通滤波器单元
- [0124] 46 方波发生器
- [0125] 48 微控制器
- [0126] 50 处理器单元
- [0127] 52 数字存储器单元
- [0128] 54 微控制器系统时钟
- [0129] 56 时钟示出端口
- [0130] 58 门控计数器
- [0131] 60 软件模块
- [0132] 62 被屏蔽的电缆
- [0133] 64 导电屏蔽物
- [0134] 66 内部导体
- [0135] 68 sigma-delta调制器
- [0136] 70 积分器
- [0137] 72 比较器
- [0138] 74 比特流
- [0139] 76 未知电容器

- [0140] 78 电路地
- [0141] 80 电阻器
- [0142] 82 电阻器
- [0143] 84 电阻器
- [0144] 86 近似的正弦波
- [0145] 88 电阻器
- [0146] 90 DC解耦电容器
- [0147] 92 EM辐射低通滤波器单元
- [0148] 94 DC电压源
- [0149] 96 电流镜电路
- [0150] 98 电流镜电路
- [0151] 100 电阻器
- [0152] 102 电阻器
- [0153] 104 电阻器
- [0154] 步骤
- [0155] 106 改变相对相移
- [0156] 108 确定电容值
- [0157] 110 确定最佳相移
- [0158] 112 调整相移
- [0159] 114 将事件计数器复位
- [0160] 116 将测试信号施加到保护电极
- [0161] 118 将方波施加到XOR门
- [0162] 120 启用时钟控制数字锁存器
- [0163] 122 确定信号晶体管的数量
- [0164] 124 停止时钟控制数字锁存器
- [0165] 126 读出门控计数器
- [0166] 128 确定电容
- [0167] 134 时钟源

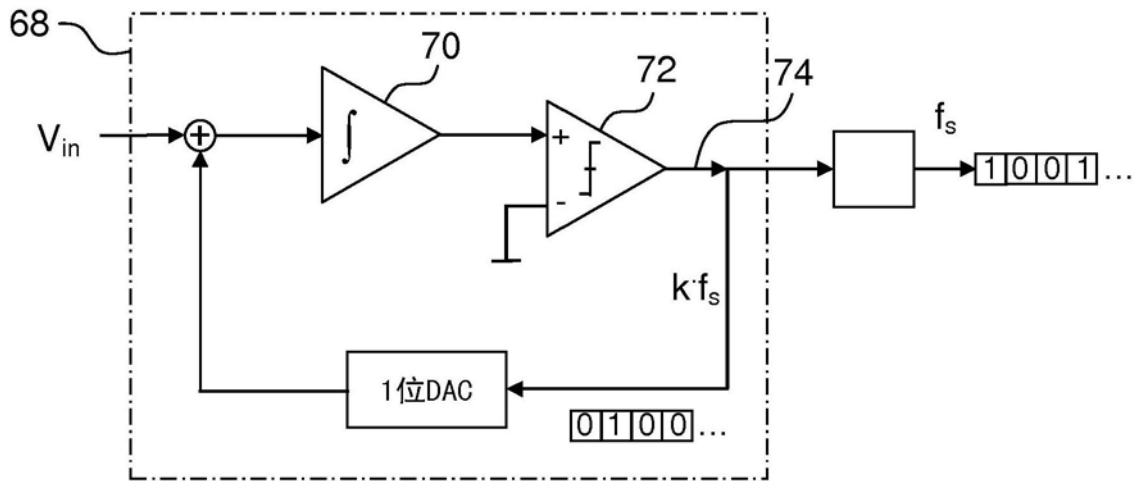


图1

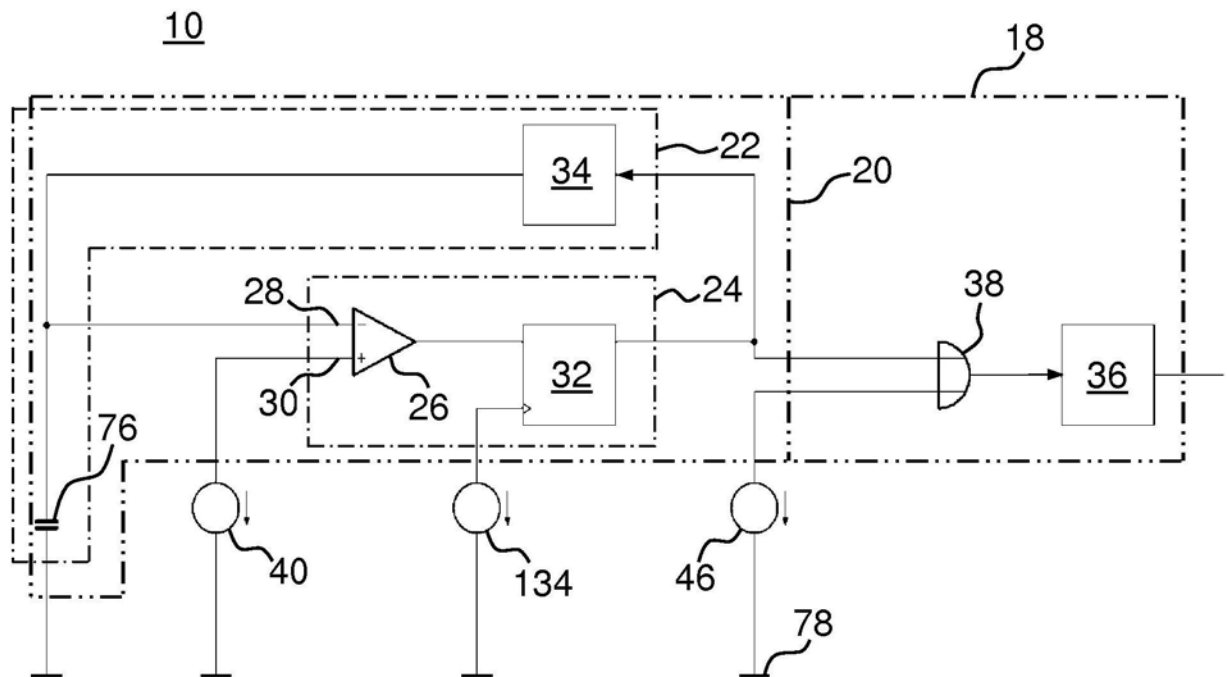


图2

10

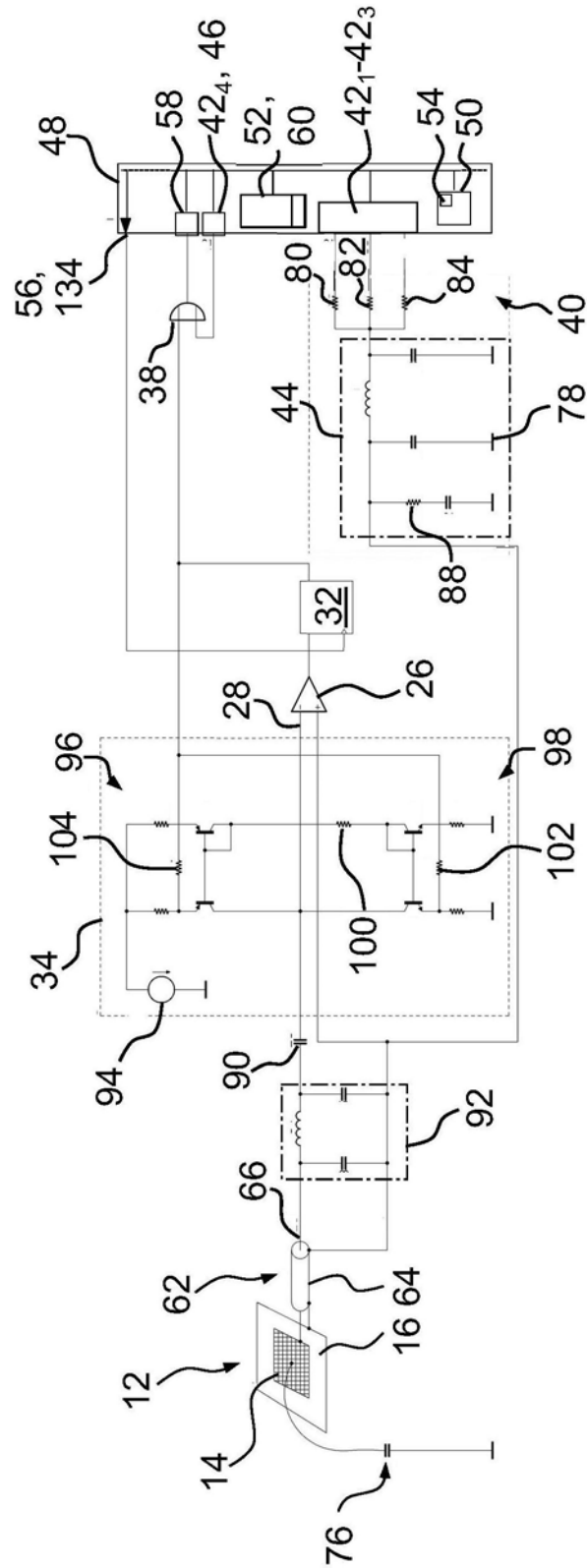


图3

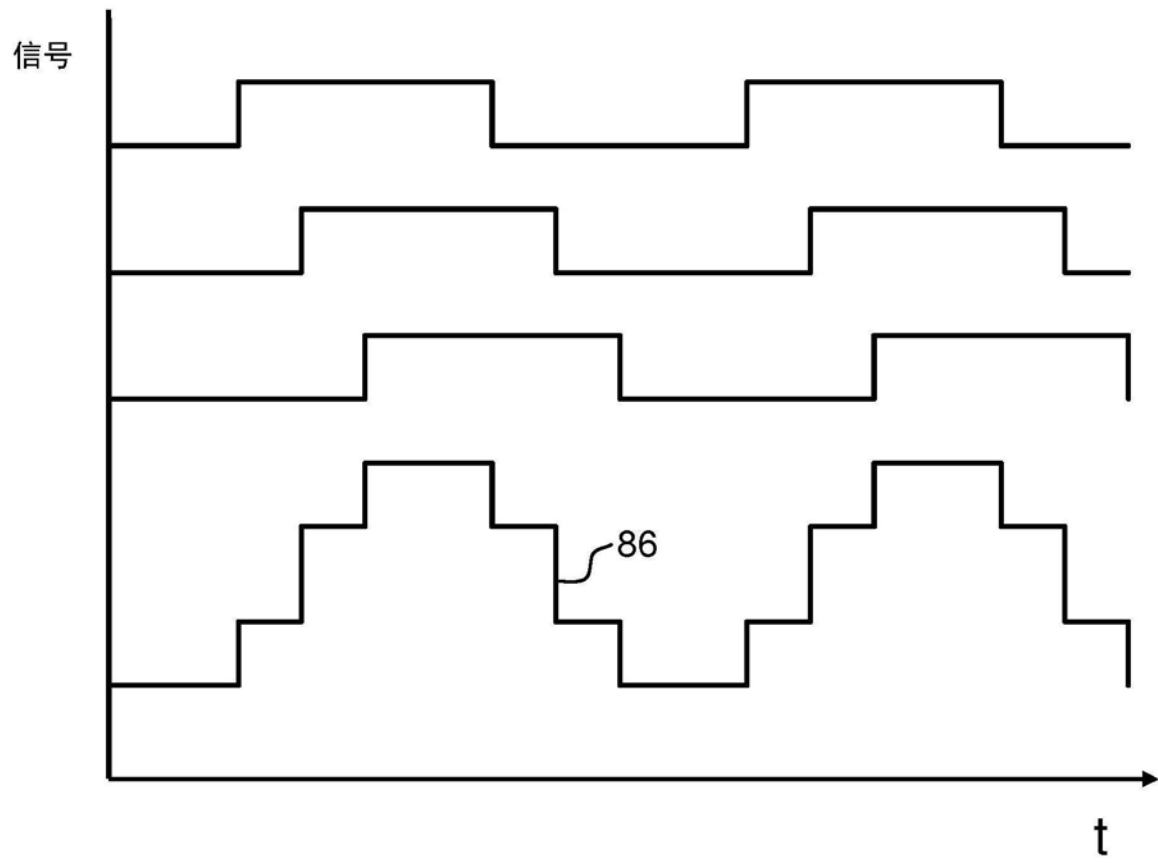


图4

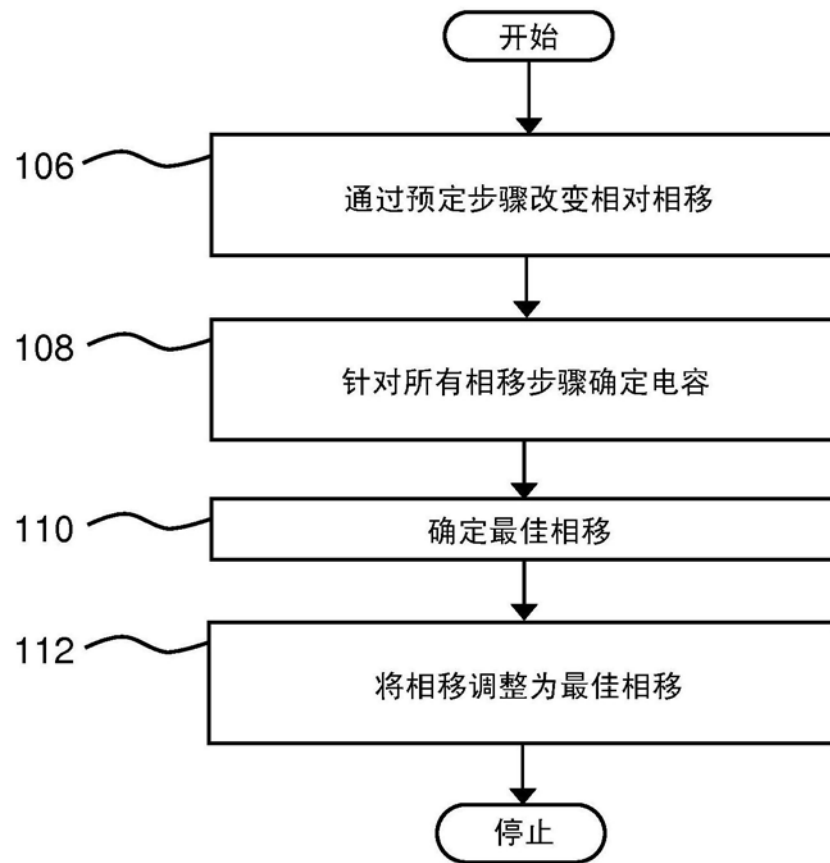


图5

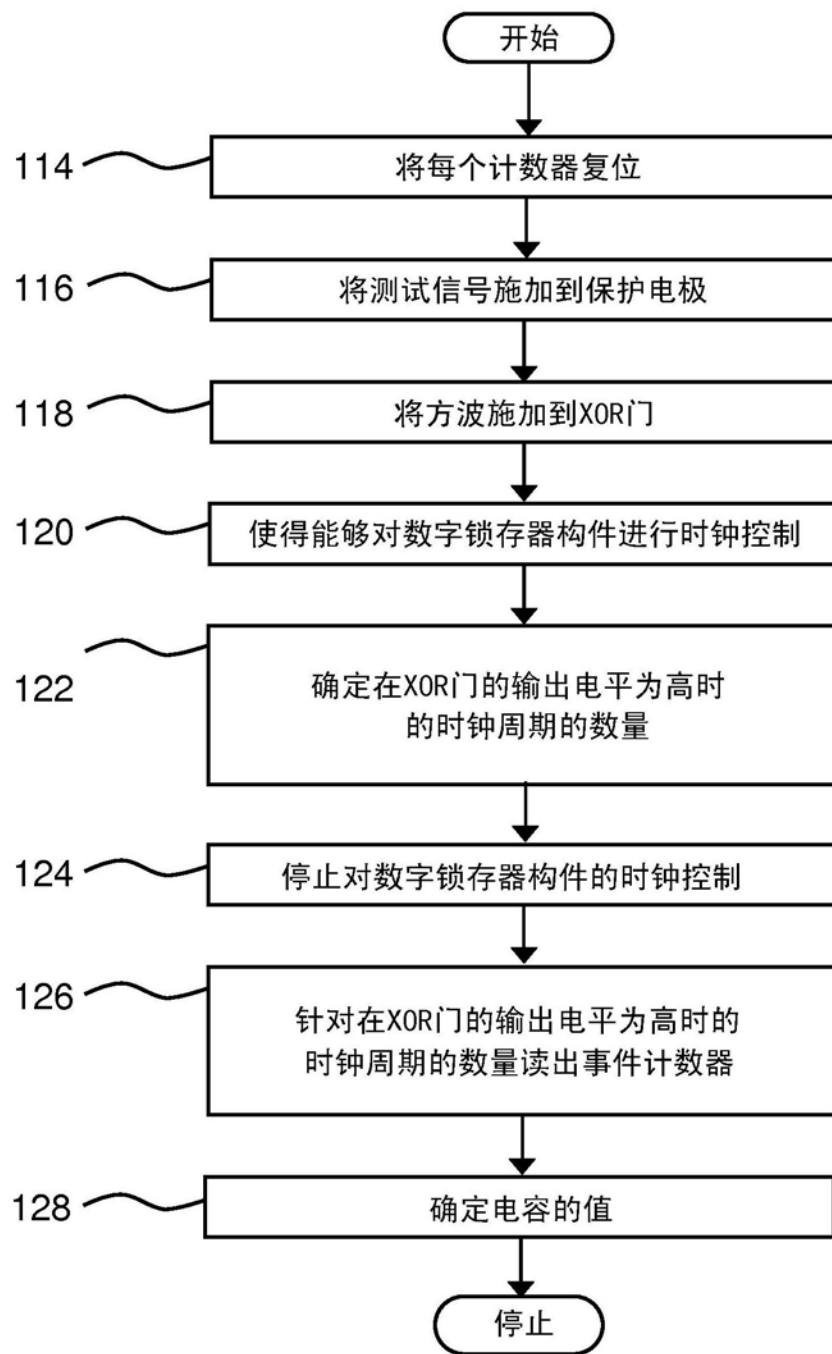


图6