(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2012-104521
(P2012-104521A)
(43)公開日　平成24年5月31日(2012.5.31)

| (51)Int.Cl. | | F I | | | テーマコード（参考） |
|---|---|---|---|---|---|
| H05K 3/22 | (2006.01) | H05K | 3/22 | E | 5E343 |
| H05K 3/18 | (2006.01) | H05K | 3/18 | B | |
| H05K 3/26 | (2006.01) | H05K | 3/26 | F | |
| H05K 3/10 | (2006.01) | H05K | 3/22 | B | |
| | | H05K | 3/10 | E | |

審査請求 未請求　請求項の数 5　ＯＬ　（全 18 頁）

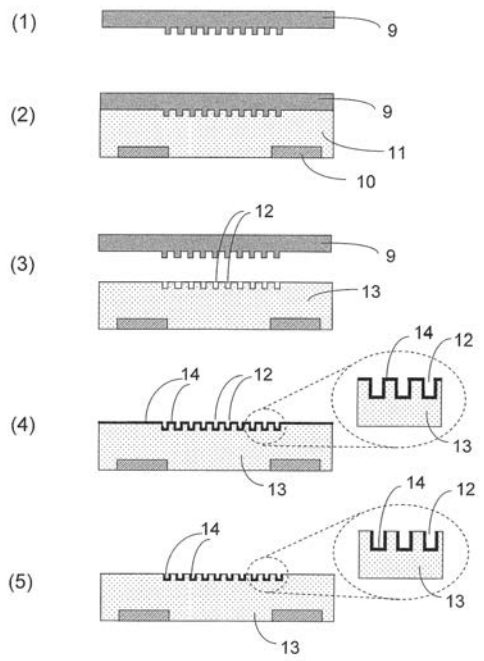
(21)出願番号　特願2010-249100 (P2010-249100)
(22)出願日　平成22年11月5日 (2010.11.5)

(71)出願人　000005223
富士通株式会社
神奈川県川崎市中原区上小田中４丁目１番１号
(74)代理人　100108187
弁理士　横山　淳一
(72)発明者　阿部　知行
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内

Ｆターム(参考)　5E343 AA16 AA17 BB03 BB24 BB71 CC62 CC73 DD33 EE15 ER02 ER12 GG08

(54)【発明の名称】回路基板の製造方法

(57)【要約】
【課題】インプリント法による回路基板の配線パターンやビアの形成に際し、電解めっき銅を溝や孔に埋め込み、余剰めっき銅をＣＭＰなどの研磨によって除去する方法は、基板のひずみやうねりにより、均一な高精度研磨が困難で、微細・高精度パターン形成が困難となっている。
【解決手段】樹脂層表面にイプリント法によって形成した溝と、その樹脂層表面とに無電解めっき用触媒金属膜であるパラジウム膜を形成し、樹脂層表面のパラジウム膜のみを研磨などで除去し、溝内のパラジウム膜によって、溝中に無電解めっき銅を埋め込んで配線とする。また、樹脂層表面のみのパラジウム膜を除去する際、パラジウム膜形成後の基板全面に樹脂保護層を形成し、その樹脂保護層と樹脂層表面のパラジウム膜を同時に研磨・除去し、次いで溝中の樹脂保護層を溶解して除く。
【選択図】図２



【特許請求の範囲】
【請求項１】
基板の最上面に積層された絶縁樹脂層に、少なくとも凹状部を有するパターンを形成する工程と、
前記凹状部の内部及び前記絶縁樹脂層表面上に、無電解めっき用触媒金属膜を形成する工程と、
前記絶縁樹脂層表面上の前記無電解めっき用触媒金属膜を除去する工程と、
前記凹状部の前記内部に無電解めっきを行う工程と、
を有することを特徴とする回路基板の製造方法。
【請求項２】
前記凹状部は、同一深さを有することを特徴とする請求項１記載の回路基板の製造方法。
【請求項３】
前記凹状部を有するパターンを形成する工程は、前記凹状部と鏡像関係にある凸状部を有する金型を前記絶縁樹脂層に圧入する工程を含むことを特徴とする請求項１記載の回路基板の製造方法。
【請求項４】
前記除去する工程は、
前記絶縁樹脂層表面上の前記無電解めっき用触媒金属膜を研磨する工程を有することを特徴とする請求項１記載の回路基板の製造方法。
【請求項５】
前記除去する工程は、
前記凹状部の前記内部及び前記絶縁樹脂層表面上に形成された前記無電解めっき用触媒金属膜上に樹脂保護層を形成する工程と、
前記絶縁樹脂層表面上の前記無電解めっき用触媒金属膜を前記絶縁樹脂層表面上の前記樹脂保護層とともに研磨する工程と、
前記凹状部の前記内部の前記無電解めっき用触媒金属膜上の前記樹脂保護層を除去する工程と、
を有することを特徴とする請求項１または４記載の回路基板の製造方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、回路基板の製造方法に関する。
【背景技術】
【０００２】
ＬＳＩなどの半導体素子における配線等の構成パターン幅はますます微細化し、昨今のＬＳＩにおいては、その配線幅がサブミクロンレベルに達している。これに対し、それら半導体素子を実装するための回路基板においては、現状では、配線パターン幅が１０数μｍ程度と、パターン微細化の点で大きな差がある。各種電子機器の高速化や携帯機器の更なる小型化のためには、回路基板上への半導体素子などの電子部品を高密度に実装する必要があり、この面からも、回路基板の配線パターン幅の縮小が要請されている。
【０００３】
回路基板の配線の形成方法としては、例えば、サブトラクティブ法、セミアディティブ法及びインプリント法などが知られる。サブトラクティブ法では、配線用導電膜上に形成したレジストパターンをマスクにして、その導電膜をウエットエッチングすることで配線を形成する。この方法では、エッチングが等方的に進行する。このため実現最小線幅が３５μｍ程度であって、さらなる微細な配線形成には有効な方法とはいえない。
【０００４】
セミアディティブ法では、絶縁層上にシード層を形成した後、その上にめっき用レジストパターンを形成し、シード層に給電しながら、めっき用レジストパターンの開口部内に電解めっきによって導電膜を形成する。そして、めっき用レジストパターンを除去後、シ

ード層をウエットエッチングすることにより、エッチングされずに残った導電膜によって配線が形成されることになる。

【０００５】

このような、セミアディティブ法は、前述のサブトラクティブ法に比較して、実現可能な配線幅をより縮小できるが、配線幅が、例えば５μｍ程度になると安定した形状に配線を形成することが容易ではなくなり、かつ配線と下地との密着性も劣化が生じてくる。そのため、セミアディティブ法は、配線幅が、１０μｍ程度以上の配線に使用されるケースが多い。

【０００６】

これらに対し、インプリント法は、金型（スタンパ）の表面の凹凸を樹脂層に印刻することにより、樹脂層に配線溝やビア用の孔を形成し、その溝や孔にめっき法等により導電膜を埋め込み、配線やビアを形成する方法である。

【０００７】

図９に、インプリント法によって配線等を形成する回路基板の製造工程を説明するための断面模式図を示す。図９（１）は、インプリント法に用いる、金型１０１の例であり、この場合、配線用の形状を印刻するための配線用突起部１０２と、ビア用の形状を印刻するためのビア用突起部１０３を有する。この金型１０１は、例えばニッケル製であり、その製造方法は、後述の、図１で述べる方法と基本的に同一である。図９（２）に示すように、他の主面側に電極パッド１０４を有する絶縁樹脂板１０５を用意し、これの樹脂層を一度軟化させ、その表面に金型１０１を圧入させる。

【０００８】

図９（３）に示すように、そのまま絶縁樹脂板１０５を固化し、金型１０１を絶縁樹脂板１０５から剥離させる。その結果、絶縁樹脂板１０５には、金型１０１の配線用突起部１０２及びビア用突起部１０３の各突起部（凸状パターン）と鏡像関係にある、配線用溝部１０６及びビア用孔部１０７の各印刻部（凹状パターン）が形成される。そして図９（４）に示すように、これら印刻部（凹状パターン）内に銅を埋め込むように、例えば、無電解銅めっきを施した後、それを一方の電極として電気を通電する電解銅めっきを行うことにより、溝及び孔内を埋め込む厚い銅めっき層１０８を形成する。次いで図９（５）に示すように、絶縁樹脂板１０５上の余分な銅めっき層１０８を、例えば、ＣＭＰ（Ｃｈｅｍｉｃａｌ　Ｍｅｃｈａｎｉｃａｌ　Ｐｏｌｉｓｈｉｎｇ）などの研磨処理によって除去することにより、配線１０９や下層導電層１０４に接続するビア１１０が完成する。

【０００９】

なお、本製造工程の説明においては、電極パッド１０４を有する絶縁樹脂板１０５の例によって説明したが、電極パッド１０４が、層間絶縁樹脂層によって多層に形成されたコア層やビルドアップ層の一部と見做す回路基板の一部の上に形成されたものであり、絶縁樹脂板１０５の部分は、その多層の回路基板上に更に絶縁樹脂層が積層されたものと見做すことができる。従って、図９のような製造工程図は多層回路基板の製造工程の一工程でもあると考えられることから、今後の工程説明図で同様な簡単な層構成模式図を示す工程図が開示されるが、この絶縁樹脂板の個所は、樹脂層相当と見做し樹脂層として説明する。

【００１０】

このような、インプリント法による、回路基板の実現可能な配線幅は、例えば５μｍ以下の実現は比較的容易で、１μｍ～サブミクロンレベルも可能とされる。

【先行技術文献】

【特許文献】

【００１１】

【特許文献１】特開２００７－３６２１７号公報
【特許文献２】特開２００６－１００４６３号公報
【特許文献３】特開２００５－５７２１号公報
【特許文献４】特開２００６－３０３４３８号公報

【発明の概要】
【発明が解決しようとする課題】
【００１２】
しかし、このようなインプリント法においては、厚く形成された銅めっき層の研磨が必須工程であり、それを、数μｍ～サブミクロン幅の微細な幅の配線（この場合、配線膜厚も相応に薄くなるが）を形成する場合、配線部の銅めっき厚を精度良く、例えばサブミクロンレベルで均一になるように研磨する必要がある。実際の回路基板においては、多層レベルが上がるほど、基板の反り、うねりが生じており、上記のような高い研磨精度を実現することは技術的に非常に困難となっている。
【００１３】
そこで本発明の課題は、インプリント法による回路基板の配線形成において、上記のような研磨を必要とせず、微細で高精細な配線パターンなどが形成された回路基板の製造方法を提供することにある。
【課題を解決するための手段】
【００１４】
本発明の回路基板の製造方法は、
基板の最上面に積層された絶縁樹脂層に、複数の凹状パターンを形成する工程と、
前記凹状パターンの内部及び前記絶縁樹脂層表面上に、無電解めっき用触媒金属膜を形成する工程と、
前記絶縁樹脂層表面上の前記無電解めっき用触媒金属膜を除去する工程と、
前記凹状パターンの前記内部に無電解めっきを行う工程と、
を有することを特徴とする。
【発明の効果】
【００１５】
インプリント法による回路基板の配線形成において、絶縁樹脂層に印刻された凹状パターンの内部のみに無電解めっき用の触媒金属膜が形成された状態とし、この状態の回路基板に対して無電解めっきを実施して凹状パターン内を埋め込み、絶縁樹脂層の表面レベルまで銅が成長したところでめっきを終了させる。このため、めっき層の研磨を必要とせず、高精度の配線パターンを形成できる。
【図面の簡単な説明】
【００１６】
【図１】本発明に適用する金型の製造工程を説明する図
【図２】本発明の回路基板の製造工程（実施例その１）を説明する図（その１）
【図３】本発明の回路基板の製造工程（実施例その１）を説明する図（その２）
【図４】本発明の回路基板の製造工程（実施例その１）を説明する図（その３）
【図５】本発明の回路基板の製造工程（実施例その２）を説明する図
【図６】本発明の回路基板の製造工程（実施例その３）を説明する図（その１）
【図７】本発明の回路基板の製造工程（実施例その３）を説明する図（その２）
【図８】本発明の回路基板の製造方法による回路基板（実施例その４）を説明する図
【図９】従来のインプリント法による回路基板の製造工程を説明する図
【発明を実施するための形態】
【００１７】
以下に、本発明の実施の形態を、添付図を参照しつつ説明する。
（実施例）
（１）本実施例における金型の製作
まず、本発明の回路基板を製作するための金型を形成する。図１は、金型を製作する工程を示す断面模式図である。図１（１）に示すように、シリコン基板１の上側全面にフォトレジスト２を塗布し、これをベークする。次いで図１（２）に示すように、フォトマスク３を用いてパターン露光し、これを現像処理して、図１（３）に示すように、レジストパターン４を得る。そして図１（４）に示すように、レジストパターン４のレジスト開口

部５を通してシリコン基板１をエッチングし、溝６を形成、さらに、図１（５）に示すように、レジストパターン４を剥離することで、溝６が形成されたシリコン基板１からなる母型７を得る。

【００１８】

溝６の形状は重要であり、これを形成するエッチングは、例えば、ＲＩＥ（Ｒｅａｃｔｉｖｅ　Ｉｏｎ　Ｅｔｃｈｉｎｇ）によるドライエッチングを適用する。このとき、エッチングガスとして反応性ガスと不活性ガスの混合ガスを用いるが、反応性ガスとしては、$F_2$、$SF_2$、$CF_4$、$C_4F_8$などのフッ素系ガスが適用可能である。$Cl_2$または$H_2$を使用してもよい。不活性ガスとしては、例えば、Ａｒガスが適用できる。ドライエッチングに代えて、フッ酸またはＫＯＨなどのエッチング液を用いたウエットエッチングを用いてもよい。本実施例の溝６では、幅１．０μｍ、深さ０．５μｍを有する単位溝を、溝の間隔１．０μｍで数十本並列に配置したものを形成した。

【００１９】

次に、図１（６）に示すように、この母型７に、公知のニッケルの電鋳により、ニッケルめっき膜８を形成した。このときの膜厚は、基板上厚で、約０．３ｍｍとした。

【００２０】

そして、図１（７）に示すように、ニッケルめっき膜８を母型７から、機械的に引き剥がしニッケルの金型９を得た。

（２）本実施例における回路基板の製作

（実施例その１）

図２～図４は、本発明の回路基板の実施例その１の製作工程を説明するための断面模式図である。

【００２１】

図２（１）は、用意した、微細な凸状パターンを有する金型９（例えば、上述のニッケル製金型）を用い、図２（２）に示すように、銅膜の電極パッド１０が形成された、図示されない基板上に、例えば樹脂層１１を形成し、その上に金型９を圧入させたまま、樹脂層１１のキュア処理を行って、固化させる。樹脂層１１としては、例えば、エポキシ系樹脂、シリコーン系樹脂、シアネート系樹脂、ポリオレフィン系樹脂、アクリル系樹脂、ベンゾシクロブテンなどが適用できる。エポキシ系樹脂などの熱硬化性樹脂を使用する場合は、予め半硬化（Ｂステージ）の状態にあるフィルムを樹脂層としてラミネートし、これに金型圧入後、加熱して樹脂層を硬化させる。

【００２２】

そして、図２（３）に示すように、金型９を引き剥がして、金型９の凸部と鏡像関係にある凹部（図の樹脂層中の溝１２）を有する、凹状パターン形成樹脂層１３を持つ回路基板が形成される。

【００２３】

次に、この溝１２中に金属（銅）を埋め込む工程となるが、先ず、この基板の凹状パターン形成樹脂層１３表面を、前処理工程にて脱脂、マイクロエッチなどを実施後、触媒付与（キャタライザ）をして、図２（４）と図中一部拡大図に示すように、溝１２内を含む凹状パターン形成樹脂層１３表面にパラジウム膜１４を析出させる。

【００２４】

そして、図２（５）に示すように、凹状パターン形成樹脂層１３表面を研磨などによって、溝１２内以外の部分に付着したパラジウム膜１４を除去する。このときの研磨はＣＭＰプロセスでもバフ研磨でもいずれでもよく、凹状パターン形成樹脂層１３表面を１００ｎｍ程度研磨除去すれば、表面のパラジウム膜１４を取り除くことができる。

【００２５】

さらに、図３（６）に示すように、この基板をスクラブ洗浄し、アクチベータ処理してパラジウムを活性化した後、無電解銅めっき液中に浸漬して、溝１２内に無電解めっき銅１５を析出させ、溝１２中を、凹状パターン形成樹脂層１３表面まで充填する。こうして、無電解めっき銅１５からなる、研磨処理を施さない、樹脂層１１面中に埋め込まれた、

微細銅配線１６を形成することができる。
【００２６】
次に、図３（７）に示すように、表面に感光性樹脂フィルム（膜厚約１０μｍ）をラミネートし、キュア後、フォトリソグラフィー技術を適用して、下層の電極パッド１０の位置に合わせた開口部を有する感光性樹脂層パターン１７を形成する。
【００２７】
そして、図３（８）に示すように、感光性樹脂層パターン１７の開口部において、レーザ加工によって、凹状パターン形成樹脂層１３を電極パッド１０まで達するビア孔１８を形成する。その後、図３（９）に示すように、感光性樹脂層パターン１７を除去し、デスミア処理により加工残渣を除去する。
【００２８】
以後、セミアディティブプロセスにより、ビア孔１８にめっき銅を埋め込み、ビア及びランドを形成する。すなわち、図３（１０）に示すように、無電解銅めっき膜１９を、シード層として形成し、その上に、図４（１１）に示すように、再度、感光性樹脂層パターン１７を形成し、図４（１２）に示すように、ビア孔１８を充填するように、電解めっき銅２０を形成する。そして図４（１３）に示すように、ビア孔１８の電解めっき銅２０上に、無電解ニッケルめっきと無電解金めっきを行って、表面電極である、Ｎｉ－Ａｕめっき層２１を形成し、図４（１４）に示すように、感光性樹脂層パターン１７を除去後、図４（１５）に示すように、表面にある無電解銅めっき膜（シード層）１９をエッチングして、表面に無電解めっき銅１５からなる微細銅配線１６と、電解めっき銅２０を埋め込んだ、下部の電極パッド１０と接続するビア２２とその上の、Ｎｉ－Ａｕめっき層２１からなる表面電極２３を有する回路基板が製造される。
（実施例その２）
上記実施例においては、図２（４）以降における、凹状パターン形成樹脂層１３表面のパラジウム膜１４の除去に関し、直接的な研磨によって除去し、図２（５）の除去後の状況を得る方法を適用した。この場合、付着形成されたパラジウム膜１４の樹脂への付着強度が高いものとは必ずしもいえないため、研磨条件によっては凹部内部のパラジウム膜も剥離する危険がある。
【００２９】
図５は、それに対処する、実施例その２の工程を説明するための断面模式図である。図５（１）は、図２（４）と同じ、パラジウム膜１４を付着した状況を説明する図である。次に、図５（２）に示すように、パラジウム１４の付着面に溶剤に溶かされた絶縁性樹脂溶液を塗布して溝１２内部を含めた塗布膜を形成し、それを乾燥させて、樹脂保護層２４を形成する。これによって、パラジウム膜１４は、溝１２内部表面および凹状パターン形成樹脂層１３表面に固定化する。このとき、樹脂としては、例えば、アクリル系樹脂、スチレン系樹脂などが適用できる。これら溶解する溶剤は、有機溶剤として、アセトン、トルエンなどが適用でき、水溶性樹脂としてはポリビニルアルコール（ＰＶＡ）などが適用可能である。
【００３０】
そして、図５（３）に示すように、この樹脂保護層２４をＣＭＰなどの研磨処置により凹状パターン形成樹脂層１３表面のパラジウム膜１４とともに除去する。樹脂保護層２４の厚さを、例えば、サブミクロンレベルの非常に薄いものが形成でき、また樹脂保護層２４は金属層などに比べ研磨が容易な材料であることから、この研磨による溝１２の凹状パターンの形状変化などの回避は十分可能である。
【００３１】
図５（４）の様に、例えば、アセトンのような有機溶剤（水溶性樹脂ならば水）によって溝１２内の樹脂保護層２４を溶かし出して取り除く。こうして、溝１２内部に付着したパラジウム膜１４が確保されることとなる。以降、図３（６）の、無電解めっき銅の埋め込み形成工程以降の工程によって、本発明の回路基板を製造することができる。
（実施例その３）

実施例その１においては、図３（６）で完成した微細銅配線１６の無電解めっき銅１５の表面に、図３（１０）において無電解銅めっき膜１９が形成され、この無電解銅めっき膜１９が図４（１５）において除去されるといった工程をとった。このため微細銅配線１６の表面がダメージを受け易いといったことが生じる可能性があった。

【００３２】

図６～図７はこれを回避するための、実施例その３の工程を説明するための断面模式図である。図６（１）は、図３（６）と同じ、無電解めっき銅１５からなる、研磨処理を施さない、凹状パターン形成樹脂層１３面中に埋め込まれた、微細銅配線１６を形成した状況である。本実施例その３では、次に、図６（２）に示すように、この表面に厚さ１０μｍ程度となるように樹脂フィルム２５をラミネートし、キュアする。

【００３３】

図６（３）に示すように、凹状パターン形成樹脂層１３の電極パッド１０の位置に合わせて、樹脂フィルム２５上からレーザによりビア孔１８を形成する。その後、デスミア処理により加工残渣を除去する。

【００３４】

次に、図６（４）に示すように、この表面上に、前述の方法により無電解銅めっき膜１９を、ビア孔１８中を含め樹脂フィルム２５上に形成する。この無電解銅めっき膜１９は無電解めっき銅１５からなる微細銅配線１６の接しない。

【００３５】

そして、以降、電解めっきによるセミアディティブプロセスによりビア孔１８中に銅ビアを形成する。そのプロセスとして、図７（５）に示すように、ビア孔１８部分を開口するように感光性樹脂層パターン１７を無電解銅めっき膜１９上に形成し、ビア孔１８中に電解めっき銅２０を埋め込む。次いで、図７（６）に示すように、電解めっき銅２０上に、Ｎｉ－Ａｕめっき膜２１を形成する。

【００３６】

図６（７）に示すように、２層の樹脂層（感光性樹脂層パターン１７とパターン化された樹脂フィルム２５）とその間の無電解銅めっき膜１９をエッチング処理などで除去し、微細銅配線１６、とビアのトップが露出する。

【００３７】

そして、図６（８）に示すように、凹状パターン形成樹脂層１３中に、微細銅配線１６と、表面電極２３を持つ、電極パッド１０に接続したビア２２を有する回路基板が形成される。

【００３８】

以上の様に、本発明の回路基板の製造方法は、絶縁樹脂の表面上に微細銅配線などの金属配線を形成するとき、触媒金属の存在を、インプリント法などで形成された絶縁樹脂の凹状パターンの凹部（溝）の内部のみに限定させ、無電解めっき金属が樹脂の凹状パターンの凹部（溝）内部のみに形成されるようにする。そのため表面上に厚くめっきされためっき金属を研磨すること無しに、金属配線を形成することが可能となる。その結果、微細パターンが精度良く形成でき、一般に行われる、埋め込まれためっき金属の表面層研磨実施の際に生じる、パターン形成精度に影響を及ぼす問題を回避することができる。

【００３９】

本発明の方法は、配線などの埋め込み金属層は無電解めっき金属を用いるため、現状においては、本方法は膜厚が比較的薄い微細金属パターン形成に適す。そのため、その厚さは、例えば１μｍ厚程度以下、好ましくは０．５μｍ前後以下が好適例となる。そのため、凹状のパターン深さ、すなわち金型の凸状部の高さもそれらに見合ったものとなる。微細かつ薄い膜厚で、形成パターン厚（溝の深さ）が全て同一のないしは近いレベルの場合が特に好適な適用例であるといえよう。

（実施例その４）

図８に、本発明の製造方法によって製作された回路基板２６の全体構成例の断面模式図を示す。図８において、コア層２７は本基板の上下面を接続する複数のスルーホール２８

を有し、それらの両終端にコア層電極パッド３０が形成される。コア層２７の両面には何層かの（本例では二層の）ビルドアップ樹脂層２９が積層され、ビルドアップ層内配線３１とコア層電極パッド３０に接続するビルドアップ層内ビア３２が形成され、各端部には電極パッド１０が形成される。更にその上に何層かの（本例では二層の）樹脂層１１が形成され、その内部に樹脂層内配線３３、樹脂層内ビア３４、電極パッド１０が形成され、最上層の樹脂層１１には、微細銅配線１６と、電極パッド１０と接続するビア２２、そのビア２２上に表面電極２３が形成される。実施例その１～その３で説明した回路基板断面模式図は、本図の点線内の個所を示すものといえる。

【００４０】

このように、本発明の製造方法のインプリント法を用いた微細な導電体（銅）配線は、図８の多重に積層された回路基板の最上面などに形成され、そこに、大規模・高密度の接続端子を有する半導体素子（チップ）などを搭載するのに最適な配線あるいは電極パッドを提供可能とする。

【００４１】

以上に示した実施例に用いられた金属を初めとする各種材料や採用された形成手段は一例に過ぎず、他の材料や他の形成手段によっても、本発明の製造方法を適用可能であることは言うまでもない。

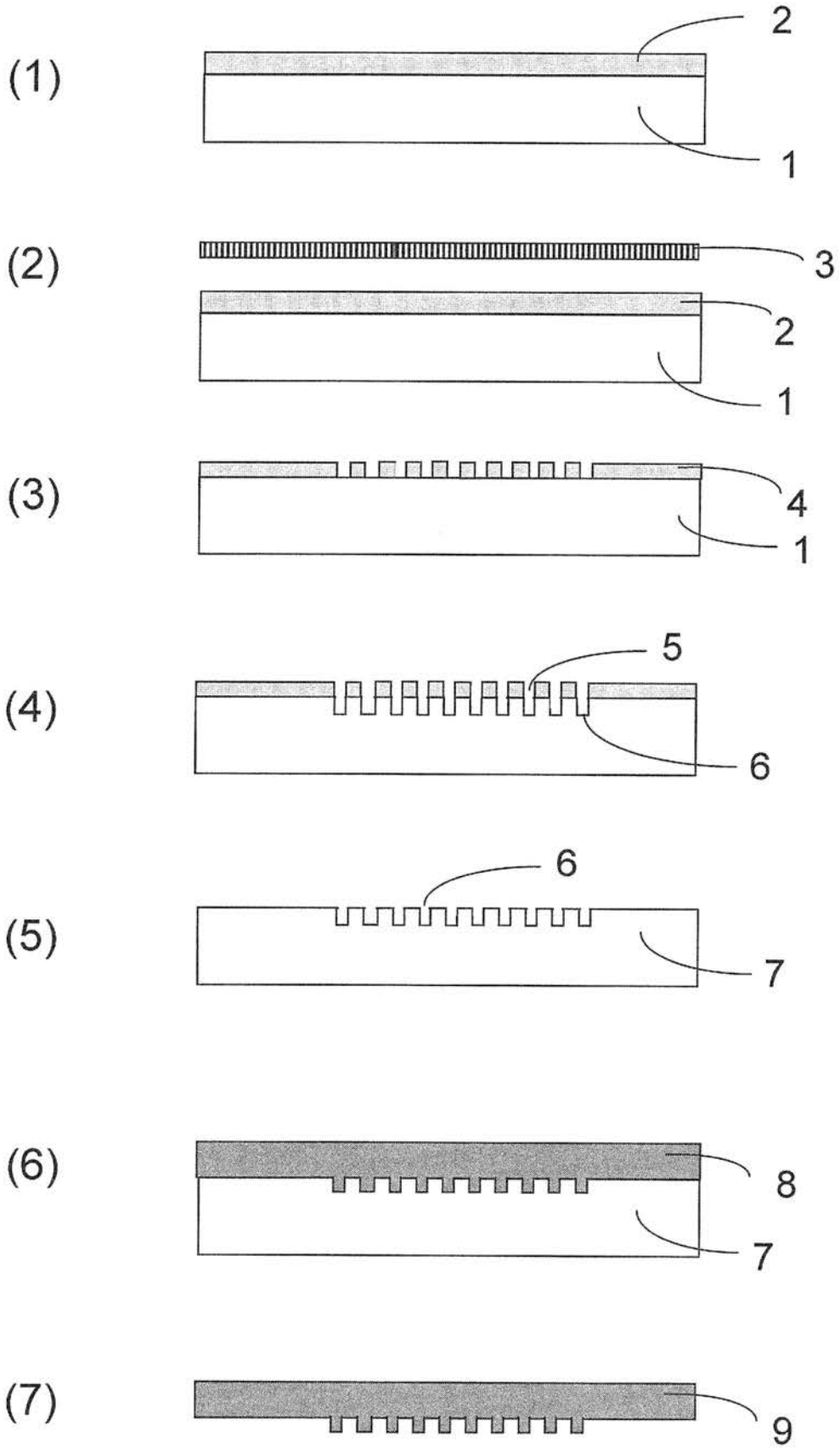
【符号の説明】

【００４２】

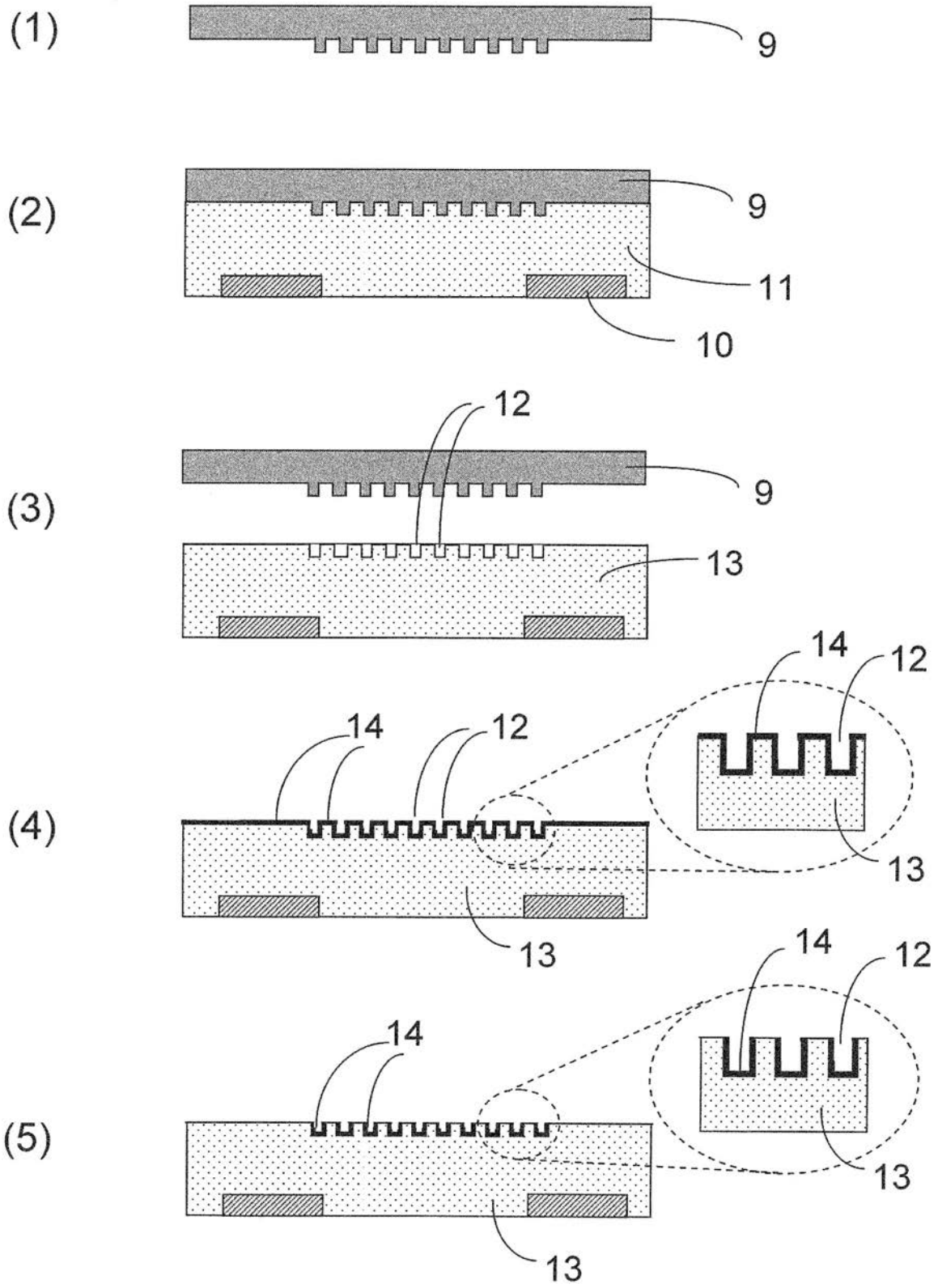
１　シリコン基板
２　フォトレジスト
３　フォトマスク
４　レジストパターン
５　レジスト開口部
６、１２　溝
７　母型
８　ニッケルめっき膜
９　金型
１０　電極パッド
１１　樹脂層
１３　凹状パターン形成樹脂層
１４　パラジウム膜
１５　無電解めっき銅
１６　微細銅配線
１７　感光性樹脂層パターン
１８　ビア孔
１９　無電解銅めっき膜
２０　電解めっき銅
２１　Ｎｉ－Ａｕめっき層
２２　ビア
２３　表面電極
２４　樹脂保護層
２５　樹脂フィルム
２６　回路基板
２７　コア層
２８　スルーホール
２９　ビルドアップ樹脂層
３０　コア層電極パッド
３１　ビルドアップ層内配線
３２　ビルドアップ層内ビア

３３　樹脂層内配線
３４　樹脂層内ビア
１０１　金型
１０２　配線用突起部
１０３　ビア用突起部
１０４　電極パッド
１０５　絶縁樹脂板
１０６　配線用溝部
１０７　ビア用孔部
１０８　銅めっき層
１０９　配線
１１０　ビア

【図１】

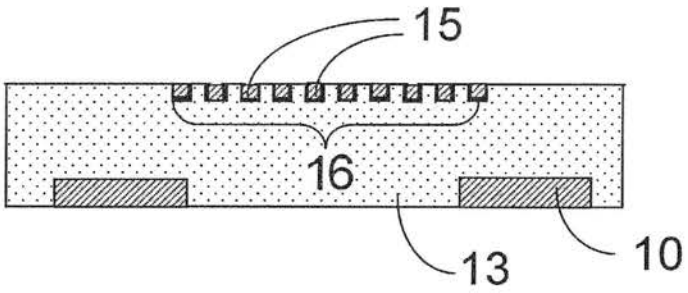


【図２】

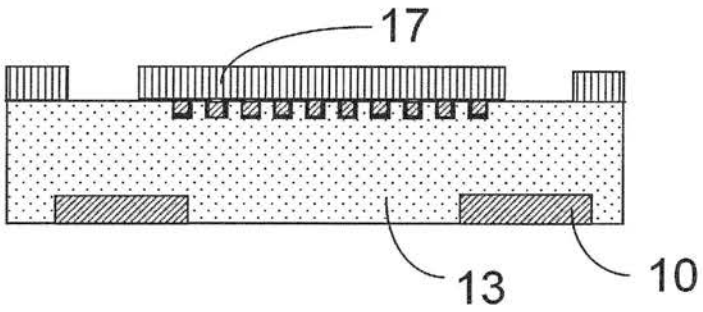


【図３】

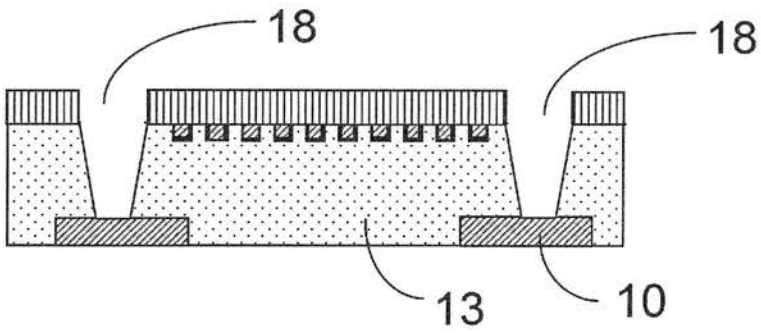
(6)



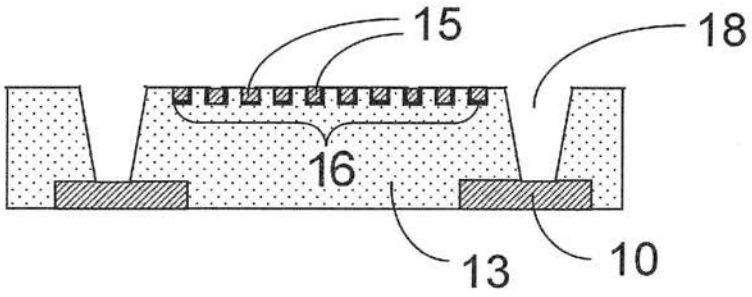

(7)



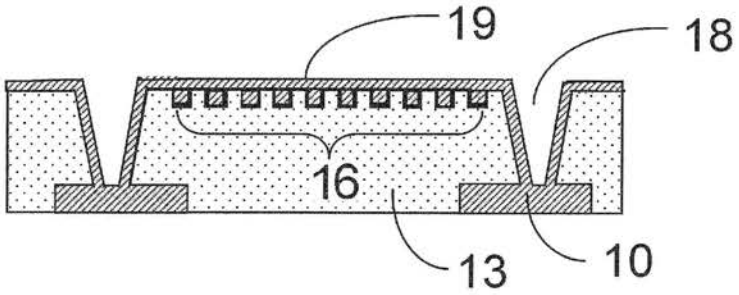

(8)




(9)

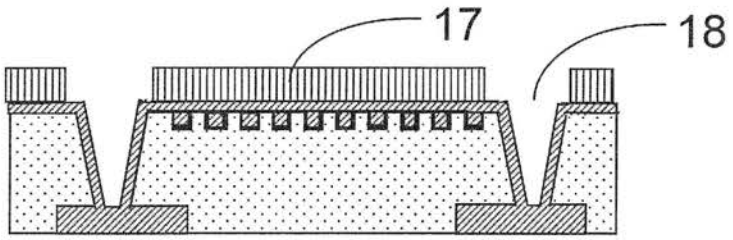



(10)

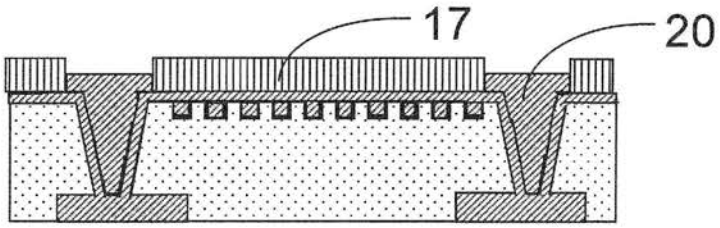


【図４】

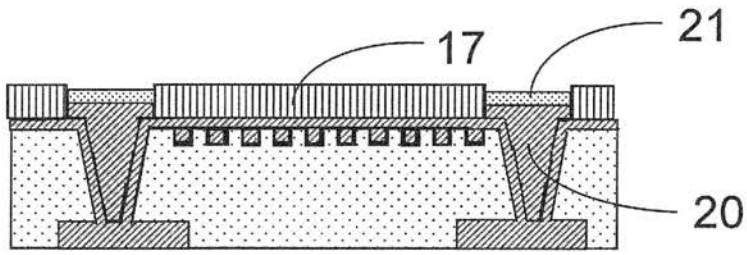
(11)



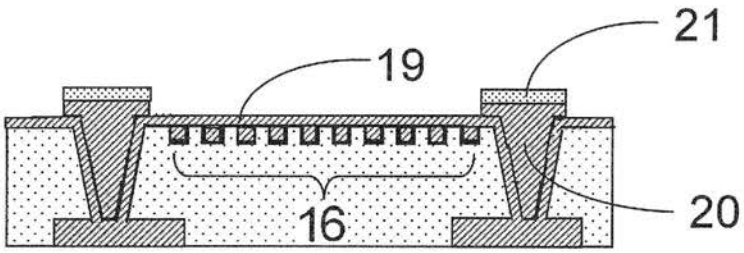

(12)



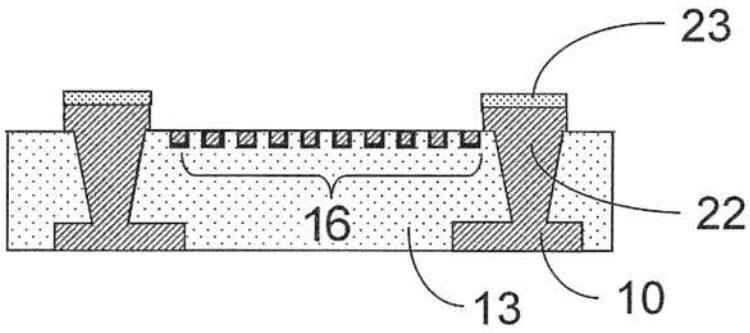

(13)



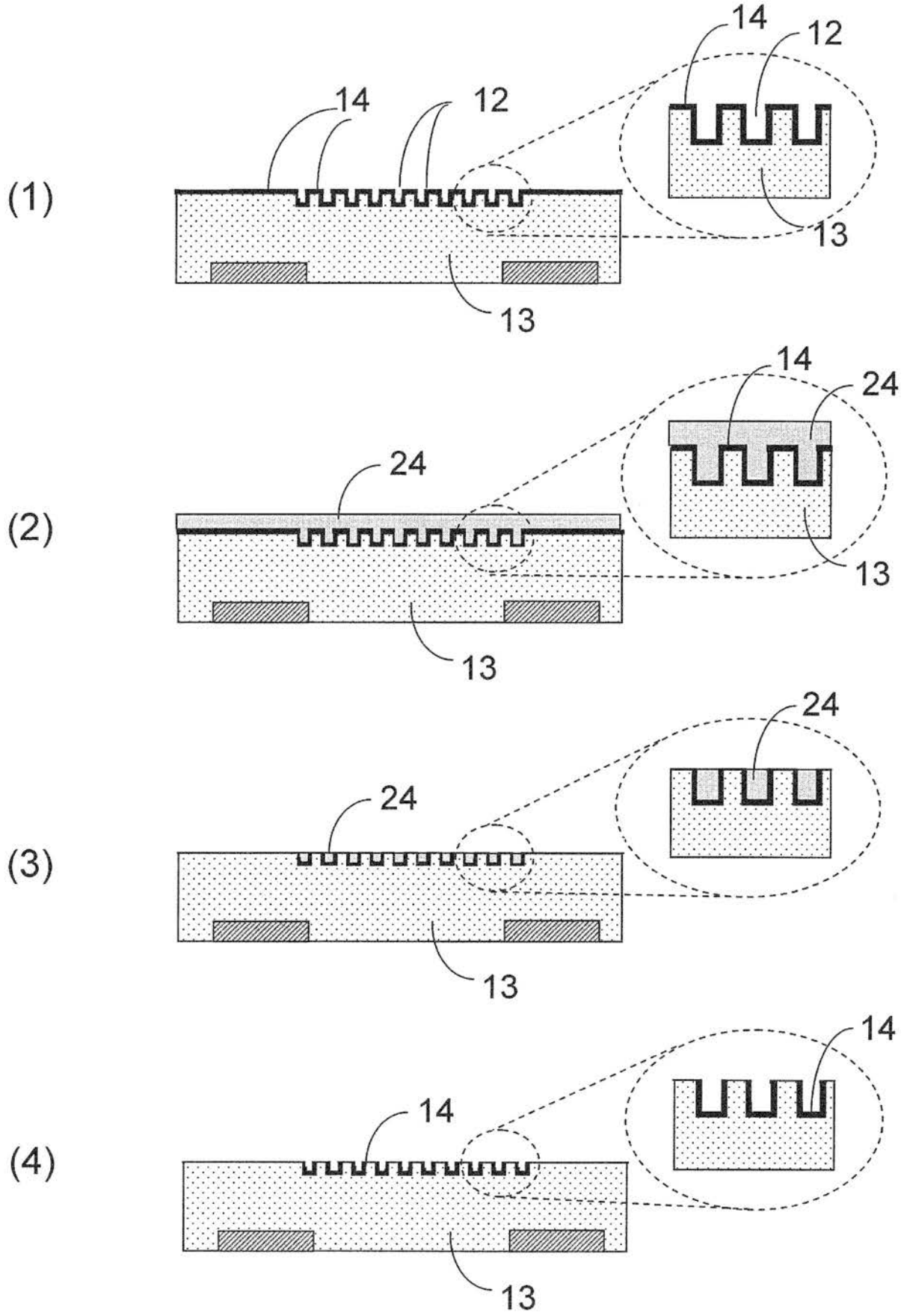

(14)




(15)

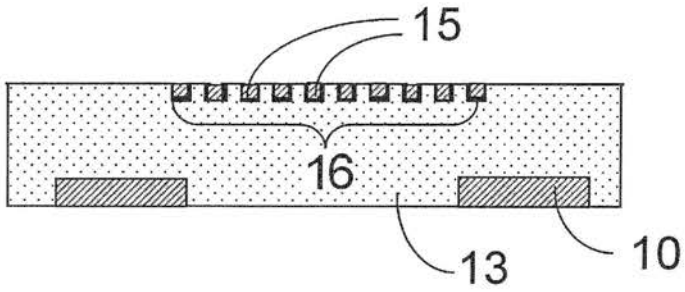


【図５】

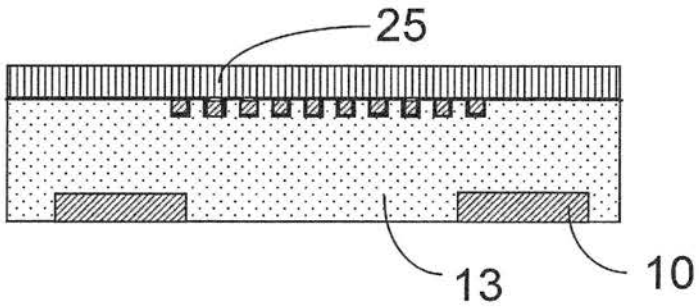


【図６】

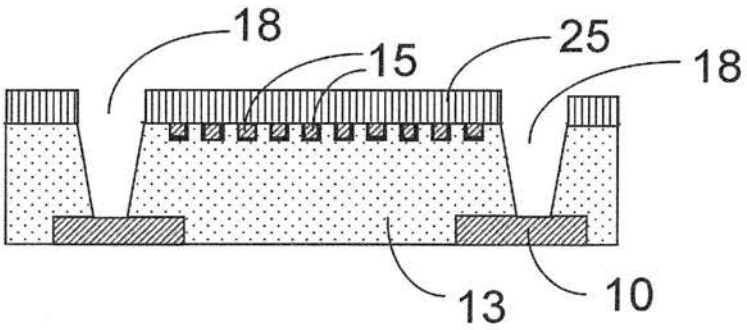
(1)



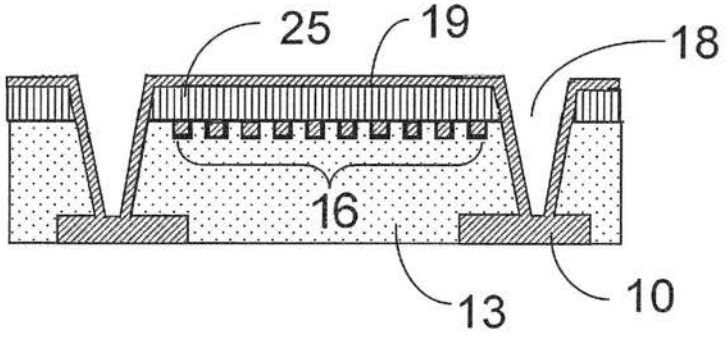

(2)




(3)

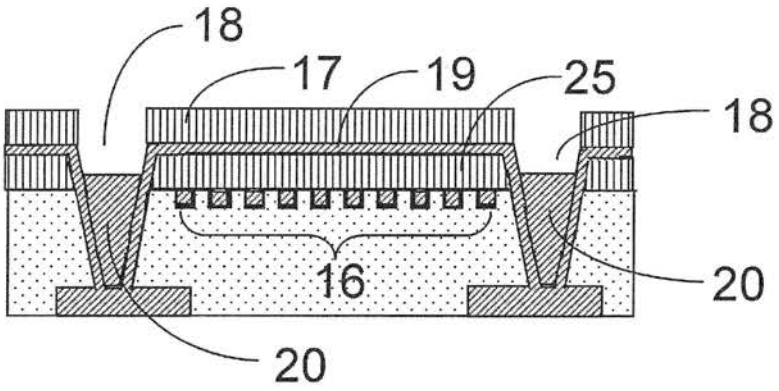



(4)

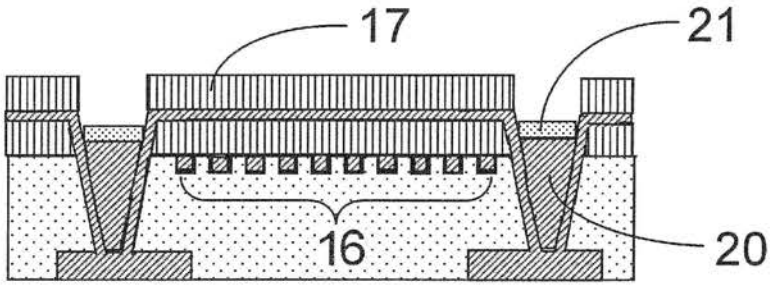


【図７】

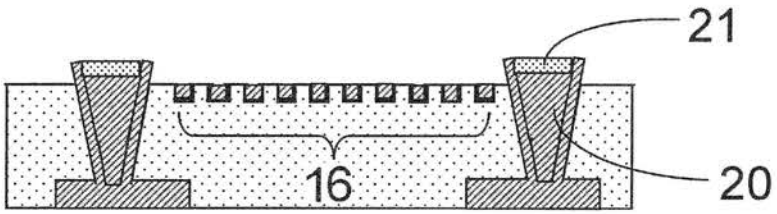
(5)



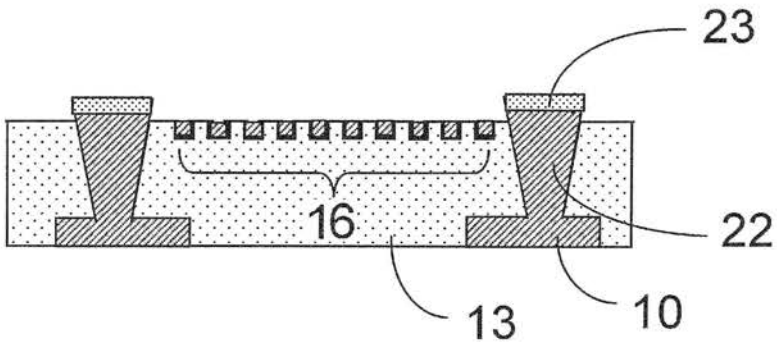

(6)



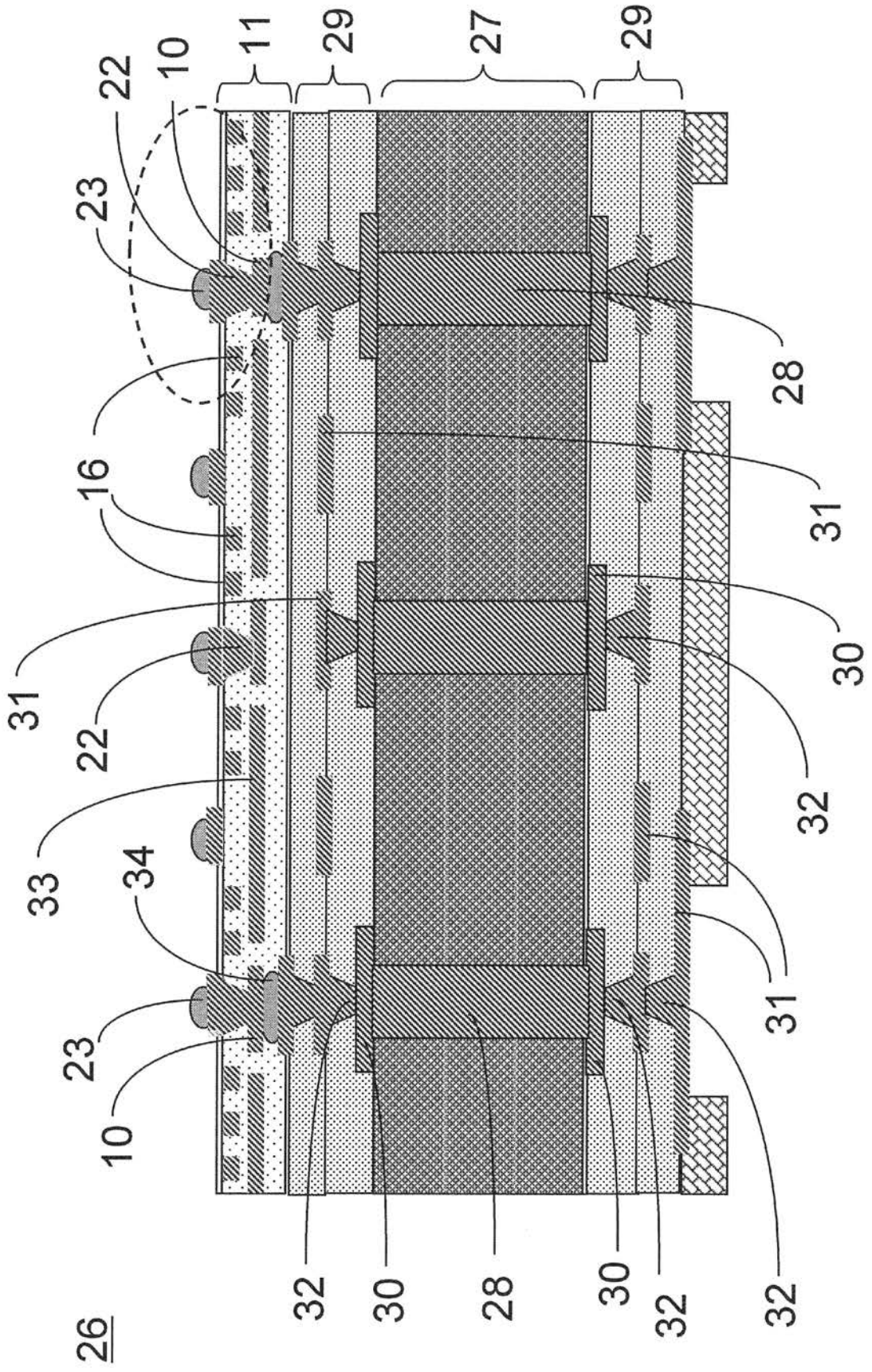

(7)



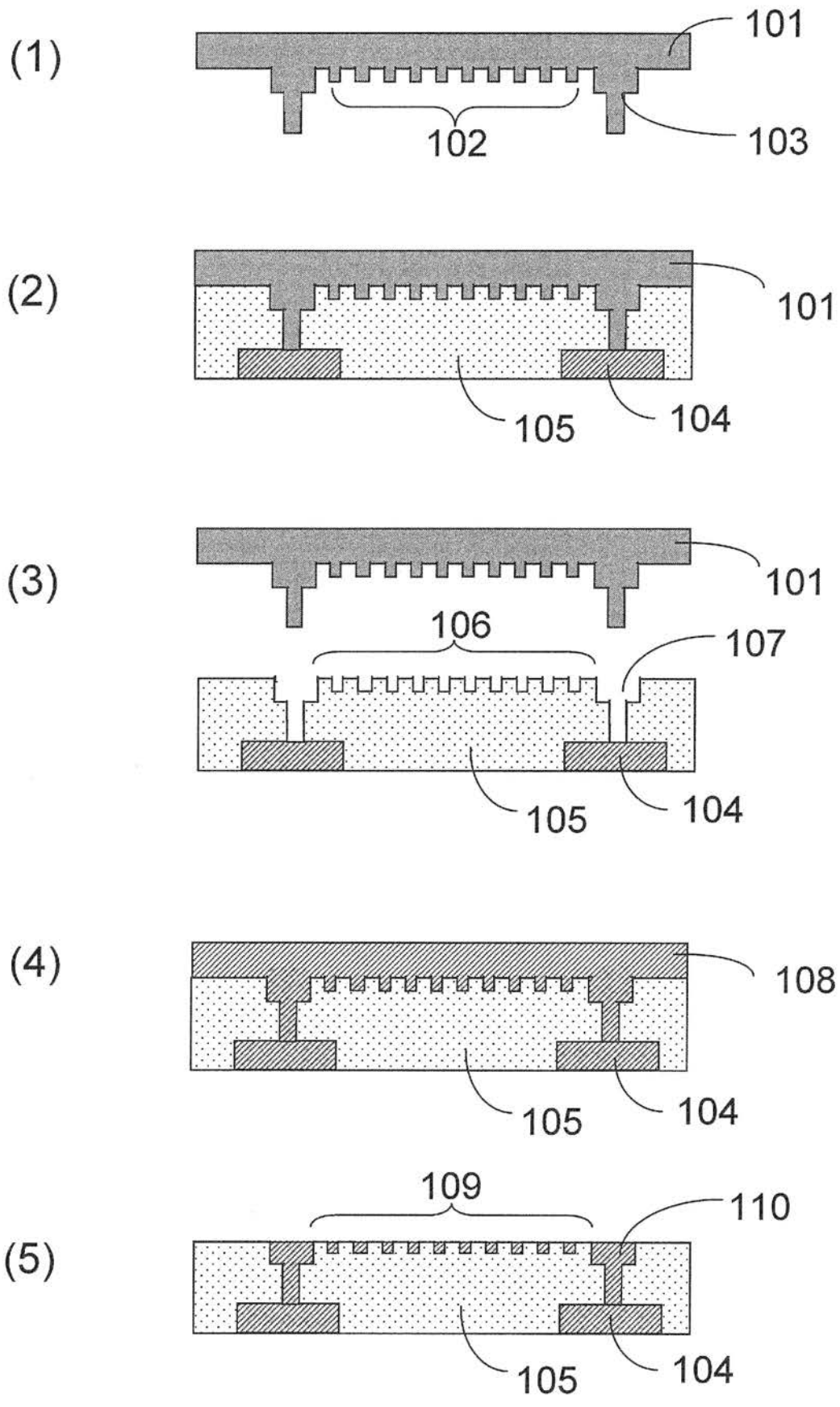

(8)



【図８】


11
29
27
29
22
10
23
28
16
31
31
22
30
33
32
34
31
23
10
32
30
28
30
32
32
26

【図９】


(1)
101
102
103
(2)
101
105
104
(3)
101
106
107
105
104
(4)
108
105
104
(5)
109
110
105
104