

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국

(43) 국제공개일  
2023년 6월 29일 (29.06.2023)

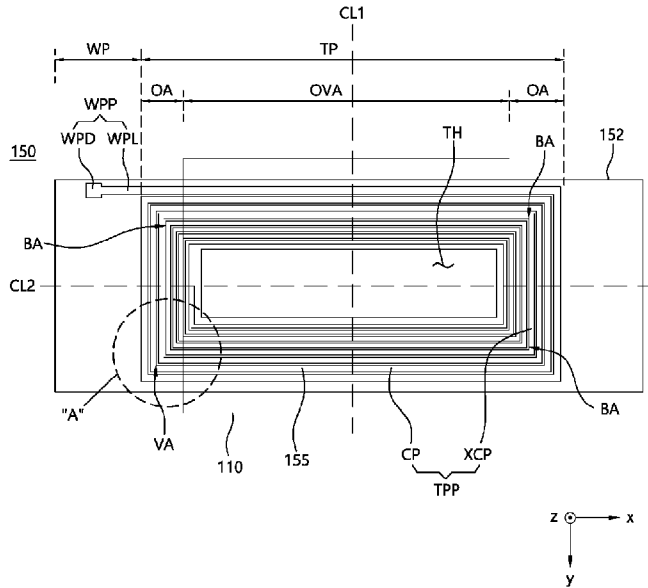


(10) 국제공개번호  
**WO 2023/121021 A1**

- (51) 국제특허분류: *H01F 17/04* (2006.01)      *H01F 27/24* (2006.01)
  - (21) 국제출원번호: PCT/KR2022/018825
  - (22) 국제출원일: 2022년 11월 25일 (25.11.2022)
  - (25) 출원언어: 한국어
  - (26) 공개언어: 한국어
  - (30) 우선권정보: 10-2021-0182729 2021년 12월 20일 (20.12.2021)KR
  - (71) 출원인: 엘지이노텍 (주) (**LG INNOTEK CO., LTD.**)  
[KR/KR]; 07796 서울특별시 강서구 마곡중앙10로 30, Seoul (KR).
  - (72) 발명자: 손인성 (**SOHN, In Seong**); 07796 서울특별시 강서구 마곡중앙10로 30, Seoul (KR). 류지창 (**RYU, Ji Chang**); 07796 서울특별시 강서구 마곡중앙10로 30, Seoul (KR). 배석 (**BAE, Seok**); 07796 서울특별시 강서구 마곡중앙10로 30, Seoul (KR).
  - (74) 대리인: 박병석 (**PARK, Byeong Suk**); 06604 서울특별시 서초구 서초중앙로 24길 19 나라빌딩 3층 호성특허법률사무소, Seoul (KR).
  - (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
  - (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 공개:  
— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: INDUCTOR

(54) 발명의 명칭: 인덕터



(57) Abstract: An inductor according to the present invention is provided with: a core unit provided with an inner leg and an outer leg; a coil spirally arranged around the inner leg; and a coil unit including a coil substrate on which the coil is disposed. Between the inner leg and the outer leg, the horizontal width of the coil increases from the inner leg to the outer leg.

(57) 요약서: 본 발명에 따른 인덕터는 내족과 외족을 구비하는 코어부 및 내족을 중심으로 나선형상으로 배치되는 코일, 및 코일이 배치된 코일 기판을 포함하는 코일부를 구비하고, 코일은 내족과 외족 사이에서, 내족에서 상기 외족으로 접근할수록 증가하는 수평 방향의 폭을 갖는다.



WO 2023/121021 A1

# 명세서

## 발명의 명칭: 인덕터

### 기술분야

- [1] 본 발명은 인덕터에 관한 것이다.

### 배경기술

- [2] 전자 제품의 슬림화 경향에 따라 인덕터를 구성하는 코일이 인쇄 회로 기판(PCB) 형태를 가지며 자성 코어의 중축을 공유하는 형태로 보급되고 있다.
- [3] 여기서 인덕터의 코일은 인쇄 회로 기판의 일면 또는 양면에 복수의 턴을 이루는 도전성 패턴으로 배치되고, 도전성 패턴은 자성 코어의 중축을 나선형상으로 감싸는 구조를 갖는다.
- [4] DC-바이어스는 인덕터의 주요 성능을 평가하는 항목이며, DC-바이어스를 증가시키기 위해서는 인덕턴스를 낮추거나, 자성 코어의 상/하부 코어를 이격시키는 갭(Gap)량을 증가시켜야 한다.
- [5] 인덕턴스는 갭(Gap)량이 증가할수록 낮아지기 때문에 인덕터의 DC-바이어스를 증가시키기 위해서는 높은 인덕턴스를 갖는 구조에서 갭(Gap)량을 늘려야만 한다.
- [6] 높은 인덕턴스를 갖는 구조를 형성하기 위해서는 도전성 패턴의 턴수를 증가시키거나, 자성코어의 중축 면적을 증가시켜야 한다. 그러나, 이는 인덕터의 면적을 증가시키므로 이에 대한 개선이 요구된다.

### 발명의 상세한 설명

#### 기술적 과제

- [7] 일 실시예는 동일한 면적에서 증가된 인덕턴스를 갖는 인덕터를 제공하는 것이다.
- [8] 다른 실시 예는 저항이 큰 최외곽 코일패턴의 폭을 제어하여 전체적으로 감소된 저항을 가짐으로써 발열을 최소화시킬 수 있는 인덕터를 제공하는 것이다.
- [9] 실시 예는 이상에서 언급한 실시 예로 제한되지 않으며, 언급하지 않은 또 다른 실시 예는 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

#### 과제 해결 수단

- [10] 본 발명의 실시예에 따른 인덕터는, 내측과 외측을 구비하는 코어부 및 상기 내측을 중심으로 나선형상으로 배치되는 코일, 및 상기 코일이 배치된 코일 기판을 포함하는 코일부를 구비하고, 상기 코일은 상기 내측과 상기 외측 사이에서, 상기 내측에서 상기 외측으로 접근할수록 증가하는 수평 방향의 폭을 갖는다.
- [11] 상기 코일은, 상기 수평 방향 중 하나인 제1 방향을 따라 연장되어 상기 내측과

상기 외족 사이를 지나가며, 상기 코어부와 수직 방향으로 중첩되는 복수의 중첩 코일패턴 및 상기 수평 방향 중 다른 하나이고 상기 제1 방향과 교차하는 제2 방향으로 연장되고, 상기 코어부와 상기 수직 방향으로 중첩되지 않는 복수의 비중첩코일패턴을 포함하고, 상기 복수의 비코일중첩패턴은 상기 제1 방향으로부터 상기 제2 방향으로 절곡되는 절곡부를 포함하고, 상기 절곡부는 상기 복수의 비중첩코일패턴의 폭이 변경되는 변폭부를 포함한다.

- [12] 상기 복수의 중첩코일패턴 각각이 상기 수평 방향으로 증가하는 폭의 범위는 5% 내지 15%일 수 있다.
- [13] 상기 코어부는 수직 방향으로 서로 대향하는 상부 코어부 및 하부 코어부를 포함하고, 상기 상부 코어부는 상기 하부 코어부를 향해 돌출되며 상기 제2 방향으로 서로 이격된 상부 내족 레그부와 상부 외족 레그부를 포함하고, 상기 하부 코어부는 상기 상부 내족 레그부 및 상기 상부 외족 레그부를 향해 각각 돌출되어 대향하며, 상기 제2 방향으로 서로 이격된 하부 내족 레그부와 하부 외족 레그부를 포함할 수 있다.
- [14] 상기 상부 외족 레그부는 상기 상부 코어부의 가장 자리에 배치되는 제1 상부 외족 레그부와 제2 상부 외족 레그부를 포함하고, 상기 상부 내족 레그부는 상기 제1 상부 외족 레그부와 상기 제2 상부 외족 레그부 사이의 중앙에 배치된 상부 중족 레그부를 포함하고, 상기 하부 외족 레그부는 상기 하부 코어부의 가장 자리에 배치되고 상기 제1 상부 외족 레그부 및 상기 제2 상부 외족 레그부와 각각 상기 수직 방향으로 대향하는 제1 하부 외족 레그부 및 제2 하부 외족 레그부를 포함하고, 상기 하부 내족 레그부는 상기 제1 하부 외족 레그부와 상기 제2 하부 외족 레그부 사이의 중앙에 배치되고, 상기 상부 중족 레그부와 상기 수직 방향으로 대향하는 하부 중족 레그부를 포함할 수 있다.
- [15] 상기 상부 내족 레그부와 상기 하부 내족 레그부 사이에 형성된 제1 겹 또는 상기 상부 외족 레그부와 상기 하부 외족 레그부 사이에 형성된 제2 겹 중 적어도 하나를 포함할 수 있다.
- [16] 상기 제1 겹 또는 제2 겹 중 적어도 하나의 상기 수직 방향으로의 거리는 10um 내지 700mm일 수 있다.
- [17] 상기 코일은, 상기 코일기판의 상면에 배치되며, 상기 상부 내족 레그부를 중심으로 나선형상으로 배치되는 상부 코일 및 상기 코일기판의 하면에 배치되며, 상기 하부 내족 레그부를 중심으로 나선형상으로 배치되는 하부 코일을 포함할 수 있다.
- [18] 상기 코일기판은 두께 방향으로 관통된 비아홀에 배치된 비아 패턴을 포함하고, 상기 상부 코일과 상기 하부 코일은, 상기 비아패턴을 통해 연결될 수 있다.
- [19] 여기서, 상기 비아홀은 복수로 배치되며, 상기 외족에 인접한 영역보다 상기 내족에 인접한 영역에 상대적으로 더 많은 상기 비아홀이 배치될 수 있다.
- [20] 상기 복수의 중첩코일패턴 각각의 상기 폭은 상기 내족에서 상기 외족으로

접근할수록 선형적으로 증가할 수 있다.

- [21] 상기 복수의 중첩코일패턴 각각의 상기 폭은 상기 내측에서 상기 외측으로 접근할수록 비선형적으로 증가할 수 있다.
- [22] 상기 내측으로부터 제1 지점까지 상기 복수의 중첩코일 패턴의 턴수는 상기 복수의 중첩 코일패턴의 전체 턴수의 절반을 초과하고, 상기 내측과 상기 제1 지점까지의 거리는 상기 내측과 상기 외측 사이에 위치한 상기 복수의 중첩코일패턴의 폭의 총합의 절반일 수 있다.

### 발명의 효과

- [23] 실시예에 따른 인덕터는 소정의 제한된 공간에서 코일패턴의 폭을 제어하여 코일패턴의 턴수를 증가시킴으로써 증가된 인덕턴스를 가짐으로써 DC-바이어스 성능을 개선할 수 있는 효과가 있다.
- [24] 또한, 실시예에 따른 인덕터는 저항이 큰 최외곽 코일패턴의 폭을 제어하여 전체적으로 저하된 저항을 가짐으로써 발열을 최소화할 수 있다.
- [25] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

### 도면의 간단한 설명

- [26] 도 1은 일 실시예에 따른 인덕터의 결합 사시도이다.
- [27] 도 2는 일 실시예에 따른 인덕터의 분해 사시도이다.
- [28] 도 3은 일 실시예에 따른 코일부의 평면도이다.
- [29] 도 4는 도 3의 "A"영역의 확대 평면도이다.
- [30] 도 5는 일 실시예에 따른 코일패턴의 폭 증가량을 도시한 그래프들이다.
- [31] 도 6은 다른 실시예에 따른 인덕터의 코일패턴을 도시한 평면도이다.
- [32] 도 7은 또 다른 실시예에 따른 코일부를 도시한 평면도 및 단면도이다.
- [33] 도 8은 실시예에 따른 인덕터의 단면도이다.
- [34] 도 9은 실시예에 따른 인덕터의 인덕턴스 대비 DC-바이어스의 변화량을 나타낸 그래프이다.

### 발명의 실시를 위한 최선의 형태

- [35] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [36] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제2 구성요소는

제1 구성요소로 명명될 수 있고, 유사하게 제1 구성요소도 제2 구성요소로 명명될 수 있다. 및/또는 이라는 용어는 복수의 관련된 기재된 항목들의 조합 또는 복수의 관련된 기재된 항목들 중의 어느 항목을 포함한다.

- [37] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [38] 실시예들의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조들이 기판, 각층(막), 영역, 패드 또는 패턴들의 "상/위(on)"에 또는 "하/아래(under)"에 형성된다는 기재는, 직접(directly) 또는 다른 층을 개재하여 형성되는 것을 모두 포함한다. 각 층의 상/위 또는 하/아래에 대한 기준은 도면을 기준으로 설명한다. 또한, 도면에서 각 층(막), 영역, 패턴 또는 구조물들의 두께나 크기는 설명의 명확성 및 편의를 위하여 변형될 수 있으므로, 실제 크기를 전적으로 반영하는 것은 아니다.
- [39] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [40] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [41] 이하, 첨부된 도면을 참조하여 실시 예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 대응하는 구성 요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [42] 또한, 일부 실시 예는 데카르트 좌표계(X축, Y축, Z축)를 이용하여 설명되며, 데카르트 좌표계에서, 각 도면에 도시된 X축과, Y축과, Z축은 서로 직교하지만, 실시 예는 이에 국한되지 않는다. X축과, Y축과, Z축은 서로 교차할 수도 있다. 이하, 설명의 편의상 Z축 방향을 수직 방향이라 칭하고, X축 방향과 Y축 방향을 각각 수평 방향이라 칭한다. 또한, X축 방향을 제1 방향이라 칭하고, Y축 방향을 제2 방향이라 칭한다.

- [43] 이하, 첨부된 도면을 참조하여 실시예에 따른 인덕터를 상세히 설명하기로 한다. 실시예에 따른 인덕터는 일례일 뿐 반드시 이에 한정되는 것은 아니다. 실시예에 따른 인덕터는 EMI 필터의 일 구성 요소가 될 수도 있으며, 트랜스포머의 구현도 가능하다.
- [44] 도 1은 일 실시예에 따른 인덕터의 결합 사시도이고, 도 2는 일 실시예에 따른 인덕터의 분해 사시도이다.
- [45] 도 1 및 도 2를 함께 참조하면, 일 실시예에 따른 인덕터(100)는 코어부(110)와 코일부(150)를 포함한다. 이하, 각 구성 요소를 상세히 설명한다.
- [46] 코어부(110)는 자성물질로 이루어질 수 있으며, 자기회로의 성격을 가져 자속의 통로 역할을 할 수 있다. 코어부(110)는 예를 들어, 철 또는 페라이트를 포함할 수 있으나, 이에 한정하는 하는 것은 아니다.
- [47] 코어부(110)는 내족(IL)과 외족(OL)을 구비한다. 외족(OL)은 일측에 배치되는 제1 외족부(OL1)와 일측과 제2 방향으로 타측에 배치되는 제2 외족부(OL2)를 포함할 수 있다.
- [48] 내족(IL)은 제1 외족부(OL1)와 제2 외족부(OL2) 사이에 배치된다. 즉, 내족(IL)은 제1 및 제2 외족부(OL1, OL2)으로 형성된 범위 안에 형성된 것을 지칭한다. 내족(IL)은 제2 방향으로 제1 및 제2 외족부(OL1, OL2) 사이의 중앙에 배치될 수 있으며, 중앙으로부터 이격되어 배치될 수도 있다. 특히, 제1 및 제2 외족부(OL1, OL2) 사이의 중앙에 배치되는 내족(IL)을 '중족'으로 지칭할 수 있다. 본 실시예에서는 내족(IL)이 제1 및 제2 외족부(OL1, OL2) 사이에서 중앙에 배치된 중족을 예로 도시하여 설명하기로 한다.
- [49] 코어부(110)는 상측에 위치한 상부 코어부(112)와 하측에 위치한 하부 코어부(117)를 포함할 수 있다. 상부 코어부(112)와 하부 코어부(117)는 수직 방향으로 서로 대향할 수 있다. 상부 코어부(112)와 하부 코어부(117)는 서로 상하로 대칭되는 형상일 수도 있고, 비대칭 형상일 수도 있으며, 상부 코어(112) 및 하부 코어(117) 중 어느 하나가 제거된 형상일 수 있다. 이하의 기재에서는 설명의 편의를 위하여 상하로 대칭되는 형상인 것을 도시하여 설명하기로 한다.
- [50] 코어부(110)에 내족(IL) 및 외족(OL)을 형성하기 위해 상부 코어부(112)와 상부 코어부(112) 하측에서 결합되는 하부 코어부(117)는 복수의 레그(Leg)들을 구비할 수 있다.
- [51] 구체적으로, 상부 코어부(112)는 평판 형태의 상부 바디부(114) 및 상부 바디부(114)로부터 하부 코어부(117)를 향해 돌출된 상부 레그부(UPL)를 포함할 수 있다.
- [52] 상부 레그부(UPL)는 내족(IL)을 이루기 위한 상부 내족 레그부(UIL) 및 제1 및 제2 외족부(OL1, OL2)을 각각 형성하기 위한 제1 상부 외족 레그부(UOL1) 및 제2 상부 외족 레그부(UOL2)를 포함할 수 있다. 제1 상부 외족 레그부(UOL1) 및 제2 상부 외족 레그부(UOL2)는 하부 코어부(117)를 향해 돌출되며, 제2 방향으로 서로 이격되어 배치될 수 있다.

- [53] 하부 코어부(117)는 평판 형태의 하부 바디부(119) 및 하부 바디부(119)로부터 상부 코어부(112)를 향해 돌출된 하부 레그부(LPL)를 포함할 수 있다.
- [54] 하부 레그부(LPL)는 내족(IL)을 이루기 위한 하부 내족 레그부(LIL) 및 제1 및 제2 외족부(OL1, OL2)을 각각 형성하기 위한 제1 하부 외족 레그부(LOL1) 및 제2 하부 외족 레그부(LOL2)를 포함할 수 있다. 제1 하부 외족 레그부(LOL1) 및 제2 하부 외족 레그부(LOL2)는 제1 상부 외족 레그부(UOL1) 및 제2 상부 외족 레그부(UOL2)를 향해 각각 돌출되어 대향하며, 제2 방향으로 서로 이격되어 배치될 수 있다.
- [55] 전술한 하부 레그부(UPL) 및 상부 레그부(UPL)들을 서로 마주하게 배치시킴으로써 인덕터(100)의 내족(IL)과 외족(OL)이 형성될 수 있다.
- [56] 구체적인 예를 들면, 내족(IL)은 하부 내족 레그부(LIL)와 상부 내족 레그부(UIL)가 서로 대향하여 마주보도록 배치되어 형성될 수 있다. 그리고, 외족(OL) 중 제1 외족부(OL1)는 제1 상부 외족 레그부(UOL1)와 제1 하부 외족 레그부(LOL1)가 서로 대향하여 마주보도록 배치되어 형성될 수 있다. 제2 외족부(OL2)는 제2 상부 외족 레그부(UOL2)와 제2 하부 외족 레그부(LOL2)가 서로 대향하여 마주보도록 배치되어 형성될 수 있다.
- [57] 이와 같이, 본 발명의 실시예에 따른 인덕터(100)는 내족(IL) 및 외족(OL)이 레그부들이 쌍을 이루어 서로 대향하여 배치될 수 있다.
- [58] 서로 대향하는 외족쌍이나 중족쌍 중 적어도 일부의 사이에는 수직 방향으로 소정 거리의 갭(G: gap)이 형성될 수 있다. 예컨대, 갭(G)의 수직 방향으로의 거리는 10 $\mu$ m 내지 700 $\mu$ m일 수 있으나 반드시 이에 한정되는 것은 아니다. 한 중족쌍과 두 외족쌍 각각의 갭(G) 크기를 조절함에 따라 코어부(110)의 인덕턴스가 제어될 수 있으며, 갭의 개수에 따라 발열이 제어될 수 있다.
- [59] 코일부(150)는 상부 코어부(112)와 하부 코어부(117) 사이에 배치될 수 있다. 코어부(110)는 코일부(150)의 일부를 감싸도록 배치된다.
- [60] 코일부(150)는 코일기관(152)과, 코일기관(152) 상에 배치되는 코일(155)을 포함할 수 있다. 그리고 코일부(150)는 코일(155)과 일체형으로 배치되며, 코일기관(152)의 일측에 배치되는 인출부(WP)를 더 포함할 수 있다. 인출부(WP)는 추후 상세히 설명하기로 한다. 본 실시예에서는 용이한 설명을 위해, 인덕터가 하나의 코일기관(152)에 하나의 코일(155)이 배치된 하나의 코일부를 포함하는 것으로 도시하여 설명하기로 하나, 이에 한정하는 것은 아니며, 복수의 코일기관 각각에 코일이 각각 배치된 복수의 코일부를 포함할 수도 있다.
- [61] 코일기관(152)은 내족(IL)에 대응되는 위치에 형성된 관통홀(TH)을 포함할 수 있다.
- [62] 코일(155)은 관통홀(TH)을 중심으로 나선형으로 배치될 수 있다. 코일(155)은 관통홀(TH)을 중심으로 배치됨에 따라, 코일(155)은 내족(IL)을 중심으로 나선형상으로 감싸도록 배치된다.

- [63] 코일(155)은 내족(IL)과 외족(OL) 사이에 배치되고, 내족(IL)에서 외족(OL)으로 접근할수록 증가하는 수평 방향의 폭을 갖는다.
- [64] 코일(155)은 복수의 중첩코일패턴(CP) 및 복수의 비중첩코일패턴(XCP)을 포함한다. 하나의 코일(155)을 이루는 도선은 복수의 세그먼트로 구분 지을 수 있으며, 중첩코일패턴(CP) 및 비중첩코일패턴(XCP) 각각에서, 코일 패턴이란 복수의 세그먼트 각각을 의미할 수 있다.
- [65] 복수의 중첩코일패턴(CP)이란, 복수의 코일패턴 중에서 수평 방향 중 하나인 제1 방향을 따라 연장되어 내족(IL)과 외족(OL) 사이를 지나가며, 코어부(110)와 수직 방향으로 중첩되도록 배치된 코일패턴을 포함할 수 있다. 여기서 상기 제1 방향은 도 1 및 2에서 도시한 X축 방향일 수 있다. 따라서 복수의 중첩코일패턴(CP) 각각은 Y축 방향으로 서로 중첩되어 또는 서로 이격되어 배치될 수 있다.
- [66] 복수의 비중첩코일패턴(XCP)이란, 복수의 코일패턴 중에서 수평 방향 중 다른 하나이고 상기 제1 방향과 교차하는 제2 방향으로 연장되고, 코어부(110)와 수직 방향으로 중첩되지 않도록 배치된 코일 패턴을 포함할 수 있다. 여기서 상기 제2 방향은 도 1 및 2에서 도시한 Y축 방향일 수 있다. 따라서 복수의 비중첩코일패턴(XCP) 각각은 X축 방향으로 서로 중첩되거나 이격되어 배치될 수 있다.
- [67] 또한, 복수의 비중첩코일패턴(XCP)은 복수의 중첩코일패턴(CP)으로부터 제2 방향으로 절곡되는 절곡부(BA)를 포함할 수 있다. 코일(155)은 4개의 절곡부(BA)를 구비한 사각 형상으로 배치될 수 있다. 본 실시예에서는 4개의 절곡부(BA)를 구비한 사각 형상의 코일(155)을 도시하나, 이에 한정하는 것은 아니며 원형, 타원형 등의 형상으로도 배치가 가능하다.
- [68] 4개의 절곡부(BA) 중 어느 하나는 비중첩코일패턴(XCP)의 폭이 변경되는 변폭부(VA)를 포함할 수 있다. 변폭부(VA)에서 변경된 폭을 갖는 비중첩코일패턴(XCP)은 중첩코일패턴(CP)으로 다시 연장되기 때문에 한번의 턴을 이루는 턴패턴은 비중첩코일패턴(XCP)과 중첩코일패턴(CP)이 교대로 배치된다. 따라서, 한 번의 턴을 이루는 턴패턴에서, 중첩코일패턴(CP)의 개수와 비중첩코일패턴(XCP)의 개수는 동일할 수 있다.
- [69] 비중첩코일패턴(XCP) 및 중첩코일패턴(CP)은 도 3 및 도 4를 참조하여 보다 상세히 설명하기로 한다.
- [70] 도 3은 일 실시예에 따른 코일부의 평면도이고, 도 4는 도 3의 "A"영역의 확대 평면도이다.
- [71] 도 1 내지 도 4를 참조하면, 코일부(150)는 코일(155)이 소정의 턴수로 배치되는 턴부(TP)와, 코일(155)의 일부가 턴부(TP)에서 연장된 인출부(WP)를 포함할 수 있다.
- [72] 턴부(TP)는 코일(155)이 코어부(110)에 수직 방향으로 중첩되는 중첩영역(OVA)과, 코일(155)이 코어부(110)에 수직 방향으로 비중첩되는

비중첩영역(OA)을 포함한다.

- [73] 턴부(TP) 상에 배치된 코일(155)은 중첩영역(OVA) 상에 배치되며 폭의 크기가 서로 다른 중첩코일패턴(CP) 및 비중첩영역(OA) 상에 배치되는 비중첩코일패턴(XCP)을 포함할 수 있다.
- [74] 중첩코일패턴(CP)은 코어부(110)와 수직방향으로 중첩되는 중첩영역(OVA) 상에서 즉, 내측(IL)과 외측(OL) 사이에서 제1 방향(X축 방향)으로 연장되며, 제2 방향(Y축 방향)으로 상이한 폭을 가지며, 제2 방향으로 이격되어 중첩된 복수의 패턴들로 구성될 수 있다.
- [75] 예를 들어, 복수의 중첩코일패턴(CP)은 내측(IL)에 인접하는 코일 패턴과 외측(OL)에 인접하는 코일 패턴을 포함할 수 있다.
- [76] 먼저, 내측(IL)에 인접하는 중첩코일패턴으로서, 중첩코일패턴(CP)은 관통홀(TH)을 중심으로 즉, 관통홀(TH)에 삽입되는 내측(IL)에 최인접하게 배치되며 제1 폭(a1)으로 형성되는 제1 중첩코일패턴(CP1), 제1 중첩코일패턴(CP1)으로부터 Y축방향으로 일정 간격 이격되어 제1 폭(a1)보다 두꺼운 제2 폭(a2)으로 형성되는 제2 중첩코일패턴(CP2), 제2 중첩코일패턴(CP2)으로부터 Y축방향으로 일정 간격 이격되어 제2 폭(a2)보다 두꺼운 제3 폭(a3)으로 형성되는 제3 중첩코일패턴(CP3), 제3 중첩코일패턴(CP3)으로부터 Y축방향으로 일정 간격 이격되어 제3 폭(a3)보다 두꺼운 제4 폭(a4)으로 형성되는 제4 중첩코일패턴(CP4)을 구비할 수 있다.
- [77] 다음으로, 외측(OL)에 인접하는 중첩코일패턴으로서, 중첩코일패턴(CP)은 외측(OL)에 최인접하며, 제N 폭(an)으로 배치되는 제N 중첩코일패턴(CPn)을 포함할 수 있다. 따라서 코일부(150)에서 중첩영역(OVA) 상에 배치되는 중첩코일패턴(CP)은 Y축 방향으로 관통홀(TH) 위 및 아래에 각각 배치된 제1 내지 제N 중첩코일패턴(CP1~CPn)을 포함할 수 있다.
- [78] 복수의 비중첩코일패턴(XCP)들은 코어부(110)와 수직방향으로 중첩되지 않는 비중첩영역(OA) 상에서 제1 방향(X축 방향)으로 중첩영역(OVA)을 통과한 중첩코일패턴(CP)으로부터 제1 방향으로 연장된 일부를 포함한다. 그리고, 비중첩코일패턴(XCP)은 제1 방향(X축 방향)으로부터 제2 방향(Y축 방향)으로 절곡되어 연장되며, 제1 방향(X축 방향)으로 상이한 폭을 가지며, 제1 방향으로 이격되어 중첩된 복수의 패턴들로 구성될 수 있다.
- [79] 예를 들어, 비중첩코일패턴(XCP)은 관통홀(TH)을 중심으로 즉, 관통홀(TH)에 삽입되는 내측(IL)에 최인접하게 배치되며 제1 폭(a1)으로 형성되는 제1 비중첩코일패턴(XCP1), 제1 비중첩코일패턴(XCP1)으로부터 X축방향으로 일정 간격 이격되어 제1 폭(a1)보다 두꺼운 제2 폭(a2)으로 형성되는 제2 비중첩코일패턴(XCP2), 제2 비중첩코일패턴(XCP2)으로부터 X축방향으로 일정 간격 이격되어 제2 폭(a2)보다 두꺼운 제3 폭(a3)으로 형성되는 제3 비중첩코일패턴(XCP3), 제3 비중첩코일패턴(XCP3)으로부터 X축방향으로 일정 간격 이격되어 제3 폭(a3)보다 두꺼운 제4 폭(a4)으로 형성되는 제4

- 비중첩코일패턴(XCP4)을 구비하며, 내측(IL)으로부터 X축 방향으로 가장 멀리 배치되며 제N 폭(an)으로 형성되는 제N 비중첩코일패턴(XCPn)을 포함할 수 있다.
- [80] 따라서 코일부(150)에서 비중첩영역(OA) 상에 배치되는 비중첩코일패턴(XCP)은 X축 방향으로 관통홀(TH)의 좌측 및 우측 각각에 배치된 제1 내지 제N 비중첩코일패턴(XCP1~XCPn)을 포함할 수 있다.
- [81] 여기서 바디부(114, 119)의 제1 방향으로 서로 반대측에 위치한 양측 단부가 관통홀(TH)의 제1 방향으로 서로 반대측에 위치한 단부와 수직 방향으로 중첩하도록 배치된 상태에서 비중첩영역(OA)을 정의하였으나, 이에 한정하는 것은 아니다.
- [82] 다른 실시 예에 의하면, 바디부(114, 119)의 제1 방향으로 서로 반대측에 위치한 양측 단부가 제1 폭(a1)으로 형성되는 제1 방향으로 서로 반대측에 위치한 제1 비중첩코일패턴(XCP1)과 수직 방향으로 중첩되도록 배치된 상태에서 비중첩영역을 정의할 수도 있다. 이러한 경우, 전술한 비중첩코일패턴(XCP) 중 제2 폭(a2)으로 형성되는 제2 비중첩코일패턴(XCP2)이 내측(IL)에 최인접한 비중첩코일패턴(XCP)이 될 수 있다.
- [83] 한편, 복수의 비중첩코일패턴(XCP)은 제1 방향으로부터 제2 방향으로 절곡되는 절곡부(BA)를 포함할 수 있다. 코일(155)은 4개의 절곡부(BA)를 구비한 사각 형상으로 배치될 수 있다. 본 실시예에서는 4개의 절곡부(BA)를 구비한 사각 형상의 코일(155)을 도시하나, 이에 한정하는 것은 아니다.
- [84] 4개의 절곡부(BA) 중 어느 하나는 비중첩코일패턴(XCP)의 폭을 변경시키는 변폭부(VA)일 수 있다. 변폭부(VA)는 서로 다른 폭을 갖는 부분으로서 중첩코일패턴(CP)과 연결된 일측의 폭으로부터 일측의 반대측 타측의 폭으로 폭이 변경되는 지점이다.
- [85] 여기서 변폭부(VA)에서 시작되어 동일한 폭을 가진 비중첩코일패턴(XCP) 및 중첩코일패턴(CP)이 내측(IL)을 한번 턴하는 패턴을 통칭하여 '턴패턴(TPP)'으로 정의하기로 한다.
- [86] 도면에서는 복수의 턴패턴(TPPx) 각각은, 관통홀(TH)을 지나며 제2 방향과 나란한 가상의 제1 기준선(CL1)을 기준으로 제1 방향으로 서로 대향하는 한 쌍의 비중첩코일패턴(XCPx)과 관통홀(TH)을 지나며 제1 방향과 나란한 제2 기준선(CL2)을 기준으로 제2 방향으로 서로 대향하는 한 쌍의 중첩코일패턴(CPx)을 포함하는 것으로 표시하며, 여기서 x는 양의 정수로서,  $1 \leq x \leq N$ 이다.
- [87] 이와 같이, 턴부(TP)는 비중첩영역(OA) 상에 배치되는 복수의 비중첩코일패턴(XCP)과, 중첩영역(OVA) 상에 배치되는 복수의 중첩코일패턴(CP)으로 이루어질 수 있다. 턴부(TP)는 변폭부(VA)를 중심으로 폭이 상이하게 배치되는 N개의 턴패턴(TPP)들을 포함할 수 있다.
- [88] 예를 들어, 복수의 턴패턴(TPP) 중 제1 턴패턴(TPP1)은 중첩영역(OVA) 상에

- 배치된 시작점(S)부터 비중첩영역(OA) 상에 배치되는 제1 변폭부(VA1)인 종점까지 제1 폭(a1)으로 형성될 수 있다.
- [89] 복수의 턴패턴(TPP) 중 제2 턴패턴(TPP2)은 제1 턴패턴(TPP1)과 일체형으로 형성될 수 있다. 제2 턴패턴(TPP2)은 제1 폭(a1)보다 두꺼운 폭을 가진 제2 폭(a2)으로 형성될 수 있다. 제2 폭(a2)으로 형성된 제2 턴패턴(TPP2)은 제1 변폭부(VA1)인 시점부터 중첩영역(OVA)의 제2 중첩코일패턴(CP2)을 거쳐 비중첩영역(OA)의 제2 비중첩코일패턴(XCP2)까지 연장되면서 제2 변폭부(VA2)인 종점까지 배치될 수 있다.
- [90] 또한, 제3 턴패턴(TPP3)은 제2 턴패턴(TPP2)과 일체형으로 형성될 수 있으며, 제2 폭(a2)보다 두꺼운 폭을 가진 제3 폭(a3)으로 형성될 수 있다. 제3 폭(a3)으로 형성된 제3 턴패턴(TPP3)은 제2 변폭부(VA2)인 시점부터 중첩영역(OVA)의 제3 중첩코일패턴(CP3)을 거쳐 비중첩영역(OA)의 제3 비중첩코일패턴(XCP3)까지 연장되면서 제3 변폭부(VA3)인 종점까지 배치될 수 있다.
- [91] 그리고, 제4 턴패턴(TPP4)부터 제N-1 턴패턴(TPPn-1)은 전술한 바와 동일하게 배치될 수 있다.
- [92] 외족(OL)에 최인접한 제N 턴패턴(TPPn)은 제N-1 폭(an-1)보다 두꺼운 폭을 가진 제N 폭(an)으로 형성될 수 있으며, 제N-1 변폭부(VAn-1)인 시점부터 인출부(WP)까지 배치될 수 있다. 이와 같이, 턴패턴(TPP)은 턴부(TP) 상에 배치된 제1 내지 N 턴패턴(TPP1~TPPn)을 포함할 수 있다.
- [93] 여기서 일 실시예에 따른 인덕터(100)는 절곡부(BA) 중 일부를 변폭부(VA)로 형성함으로써 턴패턴(TPP)의 폭이 변경됨에도 불구하고, 턴패턴(TPP1~TPPn) 간의 이격간격(d)을 일정하게 유지할 수 있다.
- [94] 한편, 인출부(WP)는 제N 턴패턴(TPPn)에서 연장되어 인출패턴(WPP)이 배치되는 영역이다.
- [95] 인출패턴(WPP)은 제N 턴패턴(TPPn)과 일체형으로 형성되어 인출부(WP)로 연장된 인출선(WPL)과 인출선(WPL)의 끝단에 배치되는 인출패드(WPD)를 포함한다.
- [96] 인출선(WPL)은 제N 폭(an)으로 배치되는 제N 턴패턴(TPPn)에서 연장되기 때문에 제N 턴패턴(TPPn)과 동일한 폭으로 형성될 수 있다. 그러나 이에 한정하는 것은 아니며, 경우에 따라 제N 턴패턴(TPPn)과 상이한 폭으로 형성될 수 있다. 그리고, 인출패드(WPD)는 인출선(WPL)보다 두꺼운 폭으로 형성될 수 있다.
- [97] 이와 같이, 일 실시예에 따른 인덕터(100)는 제한된 공간에서 내족(IL)에서 외족(OL)으로 갈수록 점진적으로 중첩코일패턴(CP)의 폭을 증가시켜 인덕터(100)의 중첩코일패턴(CP)의 턴수를 증가시킬 수 있다. 이와 같이 턴수가 증가될 경우, 인덕턴스가 증가하여 DC-바이어스 성능을 개선할 수 있으며, 저항이 가장 큰 최외곽 제N 코일패턴(CPn)의 폭을 증가시킴으로써, 인덕터(100)의 전체적인 저항을 저하시켜 발열을 최소화할 수 있다.

- [98] 도 5는 실시예에 따른 코일패턴의 폭 증가량을 도시한 그래프들이다.
- [99] 도 5의 (a)에서는 중첩코일패턴(CP)의 폭이 선형적으로 증가하는 것을 도시한 그래프이고, 도 5의 (b)는 중첩코일패턴(CP)의 폭이 비선형적으로 증가하는 것을 도시한 그래프이다. 여기서 중첩코일패턴(CP)의 폭은 턴패턴(TPP)의 폭에 따라 결정됨으로 턴패턴(TPP)을 중심으로 설명하기로 한다.
- [100] 여기서 그래프에 표시된 Q1은 내족(IL)의 중심부를 지칭하며, Q2는 외족(OL)의 중심부를 지칭한다. 즉, Q1은 Y축 상에서 내족(IL)의 중심의 위치를 나타내고, Q2는 Y축 상에서 외족(OL)의 중심의 위치를 나타낼 수 있다. 여기서 외족(OL)이라함은 제1 외족부(OL1) 또는 제2 외족부(OL2)을 지칭한다. 다시 말해, 내족(IL)과 제1 외족부(OL1) 또는 내족(IL)과 제2 외족부(OL2)에 배치되는 중첩코일패턴(CP)들은 서로 대칭되게 배치됨으로 이해의 용이성을 위해 어느 한쪽을 설명하기로 한다.
- [101] 도 5의 (a)의 경우는 전술한 도 4의 경우를 나타내는 그래프이다. 전술한 바와 같이, 내족(IL)의 중심으로부터 외족(OL)에 가까워질수록 점진적으로 중첩코일패턴(CP)의 폭(a) 및 비중첩코일패턴(XCP)의 폭(a)이 선형적으로 증가되도록 턴패턴(TPP)의 폭을 배치시킬 수 있다. 구체적으로, 변폭부(VA)를 중심으로 각각의 턴마다 중첩코일패턴(CP)의 폭 및 비중첩코일패턴(XCP)의 폭이 선형적으로 증가되도록 턴패턴(TPP)의 폭을 형성시킬 수 있다.
- [102] 도 5의 (b)의 경우는, 내족(IL)으로부터 외족(OL)에 가까워질수록 턴패턴(TPP)의 폭(a)이 증가하나, 선택적으로 턴패턴(TPP)의 폭(a)을 일부 구간에서 동일하게 배치시키고, 일정 구간이 지난 후에는 다시 턴패턴(TPP)의 폭(a)을 증가되도록 배치시킬 수 있다. 즉, 변폭부(VA)를 중심으로 각각의 턴마다 중첩코일패턴(CP)의 폭 및 비중첩코일패턴(XCP)의 폭이 비선형적으로 증가되도록 턴패턴(TPP)의 폭을 형성시킬 수 있다.
- [103] 전술한 도 5의 (a) 및 도 5의 (b)에서, 턴패턴(TPP)은 인접한 턴패턴(TPP)과의 폭이 5% 내지 15%의 증가율을 가지도록 배치시킬 수 있다. 따라서 복수의 중첩코일패턴(CP) 각각이 수평 방향(Y축방향)으로 증가하는 폭의 범위는 5% 내지 15% 일 수 있다.
- [104] 전술한 도 5의 (a)의 경우에 따라 턴패턴(TPP) 폭의 증가율이 10%에 해당하는 경우를 예를 들어 설명하면, 제1 턴패턴(TPP1)의 폭(a1)이 1.5mm인 경우, 제1 변폭부(VA1)부터는 제2 턴패턴(TPP2)의 폭(a2)은 Y축방향으로 폭이 증가한 1.65mm의 폭으로 배치될 수 있다. 따라서 제2 턴패턴(TPP2) 중에서 중첩영역(OVA) 상에 배치되는 제2 중첩코일패턴(CP2)의 폭(a2)은 1.65mm의 폭으로 배치될 수 있다.
- [105] 그리고 제3 턴패턴(TPP3)은 제2 변폭부(VA2)로부터 Y축방향으로 폭이 증가한 1.815mm의 폭으로 배치될 수 있다. 따라서 제3 턴패턴(TPP3) 중에서 중첩영역(OVA) 상에 배치되는 제3 중첩코일패턴(CP3)의 폭(a3)은 1.815mm의 폭으로 배치될 수 있다.

- [106] 제4 턴패턴(TPP4)은 제3 변폭부(VA3)로부터 1.9965mm 대략 2mm의 폭으로 배치될 수 있다. 따라서 제4 턴패턴(TPP4) 중에서 중첩영역(OVA) 상에 배치되는 제4 코일패턴(CP4)의 폭(a4)은 2mm의 폭으로 배치될 수 있다.
- [107] 전술한 도 5의 (b)의 경우에 따라 코일패턴의 폭의 증가율이 10%에 해당하는 경우를 예를 들어 설명하면, 일정 구간에서 동일한 폭을 가진 턴패턴(TPP)이 배치되고, 턴패턴(TPP)을 다시 증가시켜 배치시키는 경우, 전술한 바와 같이, 이전의 턴패턴(TPP)의 폭(a)에 10%를 증가시킨 턴패턴(TPP)을 배치시킬 수 있다.
- [108] 따라서 턴패턴(TPP) 중에서 중첩영역(OVA) 상에 배치되는 중첩코일패턴(CP)의 폭은 일정 구간에서 동일한 복수의 중첩코일패턴(CP)과, 폭이 증가하는 중첩코일패턴(CP)을 포함할 수 있으므로 중첩코일패턴(CP)의 폭은 비선형적인 증가율을 가지도록 배치시킬 수도 있다.
- [109] 이와 같이, 실시예에 따른 인덕터(100)는 제한된 공간에서 내측(IL)에서 외측(OL)으로 갈수록 점진적으로 중첩코일패턴(CP)의 폭을 증가시켜 인덕터(100)의 중첩코일패턴(CP)의 턴수를 증가시킬 수 있다. 이와 같이 턴수가 증가될 경우, 인덕턴스가 증가하여 DC-바이어스 성능을 개선할 수 있으며, 저항이 가장 큰 최외곽 제N 코일패턴(CPn)의 폭을 증가시킴으로써, 인덕터(100)의 전체적인 저항을 저하시켜 발열을 최소화할 수 있다.
- [110] 도 6은 다른 실시예에 따른 인덕터의 코일패턴을 도시한 평면도이다.
- [111] 중복설명을 회피하고, 용이한 설명을 위해, 도 6을 설명할 때 도 1 내지 도 4를 인용하여 설명하기로 한다.
- [112] 도 6을 참조하면, 다른 실시예에 따른 인덕터는 일 실시예에 따른 인덕터(100)와 다른 이격 간격을 가진 코일부(110)를 갖는다.
- [113] 코일부(110)는 턴부(TP) 상에 배치되는 복수의 턴패턴(TPP)을 포함하고, 턴패턴(TPP)은 중첩영역(OVA) 상에 배치되는 중첩코일패턴(CP)과 비중첩영역(OA) 상에 배치되는 비중첩코일패턴(XCP)을 포함한다.
- [114] 중첩영역(OVA)에서 서로 인접하는 복수의 중첩코일패턴(CP)은 동일한 이격간격인 제1 이격간격(d1)으로 이격되어 배치될 수 있다. 제1 이격간격(d1)은 전술한 도 3에서의 이격간격(d)와 동일한 간격일 수 있다.
- [115] 비중첩영역(OA)에서 서로 인접하는 복수의 비중첩코일패턴(XCP)은 상이한 이격간격으로 이격되어 배치될 수 있다.
- [116] 예를 들면, 비중첩영역(OA) 상에서 외측(OL)에 최인접하는 제n-1 비중첩코일패턴(XCPn-1)과 제n 비중첩코일패턴(XCPn)은 제n 이격간격(dn)으로 이격되어 배치될 수 있다. 제n 이격간격(dn)은 제1 이격간격(d1)과 동일한 이격간격일 수 있다. 그리고, 제n-2 비중첩코일패턴(XCPn-2)과 제n-1 비중첩코일패턴(XCPn-1)은 제n-1 이격간격(dn-1)으로 이격되어 배치될 수 있다.
- [117] 여기서 제n 이격간격(dn)과 제n-1 이격간격(dn-1)은 비중첩코일패턴(XCP)의 폭 증가율에 비례하여 5% 내지 15%의 증가율을 가질 수 있다.
- [118] 결국 내측(IL)에 인접하는 제2 비중첩코일패턴(XCP2)과 제3

비중첩코일패턴(XCP3)은 제3 이격간격(d3)으로 이격되어 배치될 수 있고, 제1 비중첩코일패턴(XCP1)과 제2 비중첩코일패턴(XCP2)은 제2 이격간격(d2)으로 이격되어 배치될 수 있다. 여기서 제3 이격간격(d3)의 폭은 제2 이격간격(d2)에 대해 증가율에 비례하여 5% 내지 15%의 증가율을 가질 수 있다.

- [119] 이격간격은 외족(OL)에서 내족(IL)으로 갈수록 점진적으로 증가하여 내족(IL)에 최인접한 이격간격이 가장 넓은을 수 있다.
- [120] 이와 같이, 비중첩영역(OA) 상에서 복수의 비중첩코일패턴(XCP) 간에 이격간격을 상이하게 배치시켜 비중첩코일패턴(XCP)들 간에 이격간격이 내족(IL)에 인접할수록 점진적으로 넓어짐에 따라 비중첩영역(OA)에서 턴패턴(TPP)의 제조공정이 용이하고, 추가적인 구조물을 설치하기 용이해질 수 있다.
- [121] 도 7 (a) 및 (b)는 또 다른 실시예에 따른 코일부의 평면도 및 단면도를 각각 나타낸다.
- [122] 중복 설명을 회피하고 용이한 설명을 위해, 도 7을 설명할 때 도 1 내지 도 4를 인용하여 설명하기로 한다.
- [123] 또 다른 실시예에 따른 코일부(150)는 코어기판(152) 상에 일면에 턴부(TP)(이하, '제1 턴부(TP1)'라 한다)가 배치될 수 있으며, 수직 방향으로 일면의 반대측 타면에도 턴부(TP)(이하, '제2 턴부(TP2)'라 한다)가 배치될 수 있다.
- [124] 턴부(TP)에 배치되는 턴패턴(TPP), 및 턴패턴(TPP)에 포함되는 코일패턴(CP) 및 비코일패턴(XCP)들의 관계는 전술하였기 때문에 생략하기로 한다.
- [125] 제1 턴부(TP1)는 코어기판(152)의 상면에 배치되는 상부 코일이며, 상부 내족 레그부(UIL)를 중심으로 나선형상으로 배치되는 복수의 상부 턴패턴(UTPP)을 포함한다.
- [126] 제2 턴부(TP2)는 상면의 반대측 하면에서 하부 내족 레그부(LIL)를 중심으로 나선형상으로 배치되는 하부 코일이며, 복수의 하부 턴패턴(LTPP)를 포함한다.
- [127] 또한 코일기판(152)의 상부 및 하부 각각에 인출부(WP)가 배치된다. 인출부(WP)를 구분하기 위해 상부에 배치되는 상부 인출부(UWP)와 하부에 배치되는 하부 인출부(LWP)로 지칭하기로 한다.
- [128] 상부 인출부(UWP)에는 상부 인출선(UWPL) 및 상부 인출패드(UWPD)가 배치되며, 하부 인출부(LWP)에는 하부 인출선(LWPL) 및 하부 인출패드(LWPD)가 배치될 수 있다.
- [129] 제1 턴부(TP1)와 제2 턴부(TP2)는 비아패턴(VP)을 통해 연결될 수 있다.
- [130] 제1 턴부(TP1)와 제2 턴부(TP2)를 연결시키기 위해 코일기판(152)의 일부를 두께 방향으로 관통시킨 비아홀(VH)을 배치시킬 수 있다. 비아홀(VH)에는 비아홀(VH)을 채우며, 제1 턴부(TP1)와 제2 턴부(TP2)에 각각 연결된 비아패턴(VP)이 매립될 수 있다. 따라서 제1 턴부(TP1)와 제2 턴부(TP2)는 비아패턴(VP)에 의해서 전기적으로 연결될 수 있다.

- [131] 본 실시예에서는 제1 턴부(TP1)와 제2 턴부(TP2)의 시작점(S)에 해당 지점에 비아패턴(VP)을 형성하는 것을 예를 들어 도시하여 설명하나 이에 한정하는 것은 아니다.
- [132] 예를 들면, 내측(IL)에 인접한 비중첩코일패턴(XCP)에 비아홀(VH)을 여러 개 더 구비할 수도 있다. 내측(IL)에 인접하게 배치되는 복수의 비아홀(VH)은 코어부(110)에 의해 감싸지는 내측(IL)의 주변에서의 전류 밀도가 외측(OL)의 주변에서의 전류 밀도보다 높고, 전류 밀도의 상승은 저항의 상승을 야기하기 때문에 상대적으로 많은 비아홀(VH)을 배치하여 저항값을 낮출 수 있기 때문이다. 다른 예로써 비아홀(VH)과 비아패턴(VP)은 중첩영역(OVA) 또는 비중첩영역(OA)에 균집하도록 배치시켜 턴패턴의 저항값을 낮출 수도 있다.
- [133] 이와 같이, 하나의 코일기판(152)의 위와 아래에 각각 중첩코일패턴(CP)을 배치시킴으로 인덕터(100)의 인덕턴스를 증가시킬 수 있으며, DC-바이어스 성능을 개선할 수 있다.
- [134] 도 8은 실시예에 따른 인덕터의 단면도이다.
- [135] 여기서 도 8은 도 1의 I-I'에 따른 단면도이며, 중복설명을 회피하고, 용이한 설명을 위해 도 8을 설명할 때 도 1 내지 5를 인용하여 설명하기로 한다.
- [136] 도 8을 참조하면, 실시예에 따른 인덕터(100)는 내측(IL)(R0)으로부터 제1 지점(R1)까지 배치되는 복수의 중첩코일패턴(CP) 각각의 턴수는 복수의 중첩코일패턴(CP)의 전체 턴수(T)의 절반을 초과한다. 내측(IL)(R0)과 제1 지점(R1)까지의 거리는 내측(IL)과 외측(OL) 사이에 위치한 복수의 중첩코일패턴(CP)의 폭의 총합의 절반이다. 이는 다음 수학적 식 1과 같다.
- [137] [수학적 식 1]
- [138] 
$$\frac{1}{2} \sum_{k=1}^n a_k > \frac{T}{2}$$
- [139]  $a_k$ 는(1=k=n)에서 k는 코일패턴의 폭을 의미하고, T는 전체 턴수이다.
- [140] 구체적으로, 정해진 영역에 대해서, 중첩코일패턴(CP)의 수가 배치됨으로 턴수가 증가할 수 있다. 즉, 인덕턴스가 증가할 수 있다. 인덕턴스는 턴수의 제곱에 비례하고, 내측(IL)의 단면 크기에 증가하기 때문에 정해진 공간 안에 턴수가 제곱에 증가하여 인덕턴스가 증가할 수 있다.
- [141] 게다가 상부 내측 레그부(UIL)와 하부 내측 레그부(LIL) 사이에 형성된 제1 갭(G1) 또는 상부 외측 레그부(UOL)와 하부 외측 레그부(LOL) 사이에 형성된 제2 갭(G2) 중 적어도 하나를 형성함으로써 DC-바이어스 성능을 개선할 수 있다.
- [142] 따라서, 실시예에 따른 인덕터(100)는 제한된 공간에서 내측(IL)에서 외측(OL)으로 갈수록 점진적으로 중첩코일패턴(CP)의 폭을 증가시켜 인덕터(100)의 중첩코일패턴(CP)의 턴수를 증가시킬 수 있다. 이와 같이 턴수가 증가될 경우, 인덕턴스가 증가하여 DC-바이어스 성능을 개선할 수 있으며, 저항이 가장 큰 최외곽 제N 코일패턴(CPn)의 폭을 증가시킴으로써,

인덕터(100)의 전체적인 저항을 저하시켜 발열을 최소화할 수 있다.

- [143] 도 9은 실시예에 따른 인덕터의 인덕턴스 대비 DC-바이어스의 변화량을 나타낸 그래프이다.
- [144] 중복설명을 회피하고, 용이한 설명을 위해 도 9를 설명할 때 도 1 내지 4 및 도 8을 인용하여 설명하기로 한다.
- [145] 도 9를 참조하면, 실시예에 따른 인덕터를 동일한 폭의 코일패턴을 가진 비교예의 인덕터와 비교하였다.
- [146] 실시예 및 비교예에 따른 인덕터는 코일기판의 상부 및 하부에 각각 6턴의 코일패턴을 배치시켜 전체턴수가 12턴으로 구성된 인덕터를 형성할 수 있다.
- [147] 그리고, 비교예에서는 중첩코일패턴(CP)의 폭을 동일하게 2mm로 구성되고, 실시예의 경우는 도 4에 도시된 바와 같이, 제1 중첩코일패턴(CP1) 내지 제6 중첩코일패턴(CP6)을 가지도록 구성하였다. 여기서 실시예의 중첩코일패턴(CP)은 제1 중첩코일패턴(CP1)의 폭이 1.5mm로 구성하고, 제2 중첩코일패턴(CP2)이 제1 중첩코일패턴(CP1) 대비 10%의 폭이 증가한 1.65mm로 구성하고, 제3 중첩코일패턴(CP3)은 1.82mm, 제4 중첩코일패턴(CP4)은 2.0mm, 제5 중첩코일패턴(CP5) 2.2mm, 제 6 중첩코일패턴(CP6)이 2.42mm로 구성되도록 형성하였다.
- [148] 아래의 [표 1]은 갭량의 변화에 따른 비교예와 실시예의 인덕턴스와 DC-바이어스의 측정값을 나타낸다. 여기서 갭은 외측(OL)의 갭량(G2)이다. 도 9는 [표 1]의 변화량을 그래프로 도시한다.
- [149] [표1]

	인덕턴스 [uH]	DC-바이어스 [A]	갭량(외측) [mm]
비교예 (코일 패턴 폭이 동일)	134.7	8.1	200
	78.4	14.2	450
	65.1	16.7	600
	57.3	19.1	700
실시예 (코일 패턴 폭을 변경)	135.3	8.1	200
	79.2	14.2	450
	65.05	17	610
	58.08	19.4	700

- [150] 인덕턴스는 비교예보다 실시예에서 더 증가한 것으로 나타났다. 그 이유는 다음과 같다.
- [151] 비교예와 실시예의 경우, 전체턴수(T)와 내측(IL)의 단면적이 동일하기 때문에 인덕턴스의 변화시키는 인자는 자로장의 길이뿐이다. 자로장의 길이는 인덕턴스에 반비례하기 때문에 작으면 작을수록 인덕턴스를 증가시킬 수 있다.

구체적으로 비교예의 경우, 자로장의 길이는 코일패턴의 폭이 모두 2mm로 6개로 구성됨으로 12mm의 자로장의 길이를 가진다. 다시 말해, 비교예는 내측으로부터 Y축 방향으로 12mm의 자로장의 길이를 가진다.

[152] 반면, 실시예의 경우, 전술한 바와 같이, 1.5mm 내지 2.42mm 로 구성된 6개의 코일패턴의 폭을 가지므로 이들의 총합은 11.59mm로 구성된다. 다시 말해, 실시예는 내측(IL)으로부터 Y축 방향으로 11.59mm의 자로장의 길이를 가진다. 따라서 실시예의 경우, 비교예보다 자로장의 길이가 더 짧기 때문에 인덕턴스가 전반적으로 증가한 것으로 나타났다.

[153] 그리고 갭량에서는 450mm일 때까지는 DC-바이어스 차이를 보이지 않지만, 갭량이 610mm이상에서부터 DC-바이어스가 증가하는 것으로 나타났다.

[154] 따라서 비교예와 실시예를 동일한 사이즈로 가정하게 되면, 동일공간에서 자로장의 길이는 동일하게 됨으로, 전체턴수의 증가로 인덕턴스는 증가하게 되고, 증가한 인덕턴스에서 갭량을 조절함으로써 DC-바이어스 성능을 개선할 수 있다.

[155] 이상에서 실시 예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시 예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시 예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

#### 발명의 실시를 위한 형태

[156] 발명의 실시를 위한 형태는 전술한 "발명의 실시를 위한 최선의 형태"에서 충분히 설명되었으므로, 이에 대한 설명은 생략하기로 한다.

#### 서열목록 Free Text

[157] 100: 인덕터 110: 코어부

[158] 150: 코일부 CP: 중첩코일패턴

[159] XCP: 비중첩코일패턴 IL: 내측

[160] OL: 외측 OVA: 중첩영역

[161] OA: 비중첩영역 VA: 변폭부

## 청구범위

- [청구항 1] 내족과 외족을 구비하는 코어부; 및  
상기 내족을 중심으로 나선형상으로 배치되는 코일, 및 상기 코일이  
배치된 코일 기판을 포함하는 코일부; 를 구비하고,  
상기 코일은  
상기 내족과 상기 외족 사이에서, 상기 내족에서 상기 외족으로  
접근할수록 증가하는 수평 방향의 폭을 갖는 인덕터.
- [청구항 2] 제1 항에 있어서,  
상기 코일은,  
상기 수평 방향 중 하나인 제1 방향을 따라 연장되어 상기 내족과 상기  
외족 사이를 지나가며, 상기 코어부와 수직 방향으로 중첩되는 복수의  
중첩 코일패턴; 및  
상기 수평 방향 중 다른 하나이고 상기 제1 방향과 교차하는 제2 방향으로  
연장되고, 상기 코어부와 상기 수직 방향으로 중첩되지 않는 복수의  
비중첩코일패턴; 을 포함하고,  
상기 복수의 비코일중첩패턴은 상기 제1 방향으로부터 상기 제2  
방향으로 절곡되는 절곡부를 포함하고,  
상기 절곡부는 상기 복수의 비중첩코일패턴의 폭이 변경되는 변폭부를  
포함하는 인덕터.
- [청구항 3] 제1 항에 있어서,  
상기 코어부는 수직 방향으로 서로 대향하는 상부 코어부 및 하부  
코어부를 포함하고,  
상기 상부 코어부는 상기 하부 코어부를 향해 돌출되며 상기 제2  
방향으로 서로 이격된 상부 내족 레그부와 상부 외족 레그부를 포함하고,  
상기 하부 코어부는 상기 상부 내족 레그부 및 상기 상부 외족 레그부를  
향해 각각 돌출되어 대향하며, 상기 제2 방향으로 서로 이격된 하부 내족  
레그부와 하부 외족 레그부를 포함하는 인덕터.
- [청구항 4] 제3 항에 있어서,  
상기 상부 외족 레그부는  
상기 상부 코어부의 가장 자리에 배치되는 제1 상부 외족 레그부와 제2  
상부 외족 레그부를 포함하고,  
상기 상부 내족 레그부는 상기 제1 상부 외족 레그부와 상기 제2 상부  
외족 레그부 사이의 중앙에 배치된 상부 중족 레그부를 포함하고,  
상기 하부 외족 레그부는  
상기 하부 코어부의 가장 자리에 배치되고 상기 제1 상부 외족 레그부 및  
상기 제2 상부 외족 레그부와 각각 상기 수직 방향으로 대향하는 제1 하부  
외족 레그부 및 제2 하부 외족 레그부를 포함하고,

상기 하부 내족 레그부는 상기 제1 하부 외족 레그부와 상기 제2 하부 외족 레그부 사이의 중앙에 배치되고, 상기 상부 중족 레그부와 상기 수직 방향으로 대향하는 하부 중족 레그부를 포함하는 인덕터.

[청구항 5]

제4 항에 있어서,  
상기 상부 내족 레그부와 상기 하부 내족 레그부 사이에 형성된 제1 겹 또는 상기 상부 외족 레그부와 상기 하부 외족 레그부 사이에 형성된 제2 겹 중 적어도 하나를 포함하는 인덕터.

[청구항 6]

제3 항에 있어서,  
상기 코일은,  
상기 코일기판의 상면에 배치되며, 상기 상부 내족 레그부를 중심으로 나선형상으로 배치되는 상부 코일; 및  
상기 코일기판의 하면에 배치되며, 상기 하부 내족 레그부를 중심으로 나선형상으로 배치되는 하부 코일을 포함하는 인덕터.

[청구항 7]

제6 항에 있어서,  
상기 코일기판은 두께 방향으로 관통된 비아홀에 배치된 비아 패턴을 포함하고,  
상기 상부 코일과 상기 하부 코일은,  
상기 비아패턴을 통해 연결되는 인덕터.

[청구항 8]

제2 항에 있어서,  
상기 복수의 중첩코일패턴 각각의 상기 폭은 상기 내족에서 상기 외족으로 접근할수록 선형적으로 증가하는 인덕터.

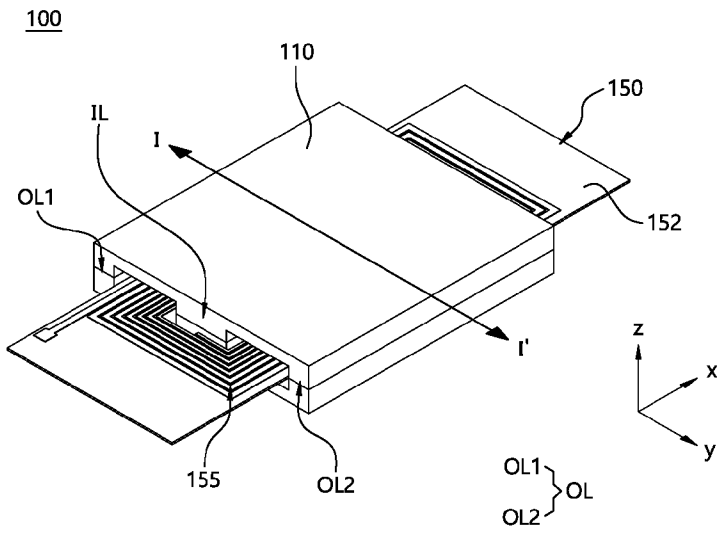
[청구항 9]

제2 항에 있어서,  
상기 복수의 중첩코일패턴 각각의 상기 폭은 상기 내족에서 상기 외족으로 접근할수록 비선형적으로 증가하는 인덕터.

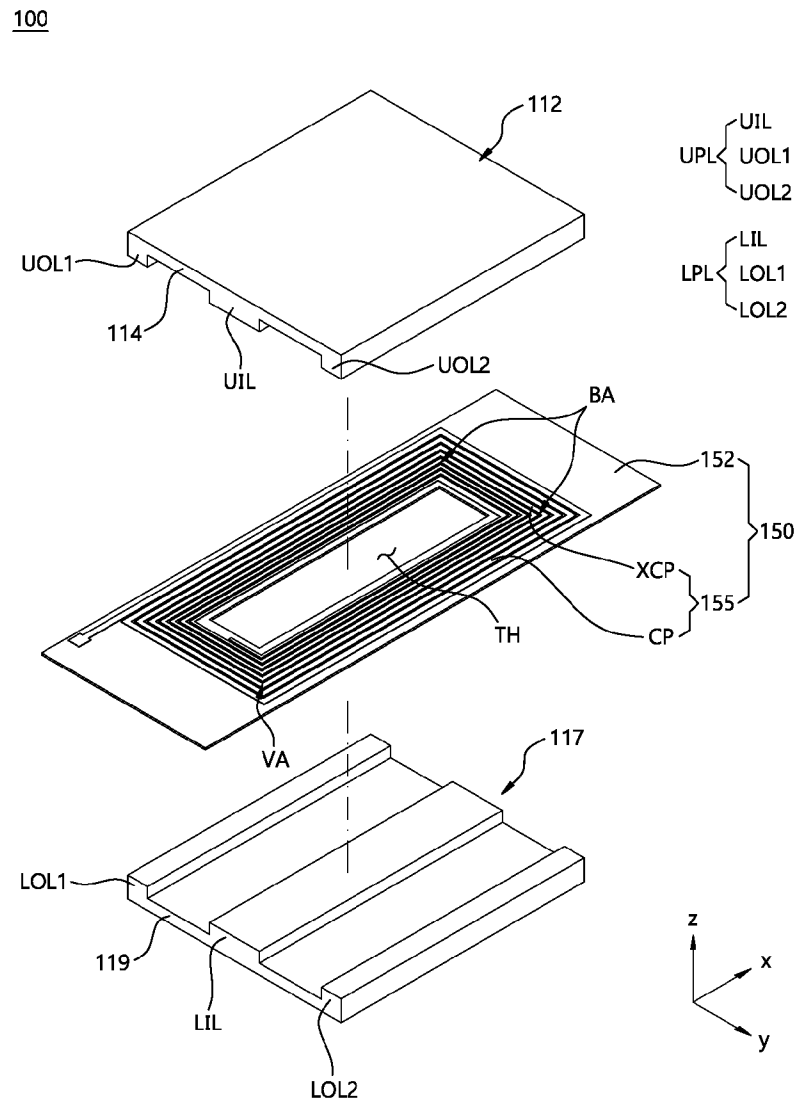
[청구항 10]

제2 항에 있어서,  
상기 내족으로부터 제1 지점까지 상기 복수의 중첩코일 패턴의 턴수는 상기 복수의 중첩 코일패턴의 전체 턴수의 절반을 초과하고,  
상기 내족과 상기 제1 지점까지의 거리는  
상기 내족과 상기 외족 사이에 위치한 상기 복수의 중첩코일패턴의 폭의 총합의 절반인 인덕터.

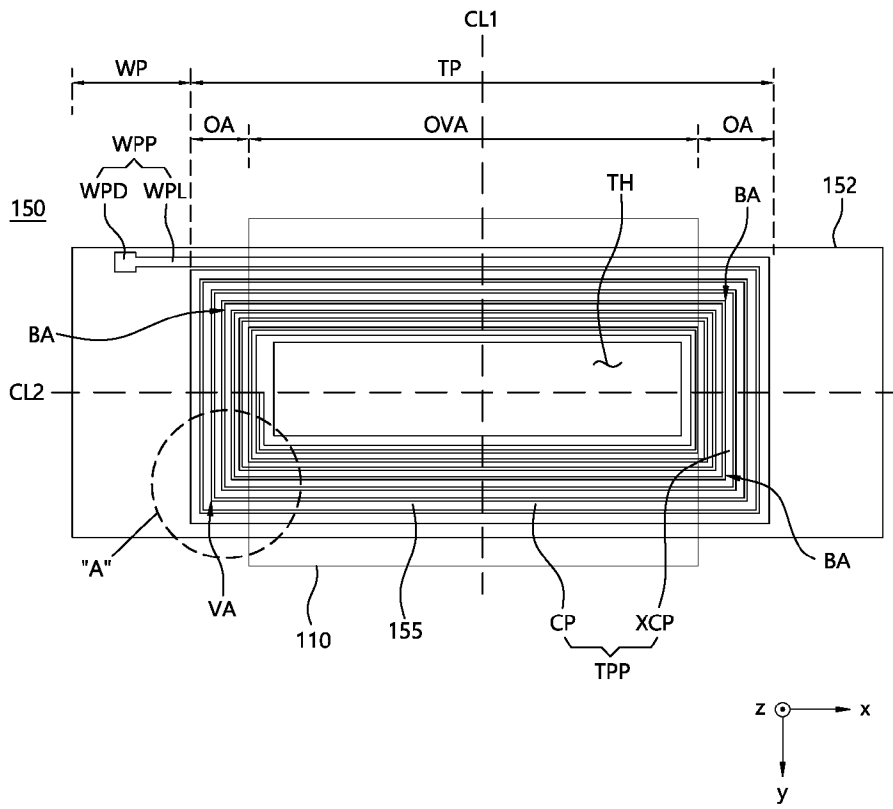
[도1]



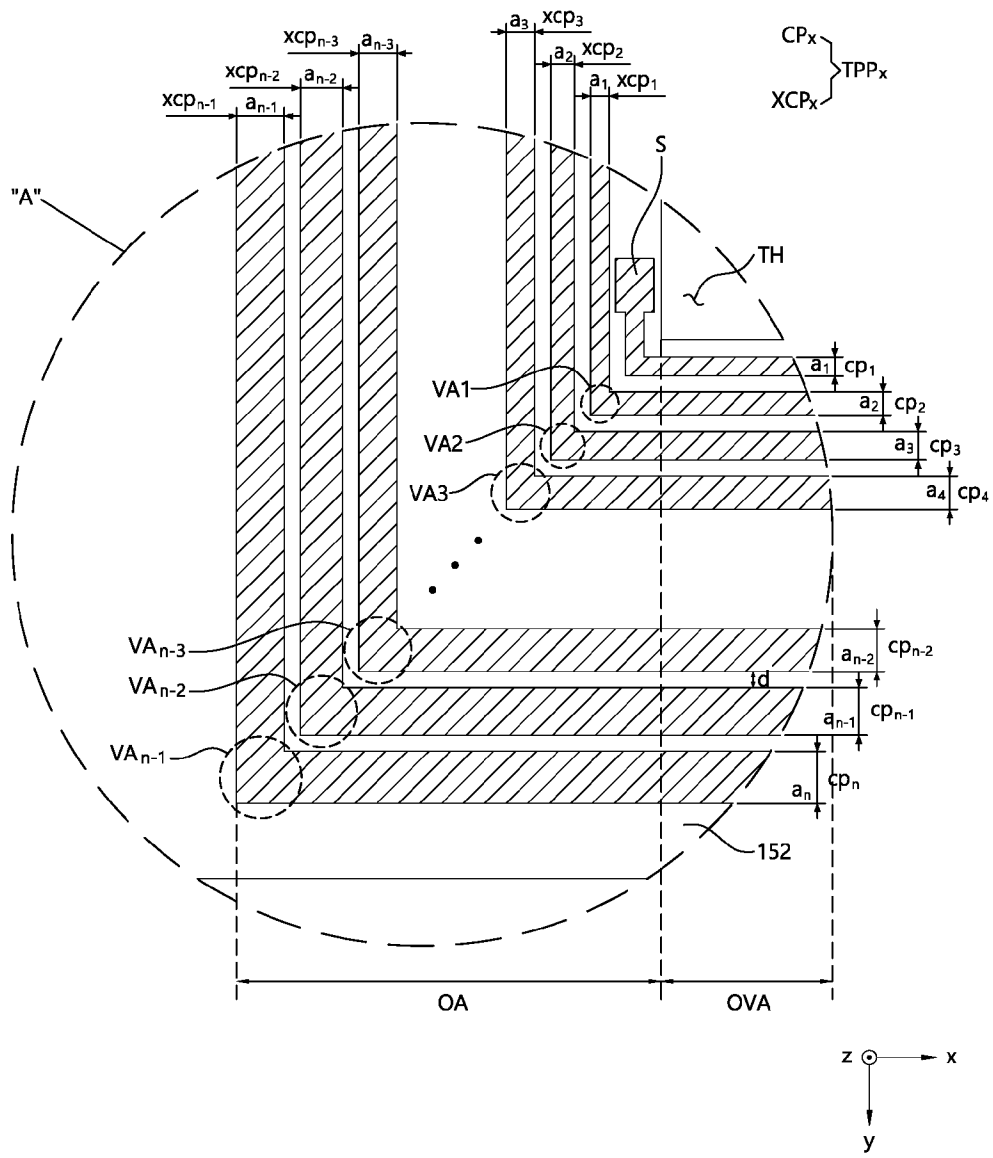
[도2]



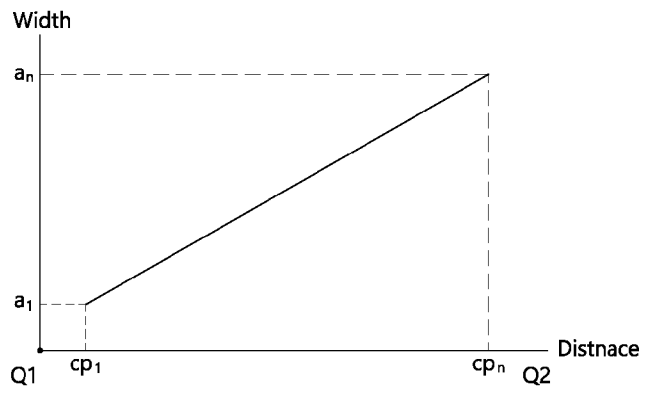
[도3]



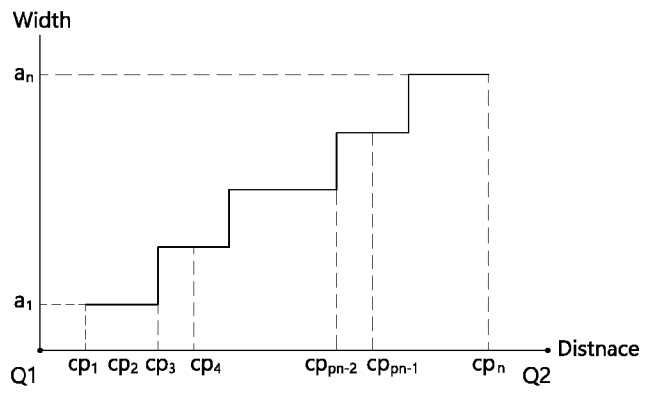
[도4]



[도5]

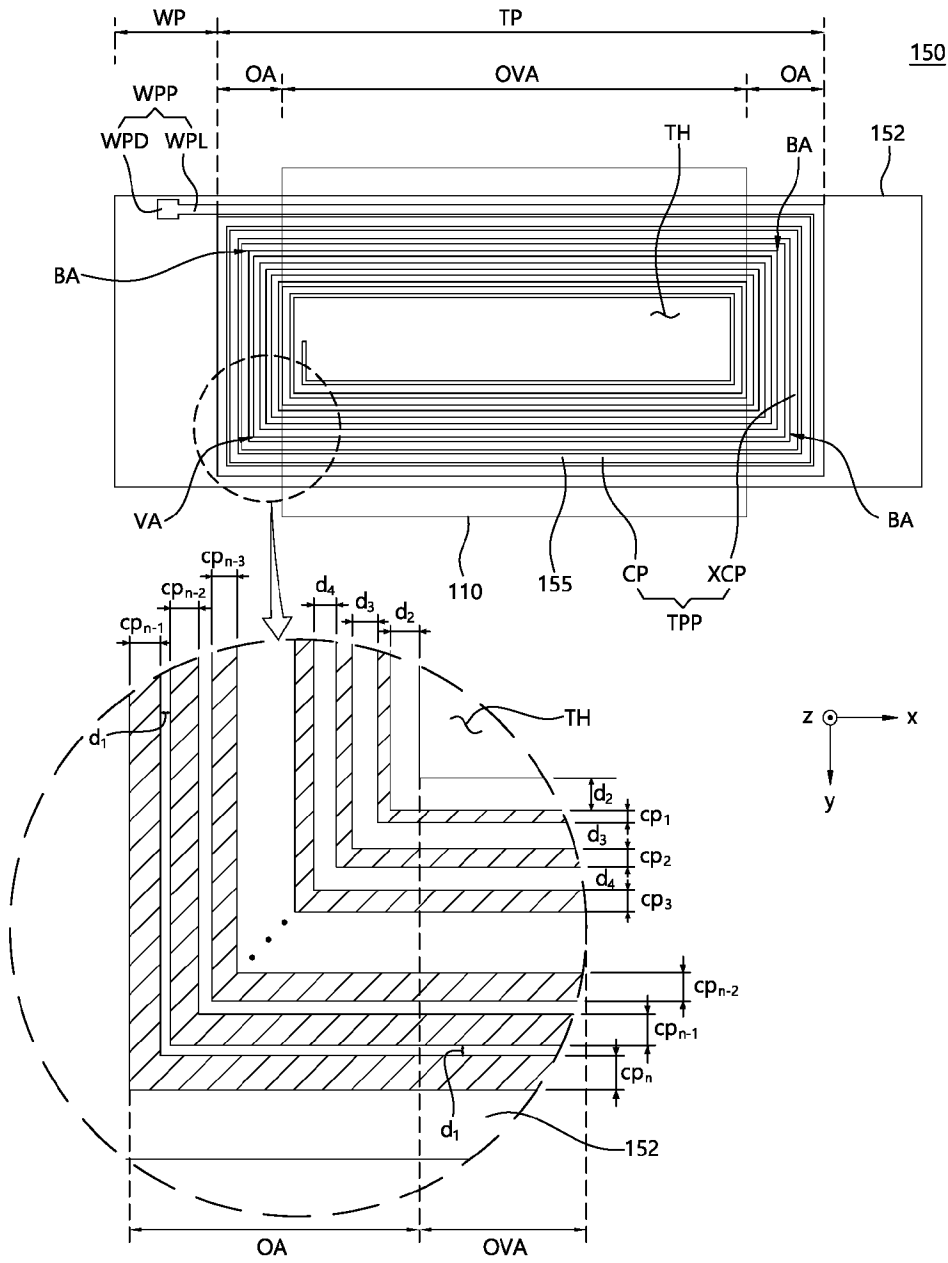


(a)

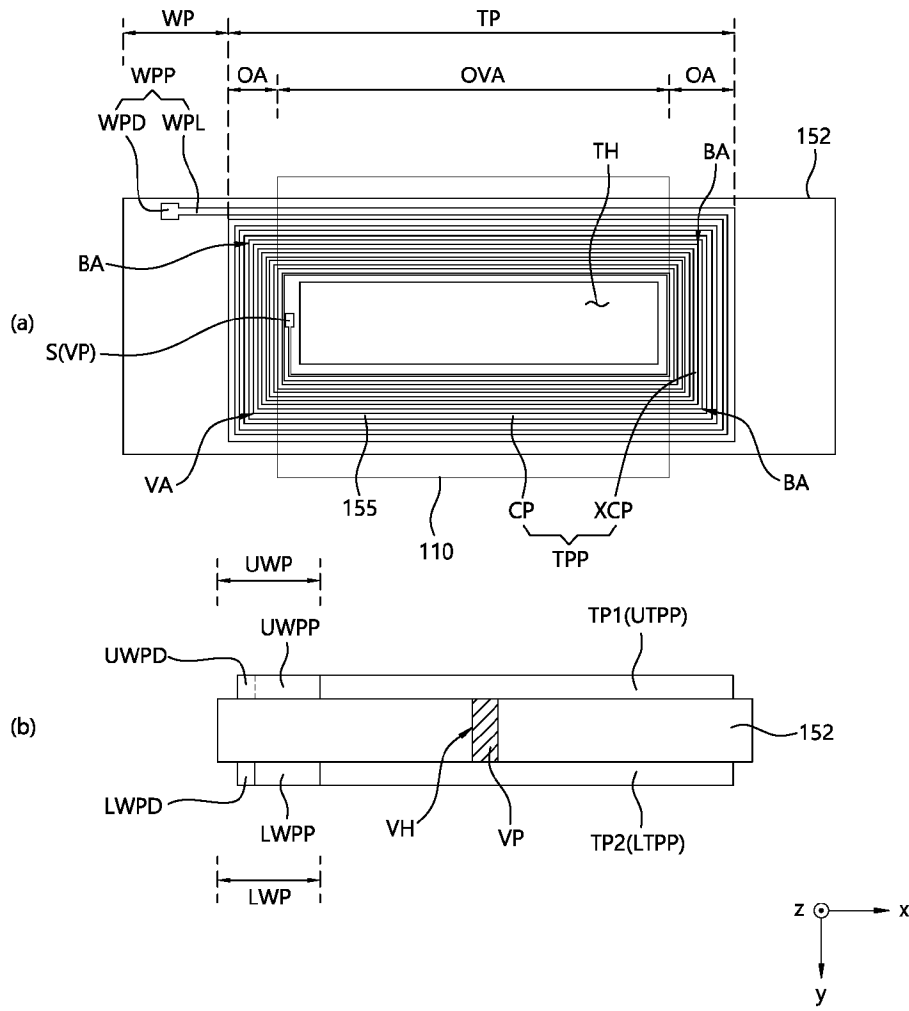


(b)

[도6]

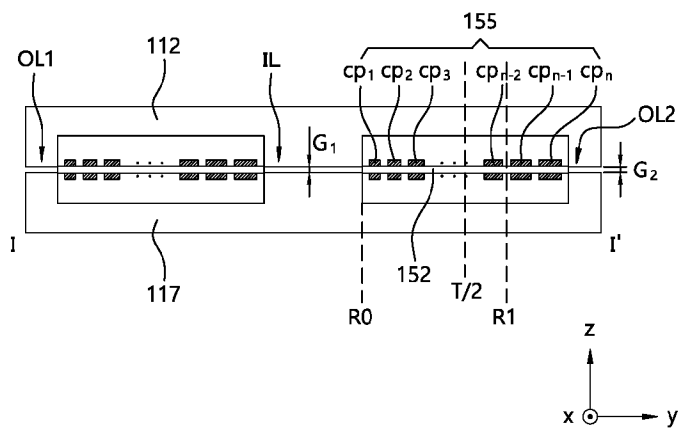


[도7]

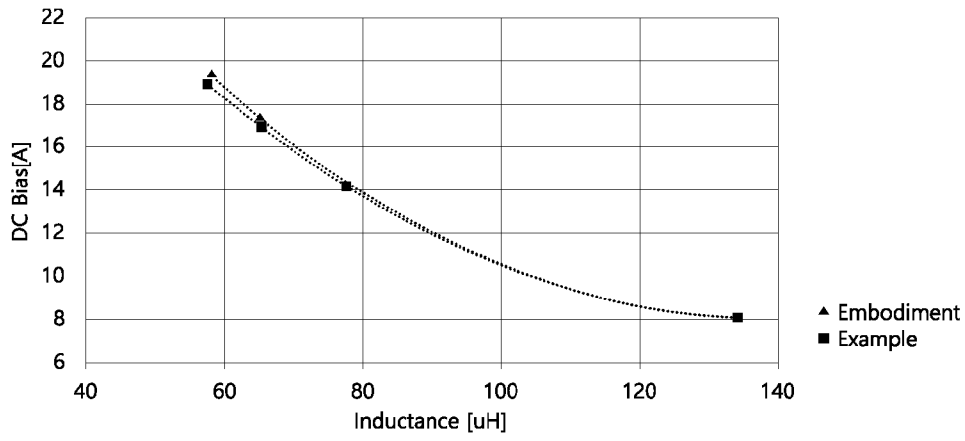


[도8]

100



[도9]



## INTERNATIONAL SEARCH REPORT

International application No.

**PCT/KR2022/018825**

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> <b>H01F 17/04(2006.01)i; H01F 27/24(2006.01)i</b>  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>  Minimum documentation searched (classification system followed by classification symbols) H01F 17/04(2006.01); H01F 17/00(2006.01); H01F 21/02(2006.01); H01F 27/24(2006.01); H01F 27/28(2006.01); H01F 3/00(2006.01); H01F 41/04(2006.01)  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 인덕터(inductor), 코어(core), 레그(leg), 나선(spiral), 코일(coil), 기판(substrate), 폭(width)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2020-0140065 A (LG INNOTEK CO., LTD.) 15 December 2020 (2020-12-15) See paragraphs [0032], [0040]-[0041] and [0050]; claim 1; and figures 4-9c.	1-10
Y	KR 10-2004791 B1 (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 29 July 2019 (2019-07-29) See paragraphs [0036], [0040], [0050] and [0082]-[0083]; and figures 1-3.	1-10
Y	KR 10-0716848 B1 (PANTECH&CURITEL COMMUNICATIONS, INC.) 09 May 2007 (2007-05-09) See figures 2-3.	2,8-10
A	JP 2006-278909 A (TDK CORP.) 12 October 2006 (2006-10-12) See paragraphs [0015]-[0199]; and figures 1-40.	1-10
A	US 9966182 B2 (GLOBALFOUNDRIES INC.) 08 May 2018 (2018-05-08) See claims 1-18; and figures 1-3.	1-10
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>08 March 2023</b>		Date of mailing of the international search report <b>08 March 2023</b>
Name and mailing address of the ISA/KR <b>Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208</b> Facsimile No. +82-42-481-8578		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/KR2022/018825**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-2020-0140065	A	15 December 2020	CN	113950726	A	18 January 2022
				US	2022-0254560	A1	11 August 2022
				WO	2020-246738	A1	10 December 2020
<hr/>							
KR	10-2004791	B1	29 July 2019	CN	105097187	A	25 November 2015
				CN	105097187	B	13 March 2018
				JP	2015-220452	A	07 December 2015
				JP	6238456	B2	29 November 2017
				KR	10-2015-0134014	A	01 December 2015
				US	10109409	B2	23 October 2018
				US	2015-0340149	A1	26 November 2015
<hr/>							
KR	10-0716848	B1	09 May 2007	KR	10-2007-0041867	A	20 April 2007
				US	2007-0085649	A1	19 April 2007
				US	7733206	B2	08 June 2010
<hr/>							
JP	2006-278909	A	12 October 2006	None			
<hr/>							
US	9966182	B2	08 May 2018	US	2017-0140865	A1	18 May 2017
<hr/>							

<b>A. 발명이 속하는 기술분류(국제특허분류(IPC))</b> <b>H01F 17/04(2006.01)i; H01F 27/24(2006.01)i</b>		
<b>B. 조사된 분야</b> 조사된 최소문헌(국제특허분류를 기재) H01F 17/04(2006.01); H01F 17/00(2006.01); H01F 21/02(2006.01); H01F 27/24(2006.01); H01F 27/28(2006.01); H01F 3/00(2006.01); H01F 41/04(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 인덕터(inductor), 코어(core), 레그(leg), 나선(spiral), 코일(coil), 기판(substrate), 폭(width)		
<b>C. 관련 문헌</b>		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2020-0140065 A (엔지이노텍 주식회사) 2020.12.15 단락 [0032], [0040]-[0041], [0050]; 청구항 1; 및 도면 4-9c	1-10
Y	KR 10-2004791 B1 (삼성전기주식회사) 2019.07.29 단락 [0036], [0040], [0050], [0082]-[0083]; 및 도면 1-3	1-10
Y	KR 10-0716848 B1 (주식회사 퀴넥스) 2007.05.09 도면 2-3	2,8-10
A	JP 2006-278909 A (TDK CORP.) 2006.10.12 단락 [0015]-[0199]; 및 도면 1-40	1-10
A	US 9966182 B2 (GLOBALFOUNDRIES INC.) 2018.05.08 청구항 1-18; 및 도면 1-3	1-10
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "D" 본 국제출원에서 출원인이 인용한 문헌 "E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 "T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 "X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. "Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. "&" 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일	국제조사보고서 발송일	
2023년03월08일 (08.03.2023)	2023년03월08일 (08.03.2023)	
ISA/KR의 명칭 및 우편주소	심사관	
대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)	홍기완	
팩스 번호 +82-42-481-8578	전화번호 +82-42-481-5003	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2020-0140065 A	2020/12/15	CN 113950726 A	2022/01/18
		US 2022-0254560 A1	2022/08/11
		WO 2020-246738 A1	2020/12/10
KR 10-2004791 B1	2019/07/29	CN 105097187 A	2015/11/25
		CN 105097187 B	2018/03/13
		JP 2015-220452 A	2015/12/07
		JP 6238456 B2	2017/11/29
		KR 10-2015-0134014 A	2015/12/01
		US 10109409 B2	2018/10/23
		US 2015-0340149 A1	2015/11/26
KR 10-0716848 B1	2007/05/09	KR 10-2007-0041867 A	2007/04/20
		US 2007-0085649 A1	2007/04/19
		US 7733206 B2	2010/06/08
JP 2006-278909 A	2006/10/12	없음	
US 9966182 B2	2018/05/08	US 2017-0140865 A1	2017/05/18