



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 930213

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 16.06.80 (21) 2939374/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 23.05.82, Бюллетень № 19

Дата опубликования описания 23.05.82

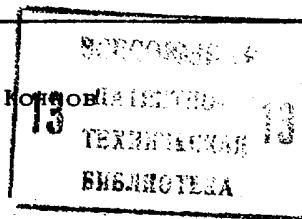
(51) М. Кл.³

G 04 F 10/00

(53) УДК 621.317
(088.8)

(72) Авторы
изобретения

Н.П.Вашкевич, Е.И.Гурин и Н.Н.Коргонов



(71) Заявитель

Пензенский политехнический институт

(54) ИЗМЕРИТЕЛЬ СЕРИИ ВРЕМЕННЫХ ИНТЕРВАЛОВ

Изобретение относится к измерительной и вычислительной технике и может использоваться для измерения серии временных интервалов между непрерывно следующими импульсами.

Создание измерителя вызвано необходимостью измерения с достаточной точностью временных искажений сигналов в тракте воспроизведения накопителей на магнитных носителях.

Известен измеритель серии временных интервалов, содержащий эталонный генератор, ключ, счетчик, первый, второй и третий расширители импульсов, схемы И, пороговую схему, элементы задержки, ключи считывания, запоминающее устройство [1].

Однако этот измеритель не обладает достаточной точностью.

Наиболее близким по технической сущности к изобретению является измеритель временных интервалов, содержащий входное устройство, нониусный блок, преобразователь, счетчик, эталонный генератор и счетчик, логический элемент [2].

Данный измеритель временных интервалов обладает достаточной точностью, однако его производительность недостаточна и функциональные возможнос-

ти ограничены, он не может измерять серию следующих друг за другом временных интервалов.

5 Цель изобретения - увеличение производительности и расширение функциональных возможностей измерения путем обеспечения возможности изменения серии временных интервалов.

10 Поставленная цель достигается тем, что в нониусный измеритель временных интервалов, содержащий n нониусных преобразователей, входной блок, выходы которого соединены с первыми входами нониусных преобразователей, информационные входы которых подключены к первым входам вычислительного блока, эталонный генератор, выход которого соединен со счетным входом эталонного счетчика, а также с вторыми входами нониусных преобразователей, каждый из которых содержит нониусный блок, первый и второй входы которого являются соответственно первым и вторым входами нониусного преобразователя, первый выход которого является управляющим выходом нониусного преобразователя, нониусный счетчик, счетный вход которого подключен к второму выходу нониусного блока, введены первое и второе запоминающие

устройства, многовходовой элемент ИЛИ, причем управляющие выходы нониусных преобразователей соединены с соответствующими разрядами информационного входа первого запоминающего устройства, выход которого подключен к второму входу вычислительного блока, а вход записи запоминающего устройства подключен к выходу многовходового элемента ИЛИ, входы которого подключены к управляющим выходам нониусных преобразователей, при этом выход эталонного счетчика соединен с информационным входом второго запоминающего устройства, вход записи которого подключен к выходу многовходового элемента ИЛИ, а выход которого подключен к третьему входу вычислительного блока.

Кроме того, в каждый нониусный преобразователь введены элемент задержки и запоминающий блок, причем выход элемента задержки, вход которого подключен к первому выходу нониусного блока, подключен к входу сброса нониусного блока, а также к входу сброса нониусного счетчика, выход которого соединен с информационным входом запоминающего блока, вход записи которого подсоединен к первому выходу нониусного блока, а выход которого является информационным выходом нониусного преобразователя.

Кроме того, входной блок содержит распределитель, усилитель и n элементов И, причем выходы распределителя, синхронизирующий вход которого подключен к выходу усилителя, подключены к первым входам элементов И, выходы которых являются выходами входного блока, а вторые входы которых подключены к выходу усилителя, вход которого является входом входного блока, а распределитель выполнен в виде кольцевого сдвигающего регистра.

На фиг.1 приведена схема предлагаемого устройства; на фиг.2 - диаграмма работы измерителя; на фиг.3 - то же, нониусного преобразователя.

Устройство содержит входной блок 1, нониусный преобразователь 2, эталонный генератор 3, первое запоминающее устройство 4, многовходовой элемент ИЛИ 5, второе запоминающее устройство 6, эталонный счетчик 7, вычислительный блок 8, нониусный блок 9, нониусный счетчик 10, запоминающий блок 11, элемент 12 задержки, распределитель 13, элемент И 14 и усилитель 15.

Измеритель работает следующим образом.

Импульсы, отмечающие границы измеряемых интервалов, через входной блок 1 запускают поочередно нониусные преобразователи 2 (фиг.2). По оконча-

нии работы какого-либо из нониусных преобразователей в момент совпадения фаз эталонной частоты генератора 3 и нониусной частоты данного нониусного преобразователя на его управляющем выходе устанавливается сигнал логической единицы, которая записывается в соответствующий разряд первого запоминающего устройства 4 сигналом с выхода многовходового элемента ИЛИ 5. Одновременно во второе запоминающее устройство 6 с эталонного счетчика 7 записывается информация о моменте окончания преобразования, после чего нониусный преобразователь может быть запущен повторно. Информация в первое и второе запоминающее устройство записывается по переднему фронту сигнала записи. Пара информационных слов, записанных одновременно в первое и второе запоминающие устройства, определяет номер нониусного преобразователя, окончившего преобразование, и момент окончания его работы. Информация из нониусных преобразователей, первого и второго запоминающих устройств, поступает в вычислительный блок 8, где величина m -го временного интервала T_m определяется по формуле

$$T_m = T_0 \cdot \left[(N_{0j}^{\ell} - N_{0i}^{\ell}) + \frac{N+1}{N} (N_i^{\ell} - N_j^{\ell}) \right]$$

где $m = (\ell - 1)n + i$ - номер измеряемого интервала;
 n - число нониусных преобразователей;
 i - номер нониусного преобразователя, запущенного импульсом, отмечающим начало интервала T_m ;
 j - номер нониусного преобразователя, запущенного импульсом, отмечающим конец интервала T_m ; $j = i + 1$ при $i < n$; $j = 1$ при $i = n$;
 ℓ - номер запуска i -го нониусного преобразователя;
 N_{0i}^{ℓ} - показание эталонного счетчика в момент окончания ℓ -го преобразования i -го нониусного преобразователя, запущенного начальным импульсом интервала T_m ;
 N_{0j}^{ℓ} - показание эталонного счетчика в момент окончания преобразования j -го нониусного преобразователя, запущенного конечным импульсом интервала T_m ;

T_0 - период частоты эталонного генератора;

$\frac{N+1}{N}$ - отношение периодов нониусной частоты и частоты эталонного генератора.

Количество нониусных преобразователей (n) выбирается таким, чтобы до момента очередного запуска преобразователь успел окончить предыдущее преобразование.

На втором выходе нониусного блока 9 вырабатываются нониусные импульсы от момента запуска (фиг. 3), который осуществляется очередным входным импульсом, до момента совпадения фаз эталонной и нониусной частоты, эти импульсы подсчитываются счетчиком 10.

При окончании преобразования (в момент совпадения фаз эталонной и нониусной частот) на втором выходе нониусного блока 9, который является управляющим выходом нониусного преобразователя, вырабатывается сигнал, по которому содержимое нониусного счетчика 10 переписывается в запоминающий блок 11. Сигнал со второго выхода нониусного блока через элемент 12 задержки поступает на входы сброса нониусного счетчика 10 и нониусного блока 9 и сбрасывает их, после чего нониусный преобразователь готов к повторному запуску.

Входной блок работает следующим образом.

Перед началом работы в один из разрядов распределителя 13, выполненного в виде кольцевого сдвигающего регистра, заносится единица, которая открывает соответствующий элемент И, в остальные разряды заносятся нули. Входной импульс, отмечающий границы соседних временных интервалов, проходит через усилитель 15 и открытый элемент И 14 на соответствующий выход входного блока 1, после чего по заднему фронту входного импульса единица в распределителе 13 переписывается в соседний разряд и открывает следующий элемент И.

Предлагаемое устройство обладает высокой производительностью и широкими функциональными возможностями, что обеспечивает измерение с достаточной точностью серии временных интервалов.

Формула изобретения

1. Измеритель серии временных интервалов, содержащий n нониусных преобразователей, входной блок, выходы которого соединены с первыми входами нониусных преобразователей, информационные входы которых подклю-

чаны к первым входам вычислительного блока, эталонный генератор, выход которого соединен со счетным входом эталонного счетчика, а также с вторыми входами нониусных преобразователей, каждый из которых содержит нониусный блок, первый и второй выходы которого являются соответственно первым и вторым входами нониусного преобразователя, первый выход которого является управляющим выходом нониусного преобразователя, нониусный счетчик, счетный выход которого подключен к второму выходу нониусного блока, отличающийся тем, что, с целью повышения производительности измерения и расширения функциональных возможностей, в него дополнительно введены первое и второе запоминающие устройства, многовходовой элемент ИЛИ, причем управляющие выходы нониусных преобразователей подключены к соответствующим разрядам информационного входа первого запоминающего устройства, выход которого подключен к второму входу вычислительного блока, а вход записи запоминающего устройства подключен к выходу многовходового элемента ИЛИ, входы которого подключены к управляющим выходам нониусных преобразователей, при этом выход эталонного счетчика подключен к информационному входу второго запоминающего устройства, вход записи которого соединен с выходом многовходового элемента ИЛИ, а выход которого подключен к третьему входу вычислительного блока.

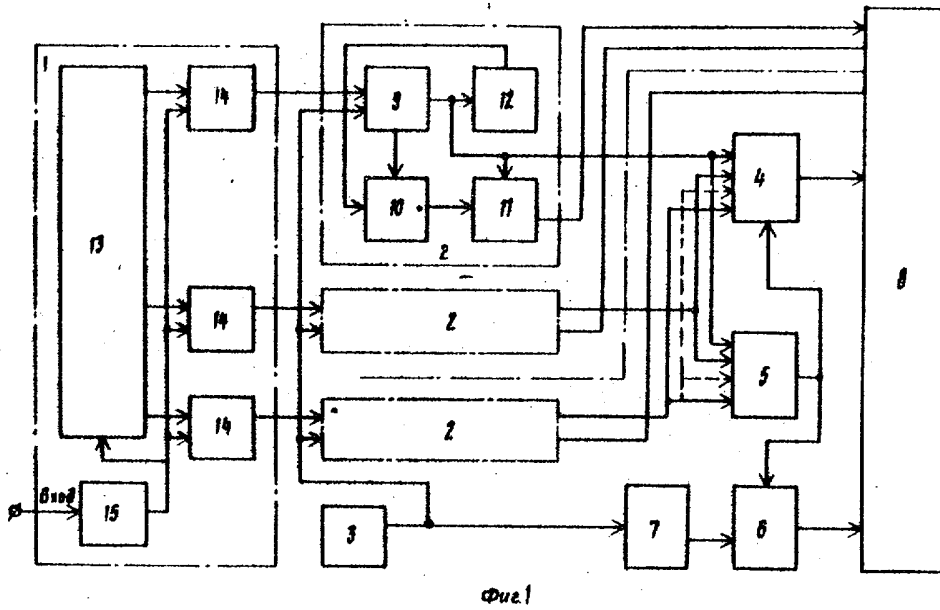
2. Измеритель по п.1, отличающийся тем, что в каждый нониусный преобразователь введен элемент задержки и запоминающий блок, причем выход элемента задержки, вход которого подключен к первому выходу нониусного блока, подключен к входу сброса нониусного блока, а также к входу сброса нониусного счетчика, выход которого соединен с информационным входом запоминающего блока, вход записи которого подсоединен к первому выходу нониусного блока, а выход которого является информационным выходом нониусного преобразователя.

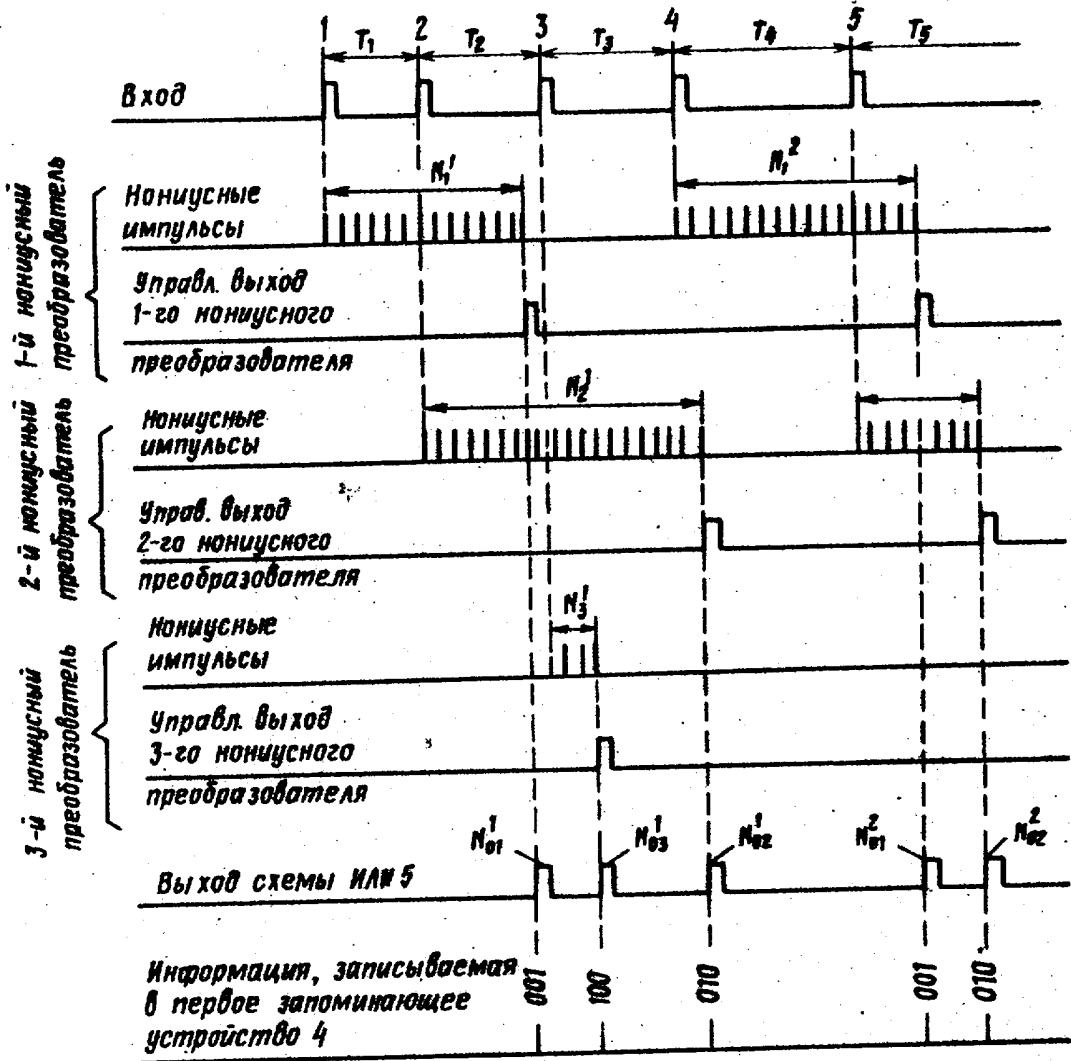
3. Измеритель по п.1, отличающийся тем, что входной блок содержит распределитель, усилитель и n элементов И, причем выходы распределителя, синхронизирующий вход которого подключен к выходу усилителя, подключены к первым входам элементов И, выходы которых являются выходами входного блока, а вторые входы которых подключены к выходу усилителя, вход которого является входом входного блока, а распределитель

тель выполнен в виде кольцевого сдвигающего регистра.

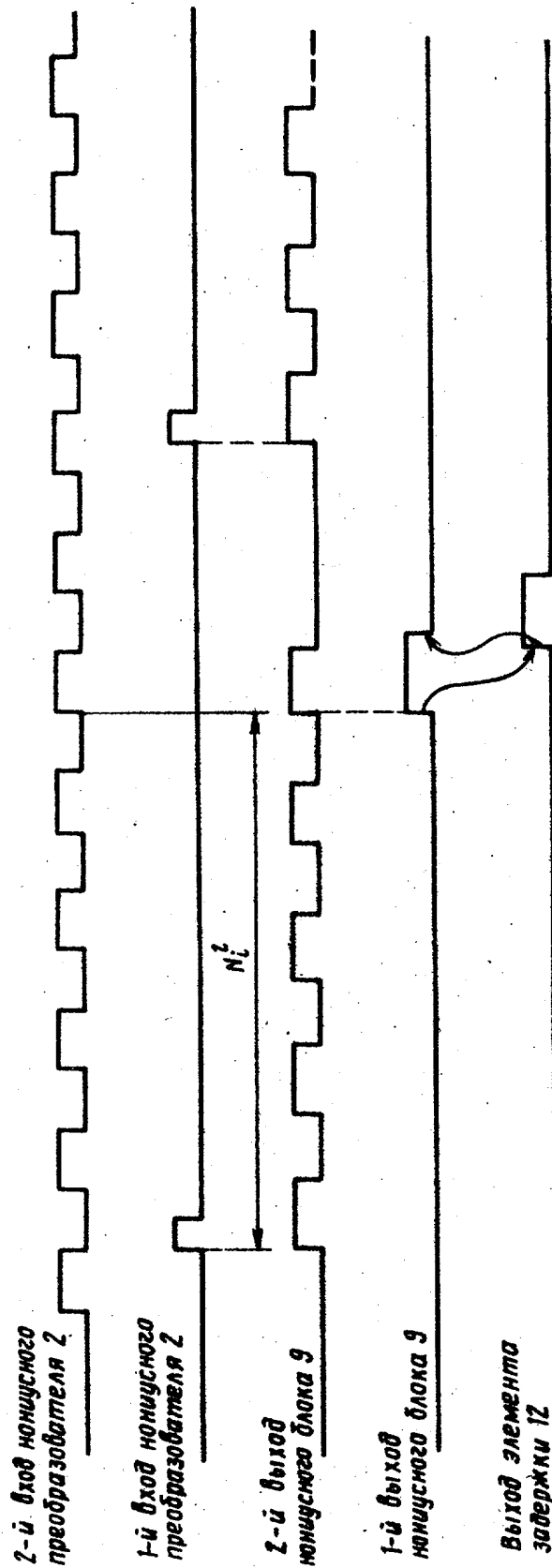
Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 369542, кл. G 04 F 11/08, 1973.
2. "Электроника", 1977, № 23, с. 25-34.





Фиг. 2



Фиг. 3

ВНИИПИ Заказ 3466/60 Тираж 429 Подписное

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4