



(10) **DE 11 2020 002 890 T5** 2022.02.24

(12) **Veröffentlichung**

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2021/145080**  
in der deutschen Übersetzung (Art. III § 8 Abs. 2  
IntPatÜbkG)  
(21) Deutsches Aktenzeichen: **11 2020 002 890.9**  
(86) PCT-Aktenzeichen: **PCT/JP2020/044532**  
(86) PCT-Anmeldetag: **30.11.2020**  
(87) PCT-Veröffentlichungstag: **22.07.2021**  
(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **24.02.2022**

(51) Int Cl.: **H01L 29/739** (2006.01)  
**H01L 29/06** (2006.01)

(30) Unionspriorität:  
**2020-006095**      **17.01.2020**    **JP**  
**2020-085521**      **14.05.2020**    **JP**

(74) Vertreter:  
**MERH-IP Matias Erny Reichl Hoffmann**  
**Patentanwälte PartG mbB, 80336 München, DE**

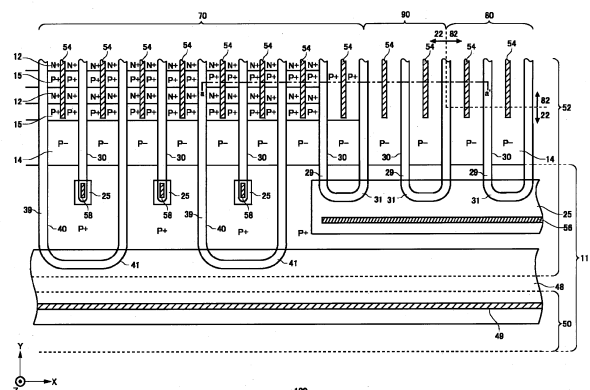
(71) Anmelder:  
**FUJI ELECTRIC CO., LTD., Kawasaki-shi,**  
**Kanagawa, JP**

(72) Erfinder:  
**Shirakawa, Tohru, Kawasaki-shi, Kanagawa, JP;**  
**Ozaki, Daisuke, Kawasaki-shi, Kanagawa, JP;**  
**Agata, Yasunori, Kawasaki-shi, Kanagawa, JP**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **HALBLEITERVORRICHTUNG**

(57) Zusammenfassung: Bereitgestellt wird eine Halbleitervorrichtung mit einem Halbleitersubstrat, das einen Transistorabschnitt und einen Diodenabschnitt aufweist. Der Transistorabschnitt umfasst einen Einspeiseunterdrückungsbereich, der ein Einspeisen eines Ladungsträgers eines zweiten Leitfähigkeitstyp an einem Endabschnitt auf der Seite des Diodenabschnitts in Draufsicht des Halbleitersubstrats unterdrückt. Sowohl der Transistorabschnitt als auch der Diodenabschnitt umfassen einen Basisbereich eines zweiten Leitfähigkeitstyp auf einer Frontfläche des Halbleitersubstrats, der Transistorabschnitt umfasst ferner einen Emitterbereich eines ersten Leitfähigkeitstyp und einen Entnahmebereich eines zweiten Leitfähigkeitstyps mit einer höheren Dotierkonzentration als der Basisbereich in der Frontfläche des Halbleitersubstrats, und der Einspeiseunterdrückungsbereich weist nicht den Emitterbereich und den Entnahmebereich auf.



**Beschreibung**

## TECHNISCHER HINTERGRUND

## 1. TECHNISCHES GEBIET

**[0001]** Die vorliegende Erfindung betrifft eine Halbleitervorrichtung.

## 2. STAND DER TECHNIK

**[0002]** In einer Halbleitervorrichtung, bei dem ein Transistorabschnitt, wie z.B. ein Bipolartransistor mit isolierter Gatterelektrode (IGBT), und ein Diodenabschnitt im selben Substrat ausgebildet sind, ist üblicherweise bekannt, dass im Transistorabschnitt eine Kontaktschicht mit einer höheren Verunreinigungskonzentration als die einer Anodenschicht des Diodenabschnitts vorgesehen ist (z.B. Patentliteratur 1).

**[0003]** Patentliteratur 1: WO 2016/030966 A

## 3. TECHNISCHE AUFGABE

**[0004]** In solch einer Halbleitervorrichtung werden zum Zeitpunkt des Freilaufs des Diodenabschnitts nicht nur Löcher von der Anodenschicht geliefert, sondern es fließt auch ein Elektronenstrom von der Kathodenschicht zur Seite des Transistorabschnitts, und Löcher werden auch von der Kontaktschicht eingespeist. Somit erhöht sich der Sperrverzögerungsstrom und der Verlust des Wechselrichtens steigt an.

## ALLGEMEINE OFFENBARUNG

**[0005]** Gemäß einem ersten Gesichtspunkt der vorliegenden Erfindung wird eine Halbleitervorrichtung bereitgestellt.

**[0006]** Die Halbleitervorrichtung umfasst ein Halbleitersubstrat mit einem Transistorabschnitt und einem Diodenabschnitt. Der Transistorabschnitt umfasst einen Einspeiseunterdrückungsbereich, der konfiguriert ist, ein Einspeisen eines Ladungsträgers eines zweiten Leitfähigkeitstyp an einem Endabschnitt auf der Seite des Diodenabschnitts in Draufsicht des Halbleitersubstrats zu unterdrücken.

**[0007]** Sowohl der Transistorabschnitt als auch der Diodenabschnitt können einen Basisbereich eines zweiten Leitfähigkeitstyp in einer Frontfläche des Halbleitersubstrats aufweisen. Der Transistorabschnitt kann ferner einen Emitterbereich eines ersten Leitfähigkeitstyp und einen Entnahmebereich eines zweiten Leitfähigkeitstyps mit einer höheren Dotierungskonzentration als der Basisbereich in der Frontfläche des Halbleitersubstrats aufweisen. Der Einspeiseunterdrückungsbereich kann keinen Emitterbereich und Entnahmebereich aufweisen.

**[0008]** Eine Breite des Einspeiseunterdrückungsbereichs in einer Anordnungsrichtung des Transistorabschnitts und des Diodenabschnitts in Draufsicht des Halbleitersubstrats kann 20  $\mu\text{m}$  bis 900  $\mu\text{m}$  betragen.

**[0009]** Der Einspeiseunterdrückungsbereich in Draufsicht des Halbleitersubstrats kann ferner zwischen einem Endabschnitt des Diodenabschnitts in Erstreckungsrichtung und einer äußeren Umgebung eines aktiven Bereichs angeordnet sein.

**[0010]** Eine Fläche des Diodenabschnitts kann 10% oder mehr einer Gesamtfläche des Diodenabschnitts und des Einspeiseunterdrückungsbereichs in Draufsicht des Halbleitersubstrats betragen.

**[0011]** Eine Gesamtfläche des Diodenabschnitts kann 1,4% bis 22% einer Fläche der Halbleitervorrichtung in Draufsicht des Halbleitersubstrats betragen.

**[0012]** Eine Dotierungskonzentration des Basisbereichs im Einspeiseunterdrückungsbereich kann gleich groß wie oder kleiner als eine Dotierungskonzentration des Basisbereichs des Diodenabschnitts sein.

**[0013]** Eine Dotierungskonzentration des Basisbereichs im Einspeiseunterdrückungsbereich kann  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $5 \times 10^{19} \text{ cm}^{-3}$  betragen.

**[0014]** Eine Dotierungskonzentration des Basisbereichs des Diodenabschnitts kann  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$  betragen.

**[0015]** Eine Dotierungskonzentration des Entnahmebereichs kann  $5 \times 10^{18} \text{ cm}^{-3}$  bis  $5 \times 10^{20} \text{ cm}^{-3}$  betragen.

**[0016]** Sowohl der Transistorabschnitt als auch der Diodenabschnitt können einen Basisbereich eines zweiten Leitfähigkeitstyp auf einer Frontfläche des Halbleitersubstrats aufweisen. Der Transistorabschnitt und der Einspeiseunterdrückungsbereich kann ferner einen Emitterbereich eines ersten Leitfähigkeitstyp und einen Entnahmebereich eines zweiten Leitfähigkeitstyps mit einer höheren Dotierungskonzentration als der Basisbereich in der Frontfläche des Halbleitersubstrats aufweisen. Ein Verhältnis des Emitterbereichs und des Entnahmebereichs im Einspeiseunterdrückungsbereich kann niedriger als ein Verhältnis des Emitterbereichs und des Entnahmebereichs im Transistorabschnitt in Draufsicht des Halbleitersubstrats sein.

**[0017]** Der Transistorabschnitt und der Einspeiseunterdrückungsbereich kann eine Vielzahl von Mesaabschnitten umfassen, die sich in einer Erstreckungsrichtung des Transistorabschnitts und des

Diodenabschnitts erstreckt, und die sich in der Erstreckungsrichtung zwischen einer Vielzahl von Grabenabschnitten, die in einer Anordnungsrichtung des Transistorabschnitts und des Diodenabschnitts angeordnet ist, erstreckt. Entweder der Emitterbereich oder der Entnahmebereich kann im Mesaabschnitt des Einspeiseunterdrückungsbereichs angeordnet sein, um neben jedem der im Mesaabschnitt neben der Seite des Transistorabschnitts angeordneten Emitterbereichen zu liegen.

**[0018]** Die Vielzahl von Grabenabschnitten kann einen Gatter-Grabenabschnitt und einen Dummy-Grabenabschnitt umfassen. Der Einspeiseunterdrückungsbereich kann einen Dummy-Grabenabschnitt und keinen Gatter-Grabenabschnitt umfassen.

**[0019]** Die Vielzahl von Grabenabschnitten kann einen Gatter-Grabenabschnitt und einen Dummy-Grabenabschnitt umfassen. Ein Dummy-Verhältnis, das ein Verhältnis der Anzahl von Dummy-Grabenabschnitten zu einer Gesamtzahl von Gatter-Grabenabschnitten und Dummy-Grabenabschnitten im Einspeiseunterdrückungsbereich ist, kann höher als das Dummy-Verhältnis im Transistorabschnitt ohne den Einspeiseunterdrückungsbereich sein.

**[0020]** Der Emitterbereich des Einspeiseunterdrückungsbereichs kann in einem Mesaabschnitt neben dem Gatter-Grabenabschnitt angeordnet sein.

**[0021]** Das Dummy-Verhältnis im Einspeiseunterdrückungsbereich kann 75% bis 87,5% betragen.

**[0022]** Das Dummy-Verhältnis im Transistorabschnitt ohne den Einspeiseunterdrückungsbereich kann 0% bis 75% betragen.

**[0023]** Der Emitterbereich des Einspeiseunterdrückungsbereichs kann in Erstreckungsrichtung neben dem Entnahmebereich angeordnet sein.

**[0024]** Der Emitterbereich kann in einem Mesaabschnitt neben dem Diodenabschnitt im Einspeiseunterdrückungsbereich nicht angeordnet sein.

**[0025]** Eine Länge des Entnahmebereichs in der Erstreckungsrichtung des Transistorabschnitts und des Diodenabschnitts in Draufsicht des Halbleitersubstrats kann 0,5  $\mu\text{m}$  oder mehr betragen.

**[0026]** Eine Länge des Entnahmebereichs in der Anordnungsrichtung des Transistorabschnitts und des Diodenabschnitts in Draufsicht des Halbleitersubstrats kann 0,3  $\mu\text{m}$  oder mehr betragen.

**[0027]** Der Basisbereich kann in einem Abschnitt angeordnet sein, wo der Emitterbereich und der Ent-

nahmebereich nicht im Einspeiseunterdrückungsbereich angeordnet sind.

**[0028]** Ein Sammelbereich eines ersten Leitfähigkeitstyps kann ferner im Halbleitersubstrat enthalten sein.

**[0029]** Die Zusammenfassung beschreibt nicht notwendigerweise alle notwendigen Merkmale der Ausführungsformen der vorliegenden Erfindung. Die vorliegende Erfindung kann auch eine Unterkombination der oben beschriebenen Merkmale sein. Eine Achse senkrecht zur Frontfläche und zur Rückenfläche des Halbleitersubstrats als eine Z-Achse definiert. In der vorliegenden Beschreibung kann die Z-Achsenrichtung als eine Tiefenrichtung bezeichnet werden. Außerdem kann in der vorliegenden Beschreibung eine Richtung parallel zur Frontfläche und zur Rückenfläche des Halbleitersubstrats, einschließlich der X-Achse und der Y-Achse, als eine horizontale Richtung bezeichnet werden.

#### Figurenliste

**Fig. 1A** ist eine Teil-Draufsicht einer Halbleitervorrichtung 100 gemäß Beispiel 1 der vorliegenden Ausführungsform.

**Fig. 1B** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in **Fig. 1A** illustriert.

**Fig. 1C** ist ein Schaubild zum Erklären eines Betriebs eines Diodenabschnitts 80 der Halbleitervorrichtung 100 während des Leitens.

**Fig. 2A** ist ein Schaubild, das ein Beispiel einer Frontfläche einer Halbleitervorrichtung 1100 gemäß einem Vergleichsbeispiel illustriert.

**Fig. 2B** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in **Fig. 2A** illustriert.

**Fig. 2C** ist ein Schaubild zum Erklären eines Betriebs des Diodenabschnitts 80 der Halbleitervorrichtung 1100 während des Leitens.

**Fig. 3A** ist ein Diagramm, das eine Beziehung zwischen einer Breite eines Einspeiseunterdrückungsbereichs 90 und einem Sperrverzögerungsverlust illustriert.

**Fig. 3B** ist ein Diagramm, das eine Beziehung zwischen der Breite des Einspeiseunterdrückungsbereichs 90 und einem Einschaltverlust illustriert.

**Fig. 4A** ist eine Draufsicht der Halbleitervorrichtung 100 gemäß Beispiel 1 der vorliegenden Ausführungsform.

**Fig. 4B** ist eine vergrößerte Ansicht des Bereichs A in **Fig. 4A**.

**Fig. 4C** ist ein Diagramm, das eine Beziehung zwischen der Breite des Einspeiseunterdrück-

ungsbereichs 90 und dem Sperrverzögerungsverlust illustriert.

**Fig. 5A** ist eine Teil-Schnittansicht einer Halbleitervorrichtung 200 gemäß Beispiel 2 der vorliegenden Ausführungsform.

**Fig. 5B** ist ein Diagramm, das eine Beziehung zwischen einer Dotierungskonzentration eines Basisbereichs 94 des Einspeiseunterdrückungsbereichs 90 und dem Sperrverzögerungsverlust illustriert.

**Fig. 5C** ist ein Diagramm, das eine Beziehung zwischen der Dotierungskonzentration und dem Einschaltverlust des Basisbereichs 94 des Einspeiseunterdrückungsbereichs 90 illustriert.

**Fig. 6A** ist eine Teil-Draufsicht einer Halbleitervorrichtung 300 gemäß Beispiel 3 der vorliegenden Ausführungsform.

**Fig. 6B** ist eine vergrößerte Ansicht des Bereichs B in **Fig. 6A**.

**Fig. 7A** ist eine Teil-Draufsicht einer Halbleitervorrichtung 400 gemäß Beispiel 4 der vorliegenden Ausführungsform.

**Fig. 7B** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in **Fig. 7A** illustriert.

**Fig. 7C** ist ein Schaubild zum Erklären eines Betriebs des Diodenabschnitts 80 der Halbleitervorrichtung 400 während des Leitens.

**Fig. 8A** ist eine Teil-Schnittansicht einer Halbleitervorrichtung 500 gemäß Beispiel 5 der vorliegenden Ausführungsform.

**Fig. 8B** ist eine Teil-Draufsicht der Halbleitervorrichtung 500.

**Fig. 8C** ist eine Teil-Draufsicht der Halbleitervorrichtung 500.

**Fig. 8D** ist eine Teil-Draufsicht der Halbleitervorrichtung 500.

## BESCHREIBUNG DER AUSFÜHRUNGSFORMEN

**[0030]** Im Folgenden wird die vorliegende Erfindung anhand von Ausführungsbeispielen der Erfindung beschrieben, wobei die folgenden Ausführungsbeispiele die in den Ansprüchen offenbarte Erfindung nicht einschränken. Außerdem sind nicht alle Kombinationen von Merkmalen, die in den Ausführungsbeispielen beschrieben werden, essenziell für die erfindungsgemäße Lösung.

**[0031]** In der vorliegenden Beschreibung wird eine Seite in Richtung parallel zur Tiefenrichtung des Halbleitersubstrats als „obere“ und die andere Seite als „untere“ bezeichnet. Eine von zwei Hauptflächen eines Substrats, eine Schicht oder ein anderes Element wird als eine Frontfläche und die andere Ober-

fläche als eine Rückenfläche bezeichnet. Die „obere“ und „untere“ Richtungen sind nicht auf die Richtung der Schwerkraft oder die Richtung zum Zeitpunkt des Montierens der Halbleitervorrichtung beschränkt.

**[0032]** In der vorliegenden Beschreibung können technische Sachverhalte unter Verwendung orthogonaler Koordinatenachsen X, Y und Z beschrieben werden. Die orthogonalen Koordinatenachsen bezeichnen lediglich relative Positionen von Komponenten und schränken nicht auf eine bestimmte Richtung ein. Beispielsweise gibt die Z-Achse nicht ausschließlich die Höhenrichtung in Bezug auf den Boden an. Die +Z-Richtung und die -Z-Richtung sind einander entgegengesetzte Richtungen. Im Fall, dass positiv und negativ nicht angegeben sind und als die Z-Achsenrichtung beschrieben werden, ist eine Richtung parallel zur +Z-Achse und zur -Z-Achse gemeint.

**[0033]** In der vorliegenden Beschreibung werden orthogonale Achsen parallel zur Frontfläche und zur Rückenfläche des Halbleitersubstrats als eine X-Achse und eine Y-Achse definiert. Eine Achse senkrecht zur Frontfläche und zur Rückenfläche des Halbleitersubstrats als eine Z-Achse definiert. In der vorliegenden Beschreibung kann die Z-Achsenrichtung als eine Tiefenrichtung bezeichnet werden. Außerdem kann in der vorliegenden Beschreibung eine Richtung parallel zur Frontfläche und zur Rückenfläche des Halbleitersubstrats, einschließlich der X-Achse und der Y-Achse, als eine horizontale Richtung bezeichnet werden.

**[0034]** In der vorliegenden Beschreibung kann der Begriff „gleich“ oder „selbe“ einen Fall einschließen, bei dem ein Fehler aufgrund einer Abweichung bei der Herstellung oder dergleichen enthalten ist. Der Fehler beträgt beispielsweise bis zu 10%.

**[0035]** In der vorliegenden Beschreibung wird die Leitfähigkeitsart des mit Verunreinigungen dotierten Dotierungsbereichs als P-artig oder N-artig bezeichnet. In der vorliegenden Beschreibung kann sich die Verunreinigung insbesondere auf einen N-artigen Donator oder einen P-artigen Akzeptor beziehen und kann als Dotierstoff beschrieben werden. In der vorliegenden Beschreibung ist mit Dotierung das Einbringen eines Donators oder eines Akzeptors in ein Halbleitersubstrat zum Bilden eines Halbleiters mit einem N-artigen Leitfähigkeitstyp oder einem P-artigen Leitfähigkeitstyp gemeint.

**[0036]** In der vorliegenden Beschreibung bezeichnet die Dotierungskonzentration die Konzentration von Donatoren oder die Konzentration der Akzeptoren im thermischen Gleichgewichtszustand. In der vorliegenden Beschreibung bezeichnet die Netto-Dotierungskonzentration die Netto-Konzentration, die durch Addieren der Donatorkonzentration als

Konzentration positiver Ionen und der Akzeptorenkonzentration als Konzentration negativer Ionen erhalten wird, einschließlich der Polarität von Ladungen. Falls beispielsweise die Donatorenkonzentration  $N_D$  ist und die Akzeptorenkonzentration  $N_A$  ist, beträgt die Netto-Dotierungskonzentration an einer beliebigen Position  $N_D - N_A$ .

**[0037]** Der Donator hat die Funktion, Elektronen an den Halbleiter bereitzustellen. Der Akzeptor hat die Funktion, Elektronen vom Halbleiter zu empfangen. Der Donator und der Akzeptor sind nicht auf die Verunreinigungen selbst beschränkt. Beispielsweise kann ein VOH-Defekt, bei dem Leerstellen (V), Sauerstoff (O) und Wasserstoff (H) im Halbleiter verbunden sind, als ein Donator fungieren, der Elektronen bereitstellt.

**[0038]** In der vorliegenden Beschreibung bedeuten die Bezeichnungen P<sup>+</sup>-artig oder N<sup>+</sup>-artig, dass die Dotierungskonzentration höher ist als die von P-artig oder N-artig, und die Bezeichnungen P-artig oder N-artig bedeuten, dass die Dotierungskonzentration niedriger ist als die der Bezeichnungen P-artig oder N-artig. Außerdem bedeuten in der vorliegenden Beschreibung die Bezeichnungen P<sup>++</sup>-artig oder N<sup>++</sup>-artig, dass die Dotierungskonzentration größer ist als die von P<sup>+</sup>-artig oder N<sup>+</sup>-artig.

**[0039]** In der vorliegenden Beschreibung bezieht sich die chemische Konzentration auf die Konzentration von Verunreinigungen, die ohne Rücksicht auf den Zustand elektrischer Aktivierung gemessen wird. Die chemische Konzentration kann beispielsweise durch Sekundärionen-Massenspektrometrie (SIMS) gemessen werden. Die oben genannte Netto-Dotierungskonzentration kann durch Kapazitäts-Spannungs-Profilierung (CV-Profilierung) gemessen werden. Außerdem kann die durch ein Ausbreitungswiderstands-Messverfahren („Spreading Resistance Profiling“, SRP-Verfahren) gemessene Ladungsträgerkonzentration eine Netto-Dotierungskonzentration sein. Die durch die CV-Profilierung oder das SRP-Verfahren gemessene Ladungsträgerkonzentration kann ein Wert im thermischen Gleichgewichtszustand sein. Da außerdem die Donatorenkonzentration ausreichend größer als die Akzeptorenkonzentration im N-artigen Bereich ist, kann die Ladungsträgerkonzentration im Bereich als die Donatorenkonzentration verwendet werden. In ähnlicher Weise kann die Ladungsträgerkonzentration im P-artigen Bereich als die Akzeptorenkonzentration festgelegt sein.

**[0040]** Wenn außerdem die Konzentrationsverteilung des Donators, Akzeptors oder der Netto-Dotierung einen Peak aufweist, kann der Spitzenwert der Konzentration von Donatoren, Akzeptoren oder der Netto-Dotierung in dem Bereich sein. In einem Fall, wo die Konzentration des Donators, des Akzeptors

oder der Netto-Dotierung ungefähr gleichförmig oder dergleichen ist, kann ein Mittelwert der Konzentration des Donators, des Akzeptors oder der Netto-Dotierung im entsprechenden Bereich als die Konzentration des Donators, des Akzeptors oder der Netto-Dotierung verwendet werden.

**[0041]** Die durch das SRP-Verfahren gemessene Ladungsträgerkonzentration kann kleiner als die Konzentration von Donatoren oder Akzeptoren sein. In einem Bereich, wo der Strom beim Messen eines Ausbreitungswiderstands fließt, gibt es einen Fall, wo die Ladungsträgermobilität des Halbleitersubstrats niedriger ist als der Wert des Kristallzustands. Die Abnahme der Ladungsträgermobilität tritt aufgrund von Unordnung in der Kristallstruktur auf, die durch einen Gitterdefekt oder dergleichen verursacht wird, um die Ladungsträger zu streuen.

**[0042]** Die aus der mittels CV-Profilierung oder SRP-Verfahren gemessenen Ladungsträgerkonzentration berechnete Konzentration von Donatoren oder Akzeptoren kann niedriger als die chemische Konzentration der Elemente sein, welche den Donator oder den Akzeptor bilden. Beispielsweise beträgt die Donatorenkonzentration von Phosphor oder Arsen als Donator oder die Akzeptorenkonzentration von Bor als Akzeptor in einem Siliziumhalbleiter ungefähr 99% deren chemischen Konzentration. Andererseits beträgt die Donatorenkonzentration von Wasserstoff als Donator im Siliziumhalbleiter ungefähr 0,1% bis 10% der chemischen Konzentration von Wasserstoff.

[Beispiel 1]

**[0043]** Fig. 1A ist eine Teil-Draufsicht einer Halbleitervorrichtung 100 gemäß Beispiel 1 der vorliegenden Ausführungsform. Die Halbleitervorrichtung 100 umfasst ein Halbleitersubstrat, das einen Transistorabschnitt 70 mit einer Transistorvorrichtung, wie z.B. einem IGBT und einen Diodenabschnitt 80 mit einer Diodenvorrichtung, wie z.B. einer Freilaufdiode (FWD) aufweist.

**[0044]** Man beachte, dass wenn in der vorliegenden Beschreibung lediglich eine Draufsicht angegeben ist, eine Ansicht von der Vorderseite des Halbleitersubstrats gemeint ist. Im vorliegenden Beispiel eine Anordnungsrichtung des Transistorabschnitts 70 und des Diodenabschnitts 80 in Draufsicht als X-Achse bezeichnet, wird eine Richtung senkrecht zur X-Achse auf der Frontfläche des Halbleitersubstrats als Y-Achse bezeichnet und wird eine Richtung senkrecht zur Frontfläche des Halbleitersubstrats als Z-Achse bezeichnet.

**[0045]** Der Transistorabschnitt 70 und der Diodenabschnitt 80 können jeweils eine Längslänge in Erstreckungsrichtung haben. Das heißt, die Länge

des Transistorabschnitts 70 in Y-Achsenrichtung ist größer als dessen Breite in X-Achsenrichtung. In ähnlicher Weise ist die Länge des Diodenabschnitts 80 in Y-Achsenrichtung größer als dessen Breite in X-Achsenrichtung. Die Erstreckungsrichtung des Transistorabschnitts 70 und des Diodenabschnitts 80 kann dieselbe sein wie die Längsrichtung jedes Grabenabschnitts, der weiter unten beschrieben wird.

**[0046]** Der Diodenabschnitt 80 umfasst einen N<sup>+</sup>-artigen Kathodenbereich in einem Bereich, der mit der Rückenfläche des Halbleitersubstrats verbunden ist. In der vorliegenden Beschreibung wird ein Bereich, in dem der Kathodenbereich angeordnet ist, als ein Diodenabschnitt 80 bezeichnet. Das heißt, der Diodenabschnitt 80 ist ein Bereich, der in Draufsicht mit dem Kathodenbereich überlappt. Andererseits umfasst der Transistorabschnitt 70 einen P<sup>+</sup>-artigen Kollektorbereich in einem Bereich, der mit der Rückenfläche des Halbleitersubstrats verbunden ist.

**[0047]** Die Halbleitervorrichtung 100 des vorliegenden Beispiels umfasst einen Gatter-Grabenabschnitt 40, einen Dummy-Grabenabschnitt 30, einen Emitterbereich 12, einen Basisbereich 14 und einen Entnahmbereich 15 in der Frontfläche 21 des Halbleitersubstrats. Sowohl der Gatter-Grabenabschnitt 40 als auch der Dummy-Grabenabschnitt 30 sind jeweils Beispiele eines Grabenabschnitts.

**[0048]** Außerdem umfasst die Halbleitervorrichtung 100 des vorliegenden Beispiels eine Gatter-Metallschicht 50 und eine Emittierelektrode 52, die über der Frontfläche 21 des Halbleitersubstrats angeordnet sind. Die Gatter-Metallschicht 50 und die Emittierelektrode 52 sind getrennt voneinander angeordnet.

**[0049]** Ein dielektrischer Zwischenschichtfilm ist zwischen der Emittierelektrode 52 und der Gatter-Metallschicht 50 und der Frontfläche des Halbleitersubstrats angeordnet aber auf dessen Darstellung wurde in **Fig. 1A** verzichtet. Im dielektrischen Zwischenschichtfilm des vorliegenden Beispiels sind Kontaktlöcher 49, 54, 56 und 58 durch den dielektrischen Zwischenschichtfilm angeordnet. In **Fig. 1A** ist jedes Kontaktloch mit schrägen Linien schraffiert.

**[0050]** Die Emittierelektrode 52 ist über dem Gatter-Grabenabschnitt 40, dem Dummy-Grabenabschnitt 30, dem Senkenbereich 11, dem Emitterbereich 12, dem Basisbereich 14 und dem Entnahmbereich 15 angeordnet. Die Emittierelektrode 52 ist durch das Kontaktloch 54 mit dem Emitterbereich 12, dem Basisbereich 14 und dem Entnahmbereich 15 in der Frontfläche des Halbleitersubstrats verbunden.

**[0051]** Die Emittierelektrode 52 ist durch das Kontaktloch 56 oder das Kontaktloch 58 mit einem Dum-

my-Leitungsabschnitt im Dummy-Grabenabschnitt 30 verbunden. Ein Verbindungsabschnitt 25 aus einem Material mit hoher Leitfähigkeit, wie z.B. Polysilizium, das mit Verunreinigungen dotiert ist, kann zwischen der Emittierelektrode 52 und dem Dummy-Leitungsabschnitt angeordnet sein. Jeder der Verbindungsabschnitte 25 ist auf der Frontfläche des Halbleitersubstrats über einem Isolierfilm angeordnet.

**[0052]** Die Gatter-Metallschicht 50 ist durch das Kontaktloch 49 mit einem Gatterläufer 48 verbunden. Der Gatterläufer 48 kann aus Polysilizium, das mit einer Verunreinigung dotiert ist, oder ähnlichem ausgebildet sein. Der Gatterläufer 48 ist mit den Gatter-Leitungsabschnitt im Gatter-Gatter-Grabenabschnitt 40 auf der Frontfläche des Halbleitersubstrats verbunden. Der Gatterläufer 48 ist nicht mit dem Dummy-Leitungsabschnitt im Dummy-Grabenabschnitt 30 und der Emittierelektrode 52 elektrisch verbunden.

**[0053]** Das Gatterläufer 48 und die Emittierelektrode 52 können durch einen Isolator, wie z.B. einem dielektrischen Zwischenschichtfilm und einer Oxidschicht elektrisch voneinander getrennt sein. Der Gatterläufer 48 des vorliegenden Beispiels ist von unter dem Kontaktloch 49 zum Randabschnitt des Gatter-Grabenabschnitts 40 angeordnet. Am Randabschnitt des Gatter-Grabenabschnitts 40 liegt der Gatter-Leitungsabschnitt zur Frontfläche des Halbleitersubstrats frei und ist mit dem Gatterläufer 48 verbunden.

**[0054]** Die Emittierelektrode 52 und die Gatter-Metallschicht 50 sind aus einem leitfähigen Material ausgebildet, das Metall enthält. Beispielsweise ist es auch Polysilizium, Aluminium oder einer Aluminium-Legierung ausgebildet. Jede Emittierelektrode kann in einer Schicht eines Bereichs aus Aluminium oder dergleichen eine Metallbarriere aus Titan oder einem Titanverbundstoff aufweisen.

**[0055]** Jede Elektrode kann einen Stecker aus Wolfram oder dergleichen im Kontaktloch aufweisen. Der Stecker kann eine Metallbarriere auf der Seite, die mit dem Halbleitersubstrat verbunden ist, aufweisen, kann mit Wolfram eingebettet sein, so dass er mit der Metallbarriere verbunden ist, und kann aus Aluminium oder dergleichen auf dem Wolfram ausgebildet sein.

**[0056]** Man beachte, dass der Stecker in einem Kontaktloch verbunden mit dem Entnahmbereich 15 oder dem Basisbereich 14 angeordnet ist. Außerdem ist ein P<sup>++</sup>-artiger Steckerbereich 17 mit höherer Dotierungskonzentration als der Entnahmbereich 15 unter dem Kontaktloch des Steckers ausgebildet. Dies kann den Kontaktwiderstand zwischen der Metallbarriere und dem Entnahmbereich 15 verbessern. Außerdem beträgt die Tiefe des Steckerbe-

reichs 17 ungefähr 0,1 µm oder weniger und hat einen Bereich der 10% oder weniger der Tiefe des Entnahmebereichs 15 beträgt.

**[0057]** Der Steckerbereich 17 hat die folgenden Eigenschaften. Im Betrieb des Transistorabschnitts 70 wird eine Einrast-Durchbruchfestigkeit durch Verbessern des Kontaktwiderstands verbessert. Andererseits ist der Kontaktwiderstand zwischen der Metallbarriere und dem Basisbereich 14 im Betrieb des Diodenabschnitts 80 im Fall, dass kein Steckerbereich bereitgestellt wird, hoch und der Leitungsverlust und der Schaltverlust steigen an. Durch Vorsehen des Steckerbereichs 17 können der Leitungsverlust und der Schaltverlust jedoch am Ansteigen gehindert werden.

**[0058]** Der Senkenbereich 11 ist überlappend mit dem Gatterläufer 48 angeordnet. Der Senkenbereich 11 dehnt sich mit einer vorgegebenen Breite auch in einem Bereich aus, der nicht mit dem Gatterläufer 48 überlappt. Der Senkenbereich 11 des vorliegenden Beispiels ist beabstandet vom Ende des Kontaktlochs 54 in Y-Achsenrichtung zur Seite des Gatterläufers 48 angeordnet. Der Senkenbereich 11 ist ein Bereich eines zweiten Leitfähigkeitstyps, der eine höhere Dotierungskonzentration aufweist als der Basisbereich 14.

**[0059]** Der Basisbereich 14 im vorliegenden Beispiel ist P-artig und der Senkenbereich 11 ist P<sup>+</sup>-artig. Außerdem ist der Senkenbereich 11 von der Frontfläche des Halbleitersubstrats bis zu einer Position tiefer als das untere Ende des Basisbereichs 14 ausgebildet.

**[0060]** Der Transistorabschnitt 70 und der Diodenabschnitt 80 enthalten jeweils eine Vielzahl von Grabenabschnitten, die in der Anordnungsrichtung angeordnet sind. Im Transistorabschnitt 70 des vorliegenden Beispiels sind ein oder mehrere Gatter-Grabenabschnitte 40 und ein oder mehrere Dummy-Grabenabschnitte 30 abwechselnd entlang der Anordnungsrichtung angeordnet. Im Diodenabschnitt 80 des vorliegenden Beispiels ist eine Vielzahl der Dummy-Grabenabschnitte 30 entlang der Anordnungsrichtung angeordnet. Der Diodenabschnitt 80 des vorliegenden Beispiels weist keinen Gatter-Grabenabschnitt 40 auf.

**[0061]** Der Gatter-Grabenabschnitt 40 des vorliegenden Beispiels kann zwei gerade Abschnitte 39 (Abschnitte der Gräben, die entlang der Erstreckungsrichtung gerade sind), die sich entlang der Erstreckungsrichtung senkrecht zur Anordnungsrichtung erstrecken, und den Randabschnitt 41 zum Verbinden der zwei linearen Abschnitte 39 aufweisen.

**[0062]** Mindestens ein Teil des Randabschnitts 41 kann in gekrümmter Form in Draufsicht angeordnet

sein. Die Endabschnitte der zwei geraden Abschnitte 39 in Y-Achsenrichtung sind mit dem Gatterläufer 48 am Randabschnitt 41 verbunden, so dass der Randabschnitt als eine Gatter-Metallschicht zum Gatter-Grabenabschnitt 40 fungiert. Andererseits ist es durch Ausbilden des Randabschnitts 41 in gekrümmter Form möglich, die elektrische Feldstärke zum Zeitpunkt der Gatter-Vorspannung am Endbereich zu reduzieren, anstatt durch den geraden Bereich 39 abgeschlossen zu werden.

**[0063]** Im Transistorabschnitt 70 ist der Dummy-Grabenabschnitt 30 zwischen den geraden Abschnitten 39 des Gatter-Grabenabschnitts 40 angeordnet. Ein Dummy-Grabenabschnitt 30 kann zwischen den geraden Abschnitten 39 angeordnet sein und es kann eine Vielzahl von Dummy-Grabenabschnitten 30 vorgesehen sein.

**[0064]** Ein Dummy-Grabenabschnitt 30 kann nicht zwischen den geraden Abschnitten 39 angeordnet sein und der Gatter-Grabenabschnitt 40 kann vorgesehen sein. Mit solch einem Aufbau wird die EIN-Spannung reduziert, da der Elektronenstrom vom Emitterbereich 12 erhöht werden kann.

**[0065]** Der Dummy-Grabenabschnitt 30 kann eine gerade Form haben, die sich in Erstreckungsrichtung erstreckt, und kann einen geraden Abschnitt 29 und einen Randabschnitt 31 ähnlich wie der Gatter-Grabenabschnitt 40 aufweisen. Die in **Fig. 1A** dargestellte Halbleitervorrichtung 100 enthält sowohl den geraden Dummy-Grabenabschnitt 30 ohne Randabschnitt 31 und den Dummy-Grabenabschnitt 30 mit dem Randabschnitt 31.

**[0066]** Die Diffusionstiefe des Senkenbereichs 11 kann tiefer sein als die Tiefen des Gatter-Grabenabschnitts 40 und des Dummy-Grabenabschnitts 30. Die Endabschnitte des Gatter-Grabenabschnitts 40 und des Dummy-Grabenabschnitts 30 in Y-Achsenrichtung weisen in Draufsicht den Senkenbereich 11 auf. Das heißt, der Bodenabschnitt jedes Grabenabschnitts in Tiefenrichtung ist mit dem Senkenbereich 11 am Endabschnitt jedes Grabenabschnitts in Y-Achsenrichtung bedeckt. Infolgedessen kann die elektrische Feldstärke am Bodenabschnitt jedes Grabenabschnitts reduziert werden.

**[0067]** Ein Mesaabschnitt ist in Anordnungsrichtung zwischen den Grabenabschnitten angeordnet. Der Mesaabschnitt bezieht sich auf einen Bereich, der zwischen den Grabenabschnitten im Halbleitersubstrat eingeschlossen ist. Beispielsweise ist die Tiefenposition des Mesaabschnitts von der Frontfläche des Halbleitersubstrats zum unteren Ende des Grabenabschnitts.

**[0068]** Der Mesaabschnitt des vorliegenden wird zwischen benachbarten Grabenabschnitten in

X-Achsenrichtung eingeschlossen und ist so angeordnet, dass er sich in Erstreckungsrichtung (Y-Achsenrichtung) entlang des Grabens in der Frontfläche des Halbleitersubstrats erstreckt. Wie später mit **Fig. 1B** beschrieben, weist der Transistorabschnitt 70 im vorliegenden Beispiel einen Mesaabschnitt 60 auf und der Diodenabschnitt 80 weist einen Mesaabschnitt 61 auf. Falls in der vorliegenden Beschreibung einfach ein Mesaabschnitt erwähnt wird, bezeichnet der Mesaabschnitt jeweils den Mesaabschnitt 60 und den Mesaabschnitt 61.

**[0069]** Der Basisbereich 14 ist in jedem Mesaabschnitt angeordnet. In jedem Mesaabschnitt des Transistorabschnitts 70 kann der Emitterbereichs 12 des ersten Leitfähigkeitstyps und/oder der Entnahmebereich 15 des zweiten Leitfähigkeitstyps in einem Bereich, der in Draufsicht zwischen den Basisbereichen 14 eingeschlossen ist, angeordnet sein. Der Emitterbereich 12 im vorliegenden Beispiel ist N<sup>+</sup>-artig und der Entnahmebereich 15 ist P<sup>+</sup>-artig. Der Emitterbereich 12 und der Entnahmebereich 15 können zwischen dem Basisbereich 14 und der Frontfläche des Halbleitersubstrats 10 in Tiefenrichtung angeordnet sein.

**[0070]** Der Mesaabschnitt des Transistorabschnitts 70 umfasst den Emitterbereich 12, der zur Frontfläche des Halbleitersubstrats hin freiliegt. Der Emitterbereich 12 ist verbunden mit dem Gatter-Grabenabschnitt 40 angeordnet. Der mit dem Gatter-Grabenabschnitt 40 verbundene Mesaabschnitt kann den Entnahmebereich 15, der zur Frontfläche des Halbleitersubstrats hin freiliegt, aufweisen.

**[0071]** Der Entnahmebereich 15 und der Emitterbereich 12 im Mesaabschnitt 60 sind jeweils von einem Grabenabschnitt in X-Achsenrichtung bis zum anderen Grabenabschnitt angeordnet. Zum Beispiel sind der Entnahmebereich 15 und der Emitterbereich 12 des Mesaabschnitts abwechselnd entlang der Erstreckungsrichtung (Y-Achsenrichtung) des Grabenabschnitts angeordnet.

**[0072]** In einem anderen Beispiel können der Entnahmebereich 15 und der Emitterbereich 12 des Mesaabschnitts 60 in Streifenform entlang der Erstreckungsrichtung (Y-Achsenrichtung) des Grabenabschnitts angeordnet sein. Beispielsweise ist der Emitterbereich 12 in einem Bereich angeordnet, der mit dem Grabenabschnitt verbunden ist, und der Entnahmebereich 15 ist in einem Bereich angeordnet, der durch den Emitterbereich 12 eingeschlossen ist.

**[0073]** Im Transistorabschnitt 70 ist der Emitterbereich 12 jedoch nicht im Mesaabschnitt neben einem später beschriebenen Einspeiseunterdrückungsbereich 90 angeordnet und es ist der zur Frontfläche des Halbleitersubstrats hin freiliegende Ent-

nahmebereich 15 vorgesehen. Der Entnahmebereich 15 kann verbunden mit dem Dummy-Grabenabschnitt 30 in einem in Draufsicht zwischen dem Basisbereichen 14 eingeschlossenen Bereich angeordnet sein.

**[0074]** Der Emitterbereich 12 ist nicht im Mesaabschnitt des Diodenabschnitts 80 angeordnet. Der Basisbereich 14 kann auf der oberen Oberfläche des Mesaabschnitts des Diodenabschnitts 80 angeordnet sein. Der Basisbereich 14 kann im gesamten Mesaabschnitt des Diodenabschnitts 80 angeordnet sein.

**[0075]** Das Kontaktloch 54 ist über jedem Mesaabschnitt angeordnet. Das Kontaktloch 54 ist in einem Bereich angeordnet, der zwischen den Basisbereichen 14 in Erstreckungsrichtung (Y-Achsenrichtung) eingeschlossen ist. Das Kontaktloch 54 des vorliegenden Beispiels ist jeweils über jedem Bereich des Entnahmebereichs 15, des Basisbereichs 14 und des Emitterbereichs 12 vorgesehen. Das Kontaktloch 54 kann in der Mitte in Anordnungsrichtung (X-Achsenrichtung) des Mesaabschnitts angeordnet sein.

**[0076]** Im Diodenabschnitt 80 ist ein n<sup>+</sup>-artiger Kathodenbereich 82 in einem Bereich angeordnet, der neben der Rückenfläche des Halbleitersubstrats ist. In der Rückenfläche des Halbleitersubstrats kann ein P<sup>+</sup>-artiger Kollektorbereich 22 in einem Bereich angeordnet sein, wo der Kathodenbereich 82 nicht angeordnet ist. In **Fig. 1A** ist die Grenze zwischen dem Kathodenbereich 82 und dem Kollektorbereich 22 mit einer gepunkteten Linie dargestellt.

**[0077]** Der Kathodenbereich 82 ist in Y-Achsenrichtung beabstandet vom Senkenbereich 11 angeordnet. Infolgedessen kann durch Sicherstellen eines Abstands zwischen dem Kathodenbereich 82 und dem P-artigen Bereich (Senkenbereich 11) mit relativ hoher Dotierungskonzentration, und der bis zu einer tiefen Position ausgebildet ist, Locheinspeisung vom Senkenbereich 11 unterdrückt werden, so dass der Sperrverzögerungsverlust verringert werden kann. In Y-Achsenrichtung ist der Endabschnitt des Kathodenbereichs 82 im vorliegenden Beispiel weiter entfernt vom Senkenbereich 11 angeordnet als der Endabschnitt des Kontaktlochs 54 in Y-Achsenrichtung. In einem weiteren Beispiel kann der Endbereich des Kathodenbereichs 82 in der Y-Achsenrichtung zwischen dem Senkenbereich 11 und dem Kontaktloch 54 angeordnet sein.

**[0078]** Der Transistorabschnitt 70 umfasst einen Einspeiseunterdrückungsbereich 90, der ein Einspeisen des Ladungsträgers des zweiten Leitfähigkeitstyp an einem Endabschnitt auf der Seite des Diodenabschnitts 80 in Draufsicht des Halbleitersubstrats unterdrückt.

**[0079]** Im Einspeiseunterdrückungsbereich 90 ist ein P<sup>+</sup>-artiger Kollektorbereich 22 auf der Rückfläche des Halbleitersubstrats angeordnet. Das heißt, obwohl der Einspeiseunterdrückungsbereich 90 ein Teil des Transistorabschnitts 70 ist, werden der Transistorabschnitt 70 und der Einspeiseunterdrückungsbereich 90 im Wesentlichen getrennt beschrieben.

**[0080]** In der oberen Oberfläche des Einspeiseunterdrückungsbereichs 90 sind der Emitterbereich 12 und der Entnahmbereich 15 anders als der Transistorabschnitt 70 nicht vorgesehen und der Basisbereich 14 ist vorgesehen. Außerdem weist der Einspeiseunterdrückungsbereich 90 anders als der Transistorabschnitt 70 keinen Gatter-Grabenabschnitt 40 auf, aber umfasst den Dummy-Grabenabschnitt 30.

**[0081]** In **Fig. 1A** wird der Einspeiseunterdrückungsbereich 90 als zwei Mesaabschnitte dargestellt, die vom Dummy-Grabenabschnitt 30 aus nebeneinander liegen, aber die vorliegende Erfindung ist nicht hierauf beschränkt. Der Einspeiseunterdrückungsbereich 90 kann mehr als zwei Mesaabschnitte aufweisen.

**[0082]** **Fig. 1B** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in **Fig. 1A** illustriert. Der Querschnitt a-a' ist eine XZ-Ebene, die durch den Emitterbereich 12, den Basisbereich 14, den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30 geht. Die Halbleitervorrichtung 100 des vorliegenden Beispiels umfasst im Querschnitt a-a' das Substrat 10, den dielektrischen Zwischenschichtfilm 38, die Emittierelektrode 52 und die Kollektorelektrode 24.

**[0083]** Der dielektrische Zwischenschichtfilm 38 ist in einer Frontfläche 21 des Substrats 10 angeordnet. Der dielektrische Zwischenschichtfilm 38 ist ein Isolierfilm wie z.B. Silikatglas, dem eine Verunreinigung wie z.B. Bor oder Phosphor zugefügt wurde. Der dielektrische Zwischenschichtfilm 38 kann mit der Frontfläche 21 verbunden sein und eine andere Schicht, wie z.B. eine Oxidschicht kann zwischen dem dielektrischen Zwischenschichtfilm 38 und der Frontfläche 21 angeordnet sein. Der dielektrische Zwischenschichtfilm 38 ist in Kontakt mit dem in **Fig. 1A** beschriebenen Kontaktloch 54 angeordnet.

**[0084]** Die Emittierelektrode 52 ist auf der Frontfläche 21 des Substrats 10 und der oberen Oberfläche des dielektrischen Zwischenschichtfilms 38 angeordnet. Die Emittierelektrode 52 geht durch das Kontaktloch 54 des dielektrischen Zwischenschichtfilms 38 und ist mit der Frontfläche 21 verbunden. Ein Kontaktstecker wie z.B. Wolfram (W) kann im Kontaktloch 54 angeordnet sein. Die Kollektorelektrode 24 ist in einer Rückseite 23 des Substrats 10 angeordnet.

Die Emittierelektrode 52 und die Kollektorelektrode 24 sind aus einem Material, das Metall enthält, ausgebildet.

**[0085]** Das Substrat 10 kann ein Siliziumsubstrat, ein Siliziumkarbidsubstrat, ein Nitrid-Halbleitersubstrat, wie z.B. Galliumnitrid oder dergleichen sein. Das Substrat 10 des vorliegenden Beispiels ist ein Siliziumsubstrat.

**[0086]** Das Substrat 10 weist einen Driftbereich 18 des ersten Leitfähigkeitstyps auf. Der Driftbereich 18 des vorliegenden Beispiels ist N-artig. Der Driftbereich 18 kann ein Bereich sein, der ohne andere im Substrat 10 angeordnete Dotierungsbereiche verbleibt.

**[0087]** Über dem Driftbereich 18 können ein oder mehr Sammelbereiche 16 in Z-Achsenrichtung angeordnet sein. Der Sammelbereich 16 ist ein Bereich, in dem derselbe Dotierstoff wie im Driftbereich 18 mit höherer Konzentration als im Driftbereich 18 angesammelt ist. Die Dotierungskonzentration des Sammelbereichs 16 ist höher als die Dotierungskonzentration des Driftbereichs 18. Durch Anordnen des Sammelbereichs 16 kann der IE-Effekt („Injection Enhancement“, Injektionsverstärkung) des Ladungsträgers verstärkt werden und die EIN-Spannung kann reduziert werden.

**[0088]** Im Transistorabschnitt 70 ist der Emitterbereich 12 über dem Basisbereich 14 verbunden mit der Frontfläche 21 angeordnet. Der Emitterbereich 12 ist verbunden mit dem Gatter-Grabenabschnitt 40 angeordnet. Die Dotierungskonzentration des Emitterbereichs 12 ist höher als die Dotierungskonzentration des Driftbereichs 18. Ein Dotierstoff des Emitterbereichs 12 ist beispielsweise Arsen (As), Phosphor (P), Antimon (Sb) usw.

**[0089]** Die Breite A des Einspeiseunterdrückungsbereichs 90 in Anordnungsrichtung (X-Achsenrichtung in **Fig. 1B**) beträgt 20 µm bis 900 µm. Außerdem wird der folgende Ausdruck (1) zwischen der Breite A des Einspeiseunterdrückungsbereichs 90 und der Substratdicke W der Halbleitervorrichtung 100 erfüllt.

$$A \leq 6W \quad [\text{Ausdruck (1)}]$$

**[0090]** Die Substratdicke W bezeichnet eine Dicke von der oberen Oberfläche des Basisbereichs 14 des Diodenabschnitts 80 zur unteren Oberfläche des Kathodenbereichs 82. Mit zunehmender Substratdicke W nimmt der Diffusionsbereich von Elektronen des Kathodenbereichs 82 des Diodenabschnitts 80 zu, und somit werden die Sperrverzögerung und der Einschaltverlust durch Ausdruck (1) reduziert.

**[0091]** Außerdem ist der Entnahmebereich 15 im Mesaabschnitt 60 auf der Seite des Einspeiseunterdrückungsbereichs 90 im Transistorabschnitt 70 verbunden ist der Frontfläche 21 über dem Basisbereich 14 angeordnet. Der Entnahmebereich 15 kann mit dem Dummy-Grabenabschnitt 30 verbunden angeordnet sein.

**[0092]** Der zur Frontfläche 21 hin freiliegende Basisbereich 14 ist im Diodenabschnitt 80 und im Einspeiseunterdrückungsbereich 90 angeordnet. Der Basisbereich 14 des Diodenabschnitts 80 dient als Anode.

**[0093]** Ein Pufferbereich 20 des ersten Leitfähigkeitstyps kann unter dem Driftbereich 18 angeordnet sein. Der Pufferbereich 20 des vorliegenden Beispiels ist N-artig. Die Dotierungskonzentration des Pufferbereichs 20 ist höher als die Dotierungskonzentration des Driftbereichs 18. Der Pufferbereich 20 kann als eine Feldstoppschicht dienen, die verhindert, dass eine sich von einer unteren Oberflächen-seite des Basisbereichs 14 erstreckende Verarmungsschicht den Kollektorbereich 22 und den Kathodenbereich 82 erreicht.

**[0094]** Im Transistorabschnitt 70 und im Einspeiseunterdrückungsbereich 90 ist der Kollektorbereich 22 unterhalb vom Pufferbereich 20 angeordnet. Der Kollektorbereich 22 des Einspeiseunterdrückungsbereichs 90 kann verbunden mit dem Kathodenbereich 82 auf der Rückenfläche 23 angeordnet sein.

**[0095]** Im Diodenabschnitt 80 ist der Kathodenbereich 82 unterhalb vom Pufferbereich 20 angeordnet. Der Kathodenbereich 82 kann in derselben Tiefe wie der Transistorabschnitt 70 und der Kollektorbereich 22 des Einspeiseunterdrückungsbereichs 90 angeordnet sein. Der Diodenabschnitt 80 kann als Freilaufdiode (FWD) dienen, der es einem Freilaufstrom, der in Sperrrichtung leitet, zu fließen, wenn der Transistorabschnitt 70 abgeschaltet wird.

**[0096]** Das Substrat 10 weist den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30 auf. Der Gatter-Grabenabschnitt 40 und der Dummy-Grabenabschnitt 30 sind so angeordnet, dass sie den Basisbereich 14 und den Sammelbereich 16 von der Frontfläche 21 durchdringen und den Driftbereich 18 erreichen. Der in den Dotierungsbereich eindringende Grabenabschnitt ist nicht auf jene beschränkt, die in der Reihenfolge des Bildens des Dotierungsbereichs und dann des Bildens des Grabenabschnitts hergestellt sind. Ein Fall, wo ein Dotierungsbereich zwischen den Grabenabschnitten gebildet wird, nachdem der Grabenabschnitt ausgebildet wird, ist auch in einem Fall enthalten, wo der Grabenabschnitt in den Dotierungsbereich eindringt.

**[0097]** Der Gatter-Grabenabschnitt 40 umfasst einen Gattergraben, einen Gatter-Isolierfilm 42 und

einen Gatter-Leitungsabschnitt 44, die auf der Frontfläche 21 angeordnet sind. Der Gatter-Isolierfilm 42 ist eine Innenwand des Gattergrabens bedeckend angeordnet. Der Gatter-Isolierfilm 42 kann durch Oxidieren oder Nitrieren des Halbleiters auf der Innenwand des Gattergrabens ausgebildet werden. Der Gatter-Leitungsabschnitt 44 ist auf einer inneren Seite des Gatter-Isolierfilms 42 im Gattergraben angeordnet. Die obere Oberfläche des Gatter-Leitungsabschnitts 44 kann in derselben XY-Ebene liegen wie die Frontfläche 21. Der Gatter-Isolierfilm 42 isoliert den Gatter-Leitungsabschnitt 44 vom Substrat 10. Der Gatter-Leitungsabschnitt 44 ist aus einem Halbleiter wie z.B. Polysilizium, das mit Verunreinigungen dotiert ist, gefertigt.

**[0098]** Der Gatter-Leitungsabschnitt 44 kann in Tiefenrichtung länger vorgesehen sein als der Basisbereich 14. Der Gatter-Grabenabschnitt 40 wird auf der Frontfläche 21 mit dem dielektrischen Zwischenschichtfilm 38 bedeckt. Falls eine vorgegebene Spannung an den Gatter-Leitungsabschnitt 44 angelegt wird, wird ein Kanal durch eine Inversionsschicht von Elektronen in einer Oberflächenschicht der Schnittstelle in Kontakt mit dem Gattergraben des Basisbereichs 14 gebildet.

**[0099]** Der Dummy-Grabenabschnitt 30 kann im XZ-Querschnitt denselben Aufbau wie der Gatter-Grabenabschnitt 40 haben. Der Dummy-Grabenabschnitt 30 umfasst einen Dummygraben, der auf der Frontfläche 21 ausgebildet ist, einen Dummy-Isolierfilm 32 und einen Dummy-Leitungsabschnitt 34. Der Dummy-Isolierfilm 32 bedeckt die Innenwand des Dummygrabens. Der Dummy-Isolierfilm 32 kann durch Oxidieren oder Nitrieren eines Halbleiters der Innenwand des Dummygrabens ausgebildet werden. Der Dummy-Leitungsabschnitt 34 ist auf der inneren Seite des Dummy-Isolierfilms 32 im Dummygraben angeordnet. Die obere Oberfläche des Dummy-Leitungsabschnitts 34 kann in derselben XY-Ebene liegen wie die Frontfläche 21. Der Dummy-Isolierfilm 32 isoliert den Dummy-Leitungsabschnitt 34 vom Halbleitersubstrat 10. Der Dummy-Leitungsabschnitt 34 kann aus demselben Material wie der Gatter-Leitungsabschnitt 44 ausgebildet sein.

**[0100]** Der Gatter-Grabenabschnitt 40 und der Dummy-Grabenabschnitt 30 des vorliegenden Beispiels werden in der Frontfläche 21 vom dielektrischen Zwischenschichtfilm 38 bedeckt. Man beachte, dass die Bodenabschnitte des Dummy-Grabenabschnitts 30 und des Gatter-Grabenabschnitts 40 eine gekrümmte Oberflächenform (eine gekrümmte Form im Querschnitt) haben können, die nach unten absteht.

**[0101]** Fig. 1C ist ein Schaubild zum Erklären eines Betriebs des Diodenabschnitts 80 der Halbleitervorrichtung 100 während des Leitens. Fig. 1C illustriert

wie **Fig. 2B** den a-a' Querschnitt der **Fig. 1A**. In **Fig. 1C** bezeichnet ein schwarzer Pfeil einen Elektronenstrom und ein weißer Pfeil bezeichnet einen Lochstrom.

**[0102]** Wenn der Diodenabschnitt 80 leitet, fließt der Elektronenstrom vom Kathodenbereich 82 zum Basisbereich 14, der als Anodenschicht betrieben wird. Wenn der Elektronenstrom den Basisbereich 14 erreicht, tritt Leitfähigkeitsmodulation auf und der Lochstrom fließt von der Anodenschicht aus. Da jedoch der Basisbereich 14 auch im Transistorabschnitt 70 angeordnet ist, wird Elektronenstrom erzeugt, der vom Kathodenbereich 82 zum Basisbereich 14 des Transistorabschnitts 70 und zum Einspeiseunterdrückungsbereich 90 diffundiert wird.

**[0103]** Der zum Transistorabschnitt 70 diffundierte Elektronenstrom fördert Locheinspeisung vom Basisbereich 14 und vom Entnahmebereich 15 des Transistorabschnitts 70. Da die Borkonzentration im Entnahmebereich 15 100 mal höher als im Basisbereich 14 ist, wird die Lochdichte des Substrats 10 hoch. Infolgedessen dauert es einige Zeit, bis Löcher verschwinden, wenn der Diodenabschnitt 80 abgeschaltet wird, so dass der Spitzenstrom der Sperrverzögerung zunimmt und der Sperrverzögerungsverlust zunimmt.

**[0104]** Als eine Technik zum Unterdrücken des Lochstroms ist eine Technik zum Bereitstellen eines Lebensdauer-Steuerbereichs einschließlich eines Lebensdauerkillers bekannt. Der Lebensdauer-Steuerbereich wird gebildet, um eine Rekombination und Verschwinden von Elektronen und Löchern, die zum Zeitpunkt der Leitung des Diodenabschnitts gebildet werden, zu fördern und einen Sperrverzögerungsverlust zu reduzieren. Der Lebensdauerkiller ist beispielsweise ein in das gesamte Halbleitersubstrat eingespeister Elektronenstrahl, an eine vorgegebene Tiefe eingespeistes Helium, ein Elektronenstrahl, ein Proton, usw. und der Lebensdauer-Steuerbereich ist ein Kristalldefekt, der durch das Einspeisen des Lebensdauerkillers im Halbleitersubstrat gebildet wird.

**[0105]** Wenn der Lebensdauerkiller eingespeist wird, werden die Sperrverzögerungseigenschaften des Diodenabschnitts 80 verbessert, aber die EIN-Spannung des Transistorabschnitts 70 wird verschlechtert. Daher gibt es ein Verfahren zum Einspeisen des Lebensdauerkillers nur in den Diodenabschnitt 80, aber der Lebensdauerkiller ragt zur Seite des Transistorabschnitts 70 hinaus, um Locheinspeisung vom Entnahmebereich 15 zu unterdrücken.

**[0106]** Wenn jedoch der Lebensdauerkiller in die Seite des Transistorabschnitts 70 eingespeist wird, sammelt sich Beschädigung in der Gatter-Oxidschicht und es gibt ein Problem, wie z.B. ein Abfallen

der Schwellenspannung. Daher ist es für den Betrieb der Halbleitervorrichtung 100 geeigneter, den Lebensdauer-Steuerbereich nicht im Transistorabschnitt 70 anzuordnen.

**[0107]** Im vorliegenden Beispiel ist der Lebensdauer-Steuerbereich nicht im Substrat 10 vorgesehen. Stattdessen umfasst die Halbleitervorrichtung 100 des vorliegenden Beispiels den Einspeiseunterdrückungsbereich 90 zwischen dem Transistorabschnitt 70 und dem Diodenabschnitt 80.

**[0108]** Zusätzlich zum Basisbereich 14 umfasst der Transistorabschnitt 70 einen Entnahmebereich 15, der eine höhere Dotierungskonzentration als der Basisbereich 14 aufweist, um Einrasten zu verhindern. Da jedoch der Transistorabschnitt 70 den Einspeiseunterdrückungsbereich 90 auf der Seite des Diodenabschnitts 80 aufweist, wird der Abstand zwischen dem Kathodenbereich 82 und dem Basisbereich 14 und dem Entnahmebereich 15 des Transistorabschnitts 70 groß. Infolgedessen fließt der Elektronenstrom vom Kathodenbereich 82 in den Basisbereich 14 des Einspeiseunterdrückungsbereichs 90, wenn der Diodenabschnitt 80 leitend ist, und wird daran gehindert, in den Transistorabschnitt 70 zu fließen. Infolgedessen nimmt der Lochstrom vom Entnahmebereich 15 des Transistorabschnitts 70 ab, so dass der Sperrverzögerungsverlust verbessert wird.

**[0109]** Als nächstes werden die Wirkungen der Halbleitervorrichtung 1100 durch Vergleich mit der Halbleitervorrichtung 100 gemäß dem Vergleichsbeispiel beschrieben.

**[0110]** **Fig. 2A** ist ein Schaubild, das ein Beispiel einer Frontfläche einer Halbleitervorrichtung 1100 gemäß einem Vergleichsbeispiel illustriert. **Fig. 2B** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in **Fig. 2A** illustriert. Hier werden mit der Halbleitervorrichtung 100 gemeinsame Elemente mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0111]** Die Halbleitervorrichtung 1100 umfasst den Transistorabschnitt 70 und den Diodenabschnitt 80. Der Mesaabschnitt 60 des Transistorabschnitts 70 umfasst den Emitterbereich 12 und den Entnahmebereich 15, der zur Frontfläche 21 des Substrats 10 freiliegt. Im Transistorabschnitt 70 ist der Emitterbereich 12 nicht im Mesaabschnitt 60 neben dem Diodenabschnitt 80 angeordnet und der Entnahmebereich 15 ist angeordnet.

**[0112]** Die Halbleitervorrichtung 100 und die Halbleitervorrichtung 1100 ähneln sich darin, dass sie keinen Lebensdauer-Steuerbereich aufweisen. Die Halbleitervorrichtung 1100 unterscheidet sich jedoch darin von der Halbleitervorrichtung 100, dass die

Halbleitervorrichtung 1100 keinen Einspeiseunterdrückungsbereich 90 aufweist.

**[0113]** Fig. 2C ist ein Schaubild zum Erklären des Betriebs des Diodenabschnitts 80 der Halbleitervorrichtung 1100 während des Leitens. Fig. 2C illustriert ähnlich wie Fig. 2B den a-a' Querschnitt von Fig. 2A. Hier werden dieselben Elemente, wie die der Halbleitervorrichtung 100 mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0114]** In der Halbleitervorrichtung 1100 ist der Kathodenbereich 82 neben dem Transistorabschnitt 70 angeordnet. Daher ist der Abstand zwischen dem Kathodenbereich 82 des Diodenabschnitts 80 und dem Basisbereich 14 und dem Entnahmebereich 15 des Transistorabschnitts 70 in der Halbleitervorrichtung 1100 kürzer als der in der Halbleitervorrichtung 100.

**[0115]** Daher fließt der vom Kathodenbereich 82 diffundierte Elektronenstrom zum Zeitpunkt des Leitens des Diodenabschnitts 80 in den Basisbereich 14 und den Entnahmebereich 15 des Transistorabschnitts 70, um Locheinspeisung zu fördern.

**[0116]** Ferner ist der Entnahmebereich 15 mit höherer Dotierungskonzentration als der Basisbereich 14 im Transistorabschnitt 70 der Halbleitervorrichtung 1100 näher am Diodenabschnitt 80 angeordnet. Daher werden in der Halbleitervorrichtung 1100 mehr Löcher aus dem Entnahmebereich 15 in das Substrat 10 eingespeist.

**[0117]** Wenn die Lochdichte zunimmt, benötigen die Löcher Zeit, um zu verschwinden, nachdem der Diodenabschnitt 80 abgeschaltet wird. Daher wird der Sperrverzögerungsstrom in der Halbleitervorrichtung 1100 groß und der Sperrverzögerungsverlust und der Einschaltverlust werden im Vergleich zur Halbleitervorrichtung 100 groß.

**[0118]** Andererseits wird der Abstand zwischen dem Kathodenbereich 82 und dem Transistorabschnitt 70 in der Halbleitervorrichtung 100 durch Vorsehen des Einspeiseunterdrückungsbereichs 90 ohne den Entnahmebereich 15 auf der Seite des Diodenabschnitts 80 groß, so dass Locheinspeisung unterdrückt wird. Infolgedessen kann der Sperrverzögerungsstrom reduziert werden und der Sperrverzögerungsverlust und der Einschaltverlust können reduziert werden.

**[0119]** Fig. 3A ist ein Diagramm, das eine Beziehung zwischen der Breite des Einspeiseunterdrückungsbereichs 90 und dem Sperrverzögerungsverlust illustriert. Hier bezieht sich die Breite des Einspeiseunterdrückungsbereichs 90 auf den Abstand zwischen dem Endabschnitt des Transistorabschnitts 70 und dem Endabschnitt des Diodenabschnitts 80 in

Anordnungsrichtung (X-Achsenrichtung in Fig. 1A bis Fig. 2C).

**[0120]** Ein Fall, bei dem die Breite des Einspeiseunterdrückungsbereichs 90 0 ist entspricht der Halbleitervorrichtung 1100 gemäß dem Vergleichsbeispiel, bei dem der Einspeiseunterdrückungsbereich 90 nicht vorgesehen ist und der Transistorabschnitt 70 und der Diodenabschnitt 80 benachbart sind.

**[0121]** Wie im Diagramm der Fig. 3A dargestellt, nimmt der Sperrverzögerungsverlust mit zunehmender Breite des Einspeiseunterdrückungsbereichs 90 zu, und wenn die Breite des Einspeiseunterdrückungsbereichs 90 von 0 bis 200  $\mu\text{m}$  zunimmt, nimmt der Sperrverzögerungsverlust um ungefähr 36,5% ab.

**[0122]** Fig. 3B ist ein Diagramm, das eine Beziehung zwischen der Breite des Einspeiseunterdrückungsbereichs 90 und dem Einschaltverlust illustriert. Der Einschaltverlust des Transistorabschnitts 70 korreliert mit dem Sperrverzögerungsverlust, da der Sperrverzögerungsstrom des Diodenabschnitts 80 des Gegenarms addiert wird. Wie im Diagramm der Fig. 3B dargestellt, wird der Einschaltverlust um 30,5% reduziert, wenn die Breite des Einspeiseunterdrückungsbereichs 90 von 0 auf 200  $\mu\text{m}$  erhöht wird.

**[0123]** Auf diese Weise kann man in Fig. 3B und Fig. 3B sehen, dass der Sperrverzögerungsverlust mit zunehmender Breite des Einspeiseunterdrückungsbereichs 90 abnimmt, und der Einschaltverlust auch mit abnehmendem Sperrverzögerungsverlust abnimmt.

**[0124]** Fig. 4A ist eine Draufsicht der Halbleitervorrichtung 100 gemäß Beispiel 1 der vorliegenden Ausführungsform. Fig. 4A illustriert eine Position, wo jedes Element auf die Frontfläche des Substrats 10 projiziert ist. In Fig. 4A sind nur einige Elemente der Halbleitervorrichtung 100 dargestellt und andere Elemente wurden weggelassen.

**[0125]** Das Substrat 10 der Halbleitervorrichtung 100 umfasst zwei Sätze von Endseiten 102, die einander in Draufsicht gegenüberliegen. In Fig. 4A sind die X-Achse und die Y-Achse parallel zu einer der Endseiten 102 angeordnet.

**[0126]** Das Substrat 10 weist einen aktiven Bereich 160 auf. Der aktive Bereich 160 ist ein Bereich, wo ein Hauptstrom in Tiefenrichtung vom Emitterbereich 12 des Substrats 10 fließt, wenn die Halbleitervorrichtung 100 betrieben wird. Ein vom Gatterläufer 48 in Draufsicht umgebener Bereich kann der aktive Bereich 160 sein. Obwohl über dem aktiven Bereich 160 eine Emittierelektrode angeordnet ist, wurde die Emittierelektrode in Fig. 4A weggelassen.

**[0127]** Der Transistorabschnitt 70 und/oder der Diodenabschnitt 80 sind im aktiven Bereich 160 angeordnet. Der Transistorabschnitt 80 und der Diodenabschnitt 80 des vorliegenden Beispiels sind abwechselnd entlang einer vorgegebenen Anordnungsrichtung (im vorliegenden Beispiel die X-Achsenrichtung) auf der Frontfläche 21 des Substrats 10 angeordnet. In einem weiteren Beispiel kann nur einer vom Transistorabschnitt 70 und dem Diodenabschnitt 80 im aktiven Bereich 160 angeordnet sein.

**[0128]** Die Halbleitervorrichtung 100 kann eine oder mehr Anschlussflächen über dem Substrat 10 aufweisen. Die in **Fig. 4A** dargestellte Halbleitervorrichtung 100 weist beispielsweise eine Anschlussfläche G im aktiven Bereich 160 auf. Wenn die Halbleitervorrichtung 100 montiert ist, kann die Anschlussfläche G über Verdrahtung wie zum Beispiel einen Draht mit einem externen Schaltkreis verbunden sein.

**[0129]** Ein Gatterpotenzial wird an die Gatter-Anschlussfläche G angelegt. Die Gatter-Anschlussfläche G und der Gatterläufer 48 sind elektrisch verbunden und der Gatterläufer 48 umgibt den aktiven Bereich 160 und ist elektrisch mit dem Gatter-Leitungsabschnitt des Gatter-Grabenabschnitts 40 des aktiven Bereichs verbunden.

**[0130]** Der Gatterläufer 48 ist in Draufsicht zwischen dem aktiven Bereich 160 und einem Randabschlussstrukturabschnitt 190 des Substrats 10 angeordnet. Der Gatterläufer 48 kann aus einem Metall gefertigt sein, das Aluminium als Hauptbestandteil enthält, wie z.B. Polysilizium und eine Aluminium-Silizium-Legierung.

**[0131]** Die Halbleitervorrichtung 100 des vorliegenden Beispiels umfasst eine Randabschlussstrukturabschnitt 190 zwischen dem aktiven Bereich 160 und der Endseite 102. Der Randabschlussstrukturabschnitt 190 des vorliegenden Beispiels ist zwischen dem Gatterläufer 48 und der Endseite 102 angeordnet. Der Randabschlussstrukturabschnitt reduziert die elektrische Feldstärke auf der Seite der Frontfläche 21 des Substrats 10.

**[0132]** Der Randabschlussstrukturabschnitt 190 kann eine Vielzahl von Schutzringen aufweisen. Der Schutzring ist ein P-artiger Bereich, der mit der Frontfläche 21 des Substrats 10 verbunden ist. Durch Vorsehen der Vielzahl von Schutzringen kann die Verarmungsschicht auf der oberen Oberflächenseite des aktiven Bereichs 160 nach außen erweitert werden und die Durchbruchspannung der Halbleitervorrichtung 100 kann sichergestellt werden. Der Randabschlussstrukturabschnitt 190 kann ferner eine Feldplatte und/oder ein den Gatterläufer 48 kreisförmig umgebendes RESURF aufweisen.

**[0133]** Ferner kann die Halbleitervorrichtung 100 einen Temperaturmessabschnitt (nicht dargestellt), der eine PN-Übergangsdiode ist, die aus Polysilizium oder dergleichen gebildet ist, und einen Strommessabschnitt (nicht dargestellt) aufweisen, der ähnliche betrieben wird, wie der Transistorabschnitt im aktiven Bereich 160.

**[0134]** **Fig. 4B** ist eine vergrößerte Ansicht des Bereichs A in **Fig. 4A**. **Fig. 4B** illustriert ein Beispiel, bei dem ein Einspeiseunterdrückungsbereich 90 von der oberen Seite (positive Seite auf der Z-Achse in **Fig. 4B**) zur unteren Seite (negative Seite auf der Z-Achse) betrachtet wird.

**[0135]** Der Einspeiseunterdrückungsbereich 90 ist auch zwischen dem Endabschnitt in Erstreckungsrichtung (Y-Achsenrichtung) des Diodenabschnitts 80 und der äußeren Umgebung (Gatterläufer 48) des aktiven Bereichs 160 angeordnet. Das heißt, in Draufsicht wird der Diodenabschnitt 80 vom Einspeiseunterdrückungsbereich 90 sowohl am Endabschnitt in Erstreckungsrichtung sowie am Endabschnitt in Anordnungsrichtung (X-Achsenrichtung) umgeben.

**[0136]** In **Fig. 4B** erfüllen eine Fläche S1 des Diodenabschnitts 80 und eine Fläche S2 des Einspeiseunterdrückungsbereichs 90 den folgenden Ausdruck (2).

$$S1 \geq (S1 + S2) / 10 \quad [\text{Ausdruck (2)}]$$

**[0137]** Durch Erfüllen von Ausdruck (2) wird Locheinspeisung vom Transistorabschnitt 70 unterdrückt, wenn die Fläche S1 des Diodenabschnitts 80 kleiner ist oder die Gesamtfläche (S1 + S2) des Diodenabschnitts 80 und des Einspeiseunterdrückungsbereichs 90 größer ist, und die Sperrverzögerung und der Einschaltverlust werden reduziert. Wenn zudem die Fläche S1 des Diodenabschnitts 80 reduziert wird, nehmen die EIN-Spannung und der Wärmewiderstand der Packung zu. Falls es wünschenswert ist, die EIN-Spannung zu verringern, wird daher die Fläche des Substrats 10 um S2 vergrößert, während der Einspeiseunterdrückungsbereich 90 sichergestellt wird.

**[0138]** Andererseits wird die Fläche des Substrats 10 ähnlich um S2 vergrößert, falls es auch wünschenswert ist, die Gesamtfläche (S1 + S2) des Diodenabschnitts 80 und des Einspeiseunterdrückungsbereichs 90 zu vergrößern. Falls andererseits der Einfluss des Verlusts des Wechselrichtens selbst dann klein ist, wenn die EIN-Spannung ansteigt, oder falls der Wärmewiderstand des Gehäusestrukturteils günstig ist und der Temperaturanstieg des Diodenabschnitts 80 günstig ist, kann die Fläche S1 des Diodenabschnitts 80 verringert werden, ohne die Fläche des Substrats 10 zu vergrößern. Daher kann

der Anteil der Fläche S1 des Diodenabschnitts 80 10% oder mehr betragen in Bezug auf die Gesamtfläche (S1 + S2) des Diodenabschnitts 80 und des Einspeiseunterdrückungsbereichs 90.

**[0139]** Unter Berücksichtigung von Ausdruck (2) kann die Gesamtfläche des Diodenabschnitts 80 1,4% oder mehr und 22% oder weniger der Fläche der Halbleitervorrichtung 100 in Draufsicht betragen.

**[0140]** Fig. 4C ist ein Diagramm, das eine Beziehung zwischen der Breite des Einspeiseunterdrückungsbereichs 90 und dem Sperrverzögerungsverlust illustriert. Eine durchgezogene Linie gibt einen Sperrverzögerungsverlust in einem Fall an, bei dem die Fläche des Diodenabschnitts 80 fest ist und die Fläche (d.h. die Breite des Kollektorbereichs 22) des Transistorabschnitts 70 in Übereinstimmung mit einer Zunahme der Breite des Einspeiseunterdrückungsbereichs 90 verringert wird, und eine gestrichelte Linie gibt einen Sperrverzögerungsverlust in einem Fall an, bei dem die Fläche (d.h. die Breite des Kathodenbereichs 82) des Diodenabschnitts 80 in Übereinstimmung mit einer Zunahme der Breite des Einspeiseunterdrückungsbereichs 90 verringert wird.

**[0141]** Wie im Diagramm der Fig. 4C dargestellt, wird der Sperrverzögerungsverlust reduziert, wenn die Breite des Einspeiseunterdrückungsbereichs 90 zunimmt, sowohl in dem Fall, dass die Fläche des Diodenabschnitts 80 fest ist und im Falls, dass die Fläche des Diodenabschnitts 80 reduziert wird.

**[0142]** Falls jedoch die Fläche des Diodenabschnitts 80 reduziert wird, wenn die Breite des Einspeiseunterdrückungsbereichs 90 von 0  $\mu\text{m}$  auf 50  $\mu\text{m}$  zunimmt, nimmt der Sperrverzögerungsverlust um ungefähr 30% ab, wohingegen im Fall, dass die Fläche des Diodenabschnitts 80 fest ist, die Abnahme des Sperrverzögerungsverlusts bei 21% bleibt. Auf diese Weise kann man sehen, dass der Sperrverzögerungsverlust um 9% stark reduziert wird, falls die Fläche des Diodenabschnitts 80 reduziert wird, im Vergleich mit einem Fall, dass die Fläche des Diodenabschnitts 80 fest ist.

[Beispiel 2]

**[0143]** Fig. 5A ist eine Teil-Schnittansicht einer Halbleitervorrichtung 200 gemäß Beispiel 2 der vorliegenden Ausführungsform. Hier werden mit der Halbleitervorrichtung 100 gemeinsame Elemente mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0144]** Im Einspeiseunterdrückungsbereich 90 der Halbleitervorrichtung 200 ist ein Basisbereich 94 des zweiten Leitfähigkeitstyps anstelle des Basisbereichs 14 angeordnet. Die Dotierungskonzentration

des Basisbereichs kann  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $5 \times 10^{19} \text{ cm}^{-3}$  betragen.

**[0145]** Man beachte, dass die Dotierungskonzentration des Basisbereichs  $14$   $1 \times 10^{16} \text{ cm}^{-3}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$  betragen kann und die Dotierungskonzentration des Entnahmebereichs  $15$   $5 \times 10^{18} \text{ cm}^{-3}$  bis  $5 \times 10^{20} \text{ cm}^{-3}$  betragen kann.

**[0146]** Indem die Dotierungskonzentration des Basisbereichs 94 niedriger als die des Entnahmebereichs 15 gemacht wird, kann die Wirkung des Unterdrückens der Locheinspeisung vom Transistorabschnitt 70 verstärkt werden. Wenn der Aufbau des Basisbereichs 14 niedriger als der des Basisbereichs 94 ist, kann die Wirkung des Unterdrückens der Locheinspeisung weiter verstärkt werden.

**[0147]** Außerdem umfasst ein Verfahren zum Teilen der Dotierungskonzentrationen des Basisbereichs 14 und des Basisbereichs 94 die folgenden Schritte. Falls die Dotierungskonzentration des Basisbereichs 94 höher als die des Basisbereichs 14 ist, werden beide Basisbereiche 14 und 94 dotiert und dann wird der Basisbereich 14 mit einer Maske zum Beabstanden des Basisbereichs 94 dotiert. Falls andererseits die Dotierungskonzentration des Basisbereichs 94 niedriger als die des Basisbereichs 14 ist, werden der Basisbereich 14 und der Basisbereich 94 unter Verwendung unterschiedlicher Masken dotiert.

**[0148]** Wenn zudem die Dotierungskonzentration des Basisbereichs 94 und des Basisbereichs 14 gleich sind, kann die Verarbeitung unter Verwendung ähnlicher Masken durchgeführt werden. Daher ist es nicht notwendig eine Maske hinzuzufügen und es ist möglich, die Verarbeitungsfähigkeit zu verbessern und die Kosten des Chips durch Verringern der Maske zu reduzieren.

**[0149]** Fig. 5B ist ein Diagramm, das eine Beziehung zwischen der Dotierungskonzentration des Basisbereichs 94 des Einspeiseunterdrückungsbereichs 90 und dem Sperrverzögerungsverlust illustriert. Hier wird beispielsweise Bor als Verunreinigung eingespeist.

**[0150]** In Fig. 5B ist die Breite des Einspeiseunterdrückungsbereichs 90 in sieben Muster in einem Bereich von 10  $\mu\text{m}$  bis 250  $\mu\text{m}$  eingestellt und die Dotierungskonzentration von Bor im Basisbereich 94 verringert sich von der Größenordnung von  $10^{19} \text{ cm}^{-3}$  zur Größenordnung von  $10^{16} \text{ cm}^{-3}$  in jedem Muster und eine Änderung des Sperrverzögerungsverlusts wird beobachtet.

**[0151]** In einem ersten Fall, bei dem die Dotierungskonzentration des Basisbereichs 94 von der Größenordnung  $10^{19} \text{ cm}^{-3}$  ist, wobei es sich um eine Referenzkonzentration ähnlich der des Entnahmebe-

reichs 15 handelt, beträgt die Verbesserungsbreite des Sperrverzögerungsverlusts 1,2%, unabhängig von der Breite eines beliebigen Einspeiseunterdrückungsbereichs 90 und es wird kein großer Unterschied beobachtet. Als nächstes nimmt die Abhängigkeit von der Breite des Einspeiseunterdrückungsbereichs 90 zu, während die Dotierungskonzentration des Basisbereichs 94 von der Referenzkonzentration abnimmt, und der Sperrverzögerungsverlust wird deutlich verringert.

**[0152]** Selbst wenn die Dotierungskonzentration des Basisbereichs 94 auf die Größenordnung  $10^{16} \text{ cm}^{-3}$  abnimmt, nimmt der Sperrverzögerungsverlust in einem Muster, in dem die Breite des Einspeiseunterdrückungsbereichs 90  $10 \mu\text{m}$  beträgt, um ungefähr 5,9% ab, und es wird kein großer Unterschied vom Sperrverzögerungsverlust bei der Referenzkonzentration beobachtet. Andererseits wird der Sperrverzögerungsverlust in einem Muster, bei dem die Breite des Einspeiseunterdrückungsbereichs 90  $250 \mu\text{m}$ , deutlich auf ungefähr 46% reduziert.

**[0153]** Fig. 5C ist ein Diagramm, das eine Beziehung zwischen der Dotierungskonzentration des Basisbereichs 94 des Einspeiseunterdrückungsbereichs 90 und dem Einschaltverlust illustriert. Da die Einstellung der Breite des Einspeiseunterdrückungsbereichs 90 und dergleichen dieselbe ist wie in Fig. 5B, wird auf deren Beschreibung verzichtet.

**[0154]** Auch aus dem Diagramm der Fig. 5C kann man sehen, dass je größer die Breite des Einspeiseunterdrückungsbereichs 90, desto effektiver wird der Einschaltverlust reduziert, während die Dotierungskonzentration des Basisbereichs 94 verringert wird. Man beachte, dass die Konzentration der Größenordnung  $10^{17} \text{ cm}^{-3}$  im Wesentlichen beim selben Niveau wie die Dotierungskonzentration des Basisbereichs 14 ist.

[Beispiel 3]

**[0155]** Fig. 6A ist eine Teil-Draufsicht einer Halbleitervorrichtung 300 gemäß Beispiel 3 der vorliegenden Ausführungsform. Hier werden mit der Halbleitervorrichtung 100 gemeinsame Elemente mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0156]** Ähnlich wie bei den Halbleitervorrichtungen 100 und 200 umfasst der Einspeiseunterdrückungsbereich 90 der Halbleitervorrichtung 300 den Dummy-Grabenabschnitt 30 und nicht den Gatter-Grabenabschnitt 40. Anders als bei den Halbleitervorrichtungen 100 und 200 umfasst der Einspeiseunterdrückungsbereich 90 der Halbleitervorrichtung 300 den Emitterbereich 12 und den Entnahmebereich 15, der zur Frontfläche 21 freiliegt. Das Verhältnis des Emitterbereichs 12 und des Entnahmebereichs

15 im Einspeiseunterdrückungsbereich 90 ist jedoch niedriger als das Verhältnis des Emitterbereichs 12 und des Entnahmebereichs 15 im Transistorabschnitt 70.

**[0157]** Wie in Fig. 6A dargestellt, sind im Einspeiseunterdrückungsbereich 90 der Emitterbereich 12 und der Entnahmebereich 15 kleiner als jene des Transistorabschnitts 70. Im Einspeiseunterdrückungsbereich 90 ist der Basisbereich 14 in einem Abschnitt angeordnet, wo der Emitterbereich 12 und der Entnahmebereich 15 nicht angeordnet sind.

**[0158]** Das heißt, im Transistorabschnitt 70 sind der Emitterbereich 12 und der Entnahmebereich 15 abwechselnd in Erstreckungsrichtung (Y-Achsenrichtung in Fig. 6A) angeordnet aber im Einspeiseunterdrückungsbereich 90 ist der Entnahmebereich 15 um den Emitterbereich 12 angeordnet und der Basisbereich 14 ist um den Entnahmebereich 15 angeordnet.

**[0159]** Auf diese Weise kann in der Halbleitervorrichtung 300 Locheinspeisung unterdrückt werden und der Verlust kann durch Verringern des Anteils des Entnahmebereichs 15 im Einspeiseunterdrückungsbereich 90 reduziert werden. Außerdem fließt der Elektronenstrom nicht vom Emitterbereich 12, da der Einspeiseunterdrückungsbereich 90 der Halbleitervorrichtungen 100 und 200 keinen Emitterbereich 12 aufweist, aber in der Halbleitervorrichtung 300 fließt ein Elektronenstrom, da der Einspeiseunterdrückungsbereich 90 den Emitterbereich 12 aufweist. Somit kann die EIN-Spannung im Vergleich mit den Halbleitervorrichtungen 100 und 200 reduziert werden.

**[0160]** Fig. 6B ist eine vergrößerte Ansicht des Bereichs B in Fig. 6A. Hier werden die Anordnung des Emitterbereichs 12 und des Entnahmebereichs 15 im Einspeiseunterdrückungsbereich 90 hauptsächlich beschrieben.

**[0161]** In Fig. 6B wird ein an den Einspeiseunterdrückungsbereich 90 im Mesaabschnitt 60 des Transistorabschnitts 70 angrenzender Mesaabschnitt als erster Mesaabschnitt 60a definiert, ein an den Transistorabschnitt 70 im Mesaabschnitt 60 des Einspeiseunterdrückungsbereichs 90 angrenzender Mesaabschnitt wird als zweiter Mesaabschnitt 60b definiert, ein an den zweiten Mesaabschnitt 60b angrenzender Mesaabschnitt wird als dritter Mesaabschnitt 60c definiert, und ein an den Diodenabschnitt 80 angrenzender Mesaabschnitt wird als vierter Mesaabschnitt 60d definiert.

**[0162]** Obwohl der Einspeiseunterdrückungsbereich 90 des vorliegenden Beispiels drei Mesaabschnitte des zweiten Mesaabschnitts 60b bis zum

vierten Mesaabschnitt 60d aufweist, ist die Anzahl der Mesaabschnitte nicht hierauf beschränkt.

**[0163]** Im zweiten Mesaabschnitt 60b bis zum vierten Mesaabschnitt 60d ist entweder der Emitterbereich 12 oder der Entnahmebereich 15 angeordnet, so dass dieser neben jedem der in den benachbarten Mesaabschnitten auf der negativen Seite der X-Achse angeordnet ist.

**[0164]** Im ersten Mesaabschnitt 60a sind sechs Emitterbereiche 12 und sechs Entnahmebereiche 15 abwechselnd in Y-Achsenrichtung angeordnet. Von den sechs Emitterbereichen 12 des ersten Mesaabschnitts 60a ist jeder Zweite Emitterbereich 12 jeweils benachbart zu den drei Emitterbereichen 12 im zweiten Mesaabschnitt 60b angeordnet, und die verbleibenden drei Emitterbereiche 12 sind jeweils benachbart zu den drei Entnahmebereichen 15 im zweiten Mesaabschnitt 60b angeordnet.

**[0165]** Die drei Emitterbereiche 12 des zweiten Mesaabschnitts 60b sind jeweils neben den drei Emitterbereichen 12 des dritten Mesaabschnitts 60c angeordnet. Alternativ kann der Entnahmebereich 15 im dritten Mesaabschnitt 60c anstelle eines Teils der angeordneten drei Emitterbereiche 12 angeordnet sein.

**[0166]** Im zweiten Mesaabschnitt 60b und im dritten Mesaabschnitt 60c ist der Emitterbereich 12 neben dem Entnahmebereich 15 in Y-Achsenrichtung angeordnet. Das heißt, der Emitterbereich 12 wird vom Entnahmebereich 15 auf der positiven Seite und der negativen Seite der Y-Achse umgeben. Infolgedessen können durch Leitfähigkeitsmodulation erzeugte Löcher zum Entnahmebereich 15 entnommen werden, so dass die Einrast-Durchbruchfestigkeit verbessert werden kann.

**[0167]** Im zweiten Mesaabschnitt 60b und im dritten Mesaabschnitt 60c ist der Basisbereich 14 in einem Bereich angeordnet, wo der Emitterbereich 12 und der Entnahmebereich 15 nicht angeordnet sind.

**[0168]** Der Emitterbereich 12 ist nicht im vierten Mesaabschnitt 60d angeordnet. Der Entnahmebereich 15 ist im vierten Mesaabschnitt 60d angeordnet und ist benachbart zum Emitterbereich 12 des benachbarten Mesaabschnitts 60c auf der negativen Seite auf der X-Achse angeordnet. Im vierten Mesaabschnitt 60d ist der Basisbereich 14 in einem Bereich angeordnet, wo der Entnahmebereich 15 nicht angeordnet ist.

**[0169]** Alternativ kann in einem Fall, dass der Emitterbereich 12 nicht im dritten Mesaabschnitt 60c neben dem vierten Mesaabschnitt 60d auf der negativen Seite der X-Achse angeordnet ist, nur der

Basisbereich 14 im vierten Mesaabschnitt 60d angeordnet sein.

**[0170]** Wie oben beschrieben ist der Anteil des Entnahmebereichs 15 in jedem Mesaabschnitt des Einspeiseunterdrückungsbereichs 90 gleich groß wie oder kleiner als der Anteil des Entnahmebereichs 15 im benachbarten Mesaabschnitt auf der negativen Seite der X-Achse. Das heißt, der Anteil des Entnahmebereichs 15 im zweiten Mesaabschnitt 60b ist gleich groß wie oder kleiner als der Anteil des Entnahmebereichs 15 im ersten Mesaabschnitt 60a. Der Anteil des Entnahmebereichs 15 im dritten Mesaabschnitt 60c ist gleich groß wie oder kleiner als der Anteil des Entnahmebereichs 15 im zweiten Mesaabschnitt 60b. Der Anteil des Entnahmebereichs 15 im vierten Mesaabschnitt 60d ist gleich groß wie oder kleiner als der Anteil des Entnahmebereichs 15 im dritten Mesaabschnitt 60c und gleich groß wie oder kleiner als der Anteil des Entnahmebereichs 15 im Mesaabschnitt 61 des Diodenabschnitts 80 in Nachbarschaft auf der positiven Seite auf der X-Achse.

**[0171]** Im Fall, dass die Breite des Einspeiseunterdrückungsbereichs 90 erhöht wird, kann die Anzahl der dritten Mesaabschnitte 60c erhöht werden. Da der Anteil des Entnahmebereichs 15 im Einspeiseunterdrückungsbereich 90 durch Erhöhen der Anzahl der dritten Mesaabschnitte 60c reduziert werden kann, können der Sperrverzögerungsverlust und der Einschaltverlust reduziert werden.

**[0172]** Da außerdem der Emitterbereich 12 im dritten Mesaabschnitt 60c angeordnet ist, nimmt die Fläche des als Transistorabschnitt betriebenen Bereichs zu und die EIN-Spannung kann reduziert werden.

**[0173]** Man beachte, dass in **Fig. 6B** der Entnahmebereich 15 des Einspeiseunterdrückungsbereichs 90 über dem gesamten Mesaabschnitt in X-Achsenrichtung angeordnet ist, aber eine Länge haben kann, welche ungefähr die halbe Länge des Mesaabschnitts in X-Achsenrichtung ist. Im Einspeiseunterdrückungsbereich 90 kann die Länge des Entnahmebereichs 15 in X-Achsenrichtung 0,3  $\mu\text{m}$  oder mehr betragen.

**[0174]** Außerdem ist im Einspeiseunterdrückungsbereich 90 die Länge des Entnahmebereichs 15 in Y-Achsenrichtung gleich groß wie oder kleiner als die Länge des Entnahmebereichs 15 des Transistorabschnitts 70 in Y-Achsenrichtung. Im Einspeiseunterdrückungsbereich 90 kann die Länge des Entnahmebereichs 15 in Y-Achsenrichtung 0,5  $\mu\text{m}$  oder mehr betragen. Dies ermöglicht es, die Einrast-Durchbruchfestigkeit zu verbessern, während Locheinspeisung unterdrückt wird.

**[0175]** Man beachte, dass der Steckerbereich 17 im schraffierten Abschnitt des in **Fig. 6B** dargestellten Kontaktlochs 54 angeordnet ist.

[Beispiel 4]

**[0176]** **Fig. 7A** ist eine Teil-Draufsicht einer Halbleitervorrichtung 400 gemäß Beispiel 4 der vorliegenden Ausführungsform. **Fig. 7B** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in **Fig. 7A** illustriert. Hier werden mit der Halbleitervorrichtung 100 gemeinsame Elemente mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0177]** Im vorliegenden Beispiel weist der Transistorabschnitt 70 eine Vielzahl von Gatter-Grabenabschnitten 40 entlang der Anordnungsrichtung auf und der Diodenabschnitt 80 weist eine Vielzahl von Dummy-Grabenabschnitten 30 entlang der Anordnungsrichtung auf.

**[0178]** Der Transistorabschnitt 70 des vorliegenden Beispiels hat eine volle Gatterstruktur, in welcher der Dummy-Grabenabschnitt 70 nicht vorgesehen ist. Jeder der Gatter-Grabenabschnitte 40 ist über den Randabschnitt 41 mit dem benachbarten Gatter-Grabenabschnitt-41 verbunden.

**[0179]** **Fig. 7C** ist ein Schaubild zum Erklären des Betriebs des Diodenabschnitts 80 der Halbleitervorrichtung 400 während des Leitens. **Fig. 7C** illustriert wie **Fig. 7B** den a-a' Querschnitt der **Fig. 7A**. Hier werden dieselben Elemente, wie die der Halbleitervorrichtung 100 mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0180]** Wie in **Fig. 7C** zu sehen wird durch Anordnen des Einspeiseunterdrückungsbereichs 90 die Locheinspeisung vom Transistorabschnitt 70 unterdrückt und der Sperrverzögerungsverlust wird verbessert. Auf diese Weise kann auch in der Halbleitervorrichtung 400 mit der vollen Gatterstruktur dieselbe Wirkung erzielt werden wie bei den Halbleitervorrichtungen 100 bis 300, bei denen der Dummy-Grabenabschnitt 30 im Transistorabschnitt 70 angeordnet ist.

[Beispiel 5]

**[0181]** **Fig. 8A** ist eine Teil-Schnittansicht einer Halbleitervorrichtung 500 gemäß Beispiel 5 der vorliegenden Ausführungsform. **Fig. 8A** ist ein Schaubild, das einen Querschnitt entlang der Linie a-a' in später beschriebenen **Fig. 8B** und **Fig. 8C** illustriert. Der Querschnitt a-a' ist eine XZ-Ebene, welche den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30 enthält, und die durch den Entnahmebereich 15 und den Basisbereich 14 geht. Hier werden mit der Halbleitervorrichtung 100 gemein-

same Elemente mit denselben Bezugszeichen versehen und auf eine Beschreibung wird verzichtet.

**[0182]** Der Transistorabschnitt 70 des vorliegenden Beispiels umfasst den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30, der in X-Achsenrichtung angeordnet ist. In **Fig. 8A** wurden der Gatter-Isolierfilm 42 und der Dummy-Isolierfilm 32 weggelassen.

**[0183]** Anders als die Halbleitervorrichtungen 100 bis 400 umfasst der Einspeiseunterdrückungsbereich 90 des vorliegenden Beispiels den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30, der in X-Achsenrichtung angeordnet ist. Das Dummy-Verhältnis im Einspeiseunterdrückungsbereich 90 ist jedoch höher als das Dummy-Verhältnis im Transistorabschnitt 70. Hier bezeichnet das Dummy-Verhältnis ein Verhältnis der Anzahl von Dummy-Grabenabschnitten 30 zur Gesamtzahl von Gatter-Grabenabschnitten 40 und Dummy-Grabenabschnitten 30.

**[0184]** In dem in **Fig. 8A** dargestellten Beispiel sind im Transistorabschnitt 70 ein Gatter-Grabenabschnitt 40 und zwei Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet. Das Dummy-Verhältnis in solch einer Anordnung beträgt ungefähr 67%.

**[0185]** Außerdem sind im Einspeiseunterdrückungsbereich 90 ein Gatter-Grabenabschnitt 40 und drei Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet. Das Dummy-Verhältnis in solch einer Anordnung beträgt 75%.

**[0186]** Andererseits umfasst der Diodenabschnitt 80 den entlang der X-Achsenrichtung angeordneten Dummy-Grabenabschnitt 30 und umfasst keinen Gatter-Grabenabschnitt 40. Das Dummy-Verhältnis des Diodenabschnitts 80 beträgt somit 100%.

**[0187]** Auf diese Weise ist das Dummy-Verhältnis des Diodenabschnitts 80 in der Halbleitervorrichtung 500 höher als das Dummy-Verhältnis im Einspeiseunterdrückungsbereich 90 und das Dummy-Verhältnis des Einspeiseunterdrückungsbereichs 90 ist höher als das Dummy-Verhältnis des Transistorabschnitts 70.

**[0188]** Obwohl der Dummy-Grabenabschnitt 30 an der Grenze zwischen dem Transistorabschnitt 70 und dem Einspeiseunterdrückungsbereich 90 angeordnet ist, ist die vorliegende Erfindung nicht hierauf beschränkt. Der Gatter-Grabenabschnitt 40 kann an der Grenze zwischen dem Transistorabschnitt 70 und dem Einspeiseunterdrückungsbereich 90 angeordnet sein. Der Dummy-Grabenabschnitt 30 kann an der Grenze zwischen dem Einspeiseunterdrück-

ungsbereich 90 und dem Diodenabschnitt 80 angeordnet sein.

**[0189]** Ferner ist der Stecker in der Halbleitervorrichtung 500 in einem Kontaktloch verbunden mit dem Entnahmbereich 15 oder dem Basisbereich 14 angeordnet. Außerdem ist ein P<sup>++</sup>-artiger Steckerbereich 17 mit höherer Dotierungskonzentration als der Entnahmbereich 15 unter dem Kontaktloch des Steckers ausgebildet.

**[0190]** Fig. 8B ist eine Teil-Draufsicht der Halbleitervorrichtung 500. Fig. 8B illustriert hauptsächlich den Transistorabschnitt 70. Der Transistorabschnitt 70 des vorliegenden Beispiels umfasst den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30, der in X-Achsenrichtung angeordnet ist.

**[0191]** In dem in Fig. 8B dargestellten Beispiel sind die geraden Abschnitte 29 der zwei Dummy-Grabenabschnitte 30 zwischen den geraden Abschnitten 39 der beiden Gatter-Grabenabschnitte 40 im Transistorabschnitt 70 angeordnet. Die Endabschnitte der beiden geraden Abschnitte 39 in Y-Achsenrichtung sind durch den Randabschnitt 41 mit dem Gatterläufer 48 miteinander verbunden.

**[0192]** Im vorliegenden Beispiel beträgt das Dummy-Verhältnis des Transistorabschnitts 70 0% bis 75%. Im Transistorabschnitt 70 kann das Verhältnis zwischen der Anzahl der Gatter-Grabenabschnitte 40 und der Anzahl der Dummy-Grabenabschnitte 30 1:0 betragen (sogenannter voller Gatter-Aufbau), 1:1 (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und ein Dummy-Grabenabschnitt 30 abwechselnd in X-Achsenrichtung angeordnet sind), 1:2 (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und zwei Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), oder 1:3 betragen (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und drei Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind).

**[0193]** Fig. 8C ist eine Teil-Draufsicht der Halbleitervorrichtung 500. Fig. 8C illustriert den Einspeiseunterdrückungsbereich 90 als eine Mitte. Der Einspeiseunterdrückungsbereich 90 des vorliegenden Beispiels umfasst den Gatter-Grabenabschnitt 40 und den Dummy-Grabenabschnitt 30, der in X-Achsenrichtung angeordnet ist.

**[0194]** In dem in Fig. 8C dargestellten Beispiel sind die geraden Abschnitte 29 der drei Dummy-Grabenabschnitte 30 zwischen den geraden Abschnitten 39 der beiden Gatter-Grabenabschnitte 40 im Einspeiseunterdrückungsbereich 90 angeordnet. Die Endabschnitte der beiden geraden Abschnitte 39 in Y-Achsenrichtung sind durch den Randabschnitt 41 mit dem Gatterläufer 48 miteinander verbunden.

**[0195]** Im Einspeiseunterdrückungsbereich 90 ist der Emitterbereich 12 im Mesaabschnitt 60 neben dem Gatter-Grabenabschnitt 40 angeordnet. Außerdem sind im Einspeiseunterdrückungsbereich 90 der Emitterbereich 12 und der Entnahmbereich 15 abwechselnd in Y-Achsenrichtung angeordnet.

**[0196]** Im Einspeiseunterdrückungsbereich 90 ist der Basisbereich 14 in einem Abschnitt angeordnet, wo der Emitterbereich 12 und der Entnahmbereich 15 nicht angeordnet sind. Das heißt, im Einspeiseunterdrückungsbereich 90 sind der Emitterbereich 12 und der Entnahmbereich 15 nicht im Mesaabschnitt 60 neben dem Dummy-Grabenabschnitt 30 vorgesehen und der Basisbereich 14 ist vorgesehen.

**[0197]** Das Dummy-Verhältnis des Einspeiseunterdrückungsbereichs 90 ist höher als das des Transistorabschnitts 70 und der Emitterbereich 12 und der Entnahmbereich 15 sind im Mesaabschnitt 60 neben dem Gatter-Grabenabschnitt 40 angeordnet. Daher ist der Anteil des Emitterbereichs 12 und des Entnahmbereichs 15 im Einspeiseunterdrückungsbereich 90 niedriger als der des Entnahmbereichs 15 im Transistorabschnitt 70. Infolgedessen kann Locheinspeisung unterdrückt werden und der Sperrverzögerungsverlust wird verbessert.

**[0198]** Das heißt, durch Reduzieren des Entnahmbereichs 15 im Einspeiseunterdrückungsbereich 90 kann, wie in Beispiel 2 beschrieben, dieselbe Wirkung erzielt werden, wie im Fall, dass die Dotierungskonzentration des Basisbereichs 94 des Einspeiseunterdrückungsbereichs 90 reduziert wird.

**[0199]** Da andererseits der Einspeiseunterdrückungsbereich 90 den Emitterbereich 12 umfasst, fließt ein Elektronenstrom. Infolgedessen führt der Einspeiseunterdrückungsbereich 90 teilweise den Transistorbetrieb durch und die Verschlechterung der EIN-Spannung kann unterdrückt werden.

**[0200]** Der Emitterbereich 12 wird vom Entnahmbereich 15 auf der positiven Seite und der negativen Seite der Y-Achse umgeben. Infolgedessen können durch Leitfähigkeitsmodulation erzeugte Löcher zum Entnahmbereich 15 entnommen werden, so dass die Einrast-Durchbruchfestigkeit verbessert werden kann.

**[0201]** Im vorliegenden Beispiel beträgt das Dummy-Verhältnis des Einspeiseunterdrückungsbereichs 90 75% bis 87,5%. Im Einspeiseunterdrückungsbereich 90 kann das Verhältnis zwischen der Anzahl der Gatter-Grabenabschnitte 40 und der Anzahl der Dummy-Grabenabschnitte 30 1:3 betragen (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und drei Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), 1:4 (Aufbau, bei dem ein Gatter-Grabenabschnitt 40

und vier Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), 1: 5 (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und fünf Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), 1:6 (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und sechs Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), oder 1:7 betragen (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und sieben Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind).

**[0202]** Fig. 8D ist eine Teil-Draufsicht der Halbleitervorrichtung 500. Ähnlich wie Fig. 8C illustriert Fig. 8D hauptsächlich den Einspeiseunterdrückungsbereich 90. Fig. 8D illustriert eine Schwankung der Anordnung des Gatter-Grabenabschnitts 40 und des Dummy-Grabenabschnitts 30 im Einspeiseunterdrückungsbereich 90. Der mit Fig. 8D gemeinsame Aufbau wird nicht beschrieben.

**[0203]** In dem in Fig. 8D dargestellten Beispiel sind die geraden Abschnitte 29 der sieben Dummy-Grabenabschnitte 30 zwischen den geraden Abschnitten 39 der beiden Gatter-Grabenabschnitte 40 im Einspeiseunterdrückungsbereich 90 angeordnet. Die Endabschnitte der beiden geraden Abschnitte 39 in Y-Achsenrichtung sind durch den Randabschnitt 41 mit dem Gatterläufer 48 miteinander verbunden.

**[0204]** Das heißt, in dem in Fig. 8D gezeigten Beispiel sind im Einspeiseunterdrückungsbereich 90 ein Gatter-Grabenabschnitt 40 und sieben Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet. Das Dummy-Verhältnis in solch einer Anordnung beträgt 87,5%.

**[0205]** Auf diese Weise veranschaulicht Fig. 8C die Anordnung (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und drei Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), in der das Dummy-Verhältnis des Einspeiseunterdrückungsbereichs 90 minimiert ist, und Fig. 8D veranschaulicht die Anordnung (Aufbau, bei dem ein Gatter-Grabenabschnitt 40 und sieben Dummy-Grabenabschnitte 30 abwechselnd in X-Achsenrichtung angeordnet sind), in der das Dummy-Verhältnis des Einspeiseunterdrückungsbereichs 90 maximiert ist.

**[0206]** In der Halbleitervorrichtung 500 übernimmt der Einspeiseunterdrückungsbereich 90 teilweise den Transistorbetrieb, indem das Dummy-Verhältnis des Einspeiseunterdrückungsbereichs 90 so eingestellt wird, dass es höher ist als das des Transistorabschnitts 70 und in dem in Fig. 8C und Fig. 8D dargestellten Bereich liegt, so dass es möglich ist, die Locheinspeisung zu unterdrücken und den Sperrverzögerungsverlust zu verbessern, während die Verschlechterung der EIN-Spannung unterdrückt wird.

**[0207]** Obwohl die vorliegende Erfindung anhand der Ausführungsformen beschrieben wurde, ist der technische Rahmen der vorliegenden Erfindung nicht auf die oben genannten Ausführungsformen beschränkt. Für den Fachmann ist es offensichtlich, dass zu den oben beschriebenen Ausführungsformen verschiedene Änderungen und Verbesserungen hinzugefügt werden können. Aus der Beschreibung und den Ansprüchen ist offensichtlich, dass mit solchen Änderungen oder Verbesserungen hinzugefügte Ausführungsformen in den technischen Rahmen der vorliegenden Erfindung einbezogen werden können.

**[0208]** Es sollte beachtet werden, dass die Reihenfolge der Ausführung jedes Vorgangs, wie z.B. Operationen, Prozeduren, Schritte und Stufen in den Vorrichtungen, Systemen, Programmen und Verfahren, die in den Ansprüchen, der Beschreibung und den Zeichnungen dargestellt sind, in jeder beliebigen Reihenfolge realisiert werden kann, es sei denn, „vor“, „bevor“ oder ähnliches wird ausdrücklich angegeben, und es sei denn, das Resultat des vorherigen Vorgangs wird im späteren Vorgang verwendet. Auch wenn der Arbeitsablauf in den Ansprüchen, der Beschreibung und den Zeichnungen der Einfachheit halber mit „zuerst“, „als nächstes“ und dergleichen beschrieben wird, bedeutet dies nicht, dass diese Reihenfolge unbedingt eingehalten werden muss.

#### Bezugszeichenliste

10	Substrat
11	Senkenbereich
12	Emitterbereich
14	Basisbereich
15	Entnahmebereich
16	Sammelbereich
17	Steckerbereich
18	Driftbereich
20	Pufferbereich
21	Frontfläche
22	Kollektorbereich
23	Rückenfläche
24	Kollektorelektrode
25	Verbindungsabschnitt
29	gerader Abschnitt
30	Dummy-Grabenabschnitt
31	Randabschnitt
32	dielektrischer Dummy-Film

34	Dummy-Leitungsabschnitt
38	dielektrischer Zwischenschichtfilm
39	gerader Abschnitt
40	Gatter-Grabenabschnitt
41	Randabschnitt
42	Gatter-Isolierfilm
44	Gatter-Leitungsabschnitt
48	Gatterläufer
49	Kontaktloch
50	Gatter-Metallschicht
52	Emitterelektrode
54	Kontaktloch
56	Kontaktloch
58	Kontaktloch
60	Mesaabschnitt
60a	erster Mesaabschnitt
60b	zweiter Mesaabschnitt
60c	dritter Mesaabschnitt
60d	vierter Mesaabschnitt
61	Mesaabschnitt
70	Transistorabschnitt
80	Diodenabschnitt
82	Kathodenbereich
90	Einspeiseunterdrückungsbereich
94	Basisbereich
100	Halbleitervorrichtung
102	Endseite
160	aktiver Bereich
190	Randabschlussstrukturabschnitt
200	Halbleitervorrichtung
300	Halbleitervorrichtung
400	Halbleitervorrichtung
1100	Halbleitervorrichtung

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

**Zitierte Patentliteratur**

- WO 2016/030966 A [0003]

**Patentansprüche**

1. Halbleitervorrichtung, umfassend:  
ein Halbleitersubstrat mit einem Transistorabschnitt und einem Diodenabschnitt,  
wobei der Transistorabschnitt einen Einspeiseunterdrückungsbereich aufweist, der konfiguriert ist, ein Einspeisen eines Ladungsträgers eines zweiten Leitfähigkeitstyp an einem Endabschnitt auf der Seite des Diodenabschnitts in Draufsicht des Halbleitersubstrats zu unterdrücken.
2. Halbleitervorrichtung nach Anspruch 1,  
wobei sowohl der Transistorabschnitt als auch der Diodenabschnitt einen Basisbereich eines zweiten Leitfähigkeitstyp in einer Frontfläche des Halbleitersubstrats aufweisen,  
wobei der Transistorabschnitt ferner einen Emitterbereich eines ersten Leitfähigkeitstyp und einen Entnahmebereich eines zweiten Leitfähigkeitstyps mit einer höheren Dotierungskonzentration als der Basisbereich in der Frontfläche des Halbleitersubstrats aufweist, und  
wobei der Einspeiseunterdrückungsbereich nicht den Emitterbereich und den Entnahmebereich aufweist.
3. Halbleitervorrichtung nach Anspruch 2, wobei eine Breite des Einspeiseunterdrückungsbereichs in einer Anordnungsrichtung des Transistorabschnitts und des Diodenabschnitts in Draufsicht des Halbleitersubstrats 20  $\mu\text{m}$  bis 900  $\mu\text{m}$  beträgt.
4. Halbleitervorrichtung nach Anspruch 2 oder 3, wobei der Einspeiseunterdrückungsbereich in Draufsicht des Halbleitersubstrats ferner zwischen einem Endabschnitt des Diodenabschnitts in Erstreckungsrichtung und einer äußeren Umgebung eines aktiven Bereichs angeordnet ist.
5. Halbleitervorrichtung nach einem der Ansprüche 2 bis 4, wobei eine Fläche des Diodenabschnitts 10% oder mehr einer Gesamtfläche des Diodenabschnitts und des Einspeiseunterdrückungsbereichs in Draufsicht des Halbleitersubstrats beträgt.
6. Halbleitervorrichtung nach einem der Ansprüche 2 bis 5, wobei eine Gesamtfläche des Diodenabschnitts 1,4% bis 22% einer Fläche der Halbleitervorrichtung in Draufsicht des Halbleitersubstrats beträgt.
7. Halbleitervorrichtung nach einem der Ansprüche 2 bis 6, wobei eine Dotierungskonzentration des Basisbereichs im Einspeiseunterdrückungsbereich gleich groß wie oder kleiner als eine Dotierungskonzentration des Basisbereichs des Diodenabschnitts ist.
8. Halbleitervorrichtung nach Anspruch 7, wobei eine Dotierungskonzentration des Basisbereichs im Einspeiseunterdrückungsbereich  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $5 \times 10^{19} \text{ cm}^{-3}$  beträgt.
9. Halbleitervorrichtung nach einem der Ansprüche 2 bis 8, wobei eine Dotierungskonzentration des Basisbereichs des Diodenabschnitts  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$  beträgt.
10. Halbleitervorrichtung nach einem der Ansprüche 2 bis 9, wobei eine Dotierungskonzentration des Entnahmebereichs  $5 \times 10^{18} \text{ cm}^{-3}$  bis  $5 \times 10^{20} \text{ cm}^{-3}$  beträgt.
11. Halbleitervorrichtung nach Anspruch 1,  
wobei sowohl der Transistorabschnitt als auch der Diodenabschnitt einen Basisbereich eines zweiten Leitfähigkeitstyp auf einer Frontfläche des Halbleitersubstrats aufweisen,  
wobei der Transistorabschnitt und der Einspeiseunterdrückungsbereich ferner einen Emitterbereich eines ersten Leitfähigkeitstyp und einen Entnahmebereich eines zweiten Leitfähigkeitstyps mit einer höheren Dotierungskonzentration als der Basisbereich in der Frontfläche des Halbleitersubstrats aufweisen,  
wobei ein Verhältnis des Emitterbereichs und des Entnahmebereichs im Einspeiseunterdrückungsbereich niedriger als ein Verhältnis des Emitterbereichs und des Entnahmebereichs im Transistorabschnitt in Draufsicht des Halbleitersubstrats ist.
12. Halbleitervorrichtung nach Anspruch 11,  
wobei der Transistorabschnitt und der Einspeiseunterdrückungsbereich eine Vielzahl von Mesaabschnitten umfasst, die sich in einer Erstreckungsrichtung des Transistorabschnitts und des Diodenabschnitts erstreckt, und die sich in der Erstreckungsrichtung zwischen einer Vielzahl von Grabenabschnitten, die in einer Anordnungsrichtung des Transistorabschnitts und des Diodenabschnitts angeordnet ist, erstreckt; und  
wobei entweder der Emitterbereich oder der Entnahmebereich im Mesaabschnitt des Einspeiseunterdrückungsbereichs angeordnet ist, um neben jedem der im Mesaabschnitt neben der Seite des Transistorabschnitts angeordneten Emitterbereichen zu liegen.
13. Halbleitervorrichtung nach Anspruch 12,  
wobei die Vielzahl von Grabenabschnitten einen Gatter-Grabenabschnitt und einen Dummy-Grabenabschnitt umfasst, und  
wobei der Einspeiseunterdrückungsbereich einen Dummy-Grabenabschnitt und keinen Gatter-Grabenabschnitt umfasst.
14. Halbleitervorrichtung nach Anspruch 12,  
wobei die Vielzahl von Grabenabschnitten einen

Gatter-Grabenabschnitt und einen Dummy-Grabenabschnitt umfasst, und wobei ein Dummy-Verhältnis, das ein Verhältnis der Anzahl von Dummy-Grabenabschnitten zu einer Gesamtzahl von Gatter-Grabenabschnitten und Dummy-Grabenabschnitten im Einspeiseunterdrückungsbereich ist, höher als das Dummy-Verhältnis im Transistorabschnitt ohne den Einspeiseunterdrückungsbereich ist.

einen Sammelbereich eines ersten Leitfähigkeitstyps im Halbleitersubstrat.

Es folgen 23 Seiten Zeichnungen

15. Halbleitervorrichtung nach Anspruch 14, wobei der Emitterbereich des Einspeiseunterdrückungsbereichs in einem Mesaabschnitt neben dem Gatter-Grabenabschnitt angeordnet ist.

16. Halbleitervorrichtung nach Anspruch 14 oder 15, wobei das Dummy-Verhältnis im Einspeiseunterdrückungsbereich 75% bis 87,5% beträgt.

17. Halbleitervorrichtung nach Anspruch 16, wobei das Dummy-Verhältnis im Transistorabschnitt ohne den Einspeiseunterdrückungsbereich 0% bis 75% beträgt.

18. Halbleitervorrichtung nach einem der Ansprüche 12 bis 17, wobei der Emitterbereich des Einspeiseunterdrückungsbereichs in Erstreckungsrichtung neben dem Entnahmebereich angeordnet ist.

19. Halbleitervorrichtung nach einem der Ansprüche 12 bis 18, wobei der Emitterbereich nicht in einem Mesaabschnitt neben dem Diodenabschnitt im Einspeiseunterdrückungsbereich angeordnet ist.

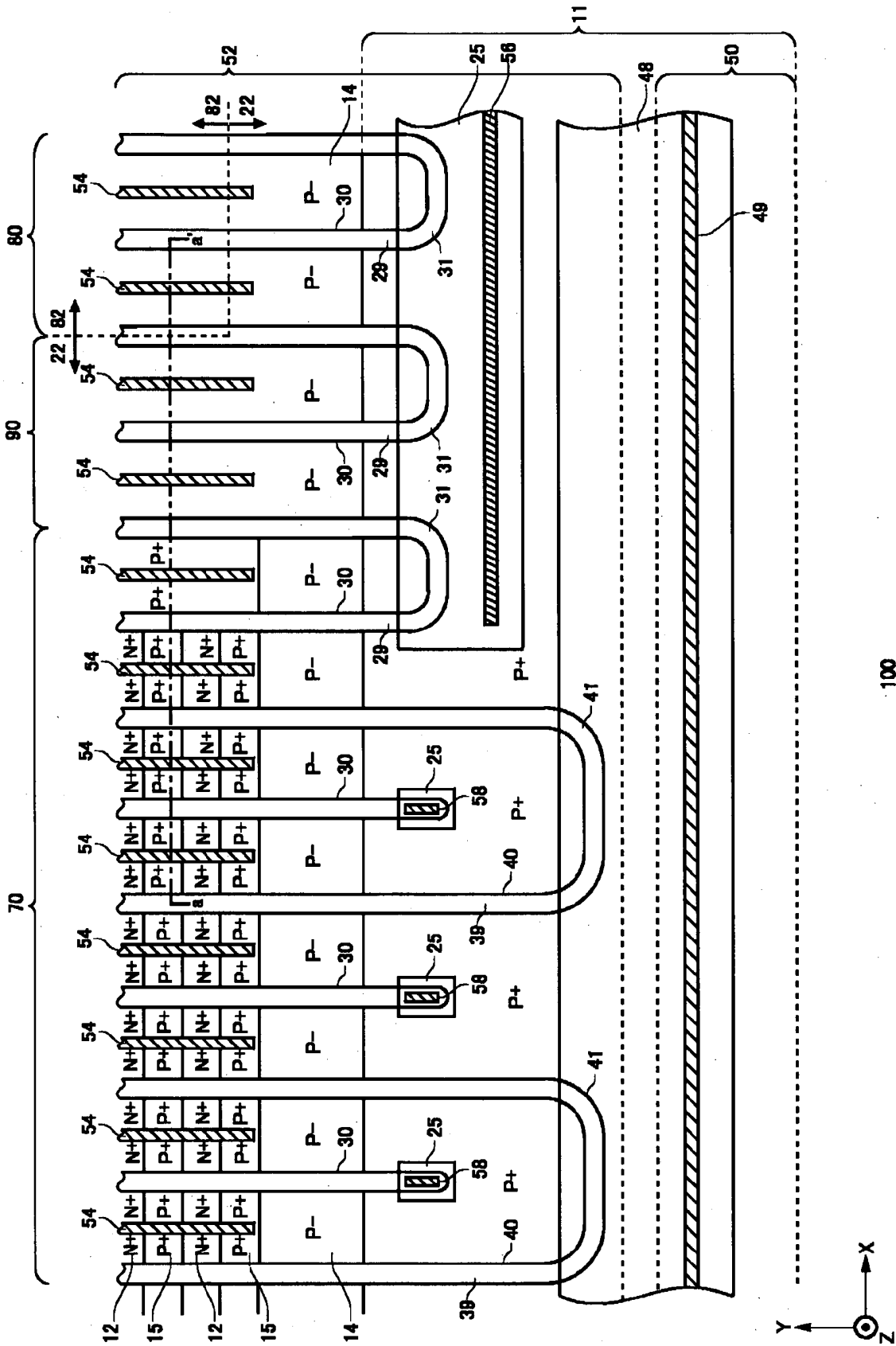
20. Halbleitervorrichtung nach einem der Ansprüche 11 bis 19, wobei eine Länge des Entnahmebereichs in der Erstreckungsrichtung des Transistorabschnitts und des Diodenabschnitts in Draufsicht des Halbleitersubstrats 0,5  $\mu\text{m}$  oder mehr beträgt.

21. Halbleitervorrichtung nach einem der Ansprüche 11 bis 20, wobei eine Länge des Entnahmebereichs in einer Anordnungsrichtung des Transistorabschnitts und des Diodenabschnitts in Draufsicht des Halbleitersubstrats 0,3  $\mu\text{m}$  oder mehr beträgt.

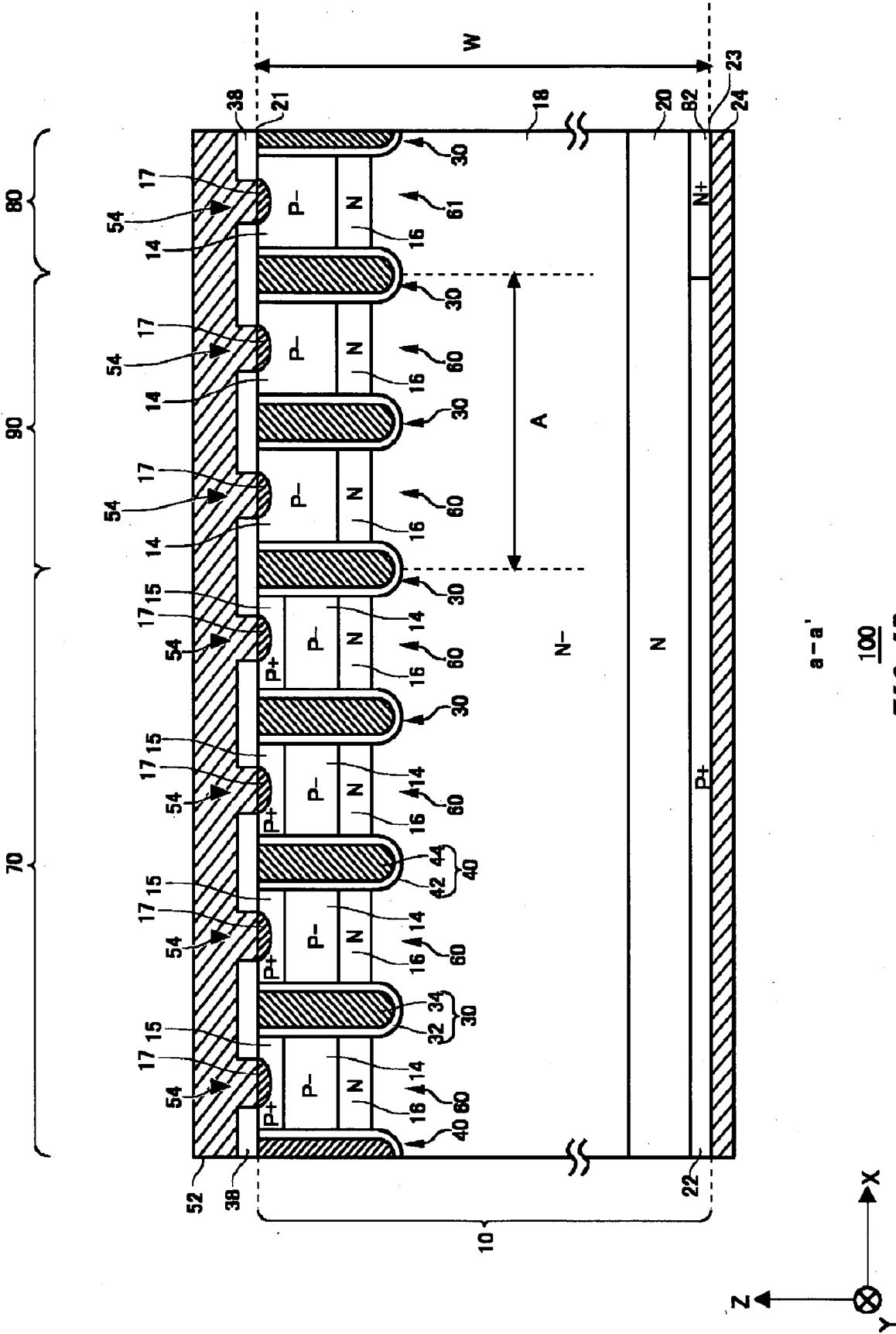
22. Halbleitervorrichtung nach einem der Ansprüche 11 bis 21, wobei der Basisbereich in einem Abschnitt angeordnet ist, wo der Emitterbereich und der Entnahmebereich nicht im Einspeiseunterdrückungsbereich angeordnet sind.

23. Halbleitervorrichtung nach einem der Ansprüche 1 bis 22, ferner umfassend:

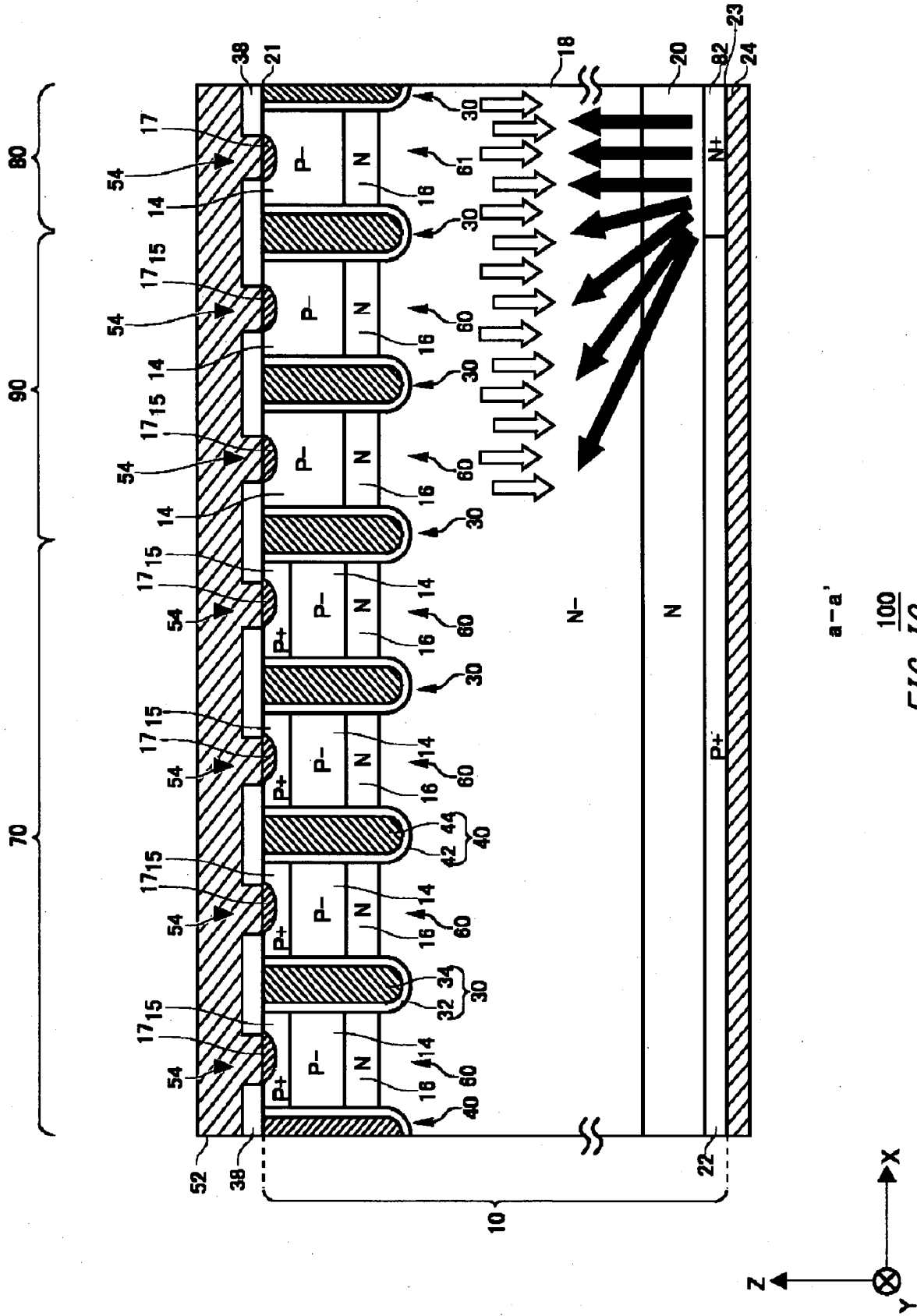
Anhängende Zeichnungen



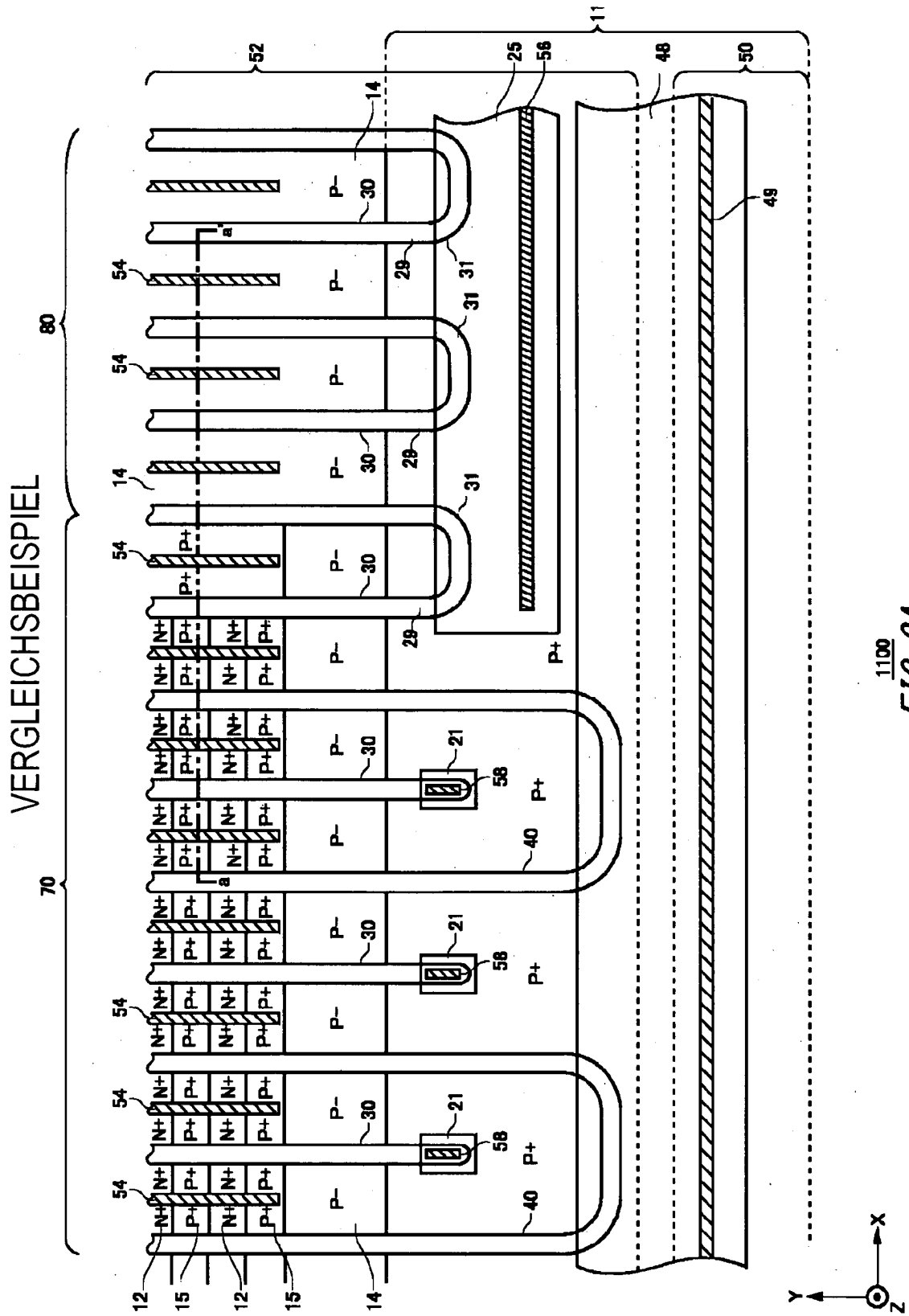
100  
FIG. 1A



100  
FIG. 1B

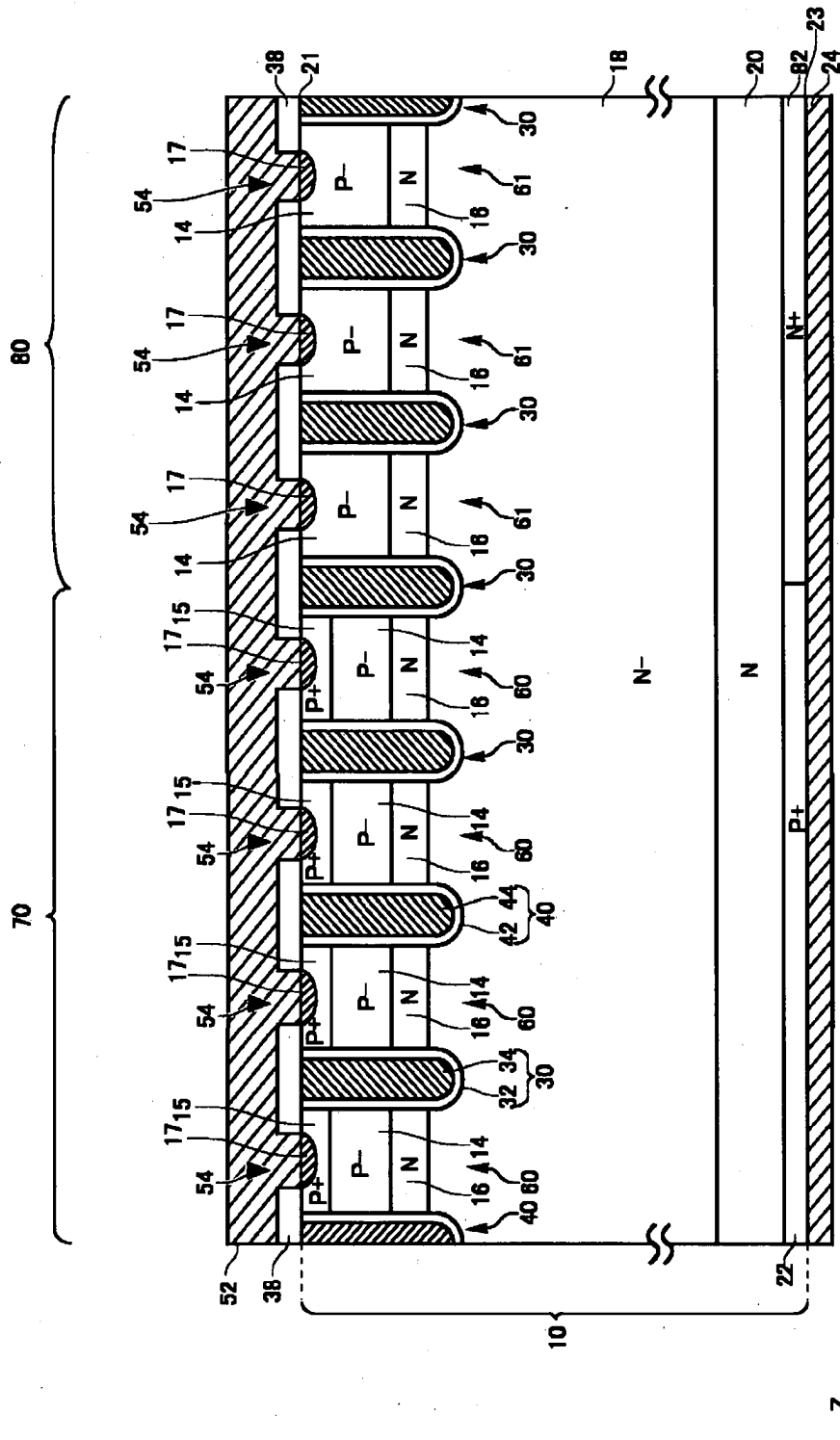


a-a'  
100  
FIG. 1C

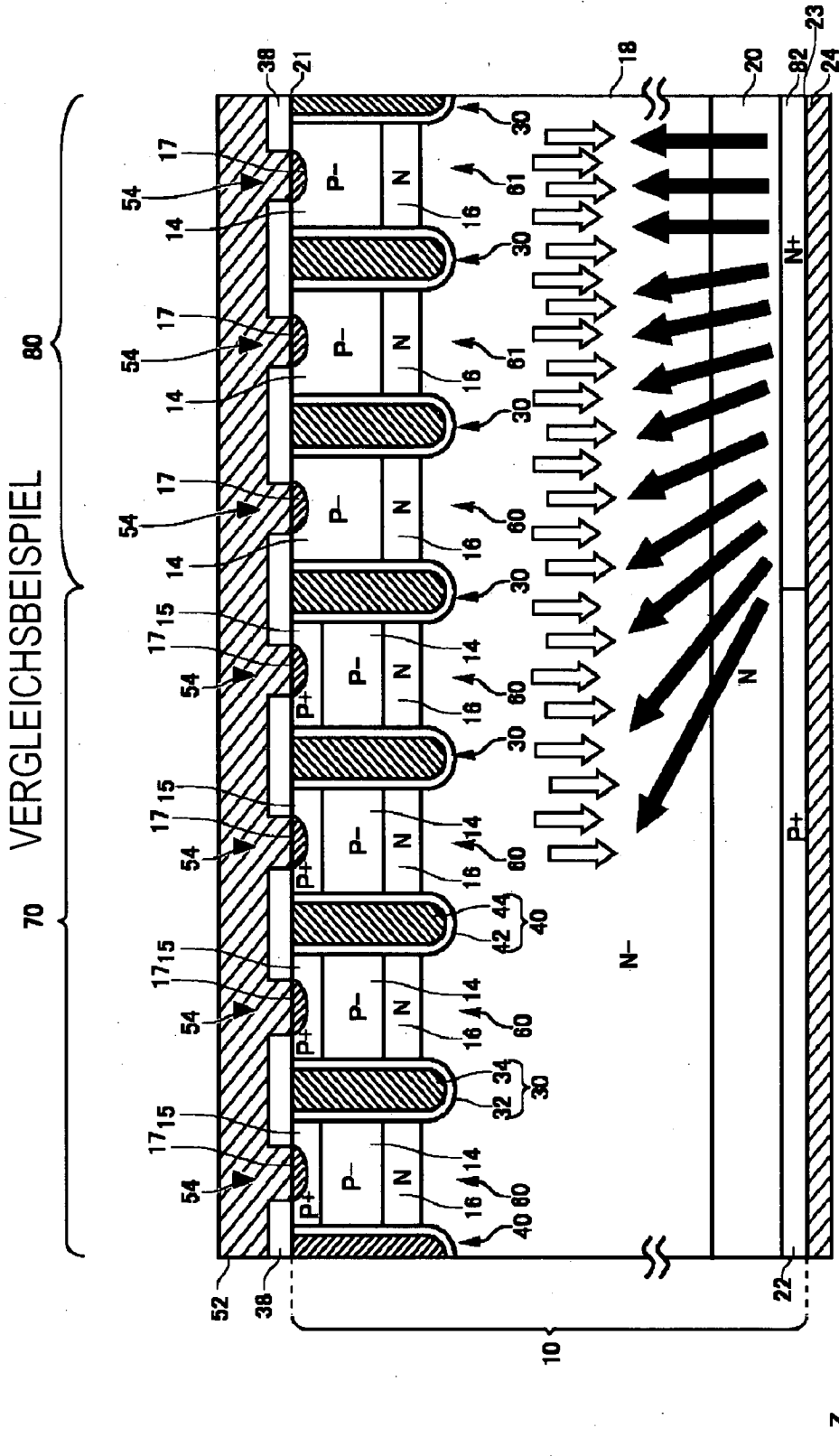


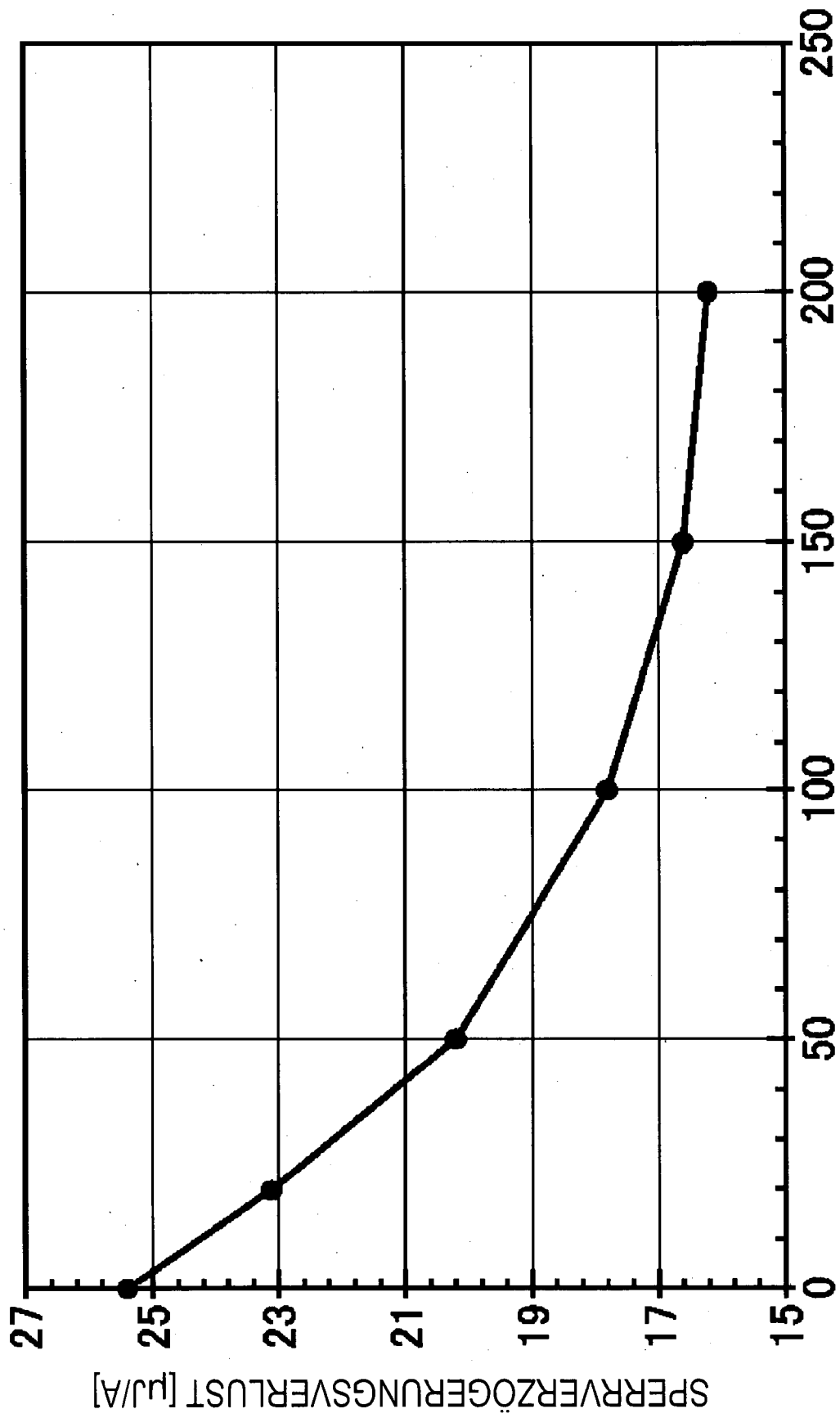
1100  
FIG. 2A

VERGLEICHSBEISPIEL



a-a'  
1100  
FIG. 2B





BREITE DES EINSPEISEUNTERDRÜCKUNGSBEREICHS [µm]

FIG. 3A

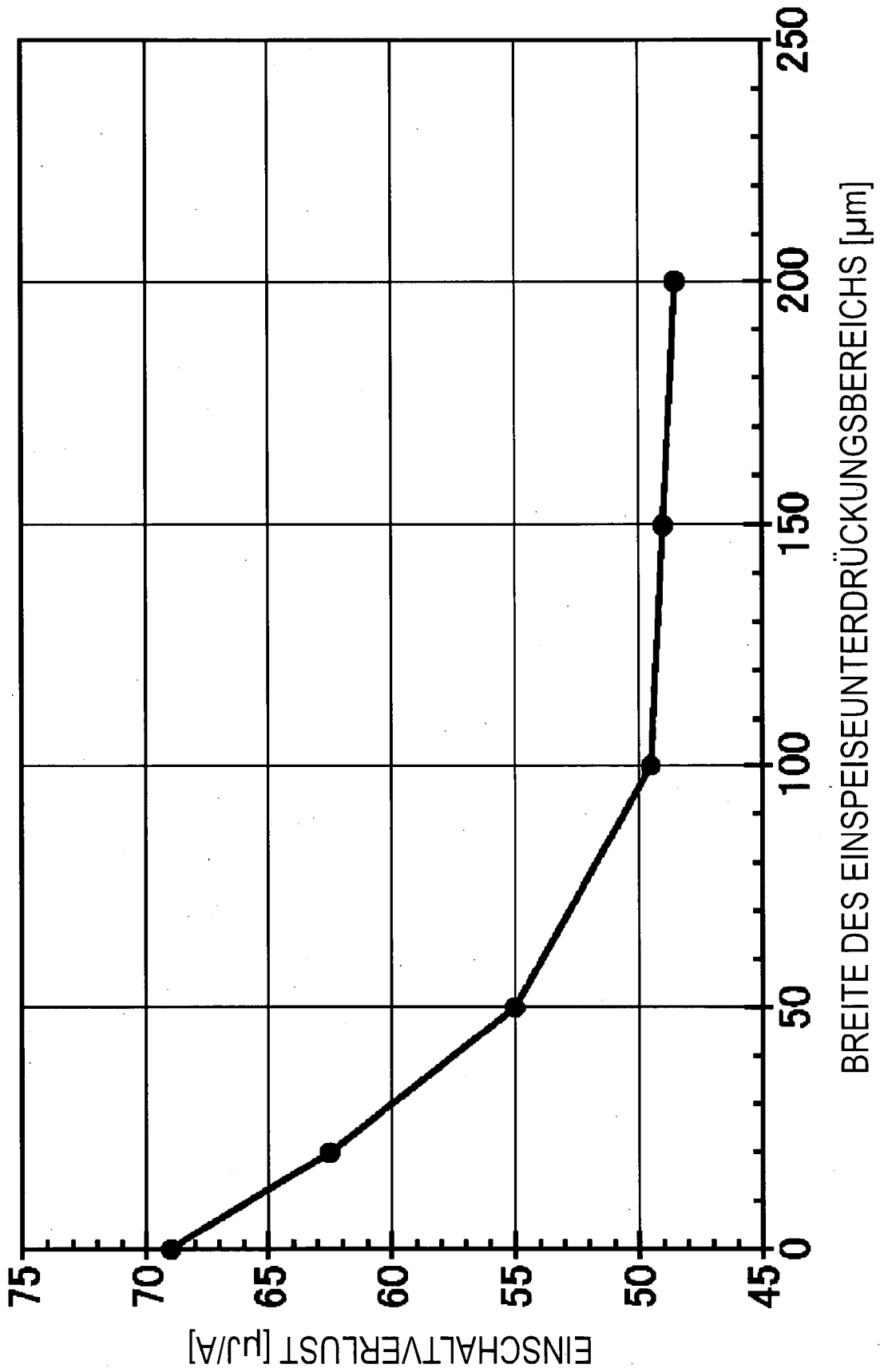
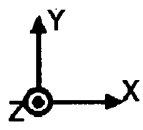
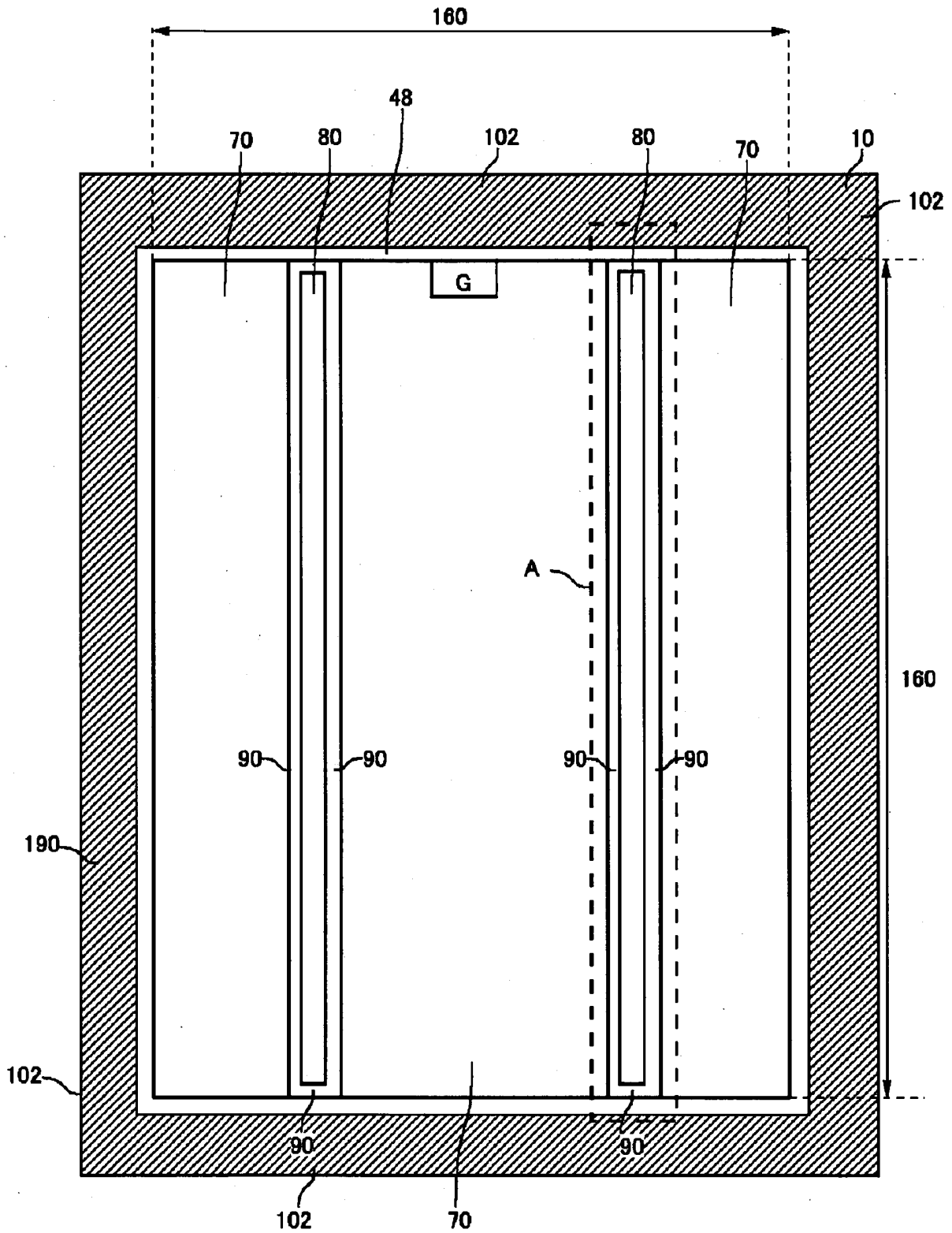
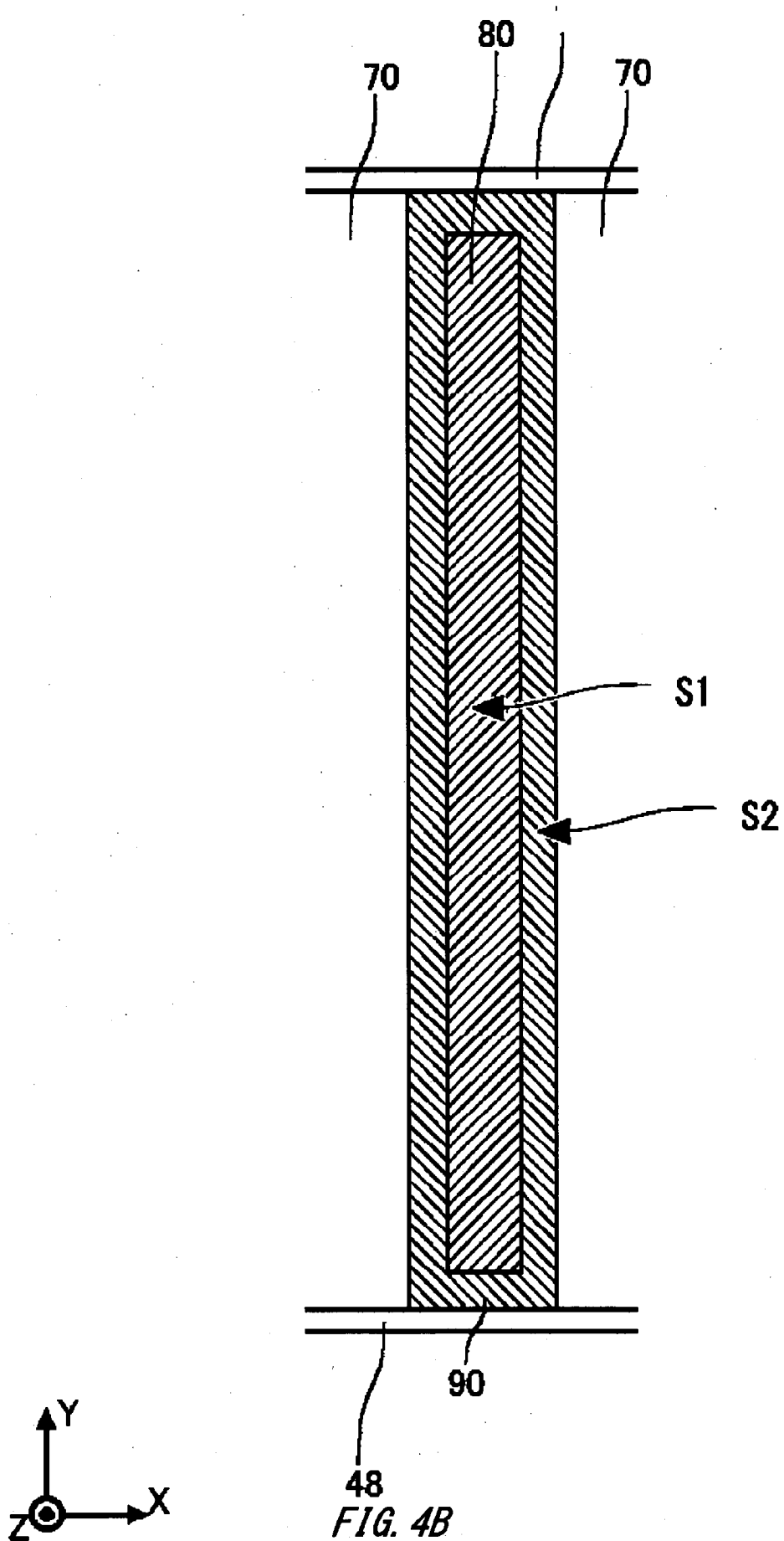


FIG. 3B



100  
**FIG. 4A**



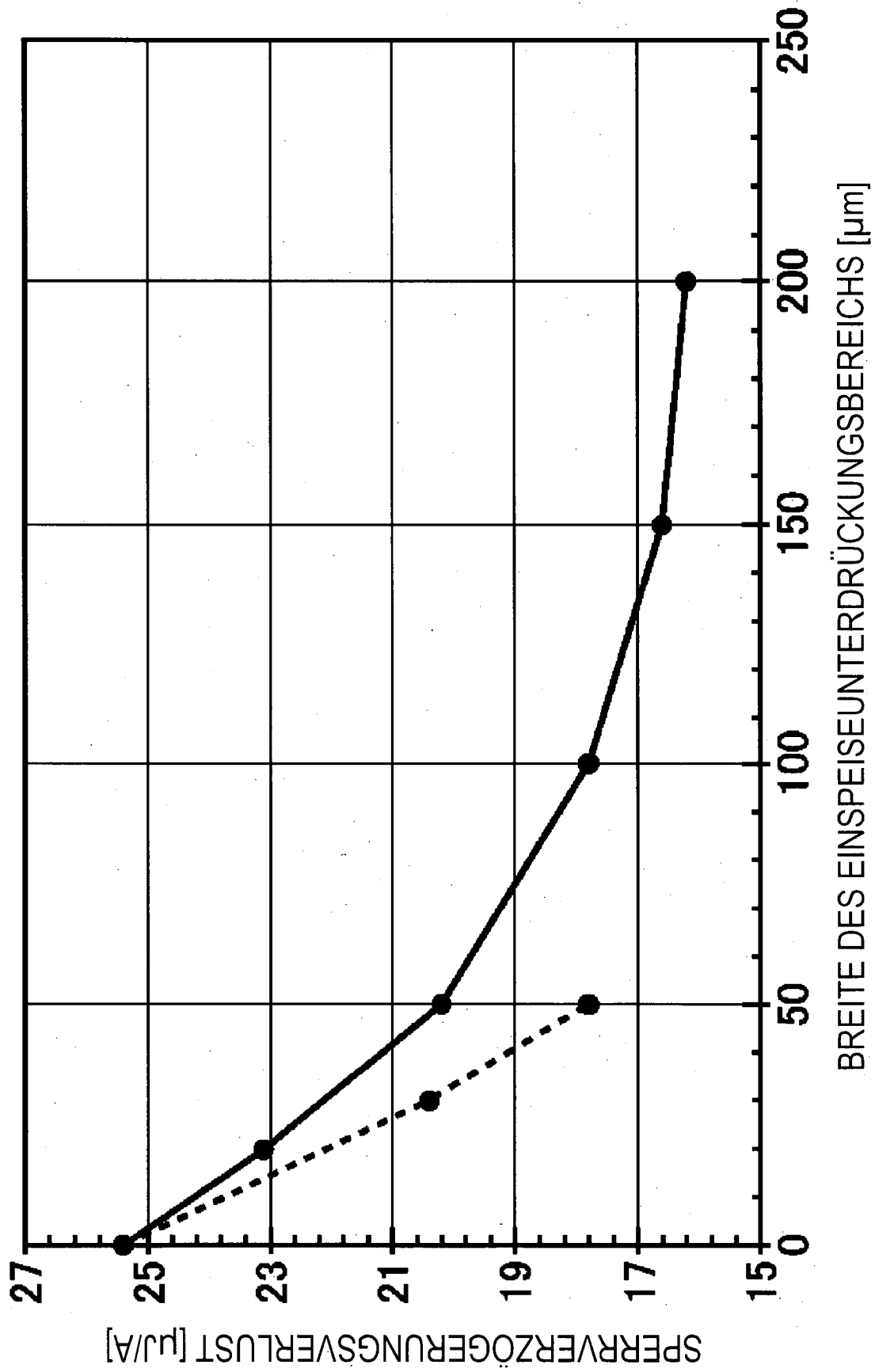


FIG. 4C



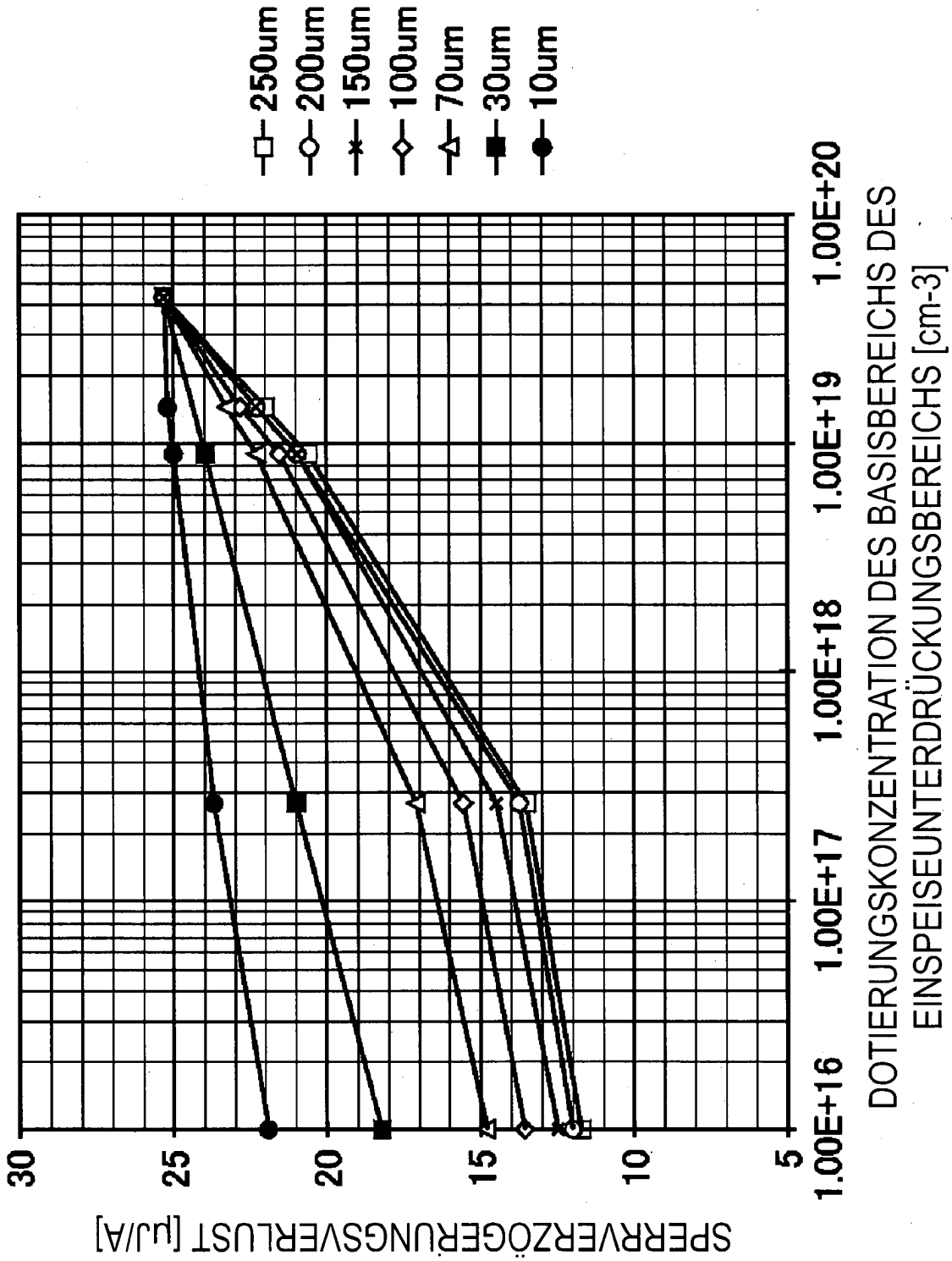


FIG. 5B

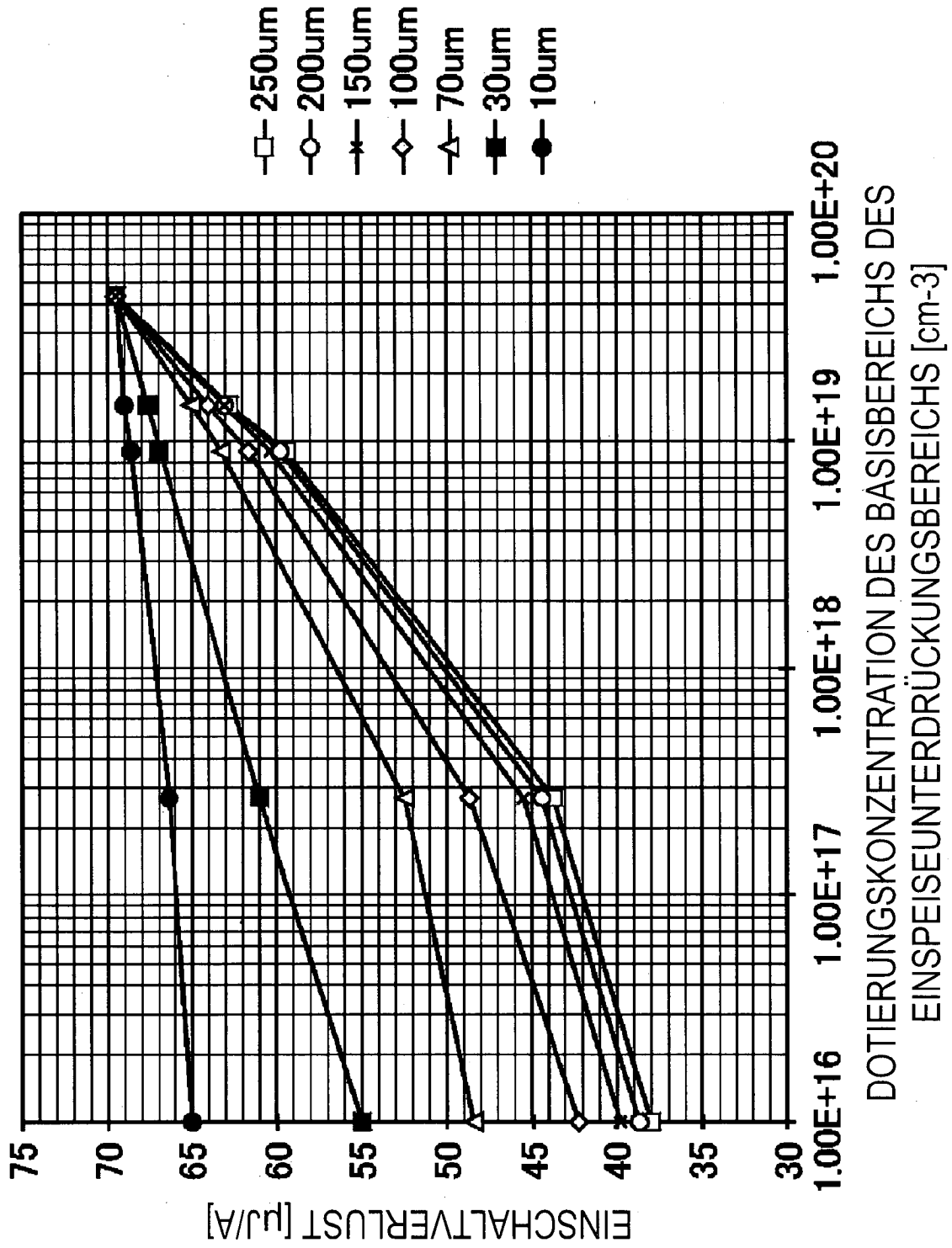
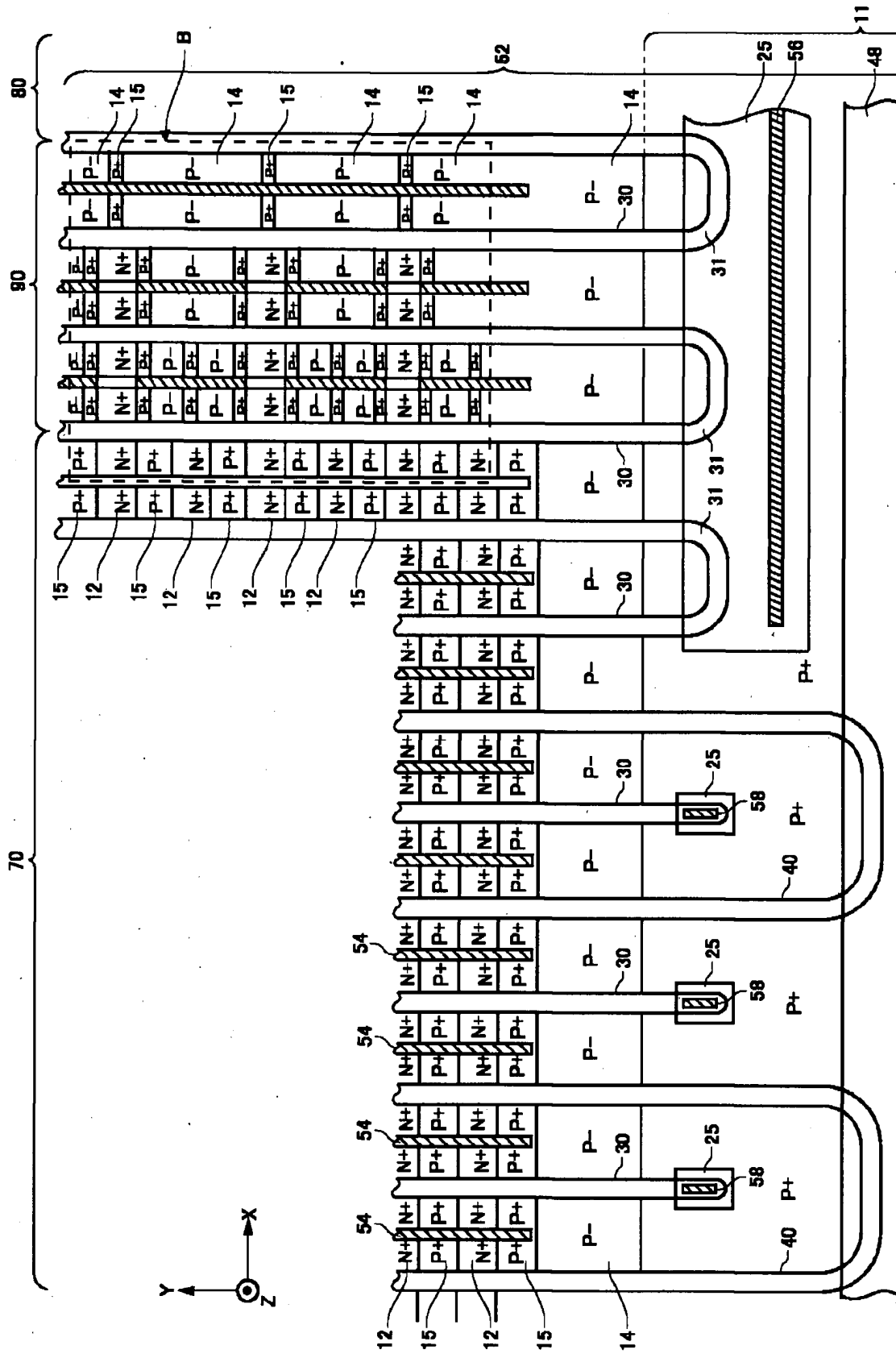


FIG. 5C



300  
FIG. 6A

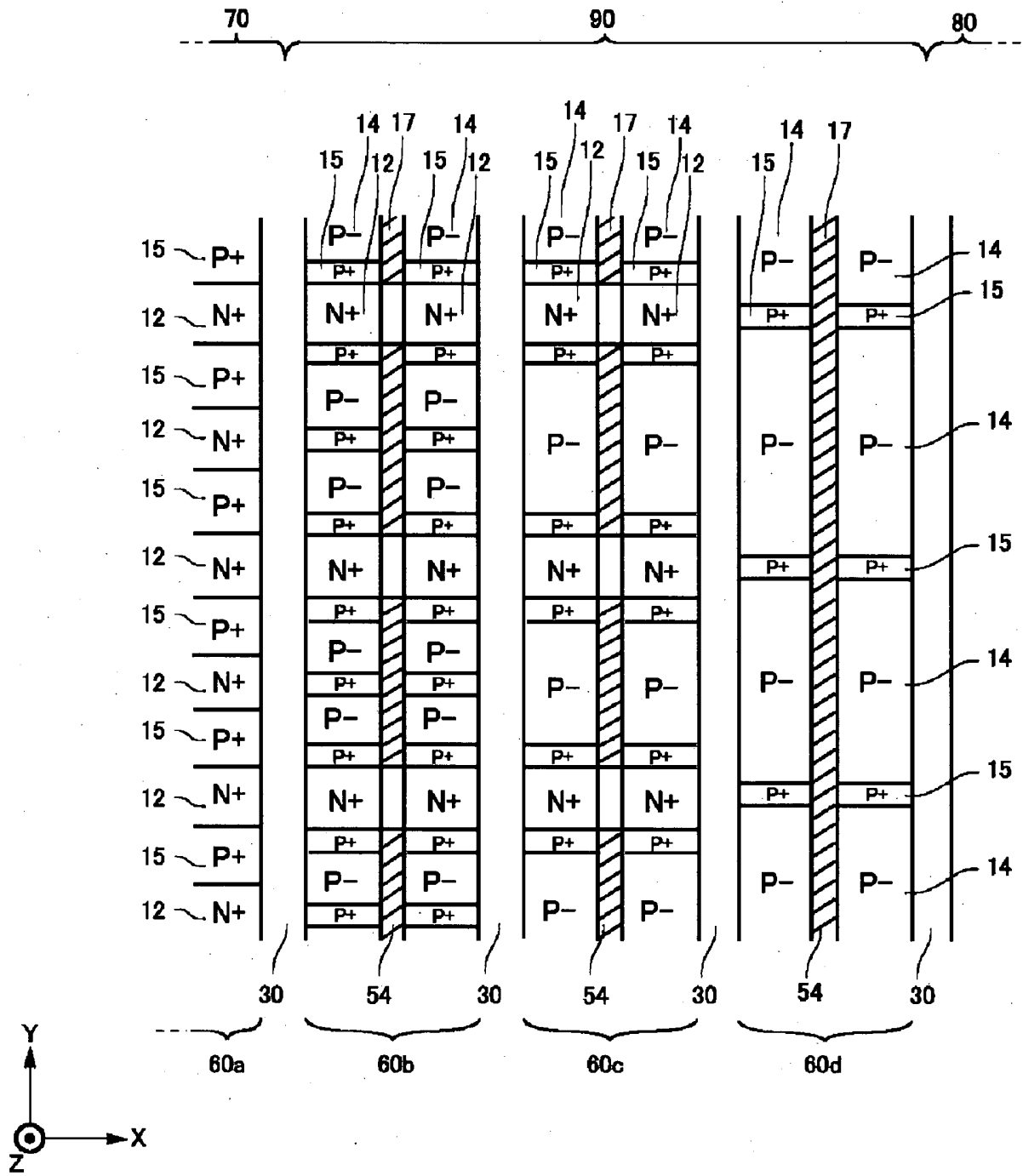
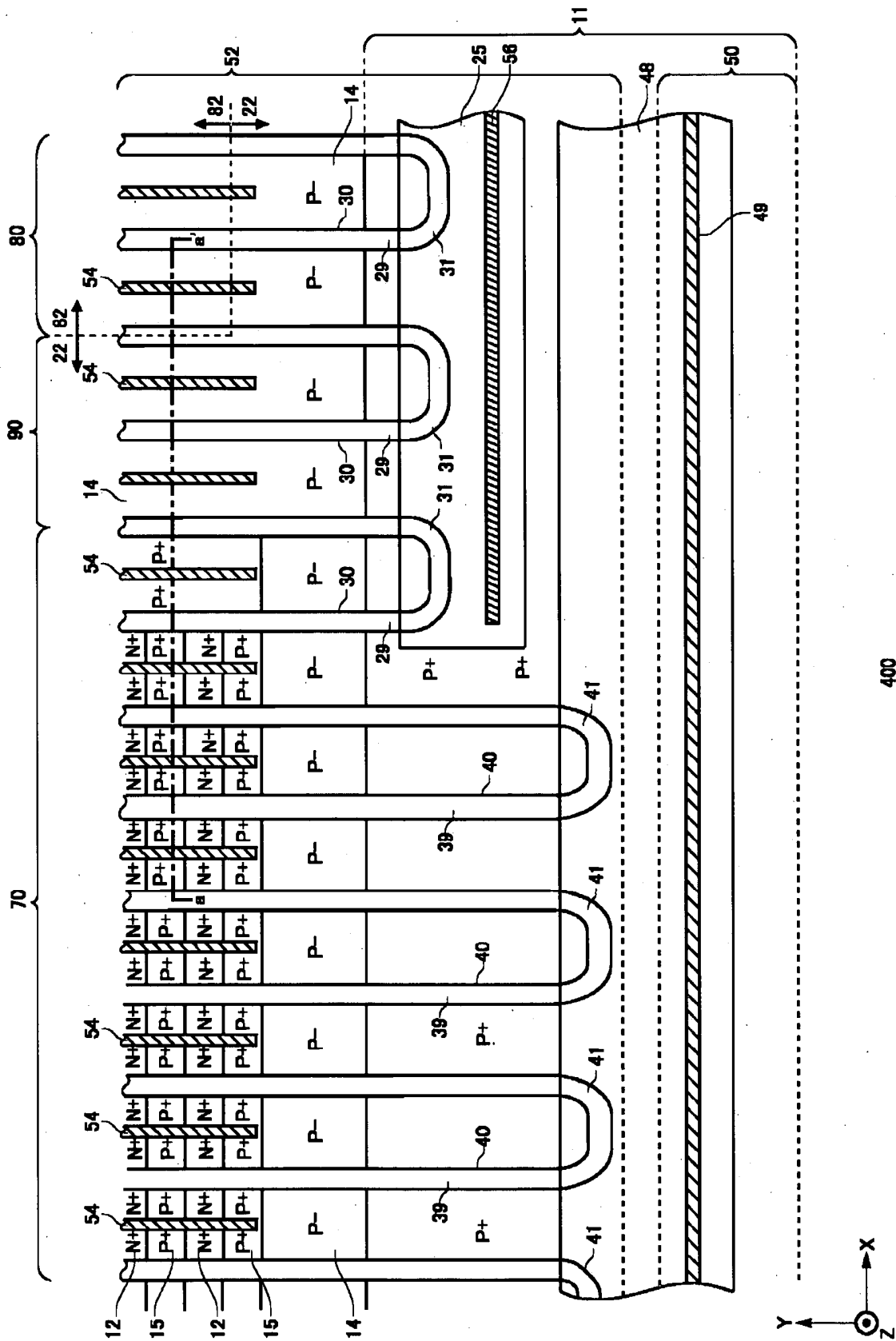
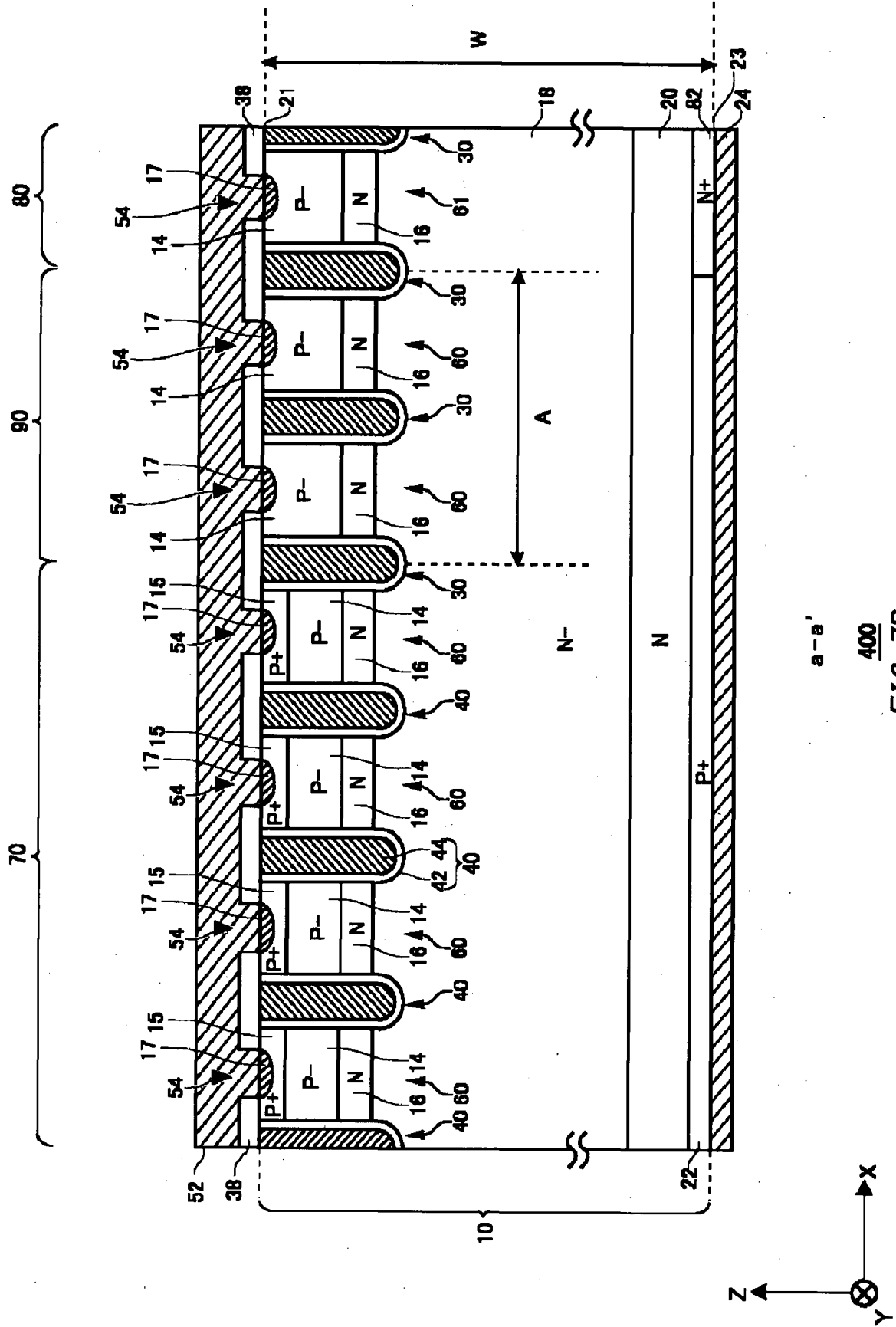


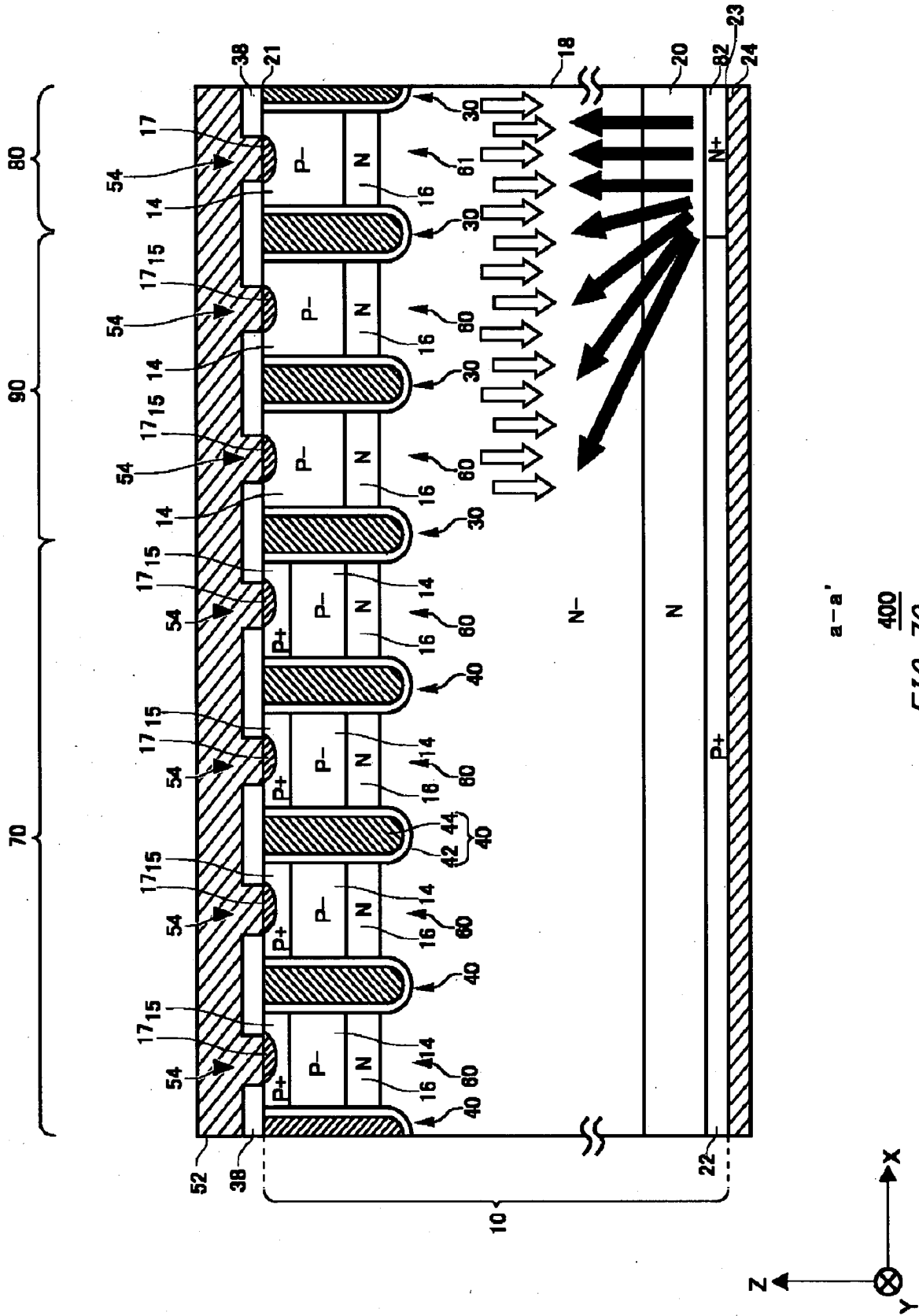
FIG. 6B

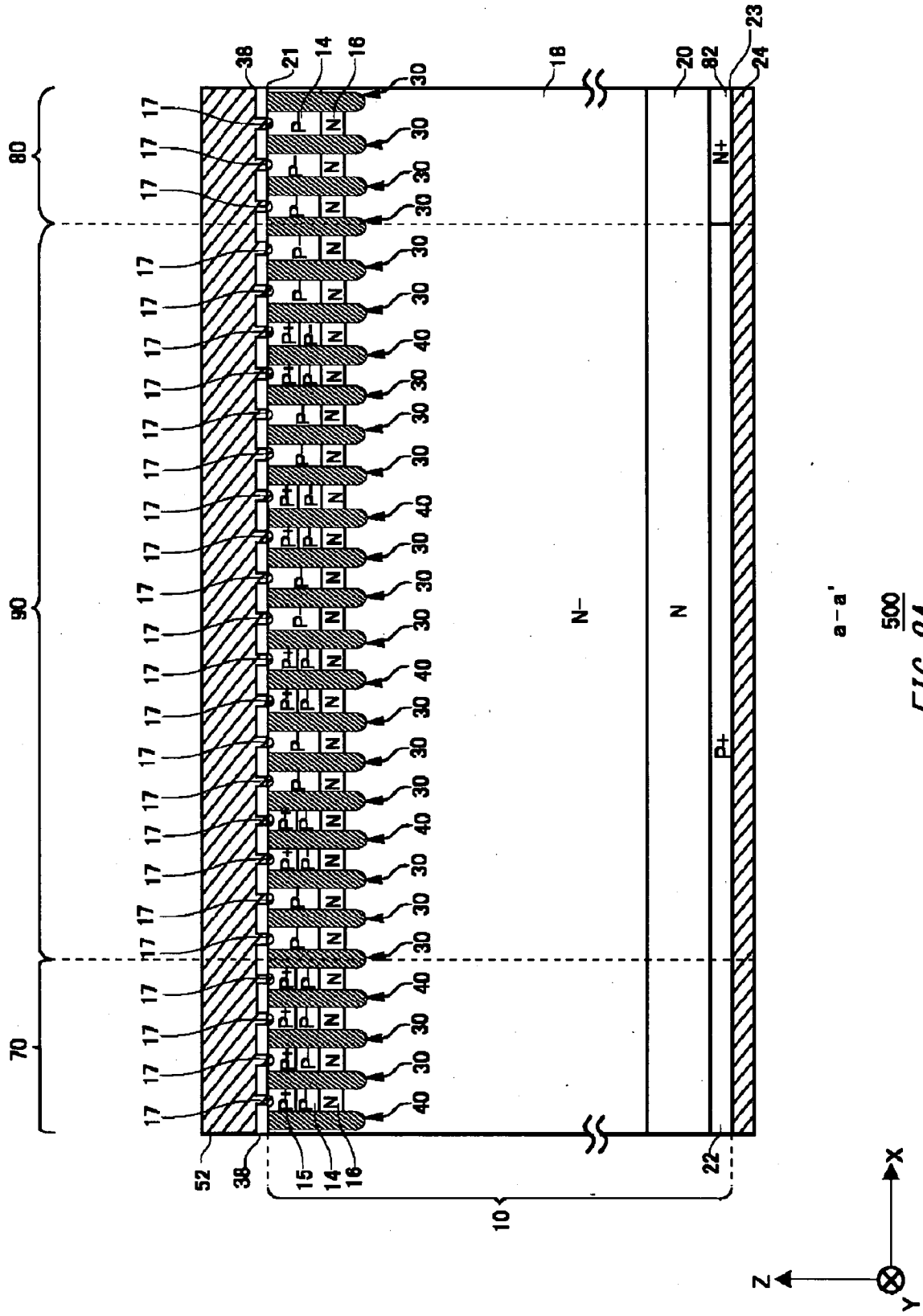


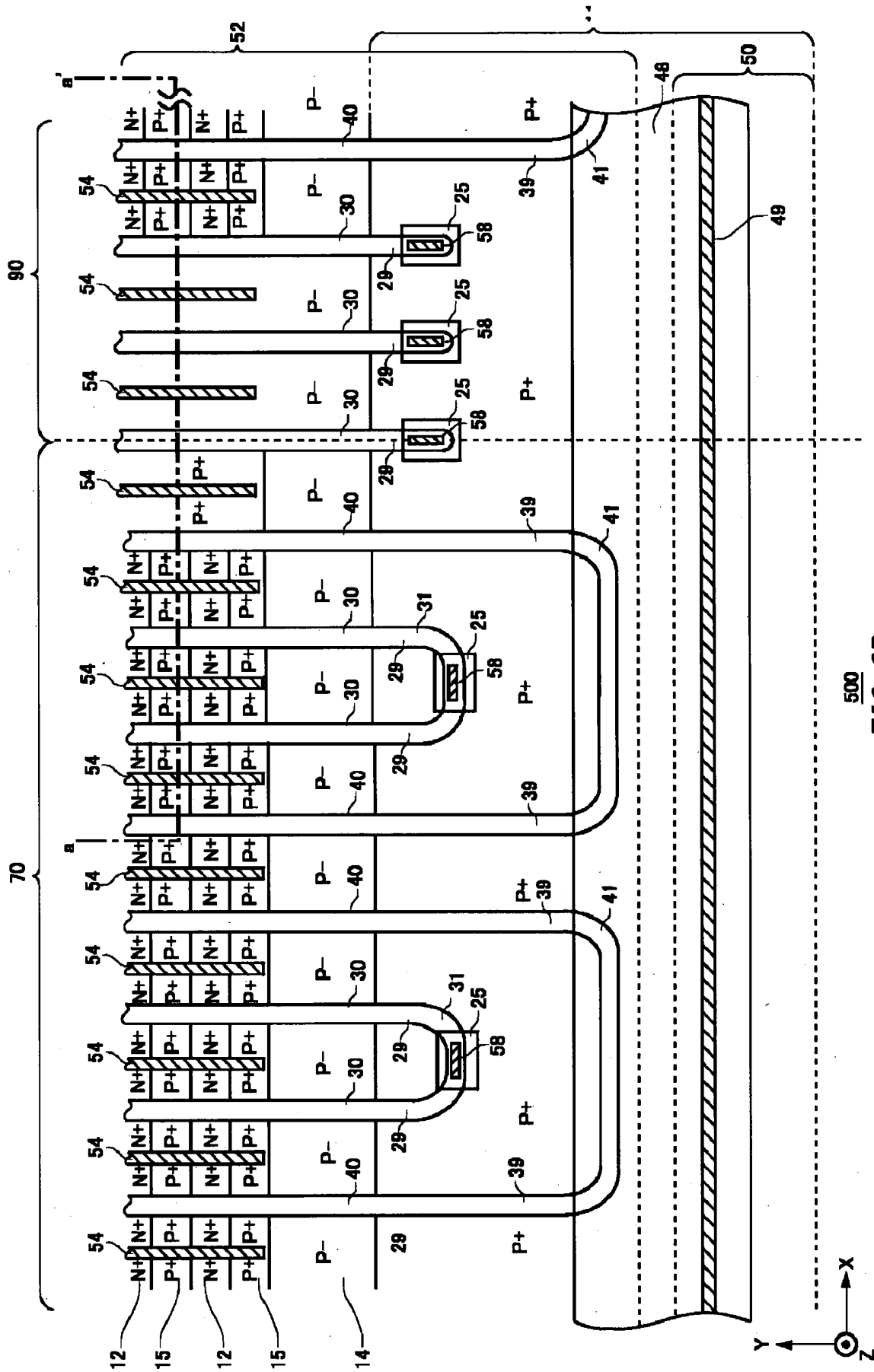
400  
FIG. 7A



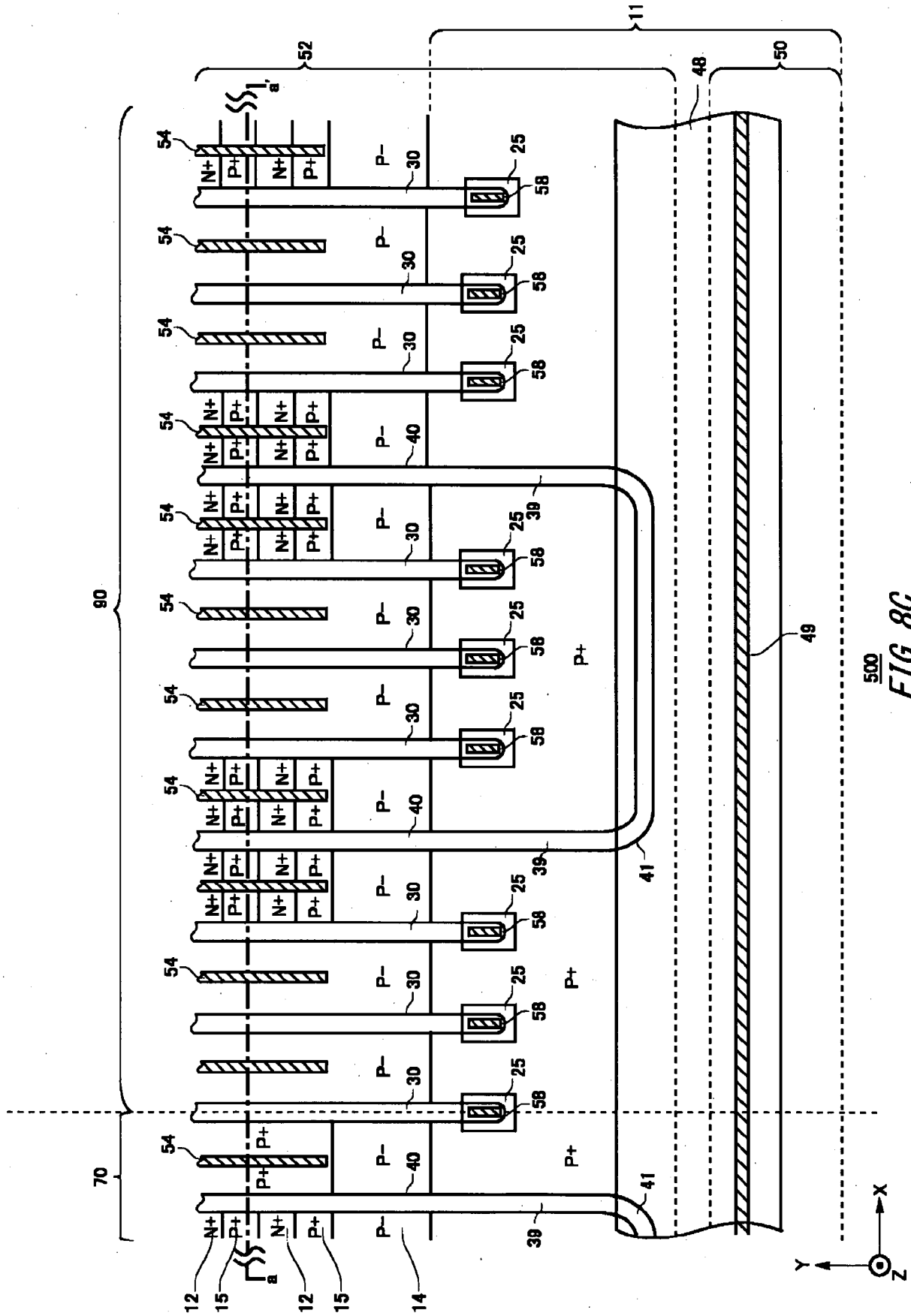
400  
FIG. 7B



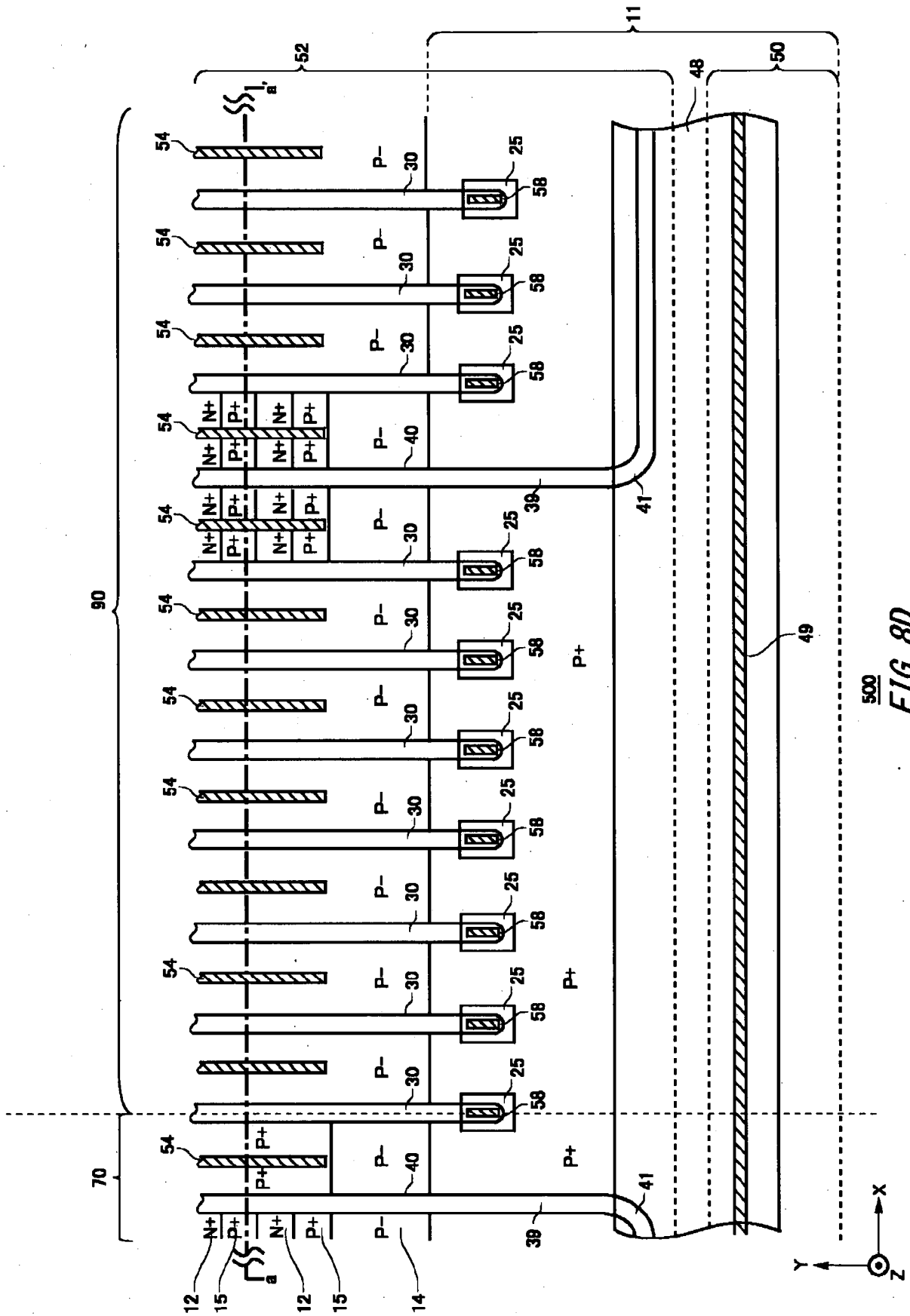




500  
FIG. 8B



500  
FIG. 8C



500  
FIG. 8D