

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 11 月 1 日 (01.11.2018)



(10) 国际公布号
WO 2018/196128 A1

- (51) 国际专利分类号:
G09G 5/00 (2006.01) **G09G 3/34** (2006.01) 市巴南区界石镇石景路 1 号, Chongqing 401320 (CN)。
- (21) 国际申请号: PCT/CN2017/088736 (72) 发明人: 陈伟(CHEN, Wei); 中国重庆市巴南区界石镇石景路1号, Chongqing 401320 (CN)。
- (22) 国际申请日: 2017 年 6 月 16 日 (16.06.2017) (74) 代理人: 北京品源专利代理有限公司(BEYOND ATTORNEYS AT LAW); 中国北京市海淀区莲花池东路39号西金大厦6层, Beijing 100036 (CN)。
- (25) 申请语言: 中文 (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
- (26) 公布语言: 中文
- (30) 优先权:
201710271785.X 2017年4月24日 (24.04.2017) CN
- (71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园, Guangdong 518108 (CN)。 重庆惠科金渝光电科技有限公司(CHONGQING HKC OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国重庆

(54) Title: DISPLAY DEVICE AND CONTROL CIRCUIT AND METHOD THEREFOR

(54) 发明名称: 显示装置及其控制电路、方法

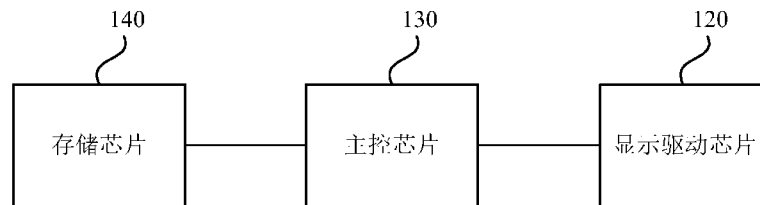


图 1

120 Display driver chip
130 Main control chip
140 Memory chip

(57) Abstract: A display device and a control circuit and method therefor. The control circuit for the display device comprises: a communication line; a display driver chip (120); a main control chip (130) electrically connected with the display driver chip (120) by means of the communication line; and a memory chip (140) electrically connected with the main control chip (130) by means of the communication line, for storing a first configuration parameter of the main control chip (130) and a second configuration parameter of the display driver chip (120) in an electronic device; the main control chip (130) is configured to read from the memory chip (140) the first configuration parameter and the second configuration parameter, and transmit the second configuration parameter to the display driver chip (120).

(57) 摘要: 一种显示装置及其控制电路、方法。该显示装置的控制电路包括: 通信线路; 显示驱动芯片(120); 主控芯片(130), 通过通信线路与显示驱动芯片(120)电连接; 存储芯片(140), 通过通信线路与主控芯片(130)电连接, 用于存储电子设备中的主控芯片(130)的第一配置参数和显示驱动芯片(120)的第二配置参数; 主控芯片(130)用于从该存储芯片(140)读取第一配置参数和第二配置参数, 并将第二配置参数发送给该显示驱动芯片(120)。

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

显示装置及其控制电路、方法

技术领域

本公开涉及电路领域，尤其涉及一种显示装置及其控制电路、方法。

背景技术

目前电视机系统主要由三块芯片构成：电视主板上的主控芯片，显示面板驱动板上的时序控制芯片和连接板上的处理芯片，其中每一块芯片均配置一块快闪存储器（FLASH）。电视主板上的FLASH是为了储存主控芯片初始化过程所需要的参数，显示面板驱动板上的FLASH是为了存储时序控制芯片的初始化所需要的参数，连接板上的FLASH主要是存储消除显示屏显示不均所需的设定参数。实际上电视机系统的上述三块芯片对FLASH的需求容量和仅为一块FLASH的容量。若对每一块芯片上均配置一块FLASH，将造成存储器芯片的浪费。

发明内容

本公开实施例提供一种显示装置及其控制电路、方法，以提高存储芯片的有效利用，以减少存储芯片的配置，降低成本。

本公开实施例提供了一种显示装置的控制电路，该控制电路包括：

通信线路；

显示驱动芯片；

主控芯片，通过所述通信线路与所述显示驱动芯片电连接；

存储芯片，通过所述通信线路与所述主控芯片电连接，设置为存储电子设

备中的主控芯片的第一配置参数和显示驱动芯片的第二配置参数；

所述主控芯片设置为从所述存储芯片读取第一配置参数和第二配置参数，并将所述第二配置参数发送给所述显示驱动芯片。

可选地，所述显示驱动芯片包括：时序控制芯片和处理芯片，所述时序控制芯片和处理芯片均通过所述通信线路和所述主控芯片电连接。

可选地，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

可选地，所述存储芯片为快闪存储器或带电可擦可编程只读存储器。

可选地，所述通信线路为串行外设接口总线或集成电路总线。

本公开实施例还提供了一种显示装置，包括显示面板以及如本公开任意实施例提供的显示装置的控制电路。

本公开实施例还提供了一种显示装置的控制电路的控制方法，该控制方法包括：

主控芯片通过通信线路从所述存储芯片读取主控芯片的第一配置参数和显示驱动芯片的第二配置参数；

主控芯片根据所述第一配置参数进行配置操作，并将所述第二配置参数发送给所述显示驱动芯片；

所述显示驱动芯片根据所述第二配置参数进行配置操作。

可选地，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

可选地，所述显示驱动芯片包括：时序控制芯片和处理芯片，

所述主控芯片将所述第二配置参数发送给所述显示驱动芯片；所述显示驱动芯片根据所述第二配置参数进行配置操作包括：

所述主控芯片将所述时序控制配置参数发送给所述时序控制芯片；

所述主控芯片将所述显示不均配置参数发送给所述处理芯片；

所述时序控制芯片根据所述时序控制配置参数进行配置操作；

所述处理芯片根据所述显示不均配置参数进行配置操作。

可选地，所述存储芯片为快闪存储器或带电可擦可编程只读存储器；所述通信线路为串行外设接口总线或集成电路总线。

本公开实施例通过将主控芯片和显示驱动芯片所需的配置参数存储至同一存储芯片中，并由主控芯片通过通信线路读取存储芯片中存储的全部配置参数，并将第二配置参数发送至显示驱动芯片，解决了分别对主控芯片和显示驱动芯片配置存储芯片所造成的存储芯片容量的浪费的问题，从而提高了存储芯片的有效利用，以减少存储芯片的配置，降低显示装置的成本。

附图说明

图1为本公开实施例提供的一种显示装置的控制电路的结构示意图；

图2为本公开实施例提供的另一种显示装置的控制电路的结构示意图；

图3为本公开实施例提供的一种显示装置的结构示意图；

图4为本公开实施例提供的一种显示装置的控制电路的控制方法的流程图；

图5为本公开实施例提供的另一种显示装置的控制电路的控制方法的流程图。

具体实施方式

下面结合附图和实施例对本公开作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释本公开，而非对本公开的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与本公开相关的部分而非全部结构。

图 1 为本公开实施例提供的一种显示装置的控制电路的结构示意图, 如图 1 所示, 该显示装置的控制电路, 包括: 通信线路、显示驱动芯片 120、主控芯片 130 和存储芯片 140。

主控芯片 130, 通过所述通信线路与所述显示驱动芯片 120 电连接; 存储芯片 140, 通过所述通信线路与所述主控芯片 130 电连接, 设置为存储显示装置中的主控芯片 130 的第一配置参数和显示驱动芯片 120 的第二配置参数; 所述主控芯片 130 设置为从所述存储芯片 140 读取第一配置参数和第二配置参数, 并将所述第二配置参数发送给所述显示驱动芯片 120。

其中, 该显示装置可以是电视设备、智能手机或平板电脑等电子设备的显示屏, 可以是液晶显示屏、OLED (Organic Light-Emitting Diode, 有机发光二极管) 显示屏或 QLED 显示屏。主控芯片 130 为显示装置的核心组成部分, 可以控制显示装置运行工作, 包括协调控制其他芯片通过显示屏显示所需的画面。该第一配置参数可以是主控芯片 130 进行系统初始化过程所需要的参数。该第二配置参数可以是显示驱动芯片 120 进行屏幕显示画面所需的初始化参数。该存储芯片 140 可以为只读存储器、可编程程序只读存储器、可抹除可编程只读存储器、一次编程只读存储器等。

可选的, 所述存储芯片 140 为快闪存储器 (FLASH) 或带电可擦可编程只读存储器 (EEPROM)。

可选的, 所述通信线路为串行外设接口总线 (Serial Peripheral Interface, 简称 SPI) 或集成电路总线 (Inter-Integrated Circuit, 简称 I2C)。

其中, 若存储芯片 140 采用快闪存储器, 则通信线路可选用串行外设接口总线; 若存储芯片 140 采用带电可擦可编程只读存储器, 则通信线路可选用集成电路总线。

本实施例的技术方案，通过将主控芯片 130 和显示驱动芯片 120 所需的配置参数存储至同一存储芯片中，并由主控芯片 130 通过通信线路读取存储芯片 140 中存储的全部配置参数，并将第二配置参数发送至显示驱动芯片 120，解决了分别对主控芯片 130 和显示驱动芯片 120 配置存储芯片所造成的存储芯片容量的浪费的问题，从而提高了存储芯片的有效利用，以减少存储芯片的配置，降低显示装置的成本。

图 2 为本公开实施例提供的另一种显示装置的控制电路的结构示意图，如图 2 所示，本公开实施例以上述实施例为基础进行优化，具体是所述显示驱动芯片 120 包括：时序控制芯片 121 和处理芯片 122，所述时序控制芯片 121 和处理芯片 122 均通过所述通信线路和所述主控芯片 130 电连接；所述第二配置参数包括时序控制配置参数和显示不均配置参数。

其中，时序控制芯片 121 可用于控制各像素点点亮的时间、位置和亮度，从而控制生成所需的显示画面。处理芯片 122 可用于消除显示屏显示不均匀的功能，即消除显示屏各像素点之间亮度的不均匀的现象。时序控制配置参数为时序控制芯片 121 初始化所需的配置参数。显示不均配置参数为处理芯片 122 消除显示屏显示不均匀所需设定的配置参数。

本实施例的技术方案提供了的另一种显示装置的控制电路，该实施例在上述实施例的基础上，通过将主控芯片 130、时序控制芯片 121 和处理芯片 122 所需的配置参数存储至同一存储芯片中，并由主控芯片 130 通过通信线路读取存储芯片 140 中存储的全部配置参数，并将时序控制配置参数和显示不均配置参数分别发送至时序控制芯片 121 和处理芯片 122，解决了分别对主控芯片 130、时序控制芯片 121 和处理芯片 122 配置存储芯片所造成的存储芯片容量的浪费的问题，从而提高了存储芯片的有效利用，以减少存储芯片的配置，降低显示

装置的成本。

图 3 为本公开实施例提供的一种显示装置的结构示意图，如图 3 所示，该显示装置 310 包括显示面板 330 以及如本公开任意实施例提供的显示装置的控制电路 320。

其中，该显示装置可以是电视设备、智能手机或平板电脑等电子设备的显示屏，可以是液晶显示屏、OLED（Organic Light-Emitting Diode，有机发光二极管）显示屏或 QLED 显示屏。若该显示装置为液晶显示屏，则该显示装置还包括背光模组。

本实施例的技术方案，显示装置通过将主控芯片 130 和显示驱动芯片 120 所需的配置参数存储至同一存储芯片中，并由主控芯片 130 通过通信线路读取存储芯片 140 中存储的全部配置参数，并将第二配置参数发送至显示驱动芯片 120，解决了分别对主控芯片 130 和显示驱动芯片 120 配置存储芯片所造成的存储芯片容量的浪费的问题，从而提高了存储芯片的有效利用，以减少存储芯片的配置，降低显示装置的成本。

图 4 为本公开实施例提供的一种显示装置的控制电路的控制方法的流程图，本实施例可适用于提高显示装置对存储芯片的利用，该方法可以由本公开任意实施例提供的显示装置的控制电路来实现，该控制电路可以集成在具有显示屏显示功能的显示装置中，例如可以是电视设备、智能手机或平板电脑等电子设备的显示屏。如图 4 所示，该方法具体包括如下步骤 410 至 430。

步骤 410、主控芯片通过通信线路从所述存储芯片读取主控芯片的第一配置参数和显示驱动芯片的第二配置参数。

其中，可以在出厂前将该第一配置参数和第二配置参数存储至存储芯片，还可以在主控芯片通过通信线路从所述存储芯片读取主控芯片的第一配置参数

和显示驱动芯片的第二配置参数之前，将第一配置参数和第二配置参数写入存储芯片。

可选的，所述第二配置参数包括时序控制配置参数和显示不均配置参数。其中，时序控制配置参数为显示驱动芯片初始化所需的配置参数。显示不均配置参数为消除显示屏显示不均匀所需设定的配置参数。

可选的，所述存储芯片为快闪存储器或带电可擦可编程只读存储器。

可选的，所述通信线路为串行外设接口总线或集成电路总线。

步骤 420、主控芯片根据所述第一配置参数进行配置操作，并将所述第二配置参数发送给所述显示驱动芯片。

其中，配置操作可以是主控芯片将第一配置参数赋给对应的系统变量，以实现系统初始化所需的条件。

步骤 430、所述显示驱动芯片根据所述第二配置参数进行配置操作。

其中，显示驱动芯片根据第二配置参数进行配置操作，以显示所需画面。

本实施例的技术方案，通过将主控芯片 130 和显示驱动芯片 120 所需的配置参数存储至同一存储芯片中，并由主控芯片 130 通过通信线路读取存储芯片 140 中存储的全部配置参数，并将第二配置参数发送至显示驱动芯片 120，解决了分别对主控芯片 130 和显示驱动芯片 120 配置存储芯片所造成的存储芯片容量的浪费的问题，从而提高了存储芯片的有效利用，以减少存储芯片的配置，降低显示装置的成本。

图 5 为本公开实施例提供的另一种显示装置的控制电路的控制方法的流程图，本公开实施例以上述实施例为基础进行优化，具体是所述显示驱动芯片包括：时序控制芯片和处理芯片，所述主控芯片将所述第二配置参数发送给所述显示驱动芯片；所述显示驱动芯片根据所述第二配置参数进行配置操作包括：

所述主控芯片将所述时序控制配置参数发送给所述时序控制芯片；所述主控芯片将所述显示不均配置参数发送给所述显示不均处理芯片；所述时序控制芯片根据所述时序控制配置参数进行配置操作；所述处理芯片根据所述显示不均配置参数进行配置操作。

相应的，本实施例的方法包括如下步骤 510 至 560。

步骤 510、主控芯片通过通信线路从所述存储芯片读取主控芯片的第一配置参数和显示驱动芯片的第二配置参数。

其中，可将第一配置参数、时序控制配置参数和显示不均配置参数分别存储至存储芯片的第一预设存储空间、第二预设存储空间和第三预设存储空间。主控芯片可根据读取的存储空间的位置来判断从存储芯片读取的配置参数所对应的芯片。

步骤 520、主控芯片根据所述第一配置参数进行配置操作。

步骤 530、所述主控芯片将所述时序控制配置参数发送给所述时序控制芯片。

步骤 540、所述时序控制芯片根据所述时序控制配置参数进行配置操作。

其中，时序控制芯片根据时序控制配置参数进行配置操作，以控制各像素点点亮的时间、位置和亮度，从而控制生成所需的显示画面。

步骤 550、所述主控芯片将所述显示不均配置参数发送给所述处理芯片。

步骤 560、所述处理芯片根据所述显示不均配置参数进行配置操作。

其中，处理芯片根据显示不均配置参数进行配置操作，以消除显示屏各像素点之间亮度的不均匀的现象。

本实施例的技术方案提供了的另一种显示装置的控制电路的控制方法，该实施例在上述实施例的基础上，通过将主控芯片 130、时序控制芯片 121 和处理芯片 122 所需的配置参数存储至同一存储芯片中，并由主控芯片 130 通过通信

线路读取存储芯片 140 中存储的全部配置参数，并将时序控制配置参数和显示不均配置参数分别发送至时序控制芯片 121 和处理芯片 122，解决了分别对主控芯片 130、时序控制芯片 121 和处理芯片 122 配置存储芯片所造成的存储芯片容量的浪费的问题，从而提高了存储芯片的有效利用，以减少存储芯片的配置，降低显示装置的成本。

注意，上述仅为本公开的较佳实施例及所运用技术原理。本领域技术人员会理解，本公开不限于这里所述的特定实施例，对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本公开的保护范围。因此，虽然通过以上实施例对本公开进行了较为详细的说明，但是本公开不仅仅限于以上实施例，在不脱离本公开构思的情况下，还可以包括更多其他等效实施例，而本公开的范围由所附的权利要求范围决定。

权利要求书

1、一种显示装置的控制电路，包括：

通信线路；

显示驱动芯片；

主控芯片，通过所述通信线路与所述显示驱动芯片电连接；以及

存储芯片，通过所述通信线路与所述主控芯片电连接，设置为存储电子设备中的主控芯片的第一配置参数和显示驱动芯片的第二配置参数；

所述主控芯片设置为从所述存储芯片读取第一配置参数和第二配置参数，并将所述第二配置参数发送给所述显示驱动芯片。

2、根据权利要求1所述的显示装置的控制电路，其中，所述显示驱动芯片包括：时序控制芯片和处理芯片，所述时序控制芯片和处理芯片均通过所述通信线路和所述主控芯片电连接。

3、根据权利要求1所述的显示装置的控制电路，其中，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

4、根据权利要求2所述的显示装置的控制电路，其中，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

5、根据权利要求1-4任一项所述的显示装置的控制电路，其中，所述存储芯片为快闪存储器或带电可擦可编程只读存储器。

6、根据权利要求1-5任一项所述的显示装置的控制电路，其中，所述通信线路为串行外设接口总线或集成电路总线。

7、一种显示装置，包括显示面板以及如权利要求1-6任一所述的显示装置的控制电路。

8、根据权利要求7所述的显示装置，其中，所述显示驱动芯片包括：时序控制芯片和处理芯片，所述时序控制芯片和处理芯片均通过所述通信线路和所

述主控芯片电连接。

9、根据权利要求 7 所述的显示装置，其中，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

10、根据权利要求 8 所述的显示装置，其中，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

11、根据权利要求 7-10 任一项所述的显示装置，其中，所述存储芯片为闪存存储器或带电可擦可编程只读存储器。

12、根据权利要求 7-11 任一项所述的显示装置，其中，所述通信线路为串行外设接口总线或集成电路总线。

13、一种显示装置的控制电路的控制方法，包括：

主控芯片通过通信线路从所述存储芯片读取主控芯片的第一配置参数和显示驱动芯片的第二配置参数；

主控芯片根据所述第一配置参数进行配置操作，并将所述第二配置参数发送给所述显示驱动芯片；以及

所述显示驱动芯片根据所述第二配置参数进行配置操作。

14、根据权利要求 13 所述的控制方法，其中，所述第二配置参数包括时序控制配置参数和显示不均配置参数。

15、根据权利要求 14 所述的控制方法，其中，所述显示驱动芯片包括：时序控制芯片和处理芯片，

所述主控芯片将所述第二配置参数发送给所述显示驱动芯片；所述显示驱动芯片根据所述第二配置参数进行配置操作包括：

所述主控芯片将所述时序控制配置参数发送给所述时序控制芯片；

所述主控芯片将所述显示不均配置参数发送给所述处理芯片；

所述时序控制芯片根据所述时序控制配置参数进行配置操作；

所述处理芯片根据所述显示不均配置参数进行配置操作。

16、根据权利要求 13 所述的控制方法，其中，所述存储芯片为快闪存储器或带电可擦可编程只读存储器；所述通信线路为串行外设接口总线或集成电路总线。

17、根据权利要求 14 所述的控制方法，其中，所述存储芯片为快闪存储器或带电可擦可编程只读存储器。

18、根据权利要求 15 所述的控制方法，其中，所述存储芯片为快闪存储器或带电可擦可编程只读存储器。

19、根据权利要求 14 所述的控制方法，其中，所述通信线路为串行外设接口总线或集成电路总线。

20、一种显示装置的控制电路的控制方法，所述显示装置的控制电路包括通信线路，显示驱动芯片，主控芯片以及存储芯片，其中，所述显示驱动芯片包括时序控制芯片和处理芯片，

所述显示装置的控制电路的控制方法包括：

所述主控芯片通过通信线路从所述存储芯片读取第一配置参数，时序控制配置参数以及显示不均配置参数，其中，所述第一配置参数、所述时序控制配置参数和所述显示不均配置参数分别存储在存储芯片的第一预设存储空间、第二预设存储空间和第三预设存储空间，所述主控芯片根据读取的存储空间的位置来判断从存储芯片读取的配置参数所对应的芯片；

主控芯片根据所述第一配置参数进行配置操作；

主控芯片将所述时序控制配置参数发送给所述时序控制芯片；

时序控制芯片根据所述时序控制配置参数进行配置操作，以控制各像素点

点亮的时间、位置和亮度，从而控制生成所需的显示画面；

主控芯片将所述显示不均配置参数发送给所述处理芯片；以及

处理芯片根据所述显示不均配置参数进行配置操作。

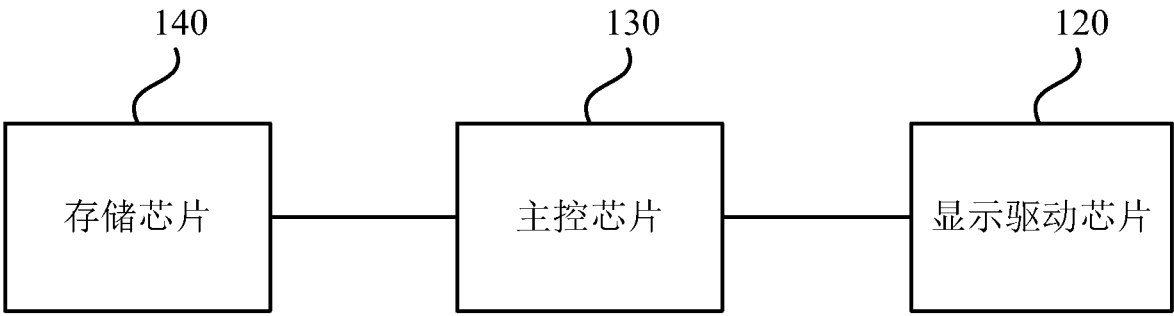


图 1

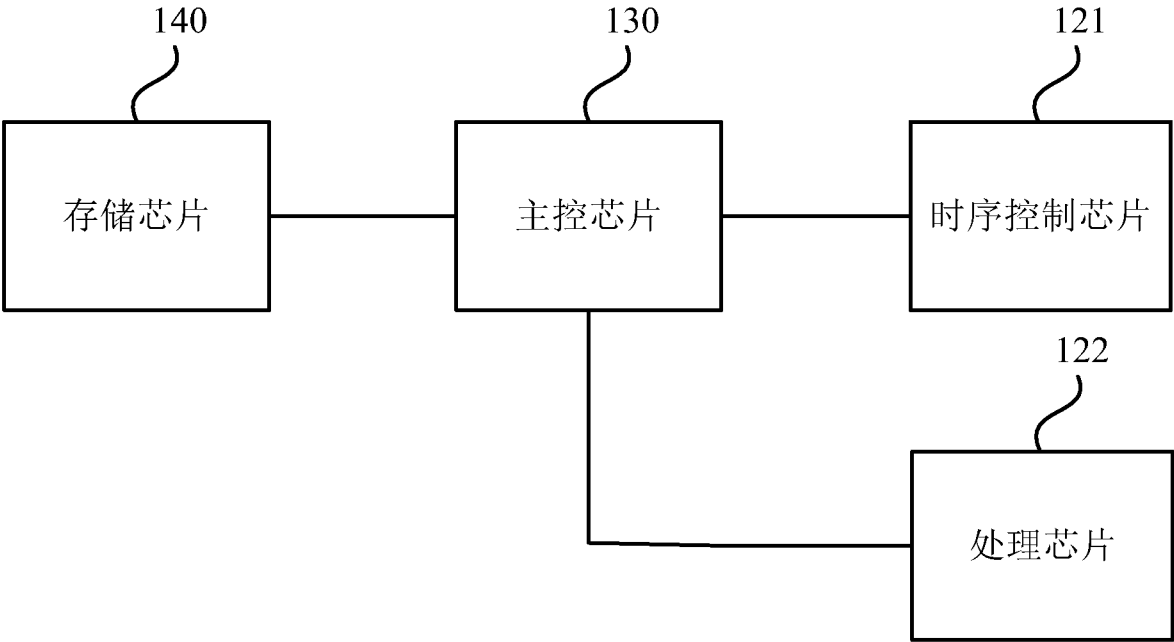


图 2

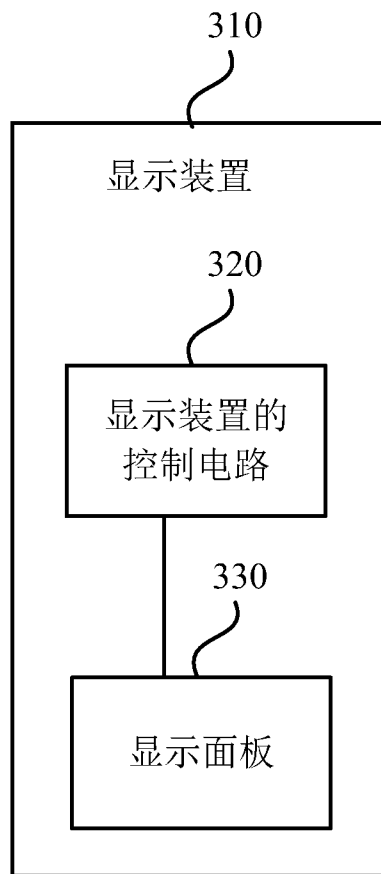


图 3

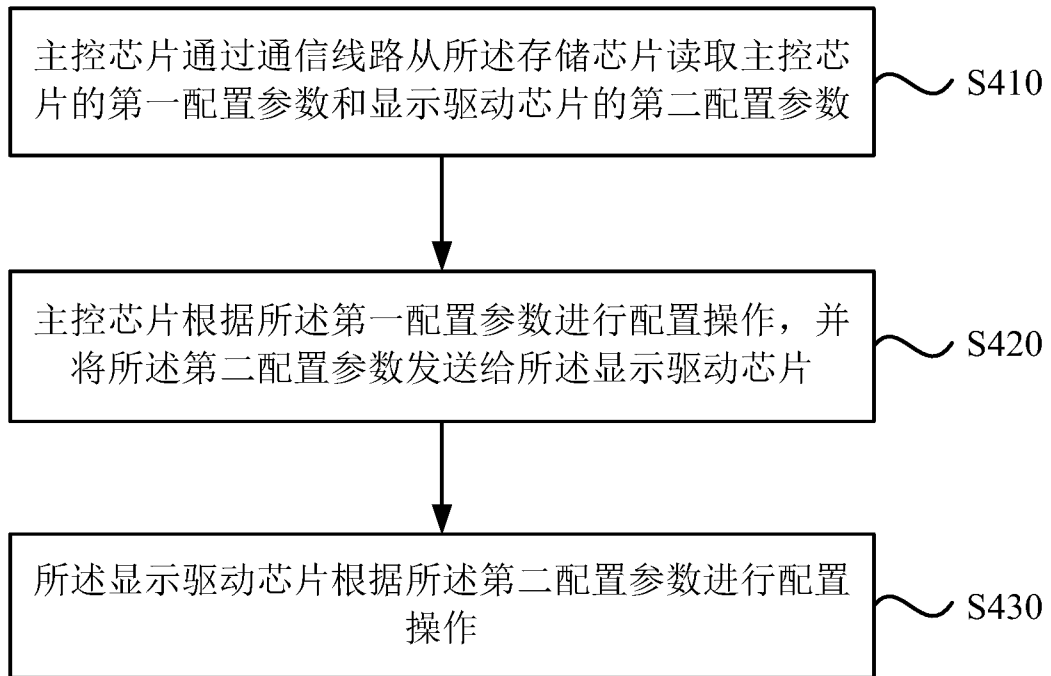


图 4

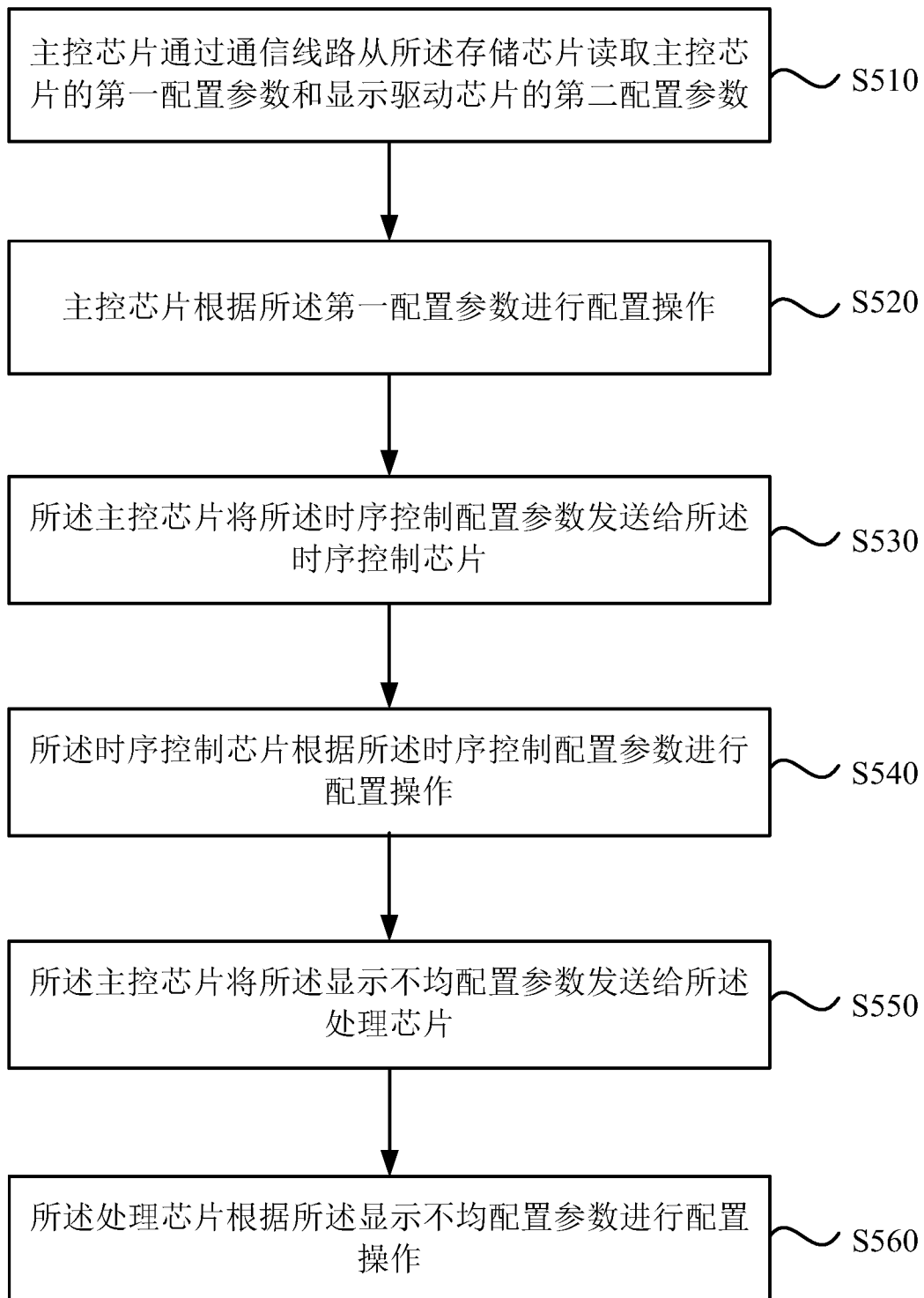


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/088736

A. CLASSIFICATION OF SUBJECT MATTER

G09G 5/00 (2006.01) i; G09G 3/34 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, EPODOC, WPI, IEEE: 惠科股份有限公司, 主控芯片, 时序控制, 存储芯片, 驱动, 显示驱动芯片, 显示不均, chip, time sequence, storage, display, uneven

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 204807943 U (LIU, Hongtao et al.) 11 November 2015 (25.11.2015), description, paragraphs [0012]-[0014], and figures 1-4	1, 3, 5-7, 9, 11-14, 16, 17, 19
Y	CN 204807943 U (LIU, Hongtao et al.) 25 November 2015 (25.11.2015), description, paragraphs [0012]-[0014], and figures 1-4	2, 4, 8, 10, 15, 18
Y	CN 103544928 A (NOVATEK MICROELECTRONICS CORP) 29 January 2014 (29.01.2014), description, paragraphs [0016], and figure 2A	2, 4, 8, 10, 15, 18
A	WO 2014134843 A1 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 12 September 2014 (12.09.2014), entire document	1-20
A	CN 202075965 U (FUZHOU ROCKCHIP SEMICONDUCTOR CO., LTD.) 14 December 2011 (14.12.2011), entire document	1-20

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 15 January 2018	Date of mailing of the international search report 24 January 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer FU, Yuan Telephone No. (86-10) 61648490

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/088736

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 201004307 Y (LU, Chuang) 09 January 2008 (09.01.2008), entire document	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/088736

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 204807943 U	11 November 2015	None	
CN 103544928 A	29 January 2014	CN 103544928 B	12 April 2017
WO 2014134843 A1	12 September 2014	CN 103165083 A	19 June 2013
		CN 103165083 B	15 July 2015
		US 2014252984 A1	11 September 2014
CN 202075965 U	14 December 2011	None	
CN 201004307 Y	09 January 2008	None	

国际检索报告

国际申请号

PCT/CN2017/088736

A. 主题的分类 G09G 5/00(2006.01)i; G09G 3/34(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, EPODOC, WPI, IEEE:惠科股份有限公司, 主控芯片, 时序控制, 存储芯片, 驱动, 显示驱动芯片, 显示不均, chip, time sequence, storage, display, uneven																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 204807943 U (刘洪涛 等) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0012]-[0014]段, 图1-4</td> <td>1、3、5-7、9、 11-14、16-17、19</td> </tr> <tr> <td>Y</td> <td>CN 204807943 U (刘洪涛 等) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0012]-[0014]段, 图1-4</td> <td>2、4、8、10、15、18</td> </tr> <tr> <td>Y</td> <td>CN 103544928 A (联咏科技股份有限公司) 2014年 1月 29日 (2014 - 01 - 29) 说明书第[0016]段, 图2A</td> <td>2、4、8、10、15、18</td> </tr> <tr> <td>A</td> <td>WO 2014134843 A1 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 2014年 9月 12日 (2014 - 09 - 12) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 202075965 U (福州瑞芯微电子有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 201004307 Y (吕川) 2008年 1月 9日 (2008 - 01 - 09) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 204807943 U (刘洪涛 等) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0012]-[0014]段, 图1-4	1、3、5-7、9、 11-14、16-17、19	Y	CN 204807943 U (刘洪涛 等) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0012]-[0014]段, 图1-4	2、4、8、10、15、18	Y	CN 103544928 A (联咏科技股份有限公司) 2014年 1月 29日 (2014 - 01 - 29) 说明书第[0016]段, 图2A	2、4、8、10、15、18	A	WO 2014134843 A1 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 2014年 9月 12日 (2014 - 09 - 12) 全文	1-20	A	CN 202075965 U (福州瑞芯微电子有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文	1-20	A	CN 201004307 Y (吕川) 2008年 1月 9日 (2008 - 01 - 09) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 204807943 U (刘洪涛 等) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0012]-[0014]段, 图1-4	1、3、5-7、9、 11-14、16-17、19																					
Y	CN 204807943 U (刘洪涛 等) 2015年 11月 25日 (2015 - 11 - 25) 说明书第[0012]-[0014]段, 图1-4	2、4、8、10、15、18																					
Y	CN 103544928 A (联咏科技股份有限公司) 2014年 1月 29日 (2014 - 01 - 29) 说明书第[0016]段, 图2A	2、4、8、10、15、18																					
A	WO 2014134843 A1 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 2014年 9月 12日 (2014 - 09 - 12) 全文	1-20																					
A	CN 202075965 U (福州瑞芯微电子有限公司) 2011年 12月 14日 (2011 - 12 - 14) 全文	1-20																					
A	CN 201004307 Y (吕川) 2008年 1月 9日 (2008 - 01 - 09) 全文	1-20																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2018年 1月 15日		国际检索报告邮寄日期 2018年 1月 24日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 傅远 电话号码 (86-10)61648490																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/088736

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	204807943	U	2015年 11月 25日	无	
CN	103544928	A	2014年 1月 29日	CN	103544928 B 2017年 4月 12日
WO	2014134843	A1	2014年 9月 12日	CN	103165083 A 2013年 6月 19日
				CN	103165083 B 2015年 7月 15日
				US	2014252984 A1 2014年 9月 11日
CN	202075965	U	2011年 12月 14日	无	
CN	201004307	Y	2008年 1月 9日	无	