

(12) 发明专利申请

(10) 申请公布号 CN 102403272 A

(43) 申请公布日 2012. 04. 04

(21) 申请号 201010277645. 1

(22) 申请日 2010. 09. 08

(71) 申请人 北大方正集团有限公司

地址 100871 北京市海淀区成府路 298 号方正大厦 9 层

申请人 深圳方正微电子有限公司

(72) 发明人 李如东

(74) 专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华

(51) Int. Cl.

H01L 21/8238(2006. 01)

H01L 21/265(2006. 01)

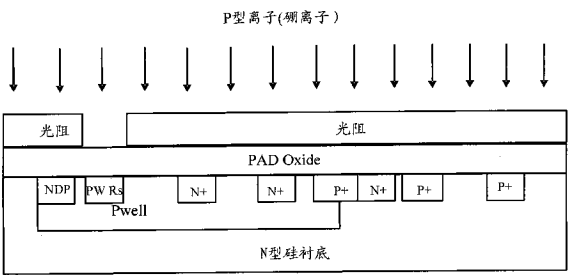
权利要求书 2 页 说明书 8 页 附图 2 页

(54) 发明名称

高压互补金属氧化物半导体的制备方法

(57) 摘要

本发明涉及高压互补金属氧化物半导体的制备方法,尤其涉及高压互补金属氧化物半导体 P 型阱及 P 型阱电阻的制备方法。本发明提供一种高压互补金属氧化物半导体的制备方法,其中, P 型阱和 P 型阱电阻分别形成。根据该技术方案, P 型阱电阻使用单独的掩模版,能够准确地调节 P 型阱电阻,并且与传统工艺相比, P 型阱不用考虑 P 型阱电阻的要求,可以使用较小的浓度,以得到浓度均匀分布的阱,使产品性能得到提高。



1. 高压互补金属氧化物半导体的制备方法,其特征在于,所述方法中,P型阱和P型阱电阻分别形成。

2. 如权利要求1所述的方法,其特征在于,所述方法通过使用P型阱掩模版,对P型阱单独调整,通过使用P型阱电阻掩模版,对P型阱电阻单独调整。

3. 如权利要求2所述的方法,其特征在于,所述通过使用P型阱掩模版,对P型阱单独调整是指:

根据N型金属氧化物半导体及N型耗尽管的需要,确定P型阱离子的注入剂量以及能量,并根据确定结果在通过P型阱光刻确定的P型阱区域进行P型离子注入,然后进行1180℃高温推进,达到均匀的阱浓度分布。

4. 如权利要求2所述的方法,其特征在于,所述通过使用P型阱电阻掩模版,对P型阱电阻单独调整是指:

根据P型阱电阻的阻值要求,确定P型电阻的注入剂量以及能量,并根据确定结果在通过单独的P型阱电阻光刻确定的P型阱电阻区域进行P型离子注入,在后续热过程中激活。

5. 如权利要求3所述的方法,其特征在于,所述P型阱离子的注入剂量以及能量为B, 100Kev, $6.0 \times 10^{12} \text{ ion/cm}^2$ 。

6. 如权利要求1所述的方法,其特征在于,所述方法包括如下步骤:

步骤1:在N型硅衬底硅片表面生成氧化层;

步骤2:形成P型阱区;

步骤3:生成PMOS源区和漏区;

步骤4:NMOS源、漏区的高温推进激活;

步骤5:去除氧化层;

步骤6:硅片表面生成垫层氧化层;

步骤7:生成P型阱电阻;

步骤8:制作N型耗尽管。

7. 如权利要求6所述的方法,其特征在于,所述方法还包括如下步骤:

步骤9:介质层生长工艺;

步骤10:蚀刻栅孔;

步骤11:栅氧化及阈值调整;

步骤12:生成接触孔;

步骤13:进行铝布线;

步骤14:生成保护层。

8. 如权利要求6所述的方法,其特征在于,

步骤1所述的在N型硅衬底硅片表面生成氧化层是指,将硅片置于1000℃的卧式炉管里,通入氧气,氢气和二氯乙烯,在硅片上生长1500埃氧化层;

步骤2所述的形成P型阱区包括如下步骤:

第一步,对P型阱进行光刻,

第二步,对P型阱进行湿法蚀刻,

第三步,对P型阱注入硼离子,

第四步,湿法去胶,

第五步,高温推进,形成 P 型阱区。

9. 如权利要求 8 所述的方法,其特征在于,

步骤 3 所述的生成 PMOS 源区和漏区包括如下步骤:

第一步,对 PMOS 进行光刻,

第二步,对 PMOS 进行湿法蚀刻,

第三步,PMOS 注入硼离子,

第四步,干法加湿法去胶,

第五步,PMOS 源、漏区高温推进激活;

步骤 4 所述的 NMOS 源、漏区的高温推进激活,包括如下步骤:

第一步,对 NMOS 进行光刻,

第二步,对 NMOS 进行湿法蚀刻,

第三步,NMOS 注入磷离子,

干法加湿法去胶,

第五步,NMOS 源、漏区高温推进激活。

10. 如权利要求 9 所述的方法,其特征在于,

步骤 7 所述生成 P 型阱电阻包括如下步骤:

第一步,按照 P 型阱电阻图形的数据制作 P 型阱电阻掩模版,

第二步,进行 P 型阱电阻光刻,

第三步,P 型阱电阻注入硼离子,

第四步,湿法去胶;

步骤 8 所述制作 N 型耗尽管包括如下步骤:

对 N 型耗尽管进行光刻,

N 型耗尽管注入磷离子,

湿法去胶。

高压互补金属氧化物半导体的制备方法

技术领域

[0001] 本发明涉及高压互补金属氧化物半导体的制备方法,尤其涉及高压互补金属氧化物半导体 P 型阱及 P 型阱电阻的制备方法。

背景技术

[0002] 目前广泛使用的高压 Metal Gate CMOS(金属栅 CMOS),均使用 N 型衬底,P 型单阱工艺。

[0003] 在传统的半导体芯片制造工艺中,P 型阱及 P 型阱电阻是通过一次阱注入同时形成,为达到 P 型阱电阻的阻值要求,就同时会影响 P 型阱的浓度,因 P 型阱的浓度会影响 N 型金属氧化物半导体(NMOS)的参数,及 N 型耗尽管的参数,尤其当 P 型阱浓度过大时,P 型阱浓度分布不均匀易导致 N 型耗尽管的参数不稳,使整个电路的输出电压不稳。

发明内容

[0004] 为了解决现有高压互补金属氧化物半导体的制备方法中,P 型阱及 P 型阱电阻是通过一次阱注入同时形成所存在的弊端,本发明提供一种高压互补金属氧化物半导体的制备方法。

[0005] 本发明的技术方案包括:

[0006] 本发明提供一种高压互补金属氧化物半导体的制备方法,其中,P 型阱和 P 型阱电阻分别形成。

[0007] 具体来讲,本发明提供的高压互补金属氧化物半导体的制备方法,通过使用 P 型阱电阻掩模版,对 P 型阱电阻单独调整。

[0008] 更具体地讲,本发明提供的高压互补金属氧化物半导体的制备方法包括如下步骤:

[0009] 根据 N 型金属氧化物半导体及 N 型耗尽管的需要,确定 P 型阱离子的注入剂量以及能量,并根据确定结果在通过 P 型阱光刻确定的 P 型阱区域进行 P 型离子注入,然后进行 1180℃ 高温推进,达到均匀的阱浓度分布;

[0010] 根据 P 型阱电阻的阻值要求,确定 P 型电阻的注入剂量以及能量,并根据确定结果在通过单独的 P 型阱电阻光刻确定的 P 型阱电阻区域进行 P 型离子注入,在后续热过程中激活。

[0011] 作为优化,通过 P 型阱掩模板对 N 型硅衬底进行 P 型阱光刻,做出 P 型阱注入区,完成阱区注入,注入剂量及能量为 B,100Kev,6.0E12ion/cm²。

[0012] 具体来讲,上述高压互补金属氧化物半导体的制备方法包括如下步骤:

[0013] 步骤 1:在 N 型硅衬底硅片表面生成氧化层;

[0014] 步骤 2:形成 P 型阱区;

[0015] 步骤 3:生成 PMOS 源区和漏区;

[0016] 步骤 4:NMOS 源、漏区的高温推进激活;

- [0017] 步骤 5 :去除氧化层 ;
- [0018] 步骤 6 :硅片 (图 2 所示) 表面生成垫层氧化层 ;
- [0019] 步骤 7 :生成 P 型阱电阻 ;
- [0020] 步骤 8 :制作 N 型耗尽管。
- [0021] 作为优化,进一步包括如下步骤 :
- [0022] 步骤 9 :介质层生长工艺 ;
- [0023] 步骤 10 :蚀刻栅孔 ;
- [0024] 步骤 11 :栅氧化及阈值调整 ;
- [0025] 步骤 12 :生成接触孔 ;
- [0026] 步骤 13 :进行铝布线 ;
- [0027] 步骤 14 :生成保护层。
- [0028] 其中,
- [0029] 步骤 1 所述的在 N 型硅衬底硅片表面生成氧化层是指,将硅片置于 1000℃ 的卧式炉管里,通入氧气,氢气和二氯乙烯,在硅片上生长 1500 埃氧化层 ;
- [0030] 步骤 2 所述的形成 P 型阱区包括如下步骤 :
- [0031] 第一步,对 P 型阱进行光刻,
- [0032] 第二步,对 P 型阱进行湿法蚀刻,
- [0033] 第三步,对 P 型阱注入硼离子,
- [0034] 第四步,湿法去胶,
- [0035] 第五步,高温推进,形成 P 型阱区 ;
- [0036] 步骤 3 所述的生成 PMOS 源区和漏区包括如下步骤 :
- [0037] 第一步,对 PMOS 进行光刻,
- [0038] 第二步,对 PMOS 进行湿法蚀刻,
- [0039] 第三步,PMOS 注入硼离子,
- [0040] 第四步,干法加湿法去胶,
- [0041] 第五步,PMOS 源、漏区高温推进激活 ;
- [0042] 步骤 4 所述的 NMOS 源、漏区的高温推进激活,包括如下步骤 :
- [0043] 对 NMOS 进行光刻,
- [0044] 对 NMOS 进行湿法蚀刻,
- [0045] NMOS 注入磷离子,
- [0046] 干法加湿法去胶,
- [0047] 第五步,NMOS 源、漏区高温推进激活 ;
- [0048] 步骤 7 所述生成 P 型阱电阻包括如下步骤 :
- [0049] 第一步,按照 P 型阱电阻图形的数据制作 P 型阱电阻掩模版,
- [0050] 第二步,进行 P 型阱电阻光刻,
- [0051] 第三步,P 型阱电阻注入硼离子,
- [0052] 第四步,湿法去胶 ;
- [0053] 步骤 8 所述制作 N 型耗尽管包括如下步骤 :
- [0054] 第一步,对 N 型耗尽管进行光刻,

[0055] 第二步, N 型耗尽管注入磷离子,

[0056] 第三步, 湿法去胶。

[0057] 本发明所实现的技术效果如下:

[0058] 本发明实施例中, 首先通过 P 型阱光刻确定的 P 型阱区域进行 P 型离子注入及高温激活推进, 达到 P 型阱浓度及浓度分布的要求; 然后使用 P 型阱电阻掩模版进行光刻以及 P 型离子注入, 调节 P 型阱电阻达到产品设计的要求。根据该技术方案 P 型阱电阻使用单独的掩模版, 能够准确地调节 P 型阱电阻, 并且与传统工艺相比, P 型阱不用考虑 P 型阱电阻的要求, 可以使用较小的浓度, 以得到浓度均匀分布的阱, 使产品性能得到提高。

[0059] 在能够满足 P 型阱浓度及均匀分布要求的同时, 又能准确的调节 P 型阱电阻阻值。

[0060] 本发明方法在高压 Metal Gate CMOS 制作过程中, 在准确调整 P 型阱电阻的同时, 保证 P 型阱在较低浓度下得到均匀的分布, 使 NMOS 及 N 型耗尽管参数稳定, 从而提高了整个电路的输出电压的稳定性。

附图说明

[0061] 图 1 为本发明实施例中定义了 P 型阱, P 型阱电阻, NMOS 和 N 型耗尽管 (N Depletion) 区域的硅片示意图;

[0062] 图 2 为本发明实施例中在图 1 基础上定义了 NMOS, PMOS 后的硅片示意图;

[0063] 图 3 为本发明实施例中调节 P 型阱电阻的方法流程图;

[0064] 图 4 为本发明实施例中光刻工艺步骤流程图;

[0065] 图 5 为 P 型阱浓度 ($9.5E12$) 较大时耗尽管 I-V 曲线;

[0066] 图 6 为 P 型阱浓度 ($6.0E12$) 较小时耗尽管 I-V 曲线。

具体实施方式

[0067] 为了能够准确调节 P 型阱电阻, 以及得到浓度分布均匀的 P 型阱, 本发明优选实施例提出了一种 P 型阱及 P 型阱电阻的制作方法, 下面结合说明书附图对本发明优选实施例的主要实现原理、具体实施过程及其对应能够达到的有益效果进行详细的阐述。

[0068] 在此引入《半导体器件物理与工艺》(施敏著) 和《The Science and Engineering of Microelectronic Fabrication》(Stephen A. Campbell 著) 的相关内容, 以助于本领域技术人员更好的理解本发明中, P 型阱及 P 型阱电阻的制作方法的部分实现过程。

[0069] 本发明优选实施例中, 采用的硅片 (初始材料片) 为掺杂磷的 N 型硅衬底片, 由硅片供应商按电阻率分为 $2.0-2.7\text{ohm.cm}$, $2.7-4\text{ohm.cm}$ 不同档, 使用不同档的晶片, 需要对 P 型阱, 耗尽管阈值, PMOS 管阈值等注入参数进行微调, 本实施例选择 $2.0-2.7\text{ohm.cm}$ 档位的晶片。

[0070] 本发明优选实施例的步骤如下:

[0071] 步骤 1: 在 N 型硅衬底硅片表面生成氧化层。

[0072] 具体做法为: 将硅片置于氮气氛围的卧式石英炉管里, 炉管使用 Thermalco 公司炉管, 炉管长 95 英寸, 直径 8 英寸, 通过三端加热保证管内恒温, 温度升至 1000 度, 作业时从炉尾通入反应气体, 从炉口排气管排出反应后气体。首先通入 5 分钟氧气 (O_2), 确保炉管内为氧气氛围, 然后通入氢气和二氯乙烯 (H_2+DCE)。氧气和氢气比例按 2 : 3 比例通入,

实际反应氢气需要是氧气的 2 倍,但为保证安全,要确保氧气过量,二氯乙烯只需要氧气的 2%到 4%。二氯乙烯提供氯离子,通过氯离子和硅表面碱性金属离子结合、挥发,起到带走硅表面碱性金属离子的作用,可以改善硅片的界面态,反应气体在炉管内及硅片表面发生以下反应:

[0073] $2\text{H}_2(\text{g}) + \text{O}_2(\text{g}) \rightarrow 2\text{H}_2\text{O}(\text{g})$;

[0074] $\text{Si}(\text{s}) + \text{O}_2(\text{g}) \rightarrow \text{SiO}_2(\text{s})$ (俗称干氧) ;

[0075] $\text{Si}(\text{s}) + 2\text{H}_2\text{O}(\text{g}) \rightarrow \text{SiO}_2(\text{s}) + 2\text{H}_2(\text{g})$ (俗称湿氧)

[0076] 在 1000 摄氏度下,通入以上气体 15 分钟后,硅片表面反应生长 1500 埃氧化层。硅片在降温出炉后,用 Nanospec 光学测厚仪检测氧化层厚度。

[0077] 步骤 2 :形成 P 型阱区。

[0078] 具体做法为:

[0079] 第一步,按图 4 所示流程对 P 型阱进行光刻。其中曝光步骤使用 P 型阱掩模板。

[0080] 第二步,对 P 型阱进行湿法蚀刻。

[0081] 将光刻后的硅片放入缓冲氧化硅蚀刻液 (BOE :Buffer Oxide Etcher) 中 130 秒左右,P 型阱区域的氧化层被蚀刻干净。

[0082] 其中,BOE 是 $\text{NH}_4\text{F} : \text{HF} = 7 : 1$ (体积比) 混合溶液,和氧化层发生以下反应:

[0083] $\text{SiO}_2 + 6\text{HF} \rightarrow \text{H}_2 + \text{SiF}_6 + 2\text{H}_2\text{O}$

[0084] 第三步,对 P 型阱注入硼离子,如图 1 所示。

[0085] 使用瓦里安公司的 E220 中束流注入机台,注入离子为硼 (B),注入能量及剂量为 100Kev, $6.0\text{E}12\text{ion}/\text{cm}^2$,该值为通过如下优化实验得到的经验值:对 P 型阱注入剂量进行拉偏实验,例如分别注入 $5.0\text{E}12\text{ion}/\text{cm}^2$, $6.0\text{E}12\text{ion}/\text{cm}^2$, $7.0\text{E}12\text{ion}/\text{cm}^2$, $8.0\text{E}12\text{ion}/\text{cm}^2$ 等不同注入剂量,P 型阱注入剂量越大,耗尽管阈值绝对值越小,耗尽管电流越小,而且按设计要求需要保证耗尽管电流饱和时随电压的变化率小于 3%。耗尽管按如下方法测试:使用 KEITHEY 4200 机台,例如:测试宽长比是 20 : 300 的 N 型耗尽管,短接栅极和漏极,源极从 0V 至 24V 逐步加电压,测量源极电流。如图 5,当 P 型阱注入剂量为 $9.5\text{E}12$ 时,耗尽管电流变化率达到 4.8%,超过 3%的要求;如图 6,当 P 型阱注入剂量为 $6.0\text{E}12$ 时,耗尽管电流变化率只有 0.6%,完全不符合 3%的要求。

[0086] 按耗尽管产品设计要求选定对应的 P 型阱注入剂量 $6.0\text{E}12\text{ion}/\text{cm}^2$,而传统工艺为确保 P 型阱电阻值,P 型阱注入剂量为 $9.5\text{E}12\text{ion}/\text{cm}^2$,比本实例的 P 型阱注入剂量大很多。

[0087] 第四步,湿法去胶。

[0088] 将硅片放入 120 度硫酸槽内,30 分钟后将硅片表面光刻胶去除,冲水旋干。

[0089] 第五步,高温推进,形成 P 型阱区。

[0090] 将硅片置于氮气氛围的卧式石英炉管里,温度升至 1180 度,通入氧气 4 小时,硅片表面生长大约 3000 多埃的氧化层,然后通入氮气 14 小时,这样确保注入杂质 B 通过高温扩散进入硅片内,达到设计要求的结深要求 (大于 6um),硅片在降温出炉后,硅片表面的就形成了 P 型阱区。

[0091] 步骤 3 :生成 PMOS 源区和漏区。

[0092] 具体做法为:

[0093] 第一步,按图 4 所示流程对 PMOS 进行光刻。其中曝光步骤使用 PMOS 掩模板。

[0094] 第二步,对 PMOS 进行湿法蚀刻。

[0095] 将光刻后的硅片放入缓冲氧化硅蚀刻液中 300 秒左右,PMOS 区域的氧化层被蚀刻干净。

[0096] 第三步,PMOS 注入硼离子。

[0097] 使用应用材料公司的 9500 高束流注入机台,注入离子为硼 (B),注入能量及剂量为 50Kev,1.5E15ion/cm²。

[0098] 第四步,干法加湿法去胶。

[0099] 使用桶式刻蚀机,通入氧气,利用产生的氧气等离子体与光刻胶反应,进行干法去胶 20 分钟,之后将硅片放入 120 度硫酸槽内,30 分钟后将硅片表面光刻胶去除,冲水旋干。

[0100] 第五步,PMOS 源、漏区高温推进激活。

[0101] 将硅片置于氮气氛围的卧式石英炉管里,温度升至 950 度,通入同步骤 1 相同的气体 70 分钟,硅片 PMOS 蚀刻开的区域表面生长大约 1800 埃的氧化层 (其它区域有 5000 埃的氧化层),然后通入氮气 20 分钟,这样确保注入杂质 B 通过高温扩散进入硅片内,达到设计要求的结深要求 (大于 1.4um 左右),硅片在降温出炉后,硅片表面的就形成了 PMOS 区域。

[0102] 步骤 4 :NMOS 源、漏区高温推进激活。

[0103] 具体做法同 PMOS 制作 :

[0104] 第一步,按图 4 所示流程对 NMOS 进行光刻。其中曝光步骤使用 NMOS 掩模板。

[0105] 第二步,对 NMOS 进行湿法蚀刻。

[0106] 将光刻后的硅片放入缓冲氧化硅蚀刻液中 360 秒左右,NMOS 区域的氧化层被蚀刻干净。

[0107] 第三步,NMOS 注入磷离子。

[0108] 使用应用材料公司的 9500 高束流注入机台,注入离子为磷 (P),注入能量及剂量为 70Kev,4E15ion/cm²。

[0109] 第四步,干法加湿法去胶。

[0110] 使用桶式刻蚀机,通入氧气,利用产生的氧气等离子体与光刻胶反应,进行干法去胶 20 分钟,之后将硅片放入 120 度硫酸槽内,30 分钟后将硅片表面光刻胶去除,冲水旋干。

[0111] 第五步,NMOS 源、漏区高温推进激活。

[0112] 将硅片置于氮气氛围的卧式石英炉管里,温度升至 900 度,通入同步骤一相同的气体 20 分钟,然后通入氮气 30 分钟,这样确保注入杂质 P 通过高温扩散进入硅片内,达到设计要求的结深要求 (大于 1.0um 左右),硅片在降温出炉后,硅片表面的就形成了 NMOS 区域。

[0113] 步骤 5 :去除氧化层。

[0114] 将硅片放入缓冲氧化硅蚀刻液 (BOE) 中 600 秒,将硅片表面的氧化层蚀刻干净。

[0115] 其经过步骤 1 至步骤 5 处理的硅片如图 2 所示,其中,101 和 102 分别为 NMOS 区域的源区和漏区 ;103 和 104 分别为 PMOS 区域的源区和漏区 ;上述 NMOS 区域中的源区和漏区为对称区域,可以互换,PMOS 同样可以互换。

[0116] 步骤 6 :硅片 (图 2 所示) 表面生成垫层氧化层。

[0117] 具体做法同步骤 1 :将硅片置于氮气氛围的卧式石英炉管里,温度升至 900 度,通

入氧气和二氯乙烯 (O_2 +DCE), 在硅片表面发生干氧反应, 60 分钟后生长约 200 埃左右氧化层, 然后在氮气氛围下降温出炉。

[0118] 步骤 7: 生成 P 型阱电阻。

[0119] 该实施例中, 产品设计要求 P 型阱电阻阻值为 3.5Kohm/sq 左右。

[0120] 如图 3 所示, 调节 P 型阱电阻的过程包括如下步骤:

[0121] (1). 产品设计时, 设计人员将原本包含在 P 型阱图形内的 P 型阱电阻图形数据单独提出, 提供给光罩公司, 光罩公司按照 P 型阱电阻图形的数据制作 P 型阱电阻掩模版;

[0122] (2). 按图 4 所示流程进行 P 型阱电阻光刻工艺, 其中曝光步骤使用 P 型阱电阻掩模版;

[0123] (3). P 型阱电阻注入工艺, 使用瓦里安公司的 E220 中束流注入机台, 注入离子为 B, 注入能量及剂量为 100Kev, $3.5E12ion/cm^2$, 对图 3 所示的硅片中的 P 型阱电阻区域进行 P 型离子例如硼离子的注入。

[0124] 根据 P 型阱电阻的要求, 使用传统工艺制作时, P 型阱注入能量为 100Kev, 剂量为 $9.5E12ion/cm^2$, 减去本实施例 P 型阱注入剂量 $6.0E12ion/cm^2$, 因此确定本实施例 P 型阱电阻注入硼离子的剂量应为 $3.5E12ion/cm^2$ 左右。该值通过如下实验验证可以达到设计值: 对 P 型阱电阻注入剂量进行拉偏实验, 例如分别注入 $3.0E12ion/cm^2$, $3.5E12ion/cm^2$, $4.0E12ion/cm^2$ 等不同注入剂量, 注入剂量越大, P 型阱电阻值越小, 按产品设计要求选定对应的 P 型阱电阻注入剂量 $3.5E12ion/cm^2$ 。

[0125] (4) 湿法去胶。将硅片放入 120 度硫酸槽内, 30 分钟后将硅片表面光刻胶去除, 冲水旋干。

[0126] 去除光刻胶后, 完成 P 型阱电阻的制作。

[0127] 通过该步骤可以达到产品设计对 P 型阱电阻的要求, 在产品更改应用, 要求不同的 P 型阱电阻时, 也可以通过该步骤方便的调整, 不会影响电路的其它参数。

[0128] 步骤 8: 制作 N 型耗尽管。

[0129] 第一步, 按图 4 所示流程对 N 型耗尽管进行光刻。其中曝光步骤使用 N 型耗尽管掩模版。

[0130] 第二步, N 型耗尽管注入磷离子。

[0131] 使用瓦里安公司的 E220 中束流注入机台, 注入离子为 P, 注入能量及剂量为 50Kev, $7.8E11ion/cm^2$, 对 N 型耗尽管沟道进行注入。该值为通过如下优化实验得到的经验值: 对 N 型耗尽管注入剂量进行拉偏实验, 例如分别注入 $7.4E11ion/cm^2$, $7.6E11ion/cm^2$, $7.8E11ion/cm^2$, $8.0E12ion/cm^2$, $8.2E11ion/cm^2$, $8.4E11ion/cm^2$ 等不同注入剂量, 耗尽管注入剂量越大, 耗尽管电流绝对值越大, 根据设计对耗尽管电流大小的要求, 选定对应的注入剂量 $7.8E11ion/cm^2$ 。

[0132] 第三步, 湿法去胶。

[0133] 将硅片放入 120 度硫酸槽内, 30 分钟后将硅片表面光刻胶去除, 冲水旋干。

[0134] 去除光刻胶后, 完成 N 型耗尽管的制作。

[0135] 步骤 9: 介质层生长工艺。

[0136] 第一步, 去除氧化层。

[0137] 按步骤 5 方法, 将硅片表面氧化层去除, 因为此时硅片表面的氧化层经过步骤 7,

步骤 8 的注入过程,氧化层内已有杂质掺杂,不适合作为介质层。

[0138] 第二步,生长热氧化层。

[0139] 按步骤 1 方法将硅片置于氮气氛围的卧式石英炉管里,温度升至 900 度,通入同步步骤 1 相同的气体 40 分钟,然后通入氮气 20 分钟,在硅片表面生长大约 800 埃的氧化层,同时步骤 7、步骤 8 注入对硅片晶格的损伤在此步高温下得到恢复。

[0140] 第三步,淀积氧化层。

[0141] 使用低压化学汽相设备,通入 TEOS(正硅酸乙酯)分解生成二氧化硅,反应温度 650 度至 750 度,反应压力 200mtorr 至 1toor,反应时间 200 分钟,在硅片表面淀积 7500 埃左右的氧化层,反应式如下:

[0142] $\text{Si}(\text{OC}_2\text{H}_5)_4(\text{g}) \rightarrow \text{SiO}_2(\text{s}) + \text{反应副产物}(\text{g})$

[0143] 此时硅片表面有 8300 埃左右的介质层,后续步骤与传统工艺相同。

[0144] 步骤 10:蚀刻栅孔。

[0145] 具体做法为:

[0146] 第一步,按图 4 所示流程对栅孔进行光刻。其中曝光步骤使用栅孔掩模板。

[0147] 第二步,湿法蚀刻栅孔。

[0148] 将光刻后的硅片放入缓冲氧化硅蚀刻液中 460 秒左右,栅孔区域的氧化层被蚀刻干净。

[0149] 第三步,湿法去胶。

[0150] 将硅片放入 120 度硫酸槽内,30 分钟后将硅片表面光刻胶去除,冲水旋干。

[0151] 步骤 11,栅氧化及阈值调整。

[0152] 具体做法为:

[0153] 第一步,栅氧化。将硅片置于氮气氛围的卧式石英炉管里,温度升至 900 度,通入同步步骤 1 相同的气体 45 分钟,硅片栅孔蚀刻净的区域生长 850 埃氧化层。

[0154] 第二步,栅氧阈值注入硼离子。

[0155] 使用瓦里安公司的 E220 中束流注入机台,注入离子为 B,注入能量及剂量为 50Kev, $1.3 \times 10^{11} \text{ion/cm}^2$,对栅氧区域进行注入,达到 PMOS 及 NMOS 阈值调整的目的。

[0156] 第三步,栅氧退火。

[0157] 将硅片置于氮气氛围的卧式石英炉管里,温度升至 900 度,通入氮气 30 分钟,在高温下硅片受注入损伤的晶格得到恢复,栅氧的损伤也得到恢复。

[0158] 步骤 12,生成接触孔。

[0159] 具体做法为:

[0160] 第一步,按图 4 所示流程进行接触孔光刻。其中曝光步骤使用接触孔掩模板。

[0161] 第二步,接触孔湿法蚀刻。将光刻后的硅片放入缓冲氧化硅蚀刻液中 200 秒左右,接触孔区域的氧化层被蚀刻干净。

[0162] 第三步,湿法去胶。将硅片放入 120 度硫酸槽内,30 分钟后将硅片表面光刻胶去除,冲水旋干。

[0163] 步骤 13,进行铝布线。

[0164] 具体做法为:

[0165] 第一步,铝淀积。使用瓦里安铝溅射机台 3290,淀积 1.2um 的铝(含 1%的硅)。

[0166] 第二步,按图 4 所示流程进行铝光刻。其中曝光步骤使用金属布线掩模板。

[0167] 第三步,铝刻蚀。

[0168] 使用 LAM 公司 9600 机台,对硅片表面的铝刻蚀,形成铝连线,9600 自带去胶腔,硅片传出时已完成去胶。

[0169] 第四步,湿法清洗。使用有机溶液浸泡硅片,清除表面残胶,冲水旋干。

[0170] 步骤 14,生成保护层。

[0171] 具体做法为:

[0172] 第一步,淀积保护层。使用应用材料公司的 P5000 机台,淀积 6000 埃的二氧化硅及 3000 埃的氮化硅。

[0173] 第二步,按图 4 所示流程对保护层进行光刻。其中曝光步骤使用护层掩模板。

[0174] 第三步,蚀刻保护层,使用 LAM 公司 4500 机台,对硅片表面的护层刻蚀,漏出压焊点;

[0175] 第四步,干法去胶。同步骤 3 第四步中干法去胶,用氧离子去除硅片表面光阻。

[0176] 第五步,湿法清洗。使用有机溶液浸泡硅片,清除表面残胶,冲水旋干。

[0177] 通过步骤 1 至步骤 14 完成本实施例的所有制作。

[0178] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

P型离子 (B离子)

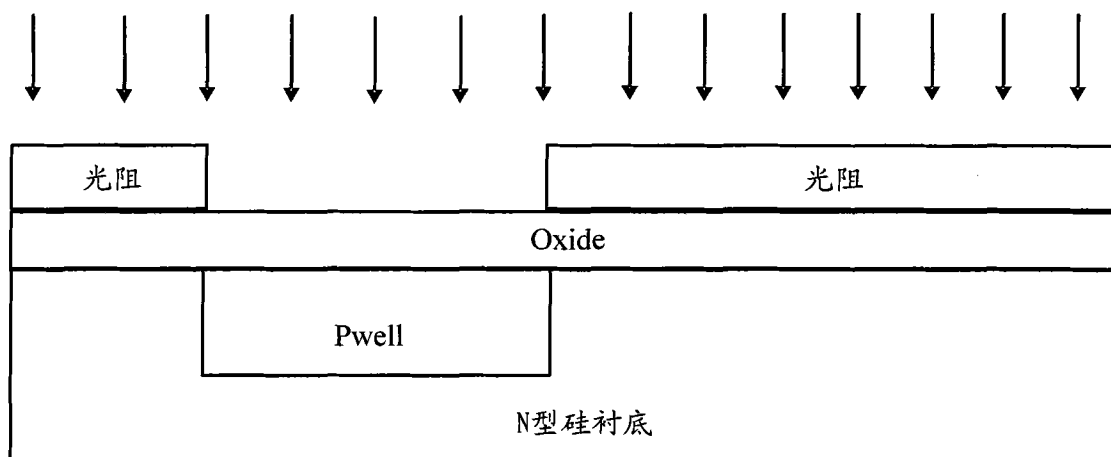


图 1

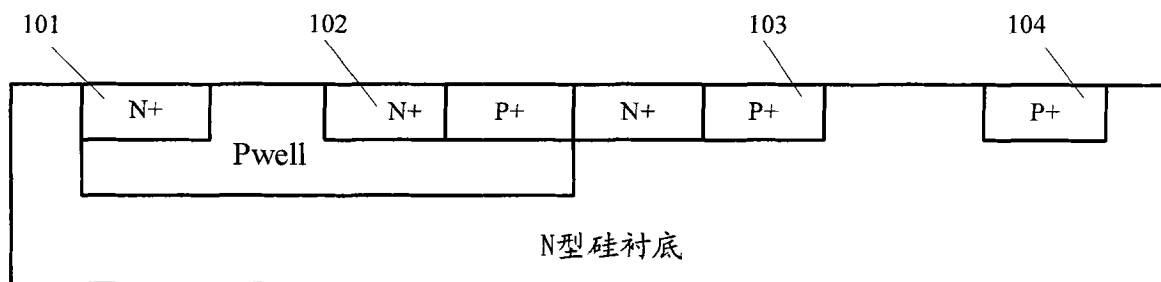


图 2

P型离子(硼离子)

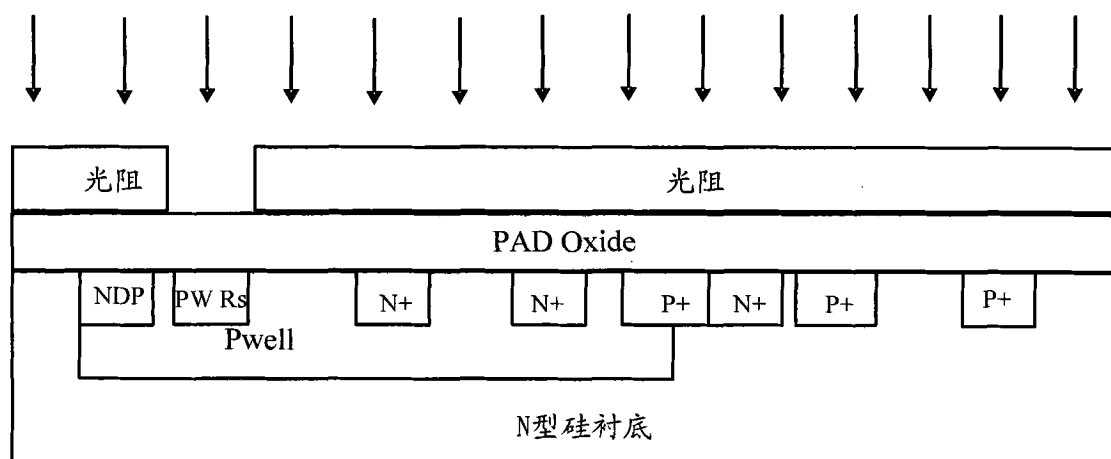


图 3

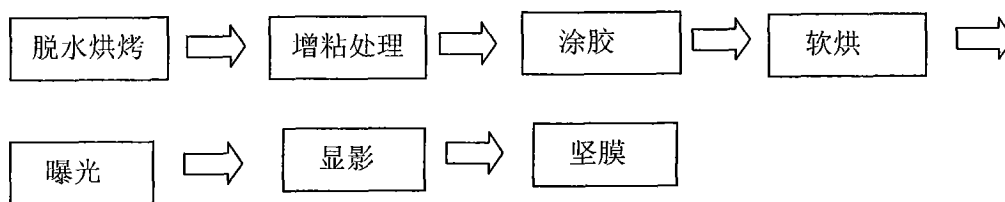


图 4

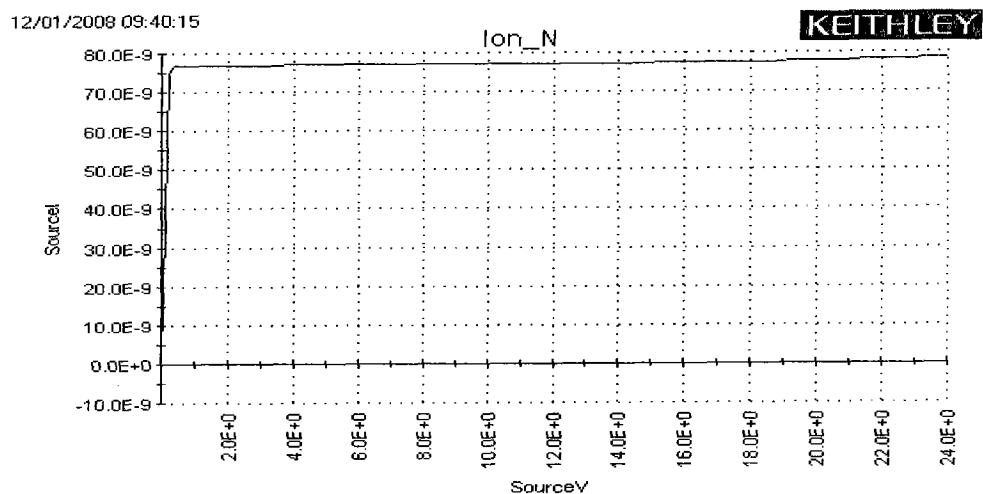


图 5

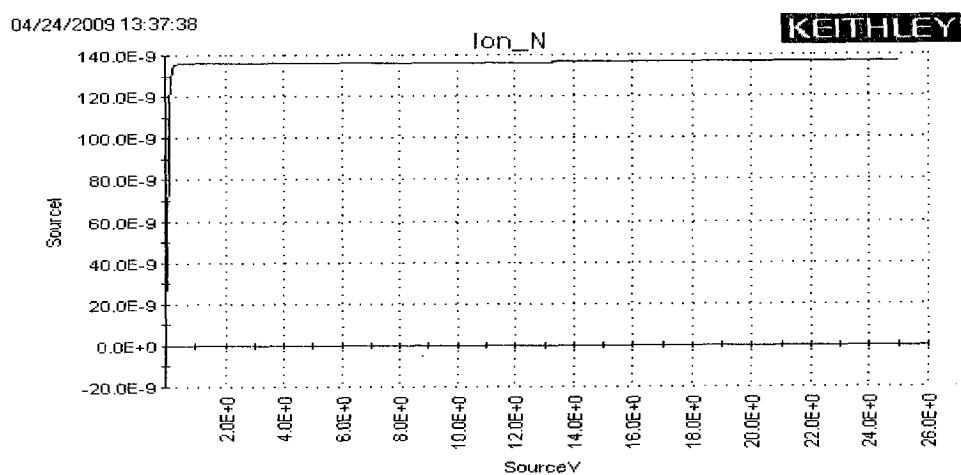


图 6