

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4019636号
(P4019636)

(45) 発行日 平成19年12月12日(2007.12.12)

(24) 登録日 平成19年10月5日(2007.10.5)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 505
G09G 3/20 (2006.01)	G09G 3/20 611E
	G09G 3/20 650C
	G09G 3/20 650J

請求項の数 2 (全 9 頁) 最終頁に続く

(21) 出願番号	特願2001-9648 (P2001-9648)	(73) 特許権者	000005108
(22) 出願日	平成13年1月18日 (2001.1.18)		株式会社日立製作所
(65) 公開番号	特開2002-215110 (P2002-215110A)		東京都千代田区丸の内一丁目6番6号
(43) 公開日	平成14年7月31日 (2002.7.31)	(74) 代理人	100100310
審査請求日	平成16年11月4日 (2004.11.4)		弁理士 井上 学
		(72) 発明者	中 一隆
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所デジタルメディアシス テム事業部内
		(72) 発明者	坂田 昇
			神奈川県横浜市戸塚区吉田町292番地
			株式会社日立製作所デジタルメディアシス テム事業部内

最終頁に続く

(54) 【発明の名称】 表示装置および表示方法

(57) 【特許請求の範囲】

【請求項1】

反射型映像表示素子を用いた表示装置であって、
 入力された映像信号の拡大又は縮小処理を行う拡大縮小処理回路と、
 前記拡大縮小処理回路から出力された映像信号のフィールド周波数を2倍以上の周波数に変換し、変換後の映像信号のフィールド周波数の1/2を50Hz以上とするフィールド周波数変換回路と、
 前記入力された映像信号のフィールド周波数の周期を計測し判定する検出判定回路と、
 前記入力された映像信号に基づきクロックを生成するPLL回路と、
 予め定められた固定周波数を発信する発信回路と、
 前記PLL回路で生成されたクロックと前記発信回路から発信される固定周波数とを切
 換える切換え回路と、
 前記検出判定回路により前記フィールド周波数が50Hzあるいは59.9~60Hz
 と判定された場合には前記PLL回路で生成されたクロック信号を前記拡大縮小処理回路
 の読み出しクロックとして出力し、前記検出判定回路により前記フィールド周波数が50
 Hzあるいは59.9~60Hz以外と判定された場合には前記発信回路から発信される
 固定周波数を前記拡大縮小処理回路の読み出しクロックとして出力するように前記切換え
 回路で切換えて、前記フィールド周波数変換回路に前記映像信号を出力するように制御す
 る制御回路と、

前記変換後の映像信号に基づき前記反射型映像表示素子を駆動する駆動回路とを備えた

ことを特徴とする表示装置。

【請求項 2】

反射型映像表示素子を用いた表示方法であって、
入力された映像信号の拡大又は縮小処理を行う拡大縮小処理ステップと、
前記拡大縮小処理ステップから出力された信号のフィールド周波数を 2 倍以上の周波数
に変換し、変換後の信号のフィールド周波数の 1 / 2 を 50 Hz 以上とするフィールド周
波数変換ステップと、

前記入力された映像信号のフィールド周波数の周期を計測し判定する検出判定ステップ
と、

前記検出判定ステップで前記フィールド周波数が 50 Hz あるいは 59.9 ~ 60 Hz
と判定された場合には PLL 回路で生成されたクロック信号を前記拡大縮小処理ステップ
における読み出しクロックとして出力し、前記検出判定ステップで前記フィールド周波数
が 50 Hz あるいは 59.9 ~ 60 Hz 以外と判定された場合には発信回路から発信され
る固定周波数を前記拡大縮小ステップにおける読み出しクロックとして出力するように周
波数を切換える切換えステップと、

前記切換えステップで切換えられた周波数で前記フィールド周波数変換ステップに前記
映像信号を出力するように制御する制御ステップと、

前記変換後の映像信号に基づき前記反射型映像表示素子を駆動する駆動ステップとを備
えたことを特徴とする表示方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、映像信号の表示装置に係わり、反射型液晶表示素子などを画素単位で制御して入力信号に対応した映像を光学的に表示する表示装置に関する。

【0002】

【従来の技術】

液晶などを画素単位で制御して入力信号に対応した映像を光学的に表示する表示装置の代表的なものに、液晶プロジェクタがある。液晶プロジェクタは、入力信号に応じて画素単位で透過率や反射率の制御可能な液晶パネルを R、G、B それぞれ独立に持ち、R、G、B 光源に対して出射光量を画素単位で制御することによりスクリーン上にカラー画像を表示するものである。

【0003】

光の出射量を画素単位で制御する素子（以下光学制御素子）としては、従来からの透過型液晶、デジタルマイクロミラーデバイス（DMD）に加え、反射型液晶などがそれぞれの用途により使い分けられている。

【0004】

反射型液晶は高開口率化が容易であること、同一チップ上に周辺回路が組み込める、また通常の半導体プロセスと同様に作成できるため低コスト化可能などのメリットがあり注目されている。

【0005】

これら液晶プロジェクタのカラー表示方法としては、R、G、B の 3 つの独立した光源を持つ場合もあるが、白色光源からダイクロイックミラーなどにより分光して生成する構成が多く、さらに R、G、B の独立した表示素子により画素単位で出射光量が制御された後、光学的に再合成され 1 系統の投射レンズでスクリーン上に表示する構成が多く用いられている。

【0006】

また、これらの表示装置には表示部のスクリーン裏側から投影する背面投射型の表示装置や、表示装置には表示部を持たず表示装置の投射レンズから外部のスクリーンに映像信号を表示する前面投射型の表示装置などがある。いずれも表示部（スクリーン）において画素単位で R、G、B 出射光を光学的に合成して表示を行う構成である。

10

20

30

40

50

【 0 0 0 7 】

【 発明が解決しようとする課題 】

反射型液晶を用いた表示装置では、後述するように、表示画像にフリッカーが出やすい問題があった。このフリッカーを解決するため従来の装置では現象のみを把握するのみで、単に表示デバイスの垂直走査（フィールド）周波数を90Hz程度に変換して表示を行っていた。一方液晶などの画素数が固定した表示デバイスでは、用いる液晶の画素数に合致した映像信号のみしか表示できないため、これ以外の画素数の映像信号が入力された場合には、表示可能な液晶の画素数に変換して表示する必要がある。

【 0 0 0 8 】

たとえば表示素子に水平800画素、垂直600ラインの液晶素子を用いた場合には、水平800×垂直600のSVGA信号は変換することなく表示可能であるが、これ以外の解像度たとえば水平640×垂直400のVGA信号や水平1024×垂直768のXGA信号が入力された際には拡大縮小処理を行い画素数を表示可能な水平800×垂直600画素に変換する必要がある。

【 0 0 0 9 】

すなわち表示画素数変換のための拡大縮小処理とフィールド周波数変換の2つの処理を行う必要があった。両者を同時に行うことは非常に複雑な処理となり、このため従来の装置ではフィールド周波数変換の上限周波数は、SXGA（水平1280×垂直1024）などの高い解像度の信号では90Hz程度に制限されていた。

【 0 0 1 0 】

このフィールド周波数変換の機能は反射型液晶を用いた場合のみに必要な機能であり、一般の透過型液晶やDMDでは60Hz～75Hzのフィールド周波数でフリッカのない表示が可能である。しかし反射型液晶による表示装置では、後述する検討結果により、90Hzでも不十分でありこれ以上にフィールド周波数を上昇させることが望ましい。

【 0 0 1 1 】

【 課題を解決するための手段 】

本発明では、反射型液晶を用いて良好な画質が表示可能な表示装置を実現するため以下の手段を用いた。

1. 入力映像信号の表示フィールド周波数を2倍以上の周波数に変換し、変換後の映像信号のフィールド周波数の1/2を50Hz以上となるようにした。
2. 拡大縮小処理を行う信号処理回路と、フィールド周波数を変換する信号処理回路の2つに機能を分割し、2つのステップで表示信号を処理する構成とした。
3. 最初に拡大縮小処理回路により拡大縮小処理を行い、次にフィールド周波数回路によりフィールド周波数の変換を行う。
4. 拡大縮小処理回路では、入力信号が50Hz、59.94Hz～60Hzである場合には入力映像信号と同一の周波数で出力し、これ以外の周波数である場合には所定の周波数（例えば60Hz）に変換して出力する。
5. フィールド周波数変換回路は、主にフィールド周波数の変換処理のみを行い、入力フィールド周波数の2倍などの整数倍のフィールド周波数に変換を行う。

【 0 0 1 2 】

【 発明の実施の形態 】

本願の発明者の検討により明らかにした、本願発明で用いる反射型液晶表示素子におけるフリッカ発生のメカニズムについて、図1、図2を用いて説明する。

【 0 0 1 3 】

図1(a)は入力映像信号の振幅波形を示しており、フィールド周波数 $F_v = 60\text{Hz}$ の信号の全面白色信号を入力した場合を示している。図1(b)は反射型液晶への駆動電圧を示している。図1(b)に示すように反射型液晶では、印加電圧を基準電位に対しフィールド単位で反転させるよう構成されている。これは、同一パターンを長時間表示したとき残像が発生するいわゆる焼き付き現象を低減させるため、このような交流化処理を施し駆動する構成となっている。従来の透過型液晶ではこの交流化処理の周期がライン単位あるい

10

20

30

40

50

は画素単位であったのに対し、反射型液晶ではフィールド単位での交流化処理が行われている点に大きな特徴がある。図1(b)の駆動波形による発光量(反射型液晶の反射率)を図1(c)に示す。なお図1(c)は垂直走査によらず画面上の固定点での輝度変化を取ったものである。図1(c)に示されるように、発光量の変化はフィールド毎に等しい波形とならず、フィールド単位での交流化処理の影響を受けることにより、フィールド毎交互に異なる2つの発光パターンを繰り返している。本来、フィールド毎に等しい発光パターンとなればフィールド周波数 $F_v = 60\text{Hz}$ の整数倍の周波数成分のみが発生するが、この発光パターンの歪が交互に現れることによって、 $F_v = 60\text{Hz}$ のフィールド周波数であっても、フィールド周波数の $1/2$ の $30\text{Hz} = (F_v/2 = 60/2)$ の周波数成分が現れる。

【0014】

10

フリッカー妨害の影響は古くから臨界融合周波数として知られており、 $50 \sim 60\text{Hz}$ 程度で実用十分なレベルに妨害が低下し、 $80 \sim 100\text{Hz}$ 程度とすることで検知限以下にできることが知られている。従来の装置ではこのフリッカ感度特性に応じて、表示フィールド周波数を $60 \sim 70\text{Hz}$ とすることによりフリッカ妨害を低減させていた。またフリッカ妨害の出にくい表示を実現するためには必要に応じてさらに表示フィールド周波数をあげて例えば 75Hz あるいは 80Hz で表示が行われていた。反射型液晶を用いた表示装置では、フィールド単位での交流化処理の影響によりフィールド周波数の $1/2$ ($F_v/2$)の成分も考慮する必要がある。

【0015】

図2にフリッカ感度特性と周波数成分のエネルギーの関係を示す。図2の横軸は周波数である。

20

【0016】

図2(a)はフィールド周波数 $F_v = 60\text{Hz}$ で表示を行う場合の表示信号のスペクトル分布と、フリッカ感度特性を示したものである。表示フィールド周波数 $F_v = 60\text{Hz}$ の成分はフリッカ感度の低い領域にあるため 60Hz 成分のフリッカは実用十分なレベルとなるが、反射型液晶固有の $30\text{Hz} (= F_v/2)$ のフリッカが、感度の高い領域にあり、全体としてフリッカ妨害の大きい表示画像となる。

【0017】

図2(b)はフィールド周波数を $F_v = 90\text{Hz}$ に上昇させて表示した場合を示したもので、 $45\text{Hz} (= F_v/2)$ のフリッカがフリッカ感度に応じて検知されることがわかる。

30

【0018】

図2(c)はフィールド周波数をさらに $F_v = 120\text{Hz}$ に上昇させて表示した場合を示したもので、 $60\text{Hz} (= F_v/2)$ のフリッカが存在するが、フリッカ感度の低い領域であり、全体として検知限以下にフリッカ妨害を低減させることができる。

【0019】

フリッカの少ない高画質な表示を行うためには、図2から分かるように、フィールド周波数 F_v のみでなく、 $F_v/2$ においてもフリッカを発生させない周波数であることが望ましい。しかしこの条件では、フィールド周波数 F_v を 200Hz 以上に変換しなければならず、現行のシステム的大幅な変更が必要となるため、実現困難である。そこで、フィールド周波数 F_v はフリッカを発生させない周波数(例えば 100Hz 以上)であり、 $F_v/2$ はエネルギーが少ないため実用上十分なフリッカ感度の領域($50 \sim 60\text{Hz}$ 以上)とすればよい。以上から反射型液晶の表示周波数は $100 \sim 180\text{Hz}$ 、すなわちフィールド周波数を2~3倍に変換することが望ましい。

40

【0020】

以上からフィールド周波数を 100Hz 以上とすることで、表示フィールド周波数成分 F_v において発生するフリッカは検知限以下とすることができ、反射型固有の交流化処理に伴う表示フィールド周波数の $1/2$ ($F_v/2$)の成分も実用上十分なフリッカ感度の領域とすることができ極端な回路規模システムの変更・増大なく、高画質の表示装置を実現することができる。

【0021】

50

またフィールド周波数の変換は、入力信号のフィールド周波数に対して1、2、3、・・・倍のように倍数になっていることが好ましく、整数倍に設定することで、同一フレームの映像内容を、倍率に応じて1回、2回、あるいは3回繰り返して出力することによりフィールド周波数の変換が容易に可能となる。しかしながら、 n/m 倍 (n 、 m は整数)としても、例えば $3/2$ 倍の場合には、入力第1フィールドを2回出力し、入力第2フィールドを3回出力し、入力第3フィールドを2回出力するといったように、同一フレーム内容が2回、3回、2回、3回、2回、・・・と繰り返される。この結果表示画像は滑らかな動きが多少損なわれるものの、実用上問題の無い動画像を得ることが出来る。

【0022】

以下本発明の具体的な実施の形態につき、主として 800×600 (SVGA相当)画素の反射型液晶を光学制御素子として用いた表示装置を実現する構成につき図を用いて説明する。

【0023】

図3は本発明の実施形態を示す背面投射型表示装置の構成図である。

【0024】

図3において、101、102、103は映像信号の入力端子、104は同期信号の入力端子、201、202、203はA/D変換回路、3は入力信号の形態を変更したり拡大縮小処理により画素数を変換する拡大縮小処理回路、301は拡大縮小処理回路3内部に設けられたメモリ、4はフィールド周波数変換回路、401はフィールド周波数変換回路4内部に設けられたメモリ、7は制御回路、501、502、503は液晶パネルを駆動するための駆動回路、6は光学合成部、11、12、13、は光学合成部6の内部に設けられた液晶パネル、8は表示スクリーン、9は本発明の表示装置である。

【0025】

入力端子101、102、103からはR、G、BあるいはY、R-Y、B-Yなどのカラー映像信号が入力される。入力端子104には水平垂直の同期信号が入力される。制御回路7では入力端子104から入力された同期信号に基づいて基本クロックや各部への制御信号が生成される。A/D変換回路201、202、203は入力端子101、102、103から入力された映像信号をデジタル信号に変換する。拡大縮小処理回路3はA/D変換回路201、202、203でデジタル信号に変換された映像信号の信号形態および解像度を内部に設けられたメモリ301を用いて変換するいわゆるスキャンコンバータである。端子101、102、103から入力された種々の形態の映像信号は拡大縮小処理回路3により、RGB形式の水平800画素、垂直600ライン、フィールド周波数60Hzの信号RI、GI、BIに変換される。フィールド周波数変換回路4は内部に設けられたメモリ401を用いてフィールド周波数をRI、GI、BIの2倍の120Hzに変換しR、G、Bの光学制御素子を制御するための表示信号Ro、Go、Boを生成する。駆動回路501~503は反射型液晶パネル11、12、13を駆動するために必要な電圧やタイミングに信号を変換する。液晶パネル11、12、13はいずれも水平800画素、垂直600ラインの反射型液晶パネルである。光学合成部6は液晶パネル11、12、13によりR、G、Bの光源を制御し、スクリーン8に光学的に合成し入力信号の表示を行う。

【0026】

以上のような構成により、水平800画素、垂直600ラインの反射型液晶パネル垂直走査周波数120Hzで駆動し入力信号を表示することができる。

【0027】

次に本発明による前面投射型表示装置の構成につき図4を用いて説明する。

【0028】

図4において、10は光学合成部6に設けられた出射レンズ、8は表示装置外部に設けられた表示スクリーン、9は本発明の表示装置である。その他は図3と同一である。

【0029】

図3に示した構成例は、表示装置と表示スクリーンが一体となった背面投射型の表示装置

10

20

30

40

50

であるのに対し、図4の構成は光学合成部6に設けられた出射レンズ10より、外部に設けられた表示スクリーン8に投影する前面投射型の表示装置である点が異なっており、他の構成は同じである。

【0030】

以上のように光学合成部の構成により、背面投射あるいは前面投射の表示装置いずれへも本発明を適用することができる。なお、光学合成部の必要に応じて、表示映像信号の左右、上下反転などの処理は、駆動回路501~503あるいは拡大縮小回路3において所望の反転処理を行う構成とすればよい。

【0031】

図3あるいは図4に示した構成とすることで、拡大縮小処理回路3は、拡大縮小のみを行い、フィールド周波数変換回路4は、フィールド周波数の変換のみを行うことになり、それぞれの機能が単純化することになり、両者を1ステップで行う場合に比較して回路を小型化できる。また従来の1ステップで変換を行う場合に比較してより高いフィールド周波数への変換が可能となる。これまで若干フリッカが検知されていた90Hzより高い例えば120Hzへフィールド周波数を変換させることにより、フリッカをほとんど感じない程度に高画質化させることができる。

10

【0032】

また、使用する光学制御素子が、反射型液晶の場合には拡大縮小処理回路3とフィールド周波数変換回路4とを組み合わせ用い、フィールド周波数を高くする必要のない透過型液晶やDMDを光学制御素子として用いる場合には拡大縮小処理回路3を単独で用いればよく拡大縮小処理回路3の汎用性を高めることができる。汎用性が高い回路が実現されることにより類似の表示装置などでも拡大縮小処理回路3を使用することができるようになり、使用数量増大により開発コストを低減させる経済的效果がある。

20

【0033】

また、拡大縮小処理回路が、入力映像信号が50Hzあるいは59.94~60Hzである場合には入力映像信号と同一の周波数でRI, GI, BIを出力することにより、PAL、SECAM、NTSCなどのTV放送に基づく動画像信号である場合にはフィールドの欠落や重複などの不連続のない映像信号の表示が可能である。これ以外の入力信号のフィールド周波数は、コンピュータからの静止画像が主な信号と判断し、予め定められた60Hzのフィールド周波数で出力する構成となっている。このフィールド周波数による周波数変換切

30

【0034】

図5において、701は図3、図4に示す端子104から入力される映像信号の垂直同期信号の周期を計測しこの周期が50Hzあるいは59.94~60Hzである場合を判定する検出判定回路、702は端子104から入力される映像信号の水平同期信号に基づきクロックを生成するPLL回路、703は予め定められた固定周波数で発振する発振回路、704は切換え回路である。これら701~704はすべて図3、図4に示す制御回路7内部に設けられている。

【0035】

検出判定回路701において、端子104から入力される映像信号の垂直同期信号の周期を計測しており、この周期が50Hzあるいは59.94~60Hzである場合には切換え回路704を切換え、PLL回路702からのクロック信号を拡大縮小処理回路3のメモリ読み出しクロックRckとして出力する。これにより出力RI, GI, BIのフィールド周波数を入力映像信号のフィールド周波数と一致させることができる。また、検出判定回路701が垂直同期信号の周期が50Hzあるいは59.94~60Hz以外であると判定した場合には固定周波数の発振回路703からのクロックを切換え回路704を介してRckとして出力する。これによりRI, GI, BIは60Hzのフィールド周波数として出力される。

40

【0036】

この後フィールド周波数変換回路4において、RI, GI, BIの1フィールドの画像を時間軸を1/2に短縮して2回ずつ出力させることによりフィールド周波数を2倍に変換

50

することで、動画像の滑らかな動きを崩すことなく高画質の表示が可能となる。また入力信号が50HzのPAL、SECAM方式に基づく動画像の場合には、入力フィールド周波数の3倍の周波数150(=50×3)Hzに変換して表示するものであってもよい。

【0037】

【発明の効果】

本発明によれば、フリッカー妨害の目立ちやすい反射型液晶を用いた表示装置において、フリッカーのない、動きの不連続のない高画質の表示を行うことができる。

【図面の簡単な説明】

【図1】反射型液晶の発光量の時間的変化を説明する説明図である。

【図2】反射型液晶の表示画像の周波数スペクトルとフリッカーの関係を説明する説明図である。 10

【図3】本発明の背面投射型表示装置の実施形態を示すブロック図である。

【図4】本発明の前面投射型表示装置の実施形態を示すブロック図である。

【図5】本発明の制御回路7の一部の構成を示すブロック図である。

【符号の説明】

101、102、103、104...入力端子

201、202、203...A/D変換回路

3...拡大縮小処理回路

4...フィールド周波数変換回路

501、502、503...駆動回路 20

6...光学合成部

7...制御回路

701...検出判定回路

702...PLL回路

703...発振回路

704...切換え回路

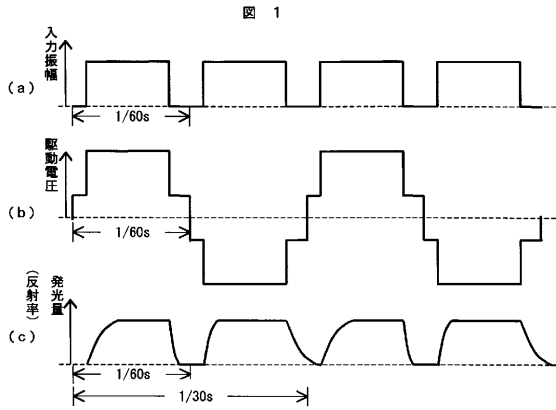
8...表示部(スクリーン)

9...表示装置

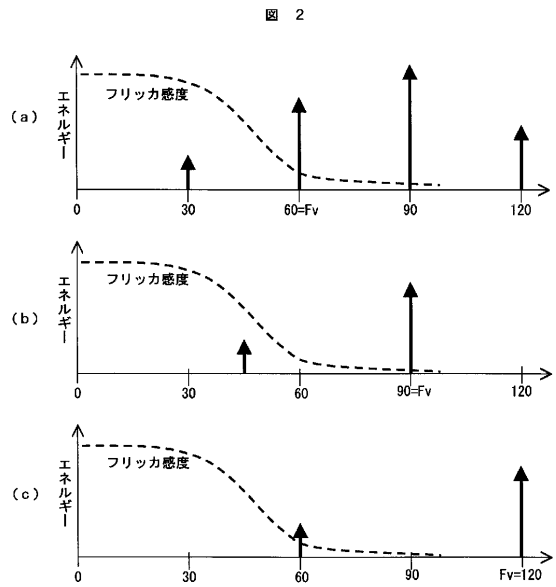
10...出射レンズ

11、12、13...光学制御素子 30

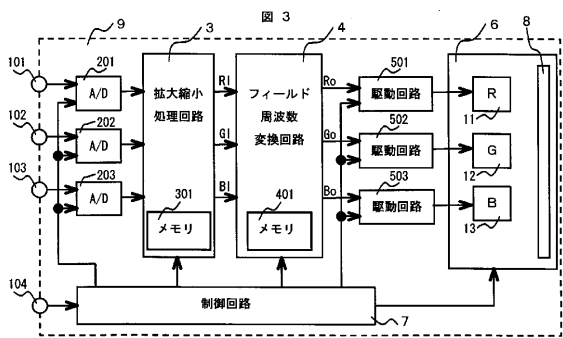
【図1】



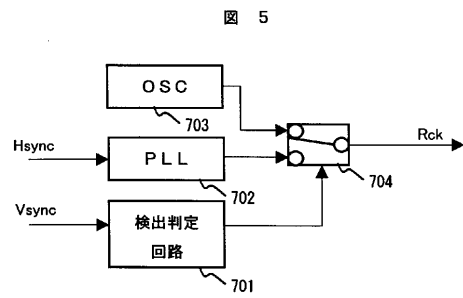
【図2】



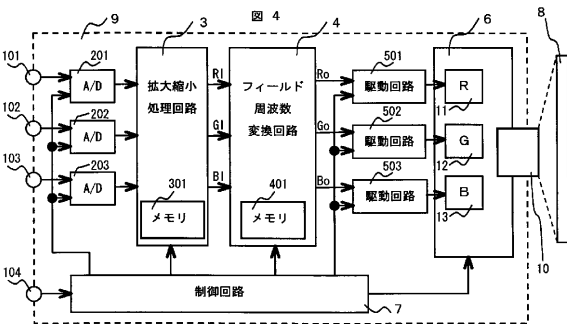
【図3】



【図5】



【図4】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 8 0 C

(72)発明者 田中 光雄
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所デジタルメディアシステム事業部内

(72)発明者 春名 史雄
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所デジタルメディア開発本部内

審査官 濱本 禎広

(56)参考文献 特開平11-231826(JP,A)
特開平07-120722(JP,A)
特開平11-065542(JP,A)
特開平11-109908(JP,A)
特開平09-138386(JP,A)
特開平03-092820(JP,A)
特開平10-240202(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

G02F 1/133