



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0070248
(43) 공개일자 2013년06월27일

(51) 국제특허분류(Int. Cl.)

H03K 5/22 (2006.01) H03K 7/02 (2006.01)

H04B 1/16 (2006.01)

(21) 출원번호 10-2011-0137481

(22) 출원일자 2011년12월19일

심사청구일자 없음

(71) 출원인

에스케이하이닉스 주식회사

경기도 이천시 부발읍 경춘대로 2091

서강대학교산학협력단

서울특별시 마포구 백범로 35 (신수동, 서강대학교)

(72) 발명자

정진일

서울특별시 강남구 수서동 삼익아파트 401동 907호

전준현

경기 용인시 처인구 양지면 제일리 474-132 삼성전원마을 A-19

(뒷면에 계속)

(74) 대리인

김성남

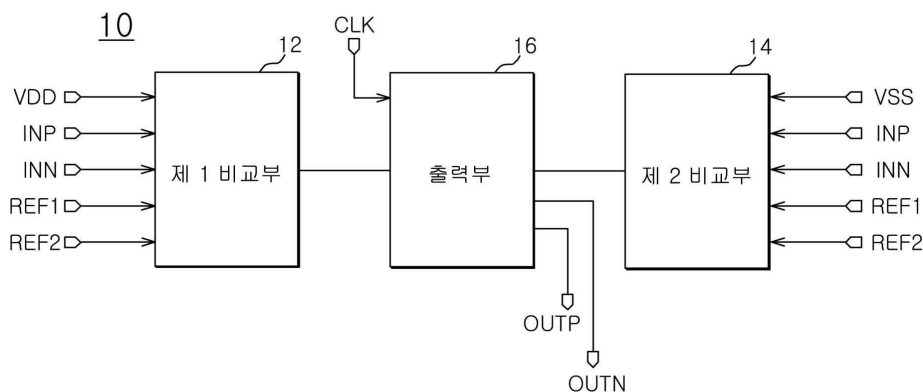
전체 청구항 수 : 총 25 항

(54) 발명의 명칭 레일-투-레일 비교기 및 이를 이용한 PAM 수신장치 및 통신 시스템

(57) 요약

전력 소모가 적으며 넓은 입력 전압 범위를 갖는 레일-투-레일 비교기 및 이를 이용한 PAM 수신장치에 관한 것으로, 본 기술에 의한 레일-투-레일 비교기는 제 1 단자에 접속되어, 차동 입력신호 및 차동 기준전압을 비교하는 제 1 비교부, 제 2 단자에 접속되어, 차동 입력신호 및 차동 기준전압을 비교하는 제 2 비교부 및 클럭신호에 응답하여 구동되며, 제 1 비교부 및 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부를 포함할 수 있다.

대표도 - 도3



(72) 발명자

범진욱

경기도 고양시 일산동구 마두동 757 강촌마을 110
동 702호

윤대호

경기도 부천시 오정구 오정동 566-4 신한 카사피아
503호

특허청구의 범위

청구항 1

제 1 단자에 접속되어, 차동 입력신호 및 차동 기준전압을 비교하는 제 1 비교부;
제 2 단자에 접속되어, 상기 차동 입력신호 및 상기 차동 기준전압을 비교하는 제 2 비교부; 및
클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부;
를 포함하는 레일-투-레일 비교기.

청구항 2

제 1 항에 있어서,
상기 제 1 비교부와 상기 제 2 비교부는 상보 타입인 레일-투-레일 비교기.

청구항 3

제 1 항에 있어서,
상기 출력부는 상기 상보 출력신호를 디지털 코드로 출력하는 레일-투-레일 비교기.

청구항 4

제 1 항에 있어서,
상기 제 1 단자는 전원전압 단자이고, 상기 제 2 단자는 접지단자인 레일-투-레일 비교기.

청구항 5

차동 입력신호 및 차동 기준전압을 비교하는 제 1 비교부;
상기 차동 입력신호 및 차동 기준전압을 비교하는 제 2 비교부; 및
클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부 간에 접속되어 상보 출력신호를 생성하는 출력부;
를 포함하는 레일-투-레일 비교기.

청구항 6

제 5 항에 있어서,
상기 제 1 비교부는 PMOS 타입 증폭기인 레일-투-레일 비교기.

청구항 7

제 5 항 또는 제 6 항에 있어서,
상기 제 2 비교부는 NMOS 타입 증폭기인 레일-투-레일 비교기.

청구항 8

제 5 항에 있어서,
상기 출력부는 상기 상보 출력신호를 이진 신호로 출력하는 레일-투-레일 비교기.

청구항 9

차동 관계인 제 1 입력신호 및 제 2 입력 신호 각각을, 차동 관계인 제 1 기준전압 및 제 2 기준전압과 비교하

는 제 1 비교부;

상기 제 1 입력신호 및 상기 제 2 입력 신호 각각을, 상기 제 1 기준전압 및 상기 제 2 기준전압과 비교하는 제 2 비교부; 및

상기 제 1 비교부와 상기 제 2 비교부 간에 접속되어, 클럭신호에 응답하여 상기 제 1 및 제 2 비교부 통해 흐르는 전류량에 따라 출력신호를 생성하는 출력부;

를 구비하는 레일-투-레일 비교기.

청구항 10

제 9 항에 있어서,

상기 제 1 비교부는, 상기 제 1 입력신호와 상기 제 1 기준전압을 비교하는 제 1 비교기; 및 상기 제 2 입력신호와 상기 제 2 기준전압을 비교하는 제 2 비교기;를 포함하고,

상기 제 2 비교부는, 상기 제 1 입력신호와 상기 제 1 기준전압을 비교하는 제 3 비교기; 및 상기 제 2 입력신호와 상기 제 2 기준전압을 비교하는 제 4 비교기;를 포함하며,

상기 출력부는, 상기 제 1 내지 제 4 비교기를 통해 흐르는 전류량에 따라 상기 출력 신호를 제 1 출력 신호 및 상기 제 1 출력 신호와 차동 관계에 있는 제 2 출력 신호로 생성하는 레일-투-레일 비교기.

청구항 11

제 9 항에 있어서,

상기 출력부에 접속되며, 상기 클럭신호에 응답하여 상기 출력신호를 프리차지시키는 프리파지부를 더 포함하는 레일-투-레일 비교기.

청구항 12

제 9 항에 있어서,

상기 제 1 비교부 및 상기 제 2 비교부는 상보 타입인 레일-투-레일 비교기.

청구항 13

차동 입력신호와 차동 기준전압을 비교하여 출력신호를 생성하는 비교회로;

상기 비교회로로부터 출력되는 신호를 데이터 신호로 복원하는 디코더; 및

상기 디코더에서 출력되는 데이터 신호를 증폭하여 출력하는 출력회로;를 포함하고,

상기 비교회로는, 상기 차동 입력신호 및 상기 차동 기준전압을 비교하는 제 1 비교부;

상기 차동 입력신호 및 상기 차동 기준전압을 비교하는 제 2 비교부; 및

클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부;

를 포함하는 PAM(Pulse Amplitude Modulation) 수신장치.

청구항 14

제 13 항에 있어서,

상기 제 1 비교부와 상기 제 2 비교부는 상보 타입인 PAM 수신장치.

청구항 15

제 13 항에 있어서,

상기 출력부는 상기 상보 출력신호를 서모미터 코드로 출력하는 PAM 수신장치.

청구항 16

제 15 항에 있어서,

상기 디코더는 상기 서모미터 코드를 이진 데이터로 변환하여 출력하는 서모미터-투-바이너리 로직인 PAM 수신 장치.

청구항 17

제 13 항에 있어서,

상기 제 1 비교부는 전원전압 단자와 상기 출력부 간에 접속되고, 상기 제 2 비교부는 상기 출력부와 접지단자 간에 접속되는 PAM 수신장치.

청구항 18

제 13 항에 있어서,

상기 PAM 수신장치는 M-PAM(M은 2 이상의 자연수) 수신장치이며, 상기 비교회로는 상기 차동 입력신호를 M-1개의 차동 기준전압과 각각 비교하는 M-1개의 비교회로인 PAM 수신장치.

청구항 19

제 1 내지 제 M 레벨 중 어느 하나의 레벨을 갖는 신호를 차동 신호쌍으로 생성하여 출력하는 송신장치; 및

상기 차동 신호쌍을 수신하여 차동 기준전압과 비교하여 출력신호를 생성하는 비교회로를 포함하는 수신장치;를 포함하고,

상기 비교회로는 수신된 상기 차동 신호쌍 및 상기 차동 기준전압을 비교하는 제 1 비교부;

상기 차동 신호쌍 및 상기 차동 기준전압을 비교하는 제 2 비교부; 및

클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부;

를 포함하는 PAM(Pulse Amplitude Modulation) 통신 시스템.

청구항 20

제 19 항에 있어서,

상기 제 1 비교부와 상기 제 2 비교부는 상보 타입인 PAM 통신 시스템.

청구항 21

제 19 항에 있어서,

상기 수신장치는, 상기 비교회로부터 출력되는 신호를 데이터 신호로 복원하는 디코더; 및

상기 디코더에서 출력되는 데이터 신호를 증폭하여 출력하는 출력회로;

를 더 포함하는 PAM 통신 시스템.

청구항 22

제 21 항에 있어서,

상기 출력부는 상기 상보 출력신호를 서모미터 코드로 출력하는 PAM 통신 시스템.

청구항 23

제 22 항에 있어서,

상기 디코더는 상기 서모미터 코드를 이진 데이터로 변환하여 출력하는 서모미터-투-바이너리 로직인 PAM 통신 시스템.

청구항 24

제 19 항에 있어서,

상기 제 1 비교부는 전원전압 단자와 상기 출력부 간에 접속되고, 상기 제 2 비교부는 상기 출력부와 접지단자 간에 접속되는 PAM 통신 시스템.

청구항 25

제 19 항에 있어서,

상기 PAM 통신 시스템은 M-PAM(M은 2 이상의 자연수) 통신 시스템이며, 상기 비교회로는 상기 차동 신호쌍을 M-1개의 차동 기준전압과 각각 비교하는 M-1개의 비교회로인 PAM 통신 시스템.

명세서

기술분야

[0001] 본 발명은 데이터 송수신 장치에 관한 것으로, 보다 구체적으로는 레일-투-레일 저전력 비교기 및 이를 이용한 PAM(Pulse Amplitude Modulation) 수신장치에 관한 것이다.

배경기술

[0002] 멀티 레벨 입출력 방식은 데이터 전송 속도를 높이지 않고도 더 많은 양의 데이터를 송수신하도록 고안된 개념으로, 이를 지원하기 위해 펄스 진폭 변조(Pulse Amplitude Modulation), 펄스 지속 변조(Pulse Duration Modulation), 펄스 위치 변조(Pulse Position Modulation) 등과 같은 다양한 변조 방식들이 이용된다.

[0003] 이 중, PAM 방식은 펄스의 폭 및 주기는 그대로 두고 펄스의 진폭만을 변화시켜 전송하는 방식으로, 전송할 수 있는 심볼의 개수(M)에 따라 M-PAM이라 표현한다(M은 2 이상의 자연수). 즉, M-PAM 시스템에서 송수신되는 심볼은 M 레벨 중 어느 하나를 갖는다. PAM 방식은 IC 간의 통신, 전력선 통신 시스템, 고속 디지털 통신 시스템, 초광대역(Ultra WideBand) 통신 시스템 등 아날로그 신호를 펄스 형태의 디지털 신호로 변환하는 시스템에 이용된다.

[0004] M-PAM 방식을 사용하는 통신 시스템에서, 수신단은 심볼의 전압 레벨을 판단하기 위해 일정한 전압 레벨을 갖는 기준 신호가 필요하며 바람직하게는 M-1개의 기준 신호를 이용하여 수신된 심볼의 레벨을 판단한다. 수신단에서 수신 신호의 레벨을 정확히 판단하기 위해서는 M개의 심볼들 사이의 전압 마진이 큰 것이 바람직하다.

[0005] 하지만, M이 증가할수록 심볼 간의 전압 마진은 작아질 수 밖에 없으며, 시스템이 저전력화될수록 수신 심볼을 복원하는 데 보다 고성능의 장치가 필요하게 된다.

[0006] 일반적으로, M-PAM 시스템의 수신단은 입력 신호를 기준전압과 비교 및 증폭하여 서모미터 코드(Thermometer code)로 출력하는 비교회로와, 차동 증폭단의 출력 신호를 대응하는 데이터로 변환하는 디코더 및 디코더에서 출력되는 이진 신호를 증폭하여 출력하는 출력 버퍼를 포함하도록 구성될 수 있다.

[0007] 입력 신호를 기준전압과 비교 및 증폭하는 비교회로는 입력 신호의 레벨을 정확히 판단할 수 있어야 하며, 이에 이용되는 회로로서 CML(Current Mode Logic) 비교기 및 CMOS 다이내믹 비교기가 널리 알려져 있다.

[0008] 도 1은 일반적인 CML 비교기의 일 예시도이다.

[0009] 도 1을 참조하면, 인덕터와 저항 소자의 직렬 연결에 의해 부하가 형성된다. VINP 및 VINM은 아날로그 차동 입력이고, VRP 및 VRM은 차동 기준 전압이며, VOUTP 및 VOUPM은 비교기의 출력 전압이다. 상보 클럭 신호 VCLKP 및 VCLKM이 각각 로우 및 하이 레벨일 때, 크로스 커플된 스위칭 소자 M7 및 M8은 오프되고, 입력단 스위칭 소자 M3 내지 M6이 인에이블되며, 비교기는 전치 증폭기로 동작한다. 반면, 상보 클럭 신호 VCLKP 및 VCLKM이 각각 하이 및 로우 레벨로 천이하면, 스위칭 소자 M7 및 M8은 인에이블되고 비교기는 재생 래치로서 동작한다.

[0010] 캐스코드(Cascode) 소자인 M1 및 M2는 출력 노드에서의 기생 캐패시턴스를 감소시키고 재생 시상수를 향상시키는 역할을 한다. 또한, 캐스코드 소자 M1 및 M2는 기준전압 VRP 및 VRM으로 노이즈가 유입되는 것을 방지한다. 캐스코드 소자 M1 및 M2의 게이트 단자는 클럭 신호 VCLKM에 의해 제어되며, 스위칭 소자 M9 및 M10 또한 동일한 클럭 신호 VCLKM에 의해 제어된다. 캐스코드 소자 M1 및 M2의 소스 전위가 스위칭 소자 M9 및 M10의 소스

전위보다 높기 때문에 캐스코드 소자 M1 및 M2는 스위칭 소자 M9 및 M10보다 늦게 턴온된다. 따라서 스위칭 소자 M7 및 M8로부터의 잔류 전하가 출력 로드를 통해 소멸되고 기준전압 간의 디스터번스는 발생하지 않게 된다.

[0011] 도 1에 도시한 CML 비교기는 비교기에 사용되는 모든 증폭기가 액티브 영역에서 동작한다. 그리고, 입력 전압을 기준전압과 비교할 때 항상 전류를 테일 전류(Tail current)로 소모하기 때문에 전력 소모가 크다. 아울러, 입력 전압과 기준전압의 범위에 제한이 있어 낮은 전원 전압 환경에서 높은 전압 해상도를 얻기 힘들다.

[0012] 도 2는 CMOS 다이내믹 비교기의 일 예시도이다.

[0013] 도 2에 도시한 비교기는 클럭 신호 CLK의 레벨에 따라 리셋 및 재생 동작을 수행하며, 입력 신호(INP, INN)를 각각 기준전압(REFP, REFN)와 비교하여 출력 전압(OUTP, OUTN)을 하이 또는 로우 레벨로 나타낸다.

[0014] CMOS 다이내믹 비교기는 CML 비교기에 비해 전력 소모가 다소 낮은 장점이 있으나, 입력 전압(INP, INN)과 기준전압(REFP, REFN)의 레벨이 증폭기의 문턱전압 즉, 스위칭 소자 M21~M24보다 낮을 경우 증폭기가 턴오프되는 현상이 일어나며, 이에 따라 비교기가 동작할 수 없게 된다.

[0015] 즉, 입력 전압 범위가 제한되어 있어 낮은 전원전압 환경에서 정상적인 동작을 보장하기 어렵다.

발명의 내용

해결하려는 과제

[0016] 본 발명의 실시예는 전력 소모가 적으며 넓은 입력 전압 범위를 갖는 레일-투-레일 비교기 및 이를 이용한 PAM 수신장치를 제공한다.

과제의 해결 수단

[0017] 본 발명의 일 실시예에 따른 레일-투-레일 비교기는 제 1 단자에 접속되어, 차동 입력신호 및 차동 기준전압을 비교하는 제 1 비교부; 제 2 단자에 접속되어, 상기 차동 입력신호 및 상기 차동 기준전압을 비교하는 제 2 비교부; 및 클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부;를 포함할 수 있다.

[0018] 본 발명의 다른 실시예에 의한 레일-투-레일 비교기는 차동 입력신호 및 차동 기준전압을 비교하는 제 1 비교부; 상기 차동 입력신호 및 차동 기준전압을 비교하는 제 2 비교부; 및 클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부 간에 접속되어 상보 출력신호를 생성하는 출력부;를 포함할 수 있다.

[0019] 본 발명의 또 다른 실시예에 의한 레일-투-레일 비교기는 차동 관계인 제 1 입력신호 및 제 2 입력신호 각각을, 차동 관계인 제 1 기준전압 및 제 2 기준전압과 비교하는 제 1 비교부; 상기 제 1 입력신호 및 상기 제 2 입력신호 각각을, 상기 제 1 기준전압 및 상기 제 2 기준전압과 비교하는 제 2 비교부; 및 상기 제 1 비교부와 상기 제 2 비교부 간에 접속되어, 클럭신호에 응답하여 상기 제 1 및 제 2 비교기부 통해 흐르는 전류량에 따라 출력신호를 생성하는 출력부;를 구비할 수 있다.

[0020] 한편, 본 발명의 일 실시예에 의한 PAM 수신장치는 차동 입력신호와 차동 기준전압을 비교하여 출력신호를 생성하는 비교회로; 상기 비교회로로부터 출력되는 신호를 데이터 신호로 복원하는 디코더; 및 상기 디코더에서 출력되는 데이터 신호를 증폭하여 출력하는 출력회로;를 포함하고, 상기 비교회로는, 상기 차동 입력신호 및 상기 차동 기준전압을 비교하는 제 1 비교부; 상기 차동 입력신호 및 상기 차동 기준전압을 비교하는 제 2 비교부; 및 클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부;를 포함할 수 있다.

[0021] 다른 한편, 본 발명의 일 실시예에 의한 PAM 통신 시스템은 제 1 내지 제 M 레벨 중 어느 하나의 레벨을 갖는 신호를 차동 신호쌍으로 생성하여 출력하는 송신장치; 및 상기 차동 신호쌍을 수신하여 차동 기준전압과 비교하여 출력신호를 생성하는 비교회로를 포함하는 수신장치;를 포함하고, 상기 비교회로는 수신된 상기 차동 신호쌍 및 상기 차동 기준전압을 비교하는 제 1 비교부; 상기 차동 신호쌍 및 상기 차동 기준전압을 비교하는 제 2 비교부; 및 클럭신호에 응답하여 구동되며, 상기 제 1 비교부 및 상기 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부;를 포함할 수 있다.

발명의 효과

[0022] 본 기술에 의하면 전력 소모가 낮은 CMOS 로직 형태의 비교기를 개선하여 모든 범위의 입력 전압을 기준전압과

비교할 수 있다.

[0023] 따라서, 저전력 소모로 레일-투-레일 비교기를 구성할 수 있으며, PAM 수신기의 신호 복조 성능을 향상시킬 수 있다.

도면의 간단한 설명

[0024] 도 1은 일반적인 CML 비교기의 일 예시도,
 도 2는 CMOS 다이내믹 비교기의 일 예시도,
 도 3은 본 발명의 일 실시예에 의한 레일-투-레일 비교기의 구성도,
 도 4는 도 3에 도시한 레일-투-레일 비교기의 회로도,
 도 5는 본 발명의 일 실시예에 의한 PAM 수신장치의 구성도,
 도 6은 도 5에 도시한 비교회로의 일 예시도,
 도 7은 4-PAM 수신장치에서 입력 신호의 전압 범위를 설명하기 위한 도면,
 도 8은 8-PAM 수신장치에서 입력 신호의 전압 범위를 설명하기 위한 도면,
 도 9는 10-PAM 수신장치에서 입력 신호의 전압 범위를 설명하기 위한 도면,
 도 10은 4-PAM 수신장치에서 차동 입력 및 차동 기준전압에 따른 비교회로의 출력 동작을 설명하기 위한 도면,
 도 11은 본 발명의 일 실시예에 의한 PAM 통신 시스템의 구성도이다.

발명을 실시하기 위한 구체적인 내용

[0025] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 구체적으로 설명한다.

[0026] 도 3은 본 발명의 일 실시예에 의한 레일-투-레일 비교기의 구성도이다.

[0027] 도 3에 도시한 것과 같이, 본 발명의 일 실시예에 의한 레일-투-레일 비교기(10)는 제 1 비교부(12), 제 2 비교부(14) 및 출력부(16)를 포함한다.

[0028] 제 1 비교부(12)는 전원전압단자(VDD)에 접속되며, 차동 입력신호(INP, INN) 및 차동 기준전압(REF1, REF2)의 비교 결과를 출력부(16)로 제공한다.

[0029] 유사하게, 제 2 비교부(14)는 접지단자(VSS)에 접속되며, 차동 입력신호(INP, INN) 및 차동 기준전압(REF1, REF2)의 비교 결과를 출력부(16)로 제공한다.

[0030] 출력부(16)는 클럭신호(CLK)에 응답하여 구동되며, 제 1 비교부(12) 및 제 2 비교부(14)에서 제공되는 비교 결과에 따라 상보 출력신호(OUTP, OUTN)를 각각 하이 또는 로우 레벨의 디지털 신호로 출력한다.

[0031] 본 발명의 일 실시예에서, 제 1 비교부(12)는 실질적으로 제 1 전압 범위를 갖는 차동 입력신호(INP, INN)를 차동 기준전압(REF1, REF2)과 비교하도록 동작하고, 제 2 비교부(14)는 실질적으로 제 2 전압 범위를 갖는 차동 입력신호(INP, INN)를 차동 기준전압(REF1, REF2)과 비교하도록 동작한다.

[0032] 여기에서, 제 1 전압 범위는 $0 \sim (1/2)VDD$ 로 설정할 수 있고, 제 2 전압 범위는 $(1/2)VDD \sim VDD$ 로 설정할 수 있다. 따라서, 차동 입력신호(INP, INN) 및/또는 차동 기준전압(REF1, REF2)의 레벨이 비교부(12, 14)를 구성하는 증폭기의 문턱전압보다 낮은 경우에도 제 1 비교부(12)가 동작하여 입력 신호 레벨을 정확히 판정할 수 있게 된다.

[0033] 이를 위해, 제 1 비교부(12)는 제 1 타입, 예를 들어 PMOS 타입 차동 증폭기로 구성할 수 있고, 제 2 비교부(14)는 제 2 타입, 예를 들어 NMOS 타입 차동 증폭기로 구성할 수 있다.

[0034] 차동 입력신호(INP, INN) 및 차동 기준전압(REF1, REF2)은 제 1 비교부(12) 및 제 2 비교부(14)로 동시에 제공되며, 차동 입력신호(INP, INN) 및 차동 기준전압(REF1, REF2)의 레벨에 따라 제 1 비교부(12) 및 제 2 비교부(14)가 동작하여 비교 및 증폭 동작을 수행한다. 즉, 실제적으로는 차동 입력신호(INP, INN) 및 차동 기준전압(REF1, REF2)이 제 1 및 제 2 비교부(12, 14)로 동시에 인가되지만 차동 입력신호(INP, INN) 및 차동 기준전압(REF1, REF2)의 레벨에 따라 어느 한 측의 비교부는 턴오프 상태를 유지하게 되어 결과적으로는 어느 하나의 비

교부만이 동작하는 것이다.

- [0035] 그리고, 제 1 비교부(12) 또는 제 2 비교부(14)의 비교 및 증폭 결과는 출력부(16)에서 래치된 후 클럭 신호(CLK)에 응답하여 출력신호(OUTP, OUTN)로 제공된다.
- [0036] 도 4는 도 3에 도시한 레일-투-레일 비교기의 회로도이다.
- [0037] 도 4를 참조하면, 제 1 비교부(22)는 제 1 입력신호(INP)와 제 1 기준전압(REF1)을 비교하는 제 1 비교기(221) 및 제 2 입력신호(INN)와 제 2 기준전압(REF2)을 비교하는 제 2 비교기(223)를 포함할 수 있다. 제 1 및 제 2 비교기(221, 223)는 PMOS 타입 증폭기로 구성됨을 알 수 있으며, 이에 따라 제 1 전압 범위 즉, $(1/2)V_{DD}$ 이하의 낮은 입력신호(INP, INN) 및 기준전압(REF1, REF2)에도 제 1 및 제 2 비교기(221, 223)가 동작하여 출력부(26)로 흐르는 전류량을 제어하게 된다.
- [0038] 제 2 비교부(24)는 제 3 비교기(241) 및 제 4 비교기(243)를 포함할 수 있다. 제 3 비교기(241)는 제 1 입력신호(INP)와 제 1 기준전압(REF1)을 비교하고, 제 4 비교기(243)는 제 2 입력신호(INN)와 제 2 기준전압(REF2)을 비교하여, 출력부(26)로 흐르는 전류량을 제어한다.
- [0039] 출력부(26)는 제 1 비교기(221)와 제 3 비교기(241) 간에 접속되어 제 1 출력신호(OUTP)를 출력하는 제 1 래치(261) 및 제 2 비교기(223)와 제 4 비교기(243) 간에 접속되어 제 2 출력신호(OUTN)를 출력하는 제 2 래치(263)를 포함할 수 있다. 아울러, 제 1 및 제 2 래치(261, 263)는 클럭 신호(CLK)의 위상에 따라 리셋 및 재생 동작을 수행한다.
- [0040] 제 1 래치(261)는 클럭 신호(CLK) 및 그 반전신호($\overline{\text{CLK}}$)에 의해 구동되어, 제 1 출력 노드(OUTP)에 유기되는 전류량에 따라 제 1 출력 신호(OUTP)를 생성한다. 제 2 래치(263)는 클럭 신호(CLK) 및 그 반전신호($\overline{\text{CLK}}$)에 의해 구동되어 제 2 출력 노드(OUTN)에 유기되는 전류량에 따라 제 2 출력 신호(OUTN)를 생성한다. 제 1 및 제 2 출력 신호(OUTP, OUTN)는 상보 신호로서 각각 하이 또는 로우 레벨로 출력된다.
- [0041] 한편, 본 발명의 일 실시예에 의한 레일-투-레일 비교기(20)는 프리차지부(28A, 28B)를 더 포함할 수 있다. 프리차지부(28A, 28B)는 각각 클럭 신호(CLK)가 리셋 위상일 때, 출력신호(OUTP, OUTN)를 지정된 전압 레벨, 바람직하게는 $(1/2)V_{DD}$ 로 리셋시킨다.
- [0042] 이와 같이, 본 발명의 일 실시예에 의한 레일-투-레일 비교기(20)는 입력신호(INP, INN) 및 기준전압(REF1, REF2)의 레벨이 증폭기의 문턱전압보다 낮은 경우에도 제 1 비교부(22)가 동작하여 비교 및 증폭 동작을 수행한다. 따라서, 모든 전압 범위의 입력신호를 기준전압과 비교, 그 결과를 디지털 값으로 나타낼 수 있다.
- [0043] 또한, 제 1 비교부(22) 및 제 2 비교부(24)는 상보 타입으로 구성되므로, 입력 신호의 레벨에 따라 제 1 비교부(22)와 제 2 비교부(24)에서 각각 비교 동작이 이루어지므로 넓은 입력 범위의 비교 동작이 가능하게 된다. 나아가, 입력 신호와 기준전압을 비교할 때 테일 전류 소모가 발생하지 않는 CMOS 로직을 기반으로 하기 때문에 저전력 특성이 더욱 확보된다.
- [0044] 이러한 레일-투-레일 수신기는 PAM 수신장치에 적용될 수 있으며, 이에 대해 설명하면 다음과 같다.
- [0045] 도 5는 본 발명의 일 실시예에 의한 PAM 수신장치의 구성도이다.
- [0046] 도 5에 도시한 것과 같이, PAM 수신장치(30)는 비교회로(32), 디코더(34) 및 출력 회로(36)를 포함할 수 있다.
- [0047] 비교회로(32)는 차동 입력신호(INP)와 차동 기준전압(REF1, REF2)을 비교하여 그 결과를 서모미터 코드로 출력한다. PAM 수신장치(30)가 적용되는 시스템의 변조 레벨(M)에 따라 PAM 수신장치(30)는 M-PAM 수신장치가 될 수 있으며, 이 경우 비교회로(32)는 한 쌍의 차동 입력신호(INP, INN)를 M-1개의 차동 기준전압(REF1, REF2)과 각각 비교하는 M-1개의 비교기를 포함할 수 있다. 그리고, M-1개의 비교기 각각은 상술한 도 3 및 도 4에 도시한 것과 같은 레일-투-레일 비교기(10, 20)가 될 수 있다.
- [0048] 디코더(34)는 비교회로(32)로부터 출력되는 신호를 데이터 신호로 복원하고, 출력 회로(36)는 디코더(34)에서 출력되는 이진 신호를 증폭하여 데이터 신호(DOUT)를 출력한다.
- [0049] 본 발명의 일 실시예에서, 디코더(34)는 서모미터 코드를 이진 데이터로 변환하여 출력하는 서모미터-투-바이너리 로직으로 구현할 수 있으나, 이에 한정되는 것은 아니다.
- [0050] 도 6은 도 5에 도시한 비교회로의 일 예시도이다.

- [0051] 도 6을 참조하면, 비교회로(40)는 비교기 모듈(42), 래치 모듈(44) 및 버퍼 모듈(46)을 포함할 수 있다.
- [0052] 비교기 모듈(42)은 차동 입력신호(INP, INN)를 M-1개의 차동 기준전압(REF1_1~REF1_(M-1), REF2_1~REF2_(M-1))과 각각 비교하는 M-1개의 레일-투-레일 비교기(421)를 포함할 수 있다.
- [0053] 레일-투-레일 비교기(421) 각각은 도 3 및 도 4에 도시한 비교기(10, 20)가 될 수 있으며, 따라서 입력신호(INP, INN)의 전위가 증폭기의 문턱전압보다 낮은 경우에도 증폭기의 꺼짐 현상 없이 비교 및 증폭 동작이 가능 하다.
- [0054] 비교기 모듈(42)을 구성하는 각 비교기(421)의 출력 신호는 래치 모듈(44)의 각 래치로 입력되어 안정화되고, 래치 모듈(44)의 출력 신호는 각각 버퍼 모듈(46)의 각 버퍼부로 제공되어 출력된 후 디지털 코드, 예를 들어 서모미터 코드(OUT1~OUT(M-1))로 출력된다.
- [0055] 도 7은 4-PAM 수신장치에서 입력 신호의 전압 범위를 설명하기 위한 도면이다.
- [0056] 4-PAM 변조 방식을 사용하는 경우 입력신호는 0~VDD 범위 내에서 4개의 레벨을 가질 수 있다. 도 7에는 4-PAM 수신장치로 입력되는 신호가 0, (1/3)VDD, (2/3)VDD 및 VDD 레벨을 갖는 경우를 도시하였다. 이 경우, M-1개 즉, 3개의 차동 기준전압은 0~(1/3)VDD 사이의 값 및 그 차동 전압, (1/3)VDD~(2/3)VDD 사이의 값 및 그 차동 전압, (2/3)VDD~VDD 사이의 값 및 그 차동 전압을 설정될 수 있다.
- [0057] 입력 신호의 레벨이 (1/3)VDD로 (1/2)VDD보다 낮은 경우, 도 2에 도시한 CMOS 다이내믹 비교기는 증폭기가 턴온 되지 않아 동작하지 않을 수 있다. 하지만, 본 발명에 의한 레일-투-레일 비교기는 PMOS 타입의 비교기를 포함 하고 있기 때문에 낮은 레벨의 입력 신호 또한 충분히 검출할 수 있다.
- [0058] 도 8은 8-PAM 수신장치에서 입력 신호의 전압 범위를 설명하기 위한 도면이다.
- [0059] 8-PAM 수신장치로는 입력 신호가 0, (1/7)VDD, (2/7)VDD, (3/7)VDD, (4/7)VDD, (5/7)VDD, (6/7)VDD 및 VDD의 8 개 레벨 중 어느 하나로 수신될 수 있다. 그리고, 이 경우 차동 기준전압은 각 입력 신호 레벨 사이의 값으로 결정되어 입력 신호와 비교된다.
- [0060] 이 경우에도 (1/2)VDD 이하 레벨의 입력 신호 (1/7)VDD, (2/7)VDD, (3/7)VDD를 PMOS 타입의 비교기에 의해 검 출할 수 있다.
- [0061] 도 9는 10-PAM 수신장치에서 입력 신호의 전압 범위를 설명하기 위한 도면이다.
- [0062] 10-PAM 수신장치로는 0, (1/9)VDD, (2/9)VDD, (3/9)VDD, (4/9)VDD, (5/9)VDD, (6/9)VDD, (7/9)VDD, (8/9)VDD 및 VDD 중 어느 하나의 레벨을 갖는 입력 신호가 수신된다. 그리고, 10-PAM 수신장치를 구성하는 비교회로는 각 입력 신호 레벨 사이의 값으로 결정되는 차동 기준전압을 이용, 입력 신호의 레벨을 판정한다.
- [0063] 도 7 내지 도 9에서 알 수 있는 바와 같이, M이 증가할수록 입력 신호 레벨 간의 마진이 줄어들은 물론, 0V에 가까운 낮은 레벨의 입력 신호가 수신될 수 있음을 알 수 있다.
- [0064] 이러한 경우에도, 본 발명에 의한 PAM 수신장치는 CMOS 로직에 기반한 레일-투-레일 비교기를 사용하기 때문에 모든 전압 범위의 입력 신호를 검출할 수 있고, 전력 소모량이 낮아 시스템 성능 및 신뢰성을 보장할 수 있다.
- [0065] 도 10은 4-PAM 수신장치에서 차동 입력 및 차동 기준전압에 따른 비교회로의 출력 동작을 설명하기 위한 도면이 다.
- [0066] 차동 입력신호(IPN, INN)의 레벨을 검출하기 위한 기준전압(REF1_1~REF1_3)이 각각 (1/6)VDD, (1/2)VDD, (5/6)VDD인 경우를 가정한다. 이 경우 차동 기준전압(REF2_1, REF2_3)은 각각 (5/6)VDD, (1/2)VDD, (1/6)VDD 이 됨은 물론이다.
- [0067] 차동 입력 신호(INP, INN)가 각각 (VDD, GND), ((2/3)VDD, (1/3)VDD), ((1/3)VDD, (2/3)VDD) 및 (GND, VDD)로 입력될 때, 도 4에 도시한 레일-투-레일 비교기(20)의 차동 출력 신호(OUTP, OUTN)는 도 10과 같이 나타난다.
- [0068] 도 10에 도시한 차동 출력 신호(OUTP, OUTN)는 하기 [수학식 1]로부터 계산되는 값과 동일하다. [수학식 1]은 도 4에 도시한 레일-투-레일 비교기(20)로부터 모델링된 수식이다.

[0069] [수학식 1]

$$K_n = \mu_n C_{ox} \frac{W}{L}, \quad K_p = \mu_p C_{ox} \frac{W}{L}$$

$$R_{on_nmos} = \frac{1}{K_n(V_{IN} - V_{th})}, \quad R_{on_pmos} = \frac{1}{K_p(|V_{IN} - V_{th}|)}$$

[0070]

$$out = K_n[(V_{INP} - V_{TH,NMOS} + V_{REFP} - V_{TH,NMOS}) - (V_{INN} - V_{TH,NMOS} + V_{REFN} - V_{TH,NMOS})] + \\ K_p[(|V_{INP} - V_{TH,PMOS}| + |V_{REFP} - V_{TH,PMOS}|) - (|V_{INN} - V_{TH,PMOS}| + |V_{REFN} - V_{TH,PMOS}|)]$$

[0071]

여기에서, 각 파라미터가 의미하는 바는 다음과 같다.

[0072]

1. μ_n : NMOS 트랜지스터의 전자 이동도(electron mobility)

[0073]

2. μ_p : PMOS 트랜지스터의 정공 이동도(hole mobility)

[0074]

3. C_{ox} : 게이트 산화막 캐패시턴스

[0075]

4. W : 트랜지스터의 폭(width)

[0076]

5. L : 트랜지스터의 길이(length)

[0077]

6. K_n : NMOS 트랜지스터의 트랜스컨덕턴스 파라미터, [$\mu A/(V*V)$] 단위

[0078]

7. K_p : PMOS 트랜지스터의 트랜스컨덕턴스 파라미터, [$\mu A/(V*V)$] 단위

[0079]

8. R_{on_nmos} : NMOS 트랜지스터가 턴온되어 트라이오드(triode) 영역에서 동작할 때의 저항

[0080]

9. R_{on_pmos} : PMOS 트랜지스터가 턴온되어 트라이오드(triode) 영역에서 동작할 때의 저항

[0081]

10. V_{th} : 문턱전압(NMOS 트랜지스터의 경우 $V_{TH,NMOS}$, PMOS 트랜지스터의 경우 $V_{TH,PMOS}$)

[0082]

13. V_{INP} : 입력신호(INP)에 대한 전압

[0083]

14. V_{INN} : 입력신호(INN)에 대한 전압

[0084]

15. V_{REFP} : 기준신호(REFP=REF1)에 대한 전압

[0085]

16. V_{REFN} : 기준신호(REFN=REF2)에 대한 전압

[0086]

상기 [수학식 1] 및 도 4를 재참조하여 보다 구체적으로 설명하면 다음과 같다.

[0087]

제 1 비교기(221)로부터 제 1 래치(261)로 흐르는 전류량은 트랜지스터 T5 및 T6을 통해 흐르는 전류량의 합이며, $|V_{INP}-V_{TH,PMOS}|+|V_{REF1}-V_{TH,PMOS}|$ 로 나타내어질 수 있다. 또한, 제 2 비교기(223)로부터 제 2 래치(263)로 흐르는 전류량은 트랜지스터 T7 및 T8을 통해 흐르는 전류량의 합이며, $|V_{INN}-V_{TH,PMOS}|+|V_{REF2}-V_{TH,PMOS}|$ 로 나타내어질 수 있다. 결국, 제 1 출력 신호(OUTP)는 $K_p[(|V_{INP}-V_{TH,PMOS}|+|V_{REF1}-V_{TH,PMOS}|)-(|V_{INN}-V_{TH,PMOS}|+|V_{REF2}-V_{TH,PMOS}|)]=A$ 가 된다.

[0088]

또한, 제 1 래치(261)로부터 제 3 비교기(241)로 흐르는 전류량은 트랜지스터 T1 및 T2를 통해 흐르는 전류량의 합이고, 제 2 래치(263)로부터 제 4 비교기(243)로 흐르는 전류량은 트랜지스터 T3 및 T4를 통해 흐르는 전류량의 합으로, 각각 $V_{INP}-V_{TH,NMOS}+V_{REF1}-V_{TH,NMOS}$, $V_{INN}-V_{TH,NMOS}+V_{REF2}-V_{TH,NMOS}$ 로 나타내어질 수 있다. 따라서, 제 2 출력신호(OUTN)는 $K_n[(V_{INP}-V_{TH,NMOS}+V_{REF1}-V_{TH,NMOS})-(V_{INN}-V_{TH,NMOS}+V_{REF2}-V_{TH,NMOS})]=B$ 가 된다.

[0089]

결과적으로 [수학식 1]과 같이, 본 발명에 의한 레일-투-레일 증폭기의 최종 출력 신호 out는 A와 B의 합으로 결정된다. 차동 입력 신호(INP, INN)와 차동 기준전압(REF1, REF2)을 비교할 때 차동 입력 신호(INN)와 기준전압(REF2)에 의한 합산 전류량이 차동 입력 신호(INP)와 기준전압(REF1)에 의한 합산 전류량보다 클 경우 출력 신호(OUTN)이 하이 레벨로 출력될 수 있다.

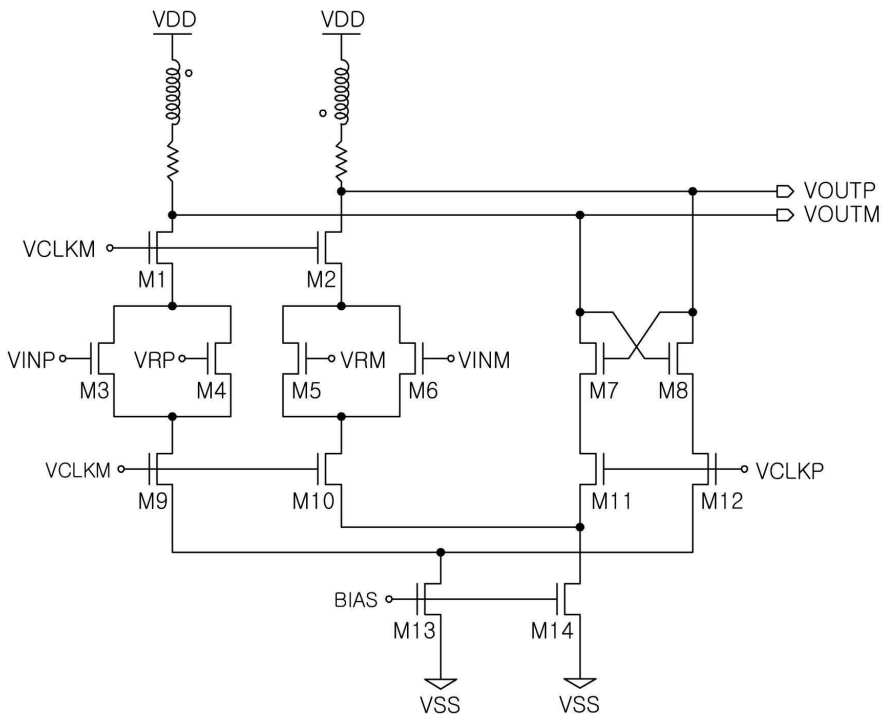
- [0090] [수학적식 1]을 참조해 보면, 최종 출력 신호 out가 0보다 작은 경우에는 OUTN이 하이 레벨, OUTP가 로우 레벨로 결정되고, out이 0보다 큰 경우에는 OUTN이 로우 레벨, OUTP가 하이 레벨로 결정됨을 알 수 있다.
- [0091] 이와 같이, 본 발명에 의한 레일-투-레일 비교기는 모든 전압 범위의 입력 신호를 기준신호와 비교하여 출력 레벨을 결정할 수 있고, 전류 소모가 낮아 저전력 시스템에 유용하게 적용할 수 있다.
- [0092] 도 11은 본 발명의 일 실시예에 의한 PAM 통신 시스템의 구성도이다.
- [0093] 도 11을 참조하면, PAM 통신 시스템(100)은 PAM 송신장치(110) 및 PAM 수신장치(120)를 포함한다.
- [0094] PAM 송신장치(110)는 입력되는 디지털 신호를 멀티 레벨의 아날로그 신호로 변환하는 PAM 드라이버(112) 및 PAM 드라이버(112)에서 출력되는 아날로그 신호를 채널을 통해 전송하는 전송기(114)를 포함한다.
- [0095] PAM 수신장치(120)는 상술한 도 5 및 도 6에 도시한 PAM 수신장치를 이용할 수 있다.
- [0096] 이러한 PAM 통신 시스템(100)은 M-PAM 통신 시스템일 수 있다. 그리고, PAM 송신장치(110)는 제 1 내지 제 M 레벨 중 어느 하나의 레벨을 갖는 신호를 차동 신호쌍으로 생성하여 출력하고, PAM 수신장치(120)는 송신장치(110)로부터의 차동 신호쌍을 수신하여 차동 기준전압과 비교하여 출력신호를 생성한다. 이때, 차동 신호쌍과 차동 기준전압은 차동 신호쌍 및 차동 기준전압을 비교하는 제 1 비교부와, 차동 신호쌍 및 차동 기준전압을 비교하는 제 2 비교부와, 클럭신호에 응답하여 구동되며, 제 1 비교부 및 제 2 비교부의 비교 결과에 따라 상보 출력신호를 생성하는 출력부를 포함하는 비교회로에 의해 비교될 수 있다.
- [0097] 비교 회로의 출력 신호는 서모미터 코드 형태일 수 있다.
- [0098] 또한, 비교회로로부터 출력되는 신호는 디코더에서 데이터 신호로 복원된 후, 출력 회로에서 증폭되어 출력된다. 이때, 디코더는 출력회로의 서모미터 코드를 이진 데이터로 변환하여 출력하는 서모미터-투-바이너리 로직일 수 있다.
- [0099] 본 발명에 의한 PAM 수신장치가 구비된 통신 시스템은 송신장치로부터 전송되는 입력 신호를 복원함에 있어서, 상보 타입의 제 1 및 제 2 비교부를 이용하므로, 모든 전압 범위의 입력 신호를 원 신호로 복원할 수 있다.
- [0100] 참고로, 본 발명은 지식경제부 및 정보통신산업진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었다(NIPA-2011-C1090-1101-0003).
- [0101] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

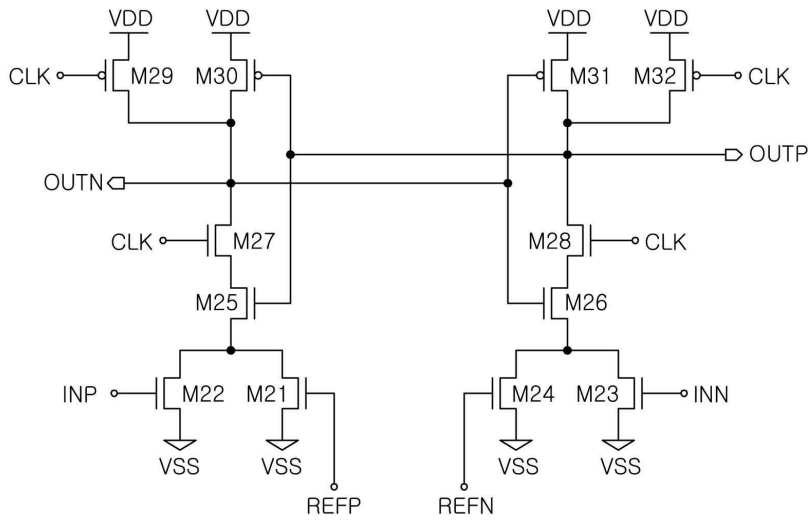
- [0102] 10, 20 : 레일-투-레일 비교기
- 12, 22 : 제 1 비교부
- 14, 24 : 제 2 비교부
- 16, 26 : 출력부
- 30 : PAM 수신장치
- 32, 40 : 비교회로
- 34 : 디코더
- 36 : 출력회로
- 42 : 비교기 모듈
- 44 : 래치 모듈
- 46 : 버퍼 모듈

도면

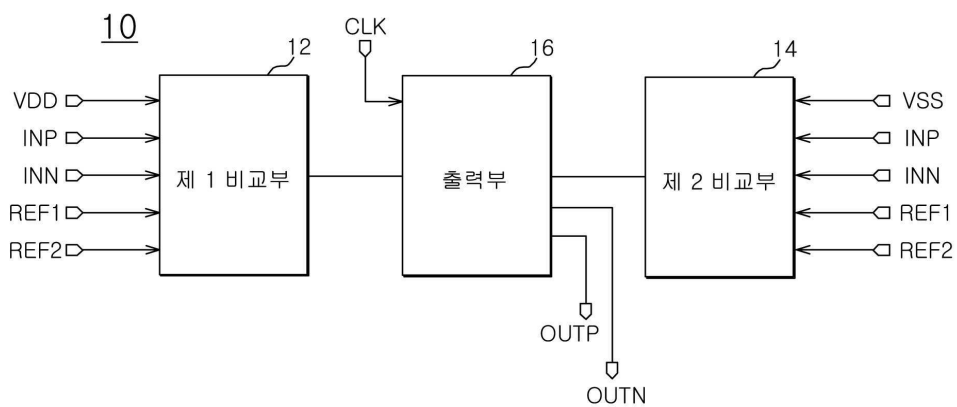
도면1



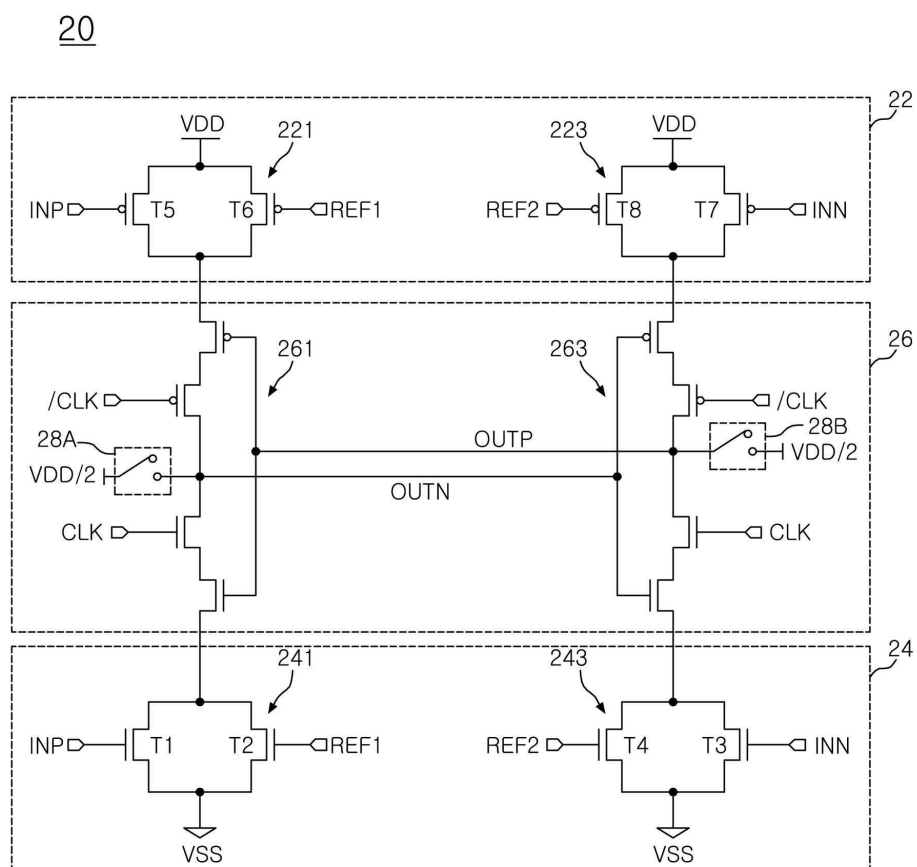
도면2



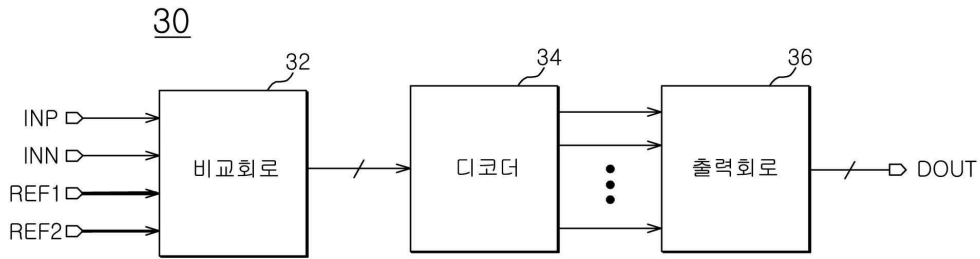
도면3



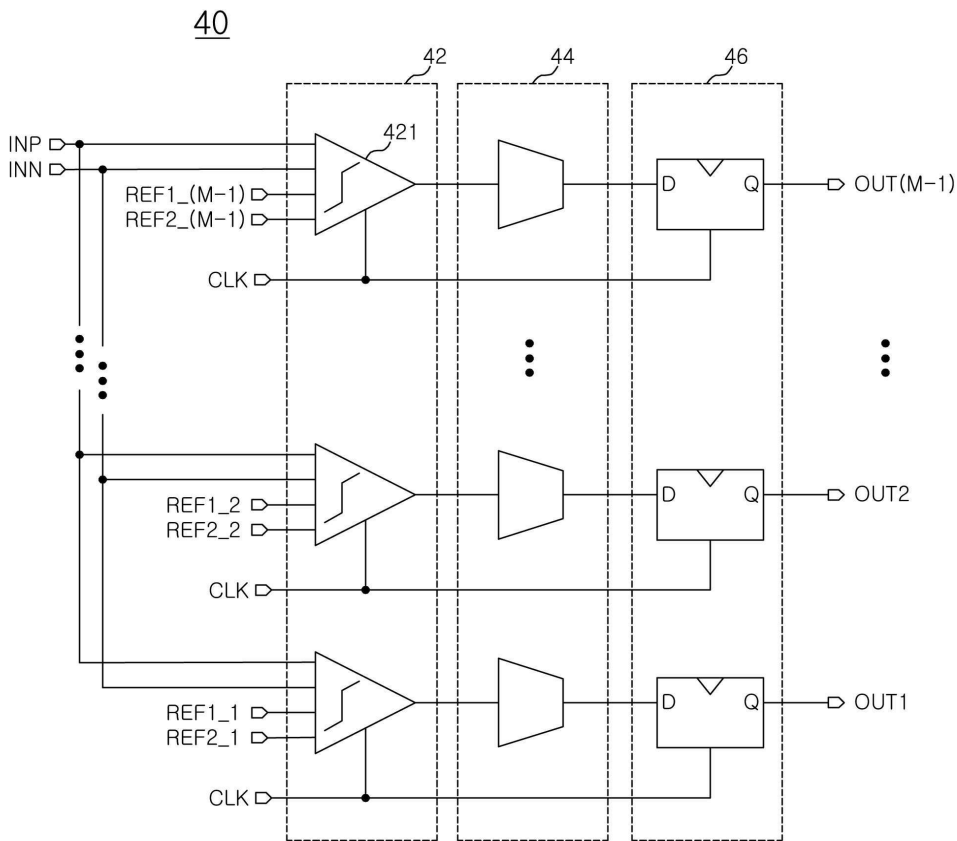
도면4



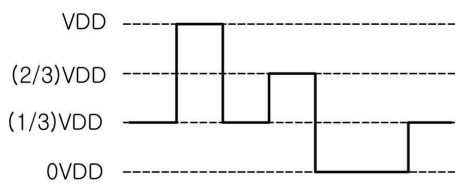
도면5



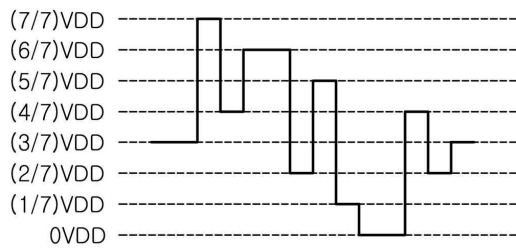
도면6



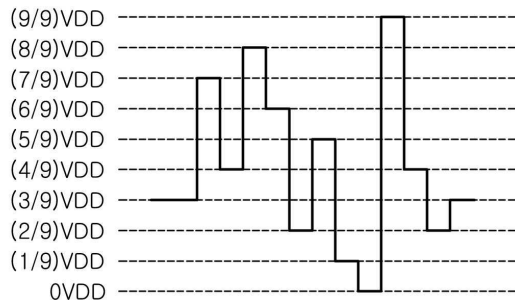
도면7



도면8



도면9



도면10

차동기준전압		차동 입력		판정	
REF1	REF2	INP	INN	OUTP	OUTN
1/6xVDD	5/6xVDD	VDD	GND	VDD	GND
		2/3xVDD	1/3xVDD	GND	VDD
		1/3xVDD	2/3xVDD	GND	VDD
		GND	VDD	GND	VDD
1/2xVDD	1/2xVDD	VDD	GND	VDD	GND
		2/3xVDD	1/3xVDD	VDD	GND
		1/3xVDD	2/3xVDD	GND	VDD
		GND	VDD	GND	VDD
5/6xVDD	1/6xVDD	VDD	GND	VDD	GND
		2/3xVDD	1/3xVDD	VDD	GND
		1/3xVDD	2/3xVDD	VDD	GND
		GND	VDD	GND	VDD

도면11

