

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 962 472**

51 Int. Cl.:

**H04N 25/772** (2013.01)

**H04N 25/47** (2013.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **26.06.2020** **E 20182536 (1)**

97 Fecha y número de publicación de la concesión europea: **20.09.2023** **EP 3930312**

54 Título: **Sensor de imagen delta con almacenamiento de píxeles digital**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**19.03.2024**

73 Titular/es:

**ALPSENTEK GMBH (50.0%)**

**Hagenholzstrasse 85A**

**8050 Zürich, CH y**

**BEIJING RUISIZHIXIN TECHNOLOGY CO., LTD.**

**(50.0%)**

72 Inventor/es:

**ZHA, YINGYUN;**

**BOSTOCK, ROGER MARK;**

**DENG, JIAN y**

**ZOU, YU**

74 Agente/Representante:

**ELZABURU, S.L.P**

**ES 2 962 472 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

**DESCRIPCIÓN**

Sensor de imagen delta con almacenamiento de píxeles digital

5 La presente invención está relacionada con un sensor de imagen que comprende una pluralidad de circuitos de píxeles.

10 Se conocen bien los sensores de imágenes con un ADC por píxel, o por pequeño subconjunto de píxeles. Estos se usan típicamente en aplicaciones (p. ej. pistas de rastreo de partículas de rayos X o formación de imágenes por satélite) donde se lleva a cabo un procesamiento significativo en el píxel.

15 Se conocen sensores de imágenes con un ADC de única pendiente donde cada píxel incluye un comparador, p. ej. Reckleben et al., 2015, Suarez et al., 2010 y Chi et al., 2010. En particular, Suarez et al. crean una pendiente analógica y un código digital globalmente para la disposición de píxeles y proporcionan un código digital para el píxel.

El documento WO 2014/174498 A1 divulga un sensor de imagen CMOS con detección de acontecimientos/cambio y reducida redundancia de datos.

20 El documento Itoh Y. et al. "4-Layer 3-D IC with a function of parallel signal processing", Microelectronic engineering, vol 15, n.º 1-4, 1991, páginas 187-190, propone una estructura relacionada conceptualmente con una simple comparación de píxeles describe único bit a un nivel fijo.

25 El documento Chi Y.M. et al. divulga "CMOS Camera With In-Pixel Temporal Change detection and ADC", IEEE Journal of Solid-State Circuits, vol. 42, n.º 10, 2007, páginas 2187-2196.

El documento de Wang Biyin et al. está relacionado con "An In-Pixel Gain Amplifier Based Event Driven Physical Unclonable Function for CMOS Dynamic Vision Sensors", IEEE International Symposium en circuits and systems, 26 de mayo de 2019, páginas 1-5.

30 El documento KR 2020 0029328 A divulga un sensor de imagen CIS DVS. El documento US 2015/358570 A1 está relacionado con un aparato captador de imágenes que tiene una pluralidad de áreas de unidad de píxel. El documento WO 2020/080383 A1 divulga un dispositivo de formación de imágenes y equipamiento electrónico.

35 El documento de Tobi Delbruck divulga un "Frame-free dynamic digital vision", Proceedings of the international conference on secure-life electronics, advanced electronics for quality life and society, 7 de marzo de 2008, páginas 21-26.

40 El documento EP 3 313 064 A1 está relacionado con un circuito de píxeles para detectar datos visuales dependientes del tiempo. El documento EP 2 933 995 A1 está relacionado con un método y un dispositivo para detectar la variación temporal de la intensidad de luz en una matriz de fotosensores.

45 No se conocen sensores de imágenes donde el valor digital se almacena dentro del píxel y se compara entre muestras para crear datos de cambios de acontecimiento. La presente invención permite a una estructura de píxel pequeña optimizado por área producir un sensor de alta resolución y de coste optimizado.

50 Puede existir la necesidad de un sensor de imagen delta que comprende un circuito de píxeles mejorado que tiene un almacenamiento digital de una representación de la intensidad de iluminación anterior en el píxel. Tal necesidad puede cumplirse con la materia de asunto de las reivindicaciones independientes. Las realizaciones ventajosas se describen en las reivindicaciones dependientes.

Ideas subyacentes a realizaciones de la presente invención pueden interpretarse como que se basan, entre otras cosas, en las siguientes observaciones y reconocimientos:

55 Los sensores de imágenes CMOS (Complementary Metal Oxide Silicon) se producen en procesos de función optimizados en alto volumen en procesos especializados. Los dispositivos lógicos digitales CMOS se producen en procesos de fundición optimizados en alto volumen. La densidad de ambos procesos es creciente, en particular la densidad de los procesos lógicos. La densidad aumentada permite aumento de complejidad digital relacionada con un circuito de píxeles en un sensor de imagen.

60 El almacenamiento digital de un nivel anterior en un circuito de píxeles tiene ventajas en la fidelidad de la almacenamiento y en el subsiguiente procesamiento del nivel almacenado.

65 El procesamiento local de los niveles tiene ventajas de eficiencia en potencia y área ya que la propagación y el procesamiento de datos redundantes están limitados.

La presente invención describe una estructura y un método en los que conversión digital y el almacenamiento se

combinan en circuitos de píxeles junto con evaluación local de las diferencias a lo largo del tiempo y ubicación y preparación y propagación de información de acontecimientos.

5 La invención se define en las reivindicaciones independientes. Las reivindicaciones dependientes describen realizaciones preferidas de la misma.

10 La presente invención está relacionada con un sensor de imagen delta que comprende una disposición de píxeles y una pluralidad de circuitos de adquisición correspondientes a al menos un píxel y formados como parte de un circuito integrado. Cada circuito de adquisición incluye al menos un circuito de sensor que comprende un fotosensor configurado para generar una señal de sensor, VSIG, que depende de una señal de luz que ilumina el fotosensor del al menos un píxel y al menos un circuito de conversión analógica a digital configurado para generar una representación digital correspondiente a una VSIG actual. Al menos un circuito de almacenamiento digital se configura para almacenar una representación de al menos una VSIG anterior. Al menos un circuito de comparación digital se configura para comparar el nivel de la representación almacenada con la VSIG actual para detectar si hay presente un nivel cambiado. Al menos un circuito de salida digital se configura para generar una salida de acontecimiento bajo la condición del nivel cambiado.

Diversas realizaciones pueden implementar preferiblemente las siguientes características:

20 Cada circuito de adquisición se puede formar como circuito integrado o parte de un circuito integrado. El circuito de adquisición también se pueden denominar circuito de píxeles por toda la memoria descriptiva. El al menos un circuito de sensor puede generar continuamente o periódicamente una señal de sensor. El circuito de conversión analógica a digital puede convertir una VSIG actual a una señal digital. El circuito de almacenamiento digital puede por consiguiente configurarse para almacenar una representación de al menos una señal digital correspondiente a una VSIG anterior. Las representaciones digitales de una VSIG actual y una anterior pueden compararse mediante el al menos un circuito de comparación digital. La VSIG anterior, o la representación digital de la VSIG, respectivamente, puede corresponder a una señal generada en cualquier período de muestreo anterior y almacenarse en el circuito de almacenamiento digital. También puede proporcionarse externamente y almacenarse como señal de referencia. También, al menos una línea de salida de acontecimiento puede comprenderse en el circuito para tener como salida la salida de acontecimiento desde el sensor de imagen delta. La al menos una línea de salida de acontecimiento también puede compartirse entre múltiples circuitos de salida digital.

35 Preferiblemente, cada circuito de adquisición se comparte entre al menos dos píxeles, en donde preferiblemente los píxeles son adyacentes entre sí.

Preferiblemente, el circuito de sensor se configura para generar VSIG en función de una de las siguientes relaciones:

- 40 a) una dependencia lineal de la intensidad de luz,  
b) una dependencia no lineal, preferiblemente logarítmica, de la intensidad de luz, y  
c) una combinación de una dependencia no lineal y una lineal de la intensidad de luz,

en donde preferiblemente la relación es cambiante en respuesta a una señal de control.

45 La señal de control se pueden proporcionar desde fuera de la distribución de píxeles y los circuitos de adquisición. Puede haber una señal de control para toda la distribución, o más dirigida.

50 Preferiblemente, el circuito de sensor se configura para cambiar la dependencia de VSIG de la intensidad de luz en respuesta a una señal de control durante el funcionamiento individualmente para al menos un píxel o un subconjunto de píxeles. el circuito de sensor se configura para cambiar la dependencia de VSIG de la intensidad de luz en respuesta a una señal de control durante el funcionamiento individualmente para al menos un píxel o un subconjunto de píxeles.

55 La señal de control cambia de vez en cuando puede resultar de un cambio de la intensidad de luz global o el modo de funcionamiento. Se puede proporcionar un circuito separado para generar cambios de señal de control de vez en cuando.

El sensor de imagen puede preferiblemente además implementar las siguientes características:

60 b) el circuito de conversión analógica a digital puede configurarse además para proporcionar al menos un código digital en paralelo a la señal analógica de barrido a al menos un píxel,

ba) en donde preferiblemente el código digital es una señal digital codificada gris, y  
bb) en donde preferiblemente la relación entre la señal analógica de barrido y el código digital se cambia entre una rampa de almacenamiento y una rampa de comparación.

65 Es más,

- 5
- a) la señal de barrido puede ser una rampa lineal, o
  - b) la señal de barrido puede ser una rampa no lineal, o
  - c) la señal de barrido puede cambiarse durante el funcionamiento, y/o
  - d) un periodo de la señal de barrido puede cambiarse durante el funcionamiento, y/o
  - e) las repeticiones de la señal de barrido pueden interrumpirse para un periodo corto o prolongado durante el funcionamiento.

10 En particular, según una realización de la invención, una tasa de repetición de la señal de barrido puede elegirse de una o más tasas de repetición en correspondencia con una modulación de fuente de luz de la señal de luz que ilumina el fotosensor, preferiblemente para aumentar o suprimir una respuesta a un objetivo, p. ej. la fuente de luz con una frecuencia dada o para suprimir una respuesta a una perturbación con una frecuencia dada.

15 Preferiblemente, el sensor de imagen comprende además al menos un píxel de referencia configurado para establecer los límites de rampa de barrido, en donde preferiblemente el al menos un píxel de referencia se posiciona fuera de la disposición de píxeles, y/o en donde preferiblemente el al menos un píxel de referencia se predispone en condiciones de referencia.

20 Preferiblemente, el circuito de comparación digital se configura para realizar una comparación con el nivel almacenado durante el barrido de la señal analógica, o el circuito de comparación digital se configura para realizar una comparación con el nivel almacenado tras el barrido de la señal analógica.

"Durante el barrido de la señal analógica" y "durante la señal analógica de barrido" puede denotar el mismo proceso.

25 En particular, si se realiza la comparación durante el barrido de la señal analógica, no es necesario almacenar el valor de salida A/D, simplemente el resultado de la comparación. Esto da como resultado menos requisitos de memoria, pero más comparaciones. Si la comparación se realiza tras el barrido de la señal analógica, no es necesario almacenar el valor de salida A/D. Esto aumenta el requisito de memoria pero reduce el número de comparaciones requeridas.

- 30 Preferiblemente,
- a) el circuito de comparación digital se configura para realizar una comparación usando lógica estática en el circuito de píxeles, o
  - b) el circuito de comparación digital se configura para realizar una comparación usando lógica dinámica en el circuito de píxeles, y/o
  - c) el circuito de comparación digital se configura para realizar una comparación con una histéresis, y/o
  - d) el circuito de comparación digital se configura para realizar una comparación que requiere una diferencia que se cambia de vez en cuando en funcionamiento.
- 35

40 Preferiblemente, el circuito de salida se configura para generar una salida dependiente del resultado de comparación del circuito de comparación en píxeles adyacentes, o el circuito de salida se configura para generar una salida dependiente de una función de píxeles adyacentes en una configuración fija o en una configuración que se cambia durante el funcionamiento, en donde preferiblemente la función es una función de promedio, y/o el circuito de salida se configura para generar una salida si una tasa de cambio de la comparación de la comparación supera cierto umbral.

45 Preferiblemente,  
 el circuito de salida se configura para generar una salida que depende de la salida en píxeles adyacentes, o  
 el circuito de salida se configura para generar una salida que depende de los niveles almacenados en píxeles adyacentes, o  
 el circuito de salida se configura para generar una salida que depende de una pluralidad de valores almacenados.

- 50 Preferiblemente,
- a) el circuito de salida se configura para generar una salida de acontecimiento que indica la dirección del nivel cambiado, y/o
  - b) el circuito de salida se configura para generar una salida de acontecimiento que indica únicamente un nivel cambiado en una dirección, y/o
  - c) el circuito de salida se configura para generar una salida de acontecimiento que indica la magnitud del nivel cambiado, y/o
  - d) el circuito de salida se configura para generar una salida de acontecimiento que indica la intensidad de iluminación antes y/o después del nivel cambiado.
- 55

- 60 Preferiblemente,
- a) el circuito de almacenamiento digital se configura para proporcionar la representación digital almacenada en líneas de salida de la disposición de píxeles, y/o
  - b) el circuito de almacenamiento digital se configura para proporcionar la representación digital almacenada en las líneas de salida de la disposición de píxeles selectivamente para píxeles que tienen una salida de acontecimiento, y/o
  - c) el circuito de almacenamiento digital se configura para proporcionar la representación digital almacenada en
- 65

- las líneas de salida usando líneas de columna de acontecimiento, y/o
- d) el circuito de almacenamiento digital se configura para escribir la representación digital almacenada a los píxeles, y/o
  - e) el circuito de almacenamiento digital se configura para escribir la representación digital almacenada a partir de un flujo de datos, y/o
  - f) en donde el circuito de almacenamiento digital se configura para escribir la representación digital almacenada a partir de un flujo de datos que es un flujo de acontecimientos.

Las líneas de salida se pueden proporcionar en número único o múltiple. También pueden compartirse entre circuitos de salida. También puede proporcionarse un circuito de salida.

Es más, la representación digital almacenada en el circuito de adquisición también puede escribirse desde fuera de la distribución. Una salida anterior puede escribirse nuevamente en los niveles digitales de píxeles almacenados para proporcionar una referencia cambiante para el circuito. El circuito entonces únicamente informará cambios respecto a la referencia. Normalmente datos de imagen representarían todos los píxeles. Un flujo de acontecimientos, sin embargo, únicamente incluye cambios, y por lo tanto menos datos. Escribir un flujo de acontecimientos nuevamente por lo tanto permite menores tasas de datos.

Preferiblemente, el circuito de sensor recibe una realimentación del circuito de almacenamiento digital correspondiente al nivel digital almacenado, o el nivel digital almacenado de píxeles adyacentes, y el circuito de sensor se configura para generar VSIG dependiendo de la realimentación. El circuito A/D puede recibir realimentación del nivel digital almacenado, o el nivel digital almacenado de píxeles adyacentes, y se puede configurar para ajustar la señal de salida dependiendo de la realimentación.

Preferiblemente, el circuito de sensor se configura para proporcionar VSIG, y/o el sensor de imagen se construye de múltiples capas de semiconductor, en donde cada nivel se optimiza para la función de esa capa.

En particular, se puede proporcionar una representación analógica o un nivel analógico de VSIG y leerse directamente del circuito o la distribución.

Grupos de circuitos de adquisición se pueden conectar a una línea de salida de acontecimientos común, o múltiples comunes.

Un grupo de circuitos de adquisición puede compartir al menos uno de los siguientes elementos de circuito, (a) circuito de salida digital, (b) circuito de comparación digital, (c) adicionalmente circuito de almacenamiento digital, (d) adicionalmente circuito de conversión analógica a digital. Las figuras son representativas, no se excluyen otras combinaciones de elementos compartidos.

La divulgación también puede abarcar una implementación de conversión analógica a digital que usa un comparador con una señal analógica de barrido y un código digital.

La invención se describe además con referencia a las figuras. En las mismas, las Figuras 1 a 3 muestran realizaciones ejemplares de la presente invención.

Los mismos numerales de referencia denotan los mismos componentes o similares en las figuras. Por lo tanto se omitirá una descripción redundante.

La Figura 1 ilustra esquemáticamente una primera configuración ejemplar según la presente invención. Un sensor de imagen delta, también llamado sensor de imagen, comprende una disposición de píxeles y al menos un circuito de adquisición (1). El circuito de adquisición (1) también puede llamarse circuito de píxeles. Los circuitos se forman como parte de un circuito integrado. El circuito de adquisición (1) de cada píxel comprende al menos un circuito de sensor (11) que comprende un fotosensor, que genera una señal de sensor (VSIG) que depende de una señal de luz que ilumina el fotosensor del al menos un píxel o la intensidad de iluminación y al menos un circuito de conversión analógica a digital (12, convertidor A/D). El circuito de conversión digital (12) se puede conectar a la salida del circuito de sensor (11). Al menos un circuito de almacenamiento digital (13) se configura para almacenar una representación de al menos una señal digital correspondiente a una VSIG anterior. El circuito de almacenamiento digital (13) se puede conectar a la salida del convertidor A/D (12). Al menos un circuito de comparación digital (14) se configura para comparar el nivel de la representación almacenada con la VSIG actual para detectar si hay presente un nivel cambiado. El circuito de comparación digital (14) se puede conectar a la salida del circuito de almacenamiento digital (13) y la salida de convertidor A/D (12). Al menos un circuito de salida digital (15) o circuito de generación de acontecimiento digital se configura para generar una salida de acontecimiento bajo la condición del nivel cambiado. El circuito de salida (15) se puede conectar a la salida del circuito de comparación digital (14).

Al menos una línea de salida de acontecimiento (16) puede comprenderse en el circuito de píxeles (1) o fuera del circuito de píxeles (1) para tener como salida la salida de acontecimiento desde el sensor de imagen delta. La al menos una línea de salida de acontecimiento (16) también puede compartirse entre múltiples circuitos de salida digital (15).

5 Esta primera configuración de píxeles ejemplar permite la detección de una intensidad de iluminación cambiada en un intervalo. Donde el circuito de comparación digital (14) detecta una diferencia en la representación digital de la señal almacenada y la representación digital después del intervalo y esta diferencia cumple un criterio dado, se genera un acontecimiento y el hecho del cambio se informa como información de acontecimiento en la salida del sensor de imagen.

10 Un almacenamiento digital del nivel puede ser preferente en un intervalo de aplicaciones, ya que (i) el nivel almacenado no se degrada con el tiempo, (ii) el circuito de almacenamiento (13) puede ser físicamente más pequeño, (iii) el valor se puede usar fácilmente en celdas adyacentes, (iv) el valor se puede usar más flexiblemente a la realización de funciones de combinación con otros píxeles o valores anteriores.

15 En una configuración ejemplar adicional, como se ilustra en Figura 2, partes del circuito de píxeles se comparten entre subconjunto de píxeles. El uso de la elementos compartidos se lleva a cabo entonces de manera secuencial en el tiempo.

20 La Figura 2a muestra el reparto del circuito de generación de acontecimiento (15), la Figura 2b el reparto del circuito de generación de acontecimiento (15) y el circuito de comparación digital (14), la Figura 2c el reparto del circuito de generación de acontecimiento (15), el circuito de comparación digital (14) y el circuito de almacenamiento digital (13), la Figura 2d el reparto del circuito de generación de acontecimiento (15), el circuito de comparación digital (14), el circuito de almacenamiento digital (13) y un circuito de conversión A/D (13).

25 Obsérvese que son posibles otras configuraciones de reparto y la listas anteriores no excluyen estas posibilidades. También es posible compartir diferentes funciones en diferente magnitud, p. ej. el circuito de conversión A/D (12) en 4 píxeles y el circuito de generación de acontecimiento (15) en 16 píxeles. Otras configuraciones también pueden ser ventajosas.

30 Una realización ejemplar de la invención convierte la señal óptica de intensidad de iluminación a una señal eléctrica analógica con una relación lineal. Esta realización es ventajosa en niveles de iluminación de poca luz que integran la carga en un modo de fotodiodo y usan celdas estándar comerciales optimizadas para aplicaciones de captura de imágenes.

35 Una realización ejemplar adicional de la invención convierte la señal óptica de intensidad de iluminación a una señal eléctrica analógica con una relación logarítmica. Esta realización es ventajosa con un alto rango dinámico de señales ópticas de iluminación ya que la salida señal analógica no se satura en un amplio intervalo de intensidades de iluminación.

40 Una realización ejemplar adicional de la invención usa una combinación de conversión usando funciones lineales y logarítmicas, o combinaciones similares de funciones no lineales como curva de respuesta. Esta realización es ventajosa para permitir tanto buenas prestaciones con iluminación de poca luz y un alto rango dinámico. Una primera realización usa una configuración fija con una función combinada.

45 Una realización ejemplar adicional permite una configuración de modo que la curva de respuesta se cambia durante el funcionamiento para toda la disposición de píxeles. Esto se lleva a cabo preferiblemente dependiendo de las condiciones de iluminación global o del modo de funcionamiento de la aplicación de sensor de imagen.

50 Una realización adicional permite una configuración de modo que la curva de respuesta se cambia durante el funcionamiento independientemente para subconjuntos de píxeles. Esto se lleva a cabo preferiblemente dependiendo de las condiciones de iluminación local o el foco de atención de la aplicación de sensor de imagen.

55 En una realización ejemplar, según la Figura 3, la conversión de analógica (VSI) a representación digital se lleva a cabo usando un comparador en el circuito de píxeles (1) y señal analógica de barrido aplicada al circuito de píxeles. Una representación digital se copia al circuito de almacenamiento digital (13) que depende del punto en el que alterna la salida del comparador.

En una realización derivada, la señal analógica de barrido es una rampa lineal; en una realización adicional la señal analógica de barrido es una rampa no lineal, p. ej. una rampa exponencial.

60 Como la señal de barrido puede ser generada centradamente, la implementación de una rampa no lineal es ventajosa ya que la complejidad adicional para este circuito únicamente se requiere una vez en el dispositivo, proporcionando (i) ahorro de área y (ii) función coincidente para todos los píxeles.

65 En particular, la modificación de la rampa se puede usar para compensar no idealizaciones en el circuito de sensor (11), o para la variación con la temperatura u otras condiciones ambientales.

En particular, la modificación puede llevarse a cabo mediante medios analógicos o digitales.

- 5 En particular, la modificación puede llevarse a cabo con referencia a celdas de prueba en el dispositivo. Esta implementación es ventajosa ya que la compensación de no idealizaciones reflejadas en la prueba celdas es automática.
- 10 En una realización ejemplar, la misma rampa de barrido analógica se proporciona simultáneamente a toda la disposición de píxeles. En una realización derivada, diferentes rampas de barrido analógicas se aplican a subconjuntos de la disposición.
- 15 El uso de diferentes rampas es ventajoso donde las características de los circuitos de sensor (11) varían a través de la disposición de píxeles (variación de celda deliberada o debido a proceso o configuración óptica) y esta variación se compensa con la aportación de diferentes rampas.
- 20 En una realización adicional la rampa de barrido analógica se modifica según el modo de funcionamiento del sensor de imagen de vez en cuando durante el funcionamiento.
- 25 En una realización ejemplar, se proporciona un código digital de cambio simultáneamente con la rampa analógica. El código digital almacenado en el circuito de almacenamiento digital (13) es el valor del código digital cuando alterna la salida del comparador. En una primera realización, el código es un código binario.
- 30 En una realización derivada el código digital es un código Grey. Un código Grey es ventajoso ya que la (i) sincronización con la almacenamiento digital no se requiere ya que únicamente cambia un borde cada vez y los códigos en cada lado de la borde son válidos y (ii) el código Grey tiene menos bordes en un ciclo y se reduce el consumo de potencia.
- 35 En una realización derivada los barridos de código analógico y digital se separan secuencialmente en barridos de almacenamiento y comparación, o múltiples barridos de comparación. La relación entre el nivel de señal analógica y el código digital se varía entre los barridos de referencia y de comparación. Este planteamiento es ventajoso ya que en el píxel se requiere una lógica de comparación digital más simple. Esto podría reducir el área requerida.
- 40 En una realización derivada, se crea una relación diferente entre el nivel de barrido analógico y el código digital para diferentes subconjuntos de píxeles.
- 45 Este planteamiento es ventajoso ya que el código digital se puede variar ya sea en (i) cálculo o en (ii) temporización con un circuito digital. Esto proporciona un ahorro de área sobre la generación de múltiples rampas analógicas y flexibilidad mejorada y permite la compensación o el cambio de función de subconjuntos de la disposición de píxeles.
- 50 En una realización ejemplar, la comparación digital entre el nivel almacenado y el nivel actual se lleva a cabo continuamente durante el barrido analógico. El resultado de comparación se relaciona con la temporización de la alternancia de la salida del comparador analógico y la comparación digital. En esta realización la implementación de histéresis, o diferentes umbrales de generación de acontecimientos, se lleva a cabo en función de la temporización relativa.
- 55 En una realización ejemplar la variación en temporización se genera en función de un reloj. En una realización ejemplar adicional, la variación se genera con un circuito de temporizador dentro del circuito de píxeles.
- 60 En una realización ejemplar adicional, la comparación digital entre el nivel almacenado y el nivel actual se lleva a cabo siguiendo el barrido de tensión analógico. Esta realización es ventajosa donde la lógica puede usar elementos secuenciales, p. ej. por bits, que proporcionan repetidamente un ahorro de área de silicio.
- 65 En una realización ejemplar la lógica secuencial se realiza con lógica estática.
- En una realización ejemplar adicional, la lógica secuencial se realiza con lógica dinámica.
- En una realización derivada la comparación digital se lleva a cabo con realimentación del resultado anterior. Esto se usa típicamente para implementar histéresis en la comparación y es ventajoso en la supresión de ruido y reducción de acontecimientos espurios.
- En una realización derivada la comparación digital y la generación de acontecimientos se lleva a cabo necesitando una diferencia diferente (>1) a fin de generar un acontecimiento. Esto puede ser ventajoso para (i) reducir el número de acontecimientos, o para (ii) mejorar la resolución de la producción de acontecimientos.
- La diferencia requerida puede ser dependiente de (i) el nivel de señal (ii) el modo de funcionamiento, p. ej. región de interés (iii) los niveles de píxeles adyacentes (iv) los niveles anterior de píxel (v) los acontecimientos anteriores de píxel (vi) los acontecimientos de píxeles adyacentes.

En una realización derivada una tasa de generación de acontecimientos por debajo de cierta tasa se suprime dentro del circuito de píxeles. Esto es ventajoso ya que esta información es menos útil para subsiguiente procesamiento de imágenes y la supresión de acontecimientos reduce el requisito de potencia y procesamiento.

5 En una realización ejemplar, la condición digital para la generación de acontecimientos es dependiente de la generación de acontecimientos de circuitos de píxeles adyacentes. Esta operación permite, por ejemplo, filtrado de los acontecimientos para reducir el número de acontecimientos espurios.

10 En una realización ejemplar, la condición digital para la generación de acontecimientos es dependiente de los niveles almacenados de circuitos de píxeles adyacentes. Esta operación permite, por ejemplo, filtrado de los acontecimientos para proporcionar sensibilidad aumentada cerca de un borde.

15 En una realización ejemplar, la condición digital para la generación de acontecimientos es dependiente de múltiples niveles almacenados del circuito de píxeles. Esta operación permite, por ejemplo, filtrado de ruido analógico para reducir el número de acontecimientos espurios.

20 En una realización de la invención, la tasa de muestreo se elige para sincronizarse con la frecuencia de parpadeo de una fuente de luz perturbadora. Esto es ventajoso ya que permite la supresión de acontecimientos debidos a esta fuente de luz.

En una realización ejemplar, la salida de acontecimiento es un único bit de acontecimiento, p. ej. acontecimiento arriba, sin acontecimiento. En otras palabras, el acontecimiento arriba corresponde a un aumento de intensidad de luz.

25 En una realización adicional, la salida de acontecimiento es de dos bits, p. ej. arriba y abajo. En otras palabras, la salida de acontecimiento puede indicar si la intensidad de luz o la señal de sensor VSIG es mayor o menor que el nivel de intensidad de luz almacenado o las VSIG almacenada.

30 En una realización ejemplar adicional, la salida de acontecimiento incluye la representación digital de la magnitud del cambio. Esta realización es ventajosa ya que permite la perfecta reconstrucción de la imagen a partir de la información de acontecimiento.

35 En una realización ejemplar adicional, la salida de acontecimiento incluye la representación de intensidad de iluminación antes y/o después del cambio. En una realización es posible adicionalmente leer el nivel de los valores almacenados en la distribución de píxeles.

En una realización derivada los valores almacenados digitales de un objetivo de área se leen selectivamente, es decir, por medio de acceso aleatorio.

40 En una realización ejemplar adicional, el nivel digital se lee sobre la línea de salida de acontecimientos común existente. En una realización los niveles digitales almacenados se pueden escribir en la disposición de píxeles para proporcionar una referencia nueva o modificada intencionadamente para la comparación. En una realización derivada, un flujo de datos se escribe en los niveles digitales almacenados para proporcionar intencionadamente una referencia dependiente del tiempo para la generación de acontecimientos.

45 En realización derivada relacionada, el flujo de datos es un flujo de acontecimientos similar al generado normalmente por el sensor.

50 En una realización el circuito de sensor (11) tiene una realimentación del nivel digital almacenado, o el nivel digital almacenado de los píxeles adyacentes, para ajustar el nivel de VSIG de ese píxel. Esta realización puede ser ventajosa para realizar, p. ej. una función de histéresis, en un área de superficie mínima.

55 En una realización ejemplar el circuito comparador tiene una realimentación del nivel digital almacenado, o el nivel digital almacenado de los píxeles adyacentes, para ajustar la función de la comparador, típicamente para añadir una compensación. Esta realización puede ser ventajosa para realizar, p. ej. una función de histéresis, en un área de superficie mínima.

En una realización ejemplar la tasa de muestreo es configurable eléctricamente o se cambia eléctricamente de vez en funcionamiento.

60 El consumo de potencia y la tasa de generación de acontecimientos puede ser dependiente de la tasa de muestreo. Reducir la tasa de muestreo permite un modo de potencia muy bajo en condiciones de tranquilidad. Adicionalmente, una baja tasa de muestreo en combinación con comportamiento de circuito de sensor integrador (11) permite el funcionamiento en condiciones de poca luz.

65 En una realización ejemplar el muestreo se interrumpe enteramente en un periodo prolongado.

El consumo de potencia y la tasa de generación de acontecimientos puede ser dependiente de la tasa de muestreo. Interrumpir el muestreo durante un período, p. ej. 1 s, permite un funcionamiento con potencia muy baja, pero debido a que el almacenamiento digital retiene la fidelidad de la imagen registrada.

- 5 En una realización ejemplar, los niveles de señales analógicas (VSIg) pueden leerse de la disposición de píxeles. Esta realización puede realizarse usando las líneas de columna de acontecimientos común.

- 10 En una realización ejemplar el sensor de imagen se construye de múltiples capas de semiconductor, donde el tipo de proceso de semiconductor de cada nivel se optimiza para la función de esa capa. Esta implementación es ventajosa ya que la optimización para la función de los procesos de semiconductor permite (i) mejoras en las prestaciones, (ii) reducción del área de silicio y a continuación (ii) a tamaño de dispositivo y (ii) b) coste de dispositivo. La estructura física alterada mejora las prestaciones ópticas en cuanto a (i) factor de llenado (ii) eficiencia cuántica y reduce la perturbación eléctrica entre líneas de señal de control y el circuito de fotosensor.

- 15 La pluralidad de píxeles se organiza típicamente en una cuadrícula bidimensional con "filas" y "columnas". Se debe observar que la definición de "filas" y "columnas" se puede intercambiar sin afectar a la invención. También cabe señalar que son posibles otras configuraciones geométricas que se asignen a una cuadrícula bidimensional, sin impactar a la aplicabilidad de la invención.

- 20 Finalmente, se debe observar que el término "que comprende" no excluye otros elementos o etapas y la "un" o "una" no excluye una pluralidad. También, pueden combinarse elementos descritos en asociación con diferentes realizaciones. También cabe señalar que signos de referencia en las reivindicaciones no se deben interpretar como que limitan el alcance de las reivindicaciones.

**REIVINDICACIONES**

- 5 1. Un sensor de imagen delta que comprende una disposición de píxeles y una pluralidad de circuitos de adquisición (1) correspondientes a al menos un píxel y formado como parte de un circuito integrado, cada circuito de adquisición (1) incluye:
- 10 al menos un circuito de sensor (11) que comprende un fotosensor configurado para generar una señal de sensor, VSIG, que depende de una señal de luz que ilumina el fotosensor;  
 al menos un circuito de conversión analógica a digital, A/D, (12) configurado para generar una representación digital correspondiente a una VSIG actual;  
 al menos un circuito de almacenamiento digital (13) configurado para almacenar una representación de al menos una señal digital correspondiente a una VSIG anterior;  
 al menos un circuito de comparación digital (14) configurado para comparar el nivel de la representación almacenada con la VSIG actual para detectar si hay presente un nivel cambiado; y  
 15 al menos un circuito de salida digital (15) configurado para generar una salida de acontecimiento bajo la condición del nivel cambiado,  
 en donde el circuito de conversión analógica a digital (12) comprende un comparador, que se configura para comparar la VSIG con una de las siguientes señales de barrido:
- 20 aa) una señal de entrada analógica de barrido, y  
 ab) señales de entrada analógicas de barrido secuenciales, donde cada una de la señales analógicas de barrido proporciona una función de diferencia diferente;  
 y
- 25 en donde una tasa de repetición de la señal de barrido se elige de una o más tasas de repetición en correspondencia con una modulación de fuente de luz de la señal de luz que ilumina el fotosensor.
- 30 2. Sensor de imagen según la reivindicación 1, en donde cada circuito de adquisición (1) se comparte entre al menos dos píxeles, en donde preferiblemente los píxeles son adyacentes entre sí.
3. Sensor de imagen según la reivindicación 1 o 2, en donde el circuito de sensor (11) se configura para generar VSIG en función de una de las siguientes relaciones:
- 35 a) una dependencia lineal de la intensidad de luz,  
 b) una dependencia no lineal, preferiblemente logarítmica, de la intensidad de luz, y  
 c) una combinación de una dependencia no lineal y una lineal de la intensidad de luz, en donde preferiblemente la relación es cambiante en respuesta a una señal de control.
- 40 4. Sensor de imagen según una cualquiera de las reivindicaciones anteriores, en donde el circuito de sensor (11) se configura para cambiar la dependencia de VSIG de la intensidad de luz en respuesta a una señal de control durante el funcionamiento, preferiblemente de vez en cuando, y/o  
 en donde el circuito de sensor (11) se configura para cambiar la dependencia de VSIG de la intensidad de luz en respuesta a una señal de control durante el funcionamiento individualmente para al menos un píxel o un subconjunto de píxeles.
- 45 5. Sensor de imagen según una cualquiera de las reivindicaciones anteriores,  
 en donde la señal de entrada se proporciona para una pluralidad de circuitos de conversión (12), y/o en donde el circuito de conversión analógica a digital (12) se configura además para proporcionar al menos un código digital en paralelo a la señal analógica de barrido a al menos un píxel,
- 50 a) en donde preferiblemente el código digital es una señal digital codificada Grey, y  
 b) en donde preferiblemente la relación entre la señal analógica de barrido y el código digital se cambia entre una rampa de almacenamiento y una rampa de comparación.
- 55 6. Sensor de imagen según una cualquiera de las reivindicaciones 1 a 5,  
 a) en donde la señal de barrido es una rampa lineal, o  
 b) en donde la señal de barrido es una rampa no lineal, o
- 60 c) en donde la señal de barrido se cambia durante el funcionamiento, y/o  
 d) en donde un período de la señal de barrido se cambia durante el funcionamiento, y/o  
 e) en donde las repeticiones de la señal de barrido se pueden interrumpir para un período durante el funcionamiento.
- 65 7. Sensor de imagen según la reivindicación 5 o 6, en donde el sensor de imagen comprende además al menos un píxel de referencia configurado para establecer límites de rampa de barrido,

en donde preferiblemente el al menos un píxel de referencia se posiciona fuera de la disposición de píxeles, y/o en donde preferiblemente el al menos un píxel de referencia se predispone en condiciones de referencia.

5 8. Sensor de imagen según una cualquiera de las reivindicaciones 5 a 7, en donde el circuito de comparación digital (14) se configura para realizar una comparación con el nivel almacenado durante el barrido de la señal analógica, o en donde el circuito de comparación digital (14) se configura para realizar una comparación con el nivel almacenado tras el barrido de la señal de entrada analógica.

10 9. Sensor de imagen según una cualquiera de las reivindicaciones anteriores,

- a) en donde el circuito de comparación digital (14) se configura para realizar una comparación usando lógica estática en el circuito de píxeles, o
- b) en donde el circuito de comparación digital (14) se configura para realizar una comparación usando lógica dinámica en el circuito de píxeles, y/o
- 15 c) en donde el circuito de comparación digital (14) se configura para realizar una comparación con una histéresis, y/o
- d) en donde el circuito de comparación digital (14) se configura para realizar una comparación que requiere una diferencia que se cambia de vez en cuando en funcionamiento.

20 10. Sensor de imagen según una cualquiera de las reivindicaciones anteriores, en donde el circuito de salida (15) se configura para generar una salida dependiente del resultado de comparación del circuito de comparación (14) en píxeles adyacentes, o

25 en donde el circuito de salida (15) se configura para generar una salida dependiente de una función de píxeles adyacentes en una configuración fija o en una configuración que se cambia durante el funcionamiento, en donde preferiblemente la función es una función de promedio, y/o

en donde el circuito de salida (15) se configura para generar una salida si una tasa de cambio de la comparación de la comparación supera cierto umbral.

30 11. Sensor de imagen según una cualquiera de las reivindicaciones anteriores,

- a) en donde el circuito de salida (15) se configura para generar una salida que depende de la salida en píxeles adyacentes, o
- b) en donde el circuito de salida (15) se configura para generar una salida que depende de los niveles almacenados en píxeles adyacentes, o
- 35 c) en donde el circuito de salida (15) se configura para generar una salida que depende de una pluralidad de valores almacenados.

12. Sensor de imagen según una cualquiera de las reivindicaciones anteriores,

- 40 a) en donde el circuito de salida (15) se configura para generar una salida de acontecimiento que indica la dirección del nivel cambiado, y/o
- b) en donde el circuito de salida (15) se configura para generar una salida de acontecimiento que indica únicamente un nivel cambiado en una dirección, y/o
- 45 c) en donde el circuito de salida (15) se configura para generar una salida de acontecimiento que indica la magnitud del nivel cambiado, y/o
- d) en donde el circuito de salida (15) se configura para generar una salida de acontecimiento que indica la intensidad de iluminación antes y/o después del nivel cambiado.

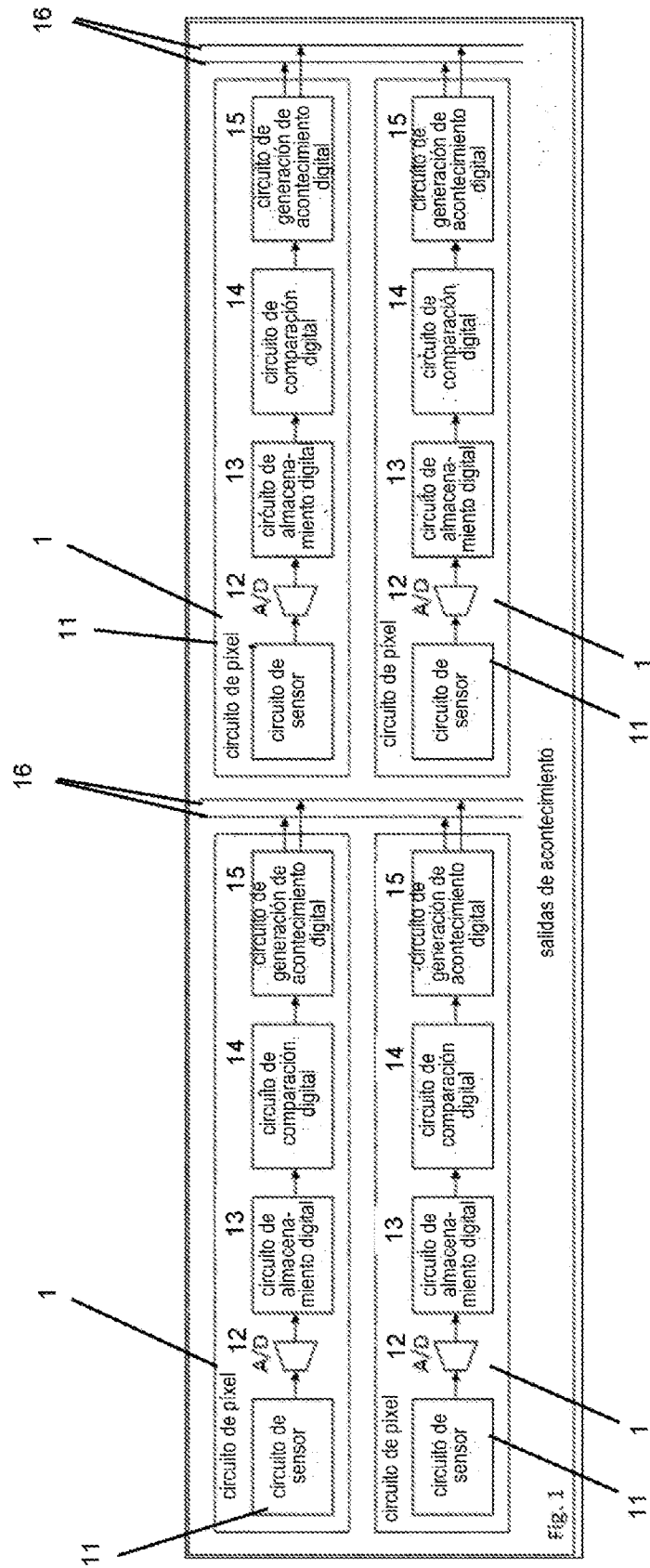
50 13. Sensor de imagen según una cualquiera de las reivindicaciones anteriores,

- a) en donde el circuito de almacenamiento digital (13) se configura para proporcionar la representación digital almacenada en líneas de salida de la disposición de píxeles, y/o
- b) en donde el circuito de almacenamiento digital (13) se configura para proporcionar la representación digital almacenada en las líneas de salida de la disposición de píxeles selectivamente para píxeles que tienen una salida de acontecimiento, y/o
- 55 c) en donde el circuito de almacenamiento digital (13) se configura para proporcionar la representación digital almacenada en las líneas de salida usando líneas de columna de acontecimiento, y/o
- d) en donde el circuito de almacenamiento digital (13) se configura para escribir la representación digital almacenada a los píxeles, y/o
- 60 e) en donde el circuito de almacenamiento digital (13) se configura para escribir la representación digital almacenada a partir de un flujo de datos, y/o
- f) en donde el circuito de almacenamiento digital (13) se configura para escribir la representación digital almacenada a partir de un flujo de datos que es un flujo de acontecimientos.

65 14. Sensor de imagen según una cualquiera de las reivindicaciones anteriores, en donde el circuito de sensor (11) recibe una realimentación del circuito de almacenamiento digital (13) correspondiente al nivel digital almacenado, o el

nivel digital almacenado de píxeles adyacentes, y el circuito de sensor (11) se configura para generar VSIG dependiendo de la realimentación, y/o en donde el circuito A/D (12) recibe realimentación del nivel digital almacenado, o el nivel digital almacenado de píxeles adyacentes, y se configura para ajustar la señal de salida dependiendo de la realimentación.

- 5
15. Sensor de imagen según una cualquiera de las reivindicaciones anteriores, en donde el circuito de sensor (11) se configura para proporcionar una representación analógica de VSIG, y/o en donde el sensor de imagen se construye de múltiples capas de semiconductor, en donde la tipo de proceso de semiconductor de cada nivel se optimiza para la función de esa capa.



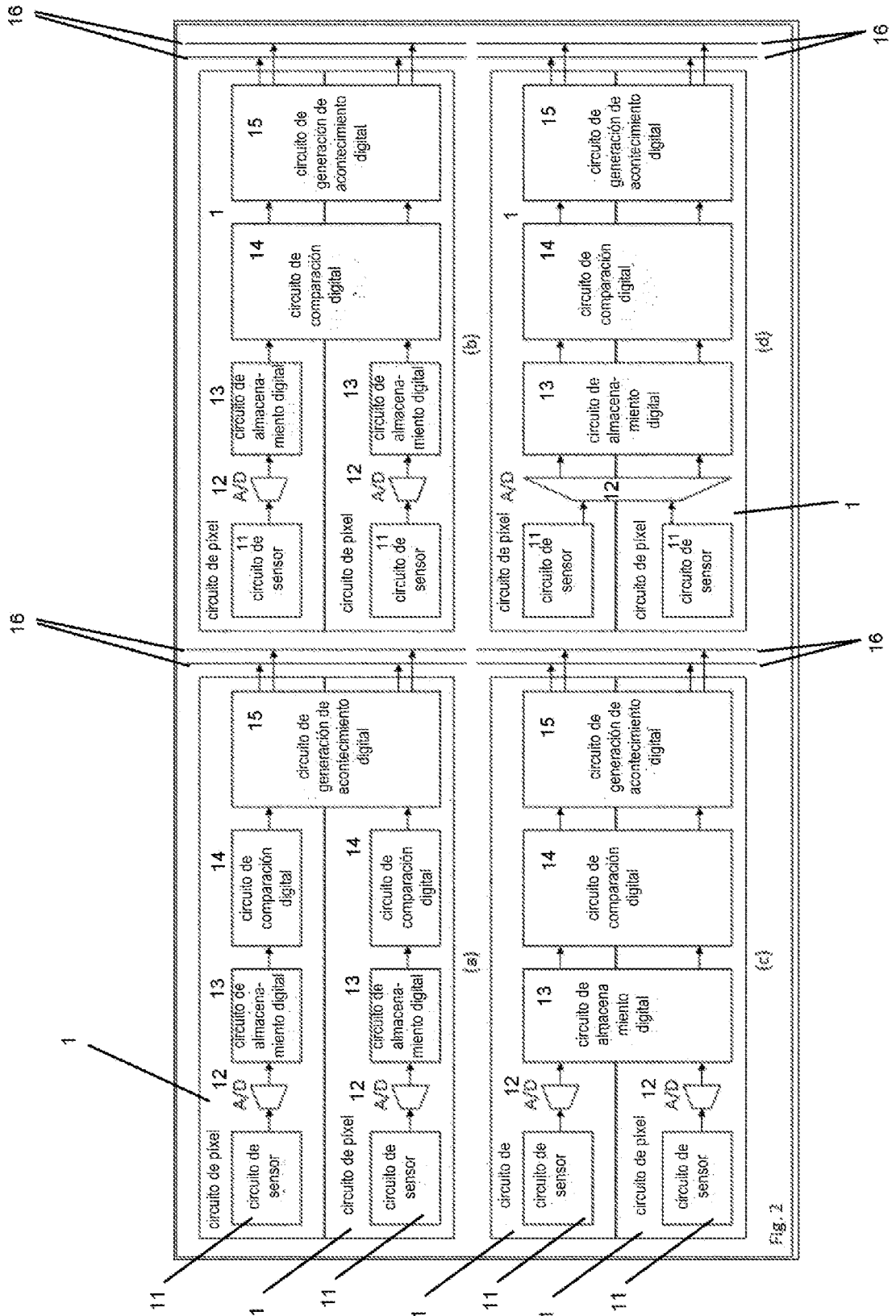


Fig. 2

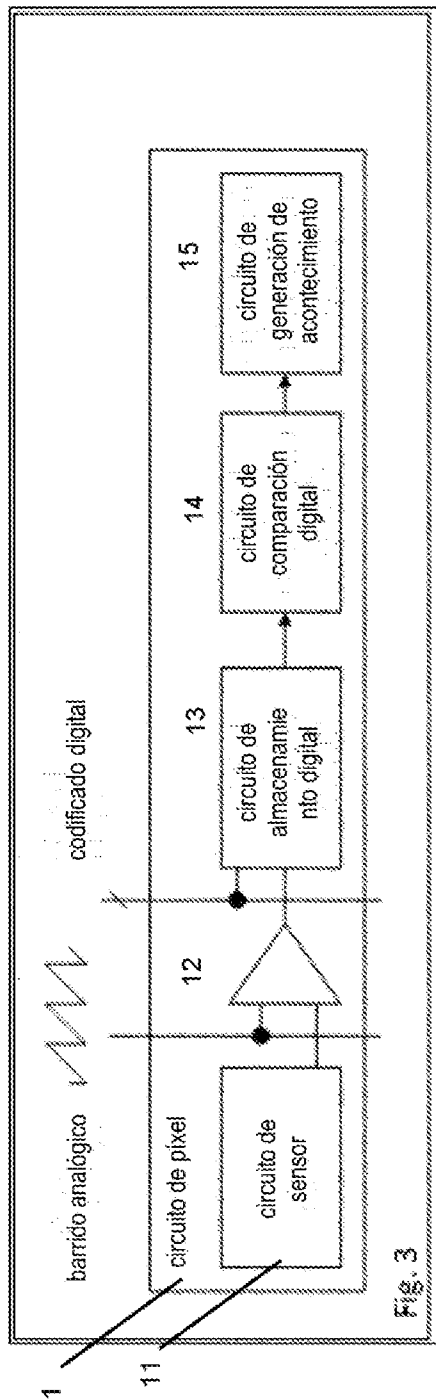


Fig. 3