



(12) 发明专利

(10) 授权公告号 CN 103226292 B

(45) 授权公告日 2015. 04. 22

(21) 申请号 201310031183. 9

(22) 申请日 2013. 01. 28

(30) 优先权数据

2012-018634 2012. 01. 31 JP

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 辻田好一郎 村木真人

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 杨小明

(51) Int. Cl.

G03F 7/20(2006. 01)

H01J 37/317(2006. 01)

(56) 对比文件

JP 特开 2011-258842 A, 2011. 12. 22, 说明书第 45、47-55 段, 附图 4-8.

KR 10-2011-0112723 A, 2011. 10. 13, 附图 4-6.

KR 10-2010-0076317 A, 2010. 07. 06, 全文.

KR 10-2011-0121467 A, 2011. 11. 07, 全文.

JP 特开 2009-295893 A, 2009. 12. 17, 全文.

JP 特开 2011-258842 A, 2011. 12. 22, 说明书第 45、47-55 段, 附图 4-8.

审查员 李培培

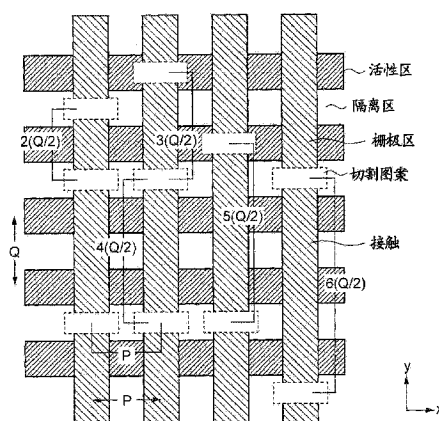
权利要求书1页 说明书7页 附图12页

(54) 发明名称

描画方法和制造物品的方法

(57) 摘要

本发明涉及一种描画方法和制造物品的方法。带电粒子束描画设备在多个第一线状图案上描画多个切割图案, 所述多个第一线状图案被布置成沿着第一方向延伸, 并且所述多个第一线状图案在垂直于第一方向的第二方向按预先确定的节距P对准。描画所述多个切割图案, 以致在第二方向彼此相邻的每对切割图案的中心之间在第二方向的间隔 A_i (i 是指定切割图案对的编号) 满足以下关系: $A_i = m_i X$ ($m_i = 1, 2, 3, \dots$), 其中X是通过节距P定义的尺寸。



1. 一种利用带电粒子束描画设备在多个第一线状图案上描画多个切割图案的方法,所述多个第一线状图案被布置成沿着第一方向延伸,并且所述多个第一线状图案在垂直于第一方向的第二方向按预先确定的节距 P 对准,

其中,所述多个切割图案包含多个对,所述对具有沿第二方向彼此相邻的切割图案,

其中,所述多个切割图案被描画为使得:在第二方向彼此相邻的每对切割图案 i 的中心之间在第二方向的间隔 A_i 满足以下关系,其中 i 是指定切割图案对的编号:

$$A_i = m_1 X, \text{ 其中 } m_1 = 1, 2, 3, \dots$$

其中 X 是通过节距 P 定义的尺寸,

其中,所述多个对之中的一个对沿第二方向的间隔不同于所述多个对之中的另一个对沿第二方向的间隔。

2. 按照权利要求 1 所述的方法,其中尺寸 X 用 P/n_1 表示, n_1 是自然数。

3. 按照权利要求 1 所述的方法,其中

在多个第二线状图案上形成所述多个第一线状图案,所述多个第二线状图案被布置成沿着第二方向延伸,并且所述多个第二线状图案在第一方向按预先确定的节距 Q 对准,和

所述多个切割图案被描画为使得:在第一方向彼此相邻的每对切割图案 i 的中心之间在第一方向的间隔 B_i 满足以下关系,其中 i 是指定切割图案对的编号:

$$B_i = m_2 Y, \text{ 其中 } m_2 = 1, 2, 3, \dots$$

其中 Y 是通过节距 Q 定义的尺寸,

其中,所述多个对之中的一个对沿第一方向的间隔不同于所述多个对之中的另一个对沿第一方向的间隔。

4. 按照权利要求 3 所述的方法,其中尺寸 Y 用 $(Q/2)/n_2$ 表示, n_2 是自然数。

5. 按照权利要求 3 所述的方法,其中所述多个第一线状图案形成栅极区,所述多个第二线状图案形成隔离区和活性区之一。

6. 按照权利要求 3 所述的方法,其中所述多个第一线状图案形成金属区,所述多个第二线状图案形成栅极区。

7. 一种制造物品的方法,所述方法包括:

利用带电粒子束描画设备在多个第一线状图案上描画多个切割图案,所述多个第一线状图案被布置成沿着第一方向延伸,并且所述多个第一线状图案在垂直于第一方向的第二方向按预先确定的节距 P 对准;

使上面描画有所述多个切割图案的基板显影;和

处理显影的基板,以制造所述物品,

其中,所述多个切割图案包含多个对,所述对具有沿第二方向彼此相邻的切割图案,

其中,所述描画被执行为使得:在第二方向彼此相邻的每对切割图案 i 的中心之间在第二方向的间隔 A_i 满足以下关系,其中 i 是指定切割图案对的编号:

$$A_i = m_1 X, \text{ 其中 } m_1 = 1, 2, 3, \dots$$

其中 X 是通过节距 P 定义的尺寸,

其中,所述多个对之中的一个对沿第二方向的间隔不同于所述多个对之中的另一个对沿第二方向的间隔。

描画方法和制造物品的方法

技术领域

[0001] 本发明涉及利用带电粒子束的描画方法,和制造物品的方法。

背景技术

[0002] 随着半导体集成电路的封装密度的增大,和半导体器件的小型化,期望加速光刻技术的发展。当随着光刻技术的进步,最小图案尺寸接近于用于曝光的光源的波长时,在相邻图案之间发生非有意的光的相互作用。不过,虽然光刻工艺中使用的光源的波长保持在193nm,但是最小图案尺寸目前已接近22nm。随着最小图案尺寸和用于光刻工艺的光的波长之间的差异的增大,光刻工艺的可靠性降低。

[0003] 当相互作用时,来自用于光刻法的掩模上的各个图案的光束产生干涉条纹。归因于与由相邻图案产生的干涉条纹相关的各种因素,可能意外地在晶片上形成非有意的图案,或者可能偶然除去所需的图案。在任一情况下,会通过曝光形成与所期望图案不同的图案,从而导致器件损坏。诸如光学邻近效应校正(OPC)之类的校正方法用来预测相邻图案对彼此的影响,并校正掩模,以便通过曝光形成所期望图案。不过,随着最小图案变得更加细微,光相互作用变得更复杂,从而伴随这种趋势,在光学邻近效应校正中,光相互作用的预测质量降低。

[0004] 作为解决上述问题的一种方法,在Proc. of SPIE, Vol. 7641, 764109-1中提出一种规定具有恒定的宽度并且沿着限定方向延伸的图案的器件设计规则(下面称为1D布局)。下面将参考图10描述一种实际的制造方法。图10示出利用配备波长193nm的光源和浸渍光学系统的曝光设备的22nm代SRAM栅极单元的光刻工艺。下面将描述该工艺中的步骤。

[0005] [步骤1] 利用曝光设备,曝光形成具有44nm的半节距的线条和空间图案。

[0006] [步骤2] 在直接处理曝光形成的图案,或者处理底层之后,在整个表面上各向同性地形成膜,然后进行各向异性蚀刻,以形成具有半节距为22nm的线条和空间图案,并且使侧壁,即,图案的轮廓完好的硬掩模。在步骤2中,采用利用侧壁的双重图案化技术。

[0007] [步骤3] 在硬掩模上涂覆抗蚀剂,通过曝光,在抗蚀剂上形成切孔图案。

[0008] [步骤4] 化学处理曝光形成的切孔图案,使之缩小。

[0009] [步骤5] 再次进行各向异性蚀刻,从而形成具有所期望的栅极单元图案的硬掩模。

[0010] 下面将参考图9C描述1D布局的形状。图9C示出隔离区和栅极区。栅极区是在隔离区上形成的。在每个隔离区中,形成一维(1D)线条和空间图案(L/S)以沿着X方向延伸,同时每个栅极区中,形成一维(1D)线条和空间图案(L/S)以沿着Y方向延伸。在这种情况下,将在把隔离区定义为底层时,描述栅极区。为了形成各种晶体管,必须利用切割图案,切割栅极区。这需要其中按照尺寸精确度和重叠精确度,防止利用切割图案切割的栅极区的Y向端部进入活性区域的条件。当发生对活性区的这种进入时,左右栅极之间的待隔离的源极/漏极(S/D)区短路,如图9A中所示。在X方向,切割图案必须整个覆盖栅极区的切割部分,并且必须不接触相邻的栅极区,如图9B中所示。注意,可以相互连接相邻的切

割图案。按照这种方式,切割图案既不需要相对于在底层中形成的图案被对称布置,也不需要相互具有对称性。只要上述条件被满足,布置就具有给定的自由度,不需要具有给定的规则性。

[0011] 即使当采用包括波长 193nm 的光源和浸渍光学系统的曝光设备时,也必须使用双重图案化技术来形成半节距为 22nm 的线条和空间图案,从而也难以通过曝光形成切孔图案。这使得必须增加如步骤 4 中那样,缩小形成的图案的步骤。结果,掩模和步骤的数目增大,因而光刻工艺的生产能力降低,导致成本升高和可靠性降低。

发明内容

[0012] 本发明提供一种提高生产能力的描画方法。

[0013] 在其第一方面,本发明提供一种利用带电粒子束描画设备,在多个第一线状图案上描画多个切割图案的方法,所述多个第一线状图案被布置成沿着第一方向延伸,并且所述多个第一线状图案在垂直于第一方向的第二方向按预先确定的节距 P 对准,其中这样描画所述多个切割图案,以致在第二方向彼此相邻的每对切割图案的中心之间在第二方向的间隔 A_i (i 是指定切割图案对的编号) 满足以下关系:

[0014] $A_i = m_i X$ ($m_i = 1, 2, 3, \dots$)

[0015] 其中 X 是通过节距 P 定义的尺寸。

[0016] 在其第二方面,本发明提供一种制造物品的方法,所述方法包括:利用带电粒子束描画设备,在多个第一线状图案上描画多个切割图案,所述多个第一线状图案被布置成沿着第一方向延伸,并且所述多个第一线状图案在垂直于第一方向的第二方向按预先确定的节距 P 对准;使上面描画有所述多个切割图案的基板显影;和处理显影的基板,以制造所述物品,其中这样进行描画,以致在第二方向彼此相邻的每对切割图案的中心之间在第二方向的间隔 A_i (i 是指定切割图案对的编号) 满足以下关系:

[0017] $A_i = m_i X$ ($m_i = 1, 2, 3, \dots$)

[0018] 其中 X 是通过节距 P 定义的尺寸。

[0019] 参考附图,根据例证实施例的以下描述,本发明的其它特征将变得清楚。

附图说明

[0020] 图 1 是示出带电粒子束描画设备的视图;

[0021] 图 2 是示出消隐器阵列的内部电路的电路图;

[0022] 图 3 是示出描画图案的视图;

[0023] 图 4 是用于解释每个电子束的扫描轨迹的视图;

[0024] 图 5 是示出每个电子束的扫描轨迹的视图;

[0025] 图 6 是用于解释描画条带描画区域之间的位置关系的视图;

[0026] 图 7 是用于解释 1D 布局中的栅极区中的切割图案的布局的视图;

[0027] 图 8 是示出本实施例和常规技术的描画性能的表格;

[0028] 图 9A-9C 是示出按照常规技术的 1D 布局和切割图案的布局的视图;

[0029] 图 10 示出制造 1D 布局的方法的视图;

[0030] 图 11 是用于解释按照本发明的 1D 布局中的切割图案的尺寸的视图;

[0031] 图 12 是用于解释按照本发明的 1D 布局中的金属区中的切割图案的布局的视图。

具体实施方式

[0032] 下面将参考附图,详细描述本发明的实施例。原则上,在用于解释这些实施例的各个附图中,相同的附图标记表示相同的部件,其重复描述将被省略。

[0033] [第一实施例]

[0034] 图 1 是示出按照本发明的带电粒子束描画设备的主要部分的示意图。作为电子源 1,使用所谓的热电子源,比如 LaB_6 或 BaO/W (扩散式阴极 (dispenser cathode))。准直透镜 2 是利用电场,会聚电子束的静电透镜。电子源 1 发出的电子束被准直透镜 2 转换成几乎准直的电子束。孔径阵列 3 包括按二维布置形成的孔径。通过二维布置具有相同屈光力的静电聚光透镜,形成聚光透镜阵列 4。通过与聚光透镜对应地布置子阵列,形成图案孔径阵列 5,在所述子阵列中布置有定义电子束的形狀的图案孔径。5a 是从上游侧看时的子阵列的放大视图。

[0035] 来自准直透镜 2 的几乎准直的电子束被孔径阵列 3 分成多个电子束。每个分离的电子束经由聚光透镜阵列 4 的对应聚光透镜,照射图案孔径阵列 5 的对应子阵列。孔径阵列 3 用于定义照射范围。通过对应于聚光透镜,布置能够被单独驱动的静电消隐器,形成消隐器阵列 6。通过对应于聚光透镜,布置各自具有一个开口的消隐孔径,形成消隐孔径阵列 7。通过对应于聚光透镜,布置沿任意方向偏转电子束的偏转器,形成偏转器阵列 8。通过对应于聚光透镜,布置静电物镜,形成物镜阵列 9。

[0036] 来自被电子束照射的图案孔径阵列 5 的子阵列的电子束被减小到 $1/100$,并经由对应的消隐器、消隐孔径、偏转器和物镜,投射到晶片 (基板) 10 上。换句话说,子阵列上的图案孔径设置在物面,晶片 10 设置在像面。通过开启或关闭对应的消隐器,控制来自被电子束照射的图案孔径阵列 5 的子阵列的电子束通过消隐孔径,还根据消隐器开 / 关定时控制所述电子束撞击晶片 10。同时,通过利用偏转器阵列 8,使这些电子束偏转相同的量,在晶片 10 上扫描这些电子束。

[0037] 经由准直透镜 2 和聚光透镜,电子源 1 在消隐孔径上形成图像,以致这些图像的尺寸大于消隐孔径的开口尺寸。从而,通过消隐孔径的开口定义晶片 10 上的电子束的半角。消隐孔径的开口被设置在对应物镜的前焦点位置处。于是,来自子阵列的多个图案孔径的电子束的主射线垂直撞击晶片 10。因此,即使当晶片 10 上升或下降时,每个电子束的位置的变化也很小。

[0038] 当晶片 10 被安装在台架 11 上时,台架 11 能够沿着与光轴垂直的 X 方向和 Y 方向移动。静电卡盘和半导体检测器 (图中都未示出) 被设置在台架 11 上。静电卡盘紧紧地固定晶片 10。在电子束入射侧,半导体检测器具有孔径图案,以便测量每个电子束的位置。机器人传送装置 12 传送晶片 10,并把晶片 10 加载到台架 11 上。

[0039] 消隐控制电路 13 单独地控制构成消隐器阵列 6 的多个消隐器。偏转器控制电路 14 根据共用信号控制构成偏转器阵列 8 的多个偏转器。台架控制电路 15 与激光干涉仪 (未示出) 协同地控制台架 11 的驱动,所述激光干涉仪检测台架 11 的位置。主控制系统 16 控制多个控制电路 13-15,从而控制整个的多带电粒子束描画设备。

[0040] 图 2 是示出消隐器阵列 6 的内部电路的详细视图。控制信号从消隐控制电路 13

经由光通信用光纤被提供给消隐器阵列 6。所述控制信号对于每条光纤控制与消隐器阵列 6 的一个物镜对应的消隐器。即,控制信号对于每条光纤控制消隐器,所述消隐器控制来自一个子阵列中的多个图案孔径的电子束的开 / 关。控制信号由光电二极管 61 以光学信号的形式从光通信用光纤接收,由传输阻抗放大器 62 从电流信号转换成电压信号,并由限幅放大器 63 进行幅度调整。信号被输入移位寄存器 64,并从串行信号转换成并行信号。

[0041] FET67 被布置在水平延伸的栅电极布线和垂直延伸的源电极布线之间的交点处,两条总线分别连接到各 FET67 的栅极和源极。各 FET67 使其漏极侧连接到两个电容性元件:消隐器电极 69 和电容器 68,其各自的对侧充当公共电极。施加于栅电极布线的电压接通在与之相连的一行上的所有 FET67,从而电流在它们的源极和漏极之间流动。此时施加于每个源电极布线的电压被施加到消隐器电极 69,对应于该电压的电荷被保存在电容器 68 中。在经由栅电极布线的一行的充电操作结束之后,电压施加序列转移到下一行,当失去其栅极电压时,第一行上的 FET67 被断开。当第一行上的消隐器电极 69 失去其来自源电极布线的电压的时候,通过利用保存在电容器 68 中的电荷,它们实际上能够在与一帧对应的时段内保持需要的电压,直到选择了下一个栅电极布线为止。在按照这种方式,利用 FET67 作为开关的有源矩阵驱动方案中,能够通过栅电极布线同时对大量的 FET67 施加电压,从而少量的线路足以应付消隐器电极数目的增大。

[0042] 参见图 2,消隐器被布置成 4×4 阵列。来自移位寄存器 64 的并行信号被输入数据驱动器 65,以对 FET67 的源极施加电压,并经由栅极驱动器 66 接通一行上的所有 FET67。依据这种操作,控制一行上的消隐器,来自移位寄存器 64 的并行信号被顺序输入数据驱动器 65。随后,经由栅极驱动器 66 接通下一行上的所有 FET67,从而控制 4×4 阵列上的消隐器。

[0043] 将参考图 3 描述按照本发明的基本描画方法。当在由偏转器阵列 8 和台架 11 决定的晶片 10 上的扫描栅格上扫描电子束时,按照描画图案 P,控制对晶片 10 的电子束照射的开 / 关,从而在晶片 10 上描画图案。扫描栅格这里意指被形成为在 X 方向具有节距 GX 和在 Y 方向具有节距 GY 的栅格,并且在垂直线和水平线的交点处经历利用电子束的照射的开 / 关控制,如图 3 中所示。这种描画方法采用所谓的光栅扫描方案。

[0044] 子阵列的图案孔径在 X 方向按节距 BX,在 Y 方向按节距 BY 被投影到晶片 10 上,如图 4 中所示。图案孔径在晶片 10 上,在 X 方向的尺寸为 PX,在 Y 方向的尺寸为 PY。由于图案孔径被缩小到 $1/100$ 地投影到晶片 10 上,因此,实际的图案孔径的尺寸是其投影图像的尺寸的 100 倍。偏转器阵列 8 沿着 X 方向偏转和扫描图案孔径图像(电子束)。此时,台架 11 持续不断地沿着 Y 方向移动。从而,偏转器阵列 8 沿着 Y 方向偏转每个电子束,以跟随台架 11 的移动,以致在晶片 10 上,该电子束在 Y 方向静止不动。

[0045] 图 5 示出每个电子束的扫描轨迹。图 5 的左部示出子阵列的每个电子束在 X 方向的扫描轨迹。每个电子束的照射是按栅格节距 GX 控制的。注意为了简单起见,最上面的电子束的轨迹用实线示出。图 5 的右部示出在沿着 X 方向扫描各电子束之后,当如虚线箭头所示以偏转宽度 DP 回扫时,该电子束的顺序扫描的轨迹。当顺序回扫时,在图 5 中所示的粗线框内,以栅格节距 GY 填充具有条带宽度 SW 的条带扫描区域 SA。即,通过持续不断地恒速移动台架 11,能够进行描画。令 $N \times N$ 是子阵列的电子束的数目,上述操作必须满足以下条件:

[0046] $N^2 = K \times L + 1$ (K 和 L 是自然数)

[0047] $BY = GY \times K$

[0048] $DP = N^2 \times GY$

[0049] 在本实施例中, $N=4$, $K=5$, $GY=5\text{nm}$, $BY=25\text{nm}$, $DP=80\text{nm}$, 而 $SW=2\text{ }\mu\text{m}$ 。注意, 条带宽度 SW 总是小于每个电子束的偏转宽度, 从而设定 $N \times BY > BX$, 只要消隐电极之间的节距落在制造公差之内。图 6 是用于解释各子阵列 (或者各物镜) 的描画条带描画区域 SA 之间的位置关系的视图。

[0050] 通过一维地把物镜布置在 72 行上, 即, 如图 6 中所示, 在 X 方向以 $144\text{ }\mu\text{m}$ 的节距一维地布置物镜, 同时使下一行的物镜在 X 方向偏移 $2\text{ }\mu\text{m}$, 以致描画条带描画区域 SA 彼此相邻, 形成物镜阵列 9。结果, 通过持续不断地沿着 Y 方向移动台架 11, 能够在晶片 10 上的曝光区域 EA 中进行描画。在这个实施例中, 设备的 X 轴和 Y 轴必须与要在晶片 10 上描画的图案的 X 轴和 Y 轴一致。因此, 机器人传送装置 12 把晶片 10 加载到台架 11 上, 以致要在晶片 10 上形成的图案的 X 方向和 Y 方向与带电粒子束描画设备的 X 方向和 Y 方向一致。

[0051] 下面将参考图 7 描述通过本发明实现的 1D 布局。参见图 7, 多个线状图案 (线图形) 作为栅极区被布置成沿着 Y 方向延伸, 并且所述多个线状图案 (线图形) 在 X 方向按预先确定的节距 P 对准。充当栅极区的线状图案是在布置成沿着 X 方向延伸, 并且在 Y 方向按预先确定的节距 Q 对准它们自己的多个隔离区 (和活性区) 中的线状图案上形成的。描画设备在栅极区中的多个线状图案上描画切割图案 (方形图形)。在第一实施例中, Y 方向充当第一方向, X 方向充当与第一方向垂直的第二方向, 隔离区 (和活性区) 中的线状图案充当第二线状图案。

[0052] 在第一实施例中, 如下限定栅极区中的切割图案的布局的规则性。令 A_i 是在 X 方向彼此相邻的每对切割图案的中心之间在 X 方向的间隔 (i 是指定切割图案对的编号)。另外, 令 B_i 是在 Y 方向彼此相邻的每对切割图案的中心之间在 Y 方向的间隔 (i 是指定切割图案对的编号)。在第一实施例中, 每对切割图案的中心之间分别在 X 方向和 Y 方向的间隔 A_i 和 B_i , 栅极区之间的节距 P , 和隔离区 (和活性区) 之间的节距 Q 具有关系:

[0053] X 方向; $A_i = m_1 P$ ($m_1 = 1, 2, 3, \dots$) ... (1)

[0054] Y 方向; $B_i = m_2 (Q/2)$ ($m_2 = 1, 2, 3, \dots$) ... (2)

[0055] 虽然在第一实施例中, 每对切割图案的中心之间分别在 X 方向和 Y 方向的间隔 A_i 和 B_i 被设定成满足等式 (1) 和 (2), 不过可以分别设定它们, 以满足:

[0056] X 方向; $A_i = m_1 X$ ($m_1 = 1, 2, 3, \dots$) ... (3)

[0057] Y 方向; $B_i = m_2 Y$ ($m_2 = 1, 2, 3, \dots$) ... (4)

[0058] 其中 X 是通过栅极区之间的节距 P 定义的尺寸, 例如用 P/n_1 (n_1 是自然数) 表示。当 X 为 P/n_1 ($n_1=1$) 时, 等式 (3) 等于等式 (1)。另外, Y 是通过隔离区 (和活性区) 之间的节距 Q 定义的尺寸, 例如用 $(Q/2)/n_2$ (n_2 是自然数) 表示。当 Y 为 $(Q/2)/n_2$ ($n_2=1$) 时, 等式 (4) 等于等式 (2)。

[0059] 如在背景技术中所述, 只要器件制造中所要求的条件被满足, 切割图案就可被布置在任意位置, 从而在等式 (1)-(4) 中给出的条件不是器件制造中必不可少的特殊条件。可按照和栅极区相同的方式切割隔离区。不过, 隔离区在切割栅极区的位置处位于具有节距 Q 的栅格上。

[0060] 如果 $N=3$, 那么形成包括接触区的最小数目的晶体管。接触区被连接到金属区, 以选择这些晶体管中的任意晶体管。如果 $N=4$, 那么在每个接触区的两侧形成晶体管。如果 $N=5$, 那么在每个接触区的一侧形成两个晶体管。如果 $N=6$, 那么在每个接触区的两侧中的一侧形成一个晶体管, 而在另一侧形成两个晶体管。这使得能够形成各种复合晶体管。如果 $N=2$, 那么无处形成接触区, 从而不能形成晶体管, 不过它可以被设定为形成浮置电容。

[0061] 当切割图案的布置被局限于图 7 中所示的布置时, 每对切割图案的中心之间分别在 X 方向和 Y 方向的间隔 A_i 和 B_i 的最大公约数 X 和 Y 是 $X=P$ 和 $Y=Q/2$, 这些值可用于定义描画栅格。在半导体制造中, 决定器件布局的公司部门通常不同于使用带电粒子束描画设备的部门。如果这两个部门不相互交流所需的信息, 那么使用带电粒子束描画设备的部门根据获得的布局数据测量相应图案之间的节距, 从而获得满足上述关系的 X 和 Y 。为了获得相应图案之间的节距, 可从市场获得称为设计规则检查程序的软件。如果这两个部门相互交流所需的信息, 那么决定布局的部门最好向使用带电粒子束描画设备的部门提供一组上述信息和布局数据, 以便节约人工。

[0062] 在 20nm 节点器件中, P 和 Q 约为 60nm, 从而 $X=P=60\text{nm}$, $Y=Q/2=30\text{nm}$ 。和常规情况下一样, 当切割图案的布置没有规则性时, 利用小到 1-2nm 的值定义描画栅格, 以应付所有布置。当利用 X 和 Y 定义描画栅格时, 与当切割图案的布置没有规则性时相比, 它们具有 10 倍以上的值, 从而提高描画设备的处理能力。如果使用 X 和 Y 定义描画栅格, 那么虽然能够产生最大效果, 不过在实际描画中, 必须校正带电粒子束描画。从而, 需要细微到一定程度的栅格, 并且可以使用自然数的分数值来定义上述栅格。例如, 如果 $n_1=n_2=10$, 那么 $X=6\text{nm}$ 和 $Y=3\text{nm}$, 获得尺寸数倍于当切割图案的布置没有规则性时具有 1-2nm 的 X 值和 Y 值的栅格的尺寸的栅格。

[0063] 切割图案具有不构成器件的形状, 用来在满足在背景技术中描述的条件的时候切割线条和空间图案。从而, 转印位置精确度可以比常规技术中要求的精确度低几倍, 从而不必过于细微地设定描画栅格。虽然切割图案的尺寸并不直接影响处理能力, 不过为了实现这种技术, 必须确定切割图案的尺寸, 下面将参考图 11 对此进行描述。

[0064] 首先将描述 Y 方向的特征。如果一直到隔离区, 必须留下 $(Q/2)/4$ 的边缘, 那么切割图案在 Y 方向的尺寸为 $(Q/2)/2$ 。考虑到重叠精确度和尺寸精确度之间的和 Δ , 切割图案在 Y 方向的尺寸 $\leq (Q/2)/2 - 2\Delta$ 。由于转印特性随着切割图案的尺寸的变大而变得更好, 因此利用该不等式的上限。接下来将描述 X 方向的特征。如果一直到栅极端, 必须留下 $(Q/2)/4$ 的边缘, 那么切割图案在 X 方向的尺寸为“栅极宽度”+ $(Q/2)/2$ 。考虑到重叠精确度和尺寸精确度之间的和 Δ , 切割图案在 X 方向的尺寸为“栅极宽度”+ $(Q/2)/2 + 2\Delta$ 。虽然相邻的切割图案可以被相互连接, 不过, 每个切割图案必须不接触相邻的栅极区, 如果切割图案不彼此相邻的话, 从而, 切割图案在 X 方向的尺寸 $\leq 3(P/2) - 2\Delta$ 。虽然各个切割图案可以具有不同的尺寸, 不过就减少描画数据和简化描画设备的孔径来说, 它们可以具有相同的尺寸。

[0065] 图 8 示出在用于如上所述的 1D 布局的切割图案的多带电粒子束描画设备中, 利用常规描画栅格和利用基于根据本发明的切割图案间的间隔的粗略描画栅格之间在生产能力方面的比较结果。使用其中例如电子源的所要求的亮度为 $2.5E5[\text{A}/\text{sr}/\text{cm}^2]$, 抗蚀剂灵敏度为 $20\mu\text{C}/\text{cm}^2$ 的条件。当电子束的数目保持相同, 并且一个栅格的尺寸被增大到 2 倍时,

生产能力变成 2 倍或者更高。当减少电子束的数目,以降低设备负荷,而生产能力保持不变时,所要求的传送速度减半。按照这种方式,仅仅通过使用为常规网络的两倍粗的栅格,就能够产生极大的改善效果。

[0066] [第二实施例]

[0067] 下面将参考图 12 描述其中在利用本发明实现的 1D 布局中确定金属区的第二实施例。金属区的布局由下层的接触区和在下一步中形成的通孔区决定,不过,微细部分由接触区决定。另外,虽然接触区被连接到包括隔离区和栅极区的下部区域,不过这里作为代表,将描述在栅极区上的那些接触区。在栅极区中形成沿着 Y 方向延伸并且在 X 方向按节距 Q 对准它们自己的线条和空间图案,而在金属区中形成沿着 X 方向延伸并且在 Y 方向按节距 P 对准它们自己的线条和空间图案。在第二实施例中,金属区具有被布置成沿着作为第一方向的 X 方向延伸,并且在 Y 方向(第二方向)按节距 P 对准它们自己的线状图案,切割图案将被描画在所述线状图案上。另外,栅极区具有布置成沿着作为第二方向的 X 方向延伸,并且在 X 方向(第一方向)按节距 Q 对准它们自己的第二线状图案。

[0068] 在第二实施例中,如下限定形成金属区的切割图案的中心之间分别在 X 方向和 Y 方向的间隔 A_i 和 B_i :

[0069] Y 方向 ; $A_i = m_1(P)$ (图 12 图解说明 $m_1=1$ 的例子)

[0070] X 方向 ; $B_i = m_2(Q/2)$ (图 12 图解说明 $m_2=2, 3, 4$ 和 5 的例子)

[0071] 在器件制造中,金属区必须满足其中切割金属区的图案在边缘的范围内覆盖下层的接触区、并且在边缘的范围内在金属区的图案上形成从上方连接的通孔的条件。只要满足上述条件,间隔 A_i 和 B_i 的限制就是在器件制造中并非必不可少的特殊条件。

[0072] 当切割图案的布置局限于图 12 中所示的布置时,切割图案的中心之间分别在 X 方向和 Y 方向的间隔 A_i 和 B_i 的最大公约数为 $X=Q/2$ 和 $Y=P$,这些值可被用于定义描画栅格。利用更粗栅格的效果和第一实施例中一样。

[0073] [制造物品的方法]

[0074] 按照本发明的实施例的制造物品的方法适于制造各种物品,包括诸如半导体器件之类的微型器件,和具有微结构的元件。这种方法可包括利用上述描画设备(在基板上进行描画的步骤)在涂覆在基板上的感光剂上形成潜像图案的步骤,和使具有在形成步骤中在其上形成的潜像图案的基板显影的步骤。这种方法还可包括后续的已知步骤(例如,氧化、成膜、气相沉积、掺杂、平面化、蚀刻、抗蚀剂去除、切割、接合和封装)。按照本实施例的制造物品的方法在物品的性能、质量、生产率和制造成本至少之一方面,比常规方法更有利。

[0075] 虽然上面描述了发明人做出的本发明的实施例,不过本发明并不局限于这些实施例,当然可以作出各种改变,而不脱离本发明的范围。例如,虽然在上面提及的实施例中使用了电子束,不过本发明并不局限于此,例如,本发明适用于其它带电粒子束。

[0076] 虽然参考示例性实施例描述了本发明,不过应理解,本发明并不限于所公开的示例性实施例。所附权利要求的范围应被给予最宽广的解释,以包含所有这样的修改以及等同的结构和功能。

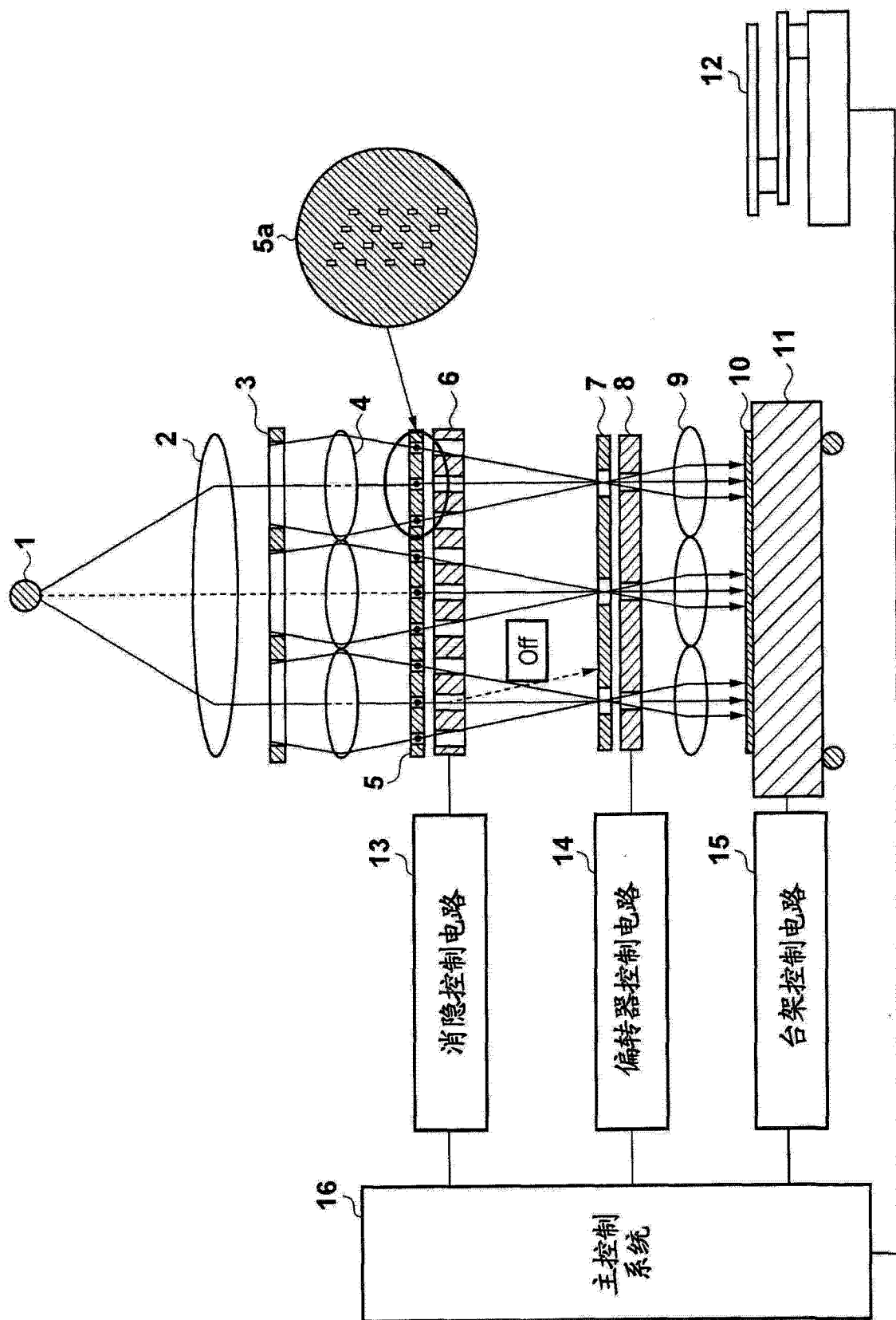


图 1

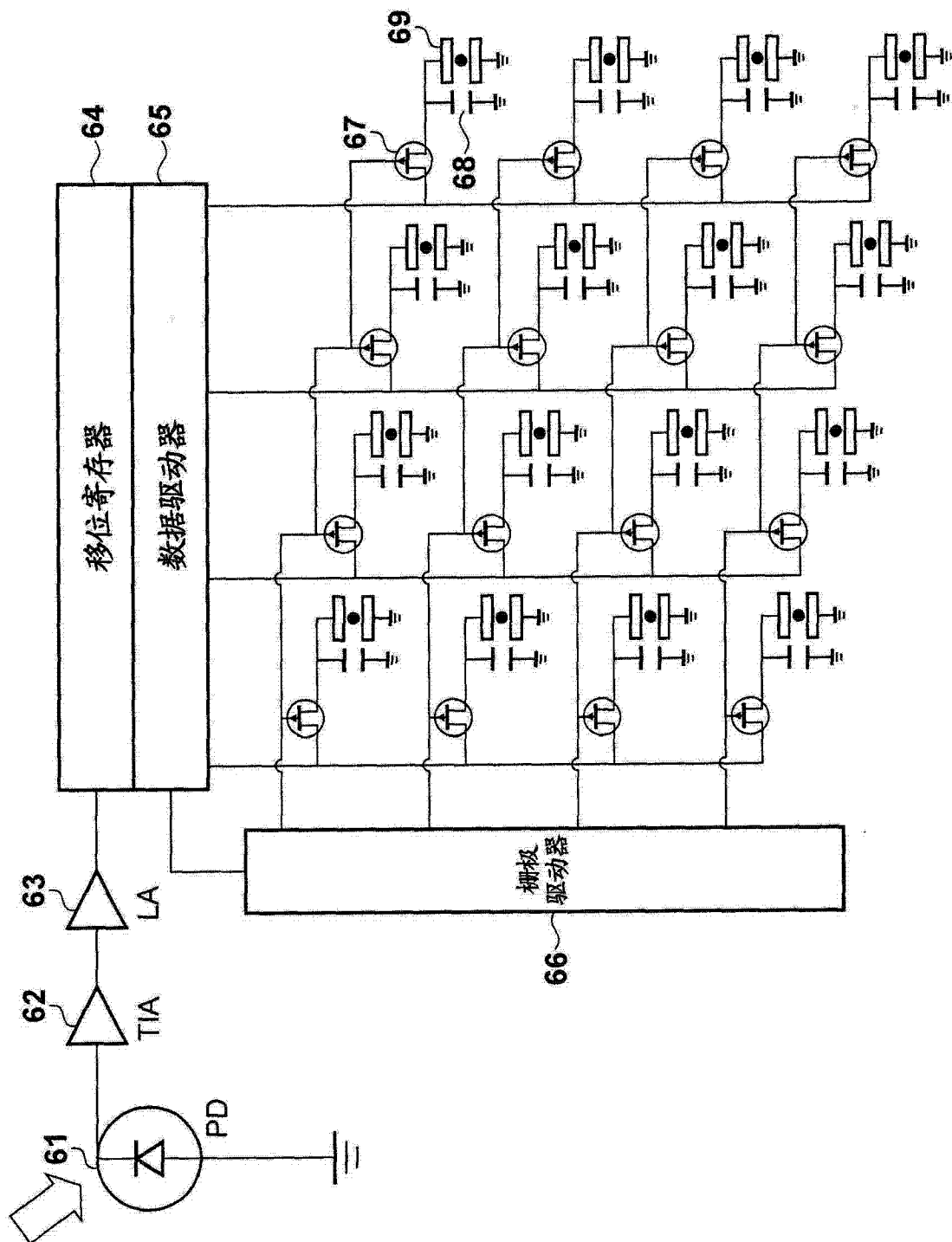


图 2

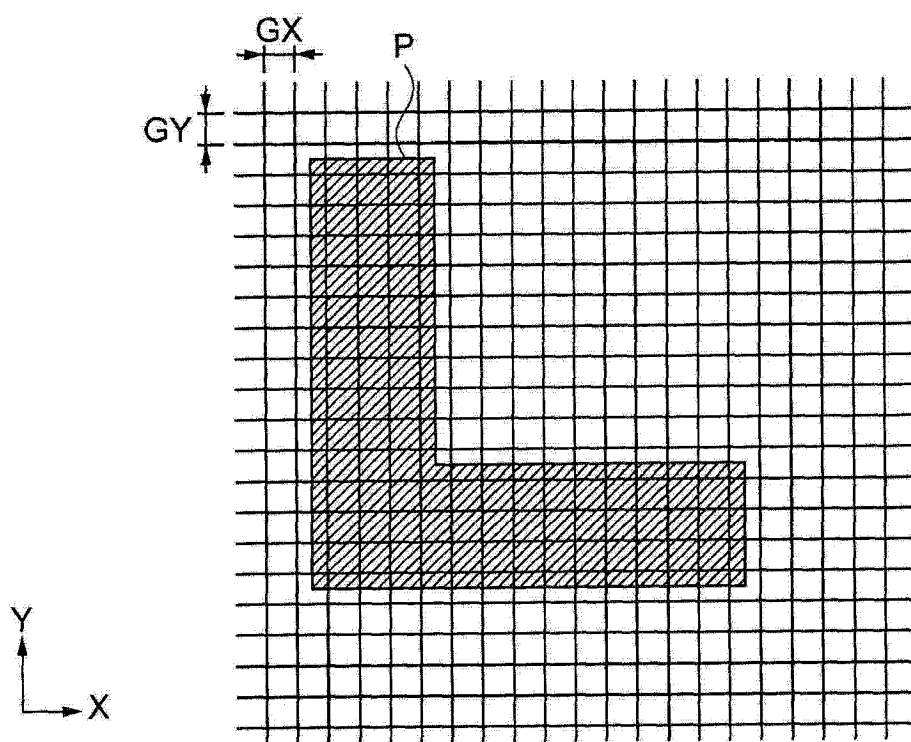


图 3

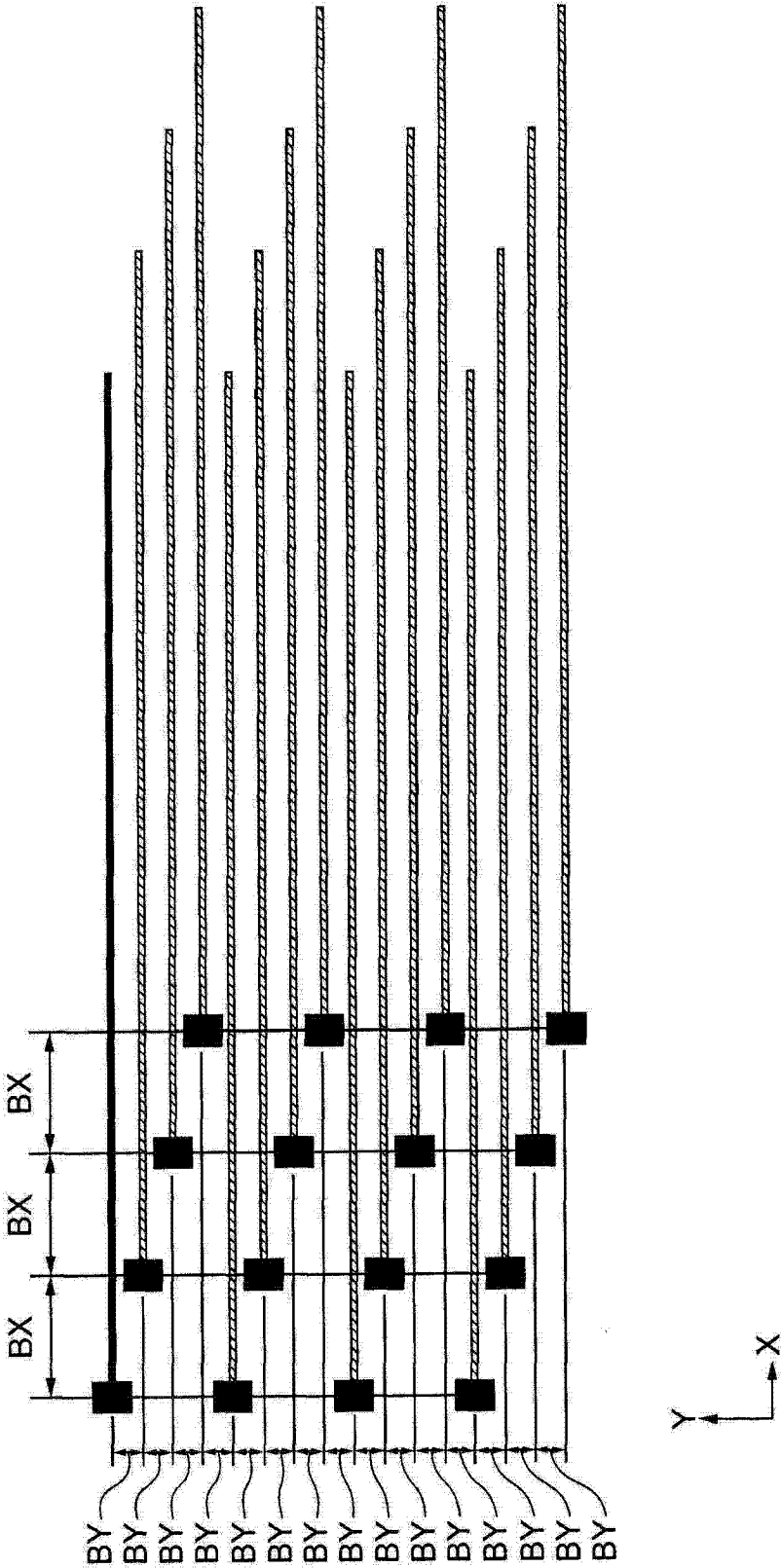


图 4

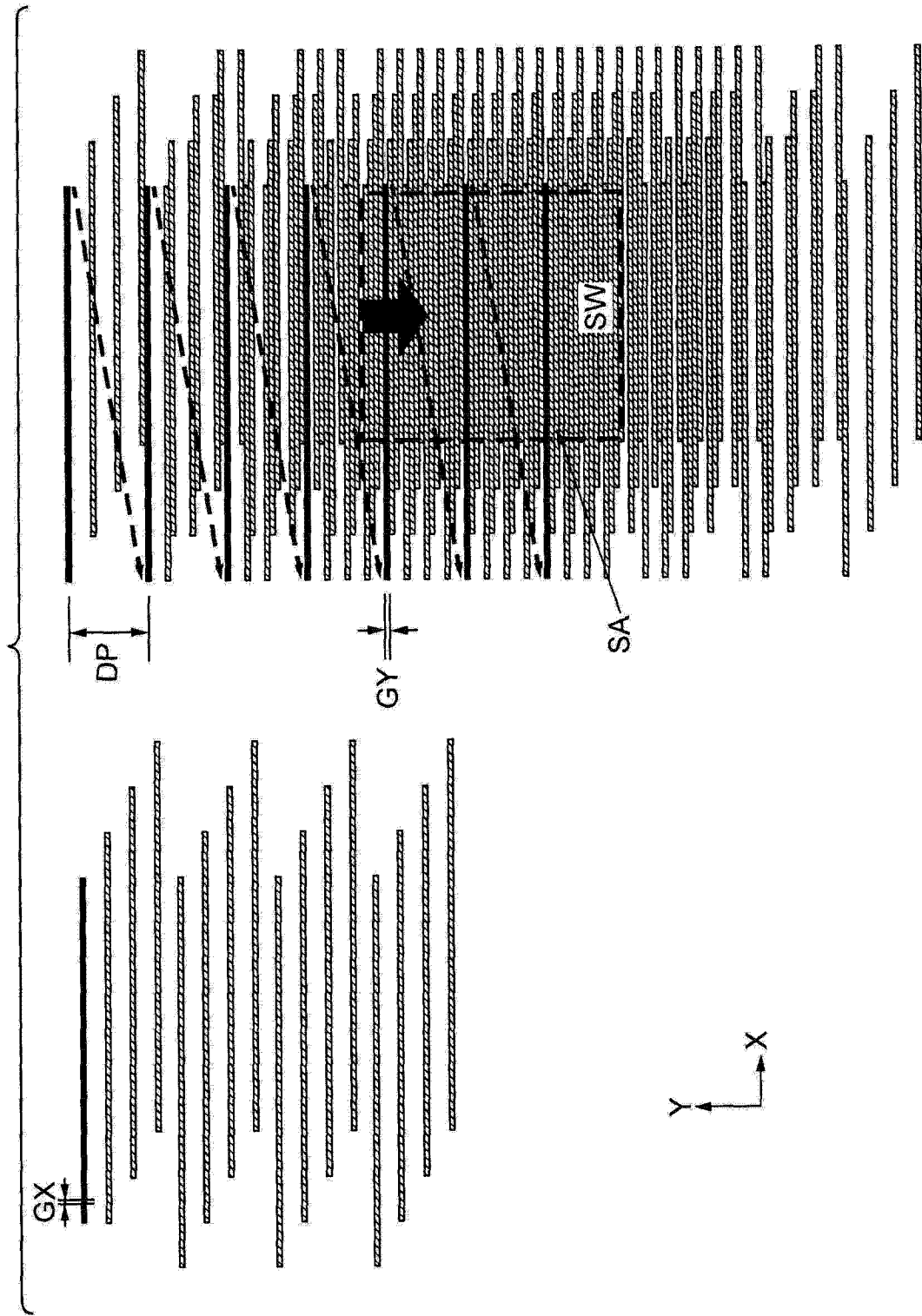


图 5

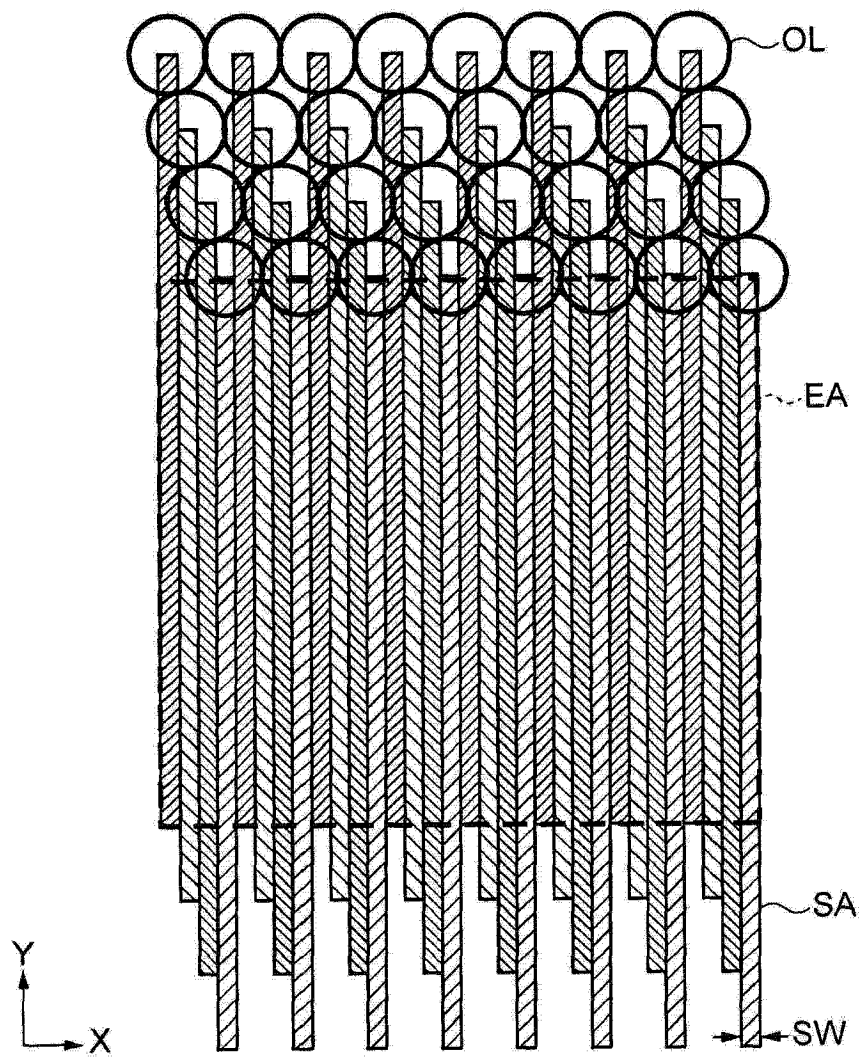


图 6

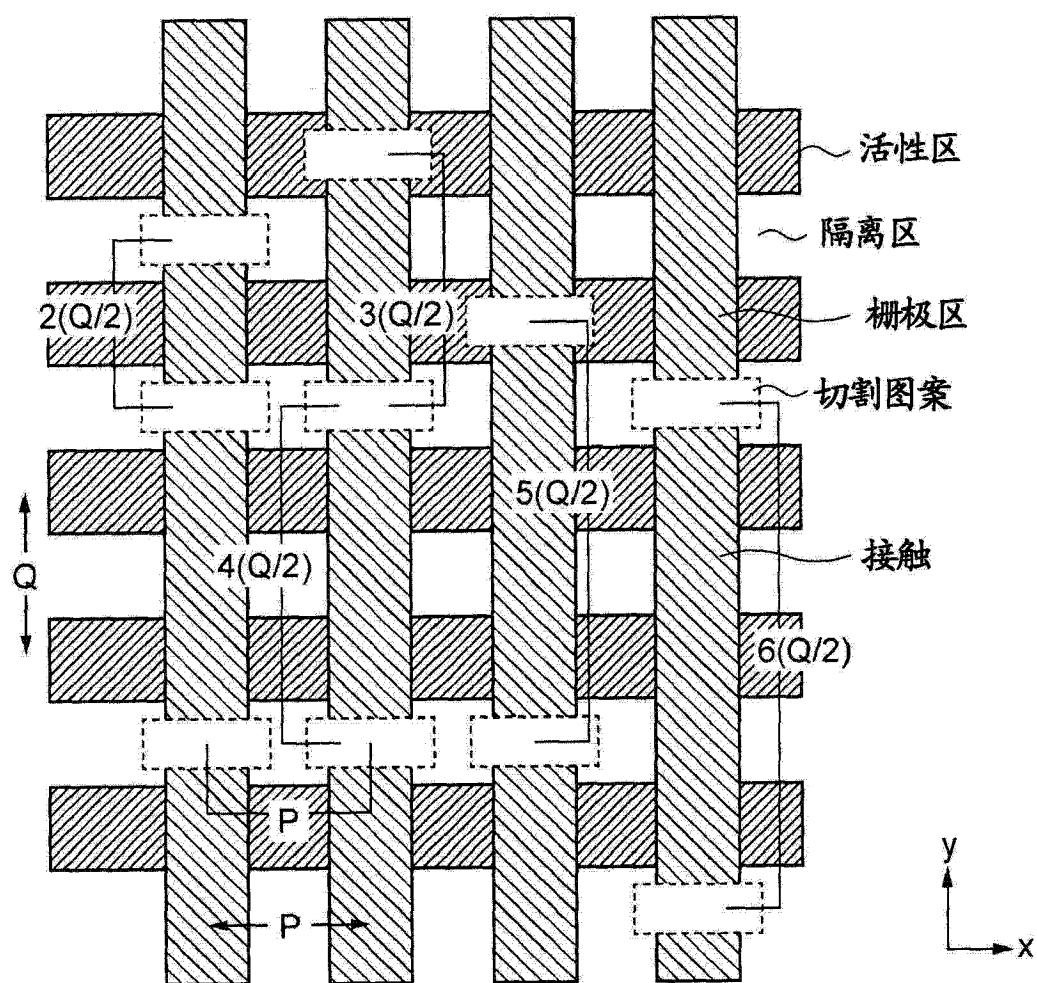


图 7

固定亮度=2.5E5 [A/sr/cm²]

	常规布局	专用于 1D 布局中的切割图案	
物镜的数目	12960	12960	12960
子阵列的电子束的数目	36	16	36
电子束的总数	466560	207360	466560
GX[nm]	2.5	2.5	2.5
GY[nm]	2.5	5.0	5.0
生产能力[晶片/小时]	22.1	23.5	53.0
所需要的传送速度[Gbps]	6.93	3.69	8.31

图 8

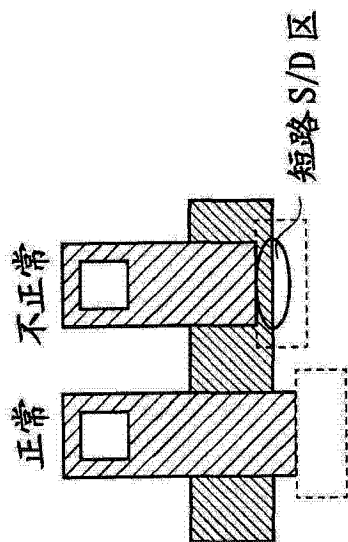


图 9A

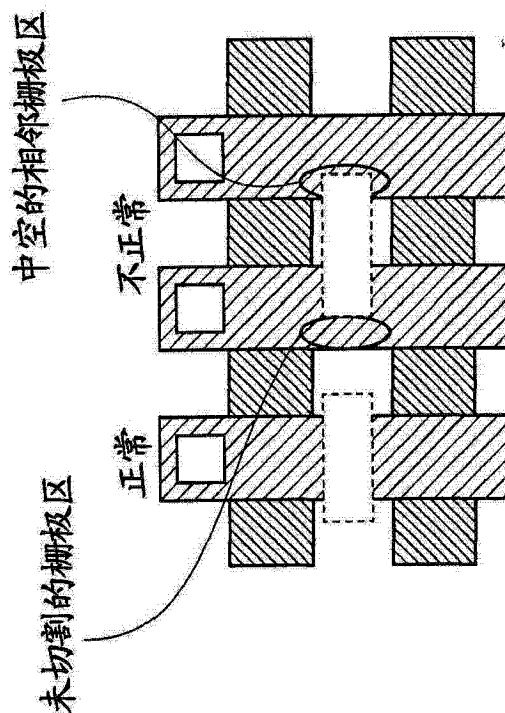


图 9B

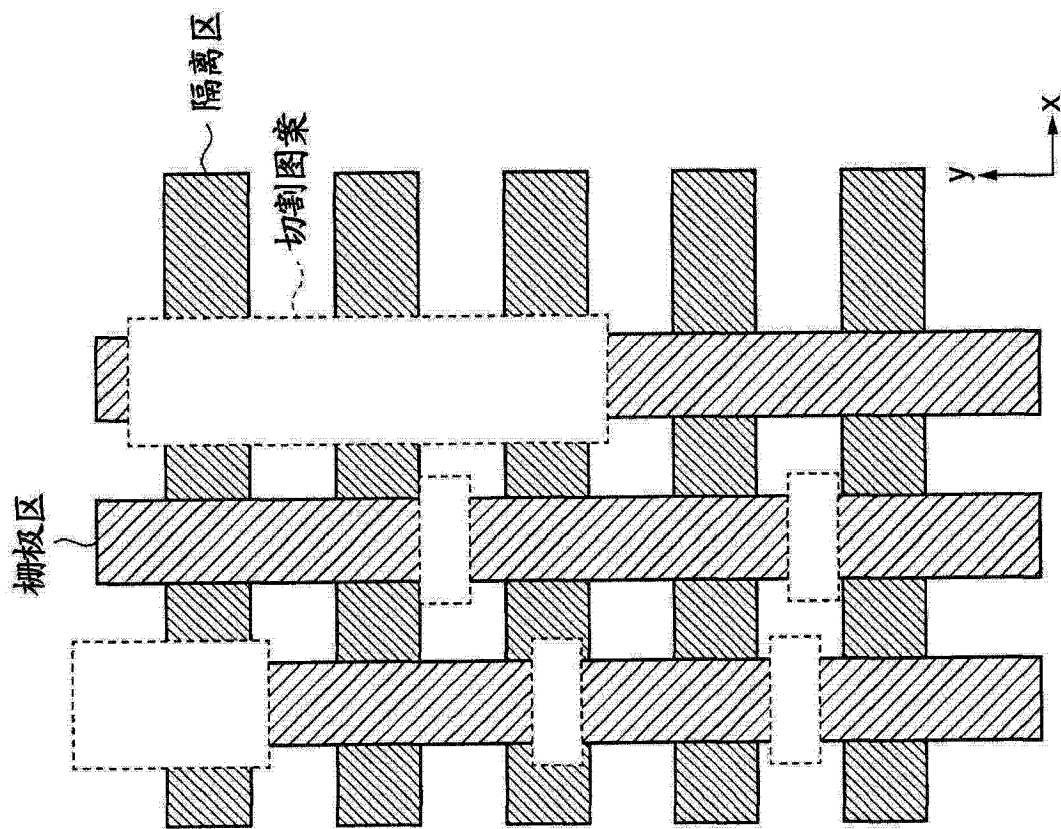


图 9C

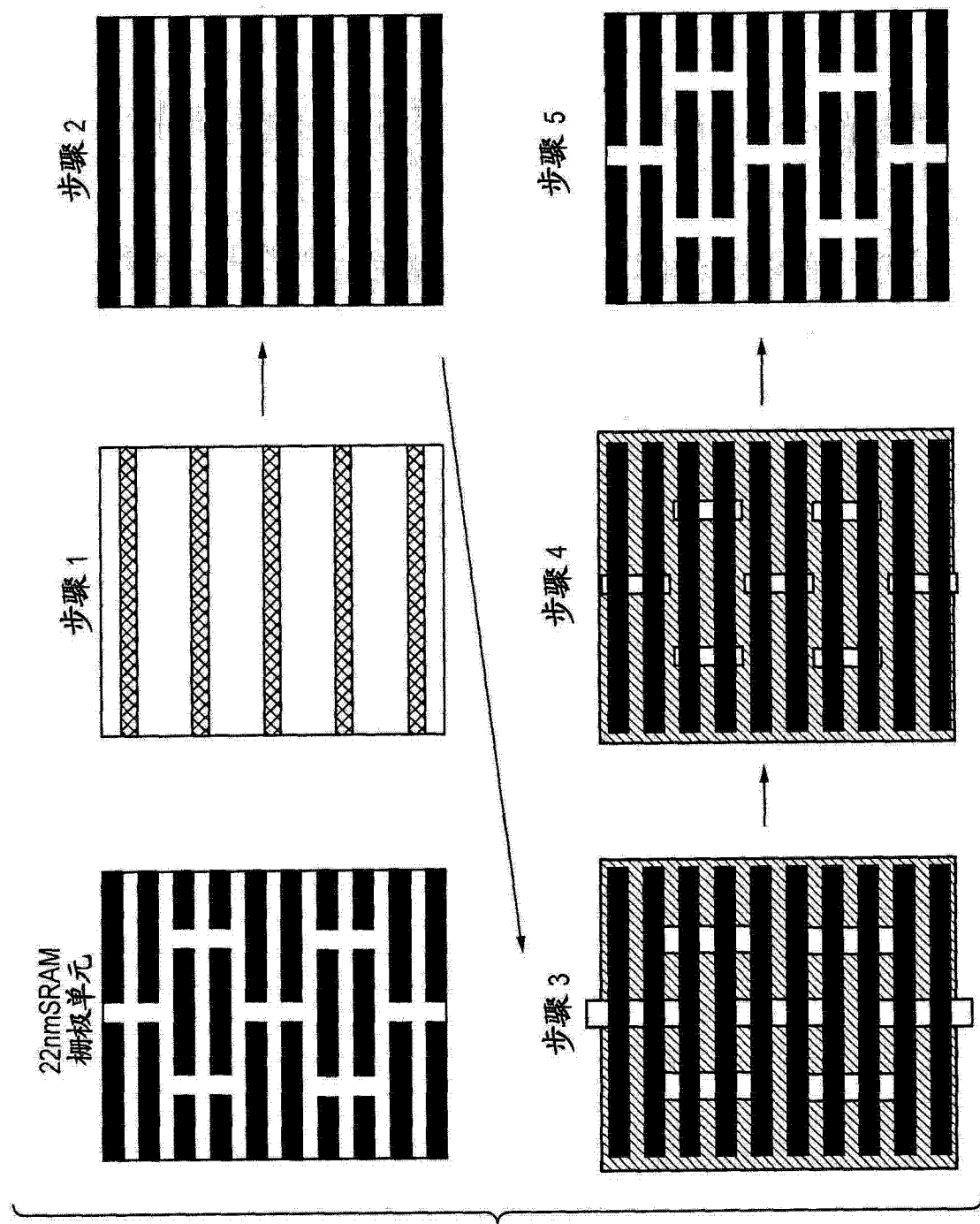


图 10

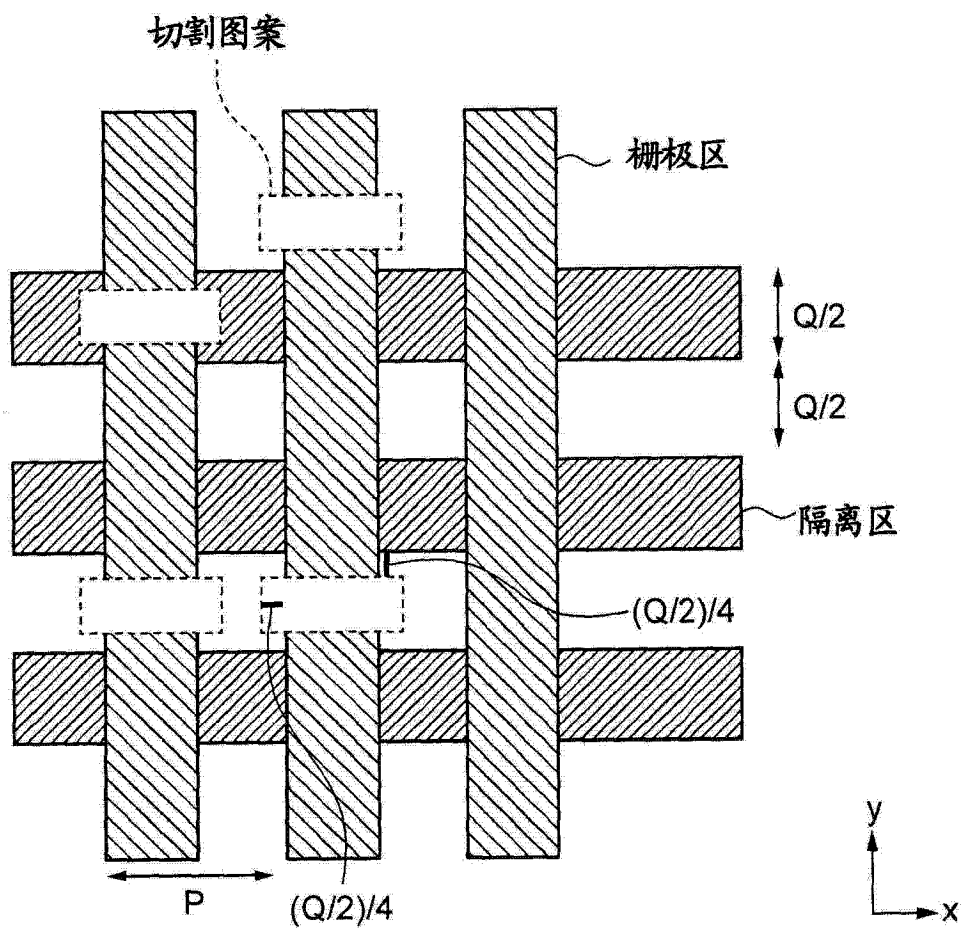


图 11

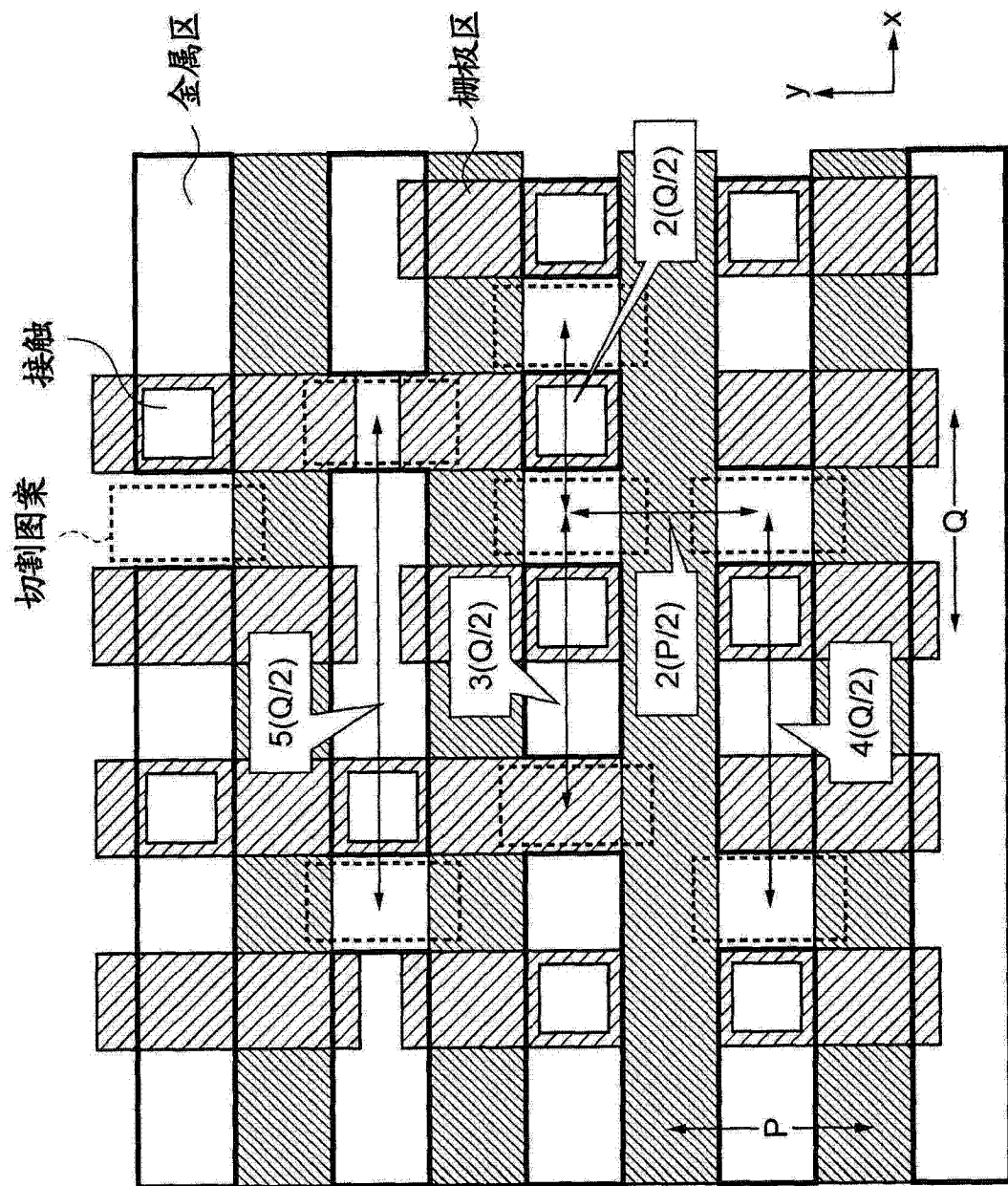


图 12