



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I742941 B

(45) 公告日：中華民國 110 (2021) 年 10 月 11 日

(21) 申請案號：109141425

(22) 申請日：中華民國 109 (2020) 年 11 月 25 日

(51) Int. Cl. : H05K1/02 (2006.01)

H05K1/11 (2006.01)

(30) 優先權：2020/01/23 美國

16/750,686

(71) 申請人：美商美超微電腦股份有限公司 (美國) SUPER MICRO COMPUTER, INC. (US)
美國(72) 發明人：潘 孟進 PHAN, MANHTIEN V. (US) ; 周 茂林 CHOU, MAU LIN (US) ; 李智
豪 LEE, CHIH HAO (TW)

(74) 代理人：謝佩玲；王耀華

(56) 參考文獻：

TW 201108884A

TW 201601605A

US 10257921B1

審查人員：楊智元

申請專利範圍項數：15 項 圖式數：14 共 31 頁

(54) 名稱

使用參考跡線設置電路板的信號跡線的阻抗

(57) 摘要

電路板具有帶有信號跡線的邊緣連接器。信號跡線形成在電路板的介電層上。參考跡線形成在介電層內或介電層的另一表面上。調整參考跡線的參數以設置單端信號跡線的阻抗或兩個相鄰的信號跡線的差分阻抗。

A circuit board has an edge connector with signal traces. The signal traces are formed on a dielectric layer of the circuit board. A reference trace is formed within the dielectric layer or on another surface of the dielectric layer. Parameters of the reference trace are adjusted to set an impedance of a single-ended signal trace or a differential impedance of two adjacent signal traces.

指定代表圖：

符號簡單說明：

300:方法

301:步驟

302:步驟

303:步驟

304:步驟

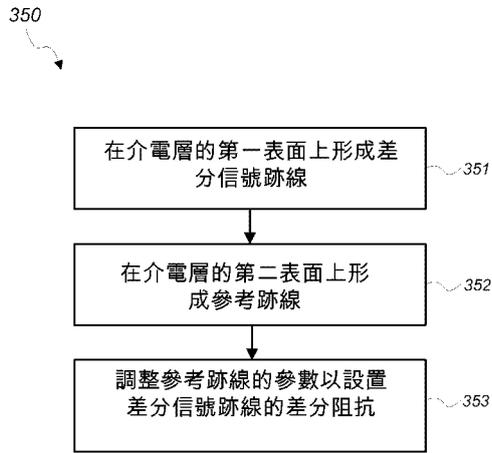


圖14

公告本

I742941

【發明摘要】**【中文發明名稱】** 使用參考跡線設置電路板的信號跡線的阻抗**【英文發明名稱】** SETTING THE IMPEDANCE OF SIGNAL TRACES OF A
CIRCUIT BOARD USING A REFERENCE TRACE**【中文】**

電路板具有帶有信號跡線的邊緣連接器。信號跡線形成在電路板的介電層上。參考跡線形成在介電層內或介電層的另一表面上。調整參考跡線的參數以設置單端信號跡線的阻抗或兩個相鄰的信號跡線的差分阻抗。

【英文】

A circuit board has an edge connector with signal traces. The signal traces are formed on a dielectric layer of the circuit board. A reference trace is formed within the dielectric layer or on another surface of the dielectric layer. Parameters of the reference trace are adjusted to set an impedance of a single-ended signal trace or a differential impedance of two adjacent signal traces.

【指定代表圖】 圖12**【代表圖之符號簡單說明】**

300:方法

301:步驟

302:步驟

303:步驟

304:步驟

【發明說明書】

【中文發明名稱】 使用參考跡線設置電路板的信號跡線的阻抗

【英文發明名稱】 SETTING THE IMPEDANCE OF SIGNAL TRACES OF A
CIRCUIT BOARD USING A REFERENCE TRACE

【技術領域】

【0001】 本發明總括上有關於電路板。

【先前技術】

【0002】 電路的元件可安裝在電路板上，例如印刷電路板（印刷電路板）上；一般而言，印刷電路板具有包含金屬層和介電層的基板；金屬層包含信號跡線及參考面，其中該信號跡線電性連接在印刷電路板上的兩個或更多個點，該參考面提供參考，例如接地參考。

【0003】 圖1是習知技術的印刷電路板104的剖視圖；印刷電路板 104包含複數之信號跡線101、介電層103和參考面102；信號跡線101和參考面102包含金屬；信號跡線101在介電層103的一個表面上，並且參考面102在介電層103的相對表面上；介於信號跡線101與參考面102之間的距離係由介電層103的厚度H所決定。

【0004】 差分阻抗是由兩個信號跡線101呈現給在該兩個信號跡線101上傳播的差分信號的阻抗；傳統上，藉由調整信號跡線101的寬度W、信號跡線101的厚度T、介於該些信號跡線101之間的分開距離S及/或介電層103的厚度H以設置差分阻抗。本發明的實施例係考慮到當這些參數中的一個或多個不容易調整時，能夠設置差分阻抗或單端阻抗。

【發明內容】

【0005】 在一個實施例中，藉由在電路板的介電層的第一表面上形成第一信號跡線以設置電路板的一個或多個信號跡線的阻抗。參考面形成在介電層的第二表面上。參考跡線形成在介電層內。藉由調整參考跡線的一個或多個參數以設置第一信號跡線的阻抗或第一信號跡線和第二信號跡線的差分阻抗。

【0006】 在另一個實施例中，電路板包含介電層、形成在電路板的邊緣連接器上的介電層的第一表面上的第一信號跡線和第二信號跡線、在介電層的第二表面上形成的參考面以及在介電層內且介於參考面與第一信號跡線和第二信號跡線之間形成的參考跡線，其中參考跡線被配置為設置第一信號跡線和第二信號跡線的目標差分阻抗。

【0007】 在又一個實施例中，藉由在電路板的介電層的第一表面上形成第一信號跡線以設置電路板的一個或多個信號跡線的阻抗。參考跡線形成在介電層的第二表面上。藉由調整參考跡線的一個或多個參數以設置第一信號跡線的阻抗或第一信號跡線和第二信號跡線的差分阻抗。

【0008】 在閱讀了包含附圖和請求項的全部公開內容之後，本發明的這些和其他特徵對於本領域一般技術人員來說將是顯而易見的。

【圖式簡單說明】

【0009】 圖1是習知技術的印刷電路板的剖視圖。

【0010】 圖2是根據本發明的實施例的印刷電路板的側視圖。

【0011】 圖3是根據本發明的實施例的圖2的印刷電路板的連接器的放大圖。

【0012】 圖4是根據本發明的實施例的圖2的印刷電路板的剖視圖。

【0013】 圖5和圖6是舉例說明信號跡線的方向的立體圖，其中信號跡線係相關於根據本發明的實施例的圖2的印刷電路板的參考跡線。

【0014】 圖7是由發明人進行的第一案例研究中的差分阻抗的曲線的圖。

【0015】 圖8是由發明人進行的第二案例研究中的連接器的放大圖。

【0016】 圖9是由發明人進行的第二案例研究中的差分阻抗的曲線的圖。

【0017】 圖10是由發明人進行的第三案例研究中的連接器的放大圖。

【0018】 圖11是由發明人進行的第三案例研究中的差分阻抗的曲線的圖。

【0019】 圖12是根據本發明的實施例的設置差分信號跡線的差分阻抗的方法的流程圖。

【0020】 圖13是根據本發明的實施例的印刷電路板的剖視圖。

【0021】 圖14是根據本發明的實施例的設置差分信號跡線的差分阻抗的方法的流程圖。

【0022】 圖15是根據本發明的實施例的印刷電路板的剖視圖。

【0023】 圖16是根據本發明的實施例的印刷電路板的剖視圖。

【0024】 在不同圖式中使用相同的參考標記表示相同或相似的元件；圖式不一定按照比例繪製。

【實施方式】

【0025】 在本公開中，提供了許多具體細節，例如裝置、元件和方法的示例，以提供對本發明的實施例的透徹理解；然而，本領域一般技術人員應理解，可在沒有一個或多個該些特定細節的情況下實現本發明；在其他情況下，未示出或描述眾所周知的細節，以避免模糊了本發明的各方面。

【0026】圖2是根據本發明的實施例的印刷電路板200的側視圖。印刷電路板200包含從印刷電路板200的底部邊緣突出的連接器201；顧名思義，連接器201允許印刷電路板200可移除地連接到另一電路板，例如主機板或底板。在圖2的示例中，連接器201是一個邊緣連接器，係可移除地插入到另一電路板的插槽（未示出）中。連接器201包含複數之信號跡線203（在圖3中示出）；在圖2的示例中，該些信號跡線203是與插槽的相應引腳接觸的接觸指。連接器201可包含一個或多個凹口202；凹口202防止連接器201不正確地插入到插槽中。

【0027】圖3是根據本發明的實施例的連接器201的放大圖。在圖3的示例中，參考跡線204直接形成在相鄰的該些信號跡線203的下方，相鄰的該些信號跡線203在這裡稱為“差分信號跡線”，因為差分信號跡線被配置為承載差分信號。

【0028】僅用於說明之目的，參考跡線204在圖3中是可見；實際上，參考跡線204不容易看見，因為參考跡線204是在印刷電路板200的介電層211（圖4中所示）內。信號跡線203使印刷電路板200上的點與電子元件互相連接，其中該電子元件例如為安裝在印刷電路板200上的積體電路、電阻、電容等等。印刷電路板200可包含一個或多個貫孔205，以允許信號跡線203被配線到印刷電路板200的其他層。信號跡線203是至少在印刷電路板200的連接器201部分中的接觸指。

【0029】圖4是根據本發明的實施例的印刷電路板200的剖視圖。在圖4的示例中，印刷電路板200包含具有表面213和相對表面212的介電層211。信號跡線203形成在表面213上，參考面210形成在相對表面212上。介電層211具有厚度H，在圖4的示例中，該厚度H是介於信號跡線203和參考面210之間的距離。信號跡線203和參考面210包含金屬；例如，信號跡線203和參考面210可各自包含金或銅。根據應用，印刷電路板200可具有附加層；例如，參考面210可在介於介電層211和另一介電層（未示出）之間。

【0030】 在一個實施例中，信號跡線203是連接器的接觸指，其中該連接器必須滿足標準的規格，例如週邊組件互連（PCI）快速匯流排標準的規格。一些標準可指定差分阻抗，亦即，由兩個信號跡線呈現給在該兩個信號跡線上傳播的差分信號的阻抗；例如，週邊組件互連快速匯流排標準要求目標差分阻抗為85歐姆。當信號跡線203的寬度W、信號跡線203的厚度T及/或介電層211的厚度H由於電氣或機械限制而不能被調整或可調整性有限時，可能難以滿足由標準所要求的目標差分阻抗。

【0031】 在圖4的示例中，印刷電路板 200包含參考跡線204；眾所周知，“跡線”在印刷電路板上的介於兩個或更多個點之間進行電連接，而“面”是覆蓋印刷電路板的一層的金屬的不間斷區域。在沒有任何電子元件安裝在印刷電路板 200上且就直流電（DC）而言，參考跡線204、每個信號跡線203和參考面210係為彼此隔離的，亦即，在參考跡線204、每個信號跡線203和參考面210之間的電阻非常高。可使用時域反射儀（TDR）測量差分信號跡線203的差分阻抗。

【0032】 參考跡線204可包含金屬，例如銅。在一實施例中，參考跡線204形成在介電層211內，直接在被配置為差分信號跡線的兩個相鄰的信號跡線203之下與之間。參考跡線204可具有寬度E，該寬度E比該些差分信號跡線203的介於外側周邊之間的跨越距離D還要窄。參考跡線204具有厚度F，並且與信號跡線203隔開深度G。寬度E、厚度F、深度G、介電質211內的參考跡線204的位置及/或參考跡線204的其他參數可被調整以滿足信號跡線203的目標差分阻抗。更具體地，給定信號跡線203、介電層211和參考面210的參數的恆定/固定或有限的可調整性，可藉由調整參考跡線204的一個或多個參數來將差分信號跡線203的差分阻抗設置為滿足目標阻抗。可藉由使用合適的電磁場模擬軟體，例如ANSYS HFSS軟體，來設置參考跡線204的參數以滿足目標阻抗。

【0033】圖5和圖6是舉例說明差分信號跡線203的方向的立體(3D)圖，其中差分信號跡線203係相關於根據本發明的實施例的參考跡線204。未示出介電層211的圖5和圖6可以是圖3所示的連接器201的3D視圖。圖5是從參考跡線204下方看的視圖。如圖5所示，參考跡線204可具有與差分信號跡線203的至少接觸指部分的長度平行的縱向部分221。在圖5的示例中，參考跡線204具有T形形狀，其中該T形形狀具有與縱向部分221垂直的部分222。圖6是從信號跡線203的頂部觀看的視圖。

【0034】發明人進行了幾個案例研究，將參考跡線204的有效性與設置差分信號跡線203（亦即，配置為傳播差分信號的兩個相鄰的信號跡線203）的差分阻抗的其他方式進行比較以滿足目標阻抗，其中在這些案例研究中，該目標阻抗為85歐姆。在這些案例研究中，介電層211的總厚度為63.5密耳且介電常數為3.0，以及每個差分信號跡線203的焊墊尺寸（亦即，接觸指部分的尺寸）為28x166密耳，都是按照週邊組件互連快速匯流排標準。這些案例研究是使用ANSYS HFSS軟體進行的。現在參考圖7至圖12以解釋這些案例研究。

【0035】圖7是由發明人進行的第一案例研究中的差分阻抗的曲線251的圖。曲線251指示用作接觸指並且具有如圖3所示的參考跡線204的差分信號跡線203的差分阻抗。對於圖7的案例研究，參考跡線204具有12.2密耳的深度G（見圖4）和25密耳的寬度E。在圖7的示例中，縱軸表示以歐姆為單位的差分阻抗，橫軸表示以皮秒為單位的時間。如圖7所示，參考跡線204考慮到大約85歐姆的差分阻抗，在該示例中85歐姆是目標阻抗。參考跡線204的寬度E可被調整以調諧信號跡線203的差分阻抗。

【0036】圖8是由發明人進行的第二案例研究中的連接器201B的放大圖。連接器201B是圖3的連接器201的特定實施例，但是沒有參考層210及參考跡線204。

在第二案例研究中，差分信號跡線203的差分阻抗受到介電層211的厚度H和信號跡線203的焊墊尺寸的限制。

【0037】圖9是第二案例研究中的差分阻抗的曲線256的圖。曲線256指示在圖8的連接器201B中用作接觸指的差分信號跡線203的差分阻抗。在圖9的示例中，縱軸表示以歐姆為單位的差分阻抗，橫軸表示以皮秒為單位的時間。如圖9所示，去除參考面210和參考跡線204會產生大約92歐姆的差分阻抗，高於85歐姆的目標阻抗。

【0038】圖10是由發明人進行的第三案例研究中的連接器201C的放大圖。連接器201C是圖3的連接器201的特定實施例，但是在連接器201的所有信號跡線203下方以參考面209代替參考跡線204；亦即，連接器201C具有參考面210（如圖4中所示）和代替參考跡線204的參考面209。參考面209設置在介電層211中，距離信號跡線203的深度G為29.14密耳。在第三案例研究中，差分信號跡線203的差分阻抗係受限於參考面209的有限的深度G和信號跡線203的固定焊墊尺寸。

【0039】圖11是第三案例研究中的差分阻抗的曲線261的圖。曲線261指示如在圖10的連接器201C中用作接觸指的差分信號跡線203的差分阻抗。在圖10的示例中，縱軸表示以歐姆為單位的差分阻抗，橫軸表示以皮秒為單位的時間。如圖11所示，以參考面209代替參考跡線204導致大約89歐姆的差分阻抗，高於85歐姆的目標阻抗。

【0040】圖12是根據本發明的實施例的設置差分信號跡線的差分阻抗的方法300的流程圖。在圖12的示例中，差分信號跡線是形成在介電層的第一表面上的相鄰的信號跡線（步驟301）。介電層可以是印刷電路板的介電層，並且差分信號跡線可以是印刷電路板的邊緣連接器上的接觸指。在介電層的相對的第二表面上形成參考面（步驟302）。在介於差分信號跡線和參考面之間的介電層內形成參考跡線（步驟303）。參考跡線、參考面和差分信號跡線中的每一個都包

含金屬。參考跡線係位於該些差分信號跡線之間，並且可具有被限制在信號跡線的外周之內的尺寸。

【0041】 調整參考跡線的一個或多個參數以設置差分信號跡線的差分阻抗（步驟304）。參考跡線的參數包含參考跡線的厚度、參考跡線的寬度、參考跡線相對於差分信號跡線的距離以及參考跡線在介電層內的位置。例如，由於標準所施加的電氣或機械約束，差分信號跡線、參考面和介電層的參數可能為固定的或具有有限的可調整性。在該示例中，調整參考跡線的一個或多個參數以設置差分信號跡線的差分阻抗以滿足由標準所要求的目標阻抗，同時保持介電層、差分信號跡線和參考面的參數不變。

【0042】 圖13是根據本發明的實施例的印刷電路板200B的剖視圖。印刷電路板 200B是圖4中所示的印刷電路板 200的特定實施例。印刷電路板 200B與印刷電路板 200相同，但是在介電層211內沒有參考跡線204，並且在介電層211的相對表面212上沒有參考面210。反而，印刷電路板 200B具有形成在介電層211的表面212上的參考跡線303。

【0043】 更具體地，印刷電路板 200B包含如前所述的介電層211和信號跡線203。在介電層211的表面212上形成參考跡線303而不是參考面。在圖13的示例中，參考跡線303係介於該些信號跡線203之間，具有厚度K，並且具有比相鄰的信號跡線203的介於外側周邊之間的跨越距離D更窄的寬度J。在表面212上的參考跡線303的厚度K、寬度J和位置可被調整以設置信號跡線203的差分阻抗。

【0044】 圖14是根據本發明的實施例的設置差分信號跡線的差分阻抗的方法350的流程圖。在圖14的示例中，差分信號跡線是形成在介電層的第一表面上的相鄰的信號跡線（步驟351）。介電層可以是印刷電路板的介電層，並且差分信號跡線可以是印刷電路板的邊緣連接器的接觸指。參考跡線形成在介電層的第二表面上（步驟352）。參考跡線係位於介於該些差分信號跡線之間，並且可

具有被限制在信號跡線的外部參數之內的尺寸。每個參考跡線和差分信號跡線都包含金屬。

【0045】 調整參考跡線的一個或多個參數以設置差分信號跡線的差分阻抗（步驟353）。參考跡線的參數包含參考跡線的厚度、參考跡線的寬度以及參考跡線在介電層的第二表面上的位置。例如，由於標準所施加的電氣或機械約束，差分信號跡線和介電層的參數可能為固定的或具有有限的可調整性；在該示例中，調整參考跡線的一個或多個參數以設置差分信號跡線的差分阻抗以滿足由標準所要求的目標阻抗，同時保持介電層和差分信號跡線的參數不變。

【0046】 上面已經在差分信號跡線的背景下描述了本發明的實施例。根據本公開，可以理解的是，本教導還可以應用於如現在從圖15開始描述的單端信號跡線。

【0047】 圖15是根據本發明的實施例的印刷電路板200C的剖視圖。印刷電路板200C是圖4所示的印刷電路板200的特定實施例。

【0048】 在印刷電路板 200C中，參考跡線204在單端信號跡線203的正下方，亦即，被配置為傳播單端信號的信號跡線。信號跡線203具有寬度W和厚度T。信號跡線203形成在具有厚度H的介電層211的表面213上。參考跡線204可具有比信號跡線203的寬度W更窄或更寬的寬度E。

【0049】 調整參考跡線204的一個或多個參數以設置信號跡線203的阻抗以滿足目標阻抗；例如，在給定信號跡線203、介電層211和參考面210的參數的恆定/固定或有限的可調整性的情況下，可藉由調整參考跡線204的一個或多個參數以設置信號跡線203的阻抗以滿足目標阻抗。參考跡線204的參數包含寬度E、厚度F、介於參考跡線204和信號跡線203之間的深度G以及參考跡線204在介電層211內的位置。除了信號跡線是單端的而不是差分的之外，其餘設置單端信號跡線203的阻抗的方法可與圖12的方法300相同。

【0050】 圖16是根據本發明的實施例的印刷電路板200D的剖視圖。印刷電路板 200D是圖4所示的印刷電路板 200的特定實施例。印刷電路板 200D與印刷電路板 200相同，但是在介電層211內沒有參考跡線204，且在介電層211的相對表面212上沒有參考面210，而是具有單端信號跡線203以取代差分信號跡線。類似於圖13的印刷電路板 200B，印刷電路板 200D包含在介電層211的表面212上的參考跡線303。

【0051】 更具體地，印刷電路板 200D包含介電層211和單端信號跡線203。形成在介電層211的表面213上的信號跡線203具有寬度W和厚度T。介電層211具有厚度H。在介電層211的表面212上形成參考跡線303，而不是參考面。在圖16的示例中，參考跡線303係直接在信號跡線203的下方，具有厚度K，並且具有寬度J。參考跡線303可具有比信號跡線203的寬度W更窄或更寬的寬度J。可調整厚度K、寬度J以及在介電層211的表面212上的參考跡線303的位置以設置信號跡線203的阻抗。除了信號跡線是單端的而不是差分的之外，其餘設置單端信號跡線203的阻抗的方法可與圖14的方法350相同。

【0052】 已經公開了設置信號跡線的阻抗的電路板和方法；儘管已經提供了本發明的特定實施例，但是應當理解，這些實施例僅用於說明目的，而不是限制性的。對於本領域的一般技術人員來說，在閱讀本公開之後，許多其他的實施例將會是顯而易見的。

【符號說明】

【0053】 101:信號跡線

【0054】 102:參考面

【0055】 103:介電層

- 【0056】 104:印刷電路板
- 【0057】 200:印刷電路板
- 【0058】 200B:印刷電路板
- 【0059】 200C:印刷電路板
- 【0060】 200D:印刷電路板
- 【0061】 201:連接器
- 【0062】 201B:連接器
- 【0063】 201C:連接器
- 【0064】 202:凹口
- 【0065】 203:信號跡線,差分信號跡線,單端信號跡線
- 【0066】 204:參考跡線
- 【0067】 205:貫孔
- 【0068】 209:參考面
- 【0069】 210:參考面,參考層
- 【0070】 211:介電層,介電質
- 【0071】 212:相對表面,表面
- 【0072】 213:表面
- 【0073】 221:縱向部分
- 【0074】 222:部分
- 【0075】 251:曲線
- 【0076】 256:曲線
- 【0077】 261:曲線
- 【0078】 300:方法
- 【0079】 301:步驟

- 【0080】 302:步驟
- 【0081】 303:步驟(圖12),參考跡線(圖13、16)
- 【0082】 304:步驟
- 【0083】 350:方法
- 【0084】 351:步驟
- 【0085】 352:步驟
- 【0086】 353:步驟
- 【0087】 D:跨越距離
- 【0088】 E:寬度
- 【0089】 F:厚度
- 【0090】 G:深度
- 【0091】 H:厚度
- 【0092】 J:寬度
- 【0093】 K:厚度
- 【0094】 S:分開距離
- 【0095】 T:厚度
- 【0096】 W:寬度

【發明申請專利範圍】

【請求項1】 一種設置電路板的信號跡線的阻抗的方法，包含：
在一電路板的一介電層的一第一表面上形成一第一信號跡線；
在該介電層的一第二表面上形成一參考面；
在該介電層內形成一參考跡線；及
藉由調整該參考跡線的一個或多個參數以設置該第一信號跡線的一阻抗，
其中，該參考面、該參考跡線及該第一信號跡線中的每一個包含金屬；其中
設置該第一信號跡線的該阻抗包含：調整從該第一信號跡線到該參考跡線的
一深度。

【請求項2】 如請求項1所述之設置電路板的信號跡線的阻抗的方法，其中設
置該第一信號跡線的該阻抗包含：調整該參考跡線的一寬度或一厚度。

【請求項3】 如請求項1所述之設置電路板的信號跡線的阻抗的方法，更包
含：
在該介電層的該第一表面上形成一第二信號跡線，其中該第二信號跡線包含
金屬。

【請求項4】 如請求項3所述之設置電路板的信號跡線的阻抗的方法，其中設
置該第一信號跡線的該阻抗包含：調整該參考跡線的該一個或多個參數以設置
該第一信號跡線與該第二信號跡線的一差分阻抗。

【請求項5】 如請求項4所述之設置電路板的信號跡線的阻抗的方法，更包
含：
保持該介電層、該第一信號跡線、該第二信號跡線和該參考面的參數不變，
同時調整該參考跡線的該一個或多個參數以設置該第一信號跡線與該第二
信號跡線的該差分阻抗。

【請求項6】 如請求項4所述之設置電路板的信號跡線的阻抗的方法，其中該第一信號跡線與該第二信號跡線的該差分阻抗被設置為大約85歐姆。

【請求項7】 如請求項4所述之設置電路板的信號跡線的阻抗的方法，其中該參考跡線形成為具有比介於該第一信號跡線和該第二信號跡線的外周之間的一跨越距離更窄的一寬度。

【請求項8】 如請求項4所述之設置電路板的信號跡線的阻抗的方法，其中該第一信號跡線和該第二信號跡線形成在該電路板的一邊緣連接器上。

【請求項9】 一種電路板，包含：

一介電層；

一第一信號跡線和一第二信號跡線，該第一信號跡線和該第二信號跡線係形成在該電路板的一邊緣連接器上的該介電層的一第一表面上；

一參考面，該參考面係形成在該介電層的一第二表面上；及

一參考跡線，該參考跡線係形成在該介電層內並且介於該參考面與該第一信號跡線和該第二信號跡線之間，該參考跡線被配置為設置該第一信號跡線和該第二信號跡線的一差分阻抗，

其中，該參考面、該參考跡線、該第一信號跡線和該第二信號跡線中的每一個包含金屬；其中該第一信號跡線和該第二信號跡線的該差分阻抗被設置為大約85歐姆。

【請求項10】 如請求項9所述之電路板，其中該參考跡線具有比介於該第一信號跡線和該第二信號跡線的外周之間的一跨越距離更窄的一寬度。

【請求項11】 一種設置電路板的信號跡線的阻抗的方法，包含：

在一電路板的一介電層的一第一表面上形成一第一信號跡線；

在該介電層的一第二表面上形成一參考跡線；

藉由調整該參考跡線的一個或多個參數以設置該第一信號跡線的一阻抗；

在該介電層的該第一表面上形成一第二信號跡線，其中該第二信號跡線包含金屬；及

保持該介電層、該第一信號跡線及該第二信號跡線的參數不變，同時調整該參考跡線的該一個或多個參數以設置該第一信號跡線與該第二信號跡線的一差分阻抗，

其中，該參考跡線及該第一信號跡線中的每一個包含金屬；其中設置該第一信號跡線的該阻抗包含：調整該參考跡線的該一個或多個參數以設置該第一信號跡線與該第二信號跡線的該差分阻抗。

【請求項12】 如請求項11所述之設置電路板的信號跡線的阻抗的方法，其中設置該第一信號跡線的該阻抗包含：調整該參考跡線的一寬度或一厚度。

【請求項13】 如請求項11所述之設置電路板的信號跡線的阻抗的方法，其中該第一信號跡線和該第二信號跡線的該差分阻抗被設置為大約85歐姆。

【請求項14】 如請求項11所述之設置電路板的信號跡線的阻抗的方法，其中該參考跡線形成為具有比介於該第一信號跡線和該第二信號跡線的外周之間的一跨越距離更窄的一寬度。

【請求項15】 如請求項11所述之設置電路板的信號跡線的阻抗的方法，其中該第一信號跡線和該第二信號跡線形成在該電路板的一邊緣連接器上。

【發明圖式】

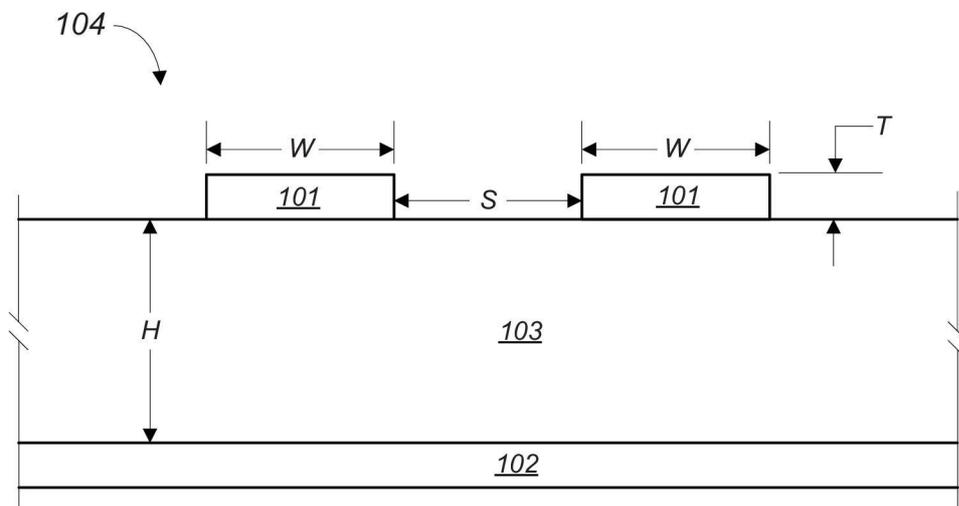


圖1
(習知技術)

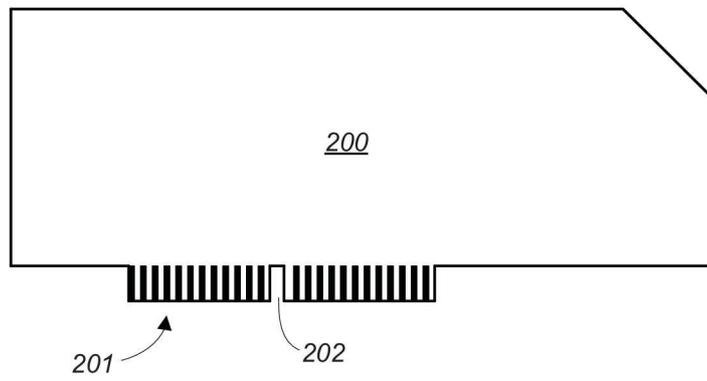


圖2

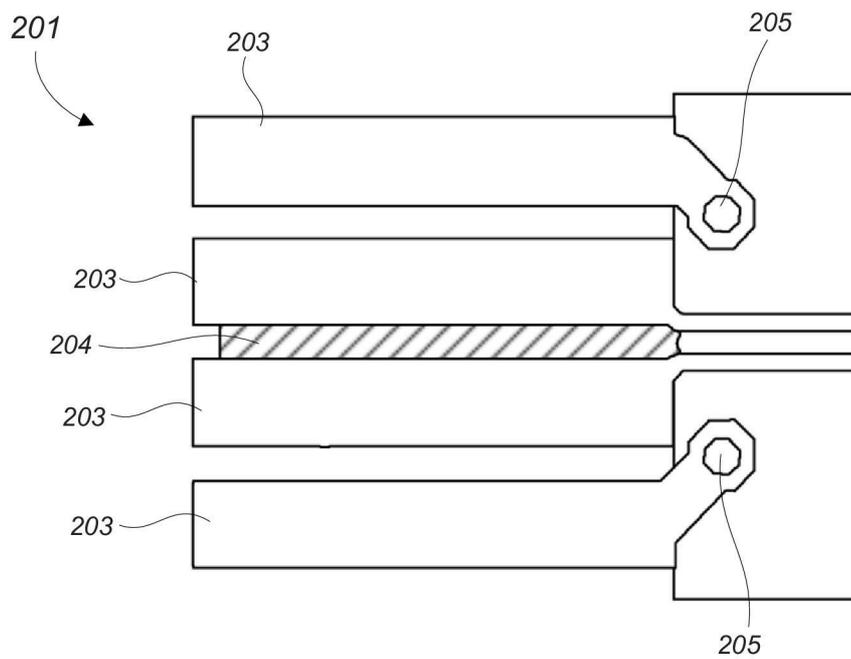


圖3

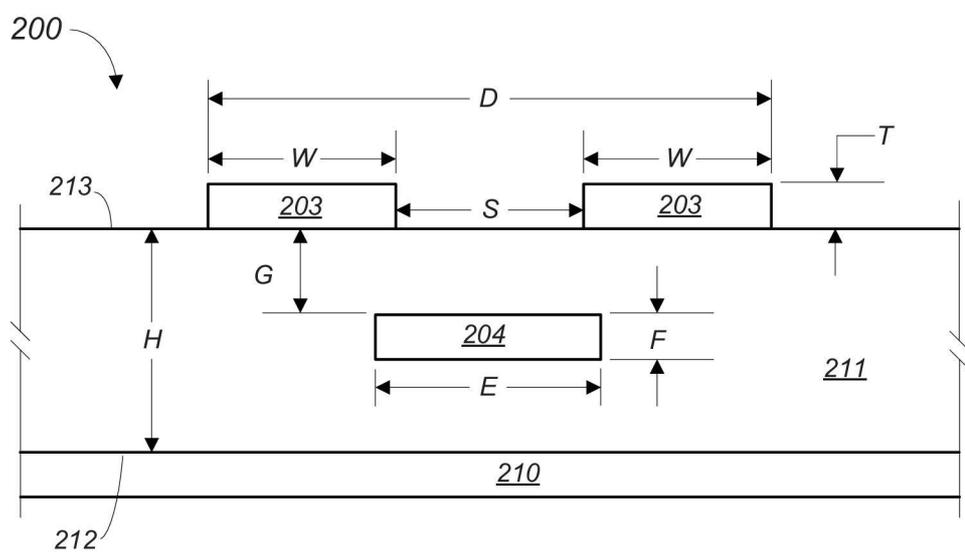


圖4

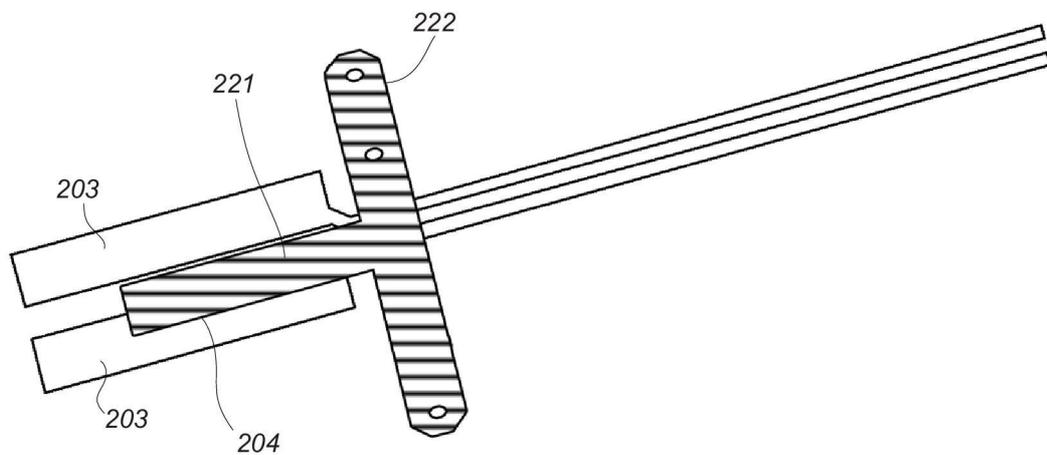


圖5

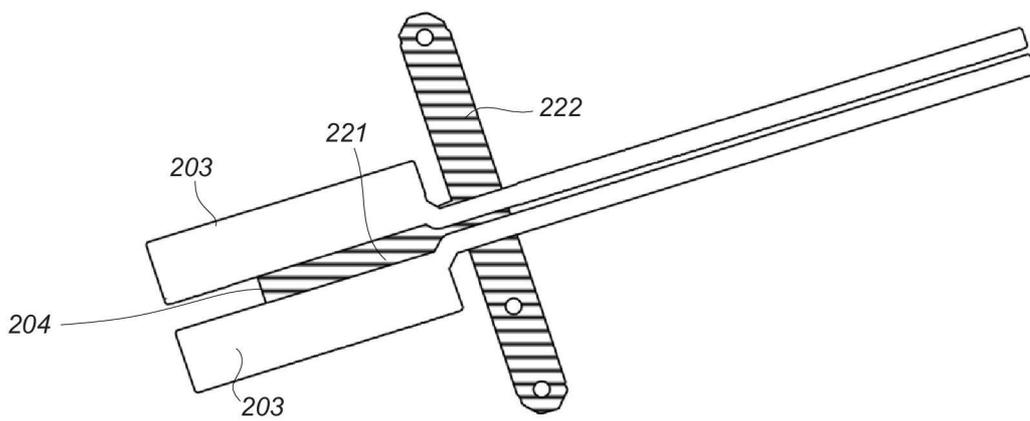


圖6

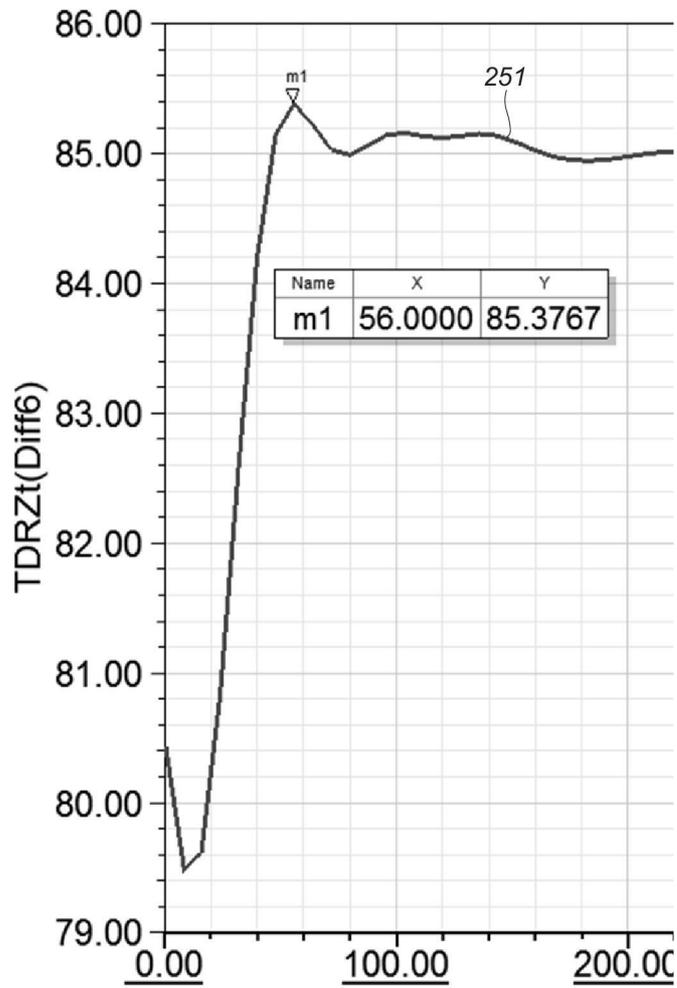


圖7

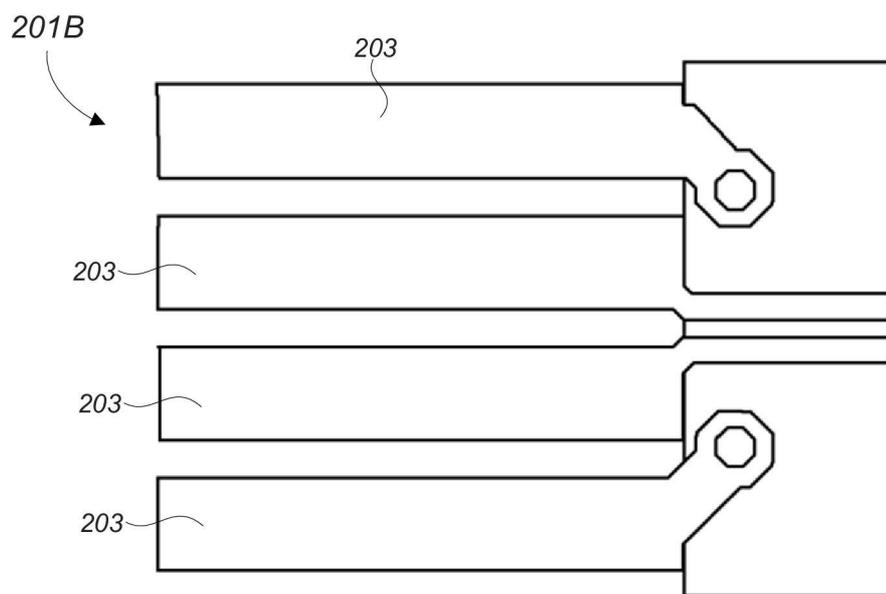


圖8

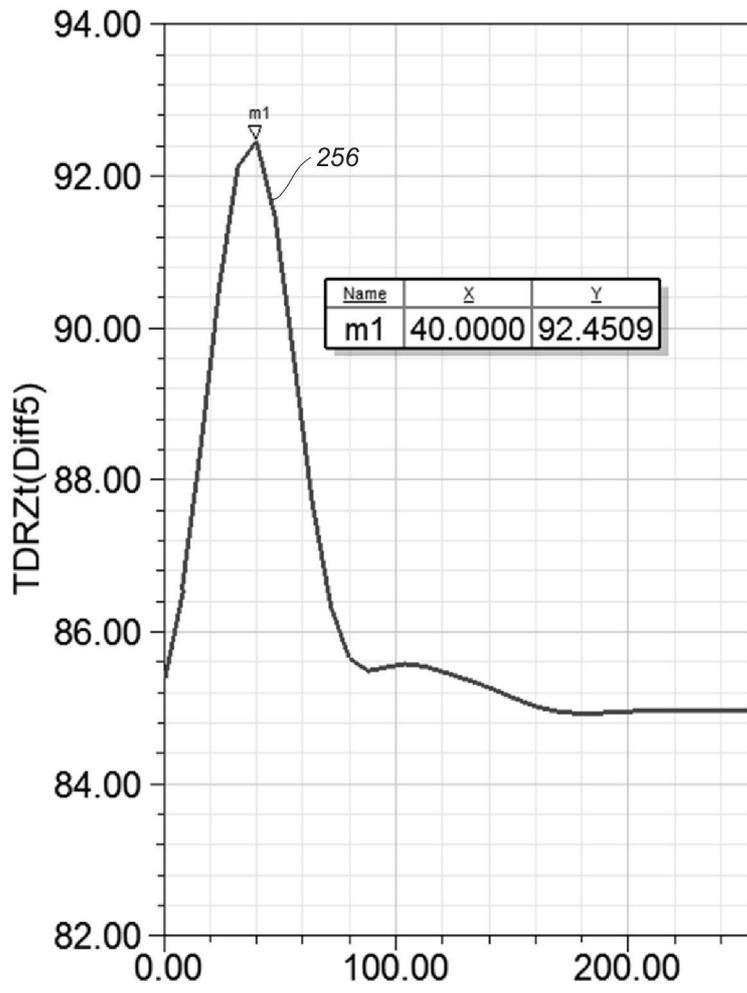


圖9

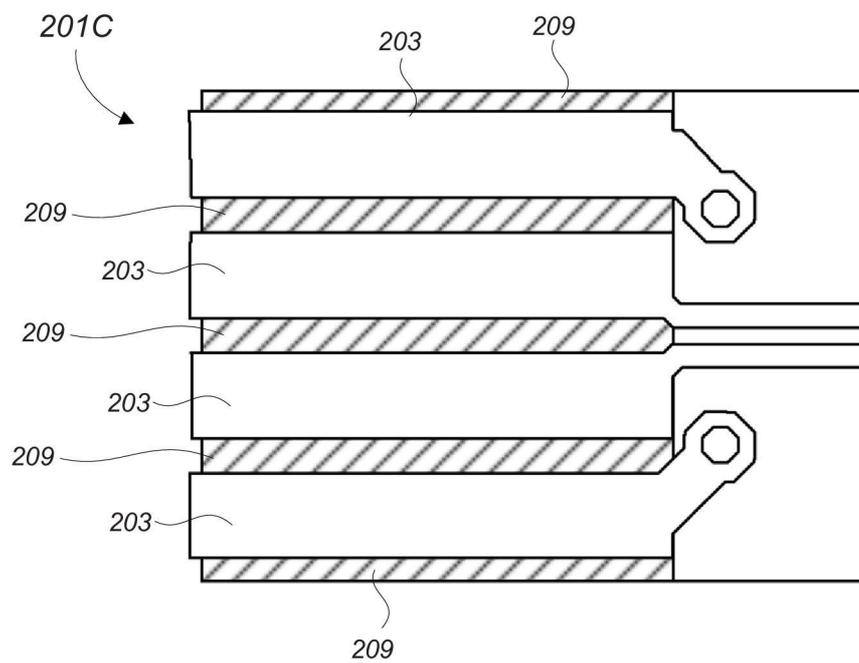


圖10

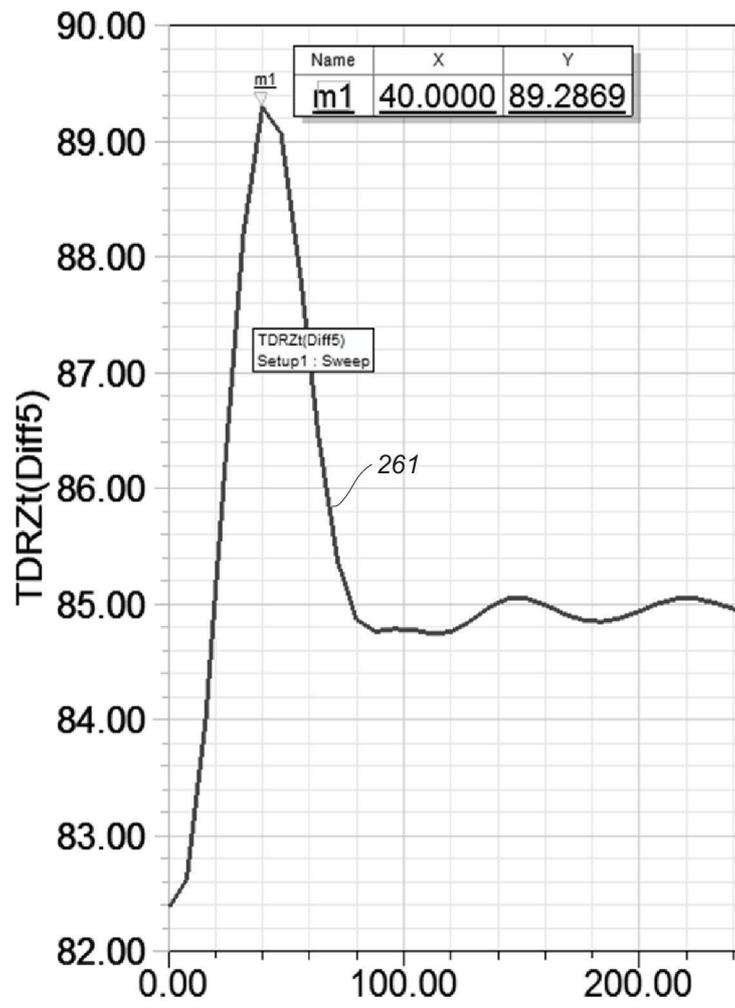


圖 11

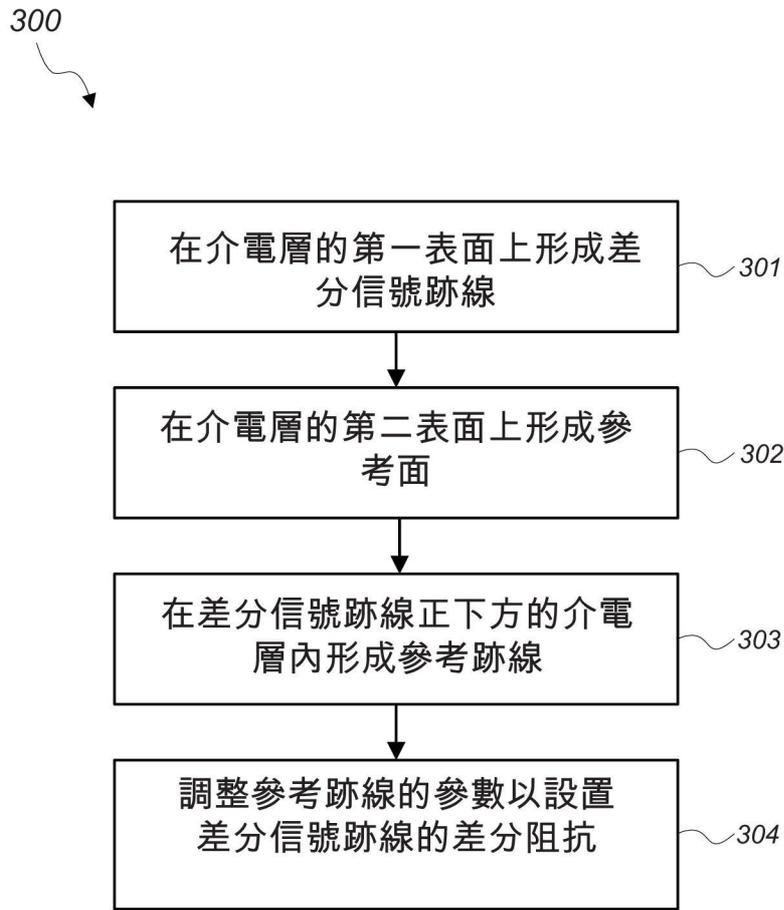


圖12

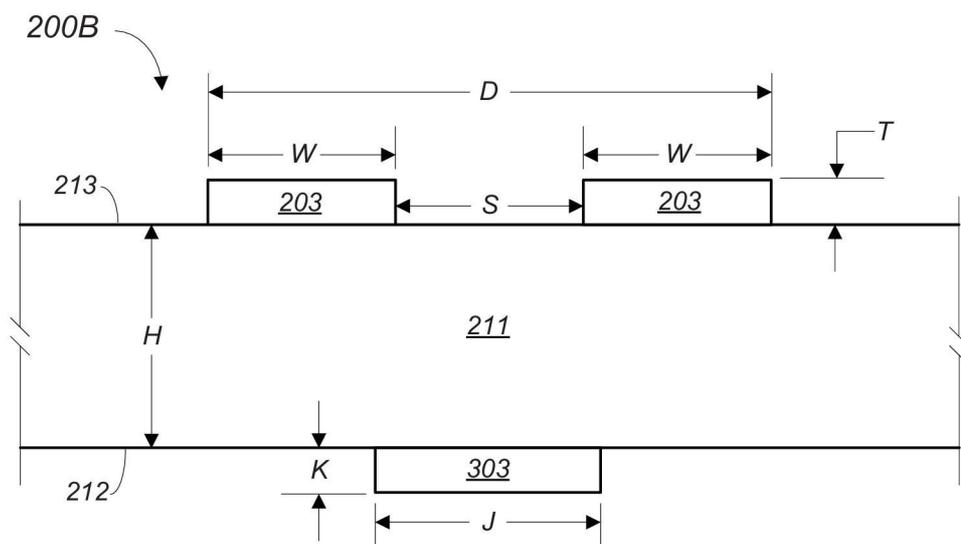


圖13

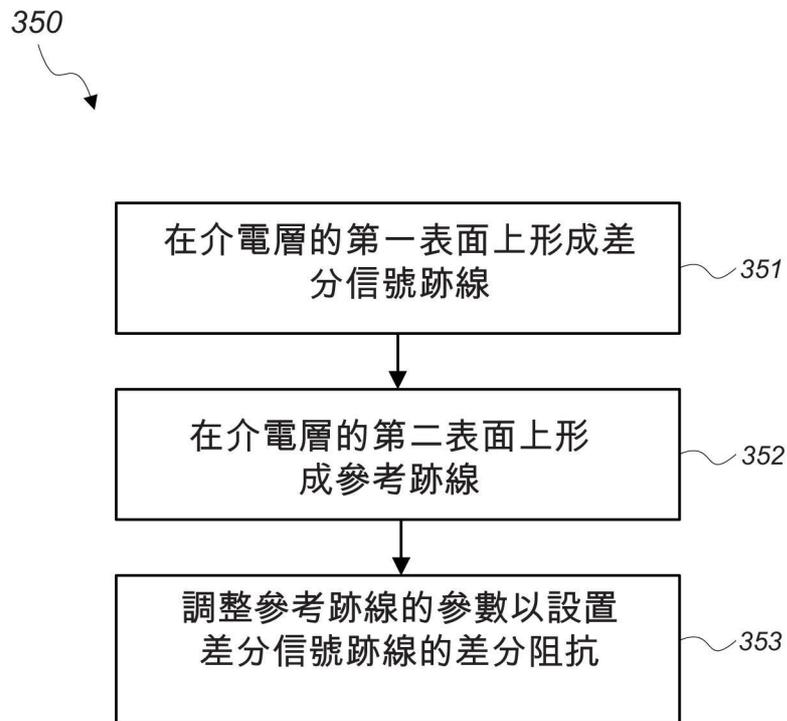


圖14

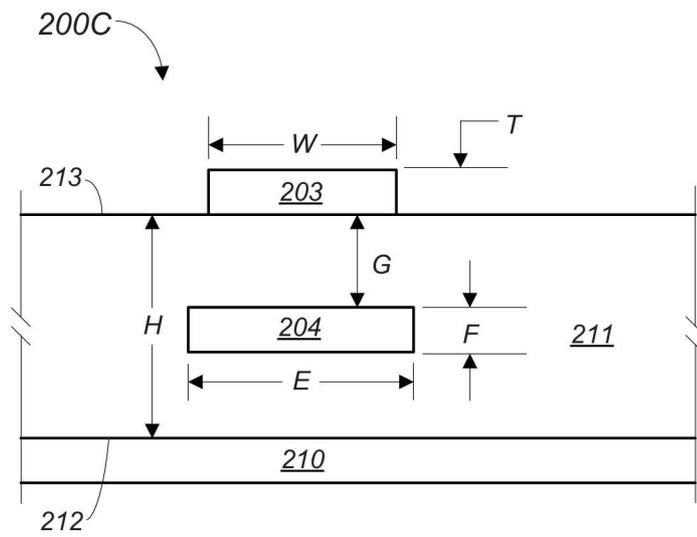


圖15

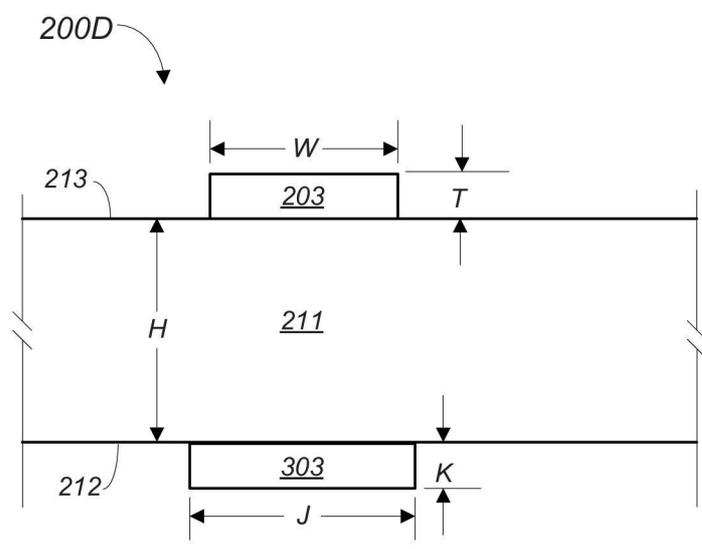


圖16