



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0076291
(43) 공개일자 2009년07월13일

(51) Int. Cl.

H01L 21/027 (2006.01)

(21) 출원번호 10-2008-0002156

(22) 출원일자 2008년01월08일

심사청구일자 2008년01월08일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

김대일

강원 삼척시 성내동 7/6 장미연립 202호

김용관

서울 성북구 안암동3가 29번지 2층

(뒷면에 계속)

(74) 대리인

민영준, 최관락, 송인호

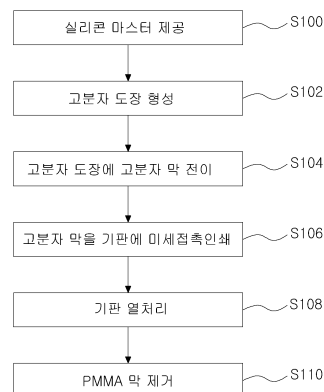
전체 청구항 수 : 총 10 항

(54) 고분자 도장을 이용한 기판 코팅 방법

(57) 요약

본 발명은 고분자 도장을 이용한 기판 코팅 방법에 관한 것이다. 본 발명은 제1 패턴을 갖는 실리콘 마스터를 제공하는 단계, 상기 실리콘 마스터를 주형으로 상부측에 상기 제1 패턴과 역방향의 패턴(제2 패턴)을 갖는 고분자 도장을 형성하는 단계, 상기 고분자 도장의 제2 패턴 영역에 클로로포름에 용해되는 고분자 막을 전이시키는 단계 및 미리 설정된 조건 하에서, 미세접촉인쇄를 이용하여 상기 고분자 도장의 고분자 막을 기판 상에 전이시키는 단계를 포함한다. 본 발명에 따르면 간단한 공정으로 기판 상에 고분자 막을 형성할 수 있는 장점이 있다.

대표도 - 도1



(72) 발명자

박재현

울산 남구 달동 1330-1 삼산선경아파트 1동 1701호

하정숙

서울 노원구 월계동 우남아파트 101동 2203호

이 발명을 지원한 국가연구개발사업

과제고유번호 MOST ROA-2007-000-20102-0

부처명 과학재단

연구사업명 국가지정연구실사업

연구과제명 SIP 소자 응용을 위한 상향식 다층 패터닝 공정

주관기관 청정화공시스템

연구기간 2007년 7월 ~2012년 6월

특허청구의 범위

청구항 1

- (a) 제1 패턴을 갖는 실리콘 마스터를 제공하는 단계;
- (b) 상기 실리콘 마스터를 주형으로 상부측에 상기 제1 패턴과 역방향의 패턴(제2 패턴)을 갖는 고분자 도장을 형성하는 단계;
- (c) 상기 고분자 도장의 제2 패턴 영역에 클로로포름에 용해되는 고분자 막을 전이시키는 단계; 및
- (d) 미리 설정된 조건 하에서, 미세접촉인쇄를 이용하여 상기 고분자 도장의 고분자 막을 기판 상에 전이시키는 단계를 포함하는 고분자 도장을 이용한 기판 코팅 방법.

청구항 2

제1항에 있어서,
상기 고분자 막은 (c) 단계에 선행하여 물 위에 상기 클로로포름에 용해되는 폴리메틸메타아크릴레이트(PMMA) 막을 형성하는 단계를 더 포함하는 고분자 도장을 이용한 기판 코팅 방법.

청구항 3

제2항에 있어서,
상기 (c) 단계는 상기 고분자 도장의 상기 PMMA 막 접촉 횟수를 통해 상기 고분자 도장에 전이되는 상기 PMMA 막의 두께를 조정하는 단계를 포함하는 고분자 도장을 이용한 기판 코팅 방법.

청구항 4

제3항에 있어서,
상기 (c) 단계는 상기 접촉 시마다 상기 고분자 도장의 제2 패턴 영역에 흡착된 물방울을 질소 건을 이용하여 제거하는 단계를 포함하는 고분자 도장을 이용한 기판 코팅 방법.

청구항 5

제1항에 있어서,
상기 (c) 단계는 랑뮈어-쉐퍼(Langmuir-Schaefer) 기법을 이용하여 수행되는 고분자 도장을 이용한 기판 코팅 방법.

청구항 6

제1항에 있어서,
상기 기판의 온도는 45℃ 내지 55℃ 범위 내이며, 상기 고분자 도장은 중력을 이용하여 상기 기판에 가압되는 고분자 도장을 이용한 기판 코팅 방법.

청구항 7

제6항에 있어서,
상기 고분자 도장은 3 내지 5분 범위의 시간동안 상기 기판에 가압되는 고분자 도장을 이용한 기판 코팅 방법.

청구항 8

제1항에 있어서,
상기 기판에 전이된 고분자 막이 금속 증착 또는 다른 물질의 전이를 위한 패시베이션 층으로 사용되는 경우, 상기 기판을 70 내지 100℃ 범위 내에서 열처리하는 단계를 더 포함하는 고분자 도장을 이용한 기판 코팅 방법.

청구항 9

제1항에 있어서,

상기 코팅막이 화학적 에칭에 사용되는 경우, 상기 기판을 170℃에서 열처리하는 단계를 더 포함하는 고분자 도장을 이용한 기판 코팅 방법.

청구항 10

(a) 제1 패턴을 갖는 고분자 도장을 제공하는 단계;

(b) 랑뮈어-쉐퍼(Langmuir-Schaefer) 기법을 이용하여 상기 고분자 도장에 고분자 막을 전이시키는 단계; 및

(c) 미리 설정된 조건 하에서, 미세접촉인쇄를 이용하여 상기 고분자 도장의 고분자 막을 기판에 전이시키는 단계를 포함하는 고분자 도장을 이용한 기판 코팅 방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 고분자 도장을 이용한 기판 코팅 방법에 관한 것으로서, 보다 상세하게는 적은 비용 및 낮은 불량률로 기판을 코팅할 수 있는 방법에 관한 것이다.

배경 기술

<2> 반도체 소자의 표면 보호막을 형성하는 공정을 패시베이션(passivation)이라고 하며, 그 표면 보호막을 패시베이션층이라 한다. 패시베이션층은 반도체 제조의 전 공정(웨이퍼 처리 공정)의 최종 프로세스로 사용되어 외부 환경으로부터 소자를 격리 보호하여 반도체 소자의 표면을 기계적 화학적으로 보호하는데 사용된다.

<3> 이러한 패시베이션층을 제작함에 있어 종래에는 먼저 기판의 전 면적에 걸쳐 패시베이션층으로 사용될 물질을 코팅한 후 포토리소그래피 또는 전자빔리소그래피 방법을 이용하여 패턴을 형성한다.

<4> 포토리소그래피 공정은 감광제 도포(photoresist coating), 연화 건조(soft bake), 마스크 정렬(mask alignment)과 같은 과정 후에 마스크에 빛을 통과시켜 패턴을 마스크로부터 감광제(photoresist)로 옮기고(감광막 프로세스), 현상된 감광막 패턴을 이용하여 웨이퍼 상의 불필요한 부분을 제거한다(식각 프로세스).

<5> 한편, 전자빔리소그래피는 전자선 감광제를 도포한 시료 면에 전자빔을 조사하여 감광제층을 구성하는 고분자를 결합 또는 절단하여 시료 면상에 감광제 패턴을 형성하는 기술이다.

<6> 그러나 포토리소그래피를 이용하여 패시베이션층을 형성하는 경우에 감광막 프로세스 및 식각 프로세스와 같이 많은 프로세스를 필요로 하여 시간 및 비용 측면에서 비효율적인 문제점이 있으며, 전자빔리소그래피는 아직 정밀도 및 신뢰도에 있어서 보완이 필요한 실정이다.

<7> 또한 리소그래피 방식은 여러 화학적인 공정을 거치기 때문에 시료를 손상시킬 위험이 있다.

<8> 한편, 패시베이션층 제작에 있어 요구되는 두께의 막을 형성해야 하는 경우, 종래에는 딥코팅(dip-coating) 또는 스핀코팅(spin-coating)이 이용되었다.

<9> 상기한 코팅 방식에 있어서, 패시베이션 층을 형성하기 위해 두께 조절은 지속적으로 해결해야 할 중요한 과제인데, 종래에는 농도, 회전속도, 용액을 담구는 시간을 변화시켜 막의 두께를 조정한다. 그러나 이러한 두께 조절은 많은 시간이 소요되며 또한 균일성을 보장할 수 없는 문제점이 있다.

발명의 내용

해결하고자 하는 과제

<10> 본 발명에서는 상기한 바와 같은 종래기술의 문제점을 해결하기 위해, 단순한 공정 및 적은 비용으로도 패시베이션층을 균일하게 형성할 수 있는 고분자 도장을 이용한 기판 코팅 방법을 제안하고자 한다.

<11> 본 발명의 다른 목적은 패시베이션층 형성을 위한 고분자 막의 두께 조절이 용이한 고분자 도장을 이용한 기판 코팅 방법을 제공하는 것이다.

과제 해결수단

- <12> 상기한 목적을 달성하기 위해 본 발명의 바람직한 일 실시예에 따르면, (a) 제1 패턴을 갖는 실리콘 마스터를 제공하는 단계; (b) 상기 실리콘 마스터를 주형으로 상부측에 상기 제1 패턴과 역방향의 패턴(제2 패턴)을 갖는 고분자 도장을 형성하는 단계; (c) 상기 고분자 도장의 제2 패턴 영역에 클로로포름에 용해되는 고분자 막을 전이시키는 단계; 및 (d) 미리 설정된 조건 하에서, 미세접촉인쇄를 이용하여 상기 고분자 도장의 고분자 막을 기판 상에 전이시키는 단계를 포함하는 고분자 도장을 이용한 기판 코팅 방법이 제공된다.
- <13> 본 발명의 다른 측면에 따르면, (a) 제1 패턴을 갖는 고분자 도장을 제공하는 단계; (b) 랑뮈어-쉐퍼(Langmuir-Schaefer) 기법을 이용하여 상기 고분자 도장에 고분자 막을 전이시키는 단계; 및 (c) 미리 설정된 조건 하에서, 미세접촉인쇄를 이용하여 상기 고분자 도장의 고분자 막을 기판에 전이시키는 단계를 포함하는 고분자 도장을 이용한 기판 코팅 방법이 제공된다.

효 과

- <14> 본 발명에 따르면 패시베이션층을 형성함에 있어 기판 손상 및 패시베이션층의 균일성을 높일 수 있는 장점이 있다.
- <15> 또한 본 발명에 따르면, 균일한 막의 형성을 통해 패시베이션층이 금속 증착이나 다른 물질의 선택적 흡착 시 개선된 차단막 역할을 할 수 있는 장점이 있다.

발명의 실시를 위한 구체적인 내용

- <16> 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.
- <17> 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- <18> 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- <19> 이하, 본 발명의 바람직한 실시예를 첨부한 도면들을 참조하여 상세히 설명하기로 한다. 본 발명을 설명함에 있어 전체적인 이해를 용이하게 하기 위하여 도면 번호에 상관없이 동일한 수단에 대해서는 동일한 참조 번호를 사용하기로 한다.
- <20> 도 1은 본 발명의 바람직한 일 실시예에 따른 고분자 도장을 이용한 기판 코팅 방법의 순서도이고, 도 2는 본 발명에 따른 고분자 도장을 이용한 기판 코팅 공정의 모식도이며, 도 3은 본 발명에 따른 랑뮈어-쉐퍼 기법을 이용한 고분자 도장에 PMMA 막을 전이시키는 과정의 개략도이다.
- <21> 도 1 내지 도 2를 참조하면, 우선 본 발명은 원하는 모양의 패턴(10)을 갖는 실리콘 마스터(12)를 제공한다(단계 100).
- <22> 이후, 실리콘 마스터(12)를 주형으로 그 상부측에 고분자 도장(14)을 형성한다(단계 102).
- <23> 여기서 단계 102는 도 2의 (a) 내지 (c)와 같이 실리콘 마스터(12)에 PDMS(Polydimethylsiloxane: 폴리디메틸실록세인) 고분자(16)를 부어 고분자 도장(14)을 형성한다.
- <24> 또한, 단계 102에 의해, 고분자 도장(14)의 일면에는 도 2의 (d)와 같이, 실리콘 마스터(12)의 패턴(10) 모양과 역방향의 모양을 갖는 패턴(18)이 형성된다.

- <25> 고분자 도장(14)의 제조가 완료된 후 도 2의 (e)와 같이 고분자 도장(14)에 소정의 고분자 막을 전이시킨다(단계 104).
- <26> 본 발명의 바람직한 일 실시예에 따르면, 단계 104는 랑뮈어-쉐퍼(Langmuir-Schaefer) 기법을 이용하여 고분자 도장(14)에 형성된 패턴(18)에 고분자 막을 전이시킨다.
- <27> 여기서, 랑뮈어-쉐퍼 기법은 고분자 도장의 패턴(18) 영역에 단분자막을 순차적으로 전이시키는 방법이다.
- <28> 보다 상세하게, 친수성기와 소수성기를 같이 가진 분자(고분자)를 낮은 끓는점을 가진 용매에 녹인 후 이를 수면 상에 떨어뜨려 얇게 퍼지게 하면, 용매가 증발하면서 수면 상에 단분자막이 형성된다. 이 때 수면 상의 바를 천천히 움직여 분자를 압축하면 분자들의 소수성기는 수면 위로 친수성기는 수면 아래로 위치하면서 분자들 간의 간격이 좁혀져서 막을 형성한다. 압력을 관측하여 분자 간의 간격이 최소로 유지되도록 하면서 단분자막이 파괴되지 않는 압력에서 고분자 도장을 수평으로 수면으로 담갔다가 꺼내면 고분자 도장의 패턴(18) 영역에 단분자막이 전이된다.
- <29> 본 발명에 따르면, 용매로 클로로포름 용액을 이용하고, 고분자로 클로로포름에 용해될 수 있는 고분자가 사용될 수 있다. 바람직하게 본 발명에 따른 단분자막은 폴리메틸메타아크릴레이트(PMMA)가 이용할 수 있다.
- <30> 도 3을 참조하면, 살레(30)에 물을 붓고 그 위에 마이크로 실린지(주사기, 50 μ l)를 이용하여 PMMA/클로로포름 용액(1.5 mg/ml)을 떨어뜨려 물위에 얇은 PMMA 막이 형성되도록 한다.
- <31> 일정 시간 동안 클로로포름을 증발 시킨 후, 고분자 도장(14)을 증류수를 이용하여 세척한 다음 랑뮈어-쉐퍼 기법을 이용하여 PMMA 막(20)을 고분자 도장의 패턴(18) 영역에 전이시킨다.
- <32> 상기한 바와 같이, 본 발명에 따른 랑뮈어-쉐퍼 기법은 고분자 도장(14)이 PMMA 막에 한번 접촉할 때 단층의 PMMA 막이 전이되며, 접촉 횟수가 증가함에 따라 PMMA 막이 한 층씩 추가된다.
- <33> 도 4는 본 발명에 따른 고분자 도장의 접촉 횟수에 따른 PMMA 막의 두께 변화를 도시한 그래프로서, 고분자 도장(14)에 전이되는 PMMA 막(20)의 두께가 접촉 횟수에 따라 균일하게 증가함을 확인할 수 있다.
- <34> 한편, 고분자 도장(14)을 PMMA 막에 접촉시킬 때마다 패턴(18) 영역에 묻어 있는 물방울을 질소 건을 이용하여 제거한다. 이는 물방울이 남아 있을 경우 다음 접촉에서 다음 층의 PMMA 막이 균일하게 전이되는 것을 방해하기 때문이다.
- <35> 원하는 두께만큼 고분자 도장(14)에 PMMA 막(20)을 전이시킨 후, 미리 설정된 조건 하에서, 고분자 도장을 기관 상에 미세접촉인쇄한다(단계 106).
- <36> 단계 106을 통해 도 2의 (e) 내지 (g)에 도시된 바와 같이 미세접촉인쇄를 통해 고분자 도장(14)의 PMMA 막이 기관(22)에 전이된다.
- <37> 여기서, 기관은 45℃ 내지 55℃ 범위 내의 온도 조건을 가질 수 있으며, 바람직하게, 50℃로 가열된 산화 실리콘 기관일 수 있다.
- <38> 본 발명에 따른 온도 조건에서 55℃ 이상에서는 PMMA 막이 경화되는 문제점이 있으며, 45℃ 이하에서는 PMMA 막의 전이가 원하는 정도로 이루어지지 않을 수 있다.
- <39> 또한 고분자 도장(14)은 힘을 주어 누르지 않고 중력 조건하에서 기관(22)에 가압됨으로써 균일하게 PMMA 막(20)이 기관(22)으로 전이될 수 있도록 한다.
- <40> 또한, 본 발명에 따른 미세접촉인쇄 시간은 3 내지 5분 동안 이루어질 수 있다.
- <41> 도 5는 소정 패턴에 따라 PMMA 막이 전이된 기관의 원자힘 현미경(Atomic Force Microscope: AFM) 이미지를 도시한 것이다.
- <42> 여기서, 밝게 보이는 부분이 PMMA 막이 전이된 부분이며, 접촉 횟수는 15회, 패턴 크기는 사각형 부분이 1 μ m, 그 외 부분이 1.2 μ m이다.
- <43> 도 6은 도 5와 다른 패턴에 따라 PMMA 막이 전이된 기관의 원자힘 현미경(Atomic Force Microscope: AFM) 이미지를 도시한 것이다.
- <44> 여기서, 패턴 크기는 밝은 부분이 200nm, 어두운 부분이 800nm이다.

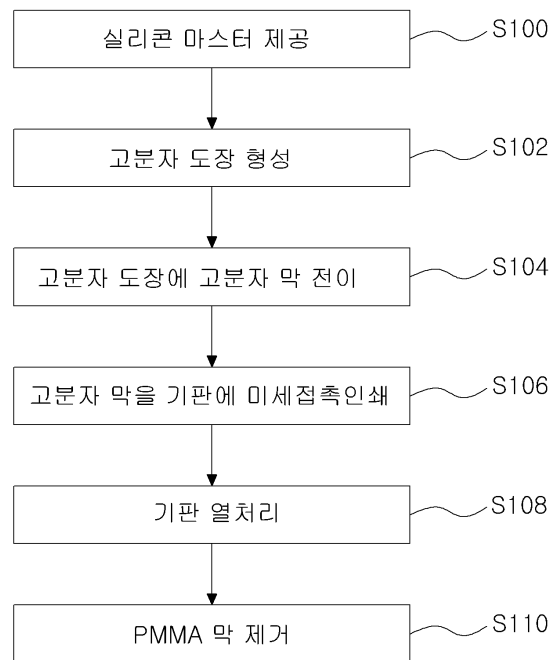
- <45> 이후, 고분자 도장(14)을 기관(22)으로부터 제거한 후 용도에 따라 열처리가 수행된다(단계 108).
- <46> 만일, 금속 증착 및 다른 물질의 전이를 위한 패시베이션 층으로 사용할 경우 70 내지 100℃ 범위 내에서 1시간 정도 열처리를 하며, 화학적 에칭을 할 경우(예를 들어, BOE(Buffered Oxide Echant)를 이용하여 산화실리콘을 제거하는 경우)에는 170℃ 조건에서 1시간 정도 열처리를 진행한다.
- <47> 상기한 단계를 통해 선택적인 패턴을 갖는 PMMA 막의 전이가 완료되고 이후 패시베이션층 형성이 완료된 경우, 아세톤 및 초음파 진동을 이용하여 PMMA 막을 제거한다(단계 110).
- <48> 도 7 내지 도 8은 본 발명에 따른 PMMA 막을 통해 형성된 패시베이션층을 활용하여 임베디드 전극을 제작한 예를 도시한 것이다.
- <49> 도 7은 기관(22)에 전이된 PMMA 막을 제거하기 전의 도면으로서, PMMA 막을 전이시킨 후 노출된 기관 영역을 BOE를 이용하여 에칭하고 전자빔 증착기를 이용하여 금 전극을 형성한 도면이다.
- <50> 도 8은 아세톤을 이용하여 PMMA 막을 제거한 후의 도면이다.
- <51> 본 발명에 따르면, 랑뮈어-쉐퍼 기법을 이용하여 고분자 도장에 PMMA 막이 균일하게 전이되도록 하고, 또한 미세접촉인쇄 방식을 이용하여 고분자 도장에 전이된 PMMA 막을 기관에 전이시키기 때문에 패시베이션층을 위한 패턴을 간단한 공정으로 기관 상에 형성할 수 있게 된다.
- <52> 상기한 본 발명의 바람직한 실시예는 예시의 목적을 위해 개시된 것이고, 본 발명에 대해 통상의 지식을 가진 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가가 가능할 것이며, 이러한 수정, 변경 및 부가는 하기의 특허청구범위에 속하는 것으로 보아야 할 것이다.

도면의 간단한 설명

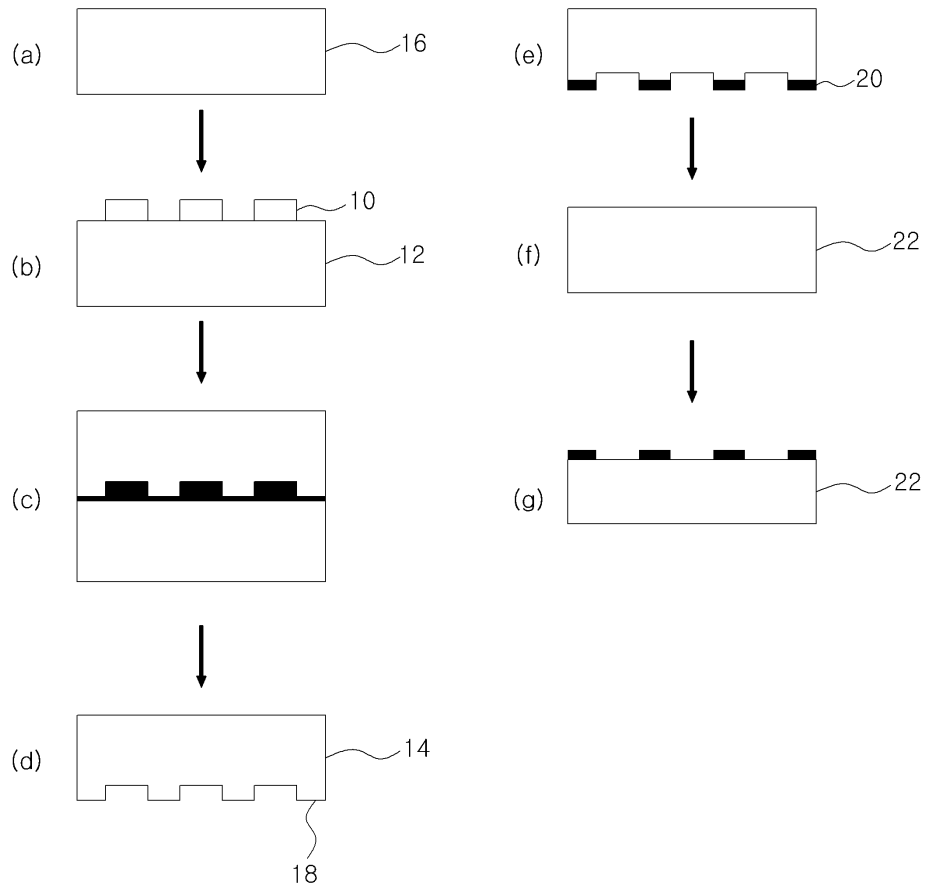
- <53> 도 1은 본 발명의 바람직한 일 실시예에 따른 고분자 도장을 이용한 기관 코팅 방법의 순서도.
- <54> 도 2는 본 발명에 따른 고분자 도장을 이용한 기관 코팅 공정의 모식도.
- <55> 도 3은 본 발명에 따른 랑뮈어-쉐퍼 기법을 이용한 고분자 도장에 PMMA 막을 전이시키는 과정의 개략도.
- <56> 도 4는 본 발명에 따른 고분자 도장의 접촉 횟수에 따른 PMMA 막의 두께 변화를 도시한 그래프.
- <57> 도 5는 소정 패턴에 따라 PMMA 막이 전이된 기관의 원자힘 현미경(Atomic Force Microscope: AFM) 이미지를 도시한 도면.
- <58> 도 6은 도 5와 다른 패턴에 따라 PMMA 막이 전이된 기관의 원자힘 현미경(Atomic Force Microscope: AFM) 이미지를 도시한 도면.
- <59> 도 7 내지 도 8은 본 발명에 따른 PMMA 막을 통해 형성된 패시베이션층을 활용하여 임베디드 전극을 제작한 예를 도시한 도면.

도면

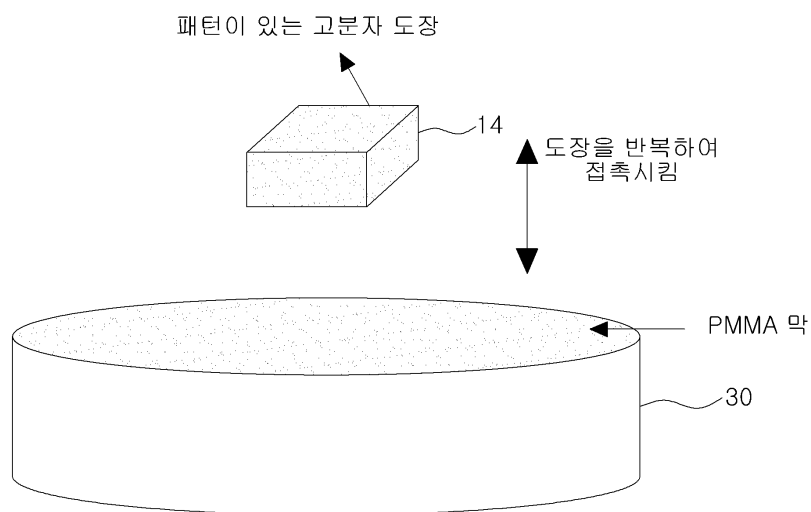
도면1



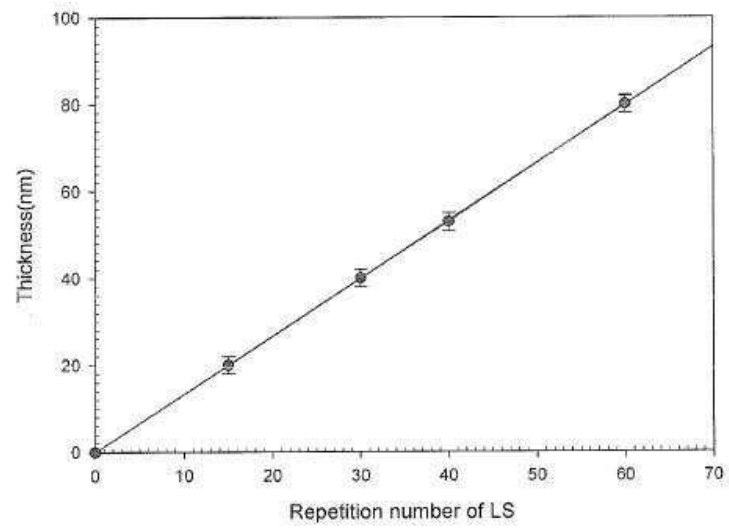
도면2



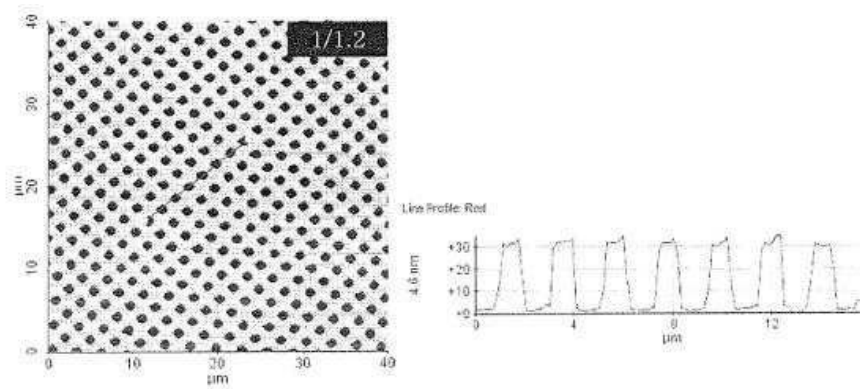
도면3



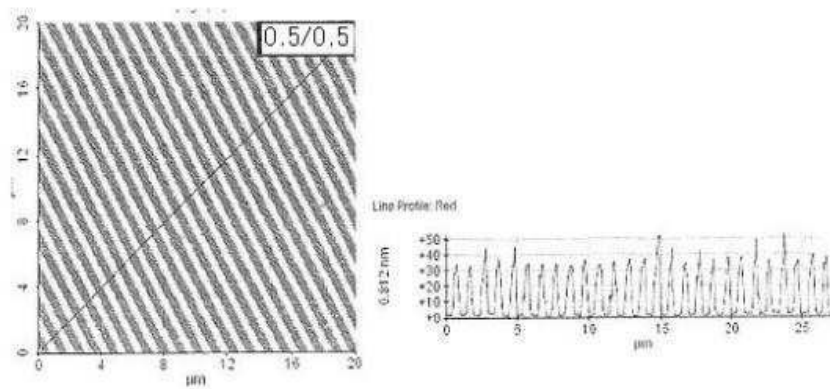
도면4



도면5



도면6



도면7



도면8

