

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年12月24日(24.12.2014)



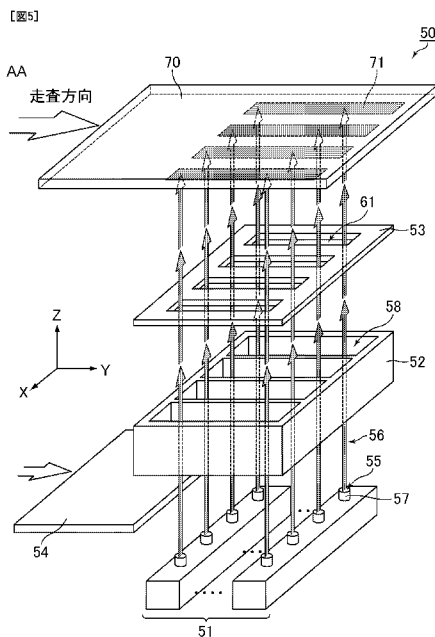
(10) 国際公開番号
WO 2014/203632 A1

- (51) 国際特許分類:
C23C 14/24 (2006.01) H05B 33/10 (2006.01)
H01L 51/50 (2006.01)
- (21) 国際出願番号: PCT/JP2014/062081
- (22) 国際出願日: 2014年5月1日(01.05.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-131120 2013年6月21日(21.06.2013) JP
- (71) 出願人: シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP). キヤノントッキ株式会社 (CANON TOKKI CORPORATION) [JP/JP]; 〒9540076 新潟県見附市新幸町1番1号 Niigata (JP).
- (72) 発明者: 井上 智 (INOUE Satoshi), 菊池 克浩 (KIKUCHI Katsuhiko), 川戸 伸一 (KAWATO Shinichi), 越智 貴志 (OCHI Takashi), 小林 勇毅 (KOBAYASHI Yuhki), 市原 正浩 (ICHIHARA Masahiro); 〒9540076 新潟県見附市新幸町1番1号 キヤノントッキ株式会社内 Niigata (JP).
- (74) 代理人: 特許業務法人 安富国際特許事務所 (YASUTOMI & ASSOCIATES); 〒5320003 大阪府大阪市淀川区宮原3丁目5番3号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,

[続葉有]

(54) Title: PROCESS FOR PRODUCING ORGANIC ELECTROLUMINESCENT ELEMENT, AND ORGANIC ELECTROLUMINESCENT DISPLAY DEVICE

(54) 発明の名称: 有機エレクトロルミネッセンス素子の製造方法及び有機エレクトロルミネッセンス表示装置



$$\cos^{(n_i+3)}\theta_i \times r_i / R_i \quad (1)$$

AA Scanning direction

(57) Abstract: The present invention provides a process for producing an organic EL element and an organic EL display device, the process rendering a reduction in film formation time possible while inhibiting the width of a blurred portion from increasing. This process for producing an organic EL element employs a scanning vapor deposition method. In the process, a plurality of ejection orifices is provided to each vapor deposition source so that the ejection orifices respectively face the openings of a restriction plate, the multiple ejection orifices which face each opening being spaced from each other so that the sum of distributions represented by expression (1) is 1 or less. [Numeral formula 1] $\cos^{(n_i+3)}\theta_i / R_i$ R_i represents the maximum film formation rate of an ejection orifice i of the multiple ejection orifices that face each opening; i represents an integer of 1 to m ; m represents the number of the multiple ejection orifices that face the opening; r_i represents the actual film formation rate of the ejection orifice i in a vapor deposition step; n_i is the value of n (0 or a larger number) of the ejection orifice i ; and θ_i represents the angle between the main film-formation direction and the line segment which connects the ejection orifice i and any point within the film formation region.

(57) 要約:

[続葉有]

WO 2014/203632 A1



MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラ
シア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッ
パ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,
FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK,
MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

本発明は、ボケ幅の増大を抑制しつつ、成膜時間の短縮が可能な有機 EL 素子の製造方法及び有機 EL 表示装置を提供する。本発明は、スキャン蒸着法を用いた有機 EL 素子の製造方法であって、制限板の各開口部に対向するように、蒸着源に複数の射出口を設け、下記式 (1) で表される分布の和が 1 以下となるように、同じ開口部に対向する複数の射出口を互いに離間して配置する。 R_i は、同じ開口部に対向する複数の射出口のうちの射出口 i の最大成膜レートを表し、 i は、1 以上、 m 以下の整数を表し、 m は、同じ開口部に対向する複数の射出口の個数を表し、 r_i は、蒸着工程における射出口 i の実際の成膜レートを表し、 n_i は、射出口 i の n 値 (0 以上の数) であり、 θ_i は、射出口 i と成膜領域内の任意の点とを結ぶ線分が主成膜方向となす角を表す。

明 細 書

発明の名称：

有機エレクトロルミネッセンス素子の製造方法及び有機エレクトロルミネッセンス表示装置

技術分野

[0001] 本発明は、有機エレクトロルミネッセンス素子（以下、有機EL素子とも言う。）の製造方法及び有機エレクトロルミネッセンス表示装置（以下、有機EL表示装置とも言う。）に関する。より詳しくは、大型基板上への有機EL素子の製造に好適な有機EL素子の製造方法と、該製造方法により作製された有機EL素子を備えた有機EL表示装置とに関するものである。

背景技術

[0002] 近年、様々な商品や分野でフラットパネルディスプレイが活用されており、フラットパネルディスプレイのさらなる大型化、高画質化及び低消費電力化が求められている。

[0003] そのような状況下、有機材料の電界発光（Electro Luminescence、以下、ELとも略記する。）を利用した有機EL素子を備えた有機EL表示装置は、全固体型で、低電圧駆動、高速応答性、自発光性等の点で優れたフラットパネルディスプレイとして、高い注目を浴びている。

[0004] 有機EL表示装置は、例えば、ガラス基板等の基板上に、薄膜トランジスタ（TFT）と、TFTに接続された有機EL素子とを有している。

[0005] 有機EL素子は、低電圧直流駆動による高輝度発光が可能な発光素子であり、第1電極、有機EL層及び第2電極が、この順に積層された構造を有している。そのうち、第1電極は、TFTと接続されている。有機EL層は、正孔注入層、正孔輸送層、電子ブロッキング層、発光層、正孔ブロッキング層、電子輸送層、電子注入層等の有機層が積層された構造を有している。

[0006] フルカラー表示の有機EL表示装置は、一般的に、赤（R）、緑（G）及び青（B）の3色の有機EL素子をサブ画素として備え、これらのサブ画素は

基板上にマトリクス状に配列され、3色のサブ画素から画素が構成されている。そして、該表示装置は、TFTを用いて、これらの有機EL素子を選択的に所望の輝度で発光させることにより画像表示を行っている。

[0007] このような有機EL表示装置の製造においては、各色のサブ画素に対応させて、有機発光材料から発光層のパターンが形成される。

[0008] 発光層パターンの形成方法としては、近年、基板よりも小型のマスクを使用し、基板をマスク及び蒸着源に対して相対的に移動させながら蒸着を行うことで、マスクより大型の基板上に有機EL素子を形成する方法が提案されている（例えば、特許文献1、2参照。）。

[0009] また、そのような方法に関連する技術として、単独膜が生成されることがなく、濃度ムラもなく共蒸着を行うことができるインライン式成膜装置が開示されている（例えば、特許文献3参照。）。

先行技術文献

特許文献

[0010] 特許文献1：国際公開第2011/034011号

特許文献2：特開2012-193391号公報

特許文献3：特開2009-127066号公報

発明の概要

発明が解決しようとする課題

[0011] 図15及び図16は、本発明者らが検討を行ったスキャン蒸着法（基板を移動（走査）させながら蒸着を行う方法）における各部材の断面模式図である。なお、図15及び図16は、基板の走査方向に直交する断面を示している。

図15に示すように、スキャン蒸着法を用いて有機EL素子を形成する場合、蒸着源のノズル157上に、制限板152、マスク153及び基板170をこの順に配置する。基板170の走査中に基板170がマスク153と接触して損傷することを防止するため、基板170は、マスク153と離間し

て配置される。そのため、基板170上に形成される薄膜のパターン171の輪郭にボケが生じ、設計上の幅 w よりも実際の幅 W が大きくなってしまふ。また、膜厚が一定の部分の両側に、膜厚が徐々に減少する部分（以下、ボケ部とも言う。）が発生してしまふ。

[0012] そして、本発明者らは、成膜レートを大きくすると、図16に示すように、ボケ部の幅（以下、ボケ幅とも言う。）も大きくなってしまふことを見出した。この原因は、成膜レートを大きくすると、蒸着流が噴き出すノズル157近傍において蒸着粒子の密度が高くなり、蒸着粒子の平均自由行程が局所的に短くなり、図16中に破線で示すように、仮想的にノズル157が大きくなるためであると考えられる。そして、ボケ幅が大きくなると、高精細パネル及び高性能パネルを作製することが困難となる。

[0013] 特許文献3に記載の技術においても、成膜レートを大きくすると、同様の課題が発生すると考えられる。

[0014] 本発明は、上記現状に鑑みてなされたものであり、ボケ幅の増大を抑制しつつ、成膜時間の短縮が可能な有機EL素子の製造方法及び有機EL表示装置を提供することを目的とするものである。

課題を解決するための手段

[0015] 本発明の一態様は、有機エレクトロルミネッセンス素子の製造方法であってもよく、前記製造方法は、基板をマスクから離間させた状態で、1以上の蒸着源、制限板及び前記マスクに対して前記基板を相対的に移動させながら前記基板上に蒸着粒子を付着させて、薄膜のパターンを形成する蒸着工程を含んでもよく、前記1以上の蒸着源、前記制限板、前記マスク及び前記基板は、この順に配置されてもよく、前記制限板には、複数の開口部が設けられてもよく、前記1以上の蒸着源には、前記複数の開口部の各々に対向して複数の射出口が設けられてもよく、前記蒸着工程において、 $r_i < R_i$ の条件下で蒸着が行われてもよく、下記式(1)で表される分布の和が1以下となるように、同じ開口部に対向する複数の射出口は、互いに離間して配置されてもよい。

[数1]

$$\cos^{(n_i+3)}\theta_i \times r_i / R_i \quad (1)$$

ただし、 R_i は、前記同じ開口部に対向する前記複数の射出口のうちの射出口 i の最大成膜レートを表し、 i は、1以上、 m 以下の整数を表し、 m は、前記同じ開口部に対向する前記複数の射出口の個数を表し、 r_i は、前記蒸着工程における前記射出口 i の実際の成膜レートを表し、 n_i は、前記射出口 i の n 値（0以上の数）であり、 θ_i は、前記射出口 i と成膜領域内の任意の点とを結ぶ線分が主成膜方向となす角を表す。

以下、この有機エレクトロルミネッセンス素子の製造方法を本発明に係る製造方法とも言う。

- [0016] 本発明に係る製造方法における好ましい実施形態について以下に説明する。
 なお、以下の好ましい実施形態は、適宜、互いに組み合わせられてもよく、以下の2以上の好ましい実施形態を互いに組み合わせた実施形態もまた、好ましい実施形態の一つである。
- [0017] 前記同じ開口部に対向する前記複数の射出口は、前記基板の相対的な移動方向に沿って配置されてもよい。
- [0018] 前記同じ開口部に対向する前記複数の射出口の前記最大成膜レート、前記実際の成膜レート及び前記 n 値は、互いに等しくてもよい。
- [0019] なお、ここで、最大成膜レートが互いに等しいとは、その差が $0.1 \text{ \AA} / \text{s}$ 以下であることを意味し、実際の成膜レートが互いに等しいとは、その差が $0.1 \text{ \AA} / \text{s}$ 以下であることを意味し、 n 値が互いに等しいとは、その差が 0.1 以下であることを意味する。
- [0020] 前記同じ開口部に対向する前記複数の射出口のうちの少なくとも2つの射出口において、前記最大成膜レート、前記実際の成膜レート及び前記 n 値の少なくとも1つは、互いに異なってもよい。
- [0021] なお、ここで、最大成膜レートが互いに異なるとは、その差が $0.1 \text{ \AA} / \text{s}$ より大きいことを意味し、実際の成膜レートが互いに異なるとは、その

差が $0.1 \text{ \AA} / \text{sec}$ より大きいことを意味し、 n 値が互いに異なるとは、その差が 0.1 より大きいことを意味する。

[0022] 前記同じ開口部に対向する前記複数の射出口のうち、最も離れた2つの射出口間の距離を D とし、前記基板の相対的な移動方向における前記マスクの開口の長さを A とし、前記マスクの厚みを T とし、前記マスクと、前記2つの射出口の各々との距離を L とすると、 $D \leq A \times (T + L) / T$ の関係を満たしてもよい。

[0023] 本発明の他の態様は、本発明に係る製造方法によって作製された有機エレクトロルミネッセンス素子を備える有機エレクトロルミネッセンス表示装置であってもよい。

[0024] 本発明の更に他の態様は、1以上の蒸着源、制限板及びマスクを備える蒸着装置であって、前記蒸着装置は、基板を前記マスクから離間させた状態で、前記1以上の蒸着源、前記制限板及び前記マスクに対して前記基板を相対的に移動させながら蒸着を行い、前記1以上の蒸着源、前記制限板、前記マスク及び前記基板は、この順に配置され、前記制限板には、複数の開口部が設けられ、前記1以上の蒸着源には、前記複数の開口部の各々に対向して複数の射出口が設けられ蒸着装置であってもよい。

発明の効果

[0025] 本発明によれば、ボケ幅の増大を抑制しつつ、成膜時間の短縮が可能な有機EL素子の製造方法及び有機EL表示装置を実現することができる。

図面の簡単な説明

[0026] [図1]実施形態1の有機EL素子の製造方法により作製された有機EL素子を備える有機EL表示装置の断面模式図である。

[図2]図1に示した有機EL表示装置の表示領域内の構成を示す平面模式図である。

[図3]図1に示した有機EL表示装置のTFE基板の構成を示す断面模式図であり、図2中のA-B線における断面に相当する。

[図4]実施形態1の有機EL表示装置の製造工程を説明するためのフローチャ

ートである。

[図5]実施形態1の発光層蒸着工程における各部材の斜視模式図である。

[図6]実施形態1の発光層蒸着工程における各部材の断面模式図である。

[図7]実際に形成された薄膜のパターンと、その薄膜のパターンの設定上のパターンとのX軸方向における膜厚分布を示す。

[図8]予想膜厚分布の和の計算用の射出口及び基板の模式図である。

[図9]基板の走査方向における5つの射出口の予想膜厚分布と、それらの和を示す。

[図10]基板の走査方向における5つの射出口の予想膜厚分布と、それらの和を示す。

[図11]実施形態1の発光層蒸着工程における各部材の断面模式図である。

[図12]3つのノズル(a)～(c)について、 $1 \text{ \AA} / \text{sec}$ 又は $12 \text{ \AA} / \text{sec}$ の成膜レートで薄膜を形成した時の膜厚分布を示す

[図13]n値と最大成膜レートとの関係を示したグラフである。

[図14]実施例1及び比較例1における成膜レートとボケ量との関係を示したグラフである。

[図15]本発明者らが検討を行ったスキャン蒸着法(基板を移動(走査)させながら蒸着を行う方法)における各部材の断面模式図である。

[図16]本発明者らが検討を行ったスキャン蒸着法(基板を移動(走査)させながら蒸着を行う方法)における各部材の断面模式図である。

発明を実施するための形態

[0027] 以下に実施形態を掲げ、本発明を図面に参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。

[0028] なお、以下の実施形態では、水平面内にX軸及びY軸が存在し、鉛直方向にZ軸が向く直交座標を適宜用いて説明する。

[0029] (実施形態1)

本実施形態では、TF T基板側から光を取り出すボトムエミッション型でRGBフルカラー表示の有機EL素子の製造方法と、その製造方法により作製

された有機EL素子を備える有機EL表示装置とについて主に説明するが、本実施形態は、他のタイプの有機EL素子の製造方法にも適用可能である。

- [0030] まず、本実施形態に係る有機EL表示装置の全体の構成について説明する。図1は、実施形態1の有機EL素子の製造方法により作製された有機EL素子を備える有機EL表示装置の断面模式図である。図2は、図1に示した有機EL表示装置の表示領域内の構成を示す平面模式図である。図3は、図1に示した有機EL表示装置のTF T基板の構成を示す断面模式図であり、図2中のA-B線における断面に相当する。
- [0031] 図1に示すように、本実施形態に係る有機EL表示装置1は、TF T12（図3参照）が設けられたTF T基板10と、TF T基板10上に設けられ、TF T12に接続された有機EL素子20と、有機EL素子20を覆う接着層30と、接着層30上に配置された封止基板40とを備えている。
- [0032] 封止基板40と、有機EL素子20が積層されたTF T基板10とを接着層30を用いて貼り合わせることで、これら一对の基板10及び40の間に有機EL素子20を封止している。これにより、酸素及び水分が外部から有機EL素子20へ浸入することを防止している。
- [0033] 図3に示すように、TF T基板10は、支持基板として、例えばガラス基板等の透明な絶縁基板11を有している。図2に示すように、絶縁基板11上には、複数の配線14が形成されており、複数の配線14は、水平方向に設けられた複数のゲート線と、垂直方向に設けられ、ゲート線と交差する複数の信号線とを含んでいる。ゲート線には、ゲート線を駆動するゲート線駆動回路（図示せず）が接続され、信号線には、信号線を駆動する信号線駆動回路（図示せず）が接続されている。
- [0034] 有機EL表示装置1は、RGBフルカラー表示のアクティブマトリクス型の表示装置であり、配線14で区画された各領域には、赤（R）、緑（G）又は青（B）のサブ画素（ドット）2R、2G又は2Bが配置されている。サブ画素2R、2G及び2Bは、マトリクス状に配列されている。各色のサブ画素2R、2G、2Bには、対応する色の有機EL素子20及び発光領域が

形成されている。

- [0035] 赤、緑及び青のサブ画素 2 R、2 G 及び 2 B は、それぞれ、赤色の光、緑色の光及び青色の光で発光し、3つのサブ画素 2 R、2 G 及び 2 B から1つの画素 2 が構成されている。
- [0036] サブ画素 2 R、2 G 及び 2 B には、それぞれ、開口部 1 5 R、1 5 G 及び 1 5 B が設けられており、開口部 1 5 R、1 5 G 及び 1 5 B は、それぞれ、赤、緑及び青の発光層 2 3 R、2 3 G 及び 2 3 B によって覆われている。発光層 2 3 R、2 3 G 及び 2 3 B は、垂直方向にストライプ状に形成されている。発光層 2 3 R、2 3 G 及び 2 3 B のパターンは、各色毎に、蒸着により形成されている。なお、開口部 1 5 R、1 5 G 及び 1 5 B については後述する。
- [0037] 各サブ画素 2 R、2 G、2 B には、有機 E L 素子 2 0 の第 1 電極 2 1 に接続された T F T 1 2 が設けられている。各サブ画素 2 R、2 G、2 B の発光強度は、配線 1 4 及び T F T 1 2 による走査及び選択により決定される。このように、有機 E L 表示装置 1 は、T F T 1 2 を用いて、各色の有機 E L 素子 2 0 を選択的に所望の輝度で発光させることにより画像表示を実現している。
- [0038] 次に、T F T 基板 1 0 及び有機 E L 素子 2 0 の構成について詳述する。まず、T F T 基板 1 0 について説明する。
- [0039] 図 3 に示すように、T F T 基板 1 0 は、絶縁基板 1 1 上に形成された T F T 1 2 (スイッチング素子) 及び配線 1 4 と、これらを覆う層間膜 (層間絶縁膜、平坦化膜) 1 3 と、層間膜 1 3 上に形成された絶縁層であるエッジカバー 1 5 とを有している。
- [0040] T F T 1 2 は、各サブ画素 2 R、2 G、2 B に対応して設けられている。なお、T F T 1 2 の構成は、一般的なものでよいので、T F T 1 2 における各層の図示及び説明は省略する。
- [0041] 層間膜 1 3 は、絶縁基板 1 1 上に、絶縁基板 1 1 の全領域に渡って形成されている。層間膜 1 3 上には、有機 E L 素子 2 0 の第 1 電極 2 1 が形成されて

いる。また、層間膜 13 には、第 1 電極 21 を TFT 12 に電氣的に接続するためのコンタクトホール 13a が設けられている。これにより、TFT 12 は、コンタクトホール 13a を介して、有機 EL 素子 20 に電氣的に接続されている。

[0042] エッジカバー 15 は、第 1 電極 21 の端部で有機 EL 層が薄くなったり電界集中が起こったりすることによって有機 EL 素子 20 の第 1 電極 21 と第 2 電極 26 とが短絡することを防止するために形成されている。そのため、エッジカバー 15 は、第 1 電極 21 の端部を部分的に被覆するように形成されている。

[0043] エッジカバー 15 には、上述の開口部 15R、15G 及び 15B が設けられている。このエッジカバー 15 の各開口部 15R、15G、15B が、サブ画素 2R、2G、2B の発光領域となる。言い換えれば、サブ画素 2R、2G 及び 2B は、絶縁性を有するエッジカバー 15 によって仕切られている。エッジカバー 15 は、素子分離膜としても機能する。

[0044] 次に、有機 EL 素子 20 について説明する。

[0045] 有機 EL 素子 20 は、低電圧直流駆動による高輝度発光が可能な発光素子であり、第 1 電極 21、有機 EL 層及び第 2 電極 26 を含み、これらは、この順に積層されている。

[0046] 第 1 電極 21 は、有機 EL 層に正孔を注入（供給）する機能を有する層である。第 1 電極 21 は、上述のようにコンタクトホール 13a を介して TFT 12 と接続されている。

[0047] 第 1 電極 21 と第 2 電極 26 との間には、図 3 に示すように、有機 EL 層として、第 1 電極 21 側から、正孔注入層兼正孔輸送層 22、発光層 23R、23G 又は 23B、電子輸送層 24、及び、電子注入層 25 が、この順に積層されている。

[0048] なお、上記積層順は、第 1 電極 21 を陽極とし、第 2 電極 26 を陰極とした場合のものであり、第 1 電極 21 を陰極とし、第 2 電極 26 を陽極とする場合には、有機 EL 層の積層順は反転する。

- [0049] 正孔注入層は、各発光層 2 3 R、2 3 G、2 3 B への正孔注入効率を高める機能を有する層である。また、正孔輸送層は、各発光層 2 3 R、2 3 G、2 3 B への正孔輸送効率を高める機能を有する層である。正孔注入層兼正孔輸送層 2 2 は、第 1 電極 2 1 及びエッジカバー 1 5 を覆うように、T F T 基板 1 0 の表示領域全面に一様に形成されている。
- [0050] なお、本実施形態では、上述のように、正孔注入層及び正孔輸送層として、正孔注入層と正孔輸送層とが一体化された正孔注入層兼正孔輸送層 2 2 を設けた場合を例に挙げて説明する。しかしながら、本実施形態は、この場合に特に限定されない。正孔注入層と正孔輸送層とは互いに独立した層として形成されていてもよい。
- [0051] 正孔注入層兼正孔輸送層 2 2 上には、発光層 2 3 R、2 3 G 及び 2 3 B が、それぞれ、エッジカバー 1 5 の開口部 1 5 R、1 5 G 及び 1 5 B を覆うように、サブ画素 2 R、2 G 及び 2 B に対応して形成されている。
- [0052] 各発光層 2 3 R、2 3 G、2 3 B は、第 1 電極 2 1 側から注入されたホール（正孔）と第 2 電極 2 6 側から注入された電子とを再結合させて光を出射する機能を有する層である。各発光層 2 3 R、2 3 G、2 3 B は、低分子蛍光色素、金属錯体等の、発光効率が高い材料から形成されている。
- [0053] 電子輸送層 2 4 は、第 2 電極 2 6 から各発光層 2 3 R、2 3 G、2 3 B への電子輸送効率を高める機能を有する層である。また、電子注入層 2 5 は、第 2 電極 2 6 から各発光層 2 3 R、2 3 G、2 3 B への電子注入効率を高める機能を有する層である。
- [0054] 電子輸送層 2 4 は、発光層 2 3 R、2 3 G 及び 2 3 B 並びに正孔注入層兼正孔輸送層 2 2 を覆うように、T F T 基板 1 0 の表示領域全面に一様に形成されている。また、電子注入層 2 5 は、電子輸送層 2 4 を覆うように、T F T 基板 1 0 の表示領域全面に一様に形成されている。
- [0055] なお、電子輸送層 2 4 と電子注入層 2 5 とは、上述のように互いに独立した層として形成されていてもよいし、互いに一体化して設けられていてもよい。すなわち、有機 E L 表示装置 1 は、電子輸送層 2 4 及び電子注入層 2 5 に

代えて、電子輸送層兼電子注入層を備えていてもよい。

[0056] 第2電極26は、有機EL層に電子を注入する機能を有する層である。第2電極26は、電子注入層25を覆うように、TFT基板10の表示領域全面に一様に形成されている。

[0057] なお、発光層23R、23G及び23B以外の有機層は、有機EL層として必須の層ではなく、要求される有機EL素子20の特性に応じて適宜形成することができる。また、有機EL層には、必要に応じて、キャリアブロッキング層を追加することもできる。例えば、発光層23R、23G及び23Bと電子輸送層24との間にキャリアブロッキング層として正孔ブロッキング層を追加してもよく、これにより、正孔が電子輸送層24に到達することを抑制でき、発光効率を向上することができる。

[0058] 有機EL素子20の構成としては、例えば、下記(1)～(8)に示すような層構成を採用することができる。

- (1) 第1電極／発光層／第2電極
- (2) 第1電極／正孔輸送層／発光層／電子輸送層／第2電極
- (3) 第1電極／正孔輸送層／発光層／正孔ブロッキング層／電子輸送層／第2電極
- (4) 第1電極／正孔輸送層／発光層／正孔ブロッキング層／電子輸送層／電子注入層／第2電極
- (5) 第1電極／正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層／第2電極
- (6) 第1電極／正孔注入層／正孔輸送層／発光層／正孔ブロッキング層／電子輸送層／第2電極
- (7) 第1電極／正孔注入層／正孔輸送層／発光層／正孔ブロッキング層／電子輸送層／電子注入層／第2電極
- (8) 第1電極／正孔注入層／正孔輸送層／電子ブロッキング層（キャリアブロッキング層）／発光層／正孔ブロッキング層／電子輸送層／電子注入層／第2電極

なお、上述のように、正孔注入層と正孔輸送層とは、一体化されていてもよい。また、電子輸送層と電子注入層とは、一体化されていてもよい。

[0059] また、有機EL素子20の構成は上記(1)～(8)の層構成に特に限定されず、要求される有機EL素子20の特性に応じて所望の層構成を採用することができる。

[0060] 次に、有機EL表示装置1の製造方法について説明する。

図4は、実施形態1の有機EL表示装置の製造工程を説明するためのフローチャートである。

[0061] 図4に示すように、本実施形態に係る有機EL表示装置の製造方法は、例えば、TFT基板・第1電極の作製工程S1、正孔注入層・正孔輸送層蒸着工程S2、発光層蒸着工程S3、電子輸送層蒸着工程S4、電子注入層蒸着工程S5、第2電極蒸着工程S6、及び、封止工程S7を含んでいる。

[0062] 以下に、図4に示すフローチャートに従って、図1～図3を参照して説明した各構成要素の製造工程について説明する。ただし、本実施形態に記載されている各構成要素の寸法、材質、形状等はいくまで一例に過ぎず、これによって本発明の範囲が限定解釈されるものではない。

[0063] また、上述したように、本実施形態に記載の積層順は、第1電極21を陽極、第2電極26を陰極とした場合のものであり、反対に第1電極21を陰極とし、第2電極26を陽極とする場合には、有機EL層の積層順は反転する。同様に、第1電極21及び第2電極26を構成する材料も反転する。

[0064] まず、図3に示すように、一般的な方法によりTFT12、配線14等が形成された絶縁基板11上に感光性樹脂を塗布し、フォトリソグラフィ技術により感光性樹脂のパターニングを行うことで、絶縁基板11上に層間膜13を形成する。

[0065] 絶縁基板11としては、例えば、厚さが0.7～1.1mmであり、Y軸方向の長さ(縦長さ)が400～500mmであり、X軸方向の長さ(横長さ)が300～400mmのガラス基板又はプラスチック基板が挙げられる。

[0066] 層間膜13の材料としては、例えば、アクリル樹脂やポリイミド樹脂等の樹

脂を用いることができる。アクリル樹脂としては、例えば、J S R株式会社製のオプトマーシリーズが挙げられる。また、ポリイミド樹脂としては、例えば、東レ株式会社製のフォトニースシリーズが挙げられる。ただし、ポリイミド樹脂は、一般に透明ではなく、有色である。このため、図3に示すように有機EL表示装置1としてボトムエミッション型の有機EL表示装置を製造する場合には、層間膜13としては、アクリル樹脂等の透明性樹脂が、より好適に用いられる。

[0067] 層間膜13の膜厚は、T F T 1 2による段差を補償することができる程度である限り、特に限定されるものではない。例えば、略2 μm としてもよい。

[0068] 次に、層間膜13に、第1電極21をT F T 1 2に電氣的に接続するためのコンタクトホール13aを形成する。

[0069] 次に、導電膜（電極膜）として、例えばITO（Indium Tin Oxide：インジウム錫酸化物）膜を、スパッタ法等により、100nmの厚さで成膜する。

[0070] 次に、ITO膜上にフォトレジストを塗布し、フォトリソグラフィ技術を用いてフォトレジストのパターニングを行った後、塩化第二鉄をエッチング液として、ITO膜をエッチングする。その後、レジスト剥離液を用いてフォトレジストを剥離し、さらに基板洗浄を行う。これにより、層間膜13上に第1電極21をマトリクス状に形成する。

[0071] なお、第1電極21に用いられる導電膜材料としては、例えば、ITO、IZO（Indium Zinc Oxide：インジウム亜鉛酸化物）、ガリウム添加酸化亜鉛（GZO）等の透明導電材料；金（Au）、ニッケル（Ni）、白金（Pt）等の金属材料；を用いることができる。

[0072] また、導電膜の積層方法としては、スパッタ法以外に、真空蒸着法、CVD（Chemical Vapor Deposition、化学蒸着）法、プラズマCVD法、印刷法等を用いることができる。

[0073] 第1電極21の厚さは特に限定されるものではないが、上述のように、例えば、100nmとすることができる。

- [0074] 次に、層間膜 13 と同様の方法により、エッジカバー 15 を、例えば略 1 μ m の膜厚で形成する。エッジカバー 15 の材料としては、層間膜 13 と同様の絶縁材料を使用することができる。
- [0075] 以上の工程により、T F T 基板 10 及び第 1 電極 21 が作製される (S 1)。
- [0076] 次に、上記工程を経た T F T 基板 10 に対し、脱水のための減圧ベークと、第 1 電極 21 の表面洗浄のための酸素プラズマ処理とを施す。
- [0077] 次に、一般的な蒸着装置を用いて、T F T 基板 10 上に、正孔注入層及び正孔輸送層 (本実施形態では正孔注入層兼正孔輸送層 22) を、T F T 基板 10 の表示領域全面に蒸着する (S 2)。
- [0078] 具体的には、表示領域全面に対応して開口したオープンマスクを、T F T 基板 10 に対しアライメント調整を行った後に密着して貼り合わせる。そして、T F T 基板 10 とオープンマスクとを共に回転させながら、蒸着源より飛散した蒸着粒子を、オープンマスクの開口部を通じて表示領域全面に均一に蒸着する。
- [0079] なお、表示領域全面への蒸着とは、隣接した色の異なるサブ画素間に渡って途切れることなく蒸着することを意味する。
- [0080] 正孔注入層及び正孔輸送層の材料としては、例えば、ベンジン、スチリルアミン、トリフェニルアミン、ポルフィリン、トリアゾール、イミダゾール、オキサジアゾール、ポリアリーールアルカン、フェニレンジアミン、アリーールアミン、オキサゾール、アントラセン、フルオレノン、ヒドラゾン、スチルベン、トリフェニレン、アザトリフェニレン、及び、これらの誘導体；ポリシラン系化合物；ビニルカルバゾール系化合物；チオフェン系化合物、アニリン系化合物等の、複素環式共役系のモノマー、オリゴマー、又は、ポリマー；等が挙げられる。
- [0081] 正孔注入層と正孔輸送層とは、上述のように一体化されていてもよいし、独立した層として形成されていてもよい。各々の膜厚は、例えば、10~100 nm である。

- [0082] 正孔注入層及び正孔輸送層として、正孔注入層兼正孔輸送層 2 2 を形成する場合、正孔注入層兼正孔輸送層 2 2 の材料として、例えば、4, 4' -ビス [N - (1 - ナフチル) - N - フェニルアミノ] ビフェニル (α - NPD) を使用することができる。また、正孔注入層兼正孔輸送層 2 2 の膜厚は、例えば 30 nm とすることができる。
- [0083] 次に、正孔注入層兼正孔輸送層 2 2 上に、エッジカバー 1 5 の開口部 1 5 R、1 5 G 及び 1 5 B を覆うように、サブ画素 2 R、2 G 及び 2 B に対応して発光層 2 3 R・2 3 G 及び 2 3 B をそれぞれ別々に形成 (パターン形成) する (S 3)。
- [0084] 上述したように、各発光層 2 3 R、2 3 G、2 3 B には、低分子蛍光色素、金属錯体等の発光効率が高い材料が用いられる。
- [0085] 発光層 2 3 R、2 3 G 及び 2 3 B の材料としては、例えば、アントラセン、ナフタレン、インデン、フェナントレン、ピレン、ナフタセン、トリフェニレン、アントラセン、ペリレン、ピセン、フルオランテン、アセフェナントリレン、ペンタフェン、ペンタセン、コロネン、ブタジエン、クマリン、アクリジン、スチルベン、及び、これらの誘導体；トリス (8 - キノリノラト) アルミニウム錯体；ビス (ベンゾキノリノラト) ベリリウム錯体；トリ (ジベンゾイルメチル) フェナントロリンユーロピウム錯体；ジトルイルビニルビフェニル；等が挙げられる。
- [0086] 各発光層 2 3 R、2 3 G、2 3 B の膜厚は、例えば、10 ~ 100 nm である。
- [0087] 本発明に係る製造方法は、このような発光層 2 3 R、2 3 G 及び 2 3 B の形成に特に好適に使用することができる。
- [0088] 本発明に係る製造方法を用いた各発光層 2 3 R、2 3 G、2 3 B のパターンの形成方法については、後で詳述する。
- [0089] 次に、上記正孔注入層・正孔輸送層蒸着工程 S 2 と同様の方法により、電子輸送層 2 4 を、正孔注入層兼正孔輸送層 2 2 並びに発光層 2 3 R、2 3 G 及び 2 3 B を覆うように、TFT 基板 1 0 の表示領域全面に蒸着する (S 4)

- 。
- [0090] 続いて、上記正孔注入層・正孔輸送層蒸着工程S2と同様の方法により、電子注入層25を、電子輸送層24を覆うように、TFT基板10の表示領域全面に蒸着する(S5)。
- [0091] 電子輸送層24及び電子注入層25の材料としては、例えば、キノリン、ペリレン、フェナントロリン、ビススチリル、ピラジン、トリアゾール、オキサゾール、オキサジアゾール、フルオレノン、及び、これらの誘導体や金属錯体；LiF（フッ化リチウム）；等が挙げられる。
- [0092] より具体的には、Alq3（トリス（8-ヒドロキシキノリン）アルミニウム）、アントラセン、ナフタレン、フェナントレン、ピレン、アントラセン、ペリレン、ブタジエン、クマリン、アクリジン、スチルベン、1,10-フェナントロリン、及び、これらの誘導体や金属錯体；LiF；等が挙げられる。
- [0093] 上述したように、電子輸送層24と電子注入層25とは、一体化されていても独立した層として形成されていてもよい。各々の膜厚は、例えば1~100nmであり、好ましくは10~100nmである。また、電子輸送層24及び電子注入層25の合計の膜厚は、例えば20~200nmである。
- [0094] 代表的には、電子輸送層24の材料にAlq3を使用し、電子注入層25の材料にはLiFを使用する。また、例えば、電子輸送層24の膜厚は30nmとし、電子注入層25の膜厚は1nmとする。
- [0095] 次に、上記正孔注入層・正孔輸送層蒸着工程（S2）と同様の方法により、第2電極26を、電子注入層25を覆うように、TFT基板10の表示領域全面に蒸着する（S6）。この結果、TFT基板10上に、有機EL層、第1電極21及び第2電極26を含む有機EL素子20が形成される。
- [0096] 第2電極26の材料（電極材料）としては、仕事関数の小さい金属等が好適に用いられる。このような電極材料としては、例えば、マグネシウム合金（MgAg等）、アルミニウム合金（AlLi、AlCa、AlMg等）、金属カルシウム等が挙げられる。第2電極26の厚さは、例えば50~100

nmである。

- [0097] 代表的には、第2電極26は、厚み50nmのアルミニウム薄膜から形成される。
- [0098] 次いで、図1に示したように、有機EL素子20が形成されたTF基板10と、封止基板40とを、接着層30を用いて貼り合わせ、有機EL素子20の封入を行う。
- [0099] 封止基板40としては、例えば、厚さが0.4~1.1mmのガラス基板又はプラスチック基板等の絶縁基板が用いられる。
- [0100] なお、封止基板40の縦長さおよび横長さは、目的とする有機EL表示装置1のサイズにより適宜調整してもよく、TF基板10の絶縁基板11と略同一のサイズの絶縁基板を使用し、有機EL素子20を封止した後で、目的とする有機EL表示装置1のサイズに従って分断してもよい。
- [0101] また、有機EL素子20の封止方法は、上述の方法に特に限定されず、他のあらゆる封止方法を採用することが可能である。他の封止方式としては、例えば、掘り込みガラスを封止基板40として使用し、封止樹脂やフリットガラス等により枠状に封止を行う方法や、TF基板10と封止基板40との間に樹脂を充填する方法等が挙げられる。
- [0102] また、第2電極26上には、第2電極26を覆うように、酸素や水分が外部から有機EL素子20内に浸入することを阻止するために、保護膜（図示せず）が設けられていてもよい。
- [0103] 保護膜は、絶縁性又は導電性の材料で形成することができる。このような材料としては、例えば、窒化シリコンや酸化シリコン等が挙げられる。保護膜の厚さは、例えば100~1000nmである。
- [0104] 上記工程の結果、有機EL表示装置1が完成する。
- [0105] この有機EL表示装置1においては、配線14からの信号入力によりTF12をON（オン）させると、第1電極21から有機EL層へホール（正孔）が注入される。一方で、第2電極26から有機EL層に電子が注入され、正孔と電子とが各発光層23R、23G、23B内で再結合する。正孔及び

電子の再結合によるエネルギーにより発光材料が励起され、その励起状態が基底状態に戻る際に光が出射される。各サブ画素 2 R、2 G、2 B の発光輝度を制御することで、所定の画像が表示される。

[0106] 次に、発光層蒸着工程 S 3 について説明する。発光層蒸着工程 S 3 は、本発明に係る製造方法の上記蒸着工程に対応する。

図 5 は、実施形態 1 の発光層蒸着工程における各部材の斜視模式図である。図 6 は、実施形態 1 の発光層蒸着工程における各部材の断面模式図である。なお、図 6 は、基板の走査方向に直交する断面、すなわち X Z 平面を示している。

[0107] 図 5 及び図 6 に示すように、発光層蒸着工程 S 3 は、蒸着装置 5 0 を用いて行われる。蒸着装置 5 0 は、真空チャンバ（図示せず）と、真空チャンバに接続された真空ポンプ（図示せず）とを備えている。また、真空チャンバ内に、複数の蒸着源 5 1 と、蒸着源 5 1 上に配置された制限板 5 2 と、制限板 5 2 上に配置されたマスク（蒸着マスク） 5 3 と、シャッター 5 4 と、基板（被成膜基板） 7 0 を保持する基板保持機構（図示せず）と、基板 7 0 を X Y 面内で、すなわち水平方向に移動させる基板移動機構（図示せず）と、アライメント機構（図示せず）とを備えている。

[0108] 蒸着源 5 1、制限板 5 2 及びマスク 5 3 は、一つのユニットとして一体化されている。基板保持機構としては、例えば静電チャックを使用でき、基板移動機構は、例えば駆動用モータを含んでいる。アライメント機構は、蒸着源 5 1 等を含むユニットに対する基板 7 0 の相対的な位置を制御するためのものであり、例えば CCD カメラ等の位置検出手段と、該位置検出手段に接続された制御回路とを含んでいる。

[0109] 基板 7 0 は、本発明に係る製造方法における上記基板に対応する。基板 7 0 は、T F T 基板・第 1 電極の作製工程 S 1 及び正孔注入層・正孔輸送層蒸着工程 S 2 を経て作製された基板であり、上述のように、絶縁基板 1 1 上に、T F T 1 2、配線 1 4、層間膜 1 3、第 1 電極 2 1、エッジカバー 1 5、及び、正孔注入層兼正孔輸送層 2 2 が形成されたものである。

[0110] 蒸着源 5 1 は、Y 軸方向に m 個 (m は、2 以上の整数)、配置されている。蒸着源 5 1 は、内部に蒸着材料を収容する容器であり、蒸着材料を加熱する加熱機構 (図示せず) を有している。各蒸着源 5 1 の制限板 5 2 に対向する部分、すなわち上部には、開口である射出口 5 5 が X 軸方向に k 個 (k は、2 以上の整数) ずつ周期的に設けられている。したがって、射出口 5 5 は、X 軸方向に k 個、Y 軸方向に m 個、計 ($k \times m$) 個、配置されている。なお、 k 及び m の上限は特に限定されず、適宜設定することができる。蒸着材料は、加熱機構によって加熱されて蒸気となり、この蒸気が蒸着源 5 1 内を拡散し、そして、射出口 5 5 から上方に向かって噴出する。その結果、各射出口 5 5 からは、蒸着粒子の流れである蒸着流 5 6 が発生する。

[0111] 各射出口 5 5 の平面形状は、特に限定されず、適宜設定することができる。例えば、円形、楕円形、矩形等が挙げられるが、なかでも円形が好ましい。円形では、蒸着流 5 1 が射出口 5 5 から等方的に噴き出すことになるため、形成される薄膜の膜厚分布は、基板 7 0 の走査方向と、該方向に直交する方向とにおいて同様の分布を示す。したがって、蒸着装置 5 0 の設計が容易となる。他方、各射出口 5 5 の平面形状を楕円形又は矩形とし、その長手方向が基板 7 0 の走査方向に沿うように各射出口 5 5 を配置した場合、基板 7 0 の走査方向において隣接する蒸着流 5 6 の間で、蒸着粒子の散乱が大きくなる可能性がある。また、各射出口 5 5 の平面形状を楕円形又は矩形とし、その長手方向が基板 7 0 の走査方向と直交する方向に沿うように各射出口 5 5 を配置した場合は、形成される薄膜のパターンのボケ幅が大きくなりやすい。

[0112] 射出口 5 5 の平面形状としては、代表的には、X 軸方向の幅が 4 mm、Y 軸方向の幅が 5 0 mm の長方形、又は、直径 2 mm 若しくは 4 mm の円形が挙げられる。射出口 5 5 の平面形状は、互いに独立して設定可能であるが、通常、全ての射出口 5 5 は、同じ平面形状に設定される。

[0113] 各射出口 5 5 の大きさ (面積) も特に限定されず、適宜設定することができるが、 $0.1 \text{ mm}^2 \sim 1000 \text{ mm}^2$ であることが好ましい。 0.1 mm^2 未満

であると、蒸着材料による射出口55の目詰まりを生じるおそれがある。他方、1000mm²を超えると、蒸着粒子の散乱が大きくなり、蒸着材料の利用効率が大きく低下するおそれがある。有機EL素子用の蒸着材料は高価であるため、蒸着材料の利用効率が大きく低下すると生産性が低下することになる。射出口55の大きさ（面積）は、互いに独立して設定可能であるが、通常、全ての射出口55は、同じ大きさに設定される。

[0114] 各射出口55は、図5及び図6に示されるように、蒸着源51の上部に設けられたノズル57の先端に形成されていてもよい。

[0115] 制限板52は、射出口55から噴き出した蒸着流56から不要な成分（蒸着粒子）を排除するための部材である。制限板52には、射出口55のX軸方向のピッチと略同一のピッチでk個の開口部58が形成されている。各開口部58の下方にはm個の射出口55が位置しており、各開口部58に向かって下方から複数の蒸着流56が上昇してくることになる。各蒸着流56に含まれる蒸着粒子のうち、一部が対応する開口部58内を通過でき、残りは制限板52の壁面部59又は底面部60に付着して開口部58内を通過することができない。また、制限板52は、各蒸着流56が隣の開口部58内を通過することを防止している。制限板52を設けることによって、基板70に対する蒸着流56の入射角が必要以上に大きくなるのを抑制することができる。したがって、形成されるパターンのボケ幅の大きさを抑制することができる。また、1つの開口部58に対してm個、すなわち複数の射出口55を配置していることから、1つの開口部に対して1つの射出口を配置した場合に比べて、成膜レートを大きくすることができる。同じ開口部58に対向するm個の射出口55は、基板70の相対的な移動方向、すなわちY軸方向と平行な同一直線上に設けられている。

[0116] マスク53には、開口部58のX軸方向のピッチと略同一のピッチで複数の開口群61が形成されている。各開口部58に対して1つずつ開口群61が設けられている。各開口群61は、対応する開口部58と、その下のm個の射出口57とに対向して配置されている。各開口群61は、帯状（スリット

状)の複数の開口62を含んでいる。各開口62は、Y軸方向に長く、X軸方向に短い形状(例えば矩形状)に形成されており、Y軸方向と略平行に配置されている。マスク53に飛来した蒸着流56の一部は開口62を通過して基板70に到達し、残りはマスク53によって遮蔽される。そのため、マスク53の開口62に対応したパターンで基板70上に蒸着粒子が堆積する。

[0117] マスク53は、基板70より小さく、マスク53の少なくとも一辺は、基板70の蒸着領域の対応する辺よりも短い。これにより、マスク53を容易に製造することが可能となり、また、マスク53自身の自重による撓みの発生を抑制している。基板70の走査中に基板70が損傷するのを防止するために、マスク53は、基板70と離間して、すなわち離れて配置されており、マスク53と基板70の間には所定の大きさの隙間(ギャップ)が設けられている。このギャップは、0.05mm以上、5mm以下であることが好ましい。このギャップが広すぎると、形成される薄膜のパターンのボケ幅が大きくなるので、5mmよりも大きな値は現実的ではない。また、同ギャップは小さければ小さい程よいが、マスク53と基板70の間が近すぎると、基板70の走査時の振動や基板70の凹凸、マスク53の歪等に起因して、蒸着中にマスク53と基板70が互いに接触してしまうおそれがある。そのため、0.05mmよりも小さい値は現実的ではない。

[0118] また、蒸着中において、マスク53と、各射出口55の形成面との間の間隔も所定の大きさに保たれている。該間隔は、50mm以上、2000mm以下であることが好ましい。これらの距離が近すぎると、ボケ幅が大きくなりすぎるので、50mmより小さい値は現実的ではない。また、マスク53と射出口55の間には、蒸着流56を遮るシャッター54や、蒸着粒子の飛来範囲を制限(制御)する制限板52が配置されるため、50mmより小さい値は蒸着装置50の構造上も現実的ではない。他方、2000mmより大きな値では、射出口55及びマスク53の間の距離と、射出口55及び基板70の間の距離とがいずれも長くなりすぎ、蒸着材料の利用効率が低下しすぎ

るため現実的ではない。

- [0119] そして、発光層蒸着工程S3では、蒸着を3回行い、3色の発光層23R、23G及び23Bを順に形成していく。各蒸着では、蒸着源51等を含むユニットに対して基板70を相対的に移動（走査）させながら基板70上に蒸着粒子を付着させて、発光層23R、23G又は23Bとして、ストライプ状の薄膜のパターン71を形成する。
- [0120] 蒸着中、基板70は、Y軸方向に走査されるが、蒸着源51、制限板52及びマスク53は一体化されているので、これらの相対的な位置関係は、常に固定されている。なお、基板70と、蒸着源51等を含むユニットは、両方が移動させてもよし、基板70を固定し、ユニットを移動させてもよい。また、走査の速度や回数を変更することによって膜厚を適宜変更することができる。蒸着中における真空チャンバ内の気圧は、 $1 \times 10^{-5} \sim 1 \times 10^{-1}$ Pa程度に設定される。
- [0121] シャッター54は、蒸着源51及び制限板52の間に挿入可能な状態で設けられている。シャッター54がこれらの間に挿入されることで制限板52の開口部58が閉じられる。このように、蒸着源51及び制限板52の間にシャッター54を適宜差し挟むことによって、余計な部分（非蒸着領域）への蒸着を防止することができる。
- [0122] 成膜時間を短縮する観点からは、各射出口55による成膜レートを大きくして、各蒸着流56における蒸着粒子の密度を大きくすることが好ましいが、大きくし過ぎると上述のようにボケ幅の増大という課題が発生してしまう。そこで、本実施形態では、成膜時間の短縮とボケ幅の増大防止とを両立させる観点から、各射出口55の配置場所を決定するとともに各射出口55の成膜レートを制御している。以下、それらの方法について詳述する。
- [0123] まず、射出口55毎にn値を算出する。一般的に、真空蒸着法により形成される薄膜の膜厚は、所謂コサインn乗則による分布を示すことが知られている。すなわち、射出口（通常は、その中心）と、当該射出口からの蒸着流により薄膜が形成される領域（成膜領域）内の任意の点とを結ぶ線分が主成膜

方向となす角を θ とすると、形成される薄膜の膜厚分布は、 $\cos^{(n+3)}\theta$ で表される。ここで、 n (n 値) は、0以上の数であり、射出口に固有の値をとる。なお、主成膜方向とは、射出口（通常は、その中心）から膜厚が最大となる点へ向かう方向である。

[0124] 具体的には、各射出口55から個別に蒸着流を発生させ、別々の試験用基板（例えばガラス基板）上に蒸着粒子を蒸着させて薄膜を形成する。このとき、各試験用基板は固定し、マスク53は配置しない。そのため、形成された薄膜はパターン化されていない。そして、ある方向（例えばY軸方向）における各薄膜の膜厚分布を実測し、 n を変化させつつ $\cos^{(n+3)}\theta$ のグラフとフィッティングを行うことにより各射出口55の n 値を算出する。

[0125] 次に、各射出口55の最大成膜レート R を求める。具体的には、複数の成膜レートにて、各射出口55から個別に蒸着流を発生させ、マスク53を介して別々の試験用基板（例えばガラス基板）上に蒸着粒子を蒸着させて複数の薄膜のパターンを形成する。換言すると、種々の成膜レートで射出口55毎に別個に薄膜のパターンを形成すること以外は発光層蒸着工程S3と同じ条件で薄膜のパターンを形成する。続いて、基板70の走査方向と直交する方向、すなわちX軸方向において、形成された各薄膜のパターンの膜厚分布（断面形状）を測定し、そして、その分布を、当該薄膜のパターンの設定上の膜厚分布（断面形状）と比較することによってボケ量を算出する。以下、図7を用いて、ボケ量の算出方法を説明する。

[0126] 図7は、実際に形成された薄膜のパターンと、その設定上のパターンとのX軸方向における膜厚分布を示す。

図7においては、実際の膜厚分布が実線で示され、設計上の膜厚分布が破線で示されている。実際の膜厚分布は、段差計により測定することができる。なお、段差計としては、例えばKLA-Tencor社製のTENCOR P-11を用いることができる。各膜厚分布は、最大膜厚が1となるように規格化する。設計上の膜厚分布は、射出口55の形状やマスク53の開口の形状、各部材の配置関係等、幾何学的な条件により決定する。ここで、最大

膜厚（100%）に対して膜厚が3%～97%となる幅をボケ量と定義する。図7に示すように、実際の断面形状は、設定上の断面形状に比べて丸みを帯び、実際の膜厚分布におけるボケ量は、設定上の膜厚分布におけるボケ量よりも大きくなる。そして、設計上の膜厚分布におけるボケ量に対して実際の膜厚分布におけるボケ量が1.3倍以下となる範囲を許容範囲とし、この許容範囲内で最大の成膜レートを最大成膜レートRとする。

[0127] なお、ボケ量の定義において、膜厚の下限を3%に規定したのは、3%未満では測定誤差が大きくなるためである。また、実際の膜厚分布には、3%程度の面内バラツキが生じるため、この影響を除外するため、ボケ量の定義において膜厚の上限を97%に規定した。更に、ボケ量の許容範囲を1.3倍以下と規定したのは、これを超えると、表示領域内において無効領域（非発光領域）が増大するためである。

[0128] また、本明細書において、成膜レートは、単位時間当たりの形成される薄膜の膜厚で表され、その単位は、例えばÅ/秒（sec）である。また、成膜レートは、形成される薄膜の膜厚が最大となる点において測定される。

[0129] また、平面形状及び大きさが実質的に同じである複数の射出口55については、その1つの射出口のみについてn値及び最大成膜レートを測定し、それらを他の射出口55のn値及び最大成膜レートとみなして用いてもよい。平面形状及び大きさが同じであれば、n値及び最大成膜レートはほとんど同じであるためである。

[0130] そして、以上の結果を踏まえ、発光層蒸着工程S3において、 $r_i < R_i$ の条件下で蒸着が行われるよう各射出口55の成膜レートを制御している。ここで、 R_i は、同じ開口部58に対向するm個の射出口55のうちの射出口i（iは、1以上、m以下の整数）の最大成膜レートを表し、 r_i は、発光層蒸着工程S3における射出口iの実際の成膜レートを表している。すなわち、各射出口55において、実際の成膜レートrが最大成膜レートRを超えないように制御されている。これにより、上述したような射出口55近傍における蒸着粒子の密度の増加に起因すると思われるボケ幅の増大を抑制することが

できる。

[0131] 他方、例え蒸着粒子の密度の増加に起因するボケ幅の増大を抑制できたとしても、同じ開口部 5 8 に対向する m 個の射出口 5 5 同士の間隔が狭すぎると、それらからの蒸着流 5 6 同士が交わる確率が増加し、それらの蒸着流 5 6 に含まれる蒸着粒子が互いに衝突する確率が増加すると考えられる。そして、これに起因して蒸着粒子の平均自由行程が局所的に短くなり、ボケ幅が増大すると考えられる。

[0132] そこで、本実施形態では、各射出口 5 5 について、下記式 (1) に基づいて、薄膜の膜厚分布に関する分布を算出し、算出した全ての射出口 5 5 の該分布を合計する。

[0133] [数2]

$$\cos^{(n_i+3)}\theta_i \times r_i / R_i \quad (1)$$

[0134] そして、得られた和 (下記式 (2)) が 1 以下となるように、同じ開口部 5 8 に対向する m 個の射出口 5 5 を互いに離間して、すなわち離して配置する。

[0135] [数3]

$$\sum \cos^{(n_i+3)}\theta_i \times r_i / R_i \quad (2)$$

[0136] 上記式 (1) で表される分布は、コサイン n 乗則に基づく各射出口 5 5 による膜厚分布に、各射出口 5 5 の最大成膜レートに対するその射出口 5 5 の実際の成膜レートの比を乗じたものであり、実際の成膜レートで成膜される薄膜の膜厚分布を予想した分布と考えることができる。以下、上記式 (1) で表される分布を予想膜厚分布とも言う。

[0137] このように射出口 5 5 を配置することによって、薄膜のパターン 7 1 が形成される全領域内において、最大成膜レートを超える成膜レートで薄膜のパターン 7 1 が形成されることを防止することができる。したがって、例え異なる射出口 5 5 からの蒸着流 5 6 同士が交わり、それらの蒸着流 5 6 に含まれ

る蒸着粒子が互いに衝突したとしても、ボケ幅に対する影響を、最大成膜レートを超えて薄膜のパターンを形成した場合に比べて、小さくすることができる。そのため、ボケ幅が大きくなることを抑制することができる。

[0138] 以上の通り、本実施形態においては、各開口部58の下方に複数(m個)の射出口55が配置され、発光層蒸着工程S3において、 $r_i < R_i$ の条件下で蒸着が行われ、上記式(1)で表される分布の和が1以下となるように、同じ開口部58に対向する複数(m個)の射出口55は、互いに離間して配置されている。したがって、発光層蒸着工程S3において、ボケ幅の増大を抑制しつつ、成膜時間の短縮が可能となる。

[0139] また、同じ開口部58に対向するm個の射出口55は、基板70の相対的な移動方向、すなわちY軸方向に沿って配置されている。そのため、これら複数の射出口55から蒸着粒子が基板70の相対的な移動方向と平行に、基板70上に飛来する。したがって、1つの開口部58に対して1つの射出口55のみを配置した場合や、同じ開口部58に対向するm個の射出口55をY軸方向に沿って配置しない場合に比べて、成膜レートを効果的に増加させることが可能となり、生産性を大きく向上することができる。

[0140] 本実施形態において、同じ開口部58に対向するm個の射出口55の最大成膜レートは、互いに等しくてもよく、また、それらの実際の成膜レートは、互いに等しくてもよく、更に、それらのn値は、互いに等しくてもよい。これにより、成膜レートを上げてスループットを上げるために蒸着源51及び/又は射出口55を増やす場合に、制御パラメータ数を削減でき、蒸着装置50のシステム制御を容易に行うことが可能となる。

[0141] また、本実施形態において、同じ開口部58に対向するm個の射出口55のうちの少なくとも2つの射出口55において、最大成膜レート、実際の成膜レート及びn値の少なくとも1つは、互いに異なってもよい。これにより、蒸着装置50の構成、使用材料、蒸着源51、及び、蒸着源51の特性に対する選択自由度が増すため、蒸着装置50の生産性をより高くすることができ、より生産性の高い製造方法を実現することが可能となる。

[0142] このように、同じ開口部58に対向するm個の射出口55のうちの少なくとも2つの射出口55において、(1)最大成膜レートは、互いに異なるが、実際の成膜レートは、互いに等しく、n値は、互いに等しくてもよいし、(2)実際の成膜レートは、互いに異なるが、最大成膜レートは、互いに等しく、n値は、互いに等しくてもよいし、(3)n値は、互いに異なるが、最大成膜レートは、互いに等しく、実際の成膜レートは、互いに等しくてもよいし、(4)最大成膜レートは、互いに異なり、実際の成膜レートは、互いに異なるが、n値は、互いに等しくてもよいし、(5)最大成膜レートは、互いに異なり、n値は、互いに異なるが、実際の成膜レートは、互いに等しくてもよいし、(6)実際の成膜レートは、互いに異なり、n値は、互いに異なるが、最大成膜レートは、互いに等しくてもよいし、(7)最大成膜レートは、互いに異なり、実際の成膜レートは、互いに異なり、n値は、互いに異なってもよい。

[0143] なお、最大成膜レートが互いに等しいとは、その差が $0.1 \text{ \AA} / \text{sec}$ 以下であることを意味し、実際の成膜レートが互いに等しいとは、その差が $0.1 \text{ \AA} / \text{sec}$ 以下であることを意味し、n値が互いに等しいとは、その差が0.1以下であることを意味する。

[0144] また、最大成膜レートが互いに異なるとは、その差が $0.1 \text{ \AA} / \text{sec}$ より大きいことを意味し、実際の成膜レートが互いに異なるとは、その差が $0.1 \text{ \AA} / \text{sec}$ より大きいことを意味し、n値が互いに異なるとは、その差が0.1より大きいことを意味する。

[0145] ここで、予想膜厚分布の和を計算した結果について説明する。

[0146] 図8は、予想膜厚分布の和の計算用の射出口及び基板の模式図である。

図8に示すように、5つの射出口(1)~(5)を基板70の走査方向と平行に配置した。各射出口及び基板70の間隔は、 250 mm に設定した。各射出口の形状は互いに同じであることを想定し、各射出口のn値は50とした。隣接する射出口間隔は、全て 100 mm とした。各射出口の最大成膜レートに対するその射出口の実際の成膜レートの比(r_i / R_i)は、

いずれも0.96とした。

[0147] 図9は、基板の走査方向における5つの射出口の予想膜厚分布と、それらの和を示す。

図9に示すように、全ての射出口(1)～(5)の予想膜厚分布の和は、1以下となり、その最大値は、0.998であった。

[0148] 続いて、別の計算結果を示す。ここでは、射出口(1)～(5)の形状が互いに異なることを想定し、各射出口のn値と、各射出口の最大成膜レートに対するその射出口の実際の成膜レートの比(r_i/R_i)とは、下記表1の通りに設定した。各射出口及び基板70の間隔は、250mmに設定した。隣接する射出口55間隔は、全て100mmとした。

[0149] [表1]

| 射出口 | (1) | (2) | (3) | (4) | (5) |
|-----------|-----|------|------|------|------|
| n値 | 40 | 15 | 10 | 20 | 30 |
| r_i/R_i | 0.6 | 0.63 | 0.54 | 0.58 | 0.65 |

[0150] 図10に、基板の走査方向における5つの射出口の予想膜厚分布と、それらの和を示す。

図10に示すように、全ての射出口(1)～(5)の予想膜厚分布の和は、1以下となり、その最大値は、0.896であった。

[0151] 次に、同じ開口部58の下方に存在する複数の射出口55間隔の好ましい上限について説明する。図11は、実施形態1の発光層蒸着工程における各部材の断面模式図である。なお、図11は、基板の走査方向に平行な断面、すなわちYZ平面を示している。

[0152] 本実施形態は、同じ開口部58の下方に存在する複数の射出口55からマスク53の開口62に蒸着粒子が飛来することで成膜レートの改善を図っている。したがって、成膜時間の短縮の観点からは、これらの蒸着粒子がマスク53の開口62を通過し得る限界の配置から、射出口55間隔の上限値を決定することが好ましい。ここで、図11に示すように、基板70の走査方向、すなわちY軸方向におけるマスク53の開口62の長さをAとし、マ

スク53の厚みをTとし、各射出口55とマスク53の距離をLとし、同じ開口部58の下方に配置する射出口55の個数をJとし、これらの射出口55を配置し得る最大の範囲、すなわち両端の射出口55（通常は、その中心）間の距離をDとすると、上述の配置を満たすためには、Dは、 $A/T \geq D/(T+L)$ から $D \leq A \times (T+L)/T$ の関係を満たすことが好ましい。

[0153] また、この距離Dの間にJ個の射出口55を等間隔に並べる場合、隣接する射出口55間の間隔dは、 $d \leq A \times (T+L)/T/(J-1)$ の関係を満たすことが好ましい。

[0154] 例えば、Aを0.3mmとし、Tを0.1mmとし、Lを250mmとし、Jを5個とし、5個の射出口を等間隔に配置する場合、隣接する射出口間の間隔は、略188mm以下に設定することが好ましい。また、これらの5個の射出口を等間隔に配置しない場合は、全ての射出口が略750mmの範囲内に設置されていることが好ましい。すなわち、両端の射出口間の間隔は、略750mm以下に設定することが好ましい。

[0155] また、同一の開口部58に対向する複数の開口62、すなわち同じ開口群61に含まれる複数の開口62の長さがY軸方向において不均一である場合は、そのうちの最も短い開口62の長さをAとして、上記関係式を満たすように射出口55を配置することが好ましい。

[0156] 次に、成膜レートとn値の関係について調べた結果を示す。

図12は、3つのノズル(a)～(c)について、 $1 \text{ \AA}/\text{sec}$ 又は $12 \text{ \AA}/\text{sec}$ の成膜レートで薄膜を形成した時の膜厚分布を示す。ここでは、蒸着材料としては、Alq3（トリス（8-キノリノラト）アルミニウム）を用い、いずれのノズルの形状も内径4mmで長さ6mmの円筒状であり、各射出口の平面形状は直径4mmの円形であった。図12に示されるように、成膜レートが変動しても、膜厚分布の形状は略一致し、n値も略2.5と同じ結果となった。この結果に基づけば、n値を測定するときの成膜レートは、特に限定されず、適宜設定することができるが、通常、 $1.0 \text{ \AA}/\text{sec}$ ～ $2.0 \text{ \AA}/\text{sec}$ に設定すればよい。

[0157] また、様々な形状のノズルを用いて、 n 値と最大成膜レートとの関係を調べたところ、図13及び下記表2に示すような結果になった。図13は、 n 値と最大成膜レートとの関係を示したグラフである。

[0158] [表2]

| n 値 | 最大成膜レート ($\text{\AA}/\text{sec}$) |
|-------|--|
| 2.3 | 1 |
| 5.1 | 1.2 |
| 11 | 1.6 |
| 24 | 2.2 |
| 51 | 2.8 |

[0159] ここで、射出口及び基板の間隔は250mmとし、マスク及び基板の間隔は1mmとした。また、最大成膜レートは、図7を用いて説明した上述の方法により決定した。図13及び上記表2に示されるように、 n 値が大きくなるにしたがって最大成膜レートも増加するが、最大成膜レートは、徐々に飽和することが分かった。

[0160] 以下、本実施形態における他の変形例について説明する。

[0161] 複数の蒸着源51に用いる蒸着材料は、独立して適宜選択することができる。したがって、それらの材料は、互いに同じものであってもよいし、互いに異なるものであってもよい。すなわち、本実施形態では、共蒸着を行ってもよい。

[0162] また、蒸着源51の数は、特に限定されず、例えば1つであってもよい。この場合、1つの蒸着源に対して、 Y 軸方向に複数の射出口を設ければよい。

[0163] また、蒸着源51、制限板52、マスク53及び基板70は、この順に配置される限り、その向きは特に限定されない。例えば、上述した構造を上下反転させて、蒸着源51、制限板52、マスク53及び基板70を上からこの順に配置してもよい。また、上述した構造を Y 軸を中心に 90° 回転させて、蒸着源51、制限板52、マスク53及び基板70を横に並べて配置してもよい。

[0164] また、有機EL表示装置1は、モノクロ表示の表示装置であってもよいし、

各画素は複数のサブ画素に分割されていなくてもよい。この場合、発光層蒸着工程 S 3 では、蒸着を 1 回だけ行い、1 色の発光層のみを形成してもよい。

[0165] 更に、発光層蒸着工程 S 3 以外の蒸着工程において、発光層蒸着工程 S 3 と同様にして、薄膜のパターンを形成してもよい。例えば、電子輸送層 2 4 を各色のサブ画素 2 R、2 G、2 B 毎に形成してもよい。

[0166] 以下、実施例及び比較例について説明する。

[0167] (実施例 1)

本実施例では、Y 軸方向、すなわち基板の走査方向に 3 つの蒸着源を配置し、各蒸着源に複数の射出口を X 軸方向と平行に、すなわち基板の走査方向と直交するように配置した。したがって、射出口は、Y 軸方向には 3 個配置されている。全ての蒸着源には同じ蒸着材料、具体的には Alq3 を用いた。各射出口の平面形状は直径 2 mm の円形とし、基板と射出口の距離は 220 mm とし、Y 軸方向において隣接する射出口間の間隔は、全て 40 mm とした。各射出口の n 値は、250 であり、各射出口の最大成膜レートは $1 \text{ \AA} / \text{sec}$ であった。各射出口の実際の成膜レートは $0.95 \text{ \AA} / \text{sec}$ 以下とし、全ての射出口の成膜レートは互いに同じ値に設定した。マスクの厚みは 0.1 mm とし、マスクには複数の矩形状（スリット状）の開口を設けた。各開口の Y 軸方向の長さは、0.3 mm とし、各開口の X 軸方向の長さ（幅）は、0.1 mm とした。複数の成膜レートで蒸着工程を複数回行い、最大膜厚が 150 nm である薄膜のパターンを複数形成した。本実施例において、実際の成膜レートを $0.95 \text{ \AA} / \text{sec}$ としたとき、上記式 (2) で表される予想膜厚分布の和は、1 以下となり、その最大値は、0.966 であった。なお、上記式 (2) の代わりに、下記式 (3) を用いてもよい。

[0168] [数4]

$$\sum \cos^{(n_i+3)} \left(\tan^{-1}(|Z \times (i-1) - X| / TS) \right) \times r_i / R_i \quad (3)$$

[0169] ここで、X、Z 及び TS は、それぞれ、位置、Y 軸方向において隣接する射

出口間の間隔、及び、基板と射出口の間の距離を表す。

[0170] (比較例1)

本比較例では、蒸着源の個数を1つに変更し、各射出口の実際の成膜レートを $3 \text{ \AA} / \text{sec}$ 以下としたことを除いて、実施例1と同様にして、複数の成膜レートで蒸着工程を複数回行い、最大膜厚が 150 nm である薄膜のパターンを複数形成した。本比較例では、射出口は、Y軸方向には1個だけ配置されている。

[0171] 図14は、実施例1及び比較例1における成膜レートとボケ量との関係を示したグラフである。また、下記表3に、実施例1及び比較例1における成膜レート及びボケ量を示す。なお、実施例1の成膜レートは、Y軸方向に並ぶ3つの射出口の合計の成膜レートを表している。

[0172] [表3]

| 成膜レート ($\text{\AA}/\text{sec}$) | ボケ量(μm) | |
|--------------------------------------|----------------------|------|
| | 比較例1 | 実施例1 |
| 0.1 | 10 | 10 |
| 0.5 | 10 | 10 |
| 0.95 | - | 10 |
| 1 | 10 | - |
| 1.9 | - | 10 |
| 2 | 14 | - |
| 2.85 | - | 10 |
| 3 | 19 | - |

[0173] 図14及び表3に示すように、比較例1では、成膜レートを上げるとボケ量が増加したが、実施例1では、成膜レートを上げてボケ量は大きくならなかった。したがって、実施例1によれば、高精度かつ高い生産性で有機EL素子を形成することが可能であった。

[0174] (比較例2)

本比較例では、各射出口の実際の成膜レートを $1.5 \text{ \AA} / \text{sec}$ としたことを除いて、実施例1と同様にして、最大膜厚が 150 nm である薄膜のパターンを形成した。なお、本比較例では、上記成膜レートで蒸着工程を1回だけ行い、1つの薄膜のパターンを形成した。本比較例では、射出口は、Y軸

方向には3個配置されている。

[0175] 本比較例において、上記式(2)で表される予想膜厚分布の和は、1より大きくなり、その最大値は、1.549であった。また、本比較例において、形成された薄膜のパターンのボケ量は、14 μm であり、実施例1の場合の10 μm に比べて大きくなった。

符号の説明

- [0176] 1 : 有機EL表示装置
2 : 画素
2 R、2 G、2 B : サブ画素
1 0 : TFT基板
1 1 : 絶縁基板
1 2 : TFT
1 3 : 層間膜
1 3 a : コンタクトホール
1 4 : 配線
1 5 : エッジカバー
1 5 R、1 5 G、1 5 B : 開口部
2 0 : 有機EL素子
2 1 : 第1電極
2 2 : 正孔注入層兼正孔輸送層(有機層)
2 3 R、2 3 G、2 3 B : 発光層(有機層)
2 4 : 電子輸送層(有機層)
2 5 : 電子注入層(有機層)
2 6 : 第2電極
3 0 : 接着層
4 0 : 封止基板
5 0 : 蒸着装置
5 1 : 蒸着源

- 52、152：制限板
- 53、153：マスク（蒸着マスク）
- 54：シャッター
- 55：射出口
- 56：蒸着流
- 57、157：ノズル
- 58：開口部
- 59：壁面部
- 60：底面部
- 61：開口群
- 62：開口
- 70、170：基板（被成膜基板）
- 71、171：薄膜のパターン

請求の範囲

[請求項1]

有機エレクトロルミネッセンス素子の製造方法であって、
 前記製造方法は、基板をマスクから離間させた状態で、1以上の蒸着源、制限板及び前記マスクに対して前記基板を相対的に移動させながら前記基板上に蒸着粒子を付着させて、薄膜のパターンを形成する蒸着工程を含み、
 前記1以上の蒸着源、前記制限板、前記マスク及び前記基板は、この順に配置され、
 前記制限板には、複数の開口部が設けられ、
 前記1以上の蒸着源には、前記複数の開口部の各々に対向して複数の射出口が設けられ、
 前記蒸着工程において、 $r_i < R_i$ の条件下で蒸着が行われ、
 下記式(1)で表される分布の和が1以下となるように、同じ開口部に対向する複数の射出口は、互いに離間して配置される有機エレクトロルミネッセンス素子の製造方法。

[数1]

$$\cos^{(n_i+3)}\theta_i \times r_i / R_i \quad (1)$$

ただし、 R_i は、前記同じ開口部に対向する前記複数の射出口のうちの射出口*i*の最大成膜レートを表し、
*i*は、1以上、*m*以下の整数を表し、
*m*は、前記同じ開口部に対向する前記複数の射出口の個数を表し、
 r_i は、前記蒸着工程における前記射出口*i*の実際の成膜レートを表し、
 n_i は、前記射出口*i*の*n*値(0以上の数)であり、
 θ_i は、前記射出口*i*と成膜領域内の任意の点とを結ぶ線分が主成膜方向となす角を表す。

[請求項2]

前記同じ開口部に対向する前記複数の射出口は、前記基板の相対的な

移動方向に沿って配置される請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

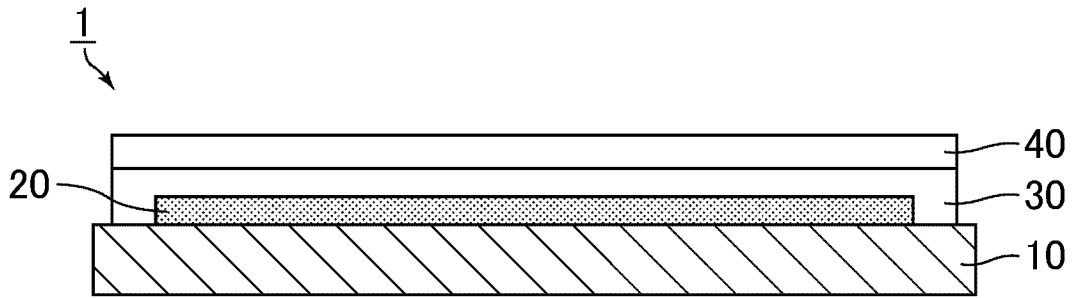
[請求項3] 前記同じ開口部に対向する前記複数の射出口の前記最大成膜レート、前記実際の成膜レート及び前記n値は、互いに等しい請求項1又は2記載の有機エレクトロルミネッセンス素子の製造方法。

[請求項4] 前記同じ開口部に対向する前記複数の射出口のうちの少なくとも2つの射出口において、前記最大成膜レート、前記実際の成膜レート及び前記n値の少なくとも1つは、互いに異なる請求項1又は2記載の有機エレクトロルミネッセンス素子の製造方法。

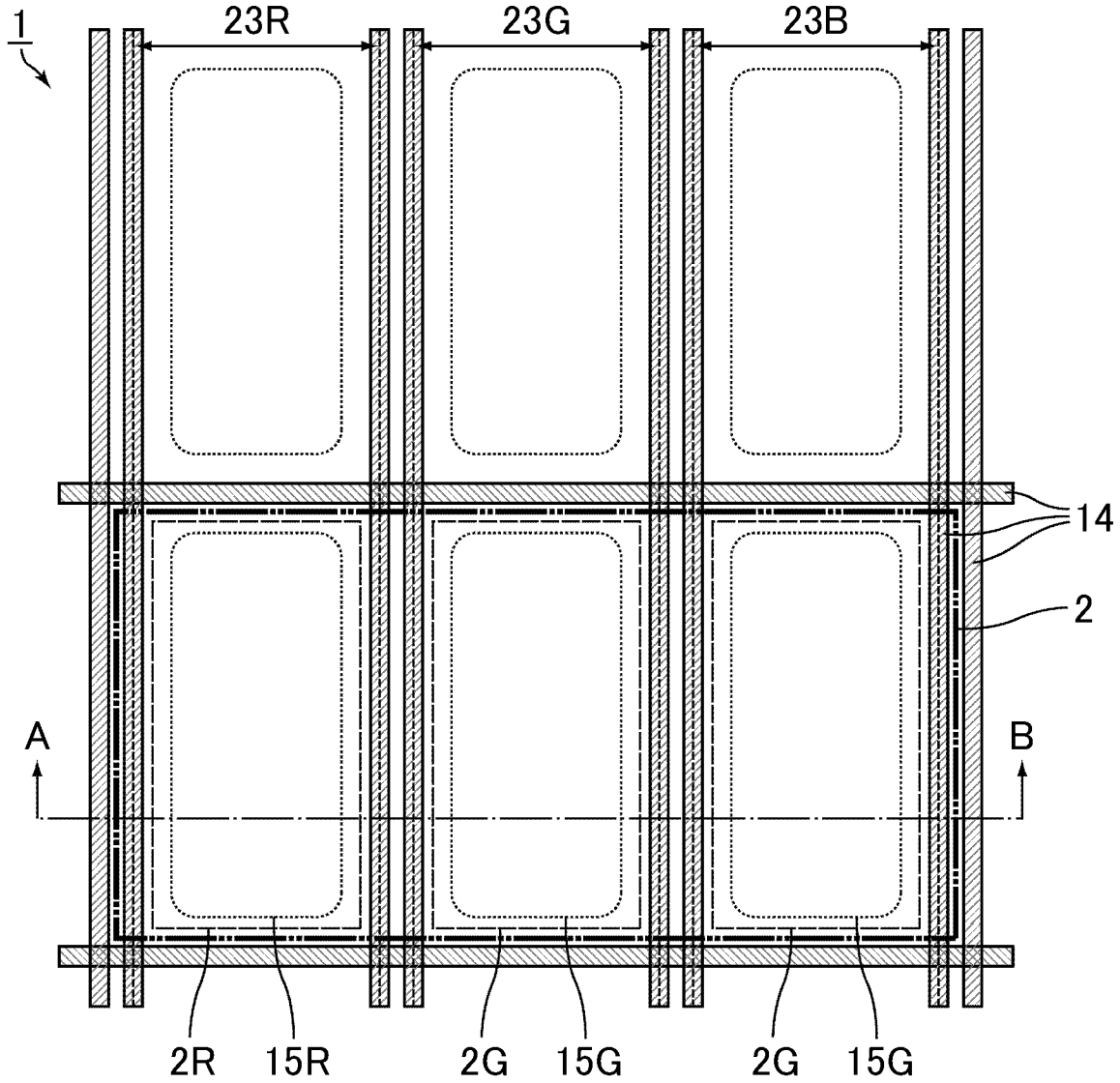
[請求項5] 前記同じ開口部に対向する前記複数の射出口のうち、最も離れた2つの射出口間の距離をDとし、
前記基板の相対的な移動方向における前記マスクの開口の長さをAとし、
前記マスクの厚みをTとし、
前記マスクと、前記2つの射出口の各々との距離をLとすると、
 $D \leq A \times (T + L) / T$ の関係を満たす請求項1～4のいずれかに記載の有機エレクトロルミネッセンス素子の製造方法。

[請求項6] 請求項1～5のいずれかに記載の有機エレクトロルミネッセンス素子の製造方法によって作製された有機エレクトロルミネッセンス素子を備える有機エレクトロルミネッセンス表示装置。

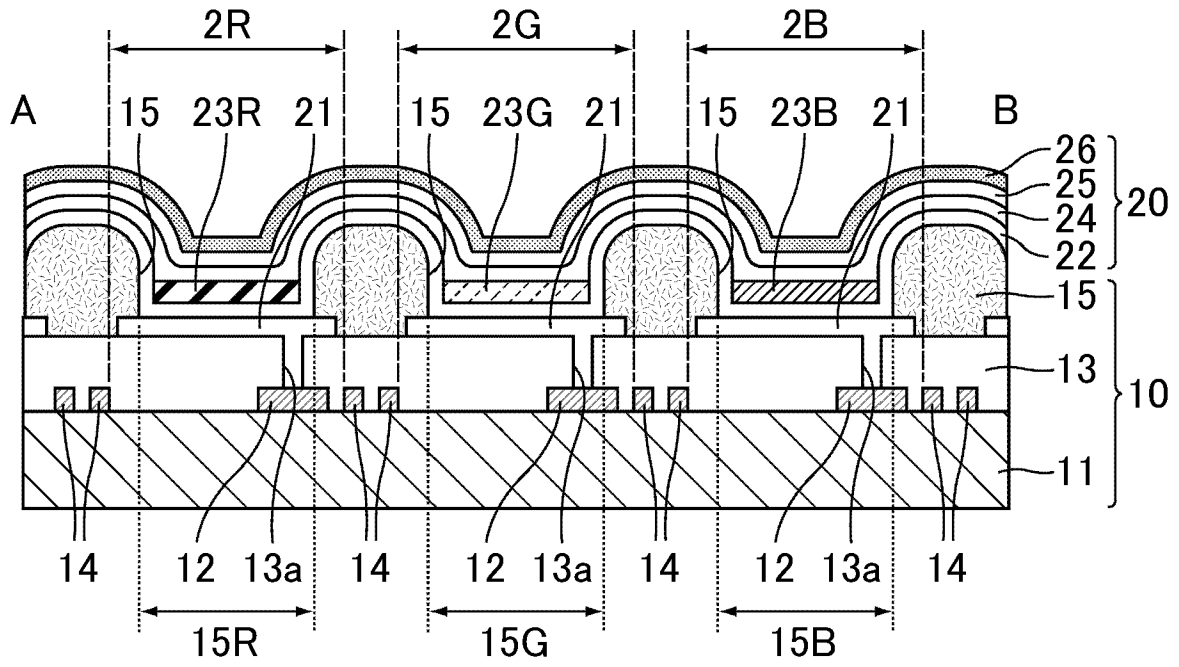
[図1]



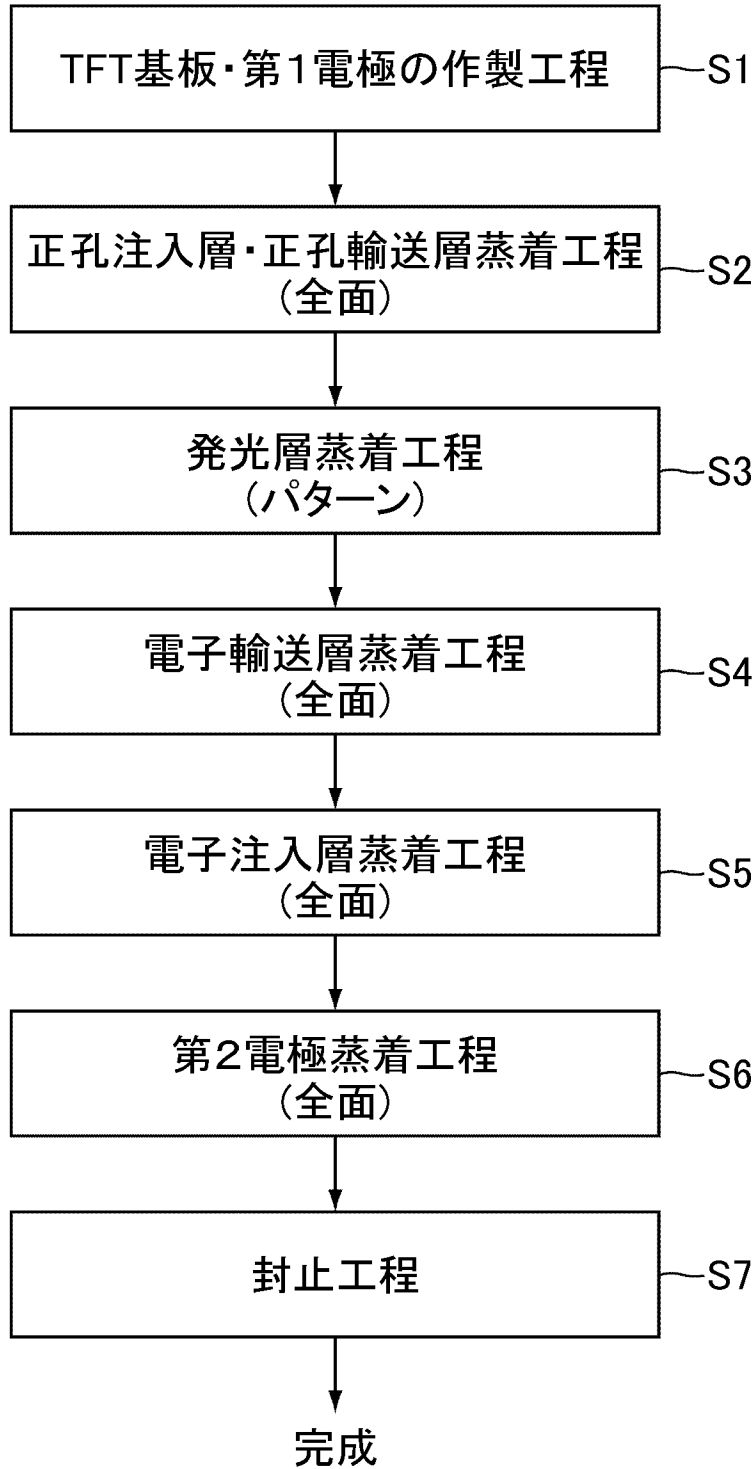
[図2]



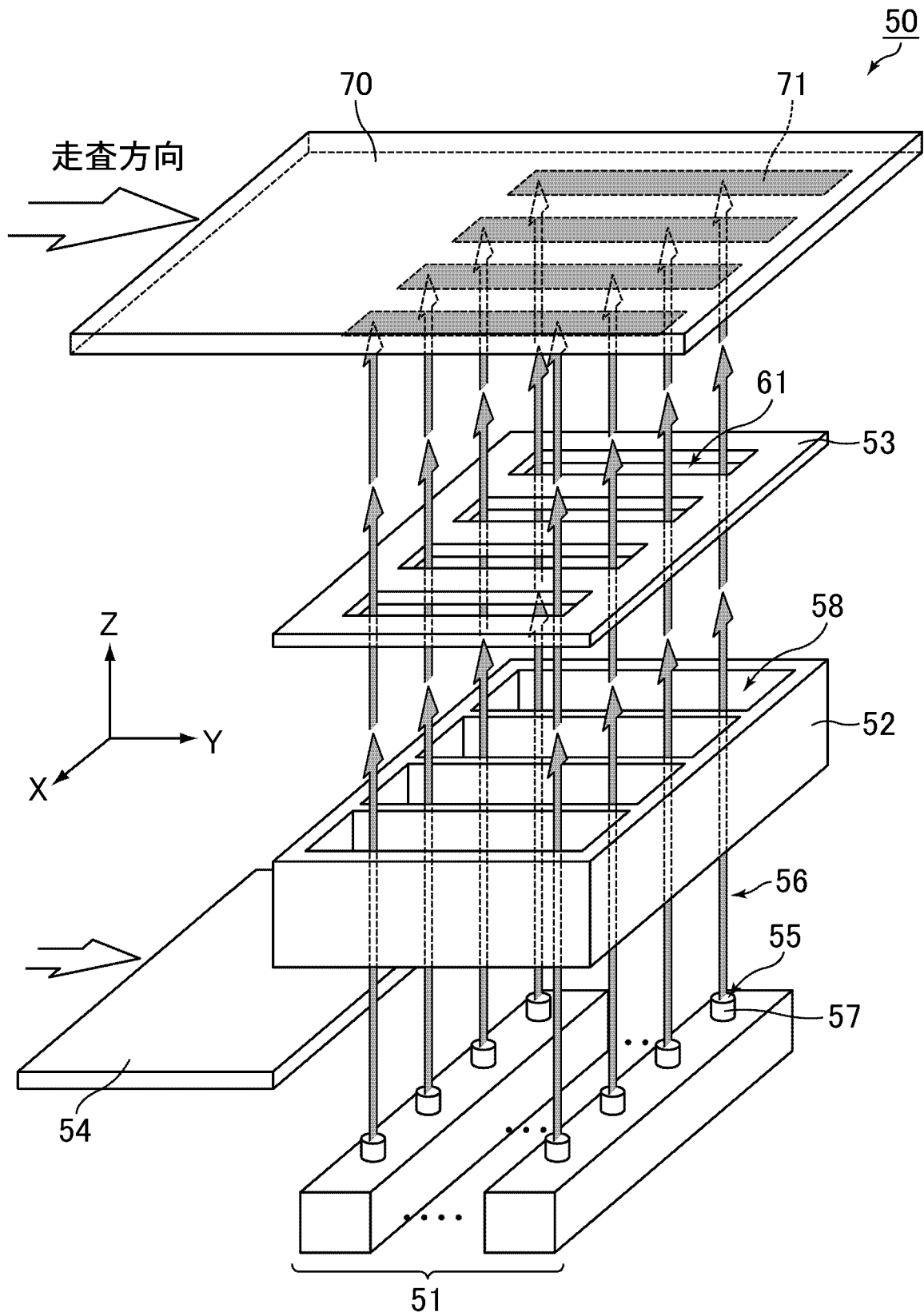
[図3]



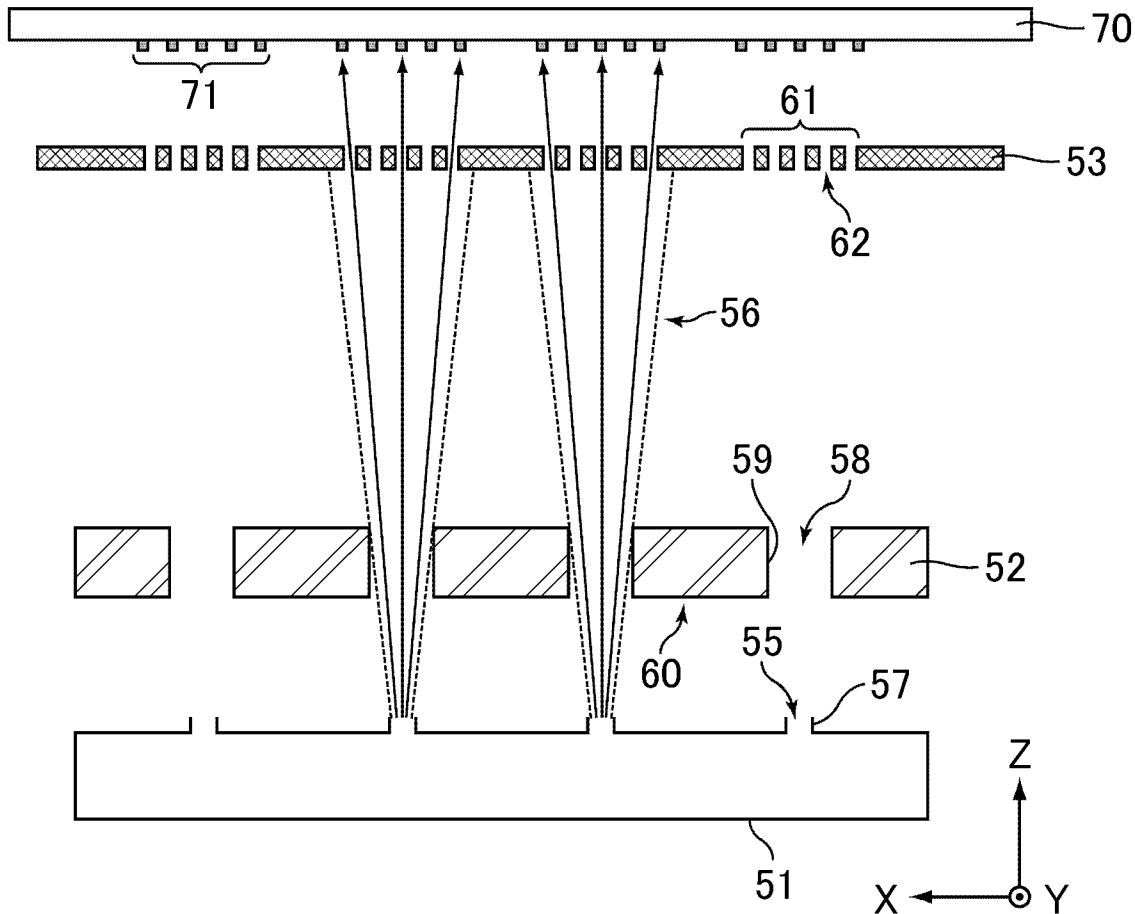
[図4]



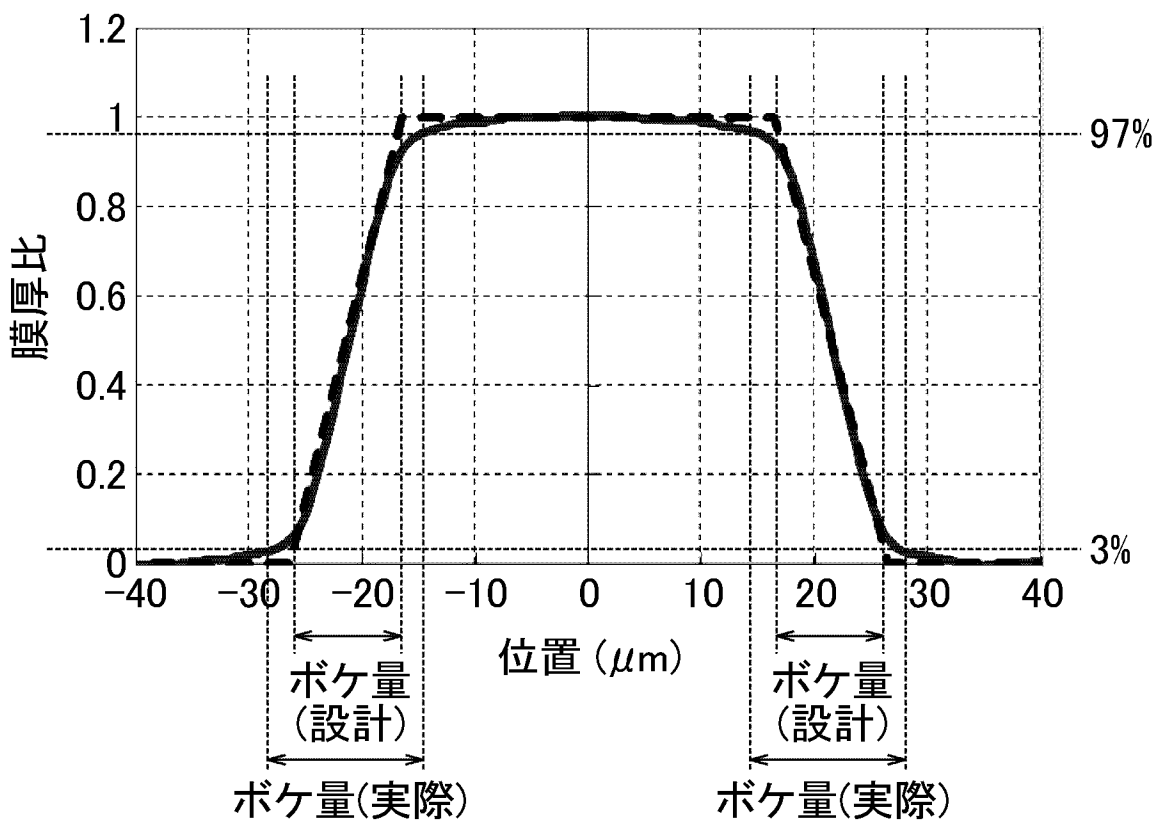
[図5]



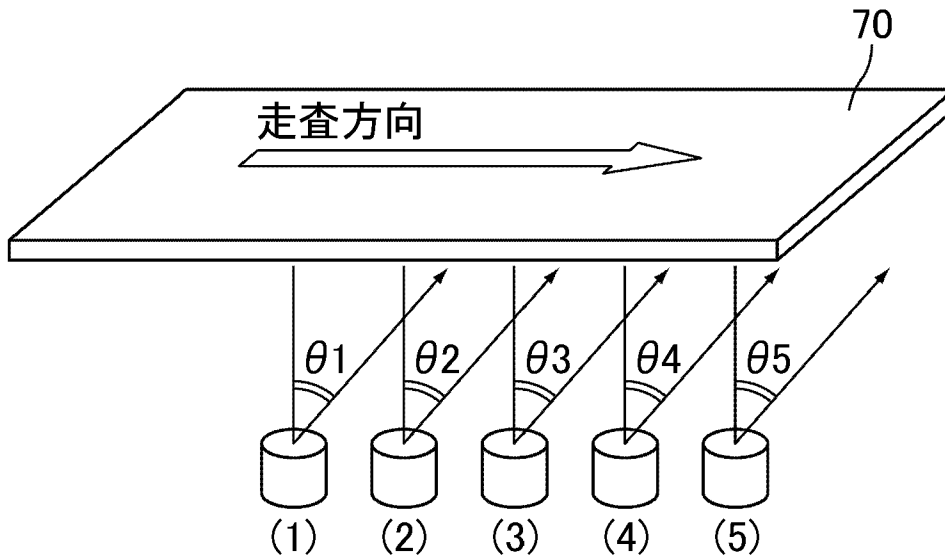
[図6]



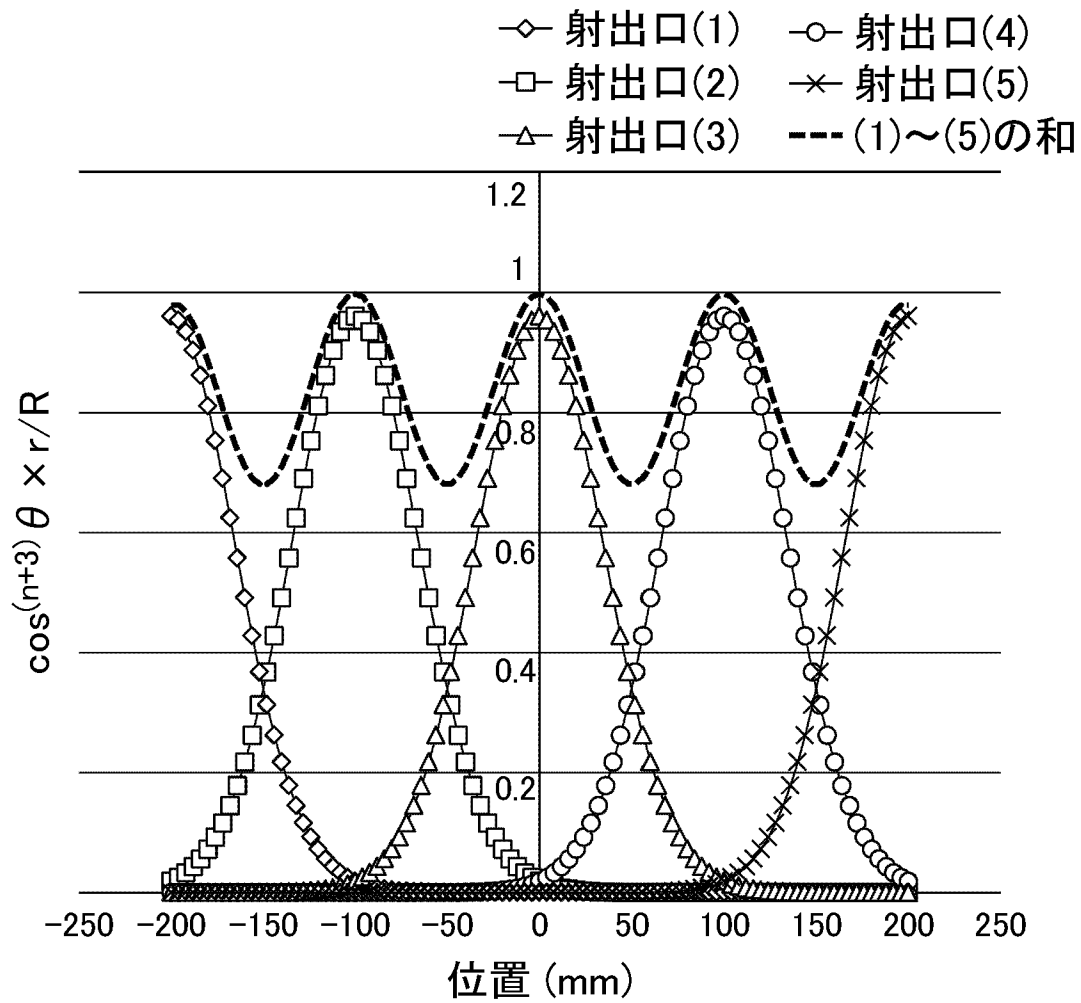
[図7]



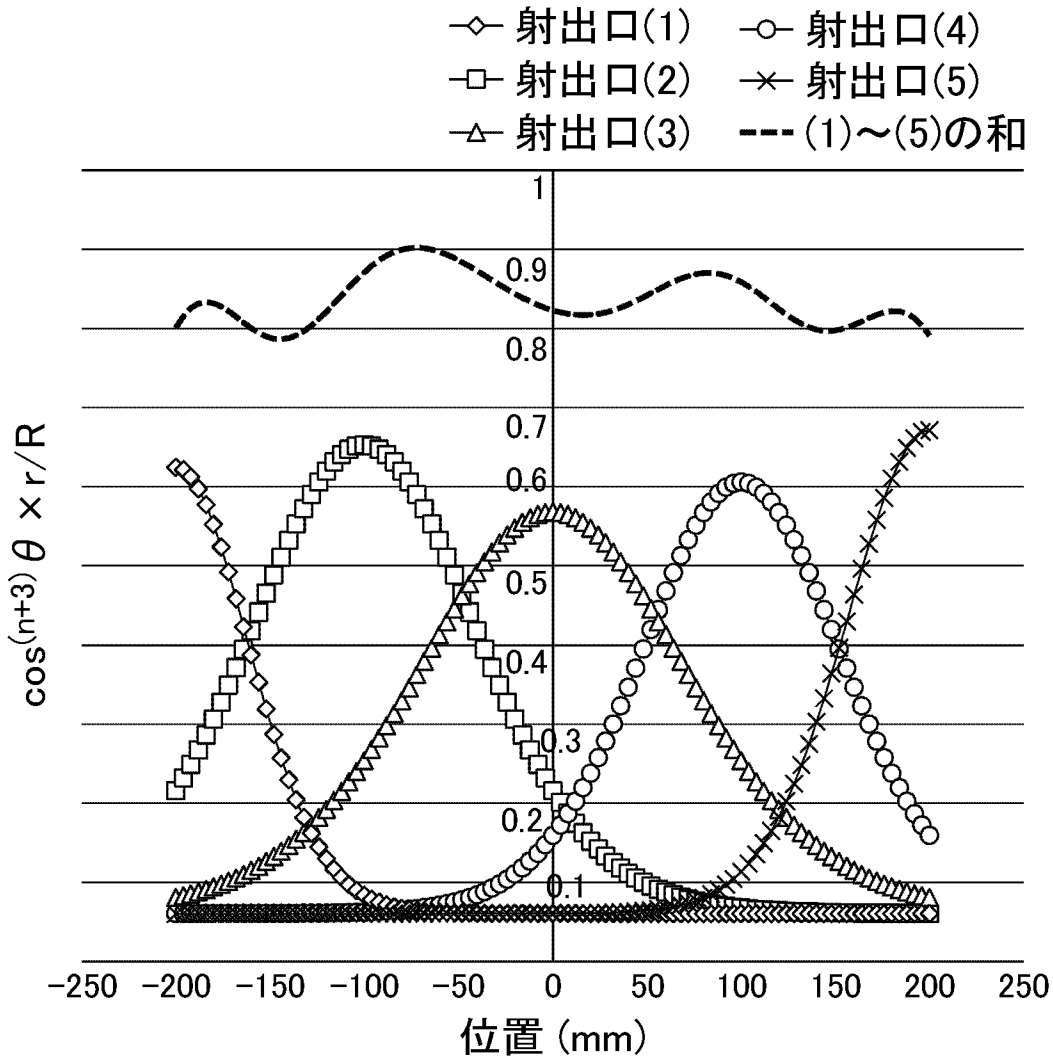
[図8]



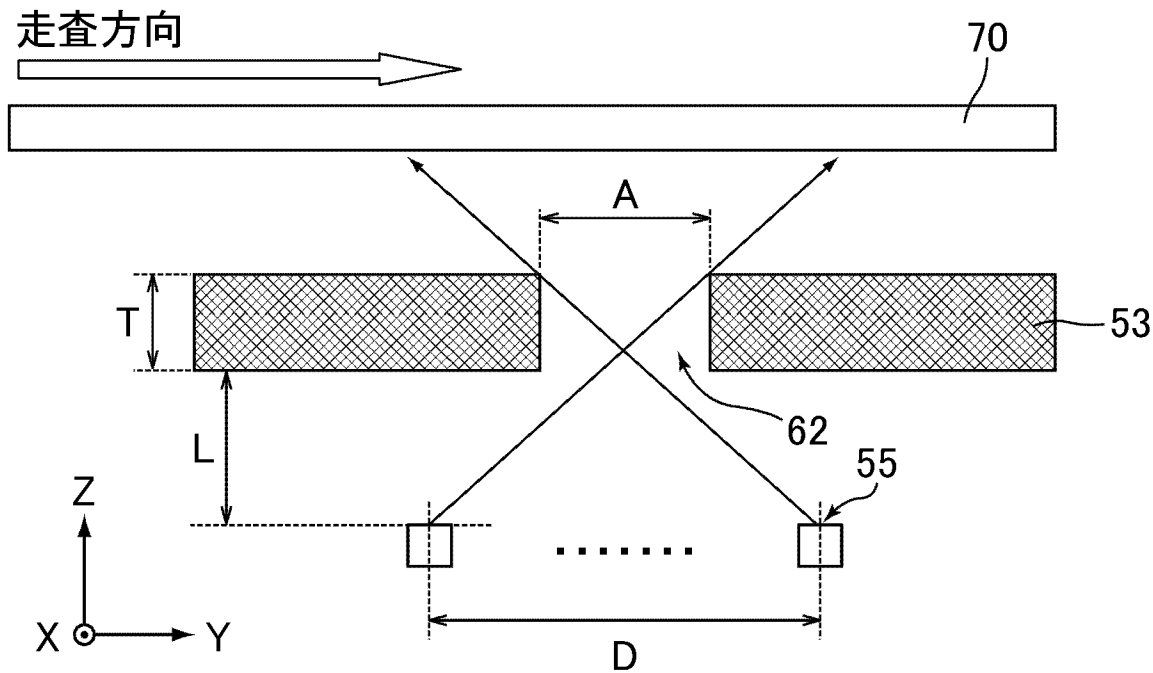
[図9]



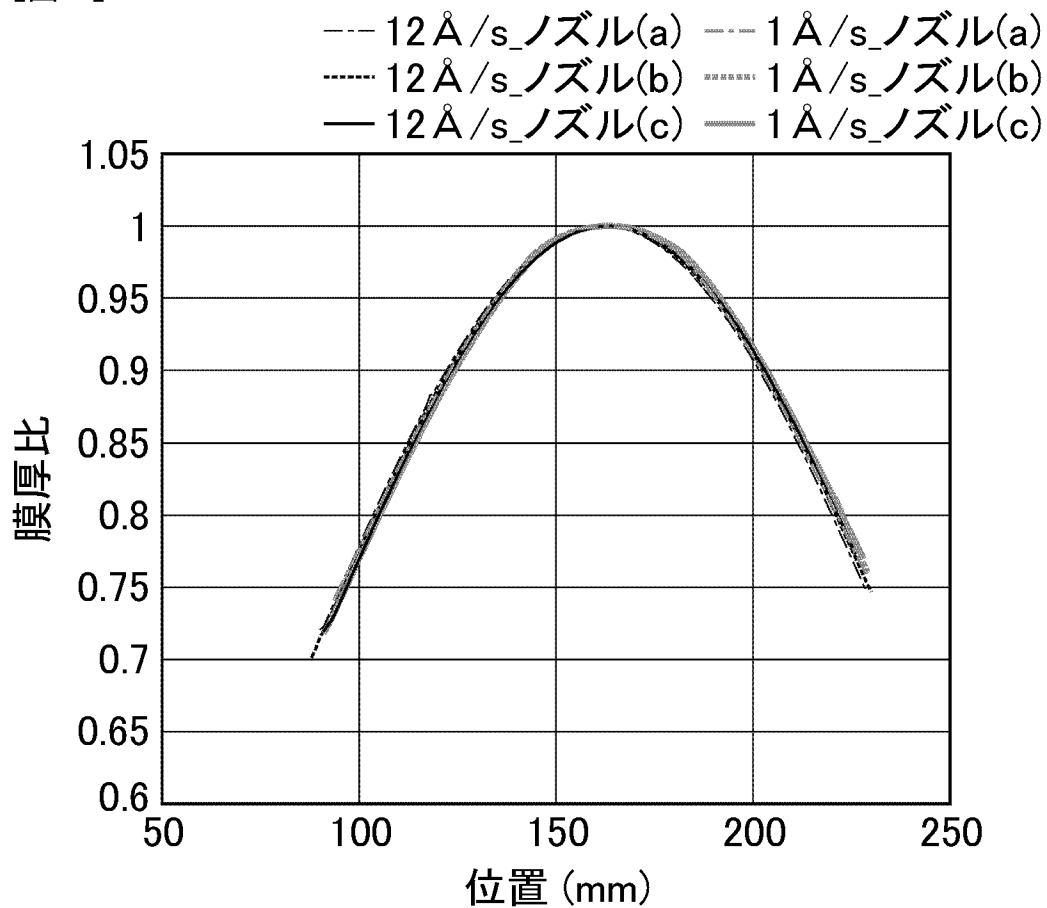
[図10]



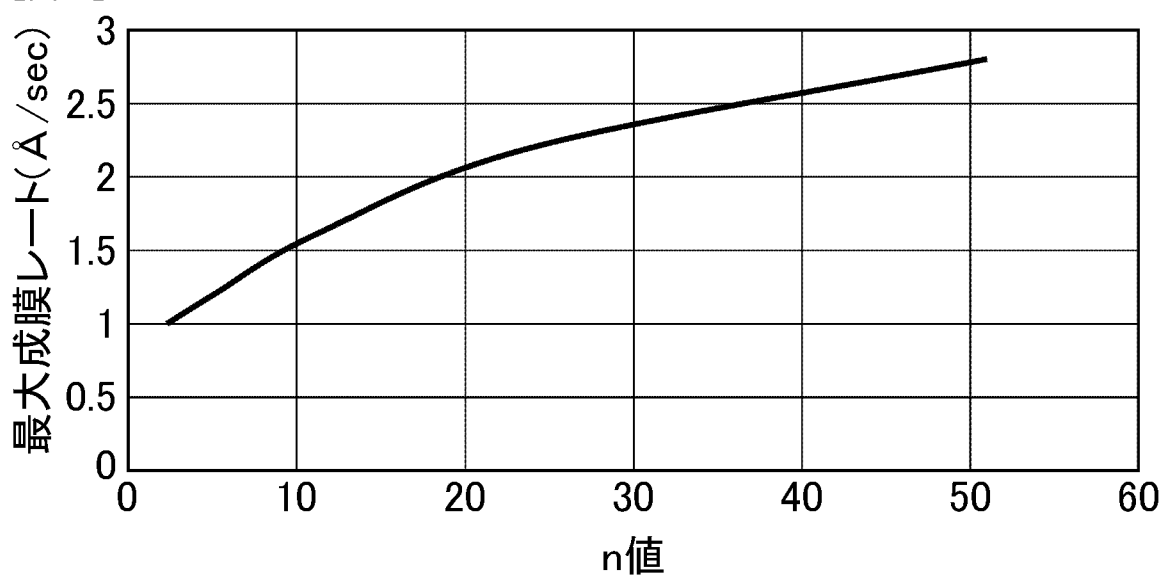
[図11]



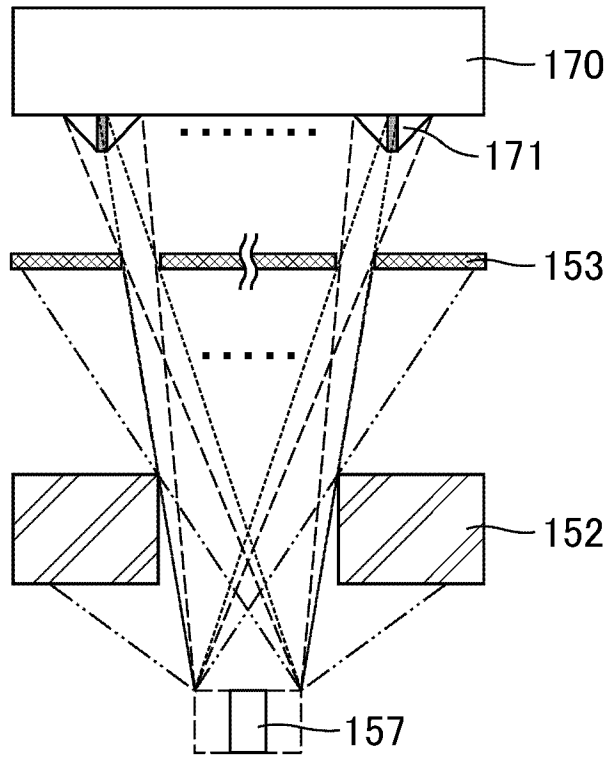
[図12]



[図13]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/062081

A. CLASSIFICATION OF SUBJECT MATTER
C23C14/24(2006.01)i, H01L51/50(2006.01)i, H05B33/10(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
C23C14/24, H01L51/50, H05B33/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | | | |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2014 |
| Kokai Jitsuyo Shinan Koho | 1971-2014 | Toroku Jitsuyo Shinan Koho | 1994-2014 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| A | WO 2012/098927 A1 (Sharp Corp.), 26 July 2012 (26.07.2012), claims 1 to 37 & JP 5312697 B & US 2013/0295716 A1 & CN 103282538 A | 1-6 |
| A | JP 2012-197467 A (Canon Tokki Corp.), 18 October 2012 (18.10.2012), claims 1 to 18 & TW 201250026 A | 1-6 |
| A | JP 2012-167309 A (Canon Tokki Corp.), 06 September 2012 (06.09.2012), claims 1 to 33 & WO 2012/108426 A1 & TW 201247912 A | 1-6 |

Further documents are listed in the continuation of Box C. See patent family annex.

| | |
|---|--|
| * Special categories of cited documents: | "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention |
| "A" document defining the general state of the art which is not considered to be of particular relevance | "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone |
| "E" earlier application or patent but published on or after the international filing date | "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | "&" document member of the same patent family |
| "O" document referring to an oral disclosure, use, exhibition or other means | |
| "P" document published prior to the international filing date but later than the priority date claimed | |

| | |
|---|--|
| Date of the actual completion of the international search 25 July, 2014 (25.07.14) | Date of mailing of the international search report 05 August, 2014 (05.08.14) |
|---|--|

| | |
|--|--------------------|
| Name and mailing address of the ISA/ Japanese Patent Office | Authorized officer |
| Facsimile No. | Telephone No. |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/062081

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| A | JP 2007-332458 A (Sony Corp.), 27 December 2007 (27.12.2007), claims 1 to 6 (Family: none) | 1-6 |
| A | JP 2000-68055 A (TDK Corp.), 03 March 2000 (03.03.2000), claims 1 to 21 & US 6296894 B1 & EP 982411 A2 | 1-6 |
| A | JP 2004-238663 A (Sony Corp.), 26 August 2004 (26.08.2004), claims 1 to 4 (Family: none) | 1-6 |

A. 発明の属する分野の分類（国際特許分類（IPC））
 Int.Cl. C23C14/24(2006.01)i, H01L51/50(2006.01)i, H05B33/10(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料（国際特許分類（IPC））
 Int.Cl. C23C14/24, H01L51/50, H05B33/10

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2014年
 日本国実用新案登録公報 1996-2014年
 日本国登録実用新案公報 1994-2014年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
|-----------------|--|----------------|
| A | WO 2012/098927 A1（シャープ株式会社）2012.07.26, 【請求項1】 - 【請求項37】 & JP 5312697 B & US 2013/0295716 A1 & CN 103282538 A | 1-6 |
| A | JP 2012-197467 A（キヤノントッキ株式会社）2012.10.18, 【請求項1】 - 【請求項18】 & TW 201250026 A | 1-6 |
| A | JP 2012-167309 A（キヤノントッキ株式会社）2012.09.06, 【請求項1】 - 【請求項33】 & WO 2012/108426 A1 & TW 201247912 A | 1-6 |

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

| | |
|--|--|
| * 引用文献のカテゴリー | の日の後に公表された文献 |
| 「A」特に関連のある文献ではなく、一般的技術水準を示すもの | 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの |
| 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの | 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの |
| 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） | 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの |
| 「O」口頭による開示、使用、展示等に言及する文献 | 「&」同一パテントファミリー文献 |
| 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 | |

| | |
|--|---|
| 国際調査を完了した日 25.07.2014 | 国際調査報告の発送日 05.08.2014 |
| 国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号 | 特許庁審査官（権限のある職員） 濱野 隆 20 9108 電話番号 03-3581-1101 内線 3271 |

| C (続き) . 関連すると認められる文献 | | |
|-----------------------|---|----------------|
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| A | JP 2007-332458 A (ソニー株式会社) 2007. 12. 27, 【請求項 1】 - 【請求項 6】 (ファミリーなし) | 1-6 |
| A | JP 2000-68055 A (ティーディーケイ株式会社) 2000. 03. 03, 【請求項 1】 - 【請求項 21】 & US 6296894 B1 & EP 982411 A2 | 1-6 |
| A | JP 2004-238663 A (ソニー株式会社) 2004. 08. 26, 【請求項 1】 - 【請求項 4】 (ファミリーなし) | 1-6 |