

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-100452

(P2016-100452A)

(43) 公開日 平成28年5月30日(2016.5.30)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/337 (2006.01)	HO 1 L 29/80 W	4 M 1 0 4
HO 1 L 21/338 (2006.01)	HO 1 L 29/80 E	5 F 1 0 2
HO 1 L 29/808 (2006.01)	HO 1 L 29/44 S	5 F 1 4 0
HO 1 L 29/812 (2006.01)	HO 1 L 29/78 3 O 1 J	
HO 1 L 27/095 (2006.01)		

審査請求 未請求 請求項の数 9 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2014-236220 (P2014-236220)
 (22) 出願日 平成26年11月21日 (2014.11.21)

(71) 出願人 000004226
 日本電信電話株式会社
 東京都千代田区大手町一丁目5番1号
 (71) 出願人 899000068
 学校法人早稲田大学
 東京都新宿区戸塚町1丁目104番地
 (74) 代理人 100064621
 弁理士 山川 政樹
 (74) 代理人 100098394
 弁理士 山川 茂樹
 (74) 代理人 100153006
 弁理士 小池 勇三
 (72) 発明者 小野満 恒二
 東京都千代田区大手町一丁目5番1号 日
 本電信電話株式会社内

最終頁に続く

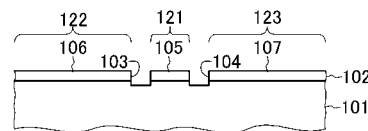
(54) 【発明の名称】 インプレーンダブルゲートトランジスタ

(57) 【要約】

【課題】インプレーンダブルゲートトランジスタで、所望とする特性がより容易に得られるようにする。

【解決手段】板101の上に形成された層状物質からなる伝導層102と、伝導層102に形成された第1溝103と、第1溝103に平行な部分を備えて伝導層102に形成された第2溝104とを備える。また、第1溝103および第2溝104の互いに平行とされている領域に挟まれたチャンネル領域121の伝導層102に形成されたチャンネル105を備える。また、チャンネル領域121を挟んで第1溝103および第2溝104で分離した第1領域122および第2領域123に形成された第1ゲート106および第2ゲート107とを備える。

【選択図】 図1A



【特許請求の範囲】

【請求項 1】

基板の上に形成された層状物質からなる伝導層と、
 前記伝導層に形成された第 1 溝と、
 前記第 1 溝に平行な部分を備えて前記伝導層に形成された第 2 溝と、
 前記第 1 溝および前記第 2 溝の互いに平行とされている領域に挟まれたチャンネル領域の
 前記伝導層に形成されたチャンネルと、
 前記チャンネル領域を挟んで前記第 1 溝および前記第 2 溝で分離した第 1 領域および第 2
 領域に形成された第 1 ゲートおよび第 2 ゲートと、
 前記チャンネルの一端に接続するソースと、
 前記チャンネルの他端に接続するドレインと
 を備えることを特徴とするインプレーンダブルゲートトランジスタ。

10

【請求項 2】

請求項 1 記載のインプレーンダブルゲートトランジスタにおいて、
 前記第 1 ゲートおよび前記第 2 ゲートは、前記第 1 領域および前記第 2 領域における前
 記伝導層より構成されている
 ことを特徴とするインプレーンダブルゲートトランジスタ。

【請求項 3】

請求項 1 記載のインプレーンダブルゲートトランジスタにおいて、
 前記第 1 ゲートおよび前記第 2 ゲートは、前記第 1 領域および前記第 2 領域に形成され
 た金属層より構成されている
 ことを特徴とするインプレーンダブルゲートトランジスタ。

20

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載のインプレーンダブルゲートトランジスタにおいて
 、
 前記層状物質は、カルコゲナイド系層状物質であることを特徴とするインプレーンダブ
 ルゲートトランジスタ。

【請求項 5】

請求項 1 ~ 3 のいずれか 1 項に記載のインプレーンダブルゲートトランジスタにおいて
 、
 前記層状物質は、窒化物層状物質であることを特徴とするインプレーンダブルゲートト
 ランジスタ。

30

【請求項 6】

請求項 1 ~ 3 のいずれか 1 項に記載のインプレーンダブルゲートトランジスタにおいて
 、
 前記層状物質は、層状酸化物であることを特徴とするインプレーンダブルゲートトラ
 ンジスタ。

【請求項 7】

請求項 1 ~ 3 のいずれか 1 項に記載のインプレーンダブルゲートトランジスタにおいて
 、
 前記層状物質は、有機層状物質であることを特徴とするインプレーンダブルゲートトラ
 ンジスタ。

40

【請求項 8】

請求項 1 ~ 3 のいずれか 1 項に記載のインプレーンダブルゲートトランジスタにおいて
 、
 前記層状物質は、層状水酸化物であることを特徴とするインプレーンダブルゲートトラ
 ンジスタ。

【請求項 9】

請求項 1 ~ 3 のいずれか 1 項に記載のインプレーンダブルゲートトランジスタにおいて
 、

50

前記層状物質は、シリセンであることを特徴とするインプレーンダブルゲートトランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、2次元的にチャンネルを挟む2つのゲートを備えるインプレーンダブルゲートトランジスタに関する。

【背景技術】

【0002】

2次元電子ガスなどを利用することで、チャンネルを2次元的に2つのゲートで挟むインプレーンダブルゲートトランジスタが提案されている（特許文献1，非特許文献1，非特許文献2参照）。インプレーンダブルゲートトランジスタは、GaAs/AlGaAs系、InGaAs/InAlAs系、SiGe/Si系、Si/SiO₂など多くのIII-V族化合物半導体、IV族半導体などさまざまな半導体での実現が可能である。

10

【0003】

以下、InGaAs/InAlAs系材料を用い、2次元電子ガスでチャンネルおよびゲートを構成したインプレーンダブルゲートトランジスタについて説明する。このトランジスタは、図6に示すように、まず、高抵抗なInPからなる基板601と、この上に形成されたInAlAsからなる層厚200nmのバッファ層602と、この上に形成されたInGaAsからなる層厚20nmのチャンネル層603と、この上に形成されたInAlAsからなる層厚12nmのキャリア供給層604とを備える。

20

【0004】

キャリア供給層604は、層厚方向に、下層から3nmから8nmの層厚5nmの領域に、Siが導入されたn型領域605を備えている。このように、n型領域605をチャンネル層603より離間して設けることで、チャンネル層603により安定して2次元電子ガス610が形成できるようになる。なお、キャリア供給層604の上には、InPからなる層厚5nmのキャップ層606、およびInGaAsからなる層厚2nmのコンタクト層607が形成されている。

【0005】

また、このトランジスタは、コンタクト層607からチャンネル層603の途中まで形成された第1溝608および第2溝609を備える。基板601に平行な平面上で、第2溝609は、第1溝608に平行な部分を備えて形成されている。図6では、この平行な部分の断面を示している。

30

【0006】

このインプレーンダブルゲートトランジスタは、まず、互いに平行とされている第1溝608および第2溝609に挟まれたチャンネル領域621の2次元電子ガス610に形成されたチャンネル611を備える。また、チャンネル領域621を挟む両脇に、第1領域622および第2領域623に形成された第1ゲート612および第2ゲート613を備える。第1ゲート612および第2ゲート613は、第1溝608および第2溝609により、チャンネル611と分離されている。

40

【0007】

なお、図6の紙面手前から奥にかけて延在しているチャンネル611の一端には、ソース（不図示）が接続し、チャンネル611の他端には、ドレイン（不図示）が接続されている。この状態を、図7の写真に示す。図7に示すように、紙面上下方向に延在しているチャンネル領域701の両脇に、2つのゲートGが配置され、チャンネル領域701の一端にソースSが接続し、他端にドレインDが接続している。図7は、実際に作製されたインプレーンダブルゲートトランジスタのコンタクト層607表面を撮影した写真である。

【0008】

上述した構成のインプレーンダブルゲートトランジスタは、イオンエッチングなどにより形成可能な第1溝608および第2溝609により、2つの第1ゲート612、第2ゲ

50

ート613、およびこれらに挟まれたチャンネル611を形成している。このため、きわめて容易に、2つのゲートでチャンネルを挟む構造が形成できる。このインプレーンダブルゲートトランジスタの出力特性は、図8に示すようにゲート電圧に対して変化する。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2012-175506号公報

【非特許文献】

【0010】

【非特許文献1】Y. Komatsuzaki¹, K. Higashi¹, T. Kyougoku¹, K. Onomitsu, and Y. Horikoshi, "Negative Differential Resistance in InGaAs/InAlAs Nanoscale In-Plane Structures", Japanese Journal of Applied Physics, vol.49, 104001, 2010. 10

【非特許文献2】Y. Komatsuzaki, K. Saba, K. Onomitsu, H. Yamaguchi, and Y. Horikoshi, "Operating principle and integration of in-plane gate logic devices", Applied Physics Letters, vol.99, 242106, 2011.

【発明の概要】

【発明が解決しようとする課題】

【0011】

ところで、上述したインプレーンダブルゲートトランジスタでは、図9に示すように、第1溝608aおよび第2溝609aは、微細加工条件によっては、より深い箇所ほど幅が狭くなり、基板平面に対して側壁が斜めになりやすい。特に、製造プロセスが容易なウエットエッチングでは、上述したような形状となる。なお、図9は、図6を用いて説明したインプレーンダブルゲートトランジスタの構成をより簡略して示しており、同一の符号は説明を省略する。 20

【0012】

このように、溝断面が斜めになる状態では、ゲート電圧を印加してもトランジスタ出力（ソース・ドレイン間電圧）が、変化しない状態が確認された。これは、ウエットエッチングなどの簡便な製造プロセスでは、側壁が斜めになり、寸法誤差が大きくなるためと考えられる。このような状態では、ゲートとチャンネルとの距離が素子毎に異なり、トランジスタの閾値も素子毎に異なる。また、チャンネルの幅も設計値とは異なる場合が発生しやすく、チャンネルの抵抗値もばらつくことになる。 30

【0013】

これらのことにより、簡便に用いることができる製造プロセスでは、所望とする特性のインプレーンダブルゲートトランジスタが得られていない。一方で、側壁が垂直に形成でき、寸法誤差を小さくできるリアクティブイオンエッチングなどの製造プロセスは、製造装置が大がかりとなり、製造条件が限られたものとなり、簡便な製造方法とはいえない。このように、上述した構成のインプレーンダブルゲートトランジスタでは、所望とする特性が容易には得られないという問題がある。

【0014】

本発明は、以上のような問題点を解消するためになされたものであり、インプレーンダブルゲートトランジスタで、所望とする特性がより容易に得られるようにすることを目的とする。 40

【課題を解決するための手段】

【0015】

本発明に係るインプレーンダブルゲートトランジスタは、基板の上に形成された層状物質からなる伝導層と、伝導層に形成された第1溝と、第1溝に平行な部分を備えて伝導層に形成された第2溝と、第1溝および第2溝の互いに平行とされている領域に挟まれたチャンネル領域の伝導層に形成されたチャンネルと、チャンネル領域を挟んで第1溝および第2溝で分離した第1領域および第2領域に形成された第1ゲートおよび第2ゲートと、チャンネルの一端に接続するソースと、チャンネルの他端に接続するドレインとを備える。 50

【 0 0 1 6 】

上記インプレーンダブルゲートトランジスタにおいて、第1ゲートおよび第2ゲートは、第1領域および第2領域における伝導層より構成されていけばよい。また、第1ゲートおよび第2ゲートは、第1領域および第2領域に形成された金属層より構成されているようにしてもよい。

【 0 0 1 7 】

上記インプレーンダブルゲートトランジスタにおいて、層状物質は、カルコゲナイド系層状物質であればよい。また、層状物質は、窒化物層状物質であってもよい。また、層状物質は、層状酸化物であってもよい。また、層状物質は、有機層状物質であってもよい。また、層状物質は、層状水酸化物であってもよい。また、層状物質は、シリセンであってもよい。

10

【 発明の効果 】

【 0 0 1 8 】

以上説明したように、本発明によれば、層状物質から伝導層を構成したので、インプレーンダブルゲートトランジスタを、より容易に所望とする特性にすることができるといった優れた効果が得られるようになる。

【 図面の簡単な説明 】

【 0 0 1 9 】

【 図 1 A 】 図 1 A は、本発明の実施の形態におけるインプレーンダブルゲートトランジスタの構成を示す構成図である。

20

【 図 1 B 】 図 1 B は、本発明の実施の形態におけるインプレーンダブルゲートトランジスタの構成を示す構成図である。

【 図 2 A 】 図 2 A は、本発明の実施の形態における他のインプレーンダブルゲートトランジスタの構成を示す構成図である。

【 図 2 B 】 図 2 B は、本発明の実施の形態における他のインプレーンダブルゲートトランジスタの構成を示す構成図である。

【 図 2 C 】 図 2 C は、本発明の実施の形態における他のインプレーンダブルゲートトランジスタの構成を示す構成図である。

【 図 3 】 図 3 は、インプレーンダブルゲートトランジスタを用いた回路例を示す回路図である。

30

【 図 4 】 図 4 は、図 3 を用いて説明した論理回路の入出力特性を示す特性図である。

【 図 5 】 図 5 は、図 3 を用いて説明した論理回路の他の入出力特性を示す特性図である。

【 図 6 】 図 6 は、インプレーンダブルゲートトランジスタの構成を示す構成図である。

【 図 7 】 図 7 は、インプレーンダブルゲートトランジスタの構成を示す写真である。

【 図 8 】 図 8 は、インプレーンダブルゲートトランジスタの出力特性を示す特性図である。

【 図 9 】 図 9 は、インプレーンダブルゲートトランジスタの構成を示す構成図である。

【 発明を実施するための形態 】

【 0 0 2 0 】

以下、本発明の実施の形態について図を参照して説明する。図 1 A , 図 1 B は、本発明の実施の形態におけるインプレーンダブルゲートトランジスタの構成を示す構成図である。図 1 A は、断面を模式的に示し、図 1 B は、平面を示している。

40

【 0 0 2 1 】

このインプレーンダブルゲートトランジスタは、基板 1 0 1 の上に形成された層状物質からなる伝導層 1 0 2 と、伝導層 1 0 2 に形成された第 1 溝 1 0 3 と、第 1 溝 1 0 3 に平行な部分を備えて伝導層 1 0 2 に形成された第 2 溝 1 0 4 とを備える。

【 0 0 2 2 】

また、このインプレーンダブルゲートトランジスタは、第 1 溝 1 0 3 および第 2 溝 1 0 4 の互いに平行とされている領域に挟まれたチャンネル領域 1 2 1 において、伝導層 1 0 2 に形成されたチャンネル 1 0 5 を備える。また、チャンネル領域 1 2 1 を挟む第 1 領域 1 2 2

50

および第2領域123に、第1ゲート106および第2ゲート107が形成されている。チャンネル領域121（チャンネル105）と第1領域122（第1ゲート106）とは、第1溝103で分離され、チャンネル領域121（チャンネル105）と第2領域123（第2ゲート107）とは、第2溝104で分離されている。

【0023】

また、チャンネル105の一端には、ソース108が接続し、チャンネル105の他端には、ドレイン109が接続している。

【0024】

実施の形態では、活性領域（電気伝導領域）として機能する伝導層102に、第1ゲート106、第2ゲート107、ソース108、ドレイン109が形成されている。従って、実施の形態では、伝導層102が形成されている同一平面上に、第1ゲート106、第2ゲート107、ソース108、ドレイン109が配置されていることになる。

10

【0025】

ここで、伝導層102を構成する層状物質は、1原子層または1分子層から構成されており、空乏化せず、単独でチャンネルとすることができる。このため、伝導層102よりチャンネル105を構成した実施の形態におけるインプレーンダブルゲートトランジスタは、電界効果トランジスタとして動作する。

【0026】

層状物質は、例えば、 MoS_2 、 MoSe_2 などのカルコゲナイド系層状物質である。 MoSe_2 の場合、伝導層102は、厚さ0.7nmとなる。例えば、カルコゲナイド層状物質は、GaAsやSi上に、容易にエピタキシャル成長することができ、GaAsやSiなどの基板101の上に、伝導層102が形成された状態を容易に作製できる。

20

【0027】

層状物質は、BN、 Ca_2N などの窒化物層状物質であってもよい。また、グラフェン、シリセンなどの単原子層状物質、層状酸化物、有機層状物質、層状水酸化物をはじめとする、1分子層で空乏化しない層状物質で半導体として動作するものであれば、いずれも伝導層102として用いることができる。また、伝導層102は、異種の層状物質を組み合わせ構成してもよい。また、伝導層102は、2分子層以上の層状物質で構成することも可能である。

【0028】

例えば、グラフェンやシリセンなど単原子層状物質は、超高移動度を実現することが可能であり、これらにより伝導層102を構成すれば、高速なトランジスタ動作が実現できる。例えば、予め別基板の上に形成してあるグラフェンを、貼り付けることで、基板101の上にグラフェンからなる伝導層102が形成できる。また、基板101をSiCから構成し、基板101を高温（例えば1300）で熱すること（熱昇華法）により、基板101表面にグラフェンからなる伝導層102が形成できる。

30

【0029】

また、 TiO_2 やペロブスカイト系酸化物などの層状酸化物は、物質によって絶縁から超伝導まで、幅広い特性を示すため、これら特性を組み合わせる際に有効である。また、 $\text{M}(\text{OH})_2$ （Mは、アルカリ土類金属、遷移金属）などの層状水酸化物も同様である。

40

【0030】

また、有機層状物質の場合は、置換基を変えることで特定の溶剤には溶解し、他の溶媒には溶けない状態とすることが可能である。このことを利用することで、有機層状物質から構成した伝導層102は、選択的なエッチングに加工することが可能となる。また、溶剤に溶かした有機層状半導体を、プリンターなどを利用して基板上にふきつけて伝導層102とするという加工も可能である。有機層状物質の利点としては、置換基を選択することで、光学特性を変化させ、また、p型、n型などの伝導型の制御も可能である。

【0031】

上述した実施の形態によれば、チャンネル105を層状物質から構成したので、複数の半導体層を積層して2次元電子ガスを形成してチャンネルとする場合に比較して、非常に薄く

50

することができる。また、第1溝103，第2溝104は、層状物質から構成している伝導層102に形成すればよく、基板平面に対して斜めの溝側壁が形成されることが起きえない。例えば、第1溝103，第2溝104は、公知のリソグラフィ技術により形成したマスクパターンを用い、簡便なプロセスによるウェットエッチングにより、同時に形成可能である。この結果、実施の形態によれば、ゲート電圧を印加してもトランジスタ出力が、変化しないなどの状態は発生しない。また、第1溝103，第2溝104は、容易に作製可能である。このように、実施の形態によれば、所望とする特性のインプレーンダブルゲートトランジスタが、より容易に得られるようになる。

【0032】

ところで、本発明におけるインプレーンダブルゲートトランジスタは、図2Aに示すように、伝導層102の上に、他の層状物質からなるキャップ層110を設けてもよい。また、図2Bに示すように、伝導層102の下(基板側)に、他の層状物質からなるバッファ層111を設けてもよい。また、図2Cに示すように、バッファ層111の上に伝導層102を配置し、伝導層102の上にキャップ層110を配置した構成としてもよい。

【0033】

次に、上述したインプレーンダブルゲートトランジスタを用いた論理回路の例について、図3を用いて説明する。図3に示す論理回路は、インプレーンダブルゲートトランジスタ301、およびインプレーンダブルゲートトランジスタ301に直列に接続された自己バイアス型インプレーンダブルゲートトランジスタ307によって構成されている。

【0034】

自己バイアス型インプレーンダブルゲートトランジスタ307は、チャンネルの一端は、ドレイン373と接続されている。一方、第1ゲート371，第2ゲート372とチャンネルとは、溝によって隔てられておらず、チャンネルの他端が第1ゲート371，第2ゲート372およびソース374と接続した構造となっている。

【0035】

インプレーンダブルゲートトランジスタ301の第1ゲート311は、入力端子303に接続され、第2ゲート312は入力端子304に接続され、ドレイン313は出力端子305に接続され、ソース314はグランド端子308に接続されている。入力端子303と第1ゲート311との間、入力端子304と第2ゲート312との間、グランド端子308とソース314との間は、配線によって接続されている。

【0036】

自己バイアス型インプレーンダブルゲートトランジスタ307の第1ゲート371，第2ゲート372およびソース374は、出力端子305およびインプレーンダブルゲートトランジスタ301のドレイン313に接続され、ドレイン373は、バイアス端子306に接続されている。出力端子305と第1ゲート371，第2ゲート372およびソース374との間、第1ゲート371，第2ゲート372およびソース374とインプレーンダブルゲートトランジスタ301のドレイン313との間は、配線によって接続されている。

【0037】

上述した論理回路は、NAND、NOR動作が可能である。インプレーンダブルゲートトランジスタ301と自己バイアス型インプレーンダブルゲートトランジスタ307との抵抗比によって、NAND、NOR動作が決まる。

【0038】

図4は、上述した論理回路の入出力特性を示す図である。図4に示す入出力特性は、インプレーンダブルゲートトランジスタ301と自己バイアス型インプレーンダブルゲートトランジスタ307とを、直列に接続した構成における測定結果である。バイアス端子306に印加されるバイアス電圧 V_{DD} は、1Vである。図4は、自己バイアス型インプレーンダブルゲートトランジスタ307の抵抗が、インプレーンダブルゲートトランジスタ301の抵抗より大きい場合の特性であり、以下では、この場合について説明する。

【0039】

2つの入力端子303，304に入力電圧 $V_{I_{n1}}$ ， $V_{I_{n2}}$ として0Vを印加すると、イン

10

20

30

40

50

ブレードダブルゲートトランジスタ301のチャンネルがOFF状態となり、チャンネルが高抵抗化するため、インブレードダブルゲートトランジスタ301のドレイン313の電圧が上昇する。このドレイン電圧が、自己バイアス型インブレードトランジスタ307の2つのゲート371, 372に入力されるため、自己バイアス型インブレードトランジスタ307のチャンネルがON状態となり、チャンネルが低抵抗化する。この結果、出力端子305の電圧 V_{out} は1Vに近いHighレベル(図4の例では0.95V)に上昇する。

【0040】

一方、2つの入力端子303, 304のうち一方の入力端子に1Vを印加し、他方の入力端子に0Vを印加した場合、あるいは2つの入力端子303, 304に1Vを印加した場合には、インブレードダブルゲートトランジスタ301のチャンネルがON状態となり、チャンネルが低抵抗化するため、インブレードダブルゲートトランジスタ301のドレイン313の電圧が低下する。このドレイン電圧が自己バイアス型インブレードトランジスタ307の2つのゲート371, 372に入力されるため、自己バイアス型インブレードトランジスタ307のチャンネルがOFF状態となり、チャンネルが高抵抗化する。

10

【0041】

この結果、バイアス電圧のほとんどは自己バイアス型インブレードトランジスタ307にかかるため、出力端子305の電圧 V_{out} は0Vに近いLowレベル(図4の例では0.02~0.05V)となる。このように、自己バイアス型インブレードトランジスタ307の抵抗が、インブレードダブルゲートトランジスタ301の抵抗より大きい場合、上記論理回路はNOR回路として動作する。

20

【0042】

次に、自己バイアス型インブレードトランジスタ307の抵抗が、インブレードダブルゲートトランジスタ301の抵抗より小さい場合について、図5を用いて説明する。図5に示す入出力特性は、インブレードダブルゲートトランジスタ301と自己バイアス型インブレードトランジスタ307とを直列に接続した構成における測定結果である。

【0043】

この例では、自己バイアス型インブレードトランジスタ307は、ゲート371, 372に強い電圧が加わらないとOFF状態にならない。インブレードダブルゲートトランジスタ301のゲート311, 312への電圧印加が、一方のゲートに対してのみ行われた場合、インブレードダブルゲートトランジスタ301のドレイン電圧は自己バイアス型インブレードトランジスタ307をOFF状態に導くほど十分には低下しない。

30

【0044】

したがって、2つの入力端子303, 304に入力電圧 V_{in1} , V_{in2} として0Vを印加した場合、あるいは2つの入力端子303, 304のうち一方の入力端子に1Vを印加し、他方の入力端子に0Vを印加した場合には、インブレードダブルゲートトランジスタ301のチャンネルがOFF状態となり、ドレイン313の電圧が上昇する。このドレイン電圧の上昇により、自己バイアス型インブレードトランジスタ307のチャンネルがON状態となる。この結果、出力端子305の電圧 V_{out} は1Vに近いHighレベル(図5の例では0.9~0.98V)に上昇する。

【0045】

一方、2つの入力端子303, 304に入力電圧 V_{in1} , V_{in2} として1Vを印加すると、インブレードダブルゲートトランジスタ301のチャンネルがON状態となり、ドレイン313の電圧が低下する。このドレイン電圧の低下により、自己バイアス型インブレードトランジスタ307のチャンネルがOFF状態となる。この結果、出力端子305の電圧 V_{out} は、0Vに近いLowレベル(図5の例では0.09V)となる。このように、自己バイアス型インブレードトランジスタ307の抵抗が、インブレードダブルゲートトランジスタ301の抵抗より小さい場合、上記論理回路はNAND回路として動作する。

40

【0046】

上述した自己バイアス型インブレードトランジスタ307の抵抗と、インブレードダブルゲートトランジスタ301の抵抗との大小関係は、各々のチャンネル幅もしくはチャンネル

50

長を相対的に変化させることで制御でき、このような制御により、上記論理回路の動作が決定できる。この論理回路の特徴は、自己バイアス型インプレントランジスタ307と、インプレンドブルゲートトランジスタ301との間の接続を伝導層により行い、外部配線を必要としない点にある。本発明における層状物質からなる伝導層を利用することで、この伝導層を配線の一部として用いることができる。このように、本発明によれば、回路設計、製造プロセスを著しく簡素化し、コストが大幅に低減できるようになる。

【0047】

以上に説明したように、本発明によれば、層状物質から伝導層を構成したので、インプレンドブルゲートトランジスタで、所望とする特性がより容易に得られるようになる。ところで、上述では、第1ゲートおよび第2ゲートを、層状物質から構成した伝導層より構成したが、これに限らず、第1領域および第2領域に形成された金属層より、第1ゲートおよび第2ゲートを構成してもよい。この金属層は、例えば、伝導層の上に形成すればよい。

【0048】

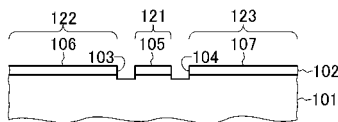
なお、本発明は以上に説明した実施の形態に限定されるものではなく、本発明の技術的思想内で、当分野において通常の知識を有する者により、多くの変形および組み合わせが実施可能であることは明白である。例えば、基板は、GaAs、Si、SiCに限るものではなく、GaNなどの窒化物半導体から構成してもよく、また、ガラス、サファイア、酸化マグネシウムなどの絶縁材料から構成してもよい。また、金属から基板を構成してもよく、プラスチックなどの有機材料から基板を構成してもよい。

【符号の説明】

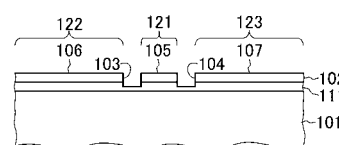
【0049】

101...基板、102...伝導層、103...第1溝、104...第2溝、105...チャネル、106...第1ゲート、107...第2ゲート、108...ソース、109...ドレイン、121...チャネル領域、122...第1領域、123...第2領域。

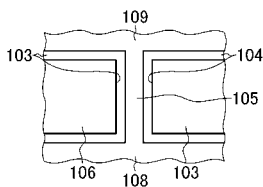
【図1A】



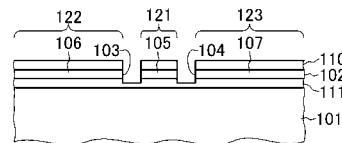
【図2B】



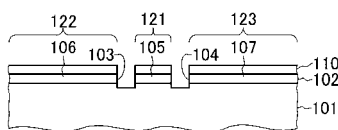
【図1B】



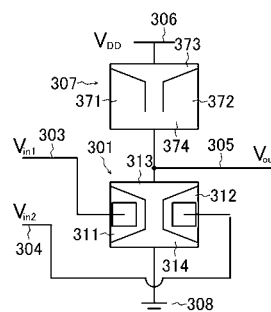
【図2C】



【図2A】



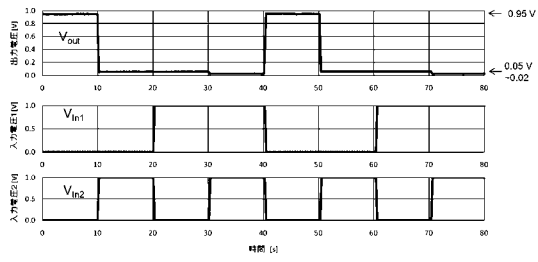
【図3】



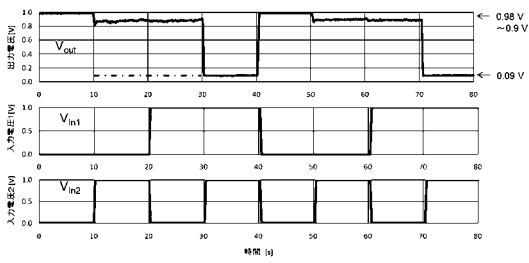
10

20

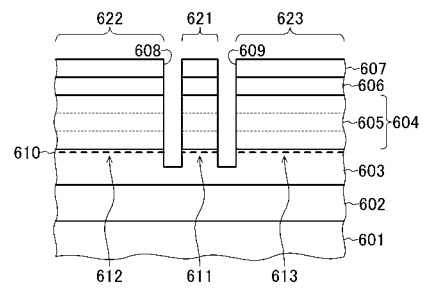
【 図 4 】



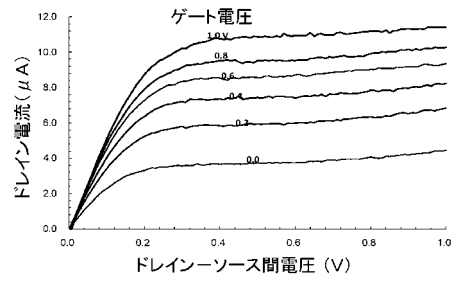
【 図 5 】



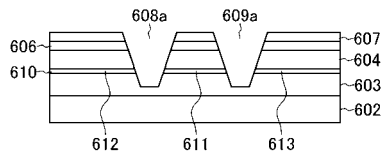
【 図 6 】



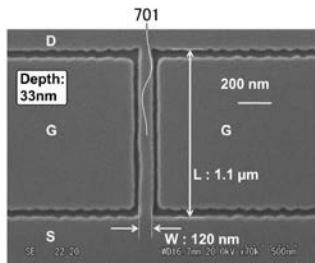
【 図 8 】



【 図 9 】



【 図 7 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 29/41 (2006.01)
H 0 1 L 21/336 (2006.01)
H 0 1 L 29/78 (2006.01)

(72)発明者 山本 秀樹
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内

(72)発明者 小松崎 優治
東京都新宿区戸塚町1丁目104番地 学校法人早稲田大学内

(72)発明者 堀越 佳治
東京都新宿区戸塚町1丁目104番地 学校法人早稲田大学内

Fターム(参考) 4M104 AA03 AA09 AA10 CC05 FF04 GG09
5F102 GA01 GC03 GC05 GD01 GJ03 GJ05 GL01 GL02 GL03 GL04
GQ01
5F140 AA40 BA01 BA02 BA06 BA07 BA16 BA17 BA18 BB00 BC11
BC12 BF01 BF03 BF06 BF10 BF47 BF51 BG27