(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2023 年 2 月 2 日 (02.02.2023)

WIPO | PCT

(10) 国际公布号
WO 2023/005592 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01) *G09G 3/36* (2006.01)

(21) 国际申请号: PCT/CN2022/103022

(22) 国际申请日: 2022 年 6 月 30 日 (30.06.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110874017.X 2021年7月30日 (30.07.2021) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层, 6栋七层, Guangdong 518000 (CN)。

(72) 发明人: 沈婷婷 (SHEN, Tingting); 中国广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层, 6栋七层, Guangdong 518000 (CN)。 袁海江 (YUAN, Haijiang); 中国广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层, 6栋七层, Guangdong 518000 (CN)。

(74) 代理人: 深圳中一联合知识产权代理有限公司 (SHENZHEN ZHONGYI UNION INTELLECTUAL PROPERTY AGENCY CO.,LTD.); 中国广东省深圳市福田区莲花街道紫荆社区深南大道6008号深圳特区报业大厦33层, Guangdong 518034 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

(54) **Title:** DRIVING CIRCUIT OF DISPLAY PANEL AND DISPLAY DEVICE

(54) **发明名称:** 显示面板的驱动电路和显示装置

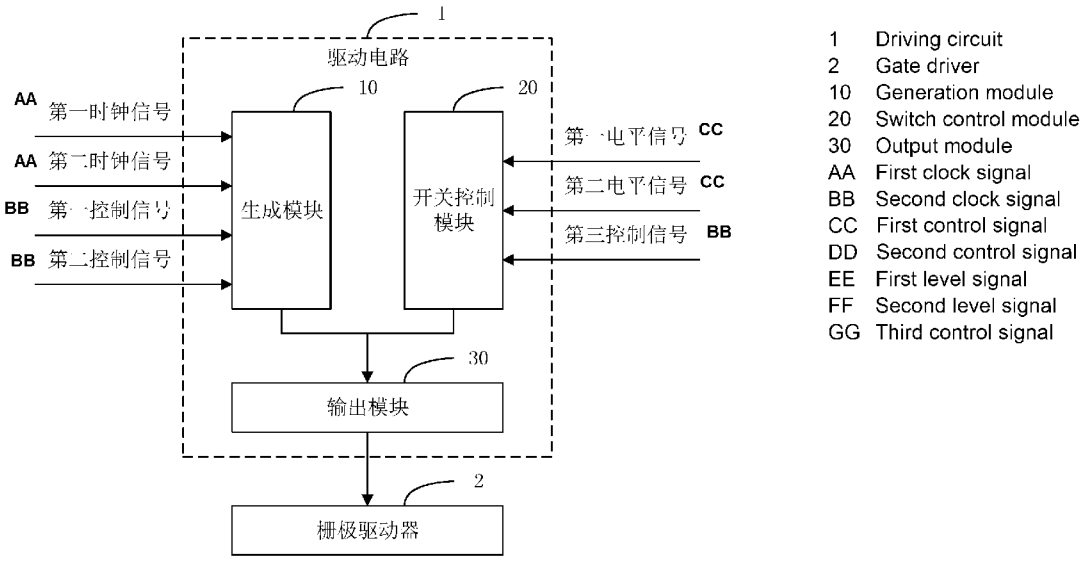


图 1

(57) **Abstract:** A driving circuit (1) of a display panel (31) and a display device (3), the driving circuit (1) of the display panel (31) comprising a generation module (10), an output module (30) and a switch control module (20). The output module (30) is electrically connected to the generation module (10) and the switch control module (20); the output module (30) is used for outputting a generation signal to a gate driver (2) according to a switch control signal; and the output module (30) is further used for outputting a first clock signal and a second clock signal to the gate driver (2) according to the switch control signal. The refresh rate of the display panel (31) can be changed in real time, and the power consumption of the display panel (31) when the refresh rate of which is high is reduced;

WO 2023/005592 A1

[见续页]

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

meanwhile, the signals outputted by the output module (30) can be continuous, so as to improve the display effect of the display panel (31) and prolong the service life of the display panel (31).

(57) 摘要：一种显示面板(31)的驱动电路(1)和显示装置(3)，显示面板(31)的驱动电路(1)包括生成模块(10)、输出模块(30)和开关控制模块(20)；输出模块(30)分别与生成模块(10)和开关控制模块(20)电连接；输出模块(30)用于根据开关控制信号输出生成信号至栅极驱动器(2)；输出模块(30)还用于根据开关控制信号输出第一时钟信号和第二时钟信号至栅极驱动器(2)，可以实时改变显示面板(31)的刷新率，降低高刷新率显示面板(31)的功耗，同时输出模块(30)输出的信号可以连续不间断，以提升显示面板(31)的显示效果并延长显示面板(31)的寿命。

显示面板的驱动电路和显示装置

[0001] 本申请要求于2021年07月30日在中国专利局提交的、申请号为202110874017.X、发明名称为“显示面板的驱动电路和显示装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

[0002] 本申请涉及显示技术领域，具体涉及一种显示面板的驱动电路和显示装置。

背景技术

[0003] 随着显示技术的快速发展，显示面板在娱乐、教育、安防等各种领域得到广泛应用，用户对显示面板的显示效果要求也逐渐提高。刷新率（Frames Per Second，FPS）是衡量显示面板的显示效果的一项重要指标，刷新率决定了画面每秒传输帧数，刷新率越高，每一帧的画面时间间隔越短，可以提高显示画面的清晰度和流畅度，有效提升显示效果。

[0004] 目前，高刷新率显示面板在中高端市场已经被广泛推广，而高刷新率显示面板的功耗较高，如何降低高刷新率显示面板的功耗成为当前亟需解决的问题。

发明概述

技术问题

[0005] 本申请实施例的目的之一在于：提供一种显示面板的驱动电路和显示装置，旨在解决现有的高刷新率显示面板的功耗较高的问题。

问题的解决方案

技术解决方案

[0006] 本申请实施例采用的技术方案是：

[0007] 第一方面，提供了一种显示面板的驱动电路，包括生成模块、输出模块和开关控制模块；

[0008] 所述输出模块分别与所述生成模块和所述开关控制模块电连接；

[0009] 所述生成模块用于接收第一时钟信号、第二时钟信号、第一控制信号和第二控制信号，根据所述第一控制信号和所述第二控制信号，对所述第一时钟信号和

所述第二时钟信号进行处理得到生成信号，并输出所述生成信号至所述输出模块；所述第一时钟信号和所述第二时钟信号具有预设相位差；

[0010] 所述开关控制模块用于根据接收到的第一电平信号、第二电平信号和第三控制信号输出开关控制信号至所述输出模块；

[0011] 在所述第三控制信号为低电平时，所述输出模块用于根据所述开关控制信号输出所述生成信号至栅极驱动器；在所述第三控制信号为高电平时，所述输出模块还用于根据所述开关控制信号输出所述第一时钟信号或所述第二时钟信号至栅极驱动器。

[0012] 第二方面，提供了一种显示装置，包括显示面板、控制单元、源极驱动器、栅极驱动器；

[0013] 所述显示面板分别与所述源极驱动器和所述栅极驱动器连接，所述控制单元分别与所述源极驱动器和所述栅极驱动器连接；

[0014] 所述控制单元包括上述第一方面所述的驱动电路；

[0015] 所述控制单元的驱动电路与所述栅极驱动器连接。

发明的有益效果

有益效果

[0016] 本申请实施例的第一方面提供一种显示面板的驱动电路，包括生成模块、输出模块和开关控制模块；输出模块分别与生成模块和开关控制模块电连接；输出模块用于根据开关控制信号输出生成信号至栅极驱动器；输出模块还用于根据开关控制信号输出第一时钟信号和第二时钟信号至栅极驱动器，可以实时改变显示面板的刷新率，降低高刷新率显示面板的功耗，同时输出模块输出的信号可以连续不间断，以提升显示面板的显示效果并延长显示面板的寿命。

[0017] 可以理解的是，上述第二方面的有益效果可以参见上述第一方面中的相关描述，在此不再赘述。

对附图的简要说明

附图说明

[0018] 图1是本申请实施例提供的显示面板的驱动电路的第一种结构示意图；

[0019] 图2是本申请实施例提供的第一时钟信号、第二时钟信号和生成信号的时序示

意图；

[0020] 图3是本申请实施例提供的第一时钟信号、第二时钟信号、第三控制信号、生成信号以及包括第一时钟信号和生成信号的输出信号的时序示意图；

[0021] 图4是本申请实施例提供的显示面板的驱动电路的第二种结构示意图；

[0022] 图5是本申请实施例提供的第一时钟信号、第二时钟信号、第一控制信号、第二控制信号、第三控制信号、第一生成信号、第二生成信号、第一输出信号和第二输出信号的时序示意图；

[0023] 图6是本申请实施例提供的显示面板的驱动电路的第三种结构示意图；

[0024] 图7是本申请实施例提供的显示面板的驱动电路的第四种结构示意图；

[0025] 图8是本申请实施例提供的显示面板的驱动电路的第五种结构示意图；

[0026] 图9是本申请实施例提供的显示面板的驱动电路的第六种结构示意图；

[0027] 图10是本申请实施例提供的显示面板的驱动电路的第七种结构示意图；

[0028] 图11是本申请实施例提供的显示装置的结构示意图。

发明实施例

本发明的实施方式

[0029] 本申请实施例提供一种显示面板的驱动电路，可以应用于显示面板，通过上述驱动电路可以实时改变显示面板的刷新率，使显示面板可以在保证显示效果的同时在高刷新率和低刷新率之间切换，以降低高刷新率显示面板的功耗并延长显示面板的寿命。

[0030] 在应用中，显示面板可以是基于TFT-LCD（Thin Film Transistor Liquid Crystal
Display，薄膜晶体管液晶显示器）技术的液晶显示面板、基于LCD（Liquid Crystal Display，液晶显示器）技术的液晶显示面板、基于OLED（Organic Light-Emitting
Diode，有机发光二极管）技术的有机电激光显示面板、基于QLED（Quantum Dot Light Emitting Diodes，量子点发光二极管）技术的量子点发光二极管显示面板或曲面显示面板等。

[0031] 如图1所示，本申请第一实施例提供的显示面板的驱动电路1，包括生成模块10

、开关控制模块20和输出模块30；

[0032] 输出模块30分别与生成模块10和开关控制模块20电连接；

[0033] 生成模块10用于接收第一时钟信号、第二时钟信号、第一控制信号和第二控制信号，根据第一控制信号和第二控制信号，对第一时钟信号和第二时钟信号进行处理得到生成信号，并输出生成信号至输出模块30；第一时钟信号和第二时钟信号具有预设相位差；

[0034] 开关控制模块20用于根据接收到的第一电平信号、第二电平信号和第三控制信号输出开关控制信号至输出模块30；

[0035] 在第三控制信号为低电平时，输出模块30用于根据开关控制信号输出生成信号至栅极驱动器2；在第三控制信号为高电平时，输出模块30还用于根据开关控制信号输出第一时钟信号或第二时钟信号至栅极驱动器2。

[0036] 在应用中，驱动电路可以包括多个晶体管、比较器、逻辑门、电阻、电容或电感等电子元器件；第一时钟信号、第二时钟信号、第一电平信号、第二电平信号、第一控制信号、第二控制信号和第三控制信号可以是由时序控制器（Timer Control Register，TCON）或片上芯片（System on Chip，SOC）输入至驱动电路的；第二时钟信号可以是通过TCON或SOC对第一时钟信号移相得到的，移相得到的第二时钟信号和第一时钟信号的预设相位差的范围可以是0度至180度。

[0037] 在应用中，下面对生成模块的一种驱动方式作详细说明：第一时钟信号的周期和第二时钟信号的周期可以具有相同的预设周期，且第一时钟信号与第二时钟信号的预设相位差具体可以是90度，则当第一时钟信号为高电平时，第二时钟信号为低电平，同理，当第二时钟信号为高电平时，第一时钟信号为低电平；

[0038] 生成模块的输入为第一时钟信号和第二时钟信号，通过第一控制信号和第二控制信号，可以使生成信号在第一时间段包括第一时钟信号，并在第二时间段包括第二时钟信号；第一时间段和第二时间段的长度可以相同并等于预设周期的一半，且第一时间段和第二时间段不断交替循环，第一时间段的时序起点和第二时间段的时序终点可以位于，第一时钟信号的任意一个周期的四分之一处，则第一时间段的时序终点和第二时间段的时序起点位于，第一时钟信号的任意一个周期的四分之三处；或者，第一时间段的时序起点和第二时间段的时序终

点可以位于，第一时钟信号的任意一个周期的四分之三处，则第一时间段的时序终点和第二时间段的时序起点位于，第一时钟信号的任意一个周期的四分之一处；其中，第一时钟信号的前二分之一周期电平不变，则后二分之一周期电平也不变，上述第一时钟信号的前二分之一周期可以是高电平，也可以是低电平；

[0039] 图2示例性的示出了生成模块在第一时间段t01的输出为第一时钟信号，并在第二时间段t12的输出为第二时钟信号时，第一时钟信号、第二时钟信号和生成信号的时序图，其中，第一时间段t01的时序起点为t0时刻，第一时间段t01的时序终点和第二时间段的时序起点为t1时刻，第二时间段t12的时序终点为t2时刻，由于任意一次循环中第二时间段的时序终点，也是下一次循环中第一时间段的时序起点，因此任意一次循环中的t2时刻也是下一次循环中的t0时刻；下面结合图2对时序和生成信号的对应关系进行说明：

[0040] 在第一时间段t01的时序起点t0时刻，生成模块开始输出第一时钟信号，即生成信号包括高电平的第一时钟信号；经过四分之一个第一个周期后，生成信号由高电平的第一时钟信号转换为低电平的第一时钟信号；再经过四分之一个预设周期后，到达第一时间段t01的时序终点和第二时间段t12的时序起点t1时刻，生成模块开始输出第二时钟信号并停止输出第一时钟信号，即生成信号包括高电平的第二时钟信号，从而生成信号由低电平的第一时钟信号转换为高电平的第二时钟信号；再经过四分之一个预设周期后，生成信号由高电平的第二时钟信号转换为低电平的第二时钟信号；再经过四分之一个预设周期后，到达第二时间段t12的时序终点t2时刻，完成一次循环，同时也到达下次循环的第一时间段t01的时序起点t0时刻，并开始下一次循环，在上述下一次循环中时序变化和生成信号的变化关系跟上述一次循环一致，以此生成信号在第一时间段t01和第二时间段t12不断循环，使输出模块输出稳定的生成信号，生成信号的周期等于预设周期的一半。

[0041] 在应用中，输出模块和显示面板之间可以连接栅极驱动器，输出模块的输出信号可以输出至驱动栅极驱动器，以控制栅极驱动器输出行驱动信号，并对显示面板的像素栅极进行逐行扫描，从而控制显示面板的像素充电周期，进而控制

显示面板的刷新率。因此，通过改变输出模块输出信号的周期，可以改变显示面板的刷新率；输出模块可以具有两种输出信号种类，第一种输出信号种类可以是第一时钟信号或第二时钟信号，第二种输出信号种类可以是生成信号。

[0042] 在应用中，当输出模块的输出信号是第一时钟信号或第二时钟信号时，第一时钟信号和第二时钟信号的周期为预设周期，控制显示面板以第一刷新率工作；当输出模块的输出信号是生成信号时，生成信号的周期为预设周期的一半，控制显示面板以第二刷新率工作。容易理解的是，在输出模块的输出信号的周期减半时，显示面板的刷新率翻一倍，从而通过切换输出模块输出的信号，可以实时改变显示面板的刷新率，降低高刷新率显示面板的功耗。

[0043] 在应用中，开关控制模块可以用于切换输出模块的输出信号种类，从而控制显示面板的刷新率改变，具体的，当第三控制信号为第一预设电平时，通过开关控制模块输出开关控制信号至输出模块，可以将输出信号种类切换至生成信号；当第三控制信号为第二预设电平时，通过开关控制模块输出开关控制信号至输出模块，可以将输出信号种类切换至第一时钟信号或第二时钟信号，实现输出模块在输出第一时钟信号或第二时钟信号与输出生成信号之间的无缝切换，使输出信号可以包括第一时钟信号和生成信号，或者，包括第二时钟信号和生成信号。其中，第一预设电平可以是低电平也可以是高电平，当第一预设电平为低电平时，第二预设电平为高电平；同理当第一预设电平为高电平时，第二预设电平为低电平。

[0044] 在应用中，输出模块的输出信号可以是连续不间断的，从而可以避免传统显示面板在改变刷新率时，输出两种周期不同的栅极驱动信号期间的间隔导致的黑屏、闪屏等现象，而在黑屏、闪屏的过程中需要重新驱动显示面板的像素，导致每次切换刷新率都会影响显示面板的寿命，因此，在降低了高刷新率显示面板的功耗同时，可以提升显示效果并延长显示面板的寿命。

[0045] 图3示例性的示出了当第一预设电平为低电平，第一时钟信号、第二时钟信号、第三控制信号、生成信号以及包括第一时钟信号和生成信号的输出信号的时序图。

[0046] 在一个实施例中，通过开关控制模块获取显示面板的显示状态，并根据显示面

板的显示状态调整第三控制信号的电平。

[0047] 在应用中，当显示面板的显示画面刷新率低于预设阈值时，开关控制模块可以控制第三控制信号切换至高电平；当显示面板的显示画面刷新率高于预设阈值时，开关控制模块可以控制第三控制信号切换至低电平，其中，上述预设阈值可以是第二刷新率，具体可以是60赫兹、120赫兹、144赫兹或240赫兹等，从而可以实现刷新率的自适应调节，提高改变显示面板的刷新率的灵活性和可控性，并可以最大限度地降低高刷新率显示面板的功耗。

[0048] 如图4所示，基于图1所对应的第一实施例，本申请第二实施例提供的显示面板的驱动电路1，生成模块10包括第一生成单元110和第二生成单元120；

[0049] 第一生成单元110和第二生成单元120分别与输出模块30电连接；

[0050] 第一生成单元110用于在第一时间段内对第一时钟信号进行处理得到第一生成信号，并输出第一生成信号至输出模块30；第一生成单元110还用于在第二时间段内对第二时钟信号进行处理得到第一生成信号，并输出第一生成信号至输出模块30；

[0051] 第二生成单元120用于在第一时间段内对第二时钟信号进行处理得到第二生成信号，并输出第二生成信号至输出模块30；第二生成单元120还用于在第二时间段内对第一时钟信号进行处理得到第二生成信号，并输出第二生成信号至输出模块30；

[0052] 其中，第一时间段内第一控制信号为高电平且第二控制信号为低电平，第二时间段内第一控制信号为低电平且第二控制信号为高电平。

[0053] 在应用中，生成模块可以包括多个生成单元，任意两个生成单元输出的生成信号均具有相位差，具体的，生成模块可以包括第一生成单元和第二生成单元，第一生成单元的输入为第一时钟信号、第二时钟信号、第一控制信号和第二控制信号，通过第一控制信号和第二控制信号控制第一生成单元的输出，可以使第一生成单元输出第一生成信号，上述第一生成信号在第一时间段为第一时钟信号，并在第二时间段为第二时钟信号；第二生成单元的输入也为第一时钟信号和第二时钟信号、第一控制信号和第二控制信号，通过第一控制信号和第二控制信号控制第二生成单元的输出，可以使第二生成单元生成第二生成信号，

上述第二生成信号在第一时间段为第二时钟信号，并在第二时间段为第一时钟信号。

[0054] 在应用中，第一控制信号可以通过TCON或SOC对第一时钟信号或第二时钟信号移相得到，同理，第二控制信号也可以通过TCON或SOC对第一时钟信号或第二时钟信号移相得到；第一控制信号与第一时钟信号的相位差可以是45度或135度，第二控制信号与第一控制信号的相位差可以是90度，在第一控制信号为高电平时，第二控制信号为低电平。

[0055] 图5示例性的示出了第一时钟信号、第二时钟信号、第一控制信号、第二控制信号、第三控制信号、第一生成信号和第二生成信号的时序图，下面结合图5对第一控制信号和第二控制信号的作用作详细说明：

[0056] 在第一时间段t01的时序起点t0时刻（第二时间段t12的时序终点t2时刻），第一控制信号切换至高电平且第二控制信号切换至低电平，控制第一生成单元输出第一时钟信号，以及控制第二生成单元输出第二时钟信号；在第一时间段t01的时序终点和第二时间段t12的时序起点t1时刻，第一控制信号切换至低电平且第二控制信号切换至高电平，控制第一生成单元输出第二时钟信号，以及控制第二生成单元输出第一时钟信号；以此不断循环，使第一生成信号包括第一时钟信号和第二时钟信号，以及使第二生成信号包括第一时钟信号和第二时钟信号，第一生成信号和第二生成信号的周期均等于预设周期的一半，且相位差为90度。

[0057] 在应用中，通过第一控制信号和第二控制信号的配合可以简单有效的控制第一生成单元和第二生成单元，从而提高第一生成信号和第二生成信号的稳定性和可靠性。

[0058] 如图6所示，基于图4所对应的第二实施例，本申请第三实施例提供的驱动电路1，第一生成单元110包括第一电子开关111和第二电子开关112；

[0059] 第一电子开关111的漏极与第二电子开关112的漏极电连接，第一电子开关111的源极用于接收第一时钟信号，第一电子开关111的栅极用于接收第一控制信号，第一电子开关111的漏极用于在第一时间段内，输出第一时钟信号至输出模块30；

[0060] 第二电子开关112的源极用于接收第二时钟信号，第二电子开关112的栅极用于接收第二控制信号，第二电子开关112的漏极用于在第二时间段内，输出第二时钟信号至输出模块30；

[0061] 其中，第一生成信号包括第一时钟信号和第二时钟信号。

[0062] 在应用中，第一电子开关和第二电子开关可以是任意的具有电子开关功能的器件或电路，例如，三极管或金属氧化物半导体场效应晶体管（Metal Oxide Semiconductor Field Effect Transistor，MOSFET），具体的，可以是薄膜场效应晶体管（Thin Film Transistor，TFT）。

[0063] 在应用中，在第一时间段t01的时序起点t0时刻，第一控制信号切换至高电平且第二控制信号切换至低电平，第一电子开关的栅极为高电平，第一电子开关导通，第一电子开关的漏极开始输出第一时钟信号；第二电子开关的栅极为低电平，第二电子开关关断，第二电子开关停止输出第二时钟信号，从而实现第一生成单元在第一时间段输出第一时钟信号。

[0064] 在应用中，在第一时间段t01的时序终点和第二时间段t12的时序起点t1时刻，第一控制信号切换至低电平且第二控制信号切换至高电平，第一电子开关的栅极为低电平，第一电子开关关断，第一电子开关停止输出第一时钟信号；第二电子开关的栅极为高电平，第二电子开关导通，第二电子开关的漏极开始输出第二时钟信号，从而实现第一生成单元在第二时间段输出第二时钟信号，进而实现第一生成单元输出第一生成信号。

[0065] 在应用中，第一电子开关和第二电子开关组成的第一生成单元，具有结构简单、容易控制、输出稳定和低成本的优点，可以提高驱动电路的稳定性并降低显示面板的生产成本。

[0066] 如图6所示，基于图4所对应的第二实施例，本申请第四实施例提供的驱动电路1，第二生成单元120包括第三电子开关121和第四电子开关122；

[0067] 第三电子开关121的漏极与第四电子开关122的漏极电连接，第三电子开关121的源极用于接收第二时钟信号，第三电子开关121的栅极用于接收第一控制信号，第三电子开关121的漏极用于在所述第一时间段内，输出第二时钟信号至输出模块；

[0068] 第四电子开关122的源极用于接收第一时钟信号，第四电子开关122的栅极用于接收第二控制信号，第四电子开关122的漏极用于在所述第二时间段内，输出第一时钟信号至输出模块。

[0069] 其中，第二生成信号包括第一时钟信号和第二时钟信号。

[0070] 在应用中，第三电子开关和第四电子开关的选型与上述第一电子开关和第二电子开关的选型一致，在此不再赘述。

[0071] 在应用中，在第一时间段t01的时序起点t0时刻，第一控制信号切换至高电平且第二控制信号切换至低电平，第三电子开关的栅极为高电平，第三电子开关导通，第三电子开关的漏极开始输出第二时钟信号；第四电子开关的栅极为低电平，第四电子开关关断，第四电子开关停止输出第一时钟信号，从而实现第二生成单元在第一时间段输出第二时钟信号。

[0072] 在应用中，在第一时间段t01的时序终点和第二时间段t12的时序起点t1时刻，第一控制信号切换至低电平且第二控制信号切换至高电平，第三电子开关的栅极为低电平，第三电子开关关断，第三电子开关停止输出第二时钟信号；第四电子开关的栅极为高电平，第四电子开关导通，第四电子开关的漏极开始输出第一时钟信号，从而实现第二生成单元在第二时间段输出第一时钟信号，进而实现第二生成单元输出第二生成信号。

[0073] 在应用中，第三电子开关和第四电子开关组成的第二生成单元，具有结构简单、容易控制、输出稳定和低成本的优点，可以提高驱动电路的稳定性并降低显示面板的生产成本。

[0074] 如图7所示，基于图6对应的第三实施例和第四实施例，本申请第五实施例提供的驱动电路1，输出模块30包括第一输出单元310和第二输出单元320；

[0075] 第一输出单元310分别与第一生成单元110和开关控制模块20电连接，第二输出单元320分别与第二生成单元120和开关控制模块20电连接；

[0076] 第一输出单元310用于在第三控制信号为低电平时，接收第一生成信号，并输出第一生成信号至源极驱动器2；还用于在第三控制信号为高电平时，接收第一时钟信号，并输出第一时钟信号至源极驱动器2；

[0077] 第二输出单元320用于在第三控制信号为低电平时，接收第二生成信号，并输

出第二生成信号至源极驱动器2；还用于在第三控制信号为高电平时，接收第二时钟信号，并输出第二时钟信号至源极驱动器2。

[0078] 在应用中，输出模块可以包括多个输出单元，输出单元的数量可以根据生成单元的数量确定，具体的，输出单元的数量可以跟生成单元的数量一致，且多个输出单元和多个生成单元一一对应，每个输出单元用于接收对应的生成单元输出的生成信号，以及接收第一时钟信号或第二时钟信号，每个输出单元的输出信号可以包括第一时钟信号和对应的生成单元输出的生成信号，或者，可以包括第二时钟信号和对应的生成单元输出的生成信号。

[0079] 在应用中，生成模块包括第一生成单元和第二生成单元时，输出模块可以包括第一输出单元和第二输出单元，第一输出单元的输入为第一生成信号、第一时钟信号和开关控制信号，通过开关控制信号控制第一输出单元的输出，可以使第一输出单元输出第一输出信号，上述第一输出信号包括第一时钟信号和第一生成信号两种输出信号种类，并根据第三控制信号切换第一输出信号的输出信号种类，具体的，当第三控制信号为低电平时，第一输出单元接收第一生成信号并停止接收第一时钟信号，因此第一输出信号包括第一生成信号，输出上述第一输出信号至栅极驱动器；当第三控制信号为高电平时，第一输出单元接收第一时钟信号并停止接收第一生成信号，因此第一输出信号包括第一时钟信号，输出上述第一输出信号至栅极驱动器。

[0080] 在应用中，第二输出单元的输入为第二生成信号、第二时钟信号和开关控制信号，通过开关控制信号控制第二输出单元的输出，可以使第二输出单元输出第二输出信号，上述第二输出信号包括第二生成信号和第二时钟信号两种输出信号种类，并根据第三控制信号切换第二输出信号的输出信号种类，具体的，当第三控制信号为低电平时，第二输出单元接收第二生成信号并停止接收第二时钟信号，因此第二输出信号包括第二生成信号，输出上述第二输出信号至显示面板或栅极驱动器；当第三控制信号为高电平时，第二输出单元接收第二时钟信号并停止接收第二生成信号，因此第二输出信号包括第二时钟信号，输出上述第二输出信号至显示面板或栅极驱动器。需要说明的是，第一输出信号也可以包括第二时钟信号与第一生成信号，同理，第二输出信号也可以包括第一时

钟信号与第二生成信号，输出信号包括的输出信号种类可以根据实际需要自由搭配。

[0081] 图5示例性的示出了第一时钟信号、第二时钟信号、第一控制信号、第二控制信号、第三控制信号、第一生成信号、第二生成信号、第一输出信号和第二输出信号的时序图。

[0082] 在应用中，当第三控制信号为低电平时，第一输出信号包括的第一生成信号与第二输出信号包括的第二生成信号的相位差为90度，当第三控制信号为高电平时，第一输出信号包括的第一时钟信号与第二输出信号包括的第二生成信号的相位差也为90度，在用于生成时钟信号的时钟发生器数量不变的情况下，输出模块包括的多个输出单元，可以为源极驱动器提供两个或更多的相位不同的输出信号，当输出信号的数量增加后，单个输出信号可以减少需要输入的栅极驱动电路的数量，以降低每个输出信号的负载，还可以减少显示面板的时钟发生器的数量，实现提高显示面板的显示稳定性和降低显示面板的生产成本。

[0083] 如图8所示，基于图7对应的第五实施例，本申请第六实施例提供的驱动电路1，第一输出单元310包括第五电子开关311和第六电子开关312；

[0084] 第五电子开关311的漏极和第六电子开关312的漏极电连接，第五电子开关311的源极用于接收第一时钟信号，第五电子开关311的栅极用于接收开关控制信号，第五电子开关311的漏极用于在第三控制信号为高电平时，输出第一时钟信号至栅极驱动器2；

[0085] 第六电子开关312的源极用于接收第一生成信号，第六电子开关312的栅极用于接收开关控制信号，第六电子开关312的漏极用于在第三控制信号为低电平时，输出第一生成信号至栅极驱动器2。

[0086] 在应用中，第五电子开关和第六电子开关的选型与上述第一电子开关和第二电子开关的选型一致，在此不再赘述。

[0087] 在应用中，在第三控制信号为低电平时，开关控制信号输入至第六电子开关并停止输入至第五电子开关，开关控制信号为高电平，则第六电子开关的栅极为高电平，第六电子开关导通且第五电子开关关断，第六电子开关的漏极输出第一生成信号，从而实现第一输出单元输出第一生成信号。

[0088] 在应用中，在第三控制信号为高电平时，开关控制信号输入至第五电子开关并停止输入至第六电子开关，开关控制信号为高电平，则第五电子开关的栅极为高电平，第五电子开关导通且第六电子开关关断，第五电子开关的漏极输出第一时钟信号，从而实现第一输出单元输出第一时钟信号，进而实现第一输出单元输出第一输出信号。

[0089] 在应用中，第五电子开关和第六电子开关组成的第一输出单元，具有结构简单、容易控制、输出稳定和低成本的优点，配合具有相同优点的第一生成单元，可以大幅提高驱动电路的稳定性并降低显示面板的生产成本。

[0090] 如图8所示，基于图7对应的第五实施例，本申请第七实施例提供的驱动电路1，第二输出单元320包括第七电子开关321和第八电子开关322；

[0091] 第七电子开关321的漏极和第八电子开关322的漏极电连接，第七电子开关321的源极用于接收第二时钟信号，第七电子开关321的栅极用于接收开关控制信号，第七电子开关321的漏极用于在第三控制信号为高电平时，输出第二时钟信号至栅极驱动器2；

[0092] 第八电子开关322的源极用于接收第二生成信号，第八电子开关322的栅极用于接收开关控制信号，第八电子开关322的漏极用于在第三控制信号为低电平时，输出第二生成信号至栅极驱动器2。

[0093] 在应用中，第七电子开关和第八电子开关的选型与上述第一电子开关和第二电子开关的选型一致，在此不再赘述。

[0094] 在应用中，在第三控制信号为低电平时，开关控制信号输入至第八电子开关并停止输入至第七电子开关，开关控制信号为高电平，则第八电子开关的栅极为高电平，第八电子开关导通且第七电子开关关断，第八电子开关的漏极输出第二生成信号，从而实现第二输出单元输出第二生成信号。

[0095] 在应用中，在第三控制信号为高电平时，开关控制信号输入至第七电子开关并停止输入至第八电子开关，开关控制信号为高电平，则第七电子开关的栅极为高电平，第七电子开关导通且第八电子开关关断，第七电子开关的漏极输出第二时钟信号，从而实现第二输出单元输出第二时钟信号，进而实现第二输出单元输出第二输出信号。

[0096] 在应用中，第七电子开关和第八电子开关组成的第二输出单元，具有结构简单、容易控制、输出稳定和低成本的优点，配合具有相同优点的第二生成单元，可以大幅提高驱动电路的稳定性并降低显示面板的生产成本。

[0097] 如图9所示，基于图7对应的第六实施例和第七实施例，本申请第八实施例提供的驱动电路1，开关控制模块20包括第一开关单元210和第二开关单元220；

[0098] 第一开关单元210分别与第二开关单元220、第一输出单元310及第二输出单元320电连接，第二开关单元220分别与第一输出单元310和第二输出单元320电连接；

[0099] 第一开关单元210用于接收第一电平信号，在第三控制信号为低电平时，输出第一开关控制信号至第一输出单元310和第二输出单元320，第一开关控制信号为高电平；

[0100] 第二开关单元220用于接收第二电平信号和第三控制信号，在第三控制信号为高电平时，输出第二开关控制信号至第一输出单元310和第二输出单元320，第二开关控制信号为高电平。

[0101] 在应用中，第一电平信号可以是高电平信号，第二电平可以是低电平信号，第三控制信号可以是高低电平可调的脉冲信号。开关控制模块可以包括两个开关单元，具体可以是第一开关单元和第二开关单元，第一开关单元用于输出第一开关控制信号至所有输出单元，以控制所有输出单元输出对应的生成单元输出的生成信号；第二开关单元用于输出第二开关控制信号至所述输出单元，以控制所有输出单元输出第一时钟信号或第二时钟信号。

[0102] 在应用中，第一开关单元的输入为第一电平信号，在第三控制信号为低电平时，输出第一开关控制信号至第一输出单元和第二输出单元，且第二开关单元停止输出第二开关控制信号，第一开关控制信号为高电平的第一电平信号，从而控制第一输出单元输出第一生成信号，以及控制第二输出单元输出第二生成信号，进而控制显示面板以第二刷新率工作。

[0103] 在应用中，第二开关单元的输入为第二电平信号和第三控制信号，在第三控制信号为高电平时，输出第二开关控制信号至第一输出单元和第二输出单元，且第一开关单元停止输出第一开关控制信号，第二开关控制信号为高电平的第三

控制信号，从而控制第一输出单元输出第一时钟信号，以及控制第二输出单元输出第二时钟信号，进而控制显示面板以第一刷新率工作。

[0104] 在应用中，通过切换第三控制信号的电平高低可以实现切换输出模块的输出信号种类，这样设置的好处是可以通过一个独立信号完成改变显示面板的刷新率，从而提高对改变刷新率请求的响应速度，为用户提供更好的视觉效果和体验。

[0105] 如图10所示，基于图9对应的第八实施例，本申请第九实施例提供的驱动电路1，第一开关单元包括第九电子开关211，第二开关单元包括第十电子开关221；

[0106] 第九电子开关211的源极和栅极用于接收第一电平信号，第九电子开关211的漏极用于当第三控制信号为低电平时，输出第一开关控制信号至第一输出单元310的第六电子开关和第二输出单元320的第八电子开关；

[0107] 第十电子开关221的源极用于接收第二电平信号，第十电子开关221的栅极用于接收第三控制信号，第十电子开关221的漏极用于当第三控制信号为高电平时，输出第二开关控制信号至第一输出单元310的第五电子开关和第二输出单元320的第七电子开关。

[0108] 在应用中，第九电子开关和第十电子开关的选型与上述第一电子开关和第二电子开关的选型一致，在此不再赘述。

[0109] 在应用中，在第三控制信号为低电平时，第十电子开关的栅极为低电平，第十电子开关关断；第九电子开关的源极和栅极接收第一电平信号，第九电子开关导通，则第九电子开关的漏极输出第一开关控制信号至第一输出单元的第六电子开关，以及第二输出单元的第八电子开关，使上述第六电子开关和上述第八电子开关导通，从而控制第一输出单元输出第一生成信号，以及控制第二输出单元输出第二生成信号。

[0110] 在应用中，在第三控制信号为高电平时，第十电子开关的栅极为高电平，第十电子开关导通；第九电子开关的源极和栅极接收第一电平信号，第九电子开关导通，则第九电子开关的漏极为高电平，第十电子开关的源极为低电平，第九电子开关的漏极和第十电子开关的漏极处的电压会中和并为低电平，使第一输出单元的第六电子开关和第二输出单元的第八电子开关关断；第三控制信号可

以输出至第一输出单元的第五电子开关，以及第二输出单元的第七电子开关，使上述第五电子开关和上述第七电子开关导通，从而控制第一输出单元输出第一时钟信号，以及控制第二输出单元输出第二时钟信号。

[0111] 在应用中，第九电子开关和第十电子开关可以根据第三控制信号的电平高低进行同步响应，可以实时改变显示面板的刷新率，大幅提高对改变刷新率请求的响应速度。

[0112] 本申请实施例的提供的显示面板的驱动电路，包括生成模块、输出模块和开关控制模块；输出模块分别与生成模块和开关控制模块电连接；生成模块用于根据接收到的第一时钟信号、第二时钟信号、第一控制信号和第二控制信号输出生成信号至输出模块；其中，生成信号包括第一时钟信号和第二时钟信号；开关控制模块用于根据接收到的第一电平信号、第二电平信号和第三控制信号输出开关控制信号至输出模块；在第三控制信号为低电平时，输出模块用于根据开关控制信号输出生成信号至显示面板；在第三控制信号为高电平时，输出模块还用于根据开关控制信号输出第一时钟信号和第二时钟信号至显示面板，可以实时改变显示面板的刷新率，降低高刷新率显示面板的功耗，同时输出模块输出的信号可以连续不间断，以提升显示面板的显示效果并延长显示面板的寿命。

[0113] 如图11所示，本申请第十实施例还提供一种显示装置3，包括显示面板31、控制单元32、源极驱动器33、栅极驱动器34；

[0114] 显示面板31分别与源极驱动器33和栅极驱动器34连接，控制单元32分别与源极驱动器33和栅极驱动器34连接；

[0115] 控制单元32包括本申请第一实施例至第九实施例任意一个实施例提供的驱动电路；

[0116] 控制单元32的驱动电路35与栅极驱动器34连接。

[0117] 在应用中，显示装置的功能包括上述第一实施例至第九实施例提供的驱动电路的功能，在此不再赘述。

[0118] 在应用中，该显示装置可包括，但不仅限于，显示面板、控制单元、源极驱动器、栅极驱动器和控制电源的驱动电路。本领域技术人员可以理解，图11仅仅

是显示装置的举例，并不构成对显示装置的限定，可以包括比图示更多或更少的部件，或者组合某些部件，或者不同的部件，例如还可以包括输入输出设备、网络接入设备等。

[0119] 以上所述实施例仅用以说明本申请的技术方案，而非对其限制；尽管参照前述实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例技术方案的精神和范围，均应包含在本申请的保护范围之内。

权利要求书

[权利要求 1] 一种显示面板的驱动电路，其中，包括生成模块、输出模块和开关控制模块；

所述输出模块分别与所述生成模块和所述开关控制模块电连接；

所述生成模块用于接收第一时钟信号、第二时钟信号、第一控制信号和第二控制信号，根据所述第一控制信号和所述第二控制信号，对所述第一时钟信号和所述第二时钟信号进行处理得到生成信号，并输出所述生成信号至所述输出模块；所述第一时钟信号和所述第二时钟信号具有预设相位差；

所述开关控制模块用于根据接收到的第一电平信号、第二电平信号和第三控制信号输出开关控制信号至所述输出模块；

在所述第三控制信号为低电平时，所述输出模块用于根据所述开关控制信号输出所述生成信号至栅极驱动器；在所述第三控制信号为高电平时，所述输出模块还用于根据所述开关控制信号输出所述第一时钟信号或所述第二时钟信号至栅极驱动器。

[权利要求 2] 如权利要求1所述的驱动电路，其中，所述生成模块包括第一生成单元和第二生成单元；

所述第一生成单元和第二生成单元分别与所述输出模块电连接；

所述第一生成单元用于在第一时间段内对所述第一时钟信号进行处理得到第一生成信号，并输出所述第一生成信号至所述输出模块；所述第一生成单元还用于在所述第二时间段内对所述第二时钟信号进行处理得到第一生成信号，并输出所述第一生成信号至所述输出模块；

所述第二生成单元用于在第一时间段内对所述第二时钟信号进行处理得到第二生成信号，并输出所述第二生成信号至所述输出模块；所述第二生成单元还用于在所述第二时间段内对所述第一时钟信号进行处理得到第二生成信号，并输出所述第二生成信号至所述输出模块；

其中，所述第一时间段内所述第一控制信号为高电平且所述第二控制信号为低电平，所述第二时间段内所述第一控制信号为低电平且所述

第二控制信号为高电平。

[权利要求 3] 如权利要求2所述的驱动电路，其中，所述第一生成单元包括第一电子开关和第二电子开关；

所述第一电子开关的漏极与所述第二电子开关的漏极电连接，所述第一电子开关的源极用于接收所述第一时钟信号，所述第一电子开关的栅极用于接收所述第一控制信号，所述第一电子开关的漏极用于在所述第一时间段内，输出所述第一时钟信号至所述输出模块；

所述第二电子开关的源极用于接收所述第二时钟信号，所述第二电子开关的栅极用于接收所述第二控制信号，所述第二电子开关的漏极用于在所述第二时间段内，输出所述第二时钟信号至所述输出模块。

[权利要求 4] 如权利要求2所述的驱动电路，其中，所述第二生成单元包括第三电子开关和第四电子开关；

所述第三电子开关的漏极与所述第四电子开关的漏极电连接，所述第三电子开关的源极用于接收所述第二时钟信号，所述第三电子开关的栅极用于接收所述第一控制信号，所述第三电子开关的漏极用于在所述第一时间段内，输出所述第二时钟信号至所述输出模块；

所述第四电子开关的源极用于接收所述第一时钟信号，所述第四电子开关的栅极用于接收所述第二控制信号，所述第四电子开关的漏极用于在所述第二时间段内，输出所述第一时钟信号至所述输出模块。

[权利要求 5] 如权利要求1所述的驱动电路，其中，所述输出模块包括第一输出单元和第二输出单元；

所述第一输出单元分别与第一生成单元和所述开关控制模块电连接，所述第二输出单元分别与第二生成单元和所述开关控制模块电连接；

所述第一输出单元用于在所述第三控制信号为低电平时，接收第一生成信号，并输出所述第一生成信号至所述栅极驱动器；还用于在所述第三控制信号为高电平时，接收所述第一时钟信号，并输出所述第一时钟信号至所述栅极驱动器；

所述第二输出单元用于在所述第三控制信号为低电平时，接收第二生

成信号，并输出所述第二生成信号至所述栅极驱动器；还用于在所述第三控制信号为高电平时，接收所述第二时钟信号，并输出所述第二时钟信号至所述栅极驱动器。

[权利要求 6] 如权利要求5所述的驱动电路，其中，所述第一输出单元包括第五电子开关和第六电子开关；

所述第五电子开关的漏极和所述第六电子开关的漏极电连接，所述第五电子开关的源极用于接收所述第一时钟信号，所述第五电子开关的栅极用于接收所述开关控制信号，所述第五电子开关的漏极用于在所述第三控制信号为高电平时，输出所述第一时钟信号至所述栅极驱动器；

所述第六电子开关的源极用于接收所述第一生成信号，所述第六电子开关的栅极用于接收所述开关控制信号，所述第六电子开关的漏极用于在所述第三控制信号为低电平时，输出所述第一生成信号至所述栅极驱动器。

[权利要求 7] 如权利要求5所述的驱动电路，其中，所述第二输出单元包括第七电子开关和第八电子开关；

所述第七电子开关的漏极和所述第八电子开关的漏极电连接，所述第七电子开关的源极用于接收所述第二时钟信号，所述第七电子开关的栅极用于接收所述开关控制信号，所述第七电子开关的漏极用于在所述第三控制信号为高电平时，输出所述第二时钟信号至所述栅极驱动器；

所述第八电子开关的源极用于接收所述第二生成信号，所述第八电子开关的栅极用于接收所述开关控制信号，所述第八电子开关的漏极用于在所述第三控制信号为低电平时，输出所述第二生成信号至所述栅极驱动器。

[权利要求 8] 如权利要求1所述的驱动电路，其中，所述开关控制模块包括第一开关单元和第二开关单元；

所述第一开关单元分别与所述第二开关单元、第一输出单元及第二输

出单元电连接，所述第二开关单元分别与所述第一输出单元和第二输出单元电连接；

所述第一开关单元用于接收第一电平信号，在所述第三控制信号为低电平时，输出第一开关控制信号至所述第一输出单元和第二输出单元，所述第一开关控制信号为高电平；

所述第二开关单元用于接收第二电平信号和第三控制信号，在所述第三控制信号为高电平时，输出第二开关控制信号至所述第一输出单元和第二输出单元，所述第二开关控制信号为高电平。

[权利要求 9] 如权利要求8所述的驱动电路，其中，所述第一开关单元包括第九电子开关，所述第二开关单元包括第十电子开关；

所述第九电子开关的源极和栅极用于接收所述第一电平信号，所述第九电子开关的漏极用于当所述第三控制信号为低电平时，输出所述第一开关控制信号至第一输出单元的第六电子开关和第二输出单元的第八电子开关；

所述第十电子开关的源极用于接收所述第二电平信号，所述第十电子开关的栅极用于接收所述第三控制信号，所述第十电子开关的漏极用于当所述第三控制信号为高电平时，输出所述第二开关控制信号至第一输出单元的第五电子开关和第二输出单元的第七电子开关。

[权利要求 10] 如权利要求1所述的驱动电路，其中，所述开关控制模块用于获取显示面板的显示状态，并根据所述显示面板的显示状态调整所述第三控制信号的电平。

[权利要求 11] 如权利要求10所述的驱动电路，其中，所述开关控制模块用于：

当显示面板的显示画面刷新率低于预设阈值时，调整所述第三控制信号切换至高电平；

当显示面板的显示画面刷新率高于预设阈值时，调整所述第三控制信号切换至低电平。

[权利要求 12] 如权利要求1所述的驱动电路，其中，所述预设相位差的范围为0度至180度。

[权利要求 13] 如权利要求1所述的驱动电路，其中，所述第一控制信号和所述第二控制信号的相位差为90度。

[权利要求 14] 如权利要求1所述的驱动电路，其中，所述第一电平信号为高电平信号，所述第二电平信号为低电平信号，所述第三控制信号为高低电平可调的脉冲信号。

[权利要求 15] 一种显示装置，其中，包括显示面板、控制单元、源极驱动器、栅极驱动器；

所述显示面板分别与所述源极驱动器和所述栅极驱动器连接，所述控制单元分别与所述源极驱动器和所述栅极驱动器连接；

所述控制单元包括如权利要求1所述的驱动电路；

所述控制单元的驱动电路与所述栅极驱动器连接。

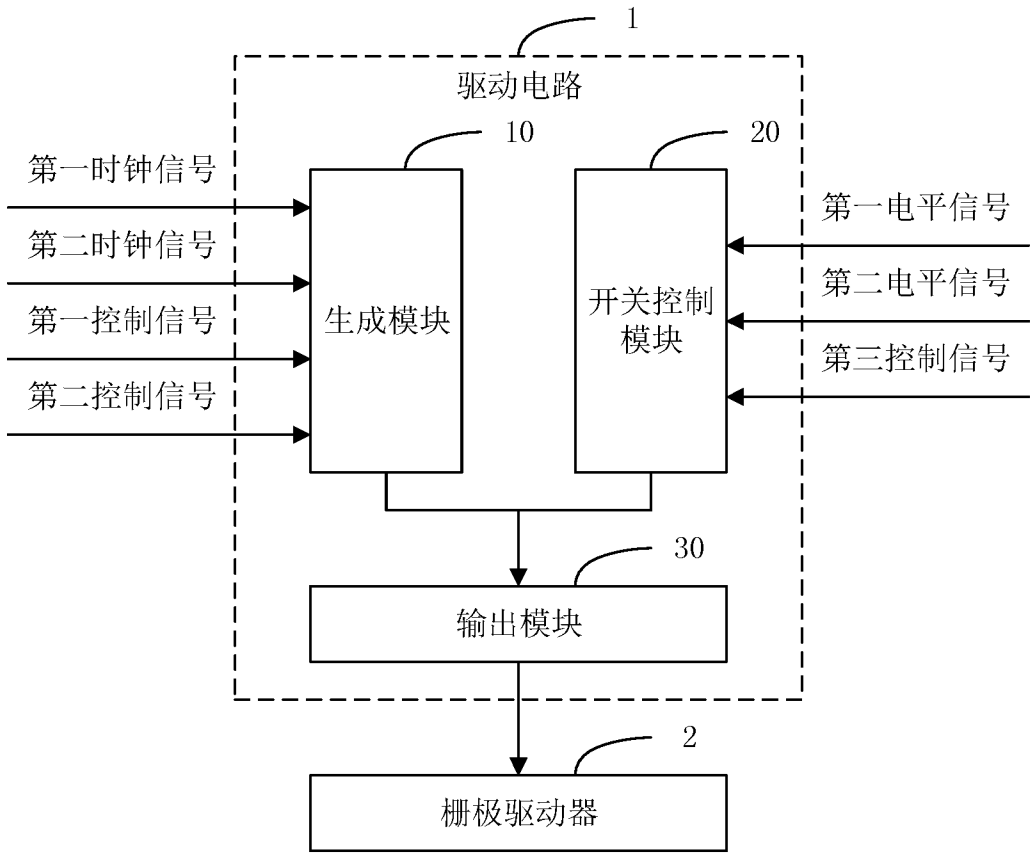

1
驱动电路
10
20
第一时钟信号
第二时钟信号
第一控制信号
第二控制信号
生成模块
开关控制模块
第一电平信号
第二电平信号
第三控制信号
30
输出模块
2
栅极驱动器

图 1

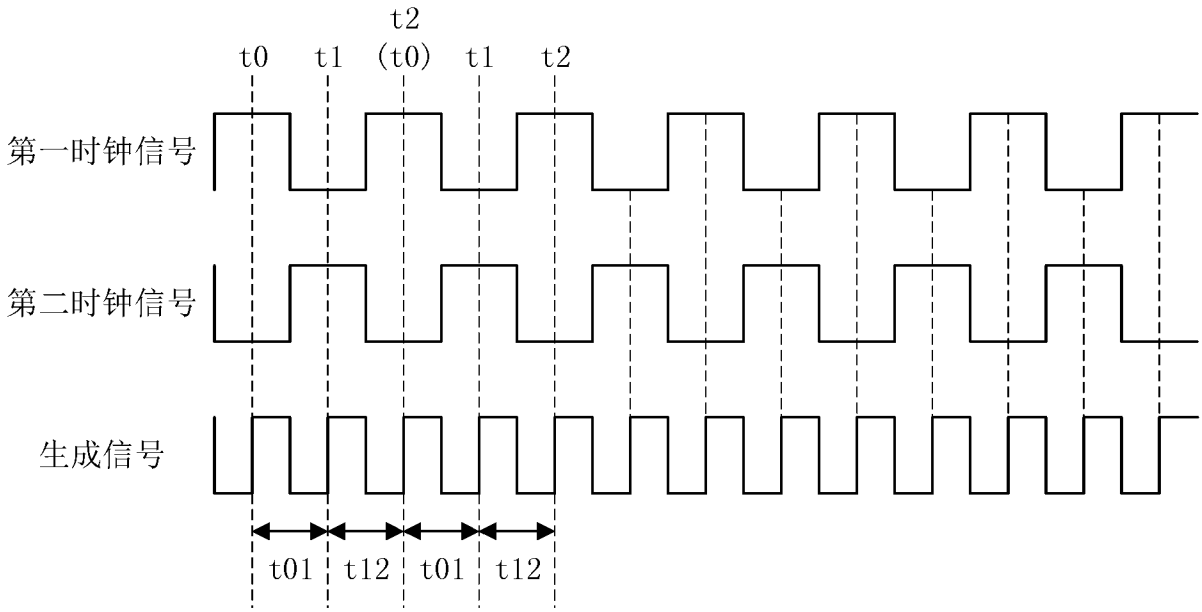

t2
t0
t1
(t0)
t1
t2
第一时钟信号
第二时钟信号
生成信号
t01
t12
t01
t12

图 2

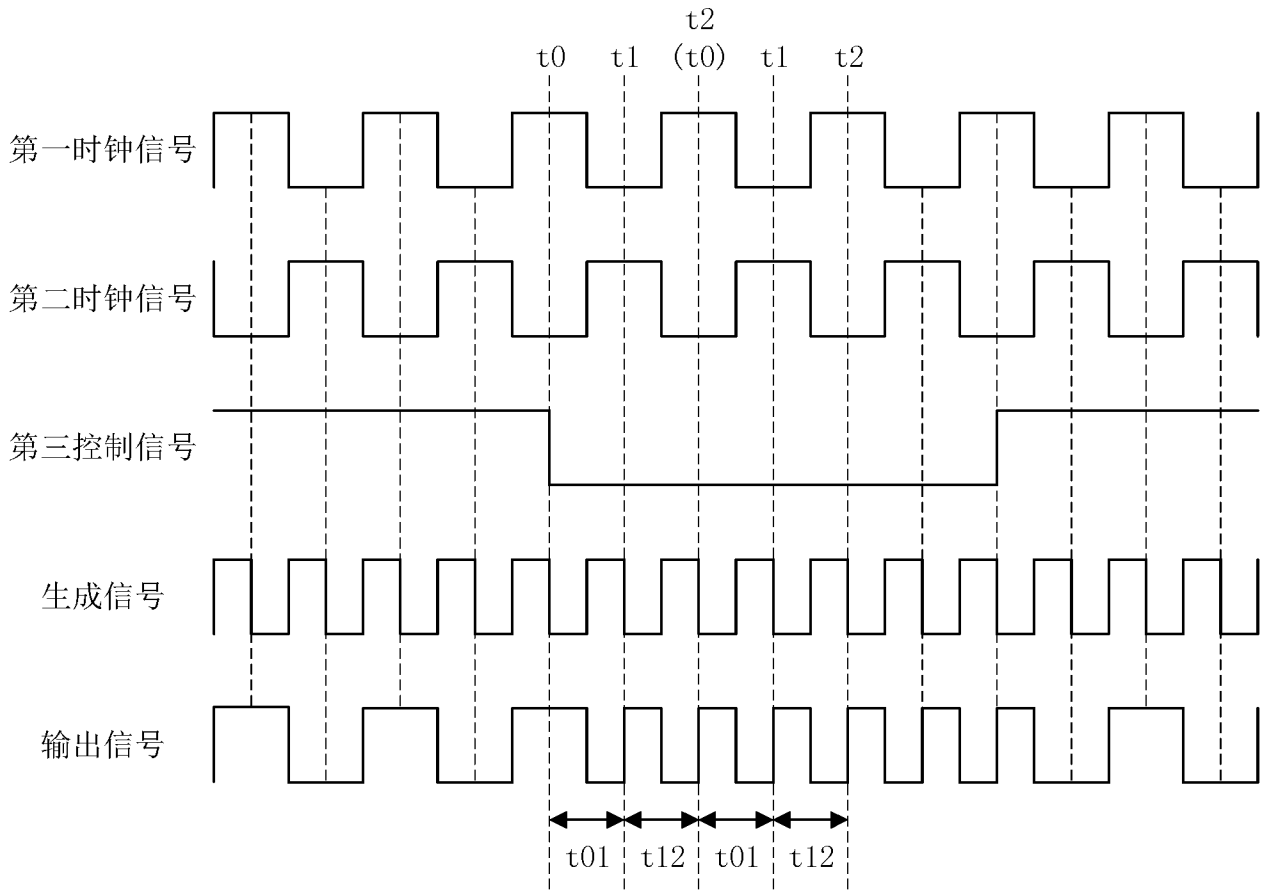

t2
t0
t1
(t0)
t1
t2
第一时钟信号
第二时钟信号
第三控制信号
生成信号
输出信号
t01
t12
t01
t12

图 3

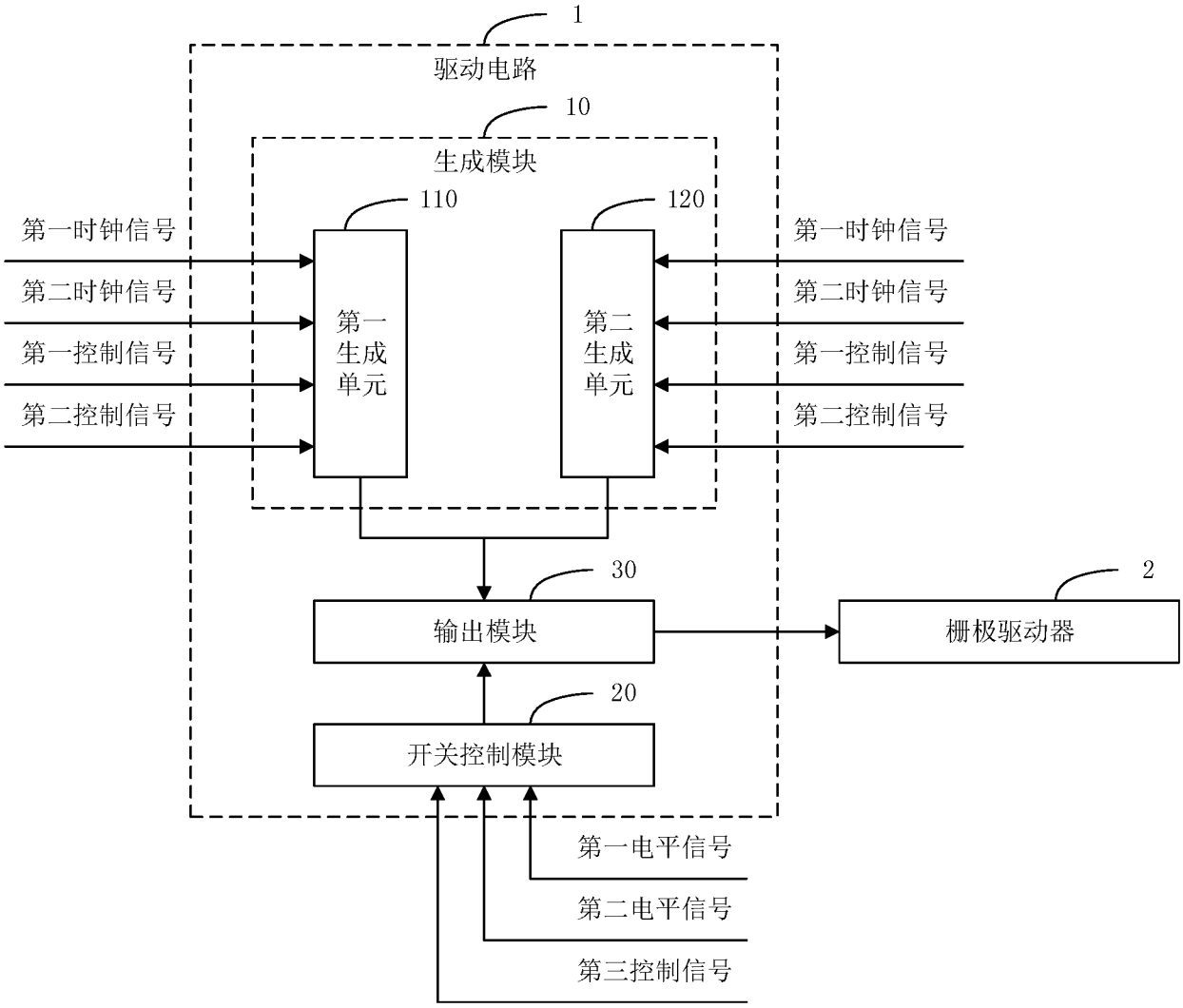

1
驱动电路
10
生成模块
110
120
第一时钟信号
第二时钟信号
第一控制信号
第二控制信号
第一生成单元
第二生成单元
第一时钟信号
第二时钟信号
第一控制信号
第二控制信号
30
2
输出模块
栅极驱动器
20
开关控制模块
第一电平信号
第二电平信号
第三控制信号

图 4

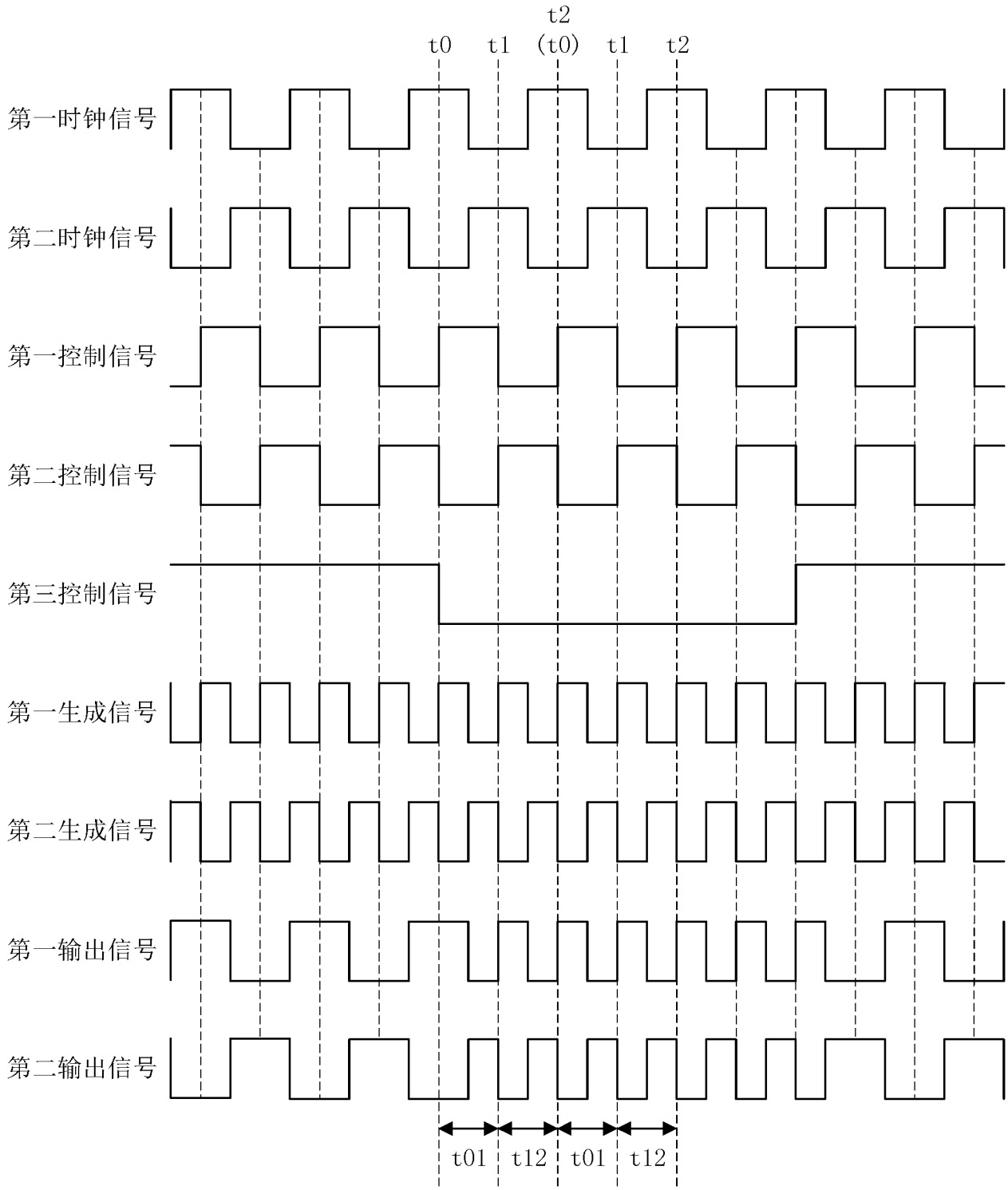

t2
t0
t1
(t0)
t1
t2
第一时钟信号
第二时钟信号
第一控制信号
第二控制信号
第三控制信号
第一生成信号
第二生成信号
第一输出信号
第二输出信号
t01
t12
t01
t12

图 5

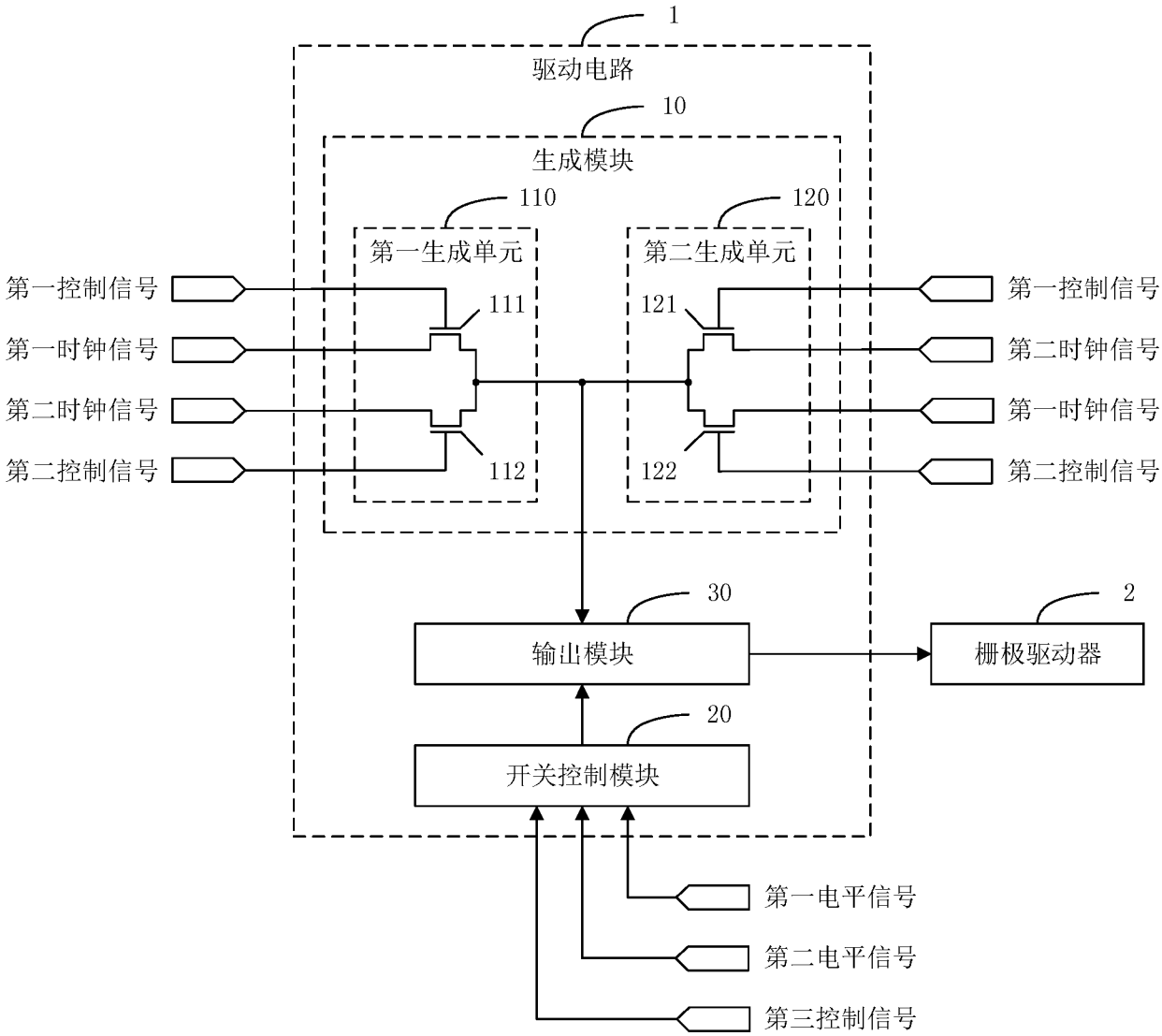

1
驱动电路
10
生成模块
110
第一生成单元
120
第二生成单元
第一控制信号
第一时钟信号
第二时钟信号
第二控制信号
111
112
121
122
第一控制信号
第二时钟信号
第一时钟信号
第二控制信号
30
输出模块
2
栅极驱动器
20
开关控制模块
第一电平信号
第二电平信号
第三控制信号

图 6

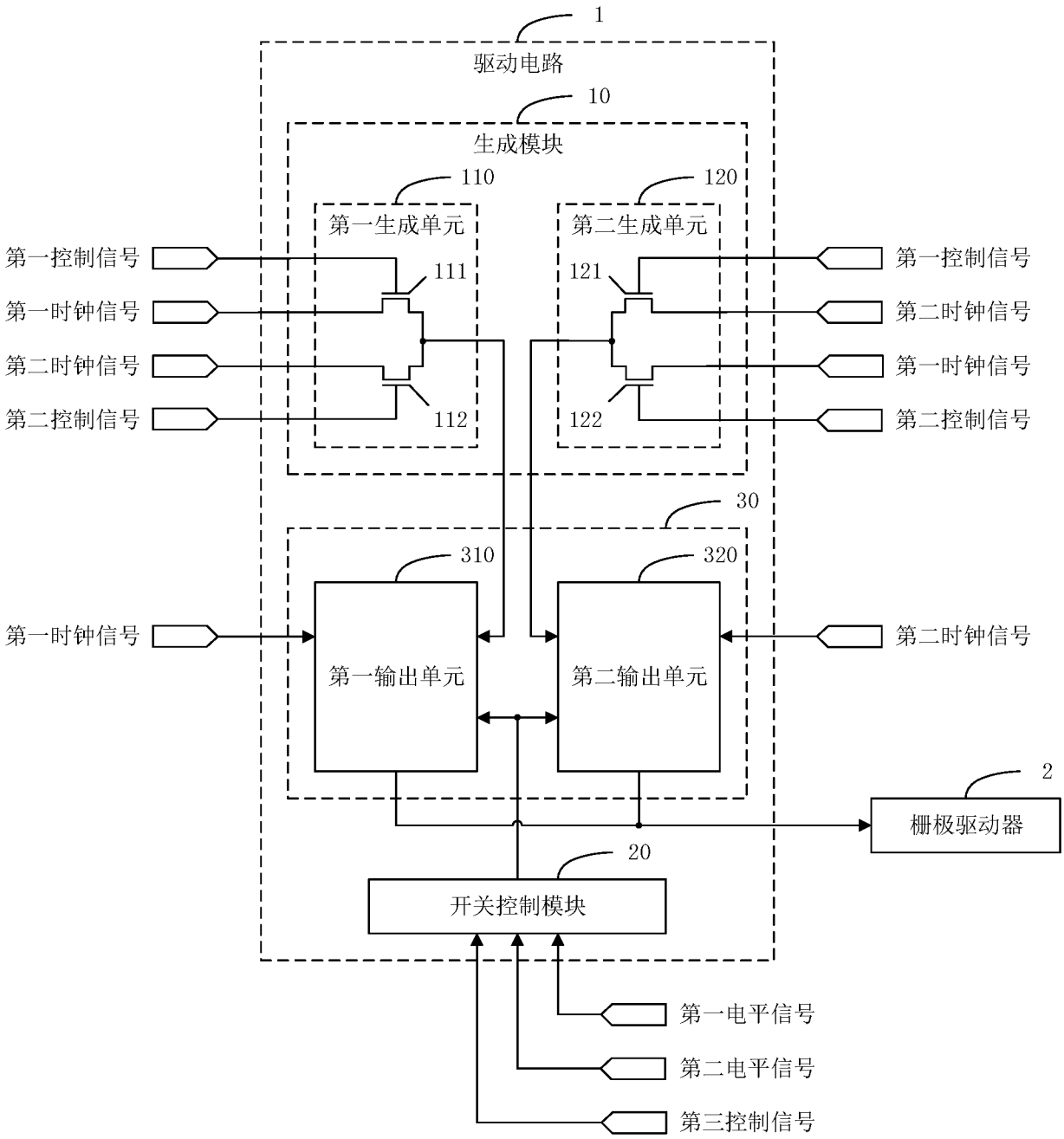

1
驱动电路
10
生成模块
110
第一生成单元
120
第二生成单元
第一控制信号
第一时钟信号
第二时钟信号
第二控制信号
111
112
121
122
第一控制信号
第二时钟信号
第一时钟信号
第二控制信号
30
310
320
第一时钟信号
第一输出单元
第二输出单元
第二时钟信号
2
栅极驱动器
20
开关控制模块
第一电平信号
第二电平信号
第三控制信号

图 7

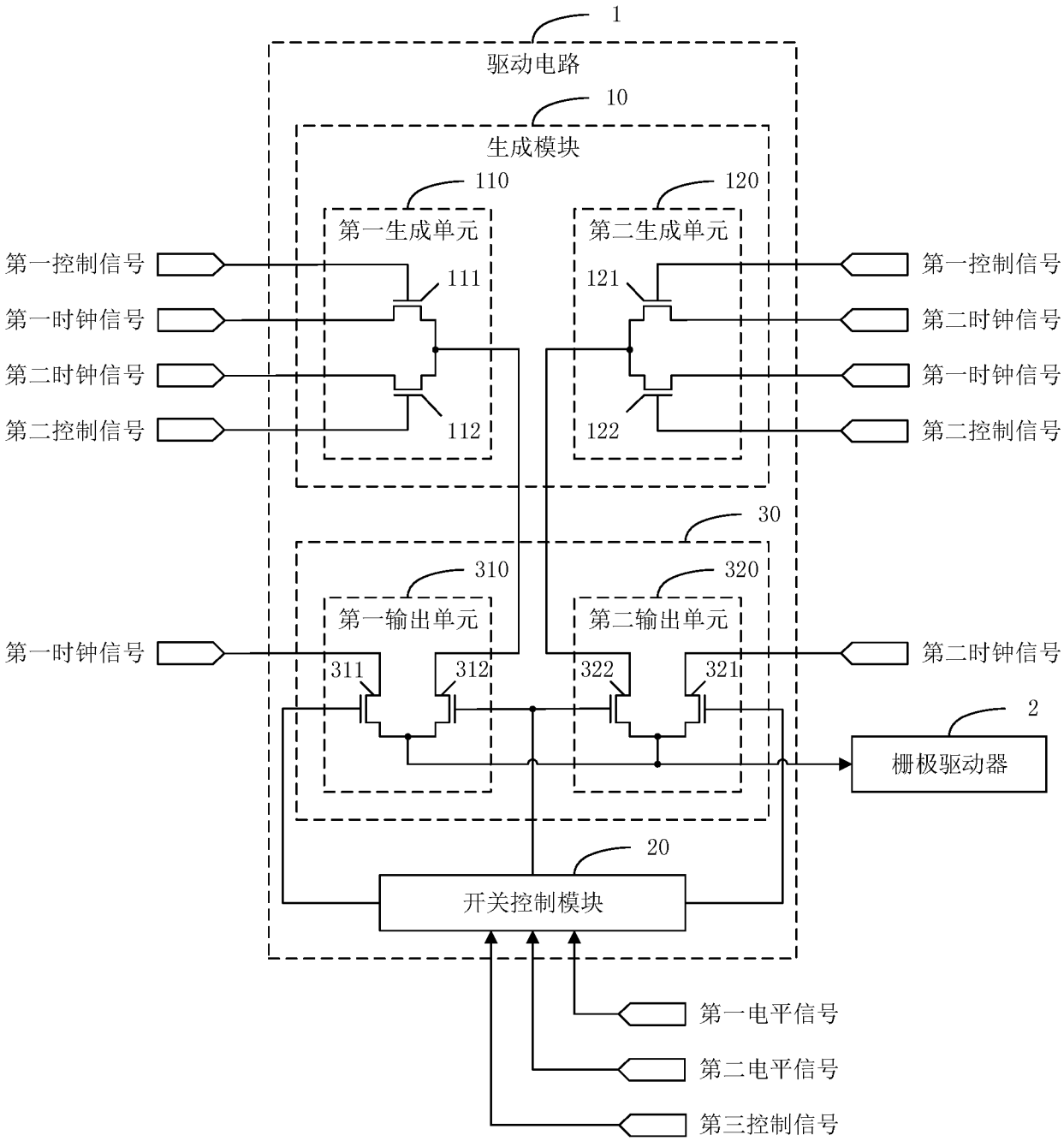

1
驱动电路
10
生成模块
110
第一生成单元
120
第二生成单元
第一控制信号
第一时钟信号
第二时钟信号
第二控制信号
111
112
121
122
第一控制信号
第二时钟信号
第一时钟信号
第二控制信号
30
310
第一输出单元
320
第二输出单元
第一时钟信号
第二时钟信号
311
312
322
321
2
栅极驱动器
20
开关控制模块
第一电平信号
第二电平信号
第三控制信号

图 8

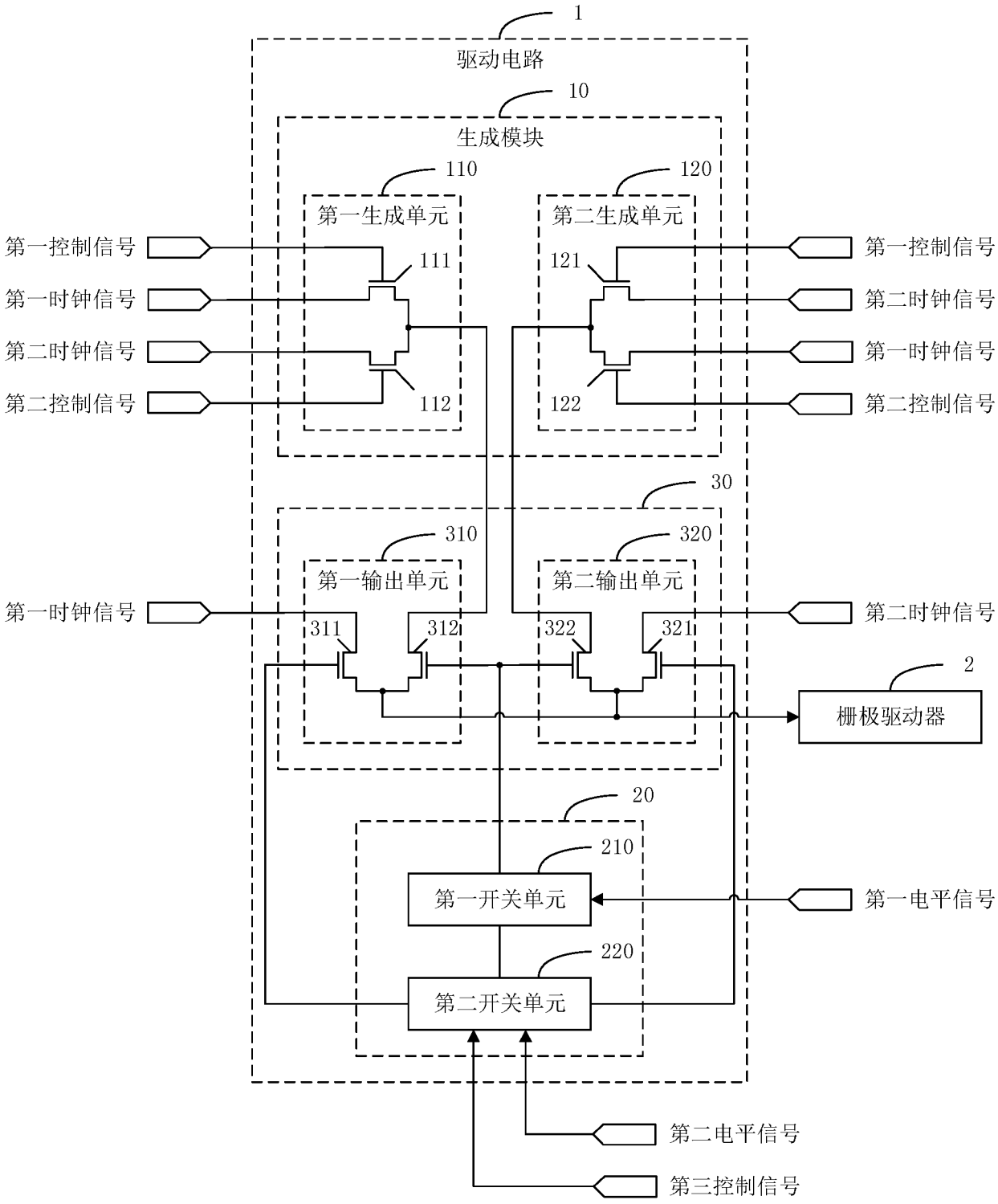

1
驱动电路
10
生成模块
110
第一生成单元
120
第二生成单元
第一控制信号
第一时钟信号
第二时钟信号
第二控制信号
111
112
121
122
第一控制信号
第二时钟信号
第一时钟信号
第二控制信号
30
310
第一输出单元
320
第二输出单元
第一时钟信号
第二时钟信号
311
312
322
321
2
栅极驱动器
20
210
第一开关单元
第一电平信号
220
第二开关单元
第二电平信号
第三控制信号

图 9

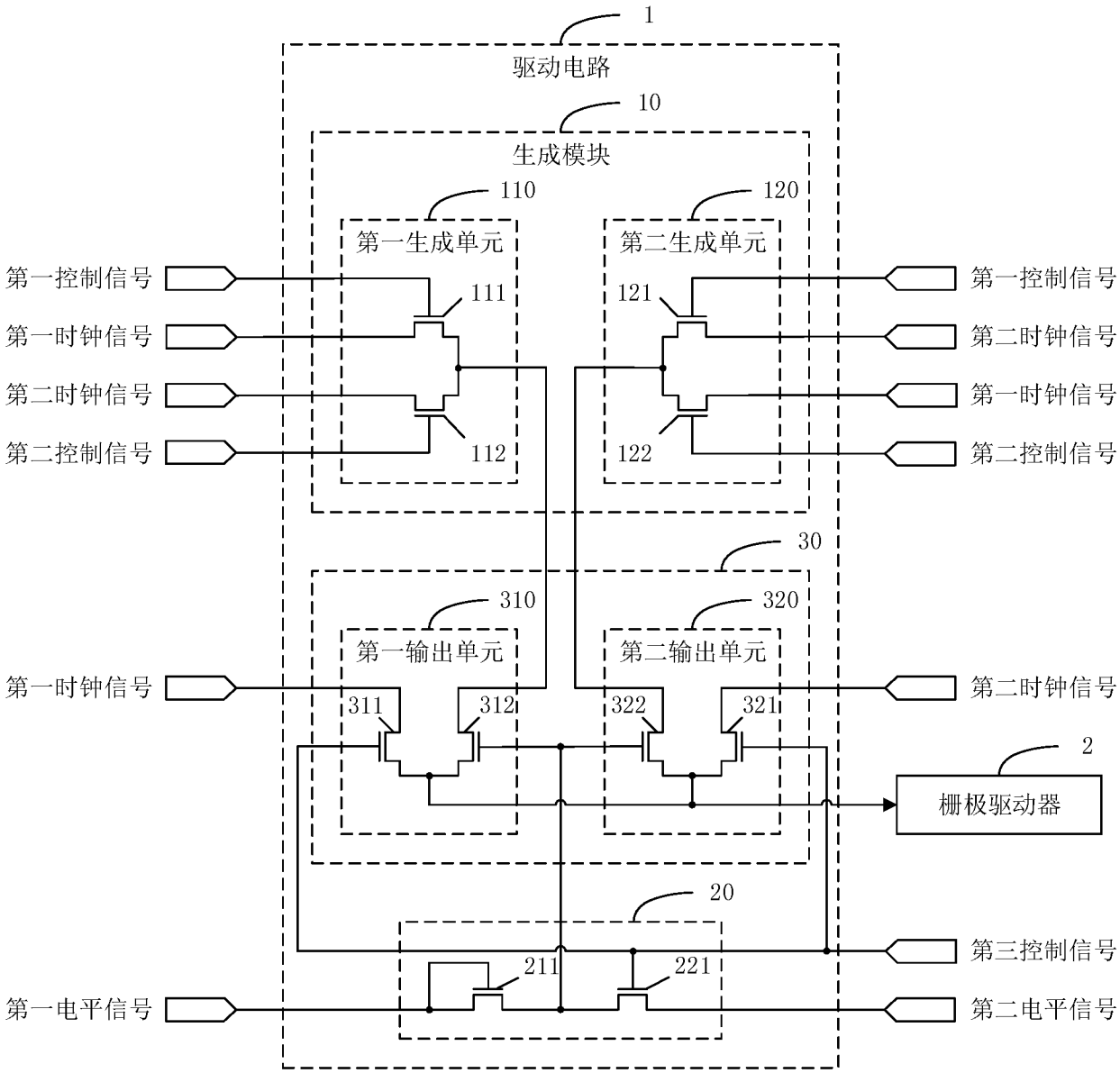

1
驱动电路
10
生成模块
110
第一生成单元
120
第二生成单元
第一控制信号
第一时钟信号
第二时钟信号
第二控制信号
111
112
121
122
第一控制信号
第二时钟信号
第一时钟信号
第二控制信号
30
310
第一输出单元
320
第二输出单元
第一时钟信号
311
312
322
321
第二时钟信号
2
栅极驱动器
20
第三控制信号
211
221
第一电平信号
第二电平信号

图 10

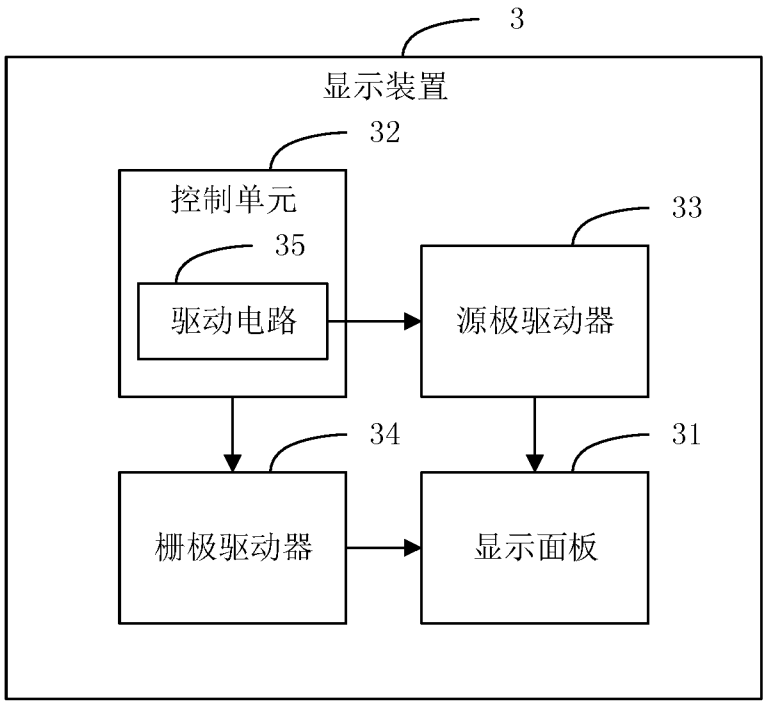


图 11

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2022/103022

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20(2006.01)i; G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPABSC; CNTXT; ENTXTC; ENTXT; VEN; CNKI: 刷新率, 更新率, 刷新频率, 更新频率, 时钟, 生成, 产生, 选择, 切换, 功耗, 能耗, 节能, 节约, 省电, 电力消耗, refresh+, renovat+, clock, produc+, build+, creat+, generat+, choic+, choos+, select+, switch+, energy, power, electric+, consumpt+, dissipat+, sav+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 113570996 A (HKC CO., LTD.) 29 October 2021 (2021-10-29) description, paragraphs 42-129, and figures 1-11	1-15
A	CN 109830204 A (BOE TECHNOLOGY GROUP CO., LTD.) 31 May 2019 (2019-05-31) entire document	1-15
A	CN 106710561 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 24 May 2017 (2017-05-24) entire document	1-15
A	CN 109410894 A (BOE TECHNOLOGY GROUP CO., LTD.) 01 March 2019 (2019-03-01) entire document	1-15
A	US 2014225817 A1 (APPLE INC.) 14 August 2014 (2014-08-14) entire document	1-15
A	US 2018158418 A1 (LG DISPLAY CO., LTD.) 07 June 2018 (2018-06-07) entire document	1-15
A	KR 20150055653 A (LG DISPLAY CO., LTD.) 22 May 2015 (2015-05-22) entire document	1-15

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
04 August 2022	**07 September 2022**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2022/103022

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	113570996	A	29 October 2021	CN	113570996	B	10 May 2022
CN	109830204	A	31 May 2019	US	2020312270	A1	01 October 2020
				US	11107437	B2	31 August 2021
CN	106710561	A	24 May 2017	US	2019130806	A1	02 May 2019
				WO	2018161806	A1	13 September 2018
				CN	106710561	B	17 September 2019
				US	10559242	B2	11 February 2020
CN	109410894	A	01 March 2019	CN	109410894	B	26 January 2021
US	2014225817	A1	14 August 2014		None		
US	2018158418	A1	07 June 2018	KR	20180065194	A	18 June 2018
				US	10565936	B2	18 February 2020
KR	20150055653	A	22 May 2015	KR	102104976	B1	28 April 2020

国际检索报告

国际申请号
PCT/CN2022/103022

A. 主题的分类

G09G 3/20(2006.01)i; G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G; G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

WPABSC;CNTXT;ENTXTC;ENTXT;VEN;CNKI:刷新率，更新率，刷新频率，更新频率，时钟，生成，产生，选择，切换，功耗，能耗，节能，节约，省电，电力消耗，refresh+，renovat+，clock，produc+，build+，creat+，generat+，choic+，choos+，select+，switch+，energy，power，electric+，consumpt+，dissipat+，sav+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 113570996 A (惠科股份有限公司) 2021年10月29日 (2021-10-29) 说明书第42-129段，图1-11	1-15
A	CN 109830204 A (京东方科技集团股份有限公司) 2019年5月31日 (2019-05-31) 全文	1-15
A	CN 106710561 A (京东方科技集团股份有限公司 等) 2017年5月24日 (2017-05-24) 全文	1-15
A	CN 109410894 A (京东方科技集团股份有限公司) 2019年3月1日 (2019-03-01) 全文	1-15
A	US 2014225817 A1 (APPLE INC) 2014年8月14日 (2014-08-14) 全文	1-15
A	US 2018158418 A1 (LG DISPLAY CO LTD) 2018年6月7日 (2018-06-07) 全文	1-15
A	KR 20150055653 A (LG DISPLAY CO LTD) 2015年5月22日 (2015-05-22) 全文	1-15

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2022年8月4日	2022年9月7日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 孟慧慧 电话号码 (86-27)59371224

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2022/103022

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	113570996	A	2021年10月29日	CN	113570996	B	2022年5月10日
CN	109830204	A	2019年5月31日	US	2020312270	A1	2020年10月1日
				US	11107437	B2	2021年8月31日
CN	106710561	A	2017年5月24日	US	2019130806	A1	2019年5月2日
				WO	2018161806	A1	2018年9月13日
				CN	106710561	B	2019年9月17日
				US	10559242	B2	2020年2月11日
CN	109410894	A	2019年3月1日	CN	109410894	B	2021年1月26日
US	2014225817	A1	2014年8月14日		无		
US	2018158418	A1	2018年6月7日	KR	20180065194	A	2018年6月18日
				US	10565936	B2	2020年2月18日
KR	20150055653	A	2015年5月22日	KR	102104976	B1	2020年4月28日