

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
H03H 11/40

(45) 공고일자 2005년12월28일
(11) 등록번호 10-0539625
(24) 등록일자 2005년12월22일

(21) 출원번호 10-1999-0000675
(22) 출원일자 1999년01월13일

(65) 공개번호 10-1999-0067879
(43) 공개일자 1999년08월25일

(30) 우선권주장 98-5716 1998년01월14일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 히라바야시아쓰시
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

후지타고스케
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

고모리겐지
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

무라야마노리히로
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

(74) 대리인 유미특허법인
김재만

심사관 : 나용수

(54) 임피던스변환회로, 영상기기, 오디오기기 및 통신장치

요약

본 발명은 임피던스변환회로, 영상기기, 오디오기기 및 통신장치에 관한 것으로, 종래에 비하여 높은 주파수에서 사용할 수 있을 뿐 아니라 집적회로화에 적합한 임피던스변환회로와, 이 임피던스변환회로를 사용한 영상기기 등을 제안한다. 제1 및 제2의 입력단의 전압 V1 및 -V1에 대응하여 임피던스회로의 제1 및 제2의 단자에 구동전류가 공급되는 동시에, 이 제1 및 제2의 단자전압 V2 및 -V2에 대응하여 제2 및 제1의 입력단으로부터 전류가 유출된다.

대표도

도 1

색인어

임피던스변환회로, 영상기기, 오디오기기, 통신장치, 차동쌍, 바이어스회로

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시형태에 따른 임피던스변환회로를 나타내는 접속도이다.

도 2는 도 1의 임피던스변환회로의 등화회로(等化回路)를 나타내는 접속도이다.

도 3은 본 발명의 제2 실시형태에 따른 임피던스변환회로를 나타내는 접속도이다.

도 4는 도 3의 임피던스변환회로의 등화회로를 나타내는 접속도이다.

도 5는 종래의 임피던스변환회로를 나타내는 블록도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 임피던스변환회로, 영상기기, 오디오기기 및 통신장치에 관한 것으로서, 예를 들면 라디오수신기, 텔레비전수상기, 위성방송수신기, 비디오테이프레코더, 이동체통신기 등에 적용할 수 있다. 본 발명은 제1 및 제2의 입력단 전압에 따라 임피던스회로의 제1 및 제2의 단자에 구동전류를 공급하는 동시에, 상기 제1 및 제2의 단자 전압에 따라 제2 및 제1의 입력단으로부터 전류를 유출시킴으로써 종래에 비하여 높은 주파수에서 사용할 수 있을 뿐 아니라 집적회로화에 적합한 임피던스변환회로와, 이 임피던스변환회로를 사용한 영상기기 등을 제안한다.

종래, 비디오기기 등의 비교적 주파수가 낮은 신호를 처리하는 기기에 있어서는, 도 5에 나타난 바와 같이 소망의 특성을 기초로 임피던스변환회로(1)에 의해 임피던스가 만들어지고, 이렇게 만들어진 임피던스에 의해 오디오신호 등이 신호처리된다.

보다 구체적으로, 임피던스변환회로(1)는 5개의 임피던스회로(2~6)가 서로 직렬접속되고, 이들 임피던스회로(2~6) 간에 연산증폭회로(7, 8)가 접속된다. 여기서 5개의 임피던스회로(2~6)는 필요로 하는 임피던스에 따라 각각 소정의 임피던스 ZA~ZE에 설정된다. 또 제1의 연산증폭회로(7)는 제2 및 제3의 임피던스회로(3, 4)의 접속중점(接續中點)에 반전입력단(反轉入力端)이 접속되고, 제4 및 제5의 임피던스회로(5, 6)의 접속중점에 비반전입력단이 접속되고, 출력단이 제1 및 제2의 임피던스회로(2, 3)의 접속중점에 접속된다. 또 제2의 연산증폭회로(8)는, 이 임피던스변환회로의 입력단 Vin에 비반전입력단이 접속되고, 제2 및 제3의 임피던스회로(3, 4)의 접속중점에 반전입력단이 접속되고, 출력단이 제3 및 제4의 임피던스회로(4, 5)의 접속중점에 접속된다.

이에 따라, 임피던스변환회로(1)는, 입력단 Vin에서 본 입력 임피던스 Zin을 다음 식에 의해 표현할 수 있고, 이에 의해 임피던스회로(2~6)를 여러 가지로 설정하여 입력 임피던스 Zin을 소망의 값으로 설정할 수 있도록 되어 있다.

수학식 1

$$Z_{in} = \frac{Z_A x Z_E x Z_C}{Z_B x Z_D}$$

발명이 이루고자 하는 기술적 과제

그런데, 상기 임피던스변환회로(1)는, 연산증폭회로(7, 8)에 의해 동작주파수가 1MHz 이하로 한정되는 문제가 있다. 그 결과 비디오대역 등의 주파수대에서는 임피던스변환회로(1)를 신호처리회로에 적용하는 것이 곤란하였다.

또한 임피던스변환회로(1)가 다른 신호처리회로와 일체로 집적회로화하는 경우, 연산증폭회로(7, 8)를 집적회로화하는 것으로 되고, 그만큼 소자수(素子數)가 증대하고, 이에 따라 집적회로화에 부적합하다는 문제도 있었다.

본 발명은 이상의 점을 고려하여 이루어진 것으로서, 종래에 비하여 높은 주파수에서 사용할 수 있을 뿐 아니라 집적회로화에 적합한 임피던스변환회로와, 이 임피던스변환회로를 사용한 영상기기, 오디오기기 및 통신장치를 제안하고자 하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위해 본 발명에 있어서는, 임피던스회로를 하이임피던스(high impedance)에 의해 직류 바이어스한 상태에서, 제1 및 제2의 입력단의 전압에 따라, 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하고, 또한 상기 제1 및 제2의 단자의 전압에 따라, 각각 제2 및 제1의 입력단으로부터 전류를 유출시킨다.

임피던스회로를 하이임피던스에 의해 직류 바이어스한 상태에서, 제1 및 제2의 입력단의 전압에 따라 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하고, 또한 상기 제1 및 제2의 단자의 전압에 따라 각각 제2 및 제1의 입력단으로부터 전류를 유출시키면, 제1 및 제2의 입력단에서 본 임피던스에 있어서는, 임피던스회로에 의해 임피던스의 역수에 소정의 저항치를 승산(乘算)한 임피던스로 된다. 이에 따라 임피던스회로의 임피던스를 변환하여 만들어지는 입력 임피던스를 얻을 수 있다. 이 때 차동쌍(差動雙)의 조합에 의해 임피던스변환회로가 만들어지므로, 연산증폭회로에 의한 경우와 같은 주파수의 제한을 받지 않고, 동작주파수를 확대할 수 있고, 또 간단한 구성으로 용이하게 집적회로화할 수 있다.

이하, 적절한 도면을 참조하면서 본 발명의 실시 형태를 상세히 설명한다.

(1) 제1의 실시형태

도 1은 본 발명의 제1 실시형태에 관한 임피던스변환회로를 나타내는 접속도이다. 이 임피던스변환회로(10)는 전단(pre-stage)에 배치된 소정의 신호처리회로와 일체로 집적회로를 구성하고, 예를 들면 오디오신호의 신호처리에 적용된다.

이 임피던스변환회로(10)에 있어서, 트랜지스터 Q1 및 Q2는 차동쌍을 구성한다. 즉 트랜지스터 Q1 및 Q2는 컬렉터가 전원 VCC에 접속되고, 베이스에 바이어스전원 V_e 가 접속된다. 또 트랜지스터 Q1 및 Q2에서 각각 이미터에 저항 R11 및 R12가 접속되고, 상기 저항 R11 및 R12의 타단 사이에 소정의 임피던스회로(11)가 접속되고, 또한 트랜지스터 Q1 및 Q2에서 상기 저항 R11 및 R12의 타단이 각각 트랜지스터 Q3 및 Q4를 거쳐 접지된다.

상기 트랜지스터 Q3 및 Q4는, 각각 이미터에 전류원(current source)(12, 13)이 접속되고, 이미터 사이가 저항 R13에 의해 접속되어, 트랜지스터 Q5 및 Q6에 베이스전압이 설정되도록 되어 있다.

트랜지스터 Q5 및 Q6는 각각 전류원(14, 15)에 의해 이미터가 접지되고, 또 컬렉터가 전원 VCC에 접속된다. 또한, 트랜지스터 Q5 및 Q6는 임피던스회로(11)로부터 각각 트랜지스터 Q2 측 및 트랜지스터 Q1 측의 단자 전압을 베이스에 받고, 이 베이스의 접속과는 역으로 각 이미터를 각각 트랜지스터 Q1 및 Q2 측에 대응하는 트랜지스터 Q3 및 Q4의 베이스에 접속한다.

이러한 구성으로, 트랜지스터 Q1 및 Q2는 전원 V_e , 전류원(12~15), 트랜지스터 Q3~Q6, 저항 R11~R13과 함께, 바이어스전원 V_e 에 의해 결정되는 전압에 따라 임피던스회로(11)를 직류 바이어스하는 하이임피던스의 바이어스회로를 형성한다.

여기에서, 저항 R11~R12는 동일한 저항치 R0로 설정되고, 저항 R13은 저항 R11 및 R12의 저항값 R0의 2배인 저항값 2R0로 설정된다.

트랜지스터 Q7 및 Q8은 각각 이미터에 전류원(16, 17)이 접속되고, 이미터 사이가 저항 R14에 의해 접속된다. 또한, 전단의 신호처리회로로부터 입력신호 V1 및 -V1의 입력을 받는 제1 및 제2의 입력단이 각각 베이스에 접속되고, 각 컬렉터가 임피던스회로(11)의 각단자에 접속된다. 여기서 저항 R14은 저항값 2R1으로 설정된다.

이러한 구성으로, 트랜지스터 Q7 및 Q8은 제1 및 제2의 입력단의 전압 V1 및 -V1에 따라 임피던스회로(11)의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제1의 차동쌍을 형성한다.

이와 대조적으로, 트랜지스터 Q9 및 Q10은 각각 이미터에 전류원(18, 19)이 접속되고, 또한 이미터 사이가 저항 R15에 의해 접속된다. 또한, 컬렉터를 각각 제2 및 제1의 입력단에 접속하고, 각 베이스를 트랜지스터 Q5 및 Q6의 이미터에 접속한다. 이러한 구성으로, 트랜지스터 Q9 및 Q10은 트랜지스터 Q5 및 Q6, 전류원(14, 15, 18, 19), 저항 R15와 함께 임피던스 회로(11)의 제1 및 제2의 단자의 전압에 따라 각각 제2 및 제1의 입력단으로부터 전류를 유출시키는 제2의 차동쌍을 형성한다. 여기에서 저항 R15는 저항값 2R2로 설정된다.

이상의 구성에 있어서, 전단의 신호처리회로로부터 입력되는 입력신호 V1 및 -V1는 트랜지스터 Q7 및 Q8에 입력되고, 이 트랜지스터 Q7 및 Q8의 전류구동에 의해 임피던스 회로(11)에 구동전류가 공급된다.

여기서, 임피던스 회로(11)의 단자전압을 각각 V2 및 -V2로 하고, 임피던스 회로(11)의 트랜지스터 Q1 측단(側端)에 있어서 키르히호프의 정리(Kirchhoff's law)를 적용하면, 이 임피던스 변환회로(10)에 있어서는 다음 식의 관계식을 얻을 수 있다. 여기에서 i1은 저항 R11의 전류이고, i2는 임피던스 회로(11)의 전류이다. 또 i3은 트랜지스터 Q3의 컬렉터전류이고, i4는 트랜지스터 Q8의 컬렉터전류이다. 또한, Z는 임피던스 회로(11)의 임피던스 2Z의 1/2의 값이다.

수학식 2

$$i2 + i3 = i1 + i4$$

수학식 3

$$i1 = \frac{-V2}{R0}$$

수학식 4

$$i2 = \frac{V2}{Z}$$

수학식 5

$$i4 = \frac{V1}{R1}$$

여기에서 트랜지스터 Q5 및 Q6의 베이스에 커패시터 C13의 양단이 접속되고, 상기 트랜지스터 Q5 및 Q6의 이미터가, 다른 쪽의 트랜지스터 Q2 및 Q1에 접속된 트랜지스터 Q4 및 Q3의 베이스에 접속되도록 되어 있으므로 식 (2)의 전류 i3은 다음 식으로 표현된다.

수학식 6

$$i3 = \frac{-V2 - (+V2)}{2R0} = -\frac{V2}{R0}$$

상기 (3)~(6)식을 (2)식에 대입하면 다음의 관계식을 얻을 수 있다.

수학식 7

$$\frac{V2}{Z} - \frac{V2}{R0} = \frac{V1}{R1} - \frac{V2}{R0}$$

$$\therefore V2 = \frac{V1 \times Z}{R1}$$

여기에서, 트랜지스터 Q9 및 Q10의 베이스가 각각 트랜지스터 Q5 및 Q6의 이미터에 접속되어 있으므로, 임피던스 변환회로(10)는 이 트랜지스터 Q9 및 Q10에 의해 임피던스 회로(11)의 단자전압에 따라, 제1 및 제2의 입력단으로부터 다음에 표시되는 전류 iX를 유출시키게 된다.

수학식 8

$$iX = \frac{V2 - (-V2)}{2R2} = \frac{V2}{R2}$$

여기에서, 식 (7)을 식 (8)에 대입하면, 다음의 관계식을 얻을 수 있다.

수학식 9

$$iX = \frac{V1xZ}{R1xR2}$$

이에 따라 입력단으로부터 임피던스변환회로(10)를 볼 때, 임피던스 Z1는 다음 식으로 표시되고, 도 2에 나타낸 바와 같이, 입력단의 양단에 걸쳐 임피던스 Z1이 접속되어 있음을 알 수 있다. 즉 상기 임피던스변환회로(10)의 입력단에서 본 임피던스 Z1에 있어서는, 임피던스회로(11)의 임피던스 2Z1의 1/2의 역수에 차동쌍에 배치된 저항 R14, R15의 저항치 2R1, 2R2의 절반인 저항치 R1, R2를 승산한 값으로 된다. 또 상기 임피던스 Z1의 중점에 있어서는 접지되어 있게 된다.

수학식 10

$$Z1 = \frac{V1}{iX} = \frac{R1xR2}{Z}$$

이러한 구성에 따라 상기 임피던스변환회로(10)에 있어서는, 임피던스회로(11)의 임피던스를 변환할 수 있고, 임피던스회로(11)에 여러 가지의 소자를 배치하여, 집적회로 전체로서 소망의 특성을 실현할 수 있음을 알 수 있다.

보다 구체적으로, 임피던스회로(11)에 용량 C인 커패시터를 접속하면, 임피던스회로(11)의 임피던스 Z는 1/SC로 나타낼 수 있고, 따라서, (10)식에 대입하여, 상기 임피던스변환회로(10)의 입력 임피던스 Z1을 다음 식으로 나타낼 수 있다. 또한 여기에서, S는 라플라스연산자(Laplace operator)이다.

수학식 11

$$Z1 = SCxR1xR2$$

이로부터 임피던스회로(11)에 커패시터를 배치하여 집적회로내에서 값 C·R1·R2의 인덕턴스를 형성할 수 있음을 알 수 있다. 또 저항치 R1 및 R2를 선택하여, 소용량의 커패시터에 의해 소망의 인덕턴스를 형성할 수 있음을 알 수 있다.

이것과는 역으로, 임피던스회로(11)에 값 L인 임피던스를 접속하면, 임피던스회로(11)의 임피던스 Z는 SL로 나타낼 수 있으므로, (10)식에 대입하여 상기 임피던스변환회로(10)의 입력 임피던스 Z1을 다음 식으로 나타낼 수 있다.

수학식 12

$$Z1 = \frac{R1xR2}{SL}$$

이로부터 임피던스회로(11)에 인덕턴스를 배치하고, 용량 L/R1R2에 의한 커패시터를 형성할 수 있음을 알 수 있다. 또 저항치 R1 및 R2를 선택하여 소용량의 인덕턴스에 의해 소망의 용량에 의한 커패시터를 형성할 수 있음을 알 수 있다.

또한 인덕턴스 및 커패시터의 병렬접속회로를 임피던스회로(11)에 배치하면, 상기 이 임피던스회로(11)에 있어서는, 임피던스 Z를 1/(SC + 1/SL)로 나타낼 수 있으므로, (10)식에 대입하여 이 임피던스변환회로(10)의 입력 임피던스 Z1을 다음 식으로 나타낼 수 있다.

수학식 13

$$Z1 = \frac{\frac{R1xR2}{1}}{SC + \frac{1}{SL}} = SCxR1xR2 + \frac{R1xR2}{SL}$$

이에 따라 이 경우에는 용량 L/R1·R2에 의한 커패시터와, 값 C·R1·R2에 의한 인덕턴스의 직렬접속회로에 의한 임피던스 Z1을 형성할 수 있음을 알 수 있다.

또한, 인덕턴스 및 커패시터의 직렬접속회로를 임피던스회로(11)에 배치하면, 이 임피던스회로(11)에 있어서는 임피던스 Z를 1/SC + SL로 표시할 수 있으므로, (10)식에 대입하여 상기 임피던스변환회로(10)의 입력 임피던스 Z1을 다음 식으로 나타낼 수 있다.

수학식 14

$$Z_1 = \frac{R1 \times R2}{SL + \frac{1}{SC}} = \frac{1}{\frac{SL}{R1 \times R2} + \frac{1}{SC \times R1 \times R2}}$$

이에 따라 이 경우에는 용량 L/R1R2에 의한 컨덴서와, 값 CR1R2에 의한 인덕턴스의 병렬접속회로에 의한 임피던스 Z1을 형성할 수 있음을 알 수 있다.

이상의 구성에 의하면, 제1 및 제2의 입력단전압 V1 및 -V1에 대응하여 임피던스회로(11)의 제1 및 제2의 단자에 구동전류를 공급하는 동시에, 이 제1 및 제2의 단자전압에 대응하여 제2 및 제1의 입력단으로부터 전류를 유출시킴으로써, 복수쌍의 차동쌍에 의해 임피던스변환회로를 구성할 수 있다. 이에 따라 종래에 비하여 높은 주파수에서 사용할 수 있을 뿐 아니라 집적회로화에 적합한 임피던스변환회로를 얻을 수 있다.

또한, NPN형 트랜지스터의 차동쌍에 의해 구성되므로, 전체 구성을 간략화할 수 있고, 또 종래에 비하여 동작가능한 전원전압 VCC을 저감할 수 있다.

(2) 제2의 실시형태

도 3은 본 발명의 제2의 실시형태에 관한 임피던스변환회로를 나타내는 접속도이다. 이 실시형태에 있어서는, 이 임피던스변환회로(20)가 소정의 신호처리회로와 함께 집적회로화된다. 도 3에 나타내는 구성에 있어서, 도 1에 관하여 위에서 설명한 구성과 동일한 성분은 대응하는 부호를 붙여서 나타내고, 중복되는 설명은 생략한다.

상기 임피던스변환회로(20)는, 전단의 신호처리회로로부터 입력신호 V1 및 -V1의 입력을 수신하는 제1 및 제2의 입력단에 대응하여, 후단의 신호처리에 출력신호 V3 및 -V3를 송출하는 출력단이 배치된다. 나아가서 이 입력단에 대한 출력단의 배치에 대응하도록 트랜지스터 Q7 및 Q8의 차동쌍에 대응하는 트랜지스터 Q17 및 Q18에 의한 차동쌍, 이 트랜지스터 Q17 및 Q18의 각 이미터를 접지하는 전류원(26, 27), 트랜지스터 Q17 및 Q18의 이미터 사이를 접속하는 저항 R24가 배치된다. 이들 트랜지스터 Q17 및 Q18은, 트랜지스터 Q7 및 Q8에 대응하도록 출력단, 임피던스회로(11) 등에 접속되고, 저항 R24의 저항치가 저항 R14와 동일한 저항치로 설정된다.

또한, 임피던스변환회로(20)에는, 상기 입력단에 대한 출력단의 배치에 대응하도록, 트랜지스터 Q9 및 Q10의 차동쌍에 대응하는 트랜지스터 Q19 및 Q20에 의한 차동쌍, 이 트랜지스터 Q19 및 Q20의 각 이미터를 접지하는 전류원(28, 29), 트랜지스터 Q19 및 Q20의 이미터 사이를 접속하는 저항 R25가 배치된다. 이러한 트랜지스터 Q19 및 Q20은 트랜지스터 Q9 및 Q10에 대응하도록 출력단, 임피던스회로(11) 등에 접속되고, 또 저항 R25의 저항치가 저항 R15와 동일한 저항치로 설정된다.

도 3에 나타내는 구성에 있어서, 제1의 실시형태와 동일하게, 임피던스회로(11)의 일단에서의 키르히호프 정리를 적용하면, 다음 식과 같은 관계식을 얻을 수 있다. 여기에서 I5는 트랜지스터 Q18의 컬렉터전류를 나타낸다.

수학식 15

$$i_2 + i_5 + i_3 = i_1 + i_4$$

수학식 16

$$i_5 = \frac{V_3}{R_1}$$

상기 식 (16)을 식 (3)~(6)과 함께 식 (15)에 대입하면, 다음과 같은 관계식을 얻을 수 있다.

수학식 17

$$\frac{V_2}{Z} + \frac{V_3}{R_1} - \frac{V_2}{R_0} = \frac{V_1}{R_1} - \frac{V_2}{R_0}$$

$$\therefore V_2 = \frac{(V_1 - V_3) \times Z}{R_1}$$

이 경우, 트랜지스터 Q9 및 Q10은 식 (8)에 관하여 상술한 전류치 iX 를 대신하여 다음 식과 같이 표현되는 전류 $iX1$ 을 제1 및 제2의 출력단으로부터 유출시키고, 트랜지스터 Q19 및 Q20은 마찬가지로 전류 $iX2$ 를 출력단으로부터 유출시킨다.

수학식 18

$$iX1 = \frac{V2}{R2} = \frac{Z(V1-V3)}{R1R2}$$

수학식 19

$$iX2 = \frac{-V2}{R2} = \frac{-Z(V1-V3)}{R1R2} = -iX1$$

이로부터 이 실시형태에 있어서는 입력전압 $V1$ 을 갖는 제1의 입력단과, 대응하는 출력전압 $V3$ 을 갖는 제1의 출력단에 있어서는, 동일한 전류치 $iX1(iX2)$ 가 상이한 방향으로 흐르고, 마찬가지로, 입력전압 $-V1$ 을 갖는 제2의 입력단과, 대응하는 출력전압 $-V3$ 을 갖는 제2의 출력단에 있어서는 동일한 전류치 $iX1(iX2)$ 가 상이한 방향으로 흐르는 것을 알 수 있다.

이것은 제1 및 제2의 입력단 사이에서 입출력하는 전류치와 동일한 전류치가 제1 및 제2의 출력단 사이에서 출력하는 것을 의미하고, 이에 따라 도 4에 나타난 바와 같이, 이 임피던스변환회로(20)에 있어서는, 입력단 및 출력단 사이에 소정의 임피던스 $Z2$ 에 의한 2단자쌍의 회로망이 형성되는 것을 의미한다.

이로부터 입력전압 $V1$ 및 출력전압 $V3$ 사이의 전위차 ($V1-V3$)에 관하여, 다음의 관계식에 의해 상기 2단자쌍 회로망에 의한 임피던스 $Z2$ 를 계산할 수 있다.

수학식 20

$$Z2 = \frac{(V1-V3)}{iX1} = \frac{R1 \times R2}{Z}$$

보다 구체적으로, 이 임피던스변환회로(20)에 있어서는, 입력단 및 출력단 사이에 소정의 임피던스 $Z2$ 가 접속되고, 이 임피던스 $Z2$ 가 임피던스회로(11)의 임피던스 ZZ 의 1/2의 역수에 의해, 차동쌍에 배치된 저항치 $R14$, $R15$ 의 저항치 $2R1$, $2R2$ 의 절반인 저항치 $R1$, $R2$ 를 승산한 값으로 된다.

또한, 상기 식(20)에 의한 임피던스 $Z2$ 는 식(10)에 관하여 설명한 임피던스 $Z1$ 과 동일하므로, 이 실시형태에 있어서는, 식 (11)~(14)의 관계가 성립하고, 임피던스회로(11)에 커패시턴스, 인덕턴스를 적용한 경우에는, 인덕턴스, 커패시턴스를 각각 배치한 경우와 같은 임피던스 $Z2$ 를 얻을 수 있고, 또 커패시턴스 및 인덕턴스의 병렬접속, 직렬접속의 경우에는 이것들을 직병렬변환할 수 있음을 알 수 있다.

도 3에 나타난 구성에 의하면, 제1 실시예의 구성에 추가하여, 제3 및 제4의 입력단으로 이루어지는 제1 및 제2의 출력단의 전압에 대응하여, 임피던스회로(11)의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제3의 차동쌍과, 임피던스회로 (11)의 제1 및 제2의 단자의 전압에 대응하여 각각 제2 및 제1의 입력단으로부터 전류를 유출시키는 제4의 차동쌍을 배치 함으로써, 소망의 임피던스에 의한 2단자쌍 회로망을 형성하여, 제1의 실시형태와 동일한 효과를 얻을 수 있다.

또한, 종래에는 곤란하였던 임피던스 및 커패시턴스와의 사다리형 전송망을 IC내에 구축할 수 있고, 이로써 타원함수를 이용한 T형 회로를 실현할 수 있다. 동시에 적은 수의 소자를 사용하여 높은 Q값을 갖는 필터를 2단자쌍 회로망으로 실현할 수 있다.

또 2단자쌍을 형성할 수 있으므로, 임피던스변환회로를 완전차동(completely differential mode)으로 동작시킬 수 있다. 이로써 종래의 액티브필터로는 실현이 곤란한 차동동작의 액티브필터를 구축할 수 있다. 또한 이와 같은 차동동작형에 의해 회로내에 신호전류의 루프를 형성할 수 있고, 임피던스변환회로로서 안정도를 향상할 수 있으며, 소비전력을 저감하고 칩 면적을 축소할 수 있다.

(3) 다른 실시형태

전술한 실시형태에 있어서는 본 발명을 오디오신호의 신호처리회로에 적용하는 경우에 관하여 설명하였으나, 본 발명은 이것에 한정되지 않고, 여러 가지 오디오기기, 비디오테이프레코더 등의 영상기기, 나아가서 휴대전화 등의 무선통신장치, 케이블텔레비전 등의 유선통신장치에 널리 적용할 수 있다.

발명의 효과

진술한 바와 같이 본 발명에 의하면, 제1 및 제2의 입력단전압에 따라 임피던스회로의 제1 및 제2의 단자에 구동전류를 공급하는 동시에, 이 제1 및 제2의 단자압력에 대응하여 제2 및 제1의 입력단으로부터 전류를 유출시킴으로써, 종래에 비하여 높은 주파수에서 사용할 수 있을 뿐 아니라 집적회로화에 적합한 임피던스변환회로와, 이 임피던스변환회로를 사용한 영상기기 등을 얻을 수 있다.

본 발명의 사상 및 범위를 일탈함이 없이 많은 상이한 본 발명의 실시예가 구성될 수 있다. 본 발명은 본 명세서에 기술된 실시예에 한정되지 않음을 이해해야 할 것이다. 오히려, 본 발명은 이하에 청구된 본 발명의 사상 및 범위내에 포함되는 다양한 변형 및 동등한 배열을 포괄하고자 의도되어 있다. 이하의 청구항들의 범위는 그와 같은 모든 변형, 동등한 구성 및 기능을 포함하도록 가장 넓은 범위로 해석되어야 할 것이다.

(57) 청구의 범위

청구항 1.

제1 및 제2의 단자를 가지는 소정 임피던스의 임피던스회로와,

상기 임피던스회로를 하이임피던스(high impedance)에 의해 직류 바이어스하는 하이임피던스 바이어스회로와,

제1 및 제2의 입력단(入力端)의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제1의 차동쌍(差動雙)과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제2 및 제1의 입력단으로부터 전류를 유출시키는 제2의 차동쌍

을 구비하는 것을 특징으로 하는 임피던스변환회로.

청구항 2.

제1항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스 회로에 의해 접속하는 한 쌍의 차동쌍(差動雙) 트랜지스터를 구비하는 것을 특징으로 하는 임피던스변환회로.

청구항 3.

제1항에 있어서,

제3 및 제4의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제3의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제4 및 제3의 입력단으로부터 전류를 유출시키는 제4의 차동쌍

을 추가로 가지는 것을 특징으로 하는 임피던스변환회로.

청구항 4.

제3항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스 회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 임피던스변환회로,

청구항 5.

임피던스변환회로를 가지는 영상기기로서,

상기 임피던스변환회로는,

제1 및 제2의 단자를 가지는 소정 임피던스의 임피던스회로와,

상기 임피던스회로를 하이임피던스에 의해 직류 바이어스하는 하이임피던스 바이어스회로와,

제1 및 제2의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제1의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제2 및 제1의 입력단으로부터 전류를 유출시키는 제2의 차동쌍

을 가지는 것을 특징으로 하는 영상기기.

청구항 6.

제5항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스 회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 영상기기.

청구항 7.

제5항에 있어서,

제3 및 제4의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제3의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제4 및 제3의 입력단으로부터 전류를 유출시키는 제4의 차동쌍

을 추가로 가지는 것을 특징으로 하는 영상기기.

청구항 8.

제7항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스 회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 영상기기.

청구항 9.

임피던스변환회로를 가지는 오디오기기로서,

상기 임피던스변환회로는,

제1 및 제2의 단자를 가지는 소정 임피던스의 임피던스회로와,

상기 임피던스회로를 하이임피던스에 의해 직류 바이어스하는 하이임피던스 바이어스회로와,

제1 및 제2의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제1의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제2 및 제1의 입력단으로부터 전류를 유출시키는 제2의 차동쌍

을 가지는 것을 특징으로 하는 오디오기기.

청구항 10.

제9항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 오디오기기.

청구항 11.

제9항에 있어서,

제3 및 제4의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제3의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제4 및 제3의 입력단으로부터 전류를 유출시키는 제4의 차동쌍

을 추가로 가지는 것을 특징으로 하는 오디오기기.

청구항 12.

제11항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 오디오기기.

청구항 13.

임피던스변환회로를 가지는 통신장치로서,

상기 임피던스변환회로는,

제1 및 제2의 단자를 가지는 소정 임피던스의 임피던스회로와,

상기 임피던스회로를 하이임피던스에 의해 직류 바이어스하는 하이임피던스 바이어스회로와,

제1 및 제2의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제1의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제2 및 제1의 입력단으로부터 전류를 유출시키는 제2의 차동쌍

을 가지는 것을 특징으로 하는 통신장치.

청구항 14.

제13항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 통신장치.

청구항 15.

제13항에 있어서,

제3 및 제4의 입력단의 전압에 따라, 상기 임피던스회로의 제1 및 제2의 단자에 각각 구동전류를 공급하는 제3의 차동쌍과,

상기 임피던스회로의 제1 및 제2의 단자의 전압에 따라, 각각 상기 제4 및 제3의 입력단으로부터 전류를 유출시키는 제4의 차동쌍

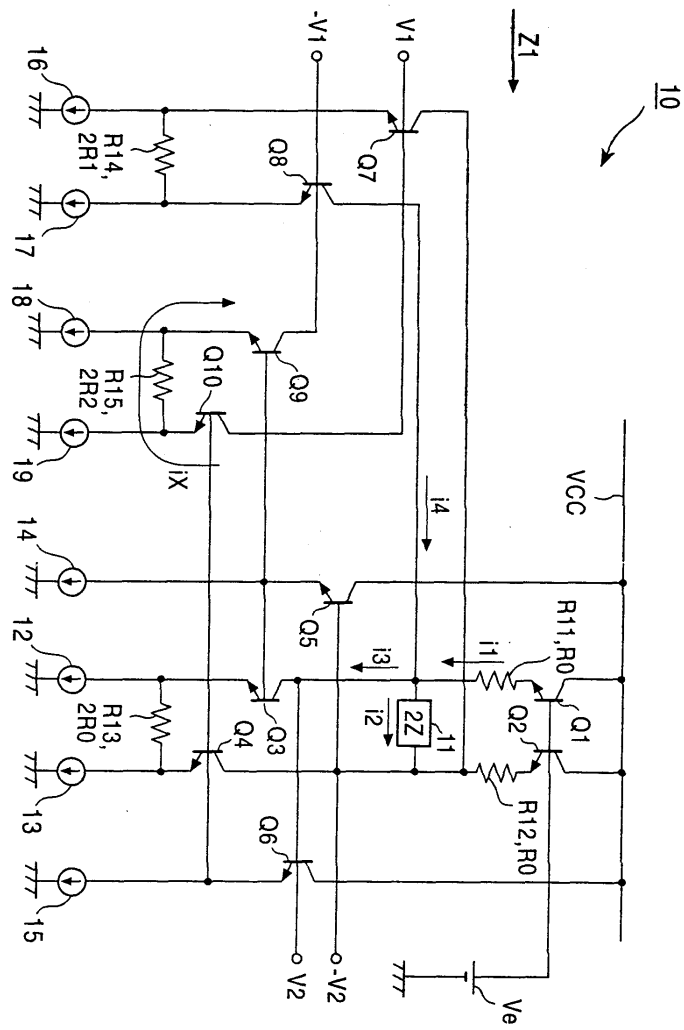
을 추가로 가지는 것을 특징으로 하는 통신장치.

청구항 16.

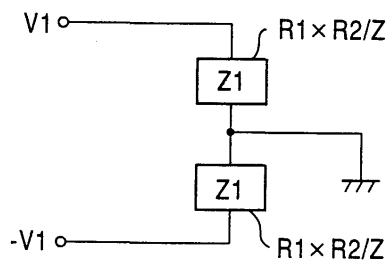
제15항에 있어서, 상기 하이임피던스 바이어스회로는, 베이스전압이 소정 전압에 유지되고, 이미터 사이를 상기 임피던스회로에 의해 접속하는 한 쌍의 차동쌍 트랜지스터를 가지는 것을 특징으로 하는 통신장치.

도면

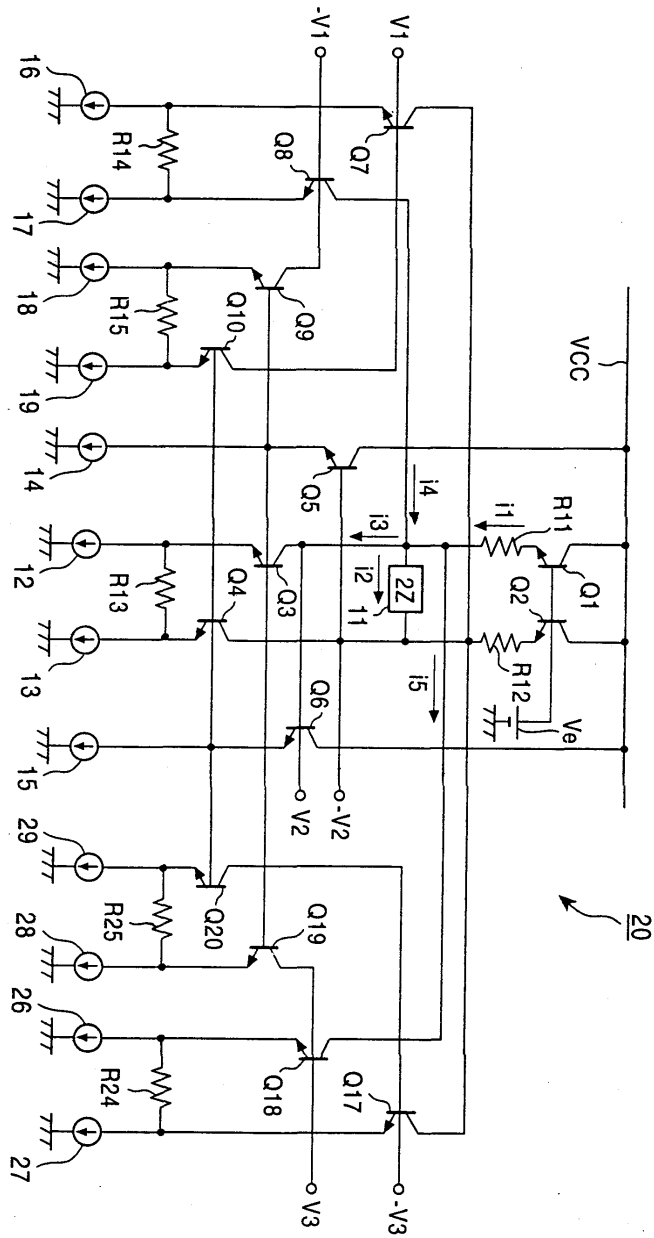
도면1



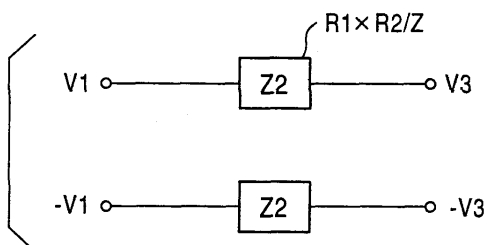
도면2



도면3



도면4



도면5

