

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-139258

(P2006-139258A)

(43) 公開日 平成18年6月1日(2006.6.1)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H093
<b>G02F 1/133 (2006.01)</b>	G02F 1/133 575	5C006
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 612F	5C080
	G09G 3/20 623G	
	G09G 3/20 641A	

審査請求 有 請求項の数 5 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願2005-263353 (P2005-263353)  
 (22) 出願日 平成17年9月12日 (2005.9.12)  
 (31) 優先権主張番号 10-2004-0092712  
 (32) 優先日 平成16年11月12日 (2004.11.12)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 505130134  
 ビーオーイー ハイディスプレイ テクノロジー  
 株式会社  
 大韓民国京畿道利川市夫鉢邑牙美里山13  
 6-1  
 (74) 代理人 100065215  
 弁理士 三枝 英二  
 (74) 代理人 100076510  
 弁理士 掛樋 悠路  
 (74) 代理人 100124028  
 弁理士 松本 公雄  
 (72) 発明者 殷 新 社  
 大韓民国京畿道利川市夫鉢邑牙美里山13  
 6-1

最終頁に続く

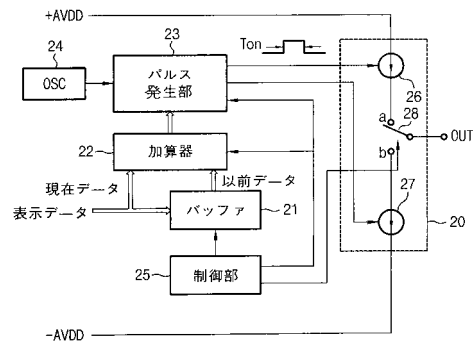
(54) 【発明の名称】 液晶表示装置の階調具現装置及び方法

(57) 【要約】

【課題】ピクセルに電圧でない定電流を供給し、ゲートがオン/オフされるまでデータを入力するための充電期間を階調表現数で時分割して階調を表現する階調具現装置及び方法を提供すること。

【解決手段】ピクセルに充電する電流を供給する電流供給部20と、表示データをラッチするバッファ21と、現在入力される表示データ及びバッファ21にラッチされた以前の表示データを加算する加算器22と、加算器22の出力データを受信して、前記出力データの値に対応するパルス幅を有するスイッチ - オンパルスを電流供給部20に伝達するパルス発生部23と、電流供給部20、加算器22及びパルス発生部23を制御する制御部25とを備える。

【選択図】 図4



**【特許請求の範囲】****【請求項 1】**

液晶表示装置の階調具現装置において、  
ピクセルを充電する電流を供給する電流供給部と、  
表示データをラッチするバッファと、  
現在入力される表示データ及び前記バッファにラッチされた以前の表示データを加算する加算器と、  
前記加算器の出力データを受信し、前記出力データの値に対応するパルス幅を有するスイッチ - オンパルスを発生して前記電流供給部に伝達するパルス発生部と、  
前記電流供給部、前記加算器及び前記パルス発生部を制御する制御部とを備えることを特徴とする階調具現装置。

10

**【請求項 2】**

前記電流供給部は、  
ポジティブ定電流源、ネガティブ定電流源及びスイッチを備え、  
前記ポジティブ定電流源とネガティブ定電流源とが、前記スイッチ - オンパルスを共通に受信し、前記スイッチに電流を出力し、  
前記スイッチが、所定のフレームレートで前記ポジティブ定電流源、または、ネガティブ定電流源の出力電流を選択的に前記ピクセルに供給することを特徴とする請求項 1 に記載の階調具現装置。

20

**【請求項 3】**

前記ポジティブ定電流源及びネガティブ定電流源が、前記スイッチにより交互に選択されることを特徴とする請求項 2 に記載の階調具現装置。

20

**【請求項 4】**

液晶表示装置の階調具現方法において、  
( a ) 第 1 表示データを受信してラッチするステップと、  
( b ) 前記第 1 表示データの値に対応するパルス幅を有する第 1 スwitch - オンパルスを発生するステップと、  
( c ) 前記第 1 スwitch - オンパルスのパルス幅に対応する第 1 電流をピクセルに供給し、該ピクセルを充電するステップと、  
( d ) 前記第 1 表示データの次に入力される第 2 表示データを受信してラッチするステップと、  
( e ) 前記第 2 表示データとラッチされた前記第 1 表示データとを加算して第 3 表示データを生成するステップと、  
( f ) 前記第 3 表示データの値に対応するパルス幅を有する第 2 スwitch - オンパルスを発生するステップと、  
( g ) 前記第 2 スwitch - オンパルスに基づいて前記第 1 電流の反対極性を有する第 2 電流を前記ピクセルに供給し、該ピクセルを充電するステップとを含み、  
前記第 2 表示データの次に受信される第 4 表示データが前記 ( d ) ~ ( g ) のステップに従って処理されることを特徴とする液晶表示装置の階調具現方法。

30

40

**【請求項 5】**

前記第 2 電流が、  
前記第 1 電流により充電されたピクセルを放電させる第 1 表示データの値に対応する電流と、前記ピクセルを充電する第 2 表示データの値に対応する電流とを含むことを特徴とする請求項 4 に記載の階調具現方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、階調具現装置及び方法に関し、特に、ピクセルに定電流を供給し、ゲートがオン/オフされるまでデータを入力するための充電期間を階調表現数で時分割して階調を表現する階調具現装置及び方法に関する。

50

## 【背景技術】

## 【0002】

一般に、液晶表示装置は、複数のデータラインと複数のスキャンラインとの間に複数のピクセルがマトリクス構造で配置され、ピクセルの正極電極がデータライン、ピクセルの負極電極がスキャンラインに各々接続されて、1つの表示パネルを構成している。このような液晶表示装置は、データラインとスキャンラインとの電位差がピクセルのしきい値電圧を越える場合にピクセルを発光させ、ピクセルに電流が流れる時間に応じて明るさを変更して多様な階調を具現する。

## 【0003】

図1は、従来の階調具現装置の構成を示すブロックである。

10

## 【0004】

従来の階調具現装置は、シフトレジスタ10、データレジスタ11、データラッチ12、レベルシフタ13、基準電圧発生器14、D/Aコンバータ15及び出力バッファ16を備える。

## 【0005】

シフトレジスタ10がエッジサンプリングクロックをデータレジスタ11に供給し、データレジスタ11がシフトレジスタ10から供給されるエッジサンプリングクロックに応じて、タイミングコントローラ(図示していない)から供給されるRGBデータを格納する。その後、RGBデータは1水平ラインの全ての表示データとして格納された後、データラッチ12に移動する。

20

## 【0006】

基準電圧発生器14が外部から入力されるガンマ電圧を受信して内部のR-string回路により64階調レベル(6ビット)、または、256階調レベル(8ビット)の基準電圧を発生させる。

## 【0007】

D/Aコンバータ15が、レベルシフタ13を介してデータラッチ12から出力される表示データを受信し、基準電圧発生器14から提供される各階調レベルの基準電圧に基づいて受信した表示データに対応する出力電圧を発生させる。

## 【0008】

出力バッファ16がLCDパネルを駆動する演算増幅器を備え、(出力バッファ16の)出力信号が1回入力される1水平ラインのスキャン期間の間に一定の電圧を維持する。入力される各階調レベルに対する充電時間は1水平ラインのスキャン期間と同じであり、各々異なる階調レベルを出力するためには各々異なる電圧を必要とする。しかし、この従来の階調具現装置は入力されるガンマ電圧の電圧範囲が狭いので、多様な階調レベルを具現するには限界がある。言い換えると、従来の階調具現装置に入力されるガンマ電圧が5mVの電圧レベルを有するため、従来の階調具現装置は1024階調(10ビット)、または、それ以上の高い階調レベルを具現する場合、小さなレベルのガンマ電圧のために多様な階調を具現することができないという問題がある。

30

## 【発明の開示】

## 【発明が解決しようとする課題】

40

## 【0009】

本発明は、上記のような従来の技術に内在していた問題点を解決するために案出されたものであって、階調具現時に定電流を使用してより多い階調を安定に具現できる階調具現装置及び方法を提供することを目的とする。

## 【課題を解決するための手段】

## 【0010】

上記の課題を解決するために、本発明の一側面により、階調具現装置が提供されて、この装置は、ピクセルに充電する電流を供給する電流供給部と、表示データをラッチするバッファと、現在入力される表示データ及び前記バッファにラッチされた以前の表示データを加算する加算器と、前記加算器の出力データを受信し、前記出力データの値に対応する

50

パルス幅を有するスイッチ - オンパルスを前記電流供給部に伝達するパルス発生部と、前記電流供給部、加算器及びパルス発生部を制御する制御部とを備えることを特徴とする。

【0011】

上記の構成において、前記電流供給部が、ポジティブ定電流源、ネガティブ定電流源及びスイッチを備え、前記ポジティブ定電流源とネガティブ定電流源とが、前記スイッチ - オンパルスを共通に受信し前記スイッチに電流を出力し、前記スイッチが所定のフレームレートで前記ポジティブ定電流源、または、ネガティブ定電流源の出力電流を選択的に前記ピクセルに供給することができる。

【0012】

上記の構成において、前記ポジティブ定電流源及びネガティブ定電流源は、前記スイッチにより交互に選択されうる。 10

【0013】

本発明の他の一側面により、階調具現方法が提供されて、この方法は、(a)第1表示データを受信してラッチするステップと、(b)前記第1表示データの値に対応するパルス幅を有する第1スイッチ - オンパルスを発生するステップと、(c)前記第1スイッチ - オンパルスのパルス幅に対応する第1電流をピクセルに供給し、該ピクセルを充電するステップと、(d)前記第1表示データの次に入力される第2表示データを受信してラッチするステップと、(e)前記第2表示データとラッチされた前記第1表示データとを加算して第3表示データを生成するステップと、(f)前記第3表示データの値に対応するパルス幅を有する第2スイッチ - オンパルスを発生するステップと、(g)前記第2スイッチ - オンパルスに基づいて前記第1電流の反対極性を有する第2電流を前記ピクセルに供給し、該ピクセルを充電するステップとを含み、前記第2表示データの次に受信される第4表示データが前記(d)~(g)のステップに従って処理されることを特徴とする。 20

【0014】

前記第2電流は、前記第1電流により充電したピクセルを放電させる第1表示データの値に対応する電流と、前記ピクセルを充電する第2表示データの値に対応する電流とを含むことができる。

【発明の効果】

【0015】

本発明によれば、基準クロック及び電流源を使用することにより、高い階調レベルを容易に具現でき、また、連続的な階調レベルを具現することによりLCDの品質を向上させることができる。 30

【発明を実施するための最良の形態】

【0016】

以下、添付の図面を参照しながら本発明の好ましい実施の形態を説明する。なお、以下の説明及び図面において、同じ参照符号は同じ又は類似の構成要素を示すこととし、よって、同じ又は類似の構成要素に関する説明を省略する。

【0017】

図2は、本発明に係る動作原理を説明する回路図である。

【0018】

LCDピクセルの液晶セルに備えられたストレージキャパシタ $C_{st}$ 及び液晶キャパシタ $C_{lc}$ が、電流源 $I_{con}$ に接続されて電荷 $Q$ を供給される。ここで、ピクセルの駆動電流を $I_{con}$ 、その充電期間を $T_{on}$ とすれば、ピクセルにロードされる総電荷量は下記式(1)の通りである。 40

【0019】

$$Q(C_{lc} + C_{st}) = I_{con} \times T_{on} \quad \dots \dots (1)$$

ピクセル電圧は下記式(2)と(3)により得られる。

【0020】

$$V_{lc} = Q(C_{lc} + C_{st}) / (C_{lc} + C_{st}) \quad \dots \dots (2)$$

$$V_{lc} = [I_{con} / (C_{lc} + C_{st})] \times T_{on} \quad \dots \dots (3) \quad 50$$

もし電流  $I_{con}$ 、液晶キャパシタ  $C_{lc}$  及びストレージキャパシタ  $C_{st}$  の値が与えられたら、式 (3) から液晶セルの電圧は充電期間  $T_{on}$  により線形的に制御されることが分かる。これは、異なる充電期間  $T_{on}$  が供給されると、ピクセルには異なる電圧が生成されうることの意味する。即ち、互いに異なる充電期間を与えることにより、互いに異なる階調レベルが得られる。

【0021】

図3は、階調レベル及びスイッチ - オンパルス間の関係を示す透過率 - 時間曲線を図示するグラフである。

【0022】

図3に示した臨界領域は、階調レベル(以下、 $GL$ とも記す)調整領域に入るために必要とする液晶の最小充電期間を意味し、この臨界領域では液晶の透過率( $Tr$ )がほとんど変わらない。例えば、 $2^n$ 個の階調レベルを表示するために $n$ ビットを利用する場合、階調レベル調整領域を $2^n$ 部分に分割することができる。この際、各階調レベルが異なる充電期間 $T$ に分割される。

10

【0023】

図4は、本発明の好ましい実施の形態に係る階調具現装置の構成を示すブロック図である。

【0024】

本実施の形態に係る階調具現装置は、ピクセル(図示せず)に電流を供給する電流供給部20、表示データをラッチするバッファ21、現在入力される表示データ及びバッファ21にラッチされた以前の表示データを加算する加算器22、加算器22の出力データを受信し、該出力データの値に対応するパルス幅を有するスイッチ - オンパルス $T_{on}$ を電流供給部20に伝達するパルス発生部23、パルス発生部23に基準クロックを提供するオシレータ24、及び電流供給部20、加算器22及びパルス発生部23を制御する制御部25を備える。

20

【0025】

電流供給部20が、ポジティブ定電流源26、ネガティブ定電流源27及びスイッチ28を備え、ポジティブ定電流源26及びネガティブ定電流源27がパルス発生部23から伝えられるスイッチ - オンパルス $T_{on}$ を共通に受信し、スイッチ28を介してピクセルに電流を供給する。この際、スイッチ28が制御部25によりポジティブ定電流源26、

30

【0026】

以下、本実施の形態に係る階調具現装置の動作を、図5を参照しながら説明する。

【0027】

本実施の形態に係る階調具現装置において、初期に入力される表示データはバッファ21によりラッチされると共に加算器22を経てパルス発生部23に入力される。パルス発生部23が内部にカウンタを備えて、受信した表示データの値に対応するパルス幅を有するスイッチ - オンパルス $T_{on}$ を発生する。

【0028】

次に、図5を参照してパルス発生部23の詳細な動作を考察する。パルス発生部23は受信する表示データの値だけ基準クロックをカウントし、それに対応するパルス幅を有するスイッチ - オンパルス $T_{on}$ を発生する。ここで、 $T_{ref}$ がパルス発生部23で基本クロックとして用いられる基準クロックの期間、または、周期を表し、 $T_0$ 、 $T_1$ 、 $T_2$ ...が階調レベル $GL_0$ 、 $GL_1$ 、 $GL_2$ 、...のそれぞれのスイッチ - オンパルス $T_{on}$ の幅を表す。また、 $m_0$ 、 $m_1$ 、 $m_2$ 、...が受信する表示データに応じて基準クロックをカウントすることにより得られた整数を指す。スイッチ - オンパルス $T_{on}$ のパルス幅が、ピクセルに供給する電荷の充電期間を決定する。この充電期間が階調レベル( $GL$ )の数に応じて、小さい時間単位に分割されう。即ち、本発明では、パルス発生部23に供給する基準クロックの周波数を上げることにより、充電期間を容易に分割することができる。

40

50

## 【0029】

上記動作により発生されるスイッチ - オンパルスTonが、電流供給部20に伝えられ、これを受信するポジティブ電流源26及びネガティブ電流源27がパルスの持続期間だけ電流を発生する。この際、制御部25がスイッチ28を動作させて、所定の電流源（例えば、ポジティブ電流源）から出力される電流をピクセルに供給させて、電流を供給されるピクセルがポジティブ電荷を充電する。

## 【0030】

その後、次の表示データがバッファ21及び加算器22に入力されると、バッファ21がラッチしていた以前の表示データを加算器22に出力し、加算器22が入力された次の表示データ、即ち現在の表示データとバッファ21から入力される以前の表示データとを加算して、パルス発生部23に伝達する。

10

## 【0031】

パルス発生部23が現在の表示データ及び以前の表示データの加算値に対応するパルス幅を有するスイッチ - オンパルスTonを発生する。これを受信した電流供給部20が、スイッチ - オンパルスTonのパルス持続期間だけネガティブ定電流源27の出力電流をピクセルに供給し、ピクセルにネガティブ電荷を充電する。この際、ネガティブ電荷に含まれている以前の表示データの値に対応する電荷がピクセルに充電していた以前の表示データに対応する電荷を放電させると共に、ピクセルを現在の表示データの値に基づいて新しく充電する。

## 【0032】

次に、従来技術と本発明とを比較して説明する。

20

## 【0033】

図1に示す従来回路が入力されるガンマ電圧を分割して階調を具現することに対して、本発明に係る階調具現装置は、基準クロックと電流源とを用いて階調を具現する。即ち、ピクセルの充電期間が、表示データに応じて基準クロックをカウントすることにより決定される。従って、基準クロックの周波数が高くなるほど、より精確で、かつ、多様な階調を具現することができる。

## 【0034】

以上では、本発明を特定の好ましい実施の形態に関連して図示し説明したが、本発明はそれに限定されるものではなく、特許請求の範囲により定められる技術的範囲と分野を逸脱しない範囲内で本発明が多様に改造及び変形できるということは当技術分野で通常の知識を有する者であれば容易に分かる。

30

## 【図面の簡単な説明】

## 【0035】

【図1】従来階調具現装置の構成を示すブロック図である。

【図2】本発明に係る動作原理を説明する回路図である。

【図3】階調レベル及びスイッチ - オンパルス間の関係を示す透過率 - 時間曲線を図示するグラフである。

【図4】本発明の実施の形態に係る階調具現装置のブロック構成を示す図である。

【図5】図4のパルス発生部の詳細動作を示す波形図である。

40

## 【符号の説明】

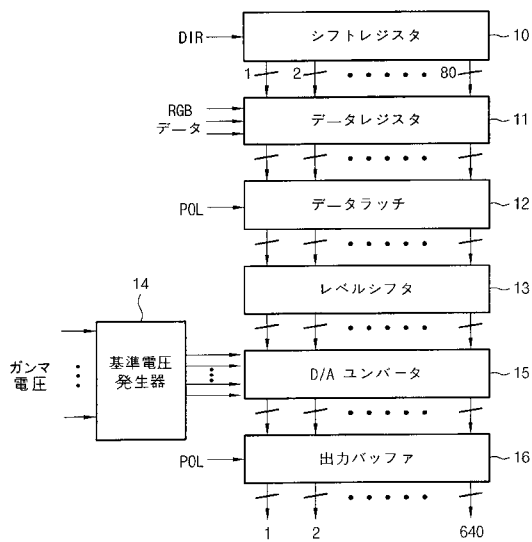
## 【0036】

- 10 シフトレジスタ
- 11 データレジスタ
- 12 データラッチ
- 13 レベルシフタ
- 14 基準電圧発生器
- 15 D/Aコンバータ
- 16 出力バッファ
- 20 電流供給部

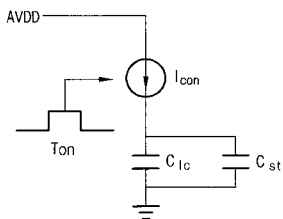
50

- 2 1 バッファ
- 2 2 加算器
- 2 3 パルス発生部
- 2 4 オシレータ
- 2 5 制御部
- 2 6 ポジティブ定電流源
- 2 7 ネガティブ定電流源

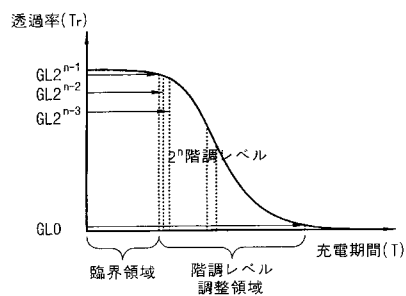
【 図 1 】



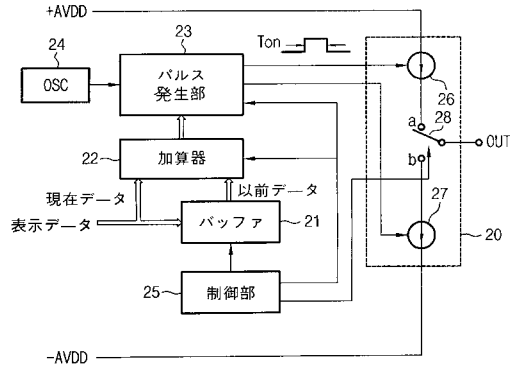
【 図 2 】



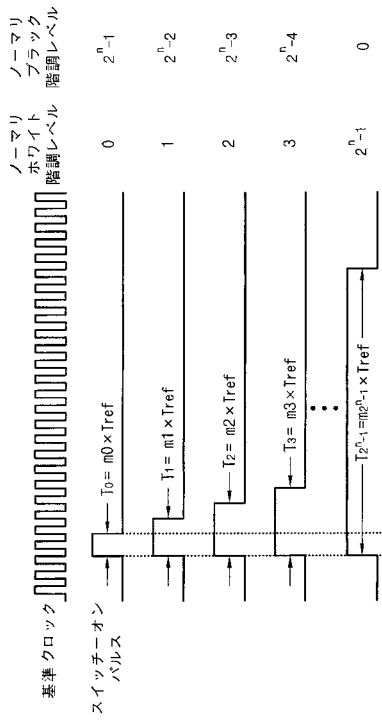
【 図 3 】



【 図 4 】



【図 5】



---

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 4 1 Q

(72)発明者 金 炯 ダエ

大韓民国京畿道利川市夫鉢邑牙美里山136-1

Fターム(参考) 2H093 NA51 NC01 NC26 ND60

5C006 AA15 AF21 AF45 AF46 AF72 AF83 BC12 BF04 BF07 BF22

BF24 BF28 BF43 FA45 FA56

5C080 AA10 BB05 DD07 EE29 FF03 FF09 GG11 JJ02 JJ04 JJ05