

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年10月31日(31.10.2019)



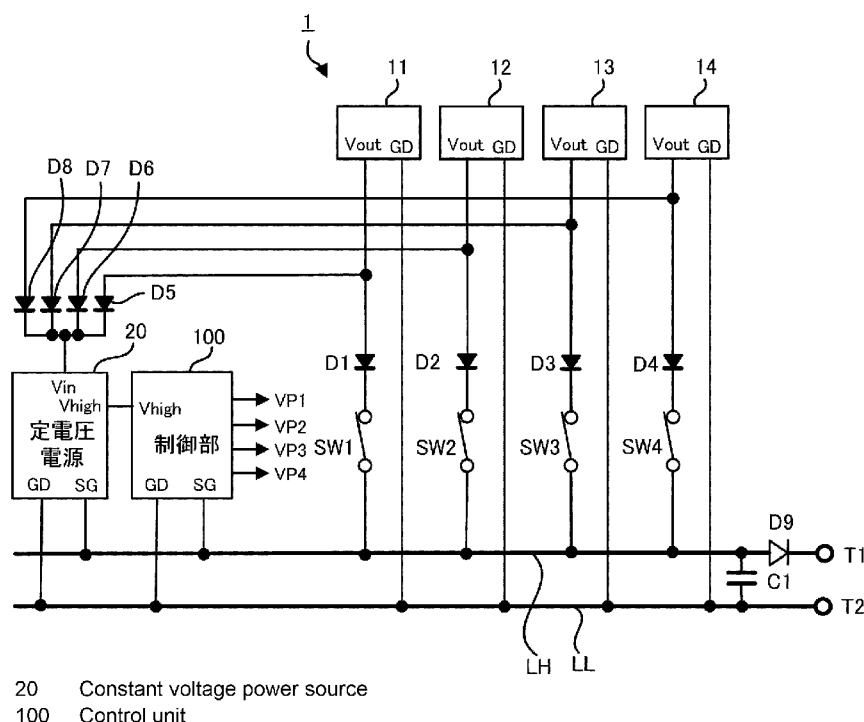
(10) 国際公開番号

WO 2019/208474 A1

- (51) 国際特許分類:
H02J 1/00 (2006.01) *H02J 3/38* (2006.01)
H02J 1/12 (2006.01) *H02S 10/00* (2014.01)
- (21) 国際出願番号: PCT/JP2019/016955
- (22) 国際出願日: 2019年4月22日(22.04.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-083970 2018年4月25日(25.04.2018) JP
特願 2018-181133 2018年9月27日(27.09.2018) JP
- (71) 出願人: NTN株式会社(NTN CORPORATION)
[JP/JP]; 〒5500003 大阪府大阪市西区京町堀
1丁目3番17号 Osaka (JP).
- (72) 発明者: 羽田 正二(HANEDA Masaji); 〒5211351
滋賀県近江八幡市安土町常楽寺9
75 Shiga (JP).
- (74) 代理人: 小島 高城 郎 (KOJIMA Takiro);
〒1000006 東京都千代田区有楽町2-1
0-1 東京交通会館9階 第一東京国
際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

(54) Title: SOLAR POWER GENERATION SYSTEM

(54) 発明の名称: 太陽光発電システム



(57) Abstract: The present invention adjusts the output of a plurality of solar cell strings in accordance with the power consumption of a load device or similar and the intensity of sunlight. The voltage of a low potential line LL is a reference potential. The voltage of a high potential line LH is a DC voltage of a high potential compared to the reference potential. Solar cell strings 11-14 output voltages to the high potential line LH. When the voltage of the high potential line LH is, for example, 410V or less, a control unit 100 outputs a PWM signal VP1. The PWM signal VP1 is a pulse wave having

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

規則4.17に規定する申立て:

- 一 発明者である旨の申立て (規則 4.17(iv))

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

a duty ratio that increases in accordance with a decrease in the voltage of the high potential line LH and decreases in accordance with an increase in said voltage. PWM signals VP2-VP4 are each the same type of pulse wave as the PWM signal VP1. Following the PWM signal VP1, the control unit 100 outputs each of the PWM signals VP2-VP4 when the sequentially preceding PWM signal is at or above a prescribed duty ratio. The opening and closing of switches SW1-SW4 are individually controlled by each PWM signal VP1-VP4.

(57) 要約: 複数の太陽電池ストリングの出力を負荷装置等の消費電力や日差しの強さに応じて調節する。低電位ラインLLの電圧は基準電位である。高電位ラインLHの電圧は基準電位に対して高電位の直流電圧である。太陽電池ストリング11~14は、高電位ラインLHに電圧を出力する。制御部100は、高電位ラインLHの電圧が例えば410V以下であるときにPWM信号VP1を出力する。PWM信号VP1は、高電位ラインLHにおける電圧の低下に応じて増加し、その電圧の上昇に応じて減少するデューティ比を有するパルス波である。各PWM信号VP2~VP4もPWM信号VP1と同様のパルス波である。制御部100は、PWM信号VP1に続いて、順次前段のPWM信号が所定のデューティ比以上であるときに各PWM信号VP2~VP4を出力する。スイッチSW1~SW4は、各PWM信号VP1~VP4によって個々に開閉が制御される。

明 細 書

発明の名称：太陽光発電システム

技術分野

[0001] 本発明は、複数の太陽電池ストリングを含む太陽光発電システムに関する。

背景技術

[0002] 太陽光発電システムは、通常複数の太陽電池ストリングを含む。一般に、太陽電池ストリングは直列接続された複数の太陽電池モジュールを含んでいる。

直流給電システムでは、複数の太陽電池ストリングは逆流防止ダイオードを介して直流バスに並列に接続される。逆流防止ダイオードは、直流バスから各太陽電池ストリングに電流が逆流することを防ぐ。

また、交流給電システムでも、同様に、複数の太陽電池ストリングは逆流防止ダイオードを介して並列に接続される。そして、逆流防止ダイオードを通過した直流電力はインバータによって交流電力に変換され、交流電力が交流バスに供給される。

発明の概要

発明が解決しようとする課題

[0003] 直流バスや交流バスに接続されている負荷装置の消費電力は、一般に時々刻々と変動する。負荷装置で消費される電力が減少し、太陽光発電システムによって出力される電力が負荷装置で消費される電力を超えた場合、直流バスや交流バスの電圧が上昇し、負荷装置が異常動作したり、破壊されたりするおそれがある。

また、季節や時間帯によって日差しの強さは変わる。日差しの強さが変動すると、太陽電池の出力は変動する。

[0004] 本発明の目的は、複数の太陽電池ストリングの出力を負荷装置等の消費電力や日差しの強さに応じて調節することができる太陽光発電システムを提供

することである。

課題を解決するための手段

- [0005] 上記目的を達成するために、本発明の太陽光発電システムは、
電圧が、基準電位である第1の電源ラインと
電圧が、前記基準電位に対して高電位の直流電圧である第2の電源ラインと、
と、
前記第2の電源ラインに電圧を出力する複数の太陽電池ストリングと、
前記第2の電源ラインの電圧が所定の電圧以下であるときに前記第2の電源ラインにおける電圧の低下に応じて増加し、当該電圧の上昇に応じて減少するデューティ比を有するパルス波である最初のPWM信号を出力し、順次前段のPWM信号が所定のデューティ比以上であるときに前記第2の電源ラインにおける電圧の低下に応じて増加し、当該電圧の上昇に応じて減少するデューティ比を有するパルス波である各PWM信号を出力する制御部と、
前記各太陽電池ストリングの出力と前記第2の電源ラインとの間にそれぞれ設置されており、前記制御部によって生成された各PWM信号によって個々に開閉が制御される複数のスイッチと、
を備えることを特徴とする。
- [0006] 好ましくは、本発明の太陽光発電システムは、
前記制御部が、
前記第2の電源ラインの電圧が低下すると上昇し、前記第2の電源ラインの電圧が上昇すると低下するモニタ電圧を生成するモニタ電圧生成部と、
前記モニタ電圧生成部によって生成されるモニタ電圧が所定の電圧以上であるときに前記モニタ電圧の上昇に応じて最初の制御電圧を上昇させ、前記モニタ電圧の低下に応じて当該最初の制御電圧を低下させ、順次前段の制御電圧が所定の電圧以上であるときに前記モニタ電圧の上昇に応じて各制御電圧を上昇させ、前記モニタ電圧の低下に応じて当該各制御電圧を低下させる制御電圧生成部と、
前記制御電圧生成部から出力される各制御電圧に応じたデューティ比を有

する前記各PWM信号を生成するPWM信号生成部と、
を含む、
ことを特徴とする。

[0007] 好ましくは、本発明の太陽光発電システムは、

1つ以上の前記太陽電池ストリングが出力する電圧を、前記第2の電源ラインの電圧より高く、かつ前記第2の電源ラインの電圧との差が一定である電圧に変換する絶縁型のDC/DCコンバータを含み、当該変換された電圧を出力する定電圧電源を備え、

前記制御部が、前記定電圧電源が出力する電圧と前記第2の電源ラインの電圧との差である電圧によって動作する、
ことを特徴とする。

[0008] 好ましくは、本発明の太陽光発電システムは、

前記制御部が、前記定電圧電源が電圧を出力し始めてから所定の時間が経過するまで前記モニタ電圧出力部によって出力されるモニタ電圧を低下させるスロースタート部を含むことを特徴とする。

[0009] 好ましくは、本発明の太陽光発電システムは、

前記制御電圧生成部が、

エミッタフォロワであるNPNバイポーラトランジスタを含み、当該NPNバイポーラトランジスタのベースに前記モニタ電圧生成部によって生成されたモニタ電圧が入力され、エミッタにモニタ電圧が生じるモニタ電圧強化回路と、

ベースに調整電圧が入力され、コレクタに前記各制御電圧が生じるPNPバイポーラトランジスタを含む複数段の制御電圧生成回路であって、1段目の当該制御電圧生成回路に含まれるPNPバイポーラトランジスタのエミッタには前記モニタ電圧強化回路に含まれるNPNバイポーラトランジスタのエミッタに生じるモニタ電圧が入力され、2段目以降の当該制御電圧生成回路に含まれるPNPバイポーラトランジスタのエミッタには前段の制御電圧生成回路に含まれるPNPバイポーラトランジスタのコレクタに生じる制御

電圧が入力される制御電圧生成回路と、

前記モニタ電圧強化回路に含まれるNPNバイポーラトランジスタのエミッタに生じるモニタ電圧の変動に応じて前記各制御電圧生成回路に含まれるPNPバイポーラトランジスタのエミッタ・コレクタ間が導通または非導通となるように、前記調整電圧を生成するベース電圧調整回路と、

を備える、

ことを特徴とする。

[0010] 好ましくは、本発明の太陽光発電システムは、

前記PWM信号生成部が、

三角波電圧を出力する三角波生成回路と、

前記制御電圧生成部から出力される前記各制御電圧を個々に前記三角波電圧と比較し、前記各制御電圧が前記三角波電圧より高いときに前記各スイッチが閉じるレベルとなり、前記各制御電圧が前記三角波電圧より低いときに前記各スイッチが開くレベルとなる前記PWM信号を出力する複数のコンパレータと、

を備える、

ことを特徴とする。

[0011] 好ましくは、本発明の太陽光発電システムは、

前記各スイッチが、NMOSトランジスタを含み、前記各PWM信号が当該NMOSトランジスタのゲートに入力されることを特徴とする。

[0012] 好ましくは、本発明の太陽光発電システムは、

前記各太陽電池ストリングにおいて、グラウンドが前記第1の電源ラインに接続され、出力が前記スイッチを介して前記第2の電源ラインに接続されている、

ことを特徴とする。

[0013] 好ましくは、本発明の太陽光発電システムは、

前記最初のPWM信号によって開閉が制御されるスイッチを介して出力が前記第2の電源ラインに接続された最初の太陽電池ストリングにおいて、グ

ランドが前記第 1 の電源ラインに接続され、

前記最初の太陽電池ストリングを除き、前段の太陽電池ストリングの出力が次段の太陽電池ストリングのグラウンドに接続され、

出力電圧が最も高い最終段の太陽電池ストリングを除く各太陽電池ストリングにおいて、直列に接続された逆流防止ダイオードと前記スイッチとを介して出力が前記第 2 の電源ラインに接続される、

ことを特徴とする。

[0014] 好ましくは、本発明の太陽光発電システムは、

前記各太陽電池ストリングにおいて、グラウンドから出力に電流が流れる向きにダイオードが接続されていることを特徴とする。

発明の効果

[0015] 本発明によれば、複数の太陽電池ストリングの出力を負荷装置等の消費電力や日差しの強さに応じて調節することができる。

図面の簡単な説明

[0016] [図1]本発明の第 1 の実施形態に係る太陽光発電システムの構成の一例を示す図である。

[図2]高電位ラインの電圧と PWM 信号の関係の一例を示す図である。

[図3]制御部の詳細な構成の一例を示す図である。

[図4]高電位ラインの電圧とモニタ電圧の関係の一例を示す図である。

[図5]モニタ電圧と各制御電圧の関係の一例を示す図である。

[図6] PWM 信号生成部の構成の一例を示す図である。

[図7]三角波生成回路が出力する三角波電圧の波形の一例を示す図である。

[図8]スロースタート部とモニタ電圧生成部の回路構成の一例を示す図である。

[図9]制御電圧生成部の回路構成の一例を示す図である。

[図10]図 1 の太陽光発電システムにおけるスイッチおよびその周辺の回路構成の一例を示す図である。

[図11]本発明の第 2 の実施形態に係る太陽光発電システムの構成の一例を示

す図である。

[図12]図 1 1 の太陽光発電システムにおいて日差しの強さが変動した場合の電流の流れの一例を示す図である。図 1 2 (A) は、日差しが強い場合の電流の流れを示す。図 1 2 (B) は、日差しが弱い場合の電流の流れを示す。

[図13]図 1 1 の太陽光発電システムにおいて太陽電池ストリングの一部が日陰になった場合の電流の流れの一例を示す図である。

発明を実施するための形態

[0017] 以下、本発明の実施形態に係る太陽光発電システムについて図面を参照しながら詳細に説明する。なお、実施形態を説明する全図において、共通の構成要素には同一の符号を付し、繰り返しの説明を省略する。

[0018] 図 1 は、本発明の第 1 の実施形態に係る太陽光発電システム 1 の構成の一例を示す。

太陽光発電システム 1 は、太陽電池ストリング 1 1 ~ 1 4 と、スイッチ S W 1 ~ S W 4 と、定電圧電源 2 0 と、制御部 1 0 0 と、高電位ライン L H と、低電位ライン L L と、ダイオード D 1 ~ D 9 と、コンデンサ C 1 とを有する。

スイッチ S W 1 ~ S W 4 は、それぞれ太陽電池ストリング 1 1 ~ 1 4 の出力 V o u t と高電位ライン L H との間に設置される。太陽電池ストリング 1 1 の出力 V o u t は、ダイオード D 1 のアノードに接続される。ダイオード D 1 のカソードは、スイッチ S W 1 の一端に接続される。スイッチ S W 1 の他端は、高電位ライン L H に接続される。太陽電池ストリング 1 1 のグランド G D は、低電位ライン L L に接続される。同様に、太陽電池ストリング 1 2 ~ 1 4 の出力 V o u t は、それぞれダイオード D 2 ~ D 4 のアノードに接続される。ダイオード D 2 ~ D 4 のカソードは、それぞれスイッチ S W 2 ~ S W 4 の一端に接続される。スイッチ S W 2 ~ S W 4 の他端は、それぞれ高電位ライン L H に接続される。太陽電池ストリング 1 2 ~ 1 4 のグランド G D は、それぞれ低電位ライン L L に接続される。

なお、太陽電池ストリング 1 1 ~ 1 4 の出力 V o u t がそれぞれスイッチ

SW1～SW4の一端に接続され、スイッチSW1～SW4の他端がそれぞれダイオードD1～D4のアノードに接続され、ダイオードD1～D4のカソードがそれぞれ高電位ラインLHに接続されていてもよい。

[0019] また、太陽電池ストリング11の出力Voutは、ダイオードD5のアノードに接続される。同様に、太陽電池ストリング12～14の出力Voutは、それぞれダイオードD6～D8のアノードに接続される。ダイオードD6～D8のカソードは1つにまとめられて全て定電圧電源20の電圧入力V_{in}に接続される。なお、太陽電池ストリング11～14の出力Voutはいずれか1つ以上がダイオードD5～D8を介して定電圧電源20の電圧入力V_{in}に接続されていればよい。定電圧電源20のシグナルグランドSGとグランドGDは、それぞれ高電位ラインLHと低電位ラインLLに接続される。定電圧電源20の電圧出力V_{high}は、制御部100の電圧入力V_{high}に接続される。

制御部100のシグナルグランドSGとグランドGDは、それぞれ高電位ラインLHと低電位ラインLLに接続される。制御部100のPWM(Pulse Width Modulation)信号VP1は、スイッチSW1の開閉を制御する。同様に、制御部100のPWM信号VP2～VP4は、それぞれスイッチSW2～SW4の開閉を制御する。

コンデンサC1は、一端が高電位ラインLHに接続され、他端が低電位ラインLLに接続される。コンデンサC1は、高電位ラインLHの電圧におけるノイズを除去する。高電位ラインLHはダイオードD9のアノードに接続される。ダイオードD9のカソードは、端子T1に接続される。ダイオードD9は、逆流防止ダイオードである。低電位ラインLLは端子T2に接続される。

[0020] 太陽光発電システム1が直流給電システムに接続される場合には、端子T1と端子T2は直流バスに接続され、直流バスに負荷装置等が接続される。

太陽光発電システム1が交流給電システムに接続される場合には、端子T1と端子T2はインバータの入力に接続され、インバータの出力が交流バス

に接続される。交流バスには負荷装置等が接続される。

[0021] 低電位ラインLLの電圧は、基準電位である。高電位ラインLHの電圧は、基準電位に対して高電位の直流電圧である。低電位ラインLLと高電位ラインLHの電圧は、例えば、それぞれ0V（接地電位）と400Vである。または、低電位ラインLLと高電位ラインLHの電圧は、例えば、それぞれ−200Vと+200Vであってもよい。ただし、高電位ラインLHの電圧は、太陽電池ストリング11～14の出力電圧 V_{out} の変動や負荷装置の消費電力の変動等により変動する。例えば、負荷装置の消費電力が増加すると、高電位ラインLHの電圧は低下する。

太陽電池ストリング11～14は、それぞれ直列接続された複数の太陽電池モジュールを含んでいる。太陽電池ストリング11～14は、それぞれスイッチSW1～SW4が閉じているときに高電位ラインLHに電圧を出力する。

なお、低電位ラインLLは本発明の第1の電源ラインの例であり、高電位ラインLHは本発明の第2の電源ラインの例である。

[0022] 定電圧電源20は、絶縁型のDC/DC（直流/直流）コンバータを含む。DC/DCコンバータは、太陽電池ストリング11～14が出力する電圧を、高電位ラインLHの電圧より高く、かつ高電位ラインLHの電圧との差（例えば、24V）が一定である電圧に変換する。定電圧電源20は、変換された電圧 V_{high} を出力する。例えば、高電位ラインLHの電圧が400Vであるとき、定電圧電源20の出力電圧 V_{high} は424Vである。

[0023] 制御部100は、定電圧電源20が出力する電圧 V_{high} と高電位ラインLHの電圧との差である電圧（例えば、24V）によって動作する。

制御部100は、PWM信号VP1～VP4を出力する。PWM信号VP1～VP4はパルス波である。PWM信号VP1～VP4のローレベルの電圧は高電位ラインLHの電圧である。

[0024] 図2は、高電位ラインLHの電圧とPWM信号の関係の一例を示す。

制御部100は、高電位ラインLHの電圧が所定の第1の電圧（例えば、

410V)以下であるとき、最初のPWM信号VP1のデューティ比を高電位ラインLHにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させる。図2に示すように、高電位ラインLHの電圧が所定の第2の電圧(例えば、400V)であるとき、最初のPWM信号VP1のデューティ比は90%であり、PWM信号VP2~VP4のデューティ比は0である。高電位ラインLHの電圧が所定の第3の電圧(例えば、398V)であるとき、最初のPWM信号VP1のデューティ比は100%である。

[0025] 制御部100は、高電位ラインLHの電圧が上記所定の第2の電圧(例えば、400V)以下である(すなわち、最初のPWM信号VP1のデューティ比が所定のデューティ比、例えば90%以上である)とき、2段目のPWM信号VP2のデューティ比を高電位ラインLHにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させる。図2に示すように、高電位ラインLHの電圧が所定の第4の電圧(例えば、390V)であるとき、2段目のPWM信号VP2のデューティ比は90%である。このとき、最初のPWM信号VP1のデューティ比は100%であり、3段目のPWM信号VP3と4段目のPWM信号VP4のデューティ比は0である。高電位ラインLHの電圧が所定の第5の電圧(例えば、388V)であるとき、2段目のPWM信号VP2のデューティ比は100%である。

[0026] 制御部100は、高電位ラインLHの電圧が上記所定の第4の電圧(例えば、390V)以下である(すなわち、2段目のPWM信号VP2のデューティ比が所定のデューティ比、例えば90%以上である)とき、3段目のPWM信号VP3のデューティ比を高電位ラインLHにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させる。図2に示すように、高電位ラインLHの電圧が所定の第6の電圧(例えば、380V)であるとき、3段目のPWM信号VP3のデューティ比は90%である。このとき、最初のPWM信号VP1と2段目のPWM信号VP2のデューティ比は100%であり、4段目のPWM信号VP4のデューティ比は0である。高電位ラインLHの電圧が所定の第7の電圧(例えば、378V)であるとき、3段

目のPWM信号VP3のデューティ比は100%である。

[0027] 制御部100は、高電位ラインLHの電圧が上記所定の第6の電圧（例えば、380V）以下である（すなわち、3段目のPWM信号VP3のデューティ比が所定のデューティ比、例えば90%以上である）とき、4段目のPWM信号VP4のデューティ比を電位ラインLHにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させる。図2に示すように、高電位ラインLHの電圧が所定の第8の電圧（例えば、370V）であるとき、4段目のPWM信号VP4のデューティ比は90%である。このとき、PWM信号VP1～VP3のデューティ比は100%である。高電位ラインLHの電圧が所定の第9の電圧（例えば、368V）であるとき、4段目のPWM信号VP4のデューティ比は100%である。

[0028] 例えば、PWM信号VP1がハイレベルの電圧であるときにスイッチSW1は閉じ、PWM信号VP1がローレベルの電圧であるときにスイッチSW1は開く。太陽電池ストリング11は、スイッチSW1が閉じているときに高電位ラインLHに電圧を出力し、スイッチSW1が開いているときには高電位ラインLHへの電圧の出力を停止する。スイッチSW2～スイッチSW4もPWM信号VP2～VP4によってスイッチSW1と同様に動作する。

このため、PWM信号VP1～VP4のデューティ比が増加するとき高電位ラインLHの電圧は上昇し、それらのデューティ比が減少するとき高電位ラインLHの電圧は減少する。

[0029] 例えば、負荷装置の電力消費が増加すると、高電位ラインLHの電圧は低下する。図2に示すように、高電位ラインLHの電圧が上記所定の第1の電圧（例えば、410V）と上記所定の第2の電圧（例えば、400V）との間にあるときに、高電位ラインLHの電圧が減少した場合、制御部100はPWM信号VP1のデューティ比を増加させて高電位ラインLHの電圧を上昇させる。

そして、高電位ラインLHの電圧が上記所定の第2の電圧（例えば、400V）より低くなる（すなわち、PWM信号VP1のデューティ比が90%

以上になる）と、制御部１００は２段目のPWM信号VP２のデューティ比も増加させて高電位ラインＬＨの電圧を上昇させる。

[0030] 同様に、高電位ラインＬＨの電圧が上記所定の第４の電圧（例えば、３９０Ｖ）より低くなる（すなわち、PWM信号VP２のデューティ比が９０％以上になる）と、制御部１００は３段目のPWM信号VP３のデューティ比を増加させて高電位ラインＬＨの電圧を上昇させる。

高電位ラインＬＨの電圧が上記所定の第６の電圧（例えば、３８０Ｖ）より低くなる（すなわち、PWM信号VP３のデューティ比が９０％以上になる）と、制御部１００は４段目のPWM信号VP４のデューティ比を増加させて高電位ラインＬＨの電圧を上昇させる。

[0031] なお、上記では、制御部１００は、PWM信号VP１～VP３のデューティ比が９０％以上であるとき、次段のPWM信号VP２～VP４のデューティ比を高電位ラインＬＨにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させるとしたが、制御部１００は、PWM信号VP１～VP３が予め設定された任意のデューティ比以上であるとき、次段のPWM信号VP２～VP４のデューティ比を高電位ラインＬＨにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させることができる。例えば、制御部１００は、PWM信号VP１～VP３のデューティ比が１００％であるとき、次段のPWM信号VP２～VP４のデューティ比を高電位ラインＬＨにおける電圧の低下に応じて増加させ、その電圧の上昇に応じて減少させることができる。

[0032] 制御部１００は、デジタル回路でもアナログ回路でも実現することができる。また、CPU（Central Processing Unit）と、RAM（Random Access Memory）等で構成される主メモリと、フラッシュメモリやハードディスク等で構成される記憶部とを備えたコンピュータに所定のプログラムを実行させることにより制御部１００の機能を実現することもできる。

[0033] 図３は、制御部１００の詳細な構成の一例を示す。

制御部100は、スロースタート部110と、モニタ電圧生成部111と、制御電圧生成部120と、PWM信号生成部130と、定電圧ラインLCとを有する。

定電圧ラインLCには、定電圧電源20によって出力される電圧V_{high}が印加される。

モニタ電圧生成部111は、高電位ラインLHと低電位ラインLLと定電圧ラインLCとに接続される。モニタ電圧生成部111は、モニタ電圧VMを生成し、制御電圧生成部120に供給する。図4に示すように、モニタ電圧VMは、高電位ラインLHの電圧が低下すると上昇し、高電位ラインLHの電圧が上昇すると低下する。高電位ラインLHの電圧が上記所定の第1の電圧（たとえば、410V）であるとき、モニタ電圧VMはv_{m1}である。また、高電位ラインLHの電圧が上記所定の第2の電圧（たとえば、400V）であるとき、モニタ電圧VMはv_{m2}である。高電位ラインLHの電圧が上記所定の第4の電圧（たとえば、390V）であるとき、モニタ電圧VMはv_{m3}である。高電位ラインLHの電圧が上記所定の第6の電圧（たとえば、380V）であるとき、モニタ電圧VMはv_{m4}である。

スロースタート部110は、定電圧電源20が電圧V_{high}を出力し始めてから所定の時間が経過するまでモニタ電圧出力部111によって出力されるモニタ電圧VMを低下させる。これにより、制御電圧生成部120は、所定の時間が経過するまで動作を停止しており、所定の時間が経過してから動作を開始し、後述する制御電圧VC1～VC4を出力する。

[0034] 制御電圧生成部120は、定電圧ラインLCと高電位ラインLHとに接続されている。制御電圧生成部120には、モニタ電圧VMが入力される。

制御電圧生成部120は、モニタ電圧VMによって高電位ラインLHの直流電圧の変動を監視する。制御電圧生成部120は、図5に示すように、モニタ電圧VMに基づいて制御電圧VC1～VC4を生成し、それらをPWM信号生成部130に供給する。

制御電圧生成部120は、モニタ電圧VMがv_{m1}以下であるとき最初の

制御電圧 V_C1 をローレベルの電圧（たとえば、高電位ライン LH の電圧）に保つ。そして、制御電圧生成部120は、モニタ電圧 V_M が v_{m1} 以上であるときにモニタ電圧 V_M の上昇に応じて最初の制御電圧 V_C1 を上昇させ、モニタ電圧 V_M の低下に応じて最初の制御電圧 V_C1 を低下させる。そして、モニタ電圧 V_M が v_{m2} を超えたとき、最初の制御電圧 V_C1 が所定の電圧 v_{cs} を超える。

[0035] 制御電圧生成部120は、最初の制御電圧 V_C1 が所定の電圧 v_{cs} 以下であるとき、2段目の制御電圧 V_C2 をローレベルの電圧に保つ。そして、制御電圧生成部120は、最初の制御電圧 V_C1 が所定の電圧 v_{cs} 以上であるときにモニタ電圧 V_M の上昇に応じて2段目の制御電圧 V_C2 を上昇させ、モニタ電圧 V_M の低下に応じて2段目の制御電圧 V_C2 を低下させる。そして、モニタ電圧 V_M が v_{m3} を超えたとき、2段目の制御電圧 V_C2 が所定の電圧 v_{cs} を超える。

制御電圧生成部120は、2段目の制御電圧 V_C2 が所定の電圧 v_{cs} 以下であるとき、3段目の制御電圧 V_C3 をローレベルの電圧に保つ。そして、制御電圧生成部120は、2段目の制御電圧 V_C2 が所定の電圧 v_{cs} 以上であるときにモニタ電圧 V_M の上昇に応じて3段目の制御電圧 V_C3 を上昇させ、モニタ電圧 V_M の低下に応じて3段目の制御電圧 V_C3 を低下させる。そして、モニタ電圧 V_M が v_{m4} を超えたとき、3段目の制御電圧 V_C3 が所定の電圧 v_{cs} を超える。

[0036] 制御電圧生成部120は、3段目の制御電圧 V_C3 が所定の電圧 v_{cs} 以下であるとき、4段目の制御電圧 V_C4 をローレベルの電圧に保つ。そして、制御電圧生成部120は、3段目の制御電圧 V_C3 が所定の電圧 v_{cs} 以上であるときにモニタ電圧 V_M の上昇に応じて4段目の制御電圧 V_C4 を上昇させ、モニタ電圧 V_M の低下に応じて4段目の制御電圧 V_C4 を低下させる。

[0037] 図6は、PWM信号生成部130の構成の一例を示す。

PWM信号生成部130は、制御電圧生成部120から出力される制御電

圧 $V_C1 \sim V_C4$ に応じたデューティ比を有するPWM信号 $V_P1 \sim V_P4$ を生成する。

PWM信号生成部130は、コンパレータ（比較器）131～134と、三角波生成回路135とを有する。

三角波生成回路135は、定電圧ラインLCと高電位ラインLHとに接続されている。三角波生成回路135は、図7に示す三角波電圧VTを生成する。三角波電圧VTは、最小の電圧が制御電圧 $V_C1 \sim$ 制御電圧 V_C4 におけるローレベルの電圧（例えば、高電位ラインLHの電圧）より高い。三角波電圧VTは、例えば、最小電圧（ローレベルの電圧+1V）から最大電圧（ローレベルの電圧+9V）までの三角波の電圧である。三角波電圧VTは、4つのコンパレータ131～134に共通に供給される。

コンパレータ131は、定電圧ラインLCと高電位ラインLHとに接続されている。コンパレータ131には、制御電圧 V_C1 と三角波電圧VTが入力される。コンパレータ131は、制御電圧 V_C1 と三角波電圧VTとに基づいて最初のPWM信号 V_P1 を生成する。PWM信号 V_P1 は、制御電圧 V_C1 が三角波電圧VTより高いときにハイレベルの電圧（例えば、高電位ラインLHの電圧+20V）となり、制御電圧 V_C1 が三角波電圧VTより低いときにローレベルの電圧（例えば、高電位ラインLHの電圧）となる。これにより、PWM信号 V_P1 は、制御電圧 V_C1 の電圧の上昇に応じてデューティ比が0から所定の値（例えば、100%）まで増加するパルス波となる。

同様にして、コンパレータ132とコンパレータ133とコンパレータ134とは、それぞれ2段目のPWM信号 V_P2 と3段目のPWM信号 V_P3 と4段目のPWM信号 V_P4 とを生成する。これらは、それぞれ制御電圧 V_C2 と制御電圧 V_C3 と制御電圧 V_C4 の上昇に応じてデューティ比が0から所定の値（例えば、100%）まで徐々に増加するパルス波である。

[0038] 制御電圧生成部120とスロースタート部110とモニタ電圧生成部111は、デジタル回路でもアナログ回路でも実現することができる。また、コ

ンピュータに所定のプログラムを実行させることにより制御電圧生成部 120 とスロースタート部 110 とモニタ電圧生成部 111 の各機能を実現することもできる。

[0039] 以下では、スロースタート部 110 とモニタ電圧生成部 111 と制御電圧生成部 120 をアナログ回路で実現する場合の具体例について説明する。

図 8 は、スロースタート部 110 とモニタ電圧生成部 111 の回路構成の一例を示す。

スロースタート部 110 は、PNP バイポーラトランジスタ Q11 と、コンデンサ C11 と、抵抗 R11 と、ダイオード D11～13 とを有する。

抵抗 R11 は、一端が定電圧ライン LC に接続され、他端がコンデンサ C11 の一端に接続されている。コンデンサ C11 の他端は、高電位ライン LH に接続されている。ダイオード D11 は、アノードがコンデンサ C11 の一端に接続され、カソードが高電位ライン LH に接続されている。ダイオード D12 は、アノードがコンデンサ C11 の一端に接続され、カソードがトランジスタ Q11 のエミッタに接続されている。トランジスタ Q11 は、ベースがコンデンサ C11 の一端に接続され、コレクタがコンデンサ C11 の他端に接続されている。ダイオード D13 は、アノードにモニタ電圧 VM が入力され、カソードがトランジスタ Q11 のエミッタに接続されている。

[0040] モニタ電圧生成部 111 は、オペアンプ 112 と、抵抗 R13～R17 と、可変抵抗 VR11 と、可変抵抗 VR12 と、ダイオード D14 とを有する。

抵抗 R13 は、一端が定電圧ライン LC に接続されており、他端が抵抗 R14 の一端に接続されている。抵抗 R14 の他端は低電位ライン LL に接続されている。可変抵抗 VR11 は、一端が定電圧ライン LC に接続され、他端が可変抵抗 VR12 の一端に接続されている。可変抵抗 VR12 の他端は高電位ライン LH に接続されている。抵抗 R15 は一端が抵抗 R13 の他端と抵抗 R14 の一端の接続点に接続されており、他端がオペアンプ 112 の非反転入力 (+) に接続されている。抵抗 R16 は、一端が可変抵抗 VR1

1の他端と可変抵抗 $V R 1 2$ の一端との接続点に接続され、他端がオペアンプ112の反転入力（－）に接続されている。抵抗 $R 1 7$ は、一端と他端がそれぞれオペアンプ112の出力と反転入力（－）に接続されている。ダイオード $D 1 4$ は、アノードにモニタ電圧 $V M$ が入力され、カソードがオペアンプ112の出力に接続されている。

抵抗 $R 1 2$ は、一端が定電圧ライン $L C$ に接続されており、他端がダイオード $D 1 3$ のアノードとダイオード $D 1 4$ のアノードとに接続されている。モニタ電圧 $V M$ は、抵抗 $R 1 2$ の他端とダイオード $D 1 3$ のアノードとダイオード $D 1 4$ のアノードとの接続点に生じる。

[0041] スロースタート部110は、定電圧電源20が電圧 $V h i g h$ を出力し始めてから所定の時間が経過するまでモニタ電圧出力部111によって出力されるモニタ電圧 $V M$ を低下させる。

定電圧電源20が停止しているとき、定電圧ライン $L C$ の電位は高電位ライン $L H$ の電位となっている。このとき、ダイオード $D 1 1$ がコンデンサ $C 1 1$ を放電させるため、コンデンサ $C 1 1$ の電荷は0となる。このため、トランジスタ $Q 1 1$ は、ベース電圧が0（実際には、高電位ライン $L H$ の電位）となり、エミッタ・コレクタ間が導通する。定電圧電源20が動作し始めた直後には、図8の中の破線の矢印で示す経路で電流が流れる。この電流により、モニタ電圧 $V M$ は低下する。

定電圧電源20が動作し始めると、定電圧ライン $L C$ の電位が上昇し、コンデンサ $C 1 1$ が充電される。コンデンサ $C 1 1$ が充電されると、PNPバイポーラトランジスタ $Q 1 1$ は、ベースの電位が上がり、エミッタ・コレクタ間が非導通となる。このため、モニタ電圧 $V M$ は、上昇し、モニタ電圧生成部111によって出力される電圧となる。

[0042] モニタ電圧生成部111は、図4に示したモニタ電圧 $V M$ を生成する。モニタ電圧 $V M$ は、高電位ライン $L H$ の電圧が低下すると上昇し、高電位ライン $L H$ の電圧が上昇すると低下する。

抵抗 $R 1 3$ と抵抗 $R 1 4$ の抵抗値は、例えば、それぞれ47K Ω と1M Ω

である。抵抗 R_{13} と抵抗 R_{14} により、定電圧ライン LC と低電位ライン LL の電位差が分圧されてオペアンプ 112 の非反転入力（＋）に入力される。また、可変抵抗 VR_{11} と可変抵抗 VR_{12} により、定電圧ライン LC と高電位ライン LH の電位差が分圧されてオペアンプ 112 の反転入力（－）に入力される。オペアンプ 112 は、非反転入力（＋）と反転入力（－）の電位差を増幅してモニタ電圧 VM として出力する。

[0043] 図9は、制御電圧生成部 120 の回路構成の一例を示す。

制御電圧生成部 120 は、モニタ電圧強化回路 121 と、1段目の制御電圧生成回路 122 と、2段目の制御電圧生成回路 123 と、3段目の制御電圧生成回路 124 と、4段目の制御電圧生成回路 125 と、ベース電圧調整回路 126 とを有する。

[0044] モニタ電圧強化回路 121 は、NPNバイポーラトランジスタ Q_{21} と、逆電圧保護用ダイオード D_{21} と、電流制限用抵抗 R_{21} とを有する。

モニタ電圧 VM は、電流制限用抵抗 R_{21} を通してトランジスタ Q_{21} のベースに入力される。トランジスタ Q_{21} のコレクタは定電圧ライン LC に接続される。トランジスタ Q_{21} は、エミッタフォロワである。トランジスタ Q_{21} のエミッタは、モニタ電圧 VM よりベース・エミッタ間電圧 V_{be} だけ低い電圧となる。以下では、この電圧をトランジスタ Q_{21} のエミッタに生じるモニタ電圧 VM' という。このモニタ電圧 VM' は、1段目の制御信号生成回路 122 に入力される。トランジスタ Q_{21} のエミッタとベースには、逆電圧保護用ダイオード D_{21} が接続される。

[0045] 1段目の制御電圧生成回路 122 は、PNPバイポーラトランジスタ Q_{22} と、電流制限用抵抗 R_{22} と、逆電流防止用ダイオード D_{22} と、抵抗 R_{32} と、コンデンサ C_{22} とを有する。1段目の制御電圧生成回路 122 は、最初の制御電圧 VC_1 を生成する。

トランジスタ Q_{22} のエミッタには、トランジスタ Q_{21} のエミッタに生じるモニタ電圧 VM' が入力される。トランジスタ Q_{22} のベースは電流制限用抵抗 R_{22} の一端に接続される。電流制限用抵抗 R_{22} の他端は、逆電

流防止用ダイオードD 2 2のアノードに接続される。逆電流防止用ダイオードD 2 2のカソードには、後述するベース電圧調整回路1 2 6によって生成される調整電圧 V_{up} が印加される。なお、本発明では、逆電流防止用ダイオードD 2 2のカソードに調整電圧 V_{up} が印加されることを、トランジスタQ 2 2のベースに調整電圧が入力されるという。

トランジスタQ 2 2のコレクタは、抵抗R 3 2とコンデンサC 2 2からなるRC並列回路の一端に接続される。このRC並列回路の他端は、高電位ラインL Hに接続される。トランジスタQ 2 2のコレクタとこのRC並列回路の一端との接続部分に生じる電圧が最初の制御電圧 V_{C1} である。なお、このRC並列回路はノイズ等を除去するために設けられている。

トランジスタQ 2 2のエミッタ・コレクタ間が導通している間、最初の制御電圧 V_{C1} は、モニタ電圧 V_M の上昇に応じて上昇し、モニタ電圧 V_M の低下に応じて低下する。また、トランジスタQ 2 2のエミッタ・コレクタ間が非導通であるときには最初の制御電圧 V_{C1} はローレベルの電圧（高電位ラインL Hの電圧）となる。

[0046] 2段目の制御電圧生成回路1 2 3は、PNPバイポーラトランジスタQ 2 3と、電流制限用抵抗R 2 3と、逆電流防止用ダイオードD 2 3と、抵抗R 3 3と、コンデンサC 2 3とを有する。2段目の制御電圧生成回路1 2 3は、2段目の制御電圧 V_{C2} を生成する。

トランジスタQ 2 3のエミッタには、最初の制御電圧 V_{C1} が入力される。トランジスタQ 2 3と電流制限用抵抗R 2 3と逆電流防止用ダイオードD 2 3と抵抗R 3 3とコンデンサC 2 3は、1段目の制御電圧生成回路1 2 2におけるトランジスタQ 2 2と電流制限用抵抗R 2 2と逆電流防止用ダイオードD 2 2と抵抗R 3 2とコンデンサC 2 2と同様に接続される。トランジスタQ 2 3のコレクタとRC並列回路（抵抗R 3 3とコンデンサC 2 3とからなるRC並列回路）の一端との接続部分に生じる電圧が2段目の制御電圧 V_{C2} である。

トランジスタQ 2 3のエミッタ・コレクタ間が導通している間、2段目の

制御電圧 V_{C2} は、モニタ電圧 V_M の上昇に応じて上昇し、モニタ電圧 V_M の低下に応じて低下する。また、トランジスタ Q_{23} のエミッタ・コレクタ間が非導通であるときには2段目の制御電圧 V_{C2} はローレベルの電圧となる。

[0047] 3段目の制御電圧生成回路124は、PNPバイポーラトランジスタ Q_{24} と、電流制限用抵抗 R_{24} と、逆電流防止用ダイオード D_{24} と、抵抗 R_{34} と、コンデンサ C_{24} とを有する。3段目の制御電圧生成回路124は、3段目の制御電圧 V_{C3} を生成する。

トランジスタ Q_{24} のエミッタには、2段目の制御電圧 V_{C2} が入力される。トランジスタ Q_{24} と電流制限用抵抗 R_{24} と逆電流防止用ダイオード D_{24} と抵抗 R_{34} とコンデンサ C_{24} は、1段目の制御電圧生成回路22におけるトランジスタ Q_{22} と電流制限用抵抗 R_{22} と逆電流防止用ダイオード D_{22} と抵抗 R_{32} とコンデンサ C_{22} と同様に接続される。トランジスタ Q_{24} のコレクタとRC並列回路（抵抗 R_{34} とコンデンサ C_{24} とからなるRC並列回路）の一端との接続部分に生じる電圧が3段目の制御電圧 V_{C3} である。

トランジスタ Q_{24} のエミッタ・コレクタ間が導通している間、3段目の制御電圧 V_{C3} は、モニタ電圧 V_M の上昇に応じて上昇し、モニタ電圧 V_M の低下に応じて低下する。また、トランジスタ Q_{24} のエミッタ・コレクタ間が非導通であるときには3段目の制御電圧 V_{C3} はローレベルの電圧となる。

[0048] 4段目（最終段）の制御電圧生成回路125は、PNPバイポーラトランジスタ Q_{25} と、電流制限用抵抗 R_{25} と、逆電流防止用ダイオード D_{25} と、抵抗 R_{35} と、コンデンサ C_{25} とを有する。4段目の制御電圧生成回路125は、4段目の制御電圧 V_{C4} を生成する。

トランジスタ Q_{25} のエミッタには、3段目の制御電圧 V_{C3} が入力される。トランジスタ Q_{25} と電流制限用抵抗 R_{25} と逆電流防止用ダイオード D_{25} と抵抗 R_{35} とコンデンサ C_{25} は、1段目の制御電圧生成回路22

におけるトランジスタQ 2 2と電流制限用抵抗R 2 2と逆電流防止用ダイオードD 2 2と抵抗R 3 2とコンデンサC 2 2と同様に接続される。トランジスタQ 2 5のコレクタとRC並列回路（抵抗R 3 5とコンデンサC 2 5とからなるRC並列回路）の一端との接続部分に生じる電圧が4段目の制御電圧V C 4である。

トランジスタQ 2 5のエミッタ・コレクタ間が導通している間、4段目の制御電圧V C 4は、モニタ電圧V Mの上昇に応じて上昇し、モニタ電圧V Mの低下に応じて低下する。また、トランジスタQ 2 5のエミッタ・コレクタ間が非導通であるときには4段目の制御電圧V C 4はローレベルの電圧となる。

[0049] ベース電圧調整回路1 2 6は、抵抗R 2 0と、PNPバイポーラトランジスタQ 2 6と、可変抵抗V R 2 1と、可変抵抗V R 2 2とを有する。

抵抗R 2 0は、一端が定電圧ラインL Cに接続され、他端がトランジスタQ 2 6のエミッタに接続される。可変抵抗V R 2 1は、一端が定電圧ラインL Cに接続され、他端が可変抵抗V R 2 2の一端に接続される。可変抵抗V R 2 2の他端は高電位ラインL Hに接続される。トランジスタQ 2 6は、ベースが可変抵抗V R 2 1の他端と可変抵抗V R 2 2の一端との接続部分に接続され、コレクタが高電位ラインL Hに接続される。

可変抵抗V R 2 1と可変抵抗V R 2 2とは、定電圧ラインL Cの電圧と高電位ラインL Hの電圧との電位差を分圧する。トランジスタQ 2 6は、エミッタフォロワである。トランジスタQ 2 6のエミッタは、可変抵抗V R 2 1と可変抵抗V R 2 2によって分圧された電圧よりベース・エミッタ間電圧V b eだけ高い調整電圧V u pとなる。

ベース電圧調整回路1 2 6は、モニタ電圧強化回路1 2 1に含まれるトランジスタQ 2 1のエミッタに生じるモニタ電圧V M'の変動に応じて各制御電圧生成回路1 2 2～1 2 5に含まれるトランジスタQ 2 2～Q 2 5のエミッタ・コレクタ間が導通または非導通となるように、調整電圧V u pを生成する。

[0050] 図10は、太陽光発電システム1におけるスイッチSW1およびその周辺の回路構成の一例を示す。

スイッチSW1は、NMOSトランジスタ140と、リアクトル141と、ダイオードD31とを有する。

リアクトル141は、一端がダイオードD1のカソードに接続され、他端がNMOSトランジスタ140のドレインに接続されている。ダイオードD31は、アノードとカソードがそれぞれリアクトル141の他端と一端とに接続されている。NMOSトランジスタ140は、ゲートにPWM信号VP1が入力され、ソースが高電位ラインLHに接続されている。

NMOSトランジスタ140は、PWM信号VP1がハイレベルの電圧（例えば、高電位ラインLHの電圧+20V）のときに導通し、太陽電池ストリング11の出力電圧を高電位ラインLHに出力する。そして、NMOSトランジスタ140は、PWM信号VP1がローレベルの電圧（例えば、高電位ラインLHの電圧）のときに非導通となり、高電位ラインLHへの太陽電池ストリング11の出力を停止する。リアクトル141とダイオードD31は、突入電流を抑制する。

なお、ダイオードD1のカソードは、ノイズ除去用のコンデンサC31を介して低電位ラインLLに接続されている。

また、スイッチSW2～SW4も、スイッチSW1と同一の構成である。

[0051] 以上説明したように、第1の実施形態によれば、高電位ラインLHの電圧が低下するにつれて、高電位ラインLHに並列に接続される太陽電池ストリングの数が増加する。このため、負荷装置等の消費電力や日差しの強さに応じて太陽電池ストリングから出力される電流を調節することができる。

また、第1の実施形態に係る太陽光発電システム1では、複数のスイッチを使用するため、個々のスイッチを小型化することができる。

更に、第1の実施形態に係る太陽光発電システム1では、前段のスイッチが常時導通した後に次のスイッチがスイッチングを開始するようにすることができ、この場合スイッチングノイズを大幅に削減することができる。

[0052] 図 1 1 は、本発明の第 2 の実施形態に係る太陽光発電システム 2 の構成の一例を示す。

太陽光発電システム 2 は、太陽電池ストリング 1 5 ~ 1 8 と、スイッチ S W 1 ~ S W 4 と、定電圧電源 2 0 と、制御部 1 0 0 と、高電位ライン L H と、低電位ライン L L と、ダイオード D 9、D 4 1 ~ D 4 3、D 4 5 ~ D 4 8 と、コンデンサ C 1 とを有する。

第 2 の実施形態に係る太陽光発電システム 2 のスイッチ S W 1 ~ S W 4 と、定電圧電源 2 0 と、制御部 1 0 0 と、高電位ライン L H と、低電位ライン L L と、コンデンサ C 1 と、ダイオード D 9 とは、第 1 の実施形態に係る太陽光発電システム 1 のものと同一の構成である。

第 1 の実施形態の太陽光発電システム 1 における太陽電池ストリング 1 1 ~ 1 4 と異なり、各太陽電池ストリング 1 5 ~ 1 8 は直列に接続される。すなわち、最初の太陽電池ストリング 1 5 は、最初の PWM 信号 V P 1 によって開閉が制御されるスイッチ S W 1 を介して出力 V o u t が高電位ライン L H に接続され、グランド G D が低電位ライン L L に接続される。そして、最後の太陽電池ストリング 1 8 を除き、前段の太陽電池ストリングの出力 V o u t が次段の太陽電池ストリングのグランド G D に接続される。

[0053] 出力電圧が最も高い最終段の太陽電池ストリング 1 8 を除く各太陽電池ストリング 1 5、1 6、1 7 において、出力 V o u t は、スイッチ S W 1、S W 2、S W 3 に加えて、それらと直列に接続された逆流防止ダイオード D 4 1、D 4 2、D 4 3 を介して高電位ライン L H に接続される。

最終段の太陽電池ストリング 1 8 はスイッチ S W 4 を介して高電位ライン L H に接続されるが、最終段の太陽電池ストリング 1 8 もスイッチ S W 4 に加えて、それと直列に接続された逆流防止ダイオードを介して高電位ライン L H に接続されてもよい。

[0054] ダイオード D 4 5 は、アノードが太陽電池ストリング 1 5 のグランド G D に接続され、カソードが太陽電池ストリング 1 5 の出力 V o u t に接続される。すなわち、太陽電池ストリング 1 5 には、グランド G D から出力 V o u

t に電流が流れる向きにダイオードD 4 5 が接続される。同様に、太陽電池ストリング1 6 ～1 8 には、グランドGD から出力V o u t に電流が流れる向きにダイオードD 4 6 ～D 4 8 が接続される。

また、第1 の実施形態に係る太陽光発電システム1 と異なり、第2 の実施形態に係る太陽光発電システム2 では、定電圧電源2 0 の電圧入力V i n に、最終段の太陽電池ストリング1 8 の出力V o u t が接続される。

[0055] 図1 2 は、太陽光発電システム2 において日差しの強さが変動した場合の電流の流れの一例を示す。

日差しの強さは、夏や冬等の季節や朝夕や正午等の時間帯により変動する。日差しが強いほど、個々の太陽電池ストリングの出力電圧は高い。

例えば、図1 2 (A) に示すように、高電位ラインL H の電圧が4 0 0 V であるときに各太陽電池ストリング1 5 ～1 8 がそれぞれ2 3 0 V の電圧を出力する場合、太陽電池ストリング1 6 と太陽電池ストリング1 7 と太陽電池ストリング1 8 の出力電圧は、それぞれ4 6 0 V と6 9 0 V と9 2 0 V となる。このとき、スイッチS W 1 は常に閉じ、スイッチS W 3 とスイッチS W 4 は常に開く。スイッチS W 2 は、高電位ラインL H が4 0 0 V となるようにP W M 制御されて開閉を繰り返す。電流は、太陽電池ストリング1 5 と太陽電池ストリング1 6 とスイッチS W 2 を通って流れる。スイッチS W 1 が閉じていても、逆流防止ダイオードD 4 1 に阻止されてスイッチS W 1 を通る電流は流れない。

また、例えば、図1 2 (B) に示すように、高電位ラインL H の電圧が4 0 0 V であるときに各太陽電池ストリング1 5 ～1 8 がそれぞれ1 0 0 V の電圧を出力する場合、太陽電池ストリング1 6 と太陽電池ストリング1 7 と太陽電池ストリング1 8 の出力電圧は、それぞれ2 0 0 V と3 0 0 V と4 0 0 V となる。このとき、全てのスイッチS W 1 ～S W 4 が常に閉じる。電流は、各太陽電池ストリング1 5 ～1 8 とスイッチS W 4 を通って流れる。各逆流防止ダイオードD 4 1 ～D 4 3 に阻止されて各スイッチS W 1 ～S W 3 を通る電流は流れない。

[0056] 図13は、太陽光発電システム2において太陽電池ストリング15と太陽電池ストリング16が日陰になった場合の電流の流れの一例を示す。

太陽電池ストリング15と太陽電池ストリング16が日陰になると、これらの太陽電池ストリングの出力電圧は低下する。例えば、高電位ラインLHの電圧が400Vであるときに太陽電池ストリング15と太陽電池ストリング16の出力電圧が略0Vであり、太陽電池ストリング17と太陽電池ストリング18がそれぞれ230Vの電圧を出力する場合、スイッチSW1～SW3は常に閉じ、スイッチSW4は高電位ラインLHが400VとなるようにPWM制御されて開閉を繰り返す。電流は、ダイオードD45とダイオードD46と太陽電池ストリング17と太陽電池ストリング18とスイッチSW4を通して流れる。太陽電池ストリング15と太陽電池ストリング16には、電流が流れないため、電圧降下が生じない。

[0057] 以上説明したように、第2の実施形態によれば、個々の太陽電池ストリングの出力電圧が変動すると、高電位ラインLHに電圧を出力する太陽電池ストリングの数が変動し、高電位ラインLHの電圧は略一定に保たれる。このため、煩雑なMPPT (Maximum Power Point Tracking) 制御が不要で、かつ応答速度が速い。

[0058] なお、上述した実施形態に係る太陽光発電システムでは太陽電池ストリングを4個含む例を示したが、本発明にかかる太陽電池システムは、4個に限らず、太陽電池ストリングを2個、3個、または5個以上含んでもよい。制御部は、太陽電池ストリングの数に合わせてPWM信号を出力する。

また、上述した図10では、スイッチング素子としてNMOSトランジスタを用いる例を示したが、スイッチング素子としてリレーを用いることもできる。

[0059] 以上、本発明の実施形態について説明したが、設計や製造上の都合やその他の要因によって必要となる様々な修正や組み合わせは、請求項に記載されている発明や発明の実施形態に記載されている具体例に対応する発明の範囲に含まれる。

符号の説明

[0060] 1, 2…太陽光発電システム、11～14, 15～18…太陽電池ストリング、20…定電圧電源、100…制御部、110…スロースタート部、111…モニタ電圧生成部、120…制御電圧生成部、121…モニタ電圧強化回路、122～125…制御電圧生成回路、126…ベース電圧調整回路、130…PWM信号生成部、131～134…コンパレータ、135…三角波生成回路、140…NMOSトランジスタ（スイッチ）、141…リアクトル、SW1～SW4…スイッチ、LH…高電位ライン、LL…低電位ライン、LC…定電圧ライン

請求の範囲

[請求項1]

電圧が、基準電位である第1の電源ラインと

電圧が、前記基準電位に対して高電位の直流電圧である第2の電源ラインと、

前記第2の電源ラインに電圧を出力する複数の太陽電池ストリングと、

前記第2の電源ラインの電圧が所定の電圧以下であるときに前記第2の電源ラインにおける電圧の低下に応じて増加し、当該電圧の上昇に応じて減少するデューティ比を有するパルス波である最初のPWM信号を出力し、順次前段のPWM信号が所定のデューティ比以上であるときに前記第2の電源ラインにおける電圧の低下に応じて増加し、当該電圧の上昇に応じて減少するデューティ比を有するパルス波である各PWM信号を出力する制御部と、

前記各太陽電池ストリングの出力と前記第2の電源ラインとの間にそれぞれ設置されており、前記制御部によって生成された各PWM信号によって個々に開閉が制御される複数のスイッチと、

を備えることを特徴とする太陽光発電システム。

[請求項2]

前記制御部が、

前記第2の電源ラインの電圧が低下すると上昇し、前記第2の電源ラインの電圧が上昇すると低下するモニタ電圧を生成するモニタ電圧生成部と、

前記モニタ電圧生成部によって生成されるモニタ電圧が所定の電圧以上であるときに前記モニタ電圧の上昇に応じて最初の制御電圧を上昇させ、前記モニタ電圧の低下に応じて当該最初の制御電圧を低下させ、順次前段の制御電圧が所定の電圧以上であるときに前記モニタ電圧の上昇に応じて各制御電圧を上昇させ、前記モニタ電圧の低下に応じて当該各制御電圧を低下させる制御電圧生成部と、

前記制御電圧生成部から出力される各制御電圧に応じたデューティ

比を有する前記各 P W M 信号を生成する P W M 信号生成部と、
を含む、

ことを特徴とする請求項 1 に記載の太陽光発電システム。

[請求項3] 1 つ以上の前記太陽電池ストリングが出力する電圧を、前記第 2 の電源ラインの電圧より高く、かつ前記第 2 の電源ラインの電圧との差が一定である電圧に変換する絶縁型の D C / D C コンバータを含み、当該変換された電圧を出力する定電圧電源を備え、

前記制御部が、前記定電圧電源が出力する電圧と前記第 2 の電源ラインの電圧との差である電圧によって動作する、

ことを特徴とする請求項 2 に記載の太陽光発電システム。

[請求項4] 前記制御部が、前記定電圧電源が電圧を出力し始めてから所定の時間が経過するまで前記モニタ電圧出力部によって出力されるモニタ電圧を低下させるスロースタート部を含むことを特徴とする請求項 3 に記載の太陽光発電システム。

[請求項5] 前記制御電圧生成部が、
エミッタフォロワである N P N バイポーラトランジスタを含み、当該 N P N バイポーラトランジスタのベースに前記モニタ電圧生成部によって生成されたモニタ電圧が入力され、エミッタにモニタ電圧が生じるモニタ電圧強化回路と、

ベースに調整電圧が入力され、コレクタに前記各制御電圧が生じる P N P バイポーラトランジスタを含む複数段の制御電圧生成回路であって、1 段目の当該制御電圧生成回路に含まれる P N P バイポーラトランジスタのエミッタには前記モニタ電圧強化回路に含まれる N P N バイポーラトランジスタのエミッタに生じるモニタ電圧が入力され、2 段目以降の当該制御電圧生成回路に含まれる P N P バイポーラトランジスタのエミッタには前段の制御電圧生成回路に含まれる P N P バイポーラトランジスタのコレクタに生じる制御電圧が入力される制御電圧生成回路と、

前記モニタ電圧強化回路に含まれるNPNバイポーラトランジスタのエミッタに生じるモニタ電圧の変動に応じて前記各制御電圧生成回路に含まれるPNPバイポーラトランジスタのエミッタ・コレクタ間が導通または非導通となるように、前記調整電圧を生成するベース電圧調整回路と、

を備える、

ことを特徴とする請求項3または4に記載の太陽光発電システム。

[請求項6]

前記PWM信号生成部が、

三角波電圧を出力する三角波生成回路と、

前記制御電圧生成部から出力される前記各制御電圧を個々に前記三角波電圧と比較し、前記各制御電圧が前記三角波電圧より高いときに前記各スイッチが閉じるレベルとなり、前記各制御電圧が前記三角波電圧より低いときに前記各スイッチが開くレベルとなる前記PWM信号を出力する複数のコンパレータと、

を備える、

ことを特徴とする請求項3ないし5のいずれか1項に記載の太陽光発電システム。

[請求項7]

前記各スイッチが、NMOSトランジスタを含み、前記各PWM信号が当該NMOSトランジスタのゲートに入力されることを特徴とする請求項3ないし6のいずれか1項に記載の太陽光発電システム。

[請求項8]

前記各太陽電池ストリングにおいて、グラウンドが前記第1の電源ラインに接続され、出力が前記スイッチを介して前記第2の電源ラインに接続されている、

ことを特徴とする請求項1ないし7のいずれか1項に記載の太陽光発電システム。

[請求項9]

前記最初のPWM信号によって開閉が制御されるスイッチを介して出力が前記第2の電源ラインに接続された最初の太陽電池ストリングにおいて、グラウンドが前記第1の電源ラインに接続され、

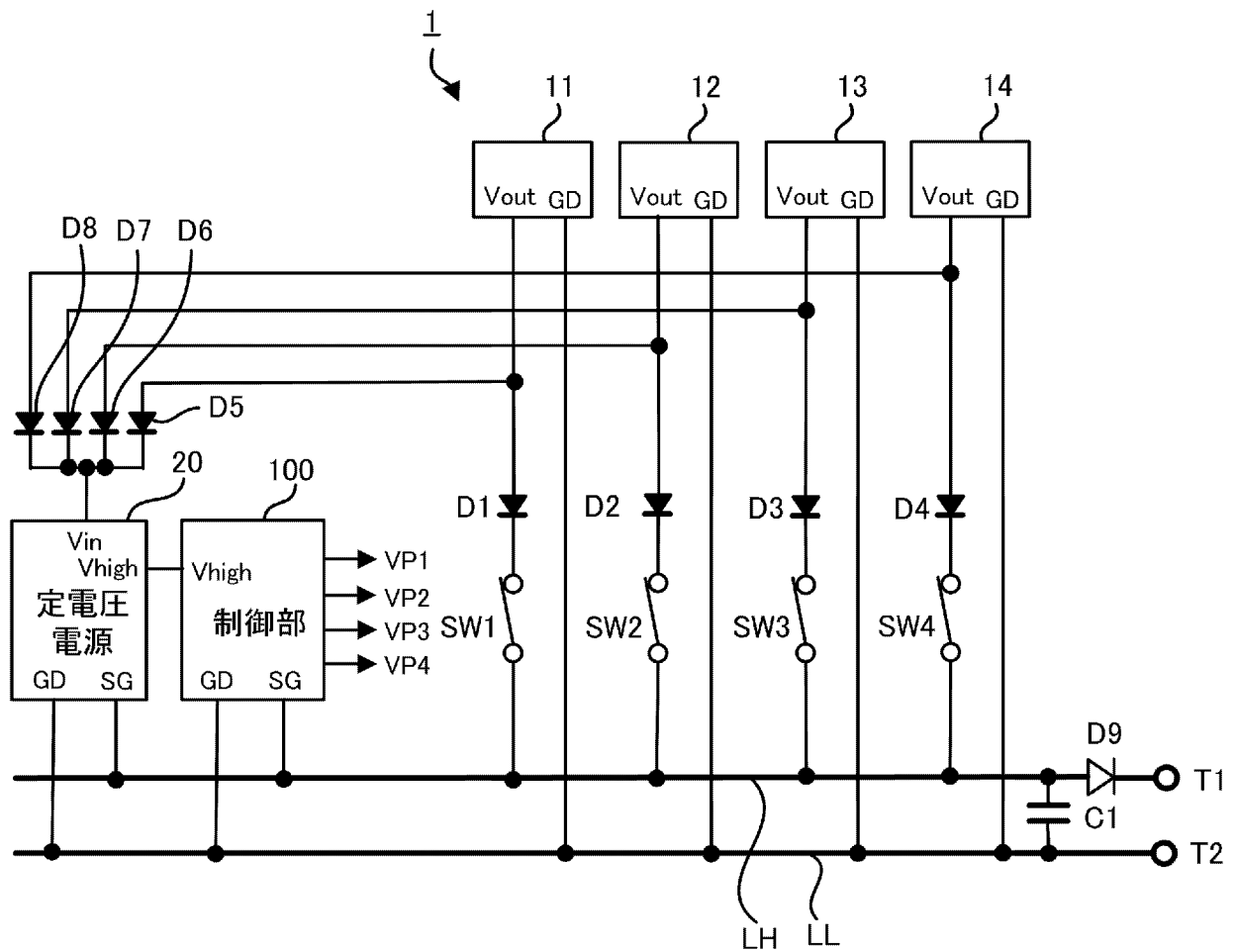
前記最初の太陽電池ストリングを除き、前段の太陽電池ストリングの出力が次段の太陽電池ストリングのグラウンドに接続され、

出力電圧が最も高い最終段の太陽電池ストリングを除く各太陽電池ストリングにおいて、直列に接続された逆流防止ダイオードと前記スイッチとを介して出力が前記第2の電源ラインに接続される、

ことを特徴とする請求項1ないし7のいずれか1項に記載の太陽光発電システム。

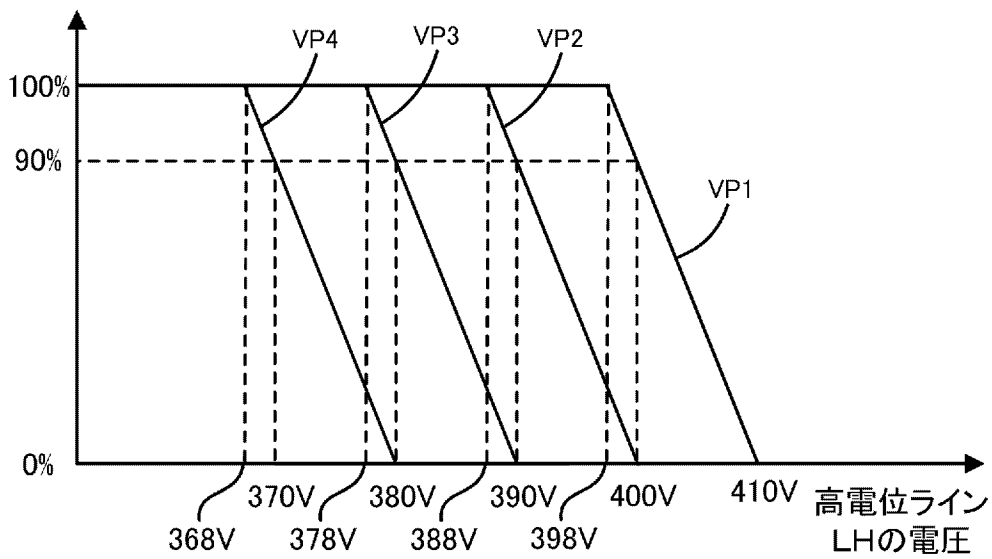
[請求項10] 前記各太陽電池ストリングにおいて、グラウンドから出力に電流が流れる向きにダイオードが接続されていることを特徴とする請求項9に記載の太陽光発電システム。

[図1]

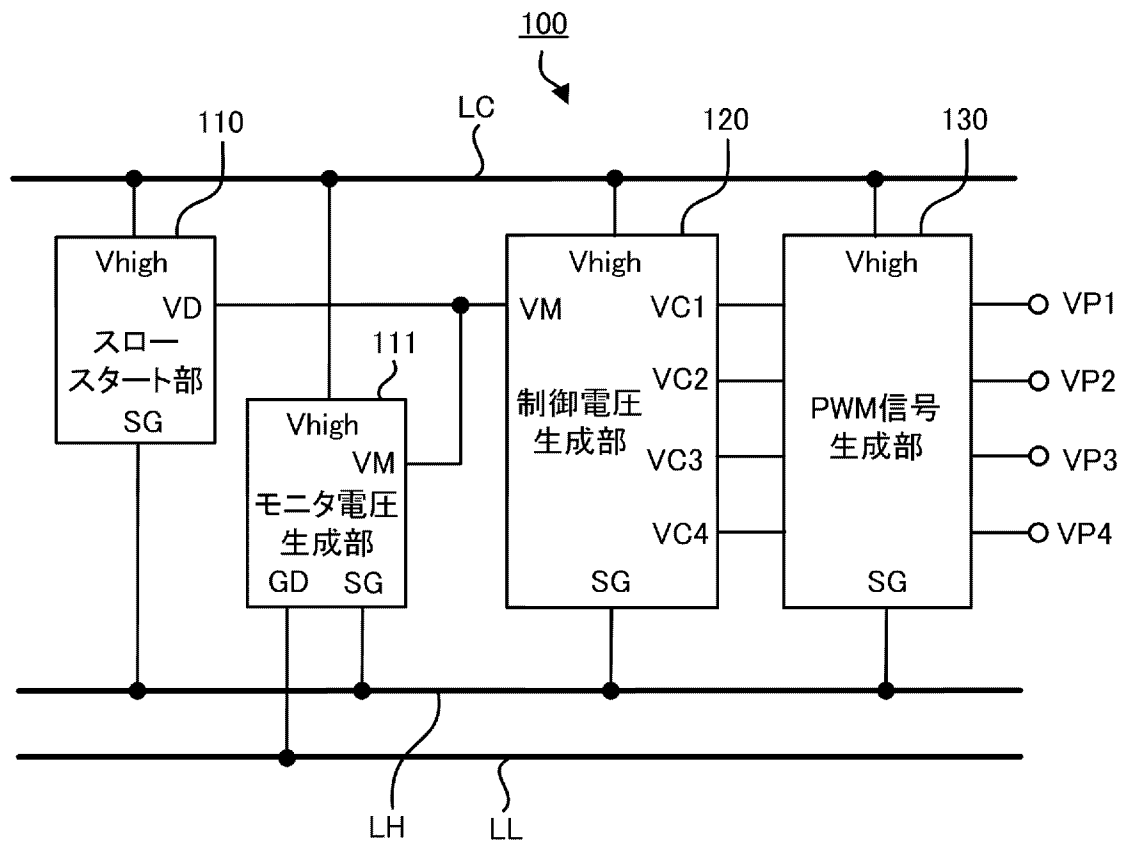


[図2]

PWM信号の
デューティ比

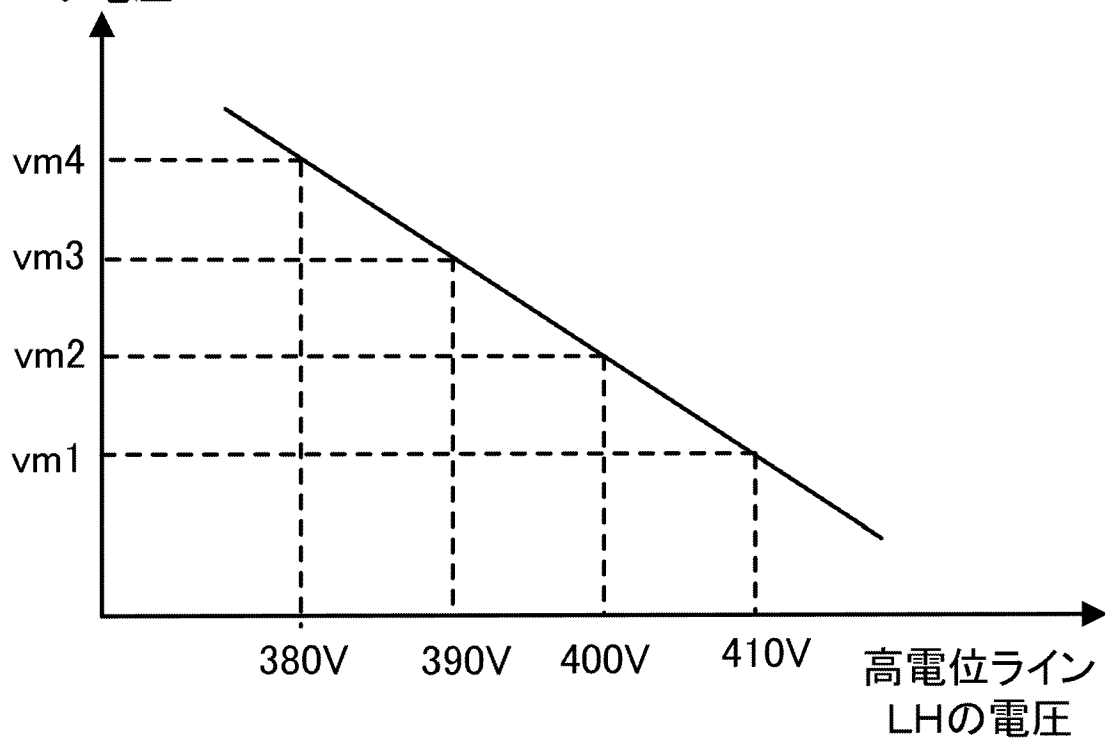


[図3]

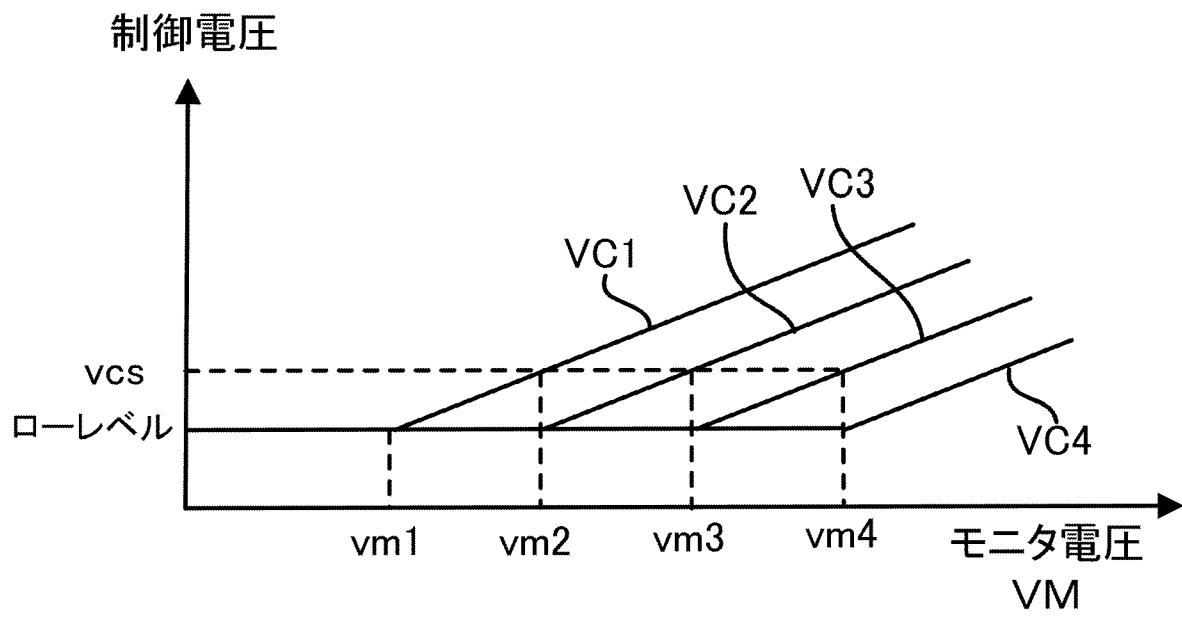


[図4]

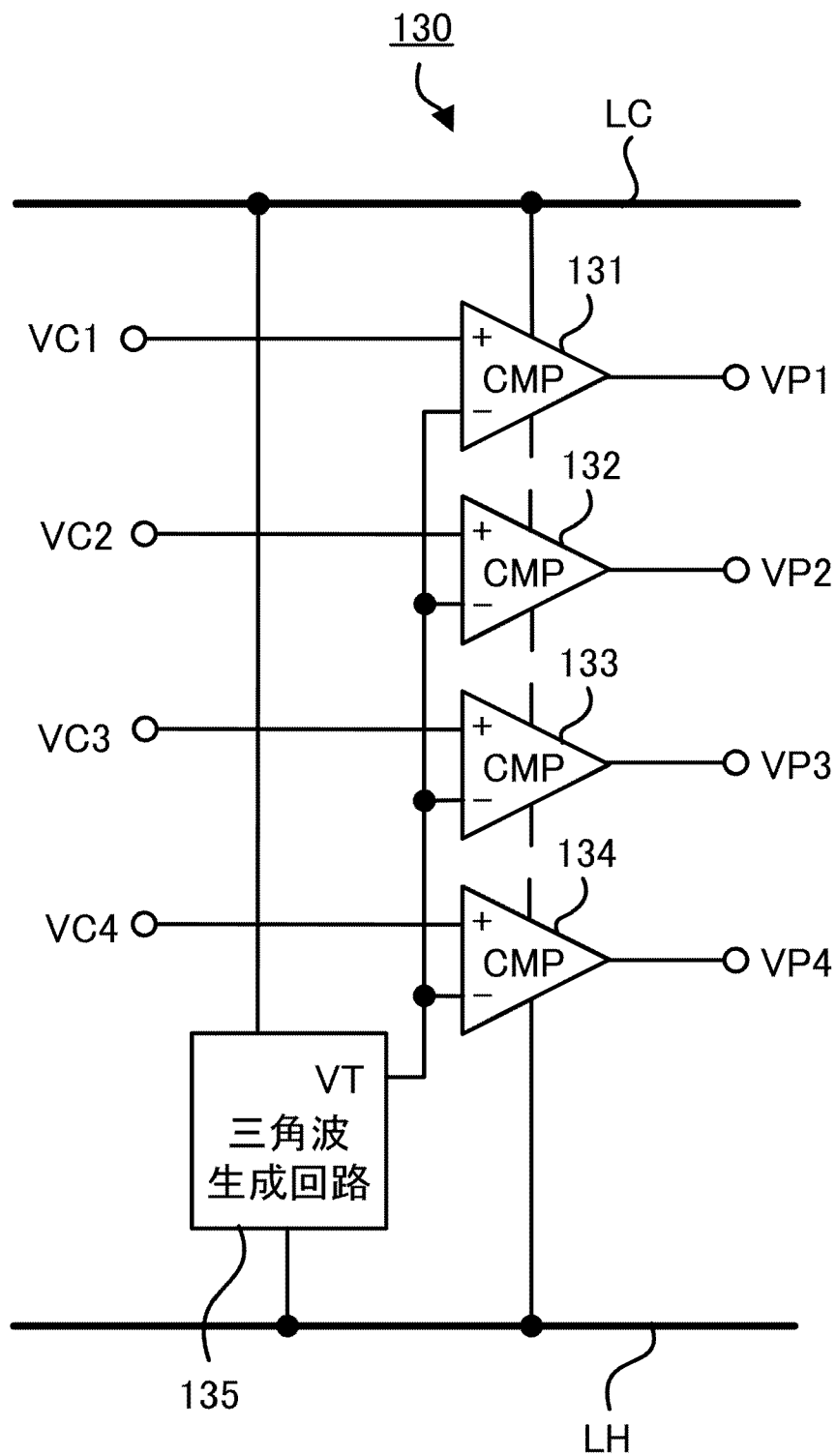
モニタ電圧VM



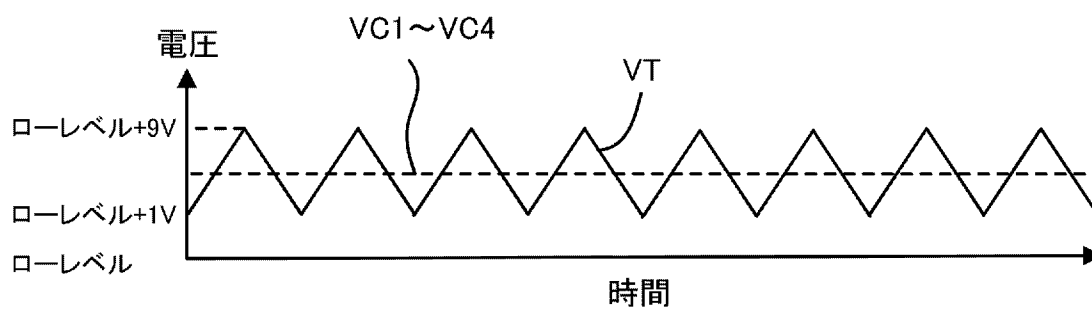
[図5]



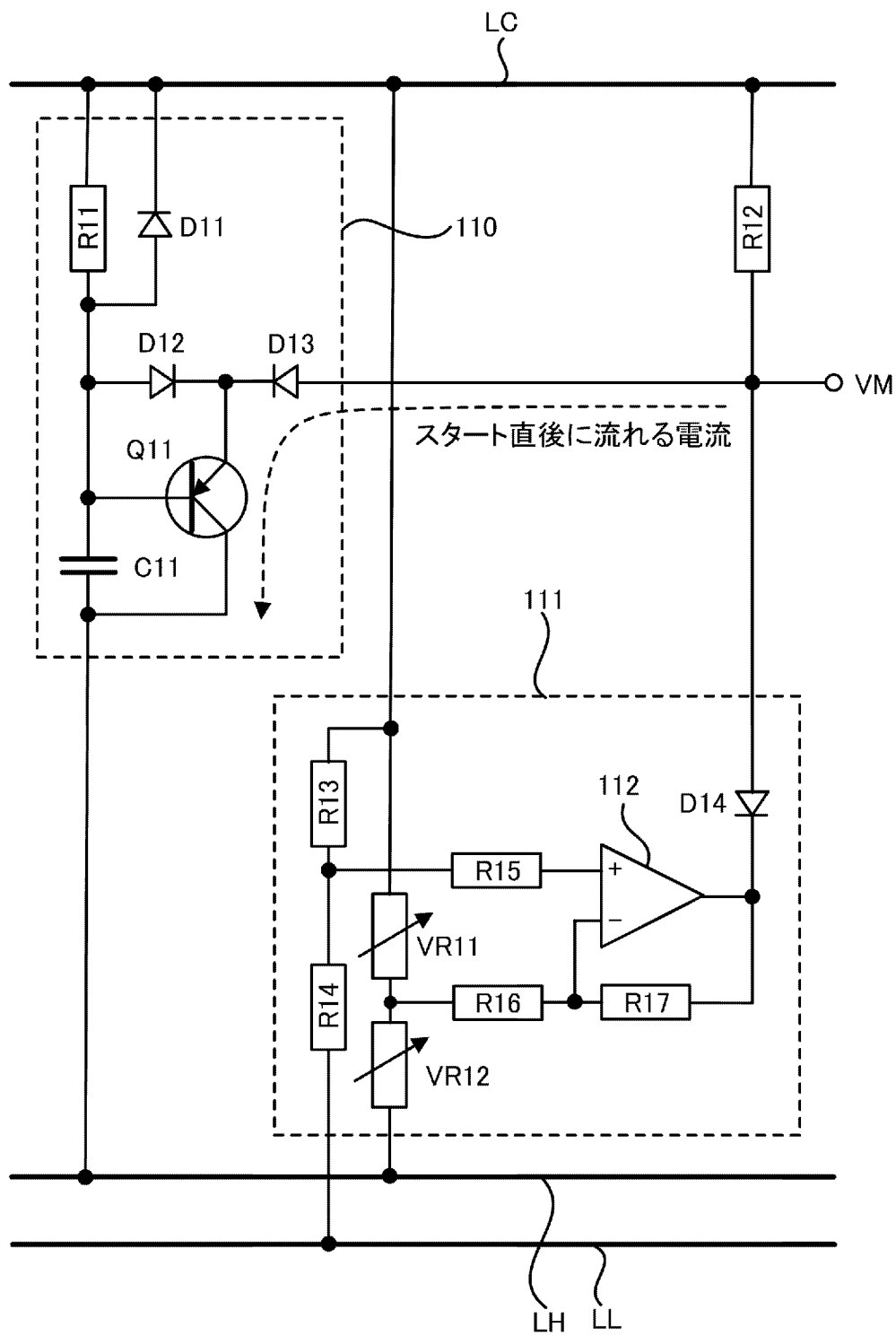
[図6]



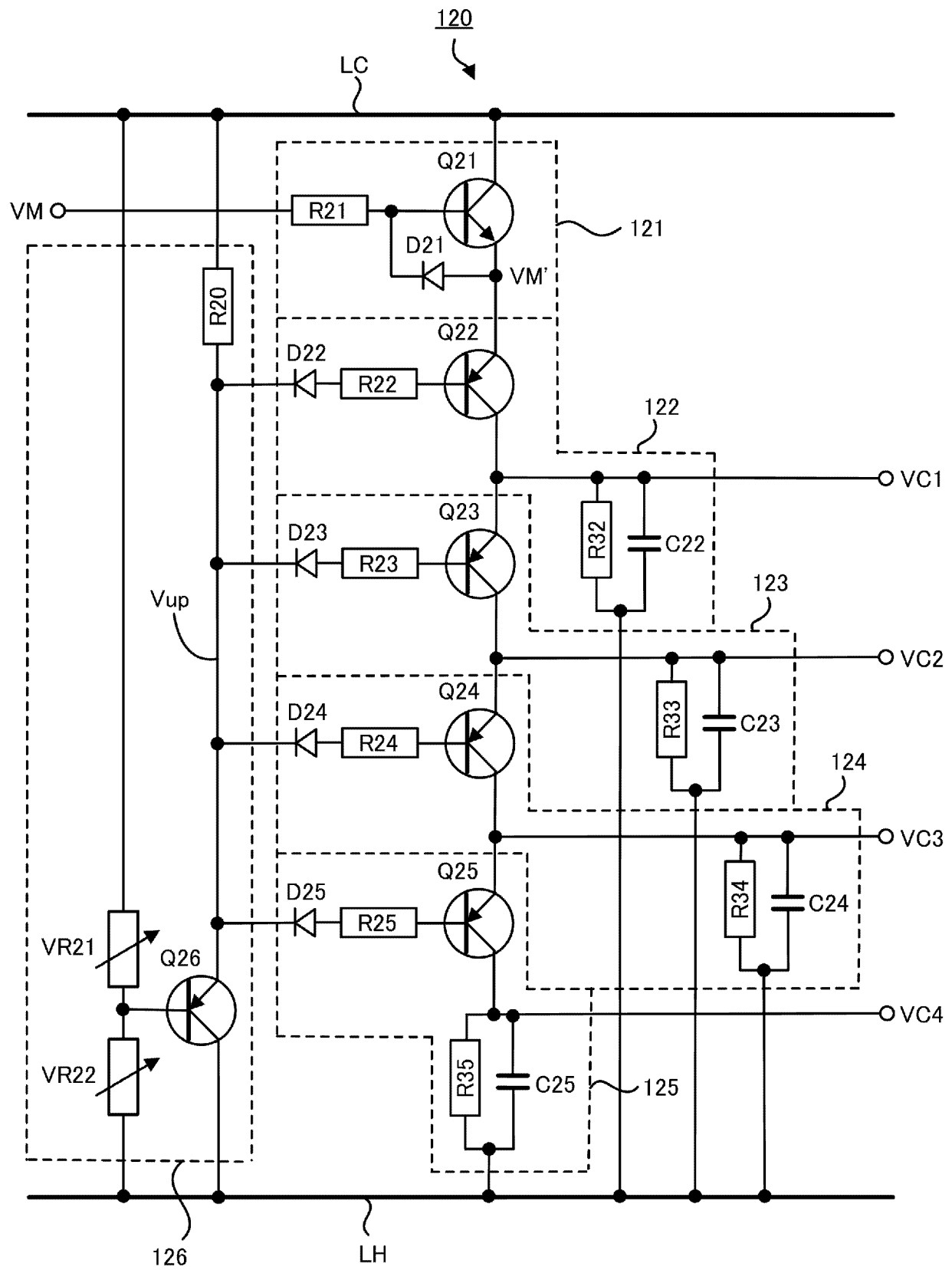
[図7]



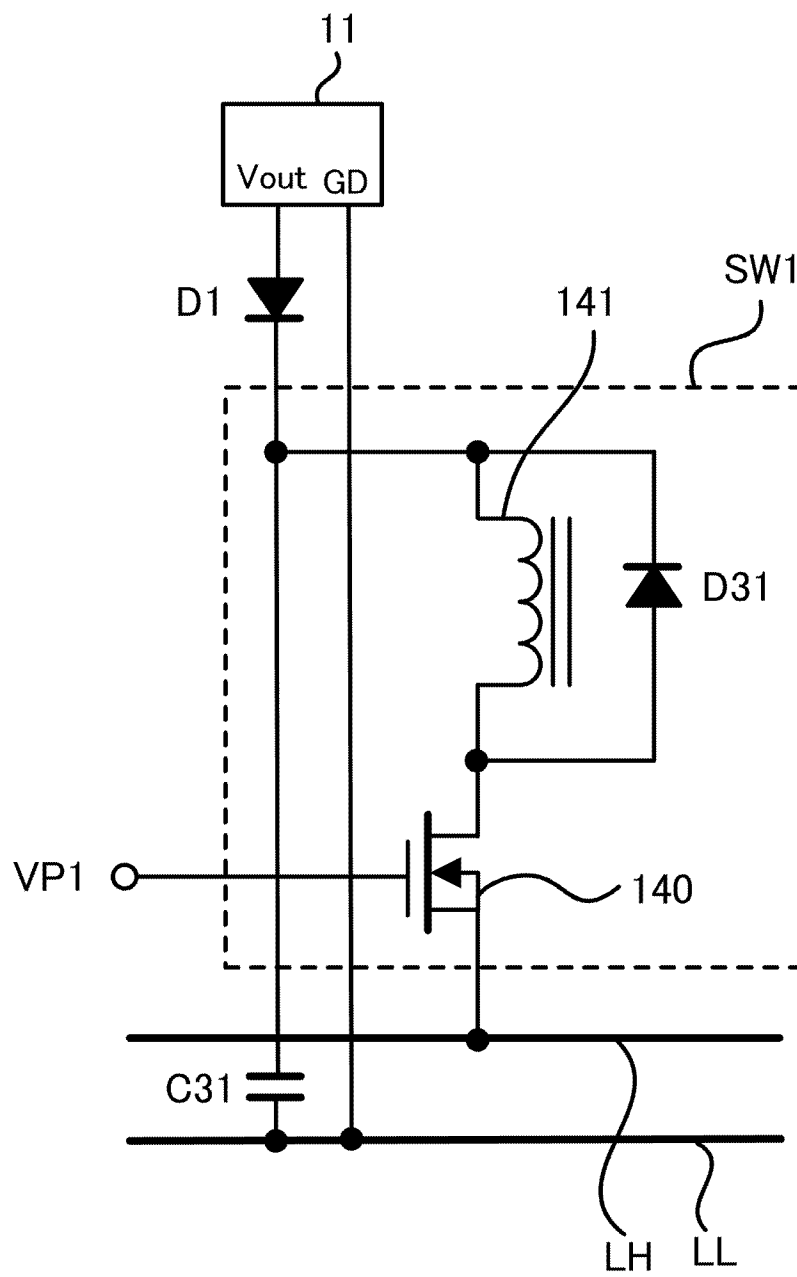
[図8]



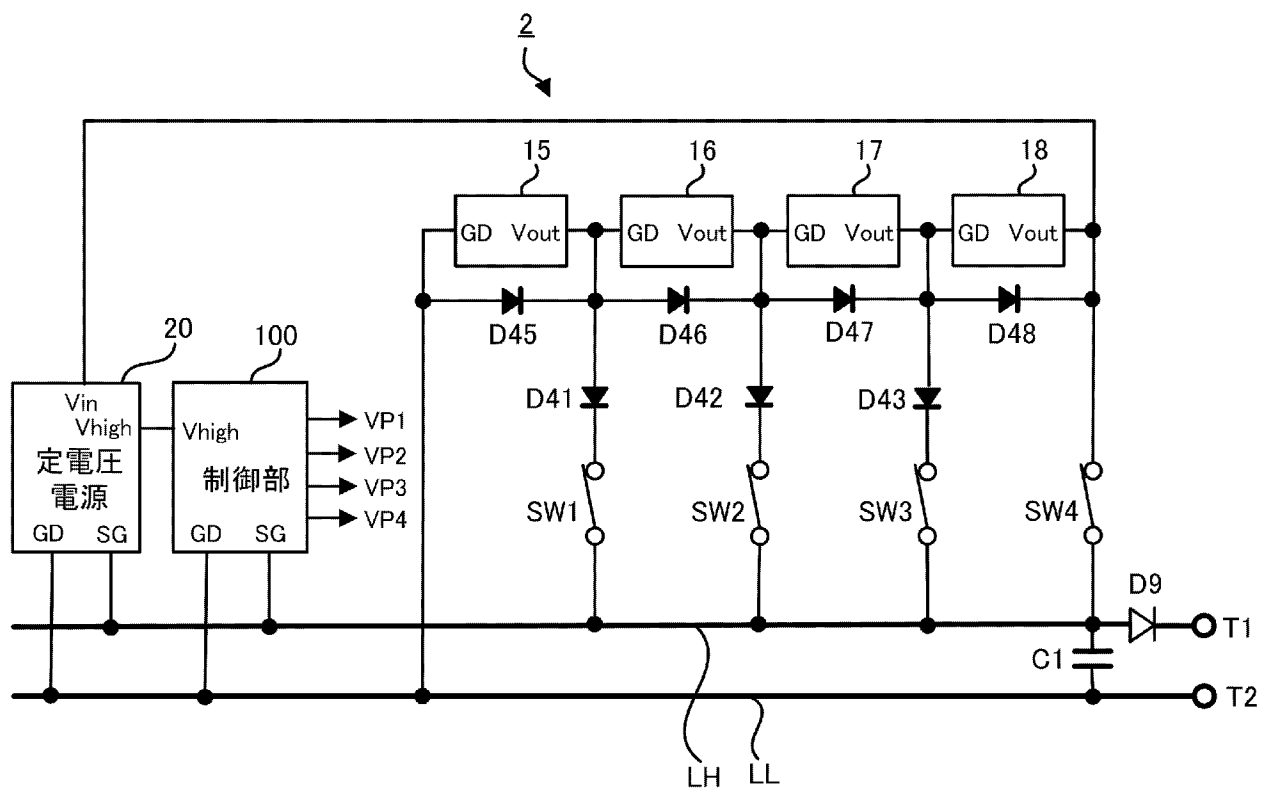
[図9]



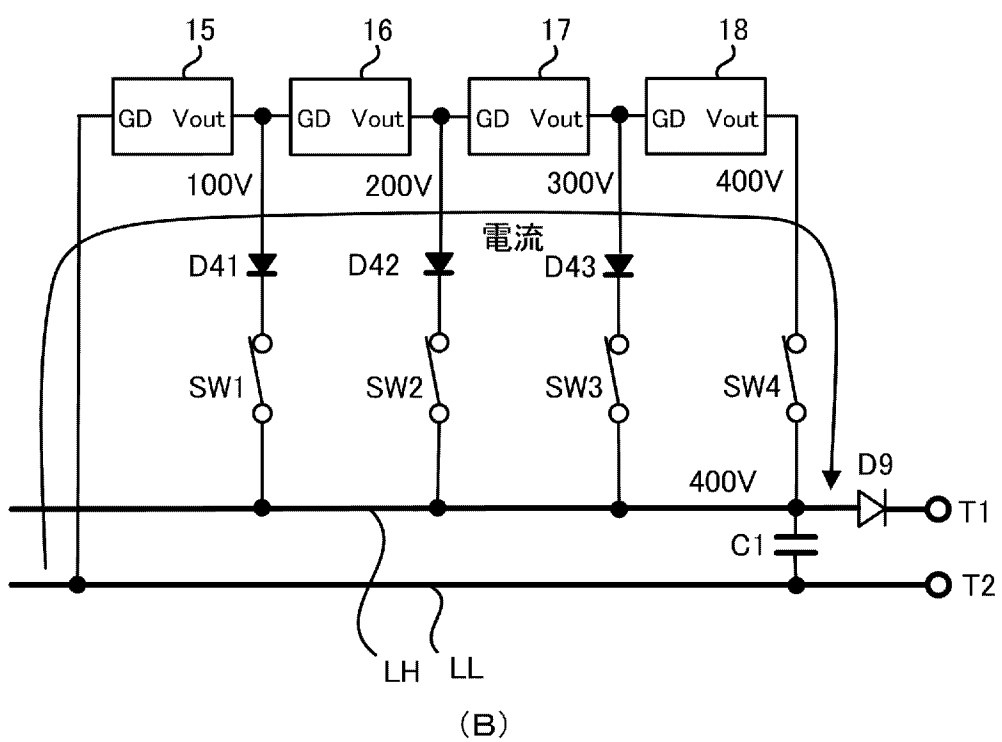
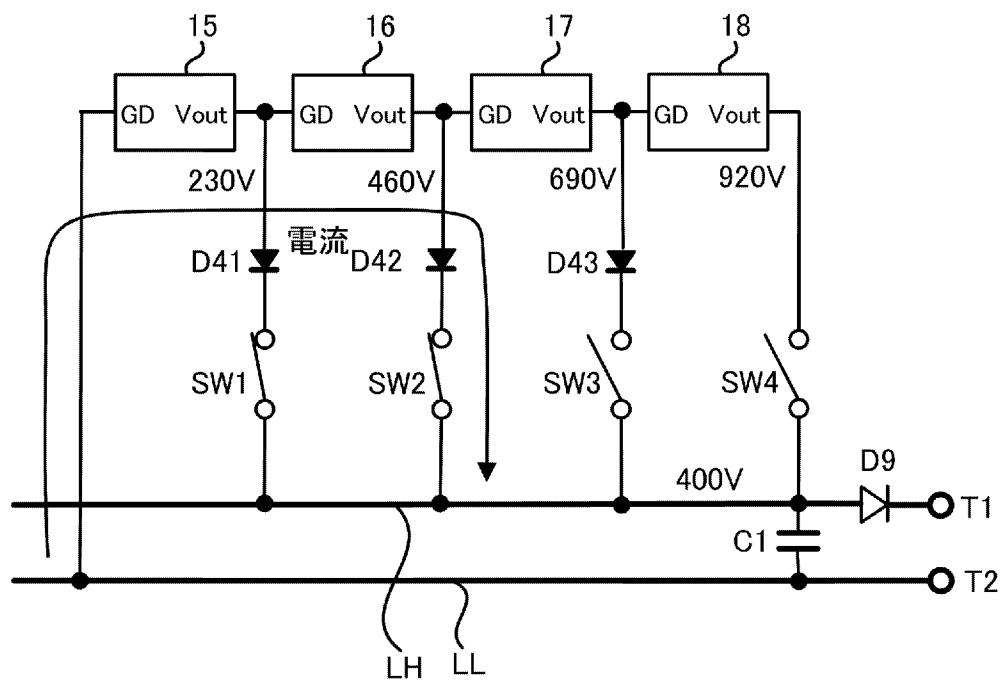
[図10]



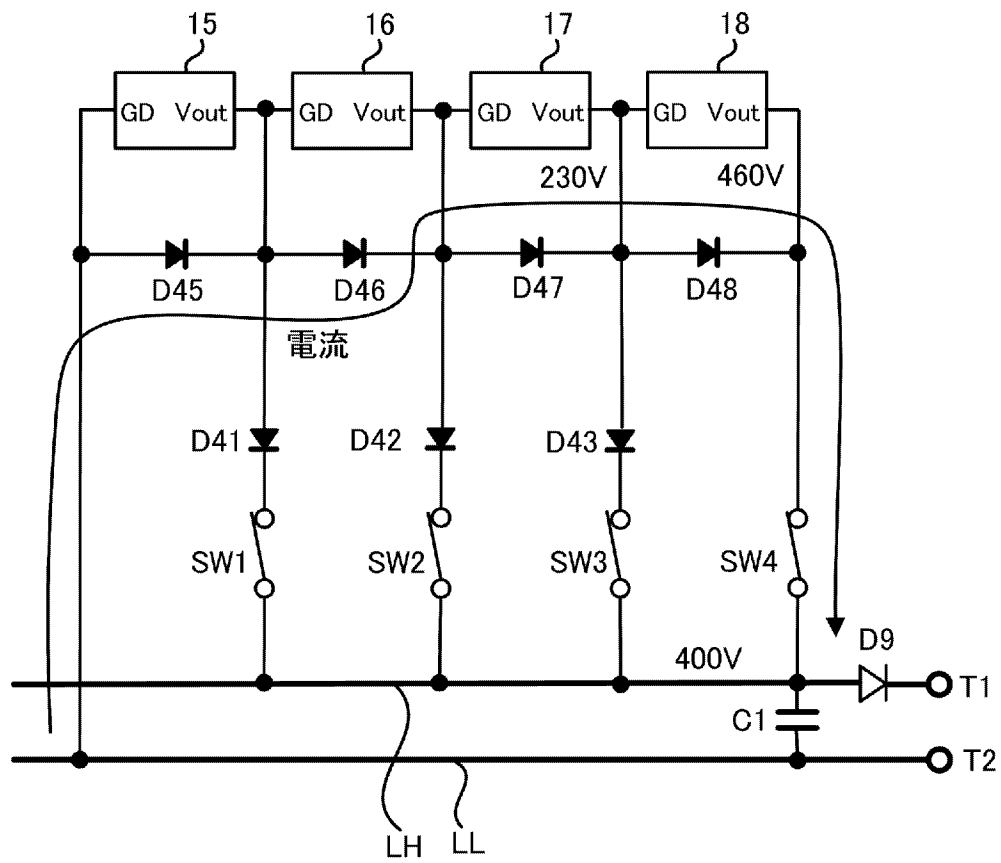
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/016955

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02J1/00 (2006.01) i, H02J1/12 (2006.01) i, H02J3/38 (2006.01) i,
H02S10/00 (2014.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02J1/00, H02J1/12, H02J3/38, H02S10/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-060345 A (TOYOTA MOTOR CORP.) 23 March 2017, paragraphs [0031]-[0037], fig. 6-8 & US 2017/0085092 A1, paragraphs [0038]-[0047], fig. 6-8	1-10
A	JP 2014-067259 A (PANASONIC CORP.) 17 April 2014, paragraphs [0019]-[0086], fig. 1-7 (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 July 2019 (04.07.2019)

Date of mailing of the international search report
16 July 2019 (16.07.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02J1/00(2006.01)i, H02J1/12(2006.01)i, H02J3/38(2006.01)i, H02S10/00(2014.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02J1/00, H02J1/12, H02J3/38, H02S10/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-060345 A（トヨタ自動車株式会社） 2017.03.23, 段落 [0031] - [0037], 図6-8 & US 2017/0085092 A1, 段落 [0038] - [0047], 図6-8	1-10
A	JP 2014-067259 A（パナソニック株式会社） 2014.04.17, 段落 [0019] - [0086], 図1-7 (ファミリーなし)	1-10

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

04.07.2019

国際調査報告の発送日

16.07.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

下林 義明

5 T

4453

電話番号 03-3581-1101 内線 3568