

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4407790号
(P4407790)

(45) 発行日 平成22年2月3日(2010.2.3)

(24) 登録日 平成21年11月20日(2009.11.20)

(51) Int.Cl. F I
H03K 17/955 (2006.01) H03K 17/955 G
G06T 1/00 (2006.01) G06T 1/00 400G
 G06T 1/00 460B

請求項の数 10 (全 18 頁)

(21) 出願番号	特願2003-107936 (P2003-107936)	(73) 特許権者	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成15年4月11日(2003.4.11)	(74) 代理人	100079108 弁理士 稲葉 良幸
(65) 公開番号	特開2004-7572 (P2004-7572A)	(74) 代理人	100080953 弁理士 田中 克郎
(43) 公開日	平成16年1月8日(2004.1.8)	(74) 代理人	100093861 弁理士 大賀 真司
審査請求日	平成18年4月3日(2006.4.3)	(72) 発明者	宮澤 貴士 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(31) 優先権主張番号	特願2002-121288 (P2002-121288)	審査官	宮島 郁美
(32) 優先日	平成14年4月23日(2002.4.23)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 電子装置及びその駆動方法並びに電子回路の駆動方法

(57) 【特許請求の範囲】

【請求項1】

トランジスタと前記トランジスタの電流制御端子に接続された第1の容量素子とを備えた電子回路の駆動方法であって、

前記トランジスタの第1の端子と前記トランジスタの電流制御端子とを電氣的に接続した状態で、前記トランジスタのチャンネルに流れる電流を前記電流制御端子に供給して前記トランジスタをオフ状態とする第1のステップと、

前記電流制御端子と前記第1の端子との電氣的接続を切断する第2のステップと、を含み

前記第1のステップの後に前記第2のステップは行われ、

前記第2のステップにより前記電流制御端子と前記第1の端子との電氣的接続を切断した状態で、前記第1の容量素子に電圧レベルが第1の電圧レベルから第2の電圧レベルに変化する電圧信号を供給することにより、前記トランジスタの前記第1の端子と第2の端子との間にチャンネルを介して電流を流すこと、

を特徴とする電子回路の駆動方法。

【請求項2】

トランジスタと前記トランジスタの電流制御端子に接続された第1の容量素子とを備えた電子回路の駆動方法であって、

前記トランジスタの第1の端子と前記トランジスタの電流制御端子とを電氣的に接続した状態で、前記トランジスタのチャンネルに流れる電流を前記電流制御端子に供給して前記

トランジスタをオフ状態とする第 1 のステップと、

前記電流制御端子と前記第 1 の端子との電氣的接続を切断する第 2 のステップと、を含み

前記第 1 のステップの後に前記第 2 のステップは行われ、

前記第 2 のステップにより前記電流制御端子と前記第 1 の端子との電氣的接続を切断した状態で、前記第 1 の容量素子に電圧レベルが第 1 の電圧レベルから第 2 の電圧レベルに変化する電圧信号を供給することにより、前記トランジスタの前記第 1 の端子と第 2 の端子との間にチャネルを介して流れる電流を出力電流として検出すること、

を特徴とする電子回路の駆動方法。

【請求項 3】

10

前記第 1 の電圧レベルと前記第 2 の電圧レベルとの差を調整することにより、前記出力電流の電流レベル又は電流量の利得を調整する、請求項 2 に記載の電子回路の駆動方法。

【請求項 4】

前記第 1 の容量素子は、物質を担持することにより容量値が変化する、請求項 1 乃至 3 のいずれか一項に記載の電子回路の駆動方法。

【請求項 5】

前記第 1 の容量素子は、前記物質を担持する受容体を含んで構成される、請求項 4 に記載の電子回路の駆動方法。

【請求項 6】

前記物質は蛋白質或いは核酸である、請求項 4 又は請求項 5 に記載の電子回路の駆動方法。

20

【請求項 7】

前記第 1 の容量素子又は前記第 2 の容量素子は、前記第 1 の容量素子又は前記第 2 の容量素子の、前記電流制御端子に接続する電極と物体又は物質とから構成される、請求項 4 に記載の電子回路の駆動方法。

【請求項 8】

被検査体と少なくとも 1 つの容量検出用電極との間に生ずる容量を検出するための電子回路の駆動方法であって、

前記少なくとも 1 つ容量検出用電極のうち一つの容量検出用電極に電流制御端子が接続されたトランジスタの前記電流制御端子とドレインとを電氣的に接続することにより前記トランジスタの特性を補償し、

30

前記トランジスタの前記電流制御端子と前記ドレインとを電氣的に切り離れた状態で、前記電子回路を通過する電流の電流量を計測する際に、前記電流制御端子の電圧値に応じた電流レベルを有する電流を前記トランジスタに通過させることを特徴とする、電子回路の駆動方法。

【請求項 9】

請求項 8 に記載の電子回路の駆動方法において、

前記電流レベルの調整は、前記電流制御端子に接続された参照用容量素子を介した容量カップリングにより前記電流制御端子の電圧値を設定することにより行うことを特徴とする、電子回路の駆動方法。

40

【請求項 10】

請求項 8 に記載の電子回路の駆動方法において、

前記被検査体と前記少なくとも 1 つの容量検出用電極とにより構成される容量素子を介した容量カップリングにより前記電流制御端子の電圧値を設定することにより行うことを特徴とする、電子回路の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は容量の高感度検出に適した電子回路の及び電子装置に関する。

【0002】

50

【従来の技術】

指紋照合による個人識別は、犯罪捜査の手段のみならず、犯罪防止や安全性向上のために簡便で信頼性の高い手段として重要な位置を占めている。特開平8-305832号公報には、指先と電極との間に形成される静電容量値が指紋の凹凸によって変化することを利用して電氣的に指紋画像パターンを得るための指紋センサが提案されている。

【0003】

一方、近年、医学の分野において、バイオインフォマティクス技術を利用したオーダーメイド医療が提唱されており、このために、バイオインフォマティクス技術の要素技術として多くの検体を高速で検査することが可能なバイオチップの必要性が高まっている。

【0004】**【特許文献1】**

特開平8-305832号公報

【発明が解決しようとする課題】

上述の指紋センサやバイオチップなどの検出装置において、高速かつ大量の処理を行うためには、当該検出装置の検出部にトランジスタを備えたものが必要となる。しかしながら、トランジスタ、特に薄膜トランジスタ(TFT)などは特性のばらつきが大きく、精密な検出が困難であった。また、微小な容量を検出することが困難であった。

【0005】

そこで、本発明は、精密又は高感度に容量を検出する技術を提案することを課題とする。

【0006】**【課題を解決するための手段】**

上記の課題を解決するため、本発明の電子回路の駆動方法は、トランジスタと第1の容量素子とを備えた電子回路の駆動方法であって、前記トランジスタの第1の端子と前記トランジスタの電流制御端子とを電氣的に接続する第1のステップと、前記電流制御端子と前記第1の端子との電氣的接続を切断する第2のステップと、前記第1の容量素子に電圧信号を供給することにより、前記電流制御端子に印加される電圧を変化させる第3のステップを含むことを特徴とする。

【0007】

かかる方法により、トランジスタの閾値電圧等の特性のばらつきを補償するとともに、トランジスタの電流制御端子を所望の電圧値に設定することが可能となる。

【0008】

前記第3のステップにおいて、前記電流制御端子に印加される電圧を変化する方法としては、例えば、容量カップリングを用いることができる。つまり、電圧信号を前記第1の容量素子の前記電流制御端子が接続されている電極の反対側の電極に供給することにより、前記電流制御端子の電圧を変化させることができる。

【0009】

前記第3のステップにおいて、前記電圧信号は、電圧供給部から出力され、前記電圧信号の電圧値を調整することにより、前記第1の端子と前記トランジスタの第2の端子との間に流れる電流レベル又は電流量の利得を調整することが好ましい。これにより、センサ感度S/N比を適切な範囲に設定できる。

【0010】

ここで、「電子回路」とは、例えば、センシングを行うための回路をいい、本実施形態において詳述するセンサセルなどがこれに該当する。また、「電圧信号供給手段」とは、電圧を供給するための手段をいい、利得を調整するためには、少なくとも2つの電圧レベルを出力できることが好ましい。もちろん、可変電圧源であってもよい。出力電圧レベルの異なる複数の電源出力を切換出力する手段をも含んでいることが好ましい。

【0011】

また、「電流制御端子」とは、トランジスタの導通状態を制御するための端子をいい、電界効果トランジスタの場合には、ゲート端子がこれに該当する。また、「第1の端子」及び「第2の端子」とは3端子トランジスタにおける電流入力端子又は電流出力端子をいい

10

20

30

40

50

、電界効果トランジスタの場合には、ソース端子又はドレイン端子に相当する。第1の端子、第2の端子がソース端子、ドレイン端子の何れに該当するかは、両者の相対的な電位差及びトランジスタの導電型によって決定される。例えば、P型トランジスタの場合、第1の端子及び第2の端子のうち高電位にある端子がソースとなり、N型トランジスタの場合、低電位にある端子がソースとなる。

【0012】

また、ここで「容量素子」とは、2つの電極により構成されているものばかりではなく、物質や物体等と電極とにより容量を形成するものも含んでいる。第1の容量素子の印加電圧を容量カップリングを介して電流制御端子に印加できるため、トランジスタの電流増幅率を任意の範囲に調整でき、センサとしての感度あるいはS/N比を向上することができる。

10

【0013】

好ましくは、前記電子回路は、一方の電極が前記電流制御端子に接続され、他方の電極が定電圧源に接続される第2の容量素子を含んでいてもよい。第2の容量素子の容量値を一定とすることで、参照キャパシタとして利用できる。

【0014】

上記の電子回路を、前記第2の容量素子の一方の電極を前記電流制御端子に接続し、他方の電極を指や被検査体としてもよい。

【0015】

好ましくは、前記第1のステップにおいて、前記第1の端子と前記第2の端子の間に電流を流すようにしてもよい。

20

【0016】

上記の電子回路の駆動方法において、前記第1のステップにおいて、前記トランジスタの第1の端子と第2の端子間に電流を流すことによって、前記電流制御端子の電圧が前記トランジスタの閾値電圧が加味された電圧に設定される。

【0017】

好ましくは、前記第1のステップにおいて、前記第1の端子と前記電流制御端子との間の電流経路上に設けられたスイッチング素子を開状態にすることで、前記第1の端子と前記電流制御端子とを接続する一方、前記第2のステップにおいて、前記スイッチング素子を閉状態にすることで、前記第1の端子と前記電流制御端子とを電氣的に分離する。前記第3のステップにおいて、容量カップリングを行う際は、特に前記第2のステップで前記電流制御端子を完全なフローティング状態としておくことが好ましい。

30

【0018】

上記の電子回路の駆動方法において、第1の端子と電流制御端子間のスイッチング素子を介在させることで、両者の導通をスイッチング制御することが可能となる。

【0019】

上記の電子回路の駆動方法において、前記第1の容量素子は、物質を担持することにより容量値が変化することが好ましい。かかる構成により、第1の容量素子の容量値を測定することで、物質の有無を検出できる。

【0020】

好ましくは、前記第1の容量素子は、前記物質を担持するような受容体を含んで構成される。かかる構成により、物質と特異的に反応する受容体を第1の容量素子に固定することで、物質を高感度に検出できる。これにより、高感度なバイオチップあるいはバイオセンサを構築できる。

40

【0021】

なお、ここで、「受容体」は、検出すべき物質に応じて適宜選択することができる。したがって、水素結合やインターカレーション等の相互作用を利用した分子認識作用を有するものや酵素や抗原あるいは抗体等の基質特異性のあるものが好ましく、容量素子の電極表面に固定されるものも好ましい。

【0022】

50

上記の電子回路の駆動方法において、前記物質は有機化合物であってもよい。前記物質は、蛋白質或いは核酸であってもよい。

【0023】

また、上記の電子回路の駆動方法において、前記第1の容量素子又は前記第2の容量素子は、前記第1の容量素子又は前記第2の容量素子の、前記電流制御端子に接続する電極と物体又は物質とを含むように構成してもよい。当該電極と容量を形成するように十分近接していることが好ましい。かかる構成により、例えば、指紋センサ等の物体の形状を検出するセンサとして利用できる。

【0024】

本発明の第2の電子回路の駆動方法は、被検査体と少なくとも1つの容量検出用電極との間に生ずる容量を検出するための電子回路の駆動方法であって、前記少なくとも1つ容量検出用電極のうち一つの容量検出用電極に電流制御端子が接続されたトランジスタの前記電流制御端子とドレインとを電氣的に接続することにより前記トランジスタの特性を補償し、前記電子回路を通過する電流の電流量を計測する際に、前記電流制御端子の電圧値に応じた電流レベルを有する電流を前記トランジスタに通過させることを特徴とする。

10

【0025】

上記の電子回路の駆動方法において、前記電流レベルの調整は、前記電流制御端子に接続された参照用容量素子を介した容量カップリングにより前記電流制御端子の電圧値を設定することにより行うことが好ましい。

【0026】

或いは、電子回路の駆動方法において、前記電流レベルの調整を前記被検査体と前記少なくとも1つの容量検出用電極とにより構成される容量素子を介した容量カップリングにより前記電流制御端子の電圧値を設定することにより行うようにしてもよい。

20

【0027】

本発明の第3の電子回路の駆動方法は、被検査体と少なくとも1つの容量検出用電極との間に生ずる容量を検出するための電子回路の駆動方法であって、前記少なくとも1つの容量検出用電極のうち一つの容量検出用電極に第1の電流制御端子が接続された第1のトランジスタの前記第1の電流制御端子と前記第1のトランジスタの第1のドレインとを電氣的に接続した状態を用いることにより、当該一つの容量検出用電極に第2の電流制御端子が接続された第2のトランジスタの特性を補償し、前記電子回路を通過する電流の電流量を計測する際に、前記第2の電流制御端子の電圧値に応じた電流レベルを有する電流を前記第2のトランジスタに通過させることを特徴とする。

30

【0028】

上記の電子回路の駆動方法において、前記電流レベルの調整は、前記第2の電流制御端子に接続された参照用容量素子を介した容量カップリングにより前記第2の電流制御端子の電圧値を設定することにより行うことが好ましい。或いは、電子回路の駆動方法において、前記被検査体と前記少なくとも1つの容量検出用電極とにより構成される容量素子を介した容量カップリングにより前記第2の電流制御端子の電圧値を設定することにより行うようにしてもよい。

【0029】

本発明の第4の電子回路の駆動方法は、被検査体と少なくとも1つの容量検出用電極との間に生ずる容量を検出するための電子回路の駆動方法であって、前記電子回路を通過する電流の電流量を計測する際に、前記少なくとも1つの容量検出用電極のうち一つの容量検出用電極に電流制御端子が接続されたトランジスタに、前記電流制御端子の電圧値に応じた電流レベルを有する電流を通過させ、前記電流レベルの調整は、前記電流制御端子に接続された参照用容量素子を介した容量カップリングにより前記電流制御端子の電圧値を設定することにより行うことを特徴としている。

40

【0030】

本発明の第5の電子回路の駆動方法は、被検査体と少なくとも1つの容量検出用電極との間に生ずる容量を検出するための電子回路の駆動方法であって、前記電子回路を通過する

50

電流の電流量を計測する際に、前記少なくとも1つの容量検出用電極のうち一つの容量検出用電極に電流制御端子が接続されたトランジスタに、前記電流制御端子の電圧値に応じた電流レベルを有する電流を通過させ、前記電流レベルの調整は、前記被検査体と前記少なくとも1つの容量検出用電極とにより構成される容量素子を介した容量カップリングにより前記電流制御端子の電圧値を設定することにより行うことを特徴とする。

【0031】

本発明の第1の電子装置の駆動方法は、第1のトランジスタと前記第1のトランジスタの電流制御端子に接続された容量素子とを含む電子回路を備えた電子装置の駆動方法であって、前記第1のトランジスタの特性ばらつきを補償する補償ステップと、前記第1のトランジスタの導通状態を前記容量素子に蓄積された電荷に応じた導通状態に設定した状態で、前記第1のトランジスタの第1のソースと第1のドレインとの間に流れる電流量を計測する計測ステップと、を含むことを特徴とする。

10

【0032】

これにより、電流が通過するトランジスタの閾値電圧等の特性ばらつきを補償した上で電流検出を行うため、高精度に電流量を検出することができる。ここで、「電子装置」の例としては、例えば、センシングを行うための検出回路を備えた検出装置をいい、例えば、本実施形態において詳述するバイオセンサや指紋センサ等などがこれに該当する。

【0033】

上記の電子装置の駆動方法において、前記補償ステップは前記第1のドレインと前記第1のトランジスタの第1の電流制御端子とを電氣的に接続した状態で行うことが好ましい。

20

【0034】

上記の電子装置の駆動方法において、前記補償ステップは、前記容量素子に第2の電流制御端子が接続された第2のトランジスタの第2のドレインと前記第2の電流制御端子とを電氣的に接続した状態で行ってもよい。具体的には、例えば、後述する図14に示したカレントミラー型回路の例が挙げられる。

【0035】

上記の電子装置の駆動方法において、前記計測ステップを行う際、あるいは前記計測ステップを行う前に電圧信号を前記容量素子に供給し、容量カップリングにより前記第1の電流制御端子の電圧値を変化させることにより前記第1のソースと前記第1のドレインとの間に流れる電流量を調整することが好ましい。

30

【0036】

本発明の第2の電子装置の駆動方法は、一方の電極がトランジスタの電流制御端子に接続し、他方の電極が電圧信号供給手段に接続する第1の容量素子を含む電子装置の駆動方法であって、前記トランジスタを通過する電流量を計測する計測ステップを含み、前記計測ステップを行う際、あるいは前記計測ステップを行う前に前記電圧信号供給手段から出力される出力電圧の電圧値を変化させることにより、前記電流制御端子の電圧値を変化させること、を特徴とする。これにより、トランジスタを通過する電流の利得を調整できるため、高感度な計測が可能となる。

【0037】

上記の電子装置の駆動方法において、複数の出力電圧により、前記電流制御端子の電圧値を複数設定し、それぞれの条件で、前記電流量と、を計測することが好ましい。これにより、容量値を算出することが可能となる。より多くの出力電圧に対して前記トランジスタを通過する電流量を測定すれば、より精度良く、容量値を算出することが可能となる。

40

【0038】

本発明の第1の電子装置は、容量素子を構成する電極のうち少なくとも1つの電極に、電流制御端子が接続されたトランジスタと、前記トランジスタを通過する電流の電流量を計測する電流検出回路と、前記トランジスタの特性ばらつきを補償する補償手段と、を備えたこと、を特徴とする。上記の電子装置は、トランジスタの閾値電圧等、利得係数等の特性のバラツキを補償する手段を備えているので、正確な電流量を検出することができる。

【0039】

50

上記の電子装置において、前記容量素子を介して前記電流制御端子の電圧を調整するための電圧信号を出力する電圧信号供給手段を備えていることが好ましい。

これにより、出力電流の利得を調整できるため、センサ感度やS/N比の良好な範囲を設定できる。

【0040】

本発明の第2の電子装置は、容量素子を構成する電極のうち少なくとも1つの電極に、電流制御端子が接続されたトランジスタと、前記トランジスタを通過する電流の電流量を計測する電流検出回路と、前記容量素子を介して前記電流制御端子の電圧を調整するための電圧信号を出力する電圧信号供給手段と、を備えたこと、を特徴とする。これにより、出力電流の利得を調整できるため、センサ感度やS/N比の良好な範囲を設定できる。

10

【0041】

上記の電子装置において、前記トランジスタの特性バラツキを補償する補償手段をさらに備えていることが好ましい。

【0042】

上記の電子装置において、前記補償手段は、前記トランジスタを含む電子回路であってもよい。後述するように前記トランジスタのドレインと電流制御端子とを電氣的に接続した状態で行ってもよいし、又は、前記トランジスタとミラーをなすトランジスタ、あるいは、同一の容量を構成する電極に、電流制御端子が接続されたトランジスタのドレインと当該電流制御端子を電氣的に接続した状態で行ってもよい。

【0043】

20

【発明の実施の形態】

以下、各図を参照して本実施の形態について説明する。

<発明の実施の形態1>

図1は本実施形態に係わるバイオセンサのブロック図である。同センサは、基板11上に半導体製造プロセスを利用して形成された複数のセンサセル10と、センサセル10における生化学反応を電流レベルの変化量として検出するXドライバ20と、センサセル10を構成するFETのスイッチング制御を行うYドライバ30とを備えて構成されている。センサセル10は生化学反応に起因して容量が変化するキャパシタを含む容量型センサであり、基板11上にてN行M列のマトリクス状に配置されることにより、マルチセンサアレイを構成している。Xドライバ20からは各々のセル10に接続するM本のデータ線 X_1, X_2, \dots, X_M が基板11上に形成される一方、Yドライバ30からは各々のセル10に接続するN本の走査線 Y_1, Y_2, \dots, Y_N が基板11上に形成されている。各々のデータ線 X_m ($1 \leq m \leq M$)は単位ドライバ21によって制御されている。

30

【0044】

図3は基板11上において、n行m列 ($1 \leq n \leq N, 1 \leq m \leq M$) の位置に配置されているセンサセル10と、当該センサセル10に接続する単位ドライバ21の回路構成図である。センサセル10は生化学反応によって容量が変化するキャパシタ C_s と、スイッチングトランジスタ $Tr_1 \sim Tr_3$ と、キャパシタ C_s の容量変化を検出するセンシング用のトランジスタ Tr_4 と、一定の容量値を保持する参照キャパシタ C_r とを含んで構成されている。走査線 Y_N はサブ走査線 $S_1 \sim S_3$ から構成されている。単位ドライバ21はデータ線 X_m を介してセンサセル10から出力される出力電流 I_{out} の値を検出する電流検出回路22と、を備えて構成されている。

40

【0045】

上記の構成において、サブ走査線 $S_1 \sim S_3$ の各々はスイッチングトランジスタ $Tr_1 \sim Tr_3$ のゲート端子に接続しており、Yドライバ30から出力される信号のHレベル/Lレベルに対応してスイッチングトランジスタ $Tr_1 \sim Tr_3$ のオン/オフ制御を行う。スイッチングトランジスタ $Tr_1 \sim Tr_3$ はnチャンネル型FETから構成されており、Hレベルの信号によりオン状態となる。スイッチングトランジスタ Tr_1 はサブ走査線 S_1 からの信号に対応して、可変電圧源 V_{at} からの電圧をキャパシタ C_s に供給するためのスイッチング素子であり、その一端は可変電圧源 V_{at} に接続される一方、他端はキャパシタ

50

C_sに接続している。スイッチングトランジスタTr₂、Tr₃はサブ走査線S₂、S₃からのHレベルの信号によりオン状態となるスイッチング素子である。スイッチングトランジスタTr₂の一端はキャパシタC_s、参照電極C_r、及びトランジスタTr₄のゲート端子に接続される一方、その他端はスイッチングトランジスタTr₃のドレイン端子に接続されている。

【0046】

スイッチングトランジスタTr₃はサブ走査線S₃からのHレベルの信号によりオン状態となり、トランジスタTr₄のチャネルを流れるドレイン電流を出力電流I_{out}としてデータ線X_m上に出力するためのスイッチング素子であり、その一端はトランジスタTr₄のドレイン端子に接続される一方、他端はデータ線X_m上を介して電流検出回路22に接続している。トランジスタTr₄はpチャンネル型FETから構成され、そのソース端子は定電圧電源V_{dd}に接続されている。また、トランジスタTr₄のゲート端子は参照キャパシタに接続されており、参照キャパシタC_rのトランジスタTr₄のゲート端子に接続された電極と対向する電極には定電圧電源V_{dd}に接続されている。定電圧電源V_{dd}の出力電圧値はトランジスタTr₄をピンチオフ領域で動作させるために必要かつ十分なバイアス電圧に設定されている。トランジスタTr₄のゲート電圧は可変電圧源V_{at}から供給される電圧をキャパシタC_sと参照キャパシタC_rとで容量分割した値で定まるため、生化学反応に起因するキャパシタC_sの容量変化はトランジスタTr₅の相互コンダクタンスの変化、つまり、ドレイン電流の変化として検出することができる。

【0047】

図2はキャパシタC_sの説明図である。同図に示すように、同キャパシタは反応ウェル40内に形成された一对の電極41、42間の静電容量として構成されている。反応ウェル40は基板11を凹状にエッチング加工等することによりセンサセル10毎に形成されたマイクロウェルであり、遺伝子解析に必要なDNA断片を含むサンプル溶液を所定量だけ充填できる容積が確保されている。サンプルとなるDNA断片としては、生物材料から抽出したDNA鎖を遺伝子分解酵素若しくは超音波処理で分解したもの、又は特定のDNA鎖からPCR(ポリメラーゼ連鎖反応)によって増幅させた一本鎖DNA等を用いることができる。電極42は金電極から構成されており、プローブ43のDNA末端に導入されたチオール基との金-硫黄配位結合を介して結合している。オリゴヌクレオチドにチオール基を導入する手法は、Chemistry Letters 1805-1808 (1994)又はNucleic Acids Res., 13, 4484 (1985)にて詳細に開示されている。隣接するセンサセル10内に固定されるプローブ43の塩基配列はわずかに異なるように設定すれば、ハイブリダイゼーションを高精度に検出することができる。

【0048】

プローブ43となるDNA鎖としては、生体試料から抽出したDNA鎖を制限酵素で切断し、電気泳動により精製したDNA鎖、若しくは生化学的に合成したオリゴヌクレオチドなどを用いることができ、予め塩基配列を決定しておくことが望ましい。プローブ43と相補的な塩基配列を有するサンプル溶液中のDNA鎖とプローブ43とがハイブリダイズすると、一对の電極41、42間の誘電率が変化するため、これに伴いキャパシタC_sの容量も変化する。上述したように、キャパシタC_sの容量変化はトランジスタTr₅のドレイン電流の変化として検出できる。

【0049】

図4はセンサセルを駆動するための各種信号のタイミングチャートである。同図において、T_pはトランジスタTr₄の閾値電圧のばらつきを補償するための補償ステージ、T_sはセンサ出力を検出するためのセンシングステージである。補償ステージT_pは4つのサブステージTp₁~Tp₄から構成されている。サブステージTp₁においては、サブ走査線S₁、S₂をLレベルに立ち下げた状態で、サブ走査線S₃をHレベルに立ち上げる。図5はこのときの等価回路図である。同図において、ゲート/ソース間の電圧V_{gs}は負にバイアスされるため、トランジスタTr₄はオン状態となる。

【0050】

10

20

30

40

50

続いて、サブステージ T_{p2} に移行し、サブ走査線 S_3 を H レベルに保持しつつ、サブ走査線 S_1 、 S_2 を L レベルから H レベルに立ち上げる。図 6 はこのときの等価回路図である。キャパシタ C_r の電圧 V_r 及びキャパシタ C_s の電圧 V_s を同図に示す向きに定めると、 $V_r = V_{gs}$ 、 $V_s = V_{at} - V_{dd} + V_{gs}$ となる。続いて、サブステージ T_{p3} に移行し、サブ走査線 S_1 、 S_2 を H レベルに保持しつつ、サブ走査線 S_3 を H レベルから L レベルに立ち下げる。図 7 はこのときの回路図である。スイッチングトランジスタ T_{r3} がオフになったことにより、トランジスタ T_{r4} のチャネルを流れるドレイン電流は全てゲート端子側に回り込み、ゲート端子の電位を上昇させ、 V_{gs} が閾値電圧 V_{th} と等しくなった時点でトランジスタ T_{r4} はオフとなる。このとき、 $V_r = V_{th}$ 、 $V_s = V_{at} - V_{dd} + V_{th}$ である。

【 0 0 5 1 】

続いて、サブステージ T_{p4} に移行しサブ走査線 S_1 を H レベルに保持し、サブ走査線 S_3 を L レベルに保持しつつ、サブ走査線 S_2 を H レベルから L レベルに立ち下げる。図 8 はこのときの等価回路図である。同図において、 C_g はトランジスタ T_{r4} のゲート端子とシリコン基板との間に形成される MOS キャパシタを表している。 V_b は同トランジスタのソース端子に対する基板バイアス電圧であり、 $V_b = V_{dd}$ の関係を満たしている。つまり、参照キャパシタ C_r とキャパシタ C_g とは並列接続の関係にあり、その合成容量は $(C_r + C_g)$ である。また、サブ走査線 S_2 の信号を立ち下げることによって、図中の A 点を電氣的に浮遊状態とした後、同信号の立ち下がりエッジよりもやや遅れて可変電圧源 V_{at} の出力電圧を V_{at} だけ変化させると、容量カップリングによって、キャパシタ C_r の電圧 V_r は下式のように変化する。

$$V_r = -C_s V_{at} / (C_s + C_r + C_g) - V_{th} \dots (1)$$

続いて、センシングステージ T_s に移行し、サブ走査線 S_2 の信号を L レベルに保持しつつ、サブ走査線 S_1 の信号を H レベルから L レベルに立ち下げ、サブ走査線 S_3 の信号を L レベルから H レベルに立ち上げる。また、サブ走査線 S_3 の信号の立ち上がりエッジよりもやや遅れて可変電圧源 V_{at} の出力電圧をもとの電圧可 V_{at} に戻す。このときの等価回路図は図 5 と同じであり、トランジスタ T_{r4} のドレイン端子から電流検出回路 22 に出力される出力電流 I_{out} の値は下式のように記述できることが知られている。

$$I_{out} = (V_{gs} - V_{th})^2 \dots (2)$$

ここで、 $\mu C_{ox} = (W \mu C_{ox}) / (2L)$ であり、 W はチャネル幅、 L はチャネル長、 μ は移動度、 C_{ox} は単位面積当たりのゲート酸化膜容量である。 $V_r = -V_{gs}$ であるから、(2) 式において V_{gs} を消去し、 $C_s / (C_s + C_r + C_g)$ とすれば、下式が得られる。

$$I_{out} = \mu C_{ox} (V_{at})^2 \dots (3)$$

(3) 式に示すように、出力電流 I_{out} は閾値電圧 V_{th} に関係なく、可変電圧源 V_{at} の電圧変化量 V_{at} の 2 乗に比例する。つまり、トランジスタ T_{r4} の閾値電圧 V_{th} は参照キャパシタ C_r 及びキャパシタ C_s に記憶された電圧により補償され、同トランジスタのチャネルを流れる出力電流 I_{out} は閾値電圧 V_{th} の大きさに関係なく決定されるため、トランジスタ T_{r4} の特性のばらつきを補償することができる。さらに、出力電流 I_{out} の値を測定することにより、(3) 式より $C_s / (C_s + C_r + C_g)$ の値を求めることができる。ここで、 $C_s / (C_s + C_r + C_g)$ であるから、 C_r 及び C_g を既知とすれば、 C_s の値を求めることができる。

【 0 0 5 2 】

また、上記の構成において、マトリクス状に配列された個々のセンサセル 10 にわずかに異なる塩基配列を有するプローブ DNA を高密度にスポットし、個々の単位ドライバ 21 からの出力信号をコンピュータ装置に取り込み、当該コンピュータ装置において前記出力信号を数値化してデータ解析することにより、遺伝子解析をリアルタイムに行うことができる。通常、ハイブリダイゼーションは塩基配列が完全に一致していなくても生じ得るため、ターゲット DNA は複数のセンサセル 10 にある程度の分布をもって相補結合する。ターゲット DNA の塩基配列は、出力電流の変化量が一番大きいセンサセル 10 に固定されているプローブ DNA との相同性 (遺伝的な類似性) が一番高いと予測できる。本実施形態のバイオセンサを利用した遺伝子解析技術は、遺伝子疾患の検査や、法医学的な鑑定

10

20

30

40

50

などに応用できる。また、センサセル10は容量型センサとして機能するため、反応ウェルでのDNAハイブリダイゼーションを敏感に検出することができ、シグナル検出の即時性に優れている。

【0053】

尚、上記の例ではDNA鎖のハイブリダイゼーションによるキャパシタCsの容量変化を測定する場合を例示したが、本発明はこれに限らず、例えば、抗原を受容体とすることで抗原抗体反応を検出したり、酵素を受容体とすることで酵素的基質反応を検出することもできる。つまり、受容体の種類によって、酵素センサ、免疫センサ、微生物センサ、オルガネラセンサ、組織センサ、レセプタセンサなどに分類し、用途別に使い分けることができる。このように、バイオセンサの用途に応じて分子認識作用のある生体分子を受容体として適宜選択することにより、各種の生化学物質のセンシングを行うことができる。このようなバイオセンサは医療現場や個人で用いられるポイントオブケアデバイスや、ヘルスケアデバイスに応用することが可能である。

10

【0054】

また、各々のセルアレイ10について、トランジスタTr4のゲート端子に接続するとともに、基板11の表面に露出する電極を形成し、当該電極と被験者の指先との間の静電容量をキャパシタCsとしてその容量変化を求めれば、指紋センサとしても利用できる。また、トランジスタTr1~Tr5の全部又は一部について、FETに替えてバイポーラトランジスタや、他のスイッチング素子で代用してもよい。

【0055】

<発明の実施の形態2>

上記の第1の実施形態では、トランジスタの閾値電圧を補償することにより精度良く、電流量を検出する例について述べたが、トランジスタの閾値電圧のばらつきに加えて利得係数等のその他の特性のばらつきを補償するためには、参照電流を利用してトランジスタの特性のばらつきを補償することが好ましい。以下、具体的に述べる。

20

【0056】

図9は第2の実施形態に係わるセンサセル10の回路構成図である。センサセル10はn行m列(1 n N, 1 m M)の位置に配置されているセルである。センサセル10は生化学反応によって容量が変化するキャパシタCsと、スイッチングトランジスタTr1~Tr4と、キャパシタCsの容量変化を検出するセンシング用のトランジスタTr5と、参照キャパシタCrとを含んで構成されている。データ線Xmはサブデータ線D1, D2から構成されており、走査線YNはサブ走査線S1~S4から構成されている。単位ドライバ21はサブデータ線D1に参照電流Irefを供給する定電流電源23と、サブデータ線D2を介してセンサセル10から出力される出力電流Ioutの値を検出する電流検出回路22とを備えて構成されている。

30

【0057】

上記の構成において、サブ走査線S1~S4の各々はスイッチングトランジスタTr1~Tr4のゲート電極に接続しており、Yドライバ30から出力される信号のHレベル/Lレベルに対応してスイッチングトランジスタTr1~Tr4のオン/オフ制御を行う。スイッチングトランジスタTr1~Tr4はnチャンネル型FETから構成されており、Hレベルの信号によりオン状態となる。スイッチングトランジスタTr1はサブ走査線S1からの信号に対応して、可変電圧源Vatからの電圧をキャパシタCsに供給するためのスイッチング素子であり、そのドレイン端子は可変電圧源Vatに接続される一方、そのソース端子はキャパシタCsに接続している。スイッチングトランジスタTr2、Tr4はサブ走査線S2、S4からのHレベルの信号によりオン状態となり、サブデータ線D1を介して定電流電源23から供給される参照電流Irefの値に対応した電荷を参照キャパシタCrに蓄積するためのスイッチング素子である。スイッチングトランジスタTr2のドレイン端子はキャパシタCs、参照電極Cr、及びトランジスタTr5のゲート端子に接続される一方、そのソース端子はスイッチングトランジスタTr4及びTr3のドレイン端子に接続されている。

40

50

【 0 0 5 8 】

スイッチングトランジスタ $T r 3$ はサブ走査線 $S 3$ からの H レベルの信号によりオン状態となり、トランジスタ $T r 5$ のチャネルを流れるドレイン電流を出力電流 I_{out} としてサブデータ線 $D 2$ 上に出力するためのスイッチング素子であり、そのドレイン端子はトランジスタ $T r 5$ のドレイン端子に接続される一方、そのソース端子はサブデータ線 $D 2$ を介して電流検出回路 $2 2$ に接続している。トランジスタ $T r 5$ は p チャネル型 $F E T$ から構成され、そのソース端子は定電圧電源 V_{dd} に接続されている。また、トランジスタ $T r 5$ のゲート端子は参照キャパシタ $C r$ に接続されており、参照キャパシタ $C r$ のトランジスタ $T r 5$ のゲート端子に接続された電極と対向する電極は定電圧電源 V_{dd} に接続している。

【 0 0 5 9 】

定電圧電源 V_{dd} の電圧値はトランジスタ $T r 5$ をピンチオフ領域で動作させるために必要かつ十分なバイアス電圧に設定されている。トランジスタ $T r 5$ のゲート電圧は可変電圧源 V_{at} から供給される電圧をキャパシタ $C s$ と参照キャパシタ $C r$ とで容量分割した値で定まるため、生化学反応に起因するキャパシタ $C s$ の容量変化はトランジスタ $T r 5$ の相互コンダクタンスの変化、つまり、ドレイン電流の変化として検出することができる。

【 0 0 6 0 】

図 $1 0$ はセンサセルを駆動するための各種信号のタイミングチャートである。センサセル $1 0$ における生化学反応を検出するための一連の手順は、トランジスタ $T r 5$ の閾値等の特性のばらつきを補償するための補償ステージ T_p と、センシングの前準備段階におけるプレセンシングステージ T_{s1} と、生化学反応によって生じたキャパシタ $C s$ の容量変化を電流変化として検出するセンシングステージ T_{s2} とを含む。補償ステージ T_p においては、サブ走査線 $S 3$ の信号を L レベルに設定する一方で、サブ走査線 $S 1, S 2, S 4$ の信号を H レベルに立ち上げる。これにより、スイッチングトランジスタ $T r 3$ はオフ状態になる一方、スイッチングトランジスタ $T r 1, T r 2$, 及び $T r 4$ はオン状態となる。また、同ステージにおいて、定電流電源 $2 3$ からはセンサセル $1 0$ に対して参照電流 I_{ref} を供給する。このときのセンサセル $1 0$ における等価回路は図 $1 1$ のようになる。同図において、トランジスタ $T r 5$ はオン状態となり、キャパシタ $C r$ とキャパシタ $C s$ には参照電流 I_{ref} に応じた電圧が記憶される。この状態において、ゲート/ソース間の電圧 V_{gs} と、ドレイン/ソース間の電圧 V_{ds} は等しい。参照キャパシタ $C r$ に記憶される電圧を V_{gs} とすれば、キャパシタ $C s$ に記憶される電圧は $V_{at} - V_{dd} + V_{gs}$ となる。

【 0 0 6 1 】

続いて、プレセンシングステージ T_{s1} に移行する。同ステージにおいて、サブ走査線 $S 1$ の信号を H レベルに保持しつつ、サブ走査線 $S 2, S 4$ の信号を H レベルから L レベルに立ち下げ、サブ走査線 $S 3$ の信号を L レベルから H レベルに立ち上げる。これにより、スイッチングトランジスタ $T r 3$ はオフ状態からオン状態へ遷移する一方、スイッチングトランジスタ $T r 2, T r 4$ はオン状態からオフ状態へ遷移する。また、同ステージにおいて定電流電源 $2 3$ からセンサセル $1 0$ に供給される参照電流 I_{ref} は 0 に停止され、可変電圧源 V_{at} の出力電圧は一定のまま保持される。このときのセンサセル $1 0$ における等価回路は図 $1 2$ のようになる。同図において、補償ステージ T_p において参照キャパシタ $C r$ 及びキャパシタ $C s$ に記憶された電圧がトランジスタ $T r 5$ のゲート端子に印加され、 V_{gs} が負にバイアスされることによって、トランジスタ $T r 5$ がオン状態となり、同トランジスタからドレイン電流が出力される。このときのドレイン電流の値は参照電流 I_{ref} にほぼ等しい。従って、プレセンシング期間 T_{s1} において得られる出力電流 I_{out} の値は参照電流 I_{ref} に等しくなり、キャパシタ $C s$ の値に依存しない一定値となる。

【 0 0 6 2 】

続いて、センシングステージ T_{s2} に移行する。可変電圧源 V_{at} の電圧を V_{at} だけ変化させる一方で、サブ走査線 $S 1 \sim S 4$ に出力される各々の信号のオン/オフ状態を維持したままにする。可変電圧源 V_{at} の電圧を V_{at} だけ変化させると、容量カップリングによりトランジスタ $T r 5$ のゲート電位が変化する。このときに同トランジスタのドレイン端子から出力される出力電流 I_{out} の値は (3) 式と同じになる。従って、参照電流 I_{ref} の値

10

20

30

40

50

と出力電流 I_{out} の値とを比較すれば、DNAハイブリダイゼーションを検出できる。さらに、(3)式の値から α の値を求めれば、 $\alpha = C_s / (C_s + C_r + C_g)$ であるから、 α の値から C_s の値を求めることができる。ように、キャパシタ C_s の値が極微小であったとしても、 V_{at} の値を適当な値に調整することで、出力電流 I_{out} の利得を適度な範囲に調整することができ、高精度なセンシングを可能にできる。

【0063】

尚、プレゼンシングステージ T_{s1} は必ずしも必須ではなく、補償ステージ T_p 終了後、直ちにセンシングステージ T_{s2} に移行してもよい。

【0064】

< 発明の実施の形態 3 >

図13は第3実施形態におけるセンサセル10の回路構成図である。同図において、トランジスタ T_{r5} 及び T_{r6} は各々のゲート電極同士及びソース電極同士が接続しており、カレントミラー回路を構成している。カレントミラー回路においては、ミラーをなす一对のトランジスタを流れる電流比は利得係数の比に等しい。このため、トランジスタ T_{r5} 及び T_{r6} のチャンネル長、チャンネル幅、ゲート酸化膜容量等のデバイスパラメータを適当に設計することで、両者の電流比を $k : 1$ とすることができる。図中、スイッチングトランジスタ $T_{r1} \sim T_{r4}$ 、キャパシタ C_s 、及び参照キャパシタ C_r の各々の動作は実施形態2と同じであり、詳細な説明は省略する。また、トランジスタ T_{r5} 及び T_{r6} は p チャンネル型 FET である。

【0065】

上記の構成において、補償ステージ T_p におけるセンサセル10の等価回路は図11と同じ構成になり、プレゼンシングステージ T_{s1} 及びセンシングステージ T_{s2} におけるセンサセル10の等価回路は図12と同じ構成になる(但し、本実施形態においては、図12に記載のトランジスタ T_{r5} をトランジスタ T_{r6} に置き換えた構成となる。)。ここで、 $k > 1$ となるようにトランジスタ T_{r5} 及び T_{r6} の利得係数を設定すれば、補償期間におけるトランジスタ T_{r5} による参照キャパシタ C_r への電荷の蓄積を高速に行うことができ、補償期間を短縮することができる。つまり、高精度なセンシングを高速に行うことが可能となる。これとは逆に $k < 1$ とすれば、トランジスタ T_{r6} から出力される出力電流 I_{out} の値を増幅できるため、キャパシタ C_s の高感度検出が可能となる。

【0066】

< 発明の実施の形態 4 >

これまで、トランジスタの特性ばらつきの補償を行う実施形態について述べたが、トランジスタの特性ばらつきが無視できるような測定、あるいは、トランジスタの特性ばらつきが十分小さい場合は、図14に示したような回路を用いることができる。以下、具体的に述べる。

【0067】

センサセル10は、スイッチングトランジスタ T_{r1} 及び T_{r2} と、センシング用のトランジスタ T_{r3} と、DNAハイブリダイズに起因して容量値が変化するキャパシタ C_s と、一定の容量値を有する参照キャパシタ C_r とを備えて構成されている。一方、単位ドライバ21は、電流検出回路22と電圧源24とを備えて構成されている。トランジスタ T_{r3} のソース端子には同トランジスタがピンチオフ領域で動作するために必要かつ十分な電圧が定電圧源 V_{dd} から供給されている。

【0068】

参照キャパシタ C_r はトランジスタ T_{r3} のゲート端子とソース端子間に介在しているが、トランジスタ T_{r3} の MOS キャパシタ容量が十分な大きさである場合には、参照キャパシタ C_r は必ずしも必須ではない。キャパシタ C_s の一方の電極は、複数の出力端子、すなわち、低電圧出力端子 L と高電圧出力端子 H との間で切り換え接続可能であり、他方の電極はトランジスタ T_{r3} のゲート端子及びトランジスタ T_{r1} のドレイン端子に接続している。スイッチングトランジスタ T_{r1} は電圧源24からの電圧信号をキャパシタ C_s と参照キャパシタ C_r との各々に書き込むためのスイッチング素子であり、スイッチン

10

20

30

40

50

グトランジスタ T_{r2} はトランジスタ T_{r3} の出力電流を電流検出回路 22 に出力するためのスイッチング素子である。

【0069】

図 15 はセンサセル 10 を駆動するための各種信号のタイミングチャートである。同図において、 T_D は参照キャパシタ C_r 及びキャパシタ C_s に所定の信号を書き込むための信号書き込みステージ、 T_s はキャパシタ C_s の容量を検出するためのセンシングステージである。信号書き込みステージ T_D において、サブ走査線 S_1 、 S_2 の信号を H レベルに立ち上げる一方、キャパシタ C_s を高電圧出力端子 H に接続し、電圧源 24 からの出力電圧 V_{int} をキャパシタ C_s 及び参照キャパシタ C_r に印加する。これにより、参照キャパシタ C_r 及びキャパシタ C_s には所定の電圧が書き込まれ、トランジスタ T_{r3} のチャンネルにはゲート電位に対応したドレイン電流が出力される。

10

【0070】

続いて、センシングステージ T_s に移行し、サブ走査線 S_1 の信号の H レベルから L レベルに立ち下げ、トランジスタ T_{r1} をオンからオフに遷移させる一方、電圧源 24 の出力を停止する。さらに、キャパシタ C_s を低電圧出力端子 L に接続することによって、トランジスタ T_{r3} のゲート電位を下げる。このときのゲート電位の変化量 V_{gs} は、高電圧出力端子 H と低電圧出力端子 L との電位差を V_{dif} とし、トランジスタ T_{r3} の MOS キャパシタ容量を無視すれば、容量分割により、 V_{gs} は下式ようになる。

$$V_{gs} = C_s \cdot V_{dif} / (C_s + C_r) \dots (4)$$

トランジスタ T_{r3} がピンチオフ領域で動作する場合には、ドレイン電流とゲート電位とは 1 対 1 の関係にあるため、トランジスタ T_{r3} の出力電流を測定することにより、(4) 式からキャパシタ C_s の容量値を求めることができる。このように、本実施形態によれば、トランジスタのゲート電位を容量カップリングにより調整することで、センサの検出感度を高めることができるとともに、回路構成を比較的簡単にすることができるため、低コストでバイオチップを作製することができる。

20

【0071】

上述の実施形態において、上記の容量素子やキャパシタを圧電素子としてもよい。この場合、例えば、容量素子を構成する 2 つの電極の間に圧電薄膜を形成すればよい。圧電素子を用いれば、例えば、物体の形状や指紋等の認識装置として利用できる。上述の実施形態において、参照キャパシタ C_r と測定用容量素子 C_s との接続関係を逆にしてもよい。つまり、参照キャパシタ C_r を介して電流の利得を調整してもよい。さらに、図 16 に示したように、被検査体 50 と容量検出用電極 51 との間に測定用容量素子 C_s を構成してもよい。例えば、指紋認識などに用いる場合、被検査体 50 は指先ということになる。このような場合、参照キャパシタ C_r を介して、電流の利得を調整することが望ましい。

30

【0072】

【発明の効果】

本発明によれば、可変電圧源の電圧変化量を基に出力電流レベルの利得を調整できるため、微量な生化学反応を高精度に検出することができる。つまり、可変電圧を所望の電圧に調整することで、センサの検出感度を好適な範囲に設定できるため、感度調整が可能となる。また、本発明によれば、FET の閾値電圧のばらつきを補償することができるため、センサセル毎にばらつきのない高精度なセンシングを可能にできる。

40

【図面の簡単な説明】

【図 1】 本発明のバイオセンサの回路構成図である。

【図 2】 DNA ハイブリダイゼーションを検出する反応ウェルの説明図である。

【図 3】 実施形態 1 におけるセンサセルの回路構成図である。

【図 4】 実施形態 1 におけるセンサセルの各種制御信号のタイミングチャートである。

【図 5】 センサセルの等価回路図である。

【図 6】 センサセルの等価回路図である。

【図 7】 センサセルの等価回路図である。

【図 8】 センサセルの等価回路図である。

50

【図 9】 実施形態 2 におけるセンサセルの回路構成図である。

【図 10】 実施形態 2 におけるセンサセルの各種制御信号のタイミングチャートである。

【図 11】 センサセルの等価回路図である。

【図 12】 センサセルの等価回路図である。

【図 13】 実施形態 3 におけるセンサセルの回路構成図である。

【図 14】 実施形態 4 におけるセンサセルの回路構成図である。

【図 15】 実施形態 4 におけるセンサセルの各種制御信号のタイミングチャートである。

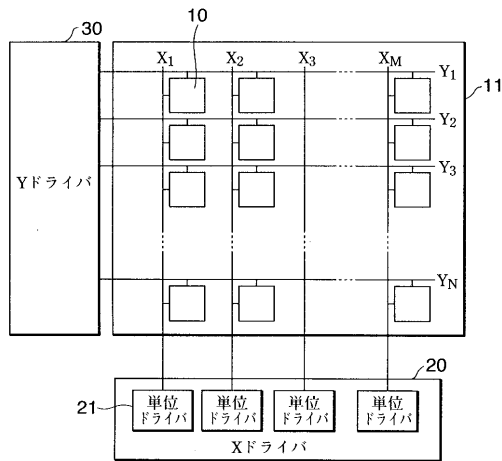
【図 16】 他の実施形態におけるセンサセルの回路構成図である。

10

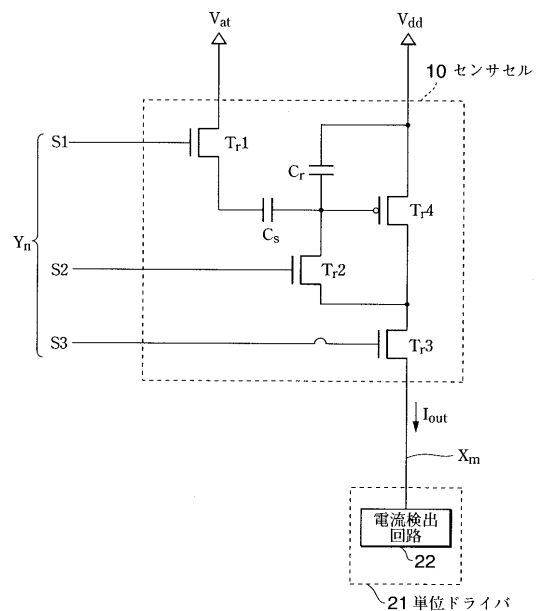
【符号の説明】

10 ... センサセル 11 ... アレイ基板 20 ... Xドライバ 21 ... 単一ドライバ 22 ... 電流検出回路 23 ... 定電流源 24 ... 電圧源 30 ... Yドライバ 40 ... 反応ウェル 41, 42 ... 電極 43 ... プローブ

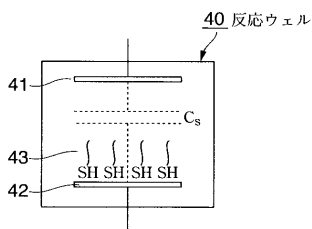
【図 1】



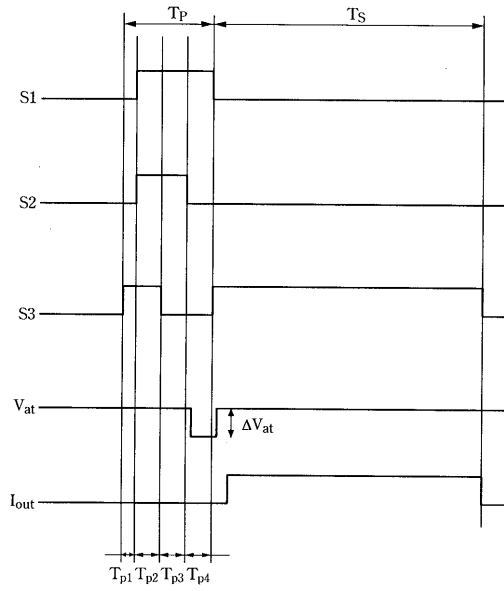
【図 3】



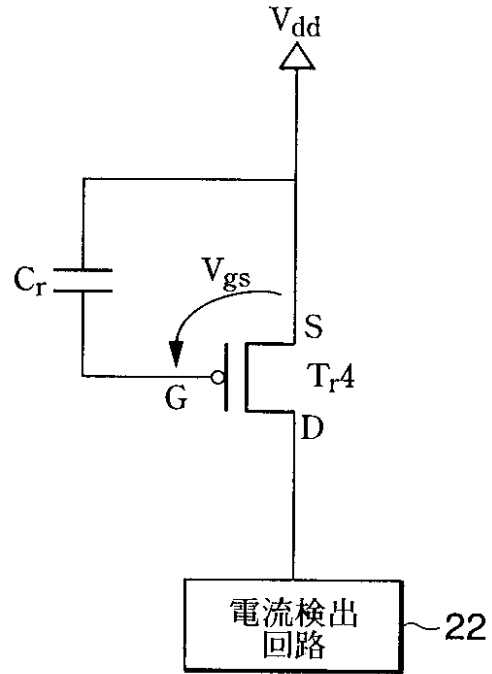
【図 2】



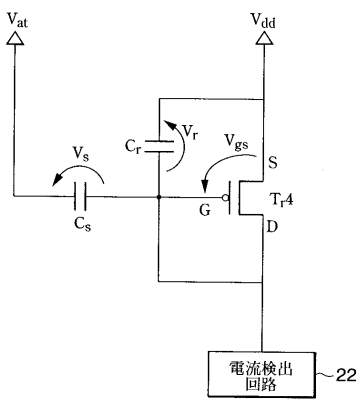
【図4】



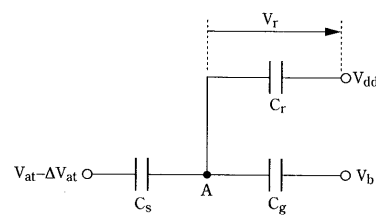
【図5】



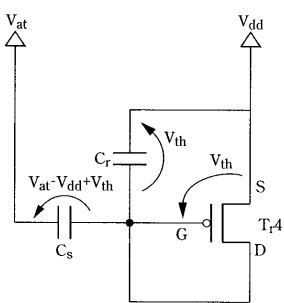
【図6】



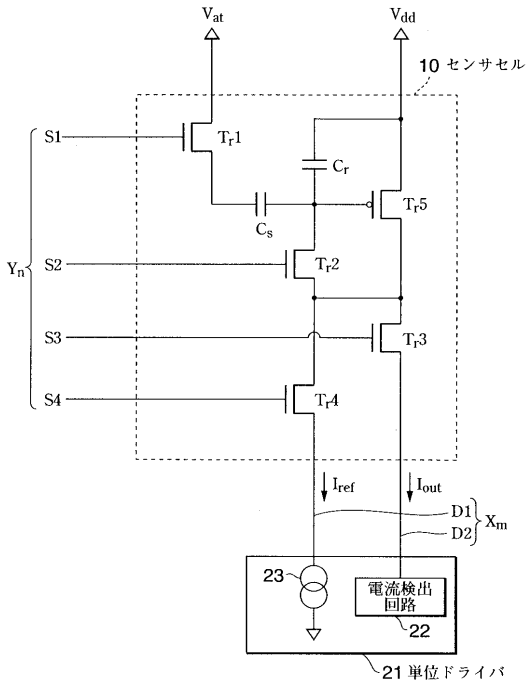
【図8】



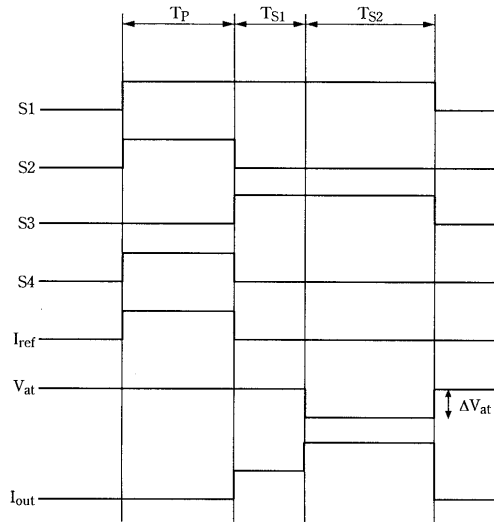
【図7】



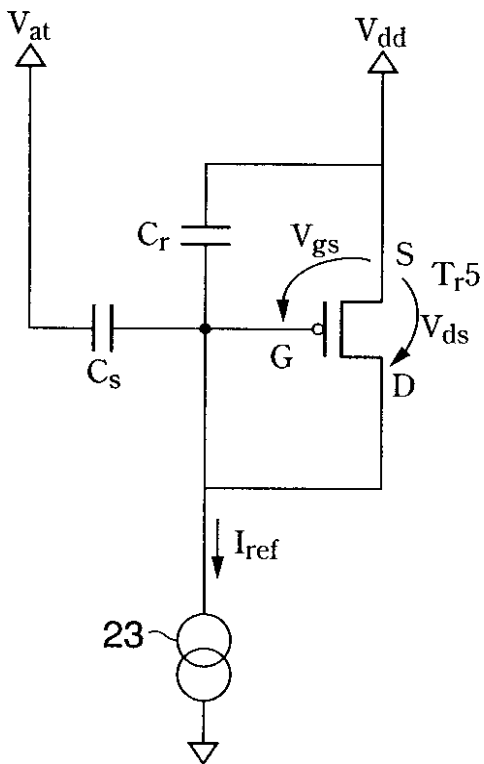
【図9】



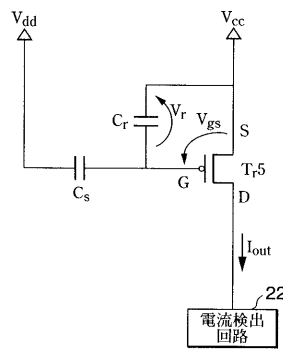
【図10】



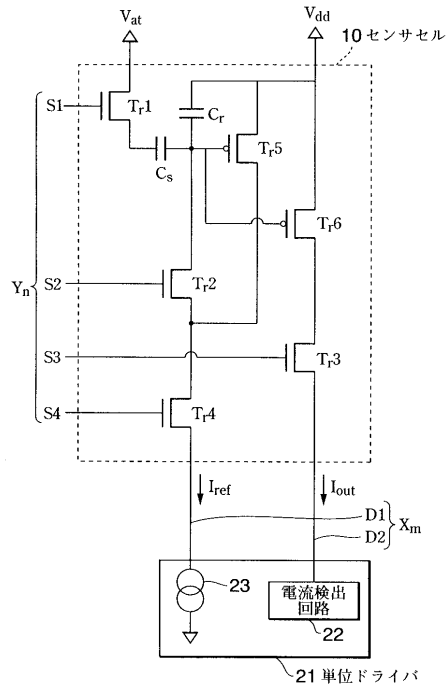
【図11】



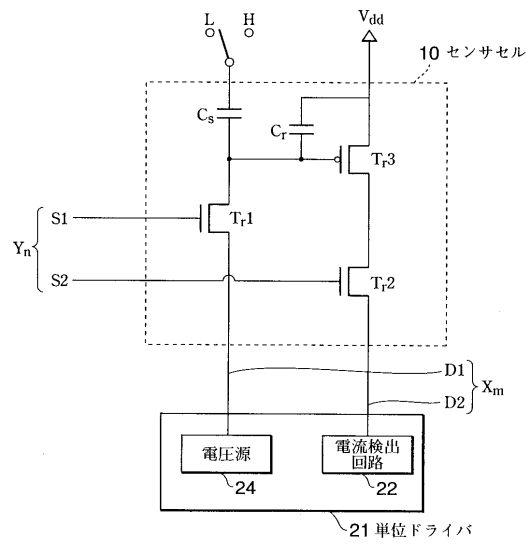
【図12】



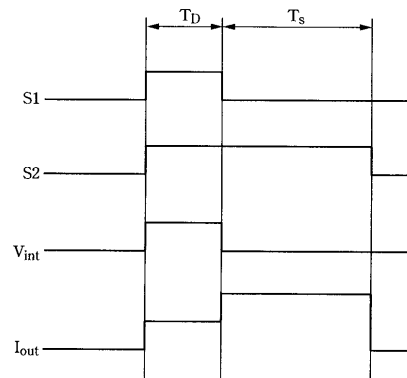
【図13】



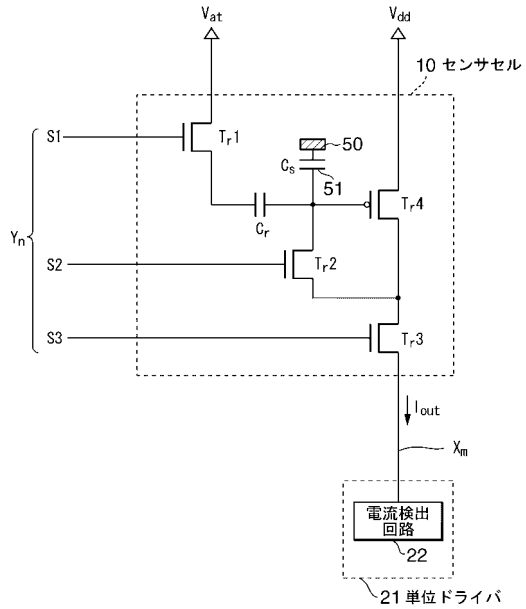
【図14】



【図15】



【図16】



フロントページの続き

- (56)参考文献 特開2000-028311(JP,A)
特開2002-062108(JP,A)
特開2001-222706(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H03K17/74-17/98
G06T1/00,1/60