

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年6月7日(2012.6.7)

【公開番号】特開2010-4021(P2010-4021A)

【公開日】平成22年1月7日(2010.1.7)

【年通号数】公開・登録公報2010-001

【出願番号】特願2009-109392(P2009-109392)

【国際特許分類】

H 01 L 27/04 (2006.01)

H 01 L 21/822 (2006.01)

H 01 L 27/06 (2006.01)

H 01 L 21/8238 (2006.01)

H 01 L 27/092 (2006.01)

【F I】

H 01 L 27/04 H

H 01 L 27/06 3 1 1 C

H 01 L 27/08 3 2 1 H

【手続補正書】

【提出日】平成24年4月19日(2012.4.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体集積回路をサージから保護する保護回路において、

前記保護回路は、前記半導体集積回路へ印加されるサージを検知するサージ検知回路と、前記サージを吸収する保護素子と、を有し、

前記保護素子は、前記半導体集積回路へ信号を入力する信号端子と電源電圧を印加する電源端子との間に配置され、

前記電源電圧が非印加状態であって、前記サージ検知回路がサージを検知しない場合に、前記保護素子を電流制限状態とし、

前記電源電圧が非印加状態であって、前記サージ検知回路がサージを検知した場合に、前記保護素子を電流非制限状態とすることを特徴とする半導体集積回路の保護回路。

【請求項2】

前記半導体集積回路へ印加する前記電源電圧を検知して電源電圧検知信号を出力する電源電圧検知回路を有し、

前記電源電圧検知回路が、前記電源電圧が前記半導体集積回路が正常動作する電圧以上であることを検知した場合に、前記サージ検知回路は、前記電源電圧検知信号に基づいて、前記保護素子を電流制限状態とすることを特徴とする請求項1に記載の保護回路。

【請求項3】

前記保護素子は、前記信号端子にドレインが接続され、前記電源端子にソースが接続されたPMOSトランジスタを備え、

前記PMOSトランジスタのゲートとバックゲートとが共通接続され、前記ゲートは、前記サージ検知回路の出力と、一端を前記電源端子に接続した抵抗の他端と接続されたことを特徴とする請求項1または2のいずれかに記載の半導体集積回路の保護回路。

【請求項4】

第 2 の電源端子を有し、

前記信号端子にドレインが接続され、前記第 2 の電源端子にソースが接続され、さらに、ゲートが第 2 の抵抗を介して前記第 2 の電源端子と接続された N M O S トランジスタをさらに有することを特徴とする、請求項 1 ないし 3 のいずれかに記載の半導体集積回路の保護回路。

【請求項 5】

第 1 の半導体集積回路と、

前記第 1 の半導体集積回路からの信号を受ける第 2 の半導体集積回路と、を有し、

前記第 2 の半導体集積回路は、請求項 1 ないし 4 のいずれかに記載の半導体集積回路の保護回路を含むことを特徴とするシステム。

【請求項 6】

半導体集積回路へ信号を入力する信号端子と電源電圧を印加する電源端子との間に配置される、前記半導体集積回路へ印加されるサージを吸収する保護素子を有する保護回路の駆動方法において、

前記電源電圧が非印加状態であって、前記サージを検知しない場合に、前記保護素子を電流制限状態とし、前記電源電圧が非印加状態であって、前記サージを検知した場合に前記保護素子を電流非制限状態とすることを特徴とする保護回路の駆動方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 1

【補正方法】変更

【補正の内容】

【0 0 1 1】

本発明の半導体集積回路の保護回路は、半導体集積回路をサージから保護する保護回路において、

前記保護回路は、前記半導体集積回路へ印加されるサージを検知するサージ検知回路と、前記サージを吸収する保護素子と、を有し、

前記保護素子は、前記半導体集積回路へ信号を入力する信号端子と電源電圧を印加する電源端子との間に配置され、

前記電源電圧が非印加状態であって、前記サージ検知回路がサージを検知しない場合に、前記保護素子を電流制限状態とし、

前記電源電圧が非印加状態であって、前記サージ検知回路がサージを検知した場合に、前記保護素子を電流非制限状態とすることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 2

【補正方法】変更

【補正の内容】

【0 0 1 2】

本発明の保護回路の駆動方法は、半導体集積回路へ信号を入力する信号端子と電源電圧を印加する電源端子との間に配置される、前記半導体集積回路へ印加されるサージを吸収する保護素子を有する保護回路の駆動方法において、

前記電源電圧が非印加状態であって、前記サージを検知しない場合に、前記保護素子を電流制限状態とし、前記電源電圧が非印加状態であって、前記サージを検知した場合に前記保護素子を電流非制限状態とすることを特徴とする。