



(12) 发明专利申请

(10) 申请公布号 CN 114005761 A

(43) 申请公布日 2022. 02. 01

(21) 申请号 202111275699.9

H01L 21/60 (2006.01)

(22) 申请日 2021.10.29

H01L 21/607 (2006.01)

(71) 申请人 重庆平伟伏特集成电路封测应用产业研究院有限公司

H01L 25/16 (2006.01)

地址 405200 重庆市梁平区梁山镇皂角村
(重庆市双桂工业园区)

H01L 23/495 (2006.01)

H01L 23/367 (2006.01)

H01L 23/31 (2006.01)

(72) 发明人 夏大权 马鹏 闫瑞东 余镇
周玉凤 徐向涛 马红强 王兴龙
李述洲

(74) 专利代理机构 上海光华专利事务所(普通合伙) 31219

代理人 张博

(51) Int. Cl.

H01L 21/50 (2006.01)

H01L 21/56 (2006.01)

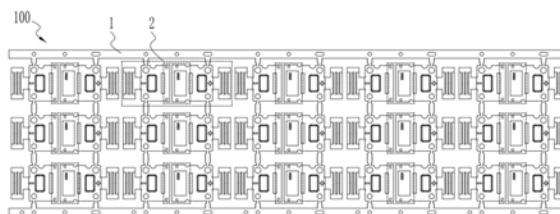
权利要求书1页 说明书6页 附图3页

(54) 发明名称

光伏旁路模块的封装方法

(57) 摘要

本发明提供一种光伏旁路模块的封装方法,包括如下步骤:提供引线框架、MOS芯片、IC芯片及电容;上芯,将MOS芯片、IC芯片及电容固定在阳极引脚的基岛上;键合,将MOS芯片、IC芯片及电容之间采用铜线或金线键合,将MOS芯片与阴极引脚之间采用铝带键合;清洗;塑封;上锡;切筋、测试印字及包装出货。本发明通过多排式的框架单元可有效提高生产效率,降低生产成本;封装过程中,芯片之间及芯片与电容间采用铜线或金线键合,可以降低导通电阻20%~30%,提高焊点的可靠性;MOS芯片与阴极引脚之间采用铝带进行键合,可以降低导通电阻10%~20%,减少导通损耗,提高抗电流冲击能力;并且用较宽的铝带进行键合,可有效降低热阻20%~30%,提高导热能力。



1. 一种光伏旁路模块的封装方法,所述光伏旁路模块的引线框架包括框架本体和多个阵列排布的框架单元,每个所述框架单元包括基岛、阳极引脚和阴极引脚,所述基岛设置于阳极引脚上,所述阳极引脚和阴极引脚均设置有T形引脚部,且所述引脚部上设置有沟槽,其特征在于,所述封装方法包括如下步骤:

提供引线框架、MOS芯片、IC芯片及电容;

上芯,将所述MOS芯片、IC芯片及电容固定在阳极引脚的基岛上;

键合,将所述MOS芯片、IC芯片及电容之间采用铜线或金线键合,将MOS芯片与阴极引脚之间采用铝带键合;

清洗,将焊有MOS芯片、IC芯片及电容的引线框架进行清洗;

塑封,采用塑封料对清洗后的引线框架进行封装,形成塑封体,并将阳极引脚和阴极引脚外漏;

上锡,将塑封后的引线框架进行电镀上锡;

切筋、测试印字及包装出货。

2. 根据权利要求1所述的光伏旁路模块的封装方法,其特征在于:所述阳极引脚上的基岛处分为镀银区和粗化区,所述镀银区进行镀银处理,所述粗化区进行裸铜粗化处理,所述阳极引脚对应于基岛的背侧设置有麻点。

3. 根据权利要求1或2所述的光伏旁路模块的封装方法,其特征在于:所述框架单元呈三排式排列。

4. 根据权利要求1所述的光伏旁路模块的封装方法,其特征在于,将所述MOS芯片、IC芯片及电容固定在阳极引脚的基岛上的步骤包括:

采用软焊料工艺,将MOS芯片焊接在阳极引脚的基岛上;

采用点胶工艺,将IC芯片和电容焊接在阳极引脚的基岛上,并进行氮气烘烤固化。

5. 根据权利要求4所述的光伏旁路模块的封装方法,其特征在于:所述软焊料的焊料层厚度为25~55um;所述点胶厚度为20~30um,烘烤温度为150~170℃,烘烤时间为60~90min。

6. 根据权利要求1所述的光伏旁路模块的封装方法,其特征在于,所述键合步骤包括:

采用超声焊接工艺,将铜线或金线焊接在MOS芯片与IC芯片之间、MOS芯片与电容之间、IC芯片与电容之间,其中,所述电容表面含有镀金层;

采用超声焊接工艺,将铝带的一端与所述MOS芯片的源极键合,另一端与所述阴极引脚键合。

7. 根据权利要求1所述的光伏旁路模块的封装方法,其特征在于:所述清洗步骤中,采用等离子清洗机对键合后的引线框架进行清洗。

8. 根据权利要求1所述的光伏旁路模块的封装方法,其特征在于:所述塑封步骤中,还包括塑封后的固化处理,固化温度为175℃,固化时间为8h。

9. 根据权利要求1所述的光伏旁路模块的封装方法,其特征在于:所述塑封步骤之后和上锡步骤之前,还包括筛选步骤,所述筛选步骤采用回流焊工艺进行质量筛选。

10. 根据权利要求9所述的光伏旁路模块的封装方法,其特征在于:所述筛选步骤中,还包括通过冷热冲击试验进行冷热冲击测试。

光伏旁路模块的封装方法

技术领域

[0001] 本发明属于半导体技术领域,特别是涉及一种光伏旁路模块的封装方法。

背景技术

[0002] 光伏发电是将取之不尽用之不竭的光能转化为电能,纯净无污染的光能更符合我们这个时代的发展,但如何将更多的光能转化为电能以及如何避免转化的电能被损耗就成了避不开的难题。转化效率主要取决于太阳能电池板材料对光能转化为电能的效率,而电能损耗则受热斑效应影响,严重的热斑效应甚至会损坏整个太阳能电池组。虽然热斑效应不可避免,但是我们可以通过增加一个光伏旁路电路来最大程度的减小热斑效应的影响。

[0003] 光伏旁路电路可以在太阳能电池组发生热斑效应时及时阻断反向电流,避免被遮蔽的太阳电池组发热,造成电能的损耗以及对电池本身的损坏。功耗大、容易失效是第一代PN结二极管和第二代肖特基二极管光伏旁路电路的通病,而第三代的MOS光伏旁路开关电路则利用了功率MOSFET低导通电阻、低漏电的特点来解决光伏旁路二极管的正向压降大、高温耐压低、漏电大的问题。然而,现有技术中MOS型光伏旁路模块在封装时散热效率较低,功耗大,往往容易失效,影响功率器件性能。

发明内容

[0004] 鉴于以上所述现有技术的缺点,本发明的目的在于提供一种光伏旁路模块的封装方法,用于解决现有技术中光伏旁路模块器件封装时散热效率低,功耗大,容易失效,影响功率器件性能的问题。

[0005] 为实现上述目的及其他相关目的,本发明提供一种光伏旁路模块的封装方法,所述光伏旁路模块的引线框架100包括框架本体1和多个阵列排布的框架单元2,每个所述框架单元2包括基岛23、阳极引脚22和阴极引脚21,所述基岛23设置于阳极引脚22上,所述阳极引脚22和阴极引脚21均设置有T形引脚部24,且所述引脚部24上设置有沟槽241,所述封装方法包括如下步骤:

[0006] 提供引线框架、MOS芯片、IC芯片及电容;

[0007] 上芯,将所述MOS芯片、IC芯片及电容固定在阳极引脚的基岛上;

[0008] 键合,将所述MOS芯片、IC芯片及电容之间采用铜线(或金线)键合,将MOS芯片与阴极引脚之间采用铝带键合;

[0009] 清洗,将焊有MOS芯片、IC芯片及电容的引线框架进行清洗;

[0010] 塑封,采用塑封料对清洗后的引线框架进行封装,形成塑封体,并将阳极引脚和阴极引脚外漏;

[0011] 上锡,将塑封后的引线框架进行电镀上锡;

[0012] 切筋、测试、印字及包装出货。

[0013] 可选地,所述阳极引脚上的基岛处分为镀银区和粗化区,所述镀银区进行镀银处理,所述粗化区进行裸铜粗化处理,所述阳极引脚对应于基岛的背侧设置有麻点。

- [0014] 可选地,所述框架单元呈三排式排列。
- [0015] 可选地,将所述MOS芯片、IC芯片及电容固定在阳极引脚的基岛上的步骤包括:
- [0016] 采用软焊料工艺,将MOS芯片焊接在阳极引脚的基岛上;
- [0017] 采用点胶工艺,将IC芯片和电容焊接在阳极引脚的基岛上,并进行氮气烘烤固化。
- [0018] 可选地,所述软焊料的焊料层厚度为25~55um;所述点胶厚度为20~30um,烘烤温度为150~170℃,烘烤时间为60~90min。
- [0019] 可选地,所述键合步骤包括:
- [0020] 采用超声焊接工艺,将铜线(或金线)焊接在MOS芯片与IC芯片之间、MOS芯片与电容之间、IC芯片与电容之间,其中,所述电容表面含有镀金层;
- [0021] 采用超声焊接工艺,将铝带的一端与所述MOS芯片的源极键合,另一端与所述阴极引脚键合。
- [0022] 可选地,所述清洗步骤中,采用等离子清洗机对键合后的引线框架进行清洗。
- [0023] 可选地,所述塑封步骤中,还包括塑封后的固化处理,固化温度为175℃,固化时间为8h。
- [0024] 可选地,所述塑封步骤之后和上锡步骤之前,还包括筛选步骤,所述筛选步骤采用回流焊工艺进行质量筛选。
- [0025] 可选地,所述筛选步骤中,还包括通过冷热冲击试验进行冷热冲击测试。
- [0026] 如上所述,本发明具有以下有益效果:
- [0027] (1) 多排式排列的框架单元可有效提高生产效率、原材料的利用率,降低生产成本;
- [0028] (2) 在封装过程中,MOS芯片之间及MOS芯片与电容之间采用铜线(或金线)键合,可以降低导通电阻20%~30%,提高焊点的可靠性;
- [0029] (3) MOS芯片与阴极引脚之间采用铝带进行键合,可以降低导通电阻10%~20%,减少导通损耗,提高抗电流冲击能力;并且用较宽的铝带进行键合,可有效降低热阻20%~30%,提高导热能力。

附图说明

- [0030] 图1为本发明实施例的引线框架结构示意图;
- [0031] 图2为本发明实施例中框架单元结构示意图;
- [0032] 图3为本发明实施例中框架单元的背侧结构示意图;
- [0033] 图4为本发明实施例的上芯后结构示意图;
- [0034] 图5为本发明实施例的压焊后结构示意图;
- [0035] 图6为本发明实施例的塑封后结构示意图。
- [0036] 零件标号说明
- [0037] 1-框架本体1;
- [0038] 2-框架单元;21-阴极引脚;22-阳极引脚;23-基岛;231-镀银区;232-粗化区;24-引脚部;241-沟槽;25-上锡区;26-锁胶孔;27-麻点;
- [0039] 100-引线框架;200-MOS芯片;300-IC芯片;301-第一IC芯片;302-第二IC芯片;400-电容;500-铜线(或金线);600-铝带;700-塑封体;801-第一焊接位;802-第二焊接位;

803-第三焊接位。

具体实施方式

[0040] 以下由特定的具体实施例说明本发明的实施方式,熟悉此技术的人士可由本说明书所揭露的内容轻易地了解本发明的其他优点及功效。

[0041] 须知,本说明书所附图式所绘示的结构、比例、大小等,均仅用以配合说明书所揭示的内容,以供熟悉此技术的人士了解与阅读,并非用以限定本发明可实施的限定条件,故不具技术上的实质意义,任何结构的修饰、比例关系的改变或大小的调整,在不影响本发明所能产生的功效及所能达成的目的下,均应仍落在本发明所揭示的技术内容得能涵盖的范围内。同时,本说明书中所引用的如“上”、“下”、“左”、“右”、“中间”及“一”等的用语,亦仅为便于叙述的明了,而非用以限定本发明可实施的范围,其相对关系的改变或调整,在无实质变更技术内容下,当亦视为本发明可实施的范畴。

[0042] 请结合图1至图6所示,本实施例提供一种光伏旁路模块的封装方法,所述光伏旁路模块采用的引线框架100包括框架本体1和多个阵列排布的框架单元2,每个所述框架单元2包括基岛23、阳极引脚22和阴极引脚21,所述基岛23设置于阳极引脚22上,所述阳极引脚22和阴极引脚21均设置有T形引脚部24,且所述引脚部24上设置有沟槽241,所述封装方法包括如下步骤:

[0043] 提供引线框架100、MOS芯片200、IC芯片300及电容400;

[0044] 上芯,将所述MOS芯片200、IC芯片300及电容400固定在阳极引脚22的基岛23上;

[0045] 键合,将所述MOS芯片200、IC芯片300及电容400之间采用铜线(或金线)500键合,将MOS芯片200与阴极引脚21之间采用铝带600键合;

[0046] 清洗,将焊有MOS芯片200、IC芯片300及电容400的引线框架100进行清洗;

[0047] 塑封,采用塑封料对清洗后的引线框架100进行封装,形成塑封体700,并将阳极引脚22和阴极引脚21外漏;

[0048] 上锡,将塑封后的引线框架100进行电镀上锡;

[0049] 切筋、测试、印字及包装出货。

[0050] 具体的,本实施例中,引线框架100采用三排式排列,每排设置有5个框架单元2,一个引线框架100可封装光伏旁路模块15个,可有效提高生产效率、原材料的利用率,降低生产成本。每个框架单元2包括阳极引脚22和阴极引脚21,阳极引脚22和阴极引脚21分别标记了“+”号和“-”号,方便器件在塑封后分辨其极性;基岛23位于阳极引脚22上,阳极引脚22和阴极引脚21均设置有引脚部24,引脚部24的形状为“T”形,且引脚部24上设置有沟槽241,有利于使用时固定位置以及引脚整形。通过引线框架100,为整个光伏旁路模块提供支撑以及对外进行电气连接。

[0051] 其中,阳极引脚22和阴极引脚21上均设置有上锡区25,用于使用时上锡;阳极引脚22和阴极引脚21上均设置有不同形状的锁胶孔26,例如条形、圆形、半圆形等,本实施例中,阴极引脚21上设置有一个条形锁胶孔和一组对称设置的圆形锁胶孔,阳极引脚22上设置有一个条形锁胶孔、一组对称设置的半圆形锁胶孔和一组对称设置的圆形锁胶孔,同时所述阳极引脚22对应于基岛23处的背侧设置有麻点27,可利于增强塑封时引线框架100与塑封料的结合强度,防止塑封料溢出和防止分层。

[0052] 并且,引线框架100为裸铜材质,所述阳极引脚22上的基岛23处分为镀银区231和粗化区232,所述镀银区231进行镀银处理,所述粗化区232进行裸铜粗化处理,具体的,对阳极引脚22上的基岛23处镀银区231进行镀银处理,方便压焊打线,增强焊点可靠性;对粗化区232进行裸铜粗化处理,方便上芯,加强MOS芯片200与基岛23的结合强度。

[0053] 详细地,下面以图1所示的引线框架100为例对所述光伏旁路模块的封装方法进行说明。

[0054] 步骤S1:提供引线框架100、MOS芯片200、IC芯片300及电容400,准备封装。具体的,多个框架单元2沿排成三排设置于框架本体1上,连在一起组成一个引线框架100整体;引线框架100中的多个框架单元2同时进行封装,封装时,一个框架单元2对应一个MOS芯片200、两个IC芯片300及一个电容400,形成一个光伏旁路模块。

[0055] 要获取MOS芯片200和IC芯片300,需执行划片工艺。采用蓝膜将晶圆从背部固定,使用金刚石划片刀将MOS芯片200沿着划片道分离开,得到多个独立的MOS芯片200;

[0056] 步骤S2:上芯,将所述MOS芯片200、IC芯片300及电容400固定在阳极引脚22的基岛23上。在此步骤中:采用软焊料工艺,将MOS芯片200焊接在阳极引脚22的基岛23上。根据要求的焊接温度,焊接压力和焊接时间,用软焊料将MOS芯片200焊接在基岛23上,实现MOS芯片200与引线框架100的电气连接。上芯时所述软焊料的焊料层厚度为25~55um,例如为35um,焊接空洞率整体需控制在MOS芯片200面积5%以内,单个空洞大小需控制在MOS芯片200面积2%以内,同时还要防止焊接时发生翘曲,上芯完成后MOS芯片200推力需满足最低要求。其中,软焊料可采用高铅焊料(Pb95.5Sn2Ag2.5)或无铅焊料。

[0057] 采用点胶工艺,将IC芯片300和电容400焊接在阳极引脚22的基岛23上,并进行氮气烘烤固化。具体的,IC芯片300与电容400的固定采用汉高或者葛司蒂产品,焊接在MOS芯片200的一侧,且两个IC芯片300位于电容400和MOS芯片200之间,点胶厚度为20~30um,本实施例为20um,然后将点胶后的引线框架100置于氮气环境下进行烘烤,烘烤温度为150~170℃,本实施例为170℃,烘烤时间为60~90min,本实施例为90min。

[0058] 步骤S3:将所述MOS芯片200、IC芯片300及电容400之间采用铜线(或金线)500键合,将MOS芯片200与阴极引脚21之间采用铝带600键合。如图5所示,具体的,将上芯完的框架,进行键合,采用超声焊接工艺,将铜线(或金线)500焊接在MOS芯片200与IC芯片300之间、MOS芯片200与电容400之间、IC芯片300与电容400之间,其中,所述电容400表面含有镀金层。键合材料选择符合线径要求的铜线(或金线),在MOS芯片200和电容400表面进行键合。本实施例中,设置有两个IC芯片300,分别为第一IC芯片301和第二IC芯片302,键合时,第一IC芯片301与第二IC芯片302之间通过1条铜线(或金线)键合,第二IC芯片302通过2条铜线(或金线)与电容400键合,MOS芯片200通过2条铜线(或金线)与第二IC芯片302键合。如此,可实现MOS芯片200与IC芯片300之间、MOS芯片200与电容400之间、IC芯片300与电容400之间的电气连接。MOS芯片200与IC芯片300之间、以及MOS芯片200与电容400间采用铜线(或金线)键合,可以降低导通电阻20%~30%。

[0059] 采用超声焊接工艺,将铝带600的一端与所述MOS芯片200的源极键合,另一端与所述阴极引脚21键合。其中,在超声键合工艺下,在MOS芯片200表面完成跳打,再与阴极引脚21相连。本实施例中,铝带600的一端与MOS芯片200在第一焊接位801焊接,另一端与阴极引脚21在第二焊接位802焊接,具体的,采用焊接劈刀在MOS芯片200上压出与铝带600宽度一

致的第一焊接位801,将铝带600的一端与MOS芯片200焊接;再用焊接劈刀在阴极引脚21上压出与铝带600宽度一致的第二焊接位802,将铝带600的另一端与阴极引脚21焊接。对于尺寸规格较大的MOS芯片200而言,可相应增加铝带600的宽度尺寸。应确保铝带600与MOS芯片200接触的尺寸不超出MOS芯片200的外轮廓,以避免短路。

[0060] 并且,所述铝带600还与MOS芯片200在第三焊接位803焊接,所述第三焊接位803设置于第一焊接位801和第二焊接位802之间。焊接劈刀在MOS芯片200上还可压出第三焊接位803,使得铝带600的一端与MOS芯片200焊接,另一端与阴极引脚21焊接,且铝带600还可在第三焊接位803处与MOS芯片200焊接,以保证铝带600焊接的可靠性和整体强度。通过MOS芯片200与阴极引脚21之间采用铝带600进行键合,可以降低导通电阻10%~20%,减少导通损耗,提高抗电流冲击能力,并且用较宽的导电铝带600进行键合,可有效降低热阻20%~30%,提高导热能力。在键合过程中应注意焊接力的大小,防止因压力过大,劈刀在MOS芯片200表面造成弹坑或者MOS芯片200碎裂。

[0061] 步骤S4:清洗。将焊有MOS芯片200、IC芯片300及电容400的引线框架100进行清洗。具体的,采用等离子清洗机对键合后的引线框架100进行清洗,利用等离子体中活性粒子的“活化作用”达到去除物体表面污渍的目的。

[0062] 步骤S5:塑封,采用塑封料对清洗后的引线框架100进行封装,形成塑封体700,并将阳极引脚22和阴极引脚21外漏。具体的,根据所用框架选择满足要求的塑封料规格,所述塑封料更加着重考虑应力和吸水率,选用住友7XXX系列、葛司蒂9XXX等同等规格系列的塑封料,该系列塑封料是一种高可靠性、低应力、低翘曲、低吸水率的环保型塑封料,塑封成型后,塑封体700表面无毛刺,沙眼等,满足封装的要求。

[0063] 所述塑封步骤中,还包括塑封后的固化处理,使其塑封料内部在高温环境下得到完全反应,固化温度为175℃,固化时间为8h。高温可使塑封料与引线框架100的结合更为紧密,防止产生分层。塑封得到的塑封体700将所有MOS芯片200和电容400完全包覆住,以便于进行密封保护。

[0064] 步骤S6:筛选。所述筛选步骤采用回流焊工艺进行质量筛选。通过回流焊工艺将塑封体700内部隐藏的失效问题提前暴露出来,防止不良品流入客户端,使良品率得到进一步的提升;本实施例中,采用260℃回流焊曲线对产品进行筛选,模拟1~3次回焊。

[0065] 所述筛选步骤中,还包括通过冷热冲击试验进行冷热冲击测试。具体的,通过冷热冲击试验箱进行冷热冲击测试,确认产品的品质,以便后续测试进行分选。

[0066] 步骤S7:上锡。将塑封后的引线框架100进行电镀上锡。具体的,将封装后裸露在外的框架部分进行电镀上锡,防止在存储、运输过程中发生氧化,提高产品在客户端的良率。

[0067] 步骤S8:切筋、测试及印字、包装出货。具体的:

[0068] S81:切筋。根据框架选用特定的模具,将连在一起的器件分离为一个个独立的器件。

[0069] S82:测试及印字。具体地,根据设计的器件性能要求,对每一个独立器件进行性能检测,测试其是否满足性能参数标准,测试合格产品进行激光印字,印字信息包括产品型号及生产日期。

[0070] S83:包装出货。对多个相互独立的器件进行包装出货。

[0071] 综上,在本发明实施例提供的光伏旁路模块的封装方法中,通过多排式排列的框

架单元可有效提高生产效率、原材料的利用率,降低生产成本;在封装过程中,芯片之间及芯片与电容间采用铜线或金线键合,可以降低导通电阻20%~30%,提高焊点的可靠性;MOS芯片与阴极引脚之间采用铝带进行键合,可以降低导通电阻10%~20%,减少导通损耗,提高抗电流冲击能力;并且用较宽的铝带进行键合,可有效降低热阻20%~30%,提高导热能力。

[0072] 上述实施例仅例示性说明本发明的原理及其功效,而非用于限制本发明。任何熟悉此技术的人士皆可在不违背本发明的精神及范畴下,对上述实施例进行修饰或改变。因此,举凡所属技术领域中具有通常知识者在未脱离本发明所揭示的精神与技术思想下所完成的一切等效修饰或改变,仍应由本发明的权利要求所涵盖。

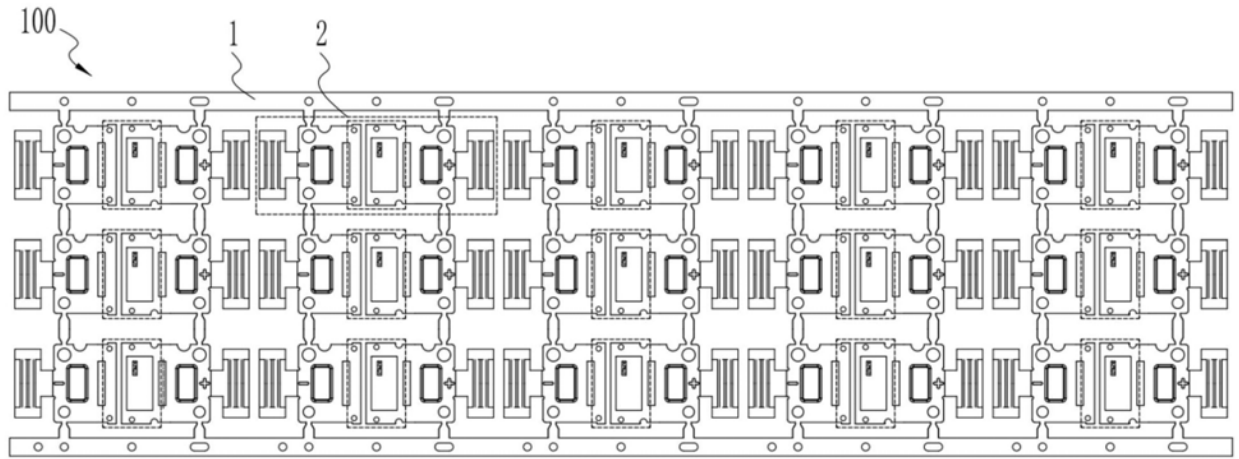


图1

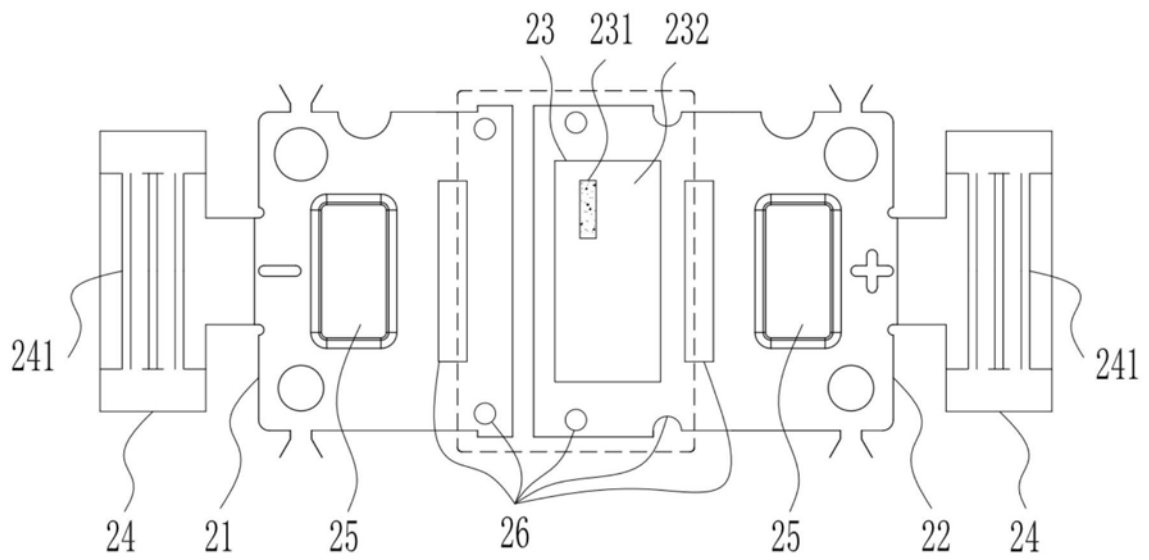


图2

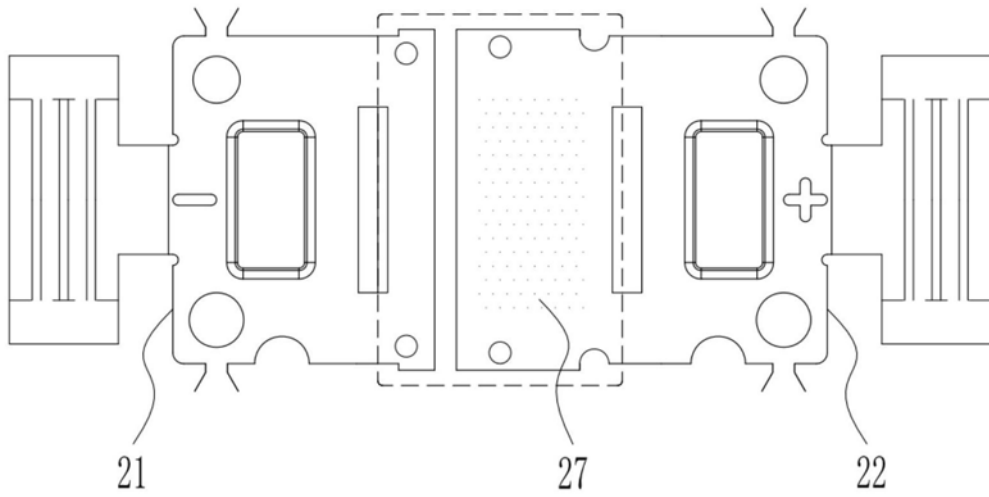


图3

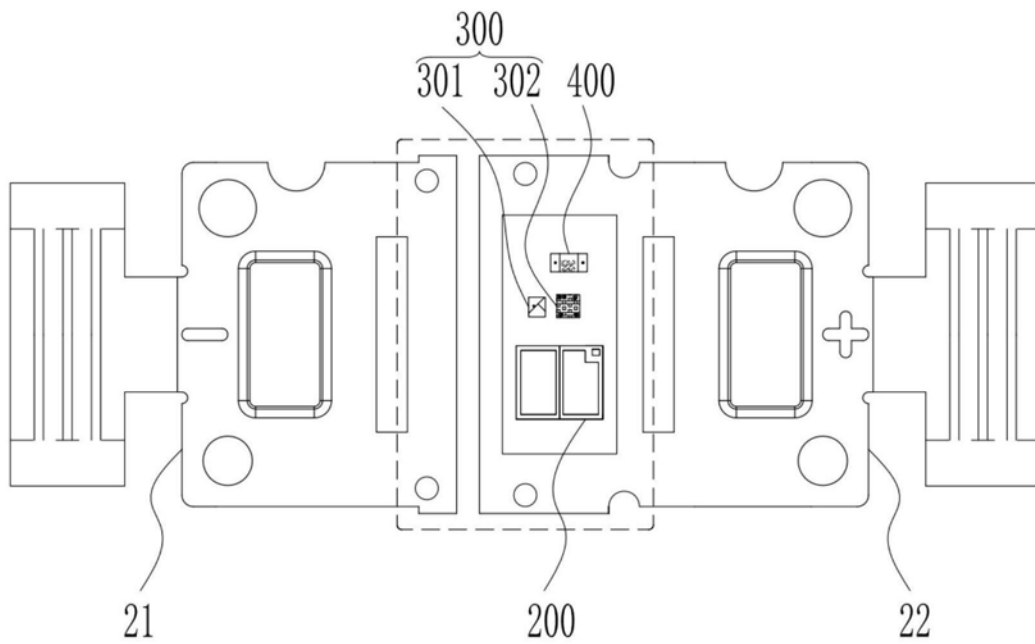


图4

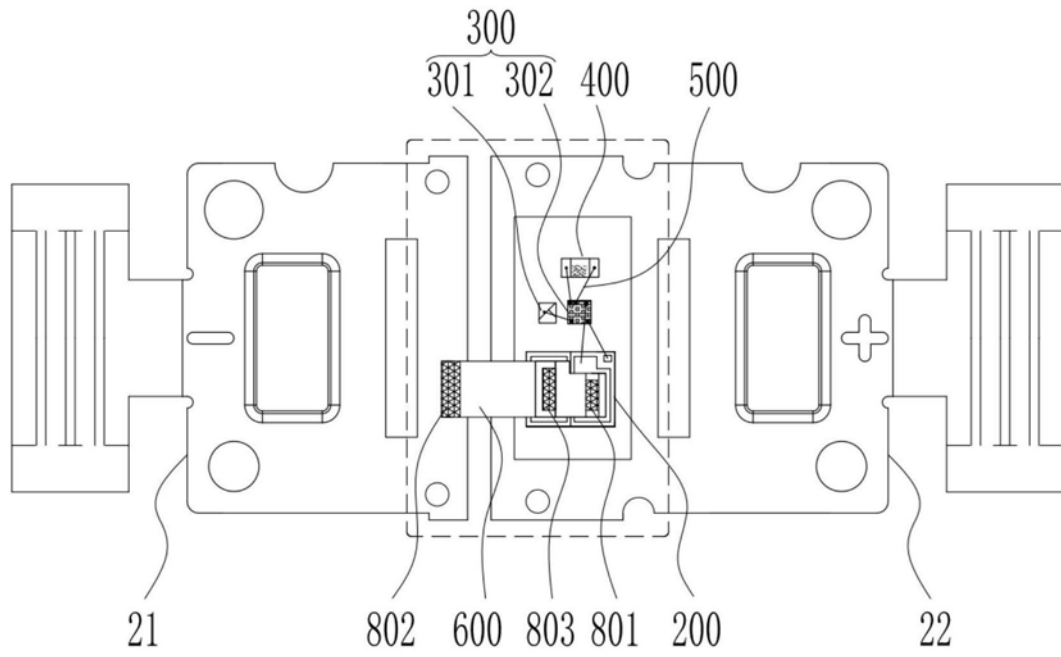


图5

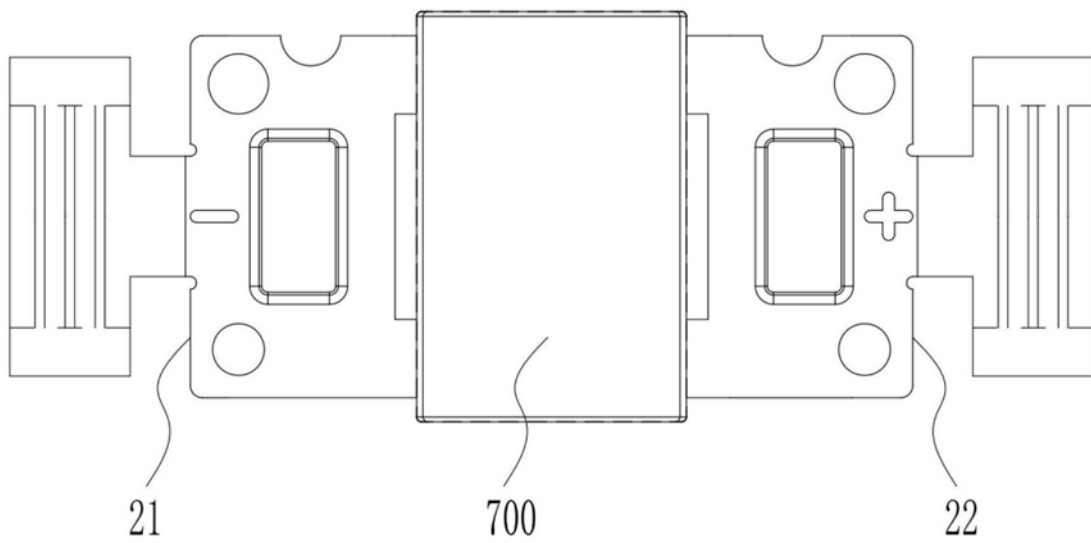


图6