

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6286911号
(P6286911)

(45) 発行日 平成30年3月7日(2018.3.7)

(24) 登録日 平成30年2月16日(2018.2.16)

(51) Int.Cl.

F I

G09F 9/30 (2006.01)

G09F 9/30 330

G09F 9/00 (2006.01)

G09F 9/00 348Z

G02F 1/1345 (2006.01)

G02F 1/1345

G02F 1/167 (2006.01)

G02F 1/167

H01L 51/50 (2006.01)

H05B 33/14 A

請求項の数 11 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2013-155348 (P2013-155348)

(22) 出願日 平成25年7月26日(2013.7.26)

(65) 公開番号 特開2015-25943 (P2015-25943A)

(43) 公開日 平成27年2月5日(2015.2.5)

審査請求日 平成28年6月9日(2016.6.9)

(73) 特許権者 000002369

セイコーエプソン株式会社

東京都新宿区新宿四丁目1番6号

(74) 代理人 100188547

弁理士 鈴野 幹夫

(74) 代理人 100116665

弁理士 渡辺 和昭

(74) 代理人 100164633

弁理士 西田 圭介

(74) 代理人 100179475

弁理士 仲井 智至

(72) 発明者 斉藤 秀隆

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】実装構造、電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

複数の基板が電氣的に接続される実装構造であって、

第1端子を切り欠いた第1のアライメントマークを有する第1基板と、

第2端子を切り欠いた第2のアライメントマークを有する第2基板と、を備え、

前記第1のアライメントマークと前記第2のアライメントマークとを用いて、前記第1端子と前記第2端子とを相対的に位置合わせして、前記第1端子と前記第2端子とが電氣的に接続されており、

前記第1のアライメントマークは、透明導電性膜を含み、

前記第1端子と前記第2端子は第1の方向に短く、前記第1の方向に交差する第2の方向に延在し、

前記第1のアライメントマークは、前記第1端子の一方の側部から前記第1の方向に切り欠かれて十字形状をなし、

前記第2のアライメントマークは、前記第2端子の前記一方の側部から前記第1の方向に切りかかれた方形に、他方の側部から前記第1の方向に前記第2端子が突出した十字形状をなし、

前記第1のアライメントマークにおける十字形状の内側と前記第2のアライメントマークにおける十字形状の外側は、位置合わせしたときに前記第1の方向と前記第2の方向に間隔を有することを特徴とする実装構造。

【請求項2】

10

20

前記第 1 端子は、前記透明導電性膜と金属を含む層とが積層された端子であり、
前記金属を含む層は、前記第 1 基板と前記透明導電性膜との間に設けられていることを
特徴とする請求項 1 に記載の実装構造。

【請求項 3】

前記第 1 基板及び前記第 2 基板のそれぞれは、前記第 1 の方向に並んで設けられた 2 つ
以上の端子を有することを特徴とする請求項 1 または 2 に記載の実装構造。

【請求項 4】

アライメントマークは前記第 1 の方向に並んだ前記 2 つ以上の端子のうち両端側に位置
する端子に設けられ、

前記第 1 基板において、前記両端側に位置する端子のうちの少なくとも一方の端子が前
記第 1 端子であり、

前記第 2 基板において、前記両端側に位置する端子のうちの少なくとも一方の端子が前
記第 2 端子であることを特徴とする請求項 3 に記載の実装構造。

【請求項 5】

前記 2 つ以上の端子のうち、他の端子に比べて幅の広い端子にアライメントマークが形
成されていることを特徴とする請求項 3 または 4 に記載の実装構造。

【請求項 6】

前記幅の広い端子は、電源用として用いられることを特徴とする請求項 5 に記載の実装
構造。

【請求項 7】

前記間隔は $5\ \mu\text{m} \sim 20\ \mu\text{m}$ であることを特徴とする請求項 1 乃至 6 のいずれかに記載
の実装構造。

【請求項 8】

前記第 1 基板と前記第 2 基板との少なくとも一方は光透過性を有していることを特徴と
する請求項 1 乃至 6 のいずれか一項に記載の実装構造。

【請求項 9】

請求項 1 乃至 8 のいずれか一項に記載の実装構造により、電気光学素子が形成された前
記第 1 基板に前記第 2 基板が電氣的に接続された電気光学装置。

【請求項 10】

前記電気光学素子が有機エレクトロルミネッセンス素子、液晶素子又は電気泳動素子の
いずれかであることを特徴とする請求項 9 に記載の電気光学装置。

【請求項 11】

請求項 9 または 10 に記載の電気光学装置を備えていることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、実装構造、電気光学装置及び電子機器に関する。

【背景技術】

【0002】

従来、電気光学装置、例えば有機エレクトロルミネッセンス装置（以下、有機 EL 装置
と呼ぶ）においては、有機 EL 素子や有機 EL 素子を駆動する回路が形成された素子基板
が、フレキシブルプリント基板（以下、FPC（Flexible Printed Circuit）と呼ぶ）を
介して外部駆動回路と接続されているものが知られている。その場合、素子基板及びFPC
の双方には、電気信号を入出力する端子群と共に、その端子群同士の位置調整のために
アライメントマークが形成されている。例えば、特許文献 1 において提案されているアラ
イメントマークは、端子群の両端側に形成されている。また、特許文献 2 においては、素
子基板側の端子にスリット状の開口部を設けてこれをアライメントマークとし、その開口
部に対応して開口部の内側に位置する FPC 側の端子を FPC 側のアライメントマークと
して位置調整を行っている。

【先行技術文献】

10

20

30

40

50

【特許文献】

【0003】

【特許文献1】特開2006-235503号公報

【特許文献2】特開2007-86276号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1におけるアライメントマークは、アライメントマークを含めた素子基板やFPCの大きさを確保する必要があり、素子基板やFPCの小型化を図る上で問題があった。また、特許文献2におけるアライメントマークでは、電気光学装置の小型化に伴って素子基板（TFTアレイ基板）側の端子が細線化すると、開口部の幅が細くなり、FPC側のアライメントマークとしての端子との位置合わせが困難になるという問題があった。

10

【課題を解決するための手段】

【0005】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【0006】

〔適用例〕本適用例に係る実装構造は、複数の基板が電氣的に接続される実装構造であって、第1端子を切り欠いた第1のアライメントマークを有する第1基板と、第2端子を切り欠いた第2のアライメントマークを有する第2基板と、を備え、前記第1のアライメントマークと前記第2のアライメントマークとを用いて、前記第1端子と前記第2端子とを相対的に位置合わせして、前記第1端子と前記第2端子とが電氣的に接続されていることを特徴とする。

20

【0007】

本適用例によれば、第1のアライメントマーク及び第2のアライメントマークのそれぞれが端子を切り欠いて端子の形成領域内に形成されている。従って、端子とは別にアライメントマークを設ける必要がなく、端子群の両端と基板端部との間隔を狭くすることができ、基板の小型化が図れる。また、アライメントマークが端子を切り欠いて形成されているため、アライメントマークの形状が端子の幅によって制約されないため、それぞれの基板に設けられた端子同士を正確に位置合わせすることができるという効果がある。

30

【0008】

上記適用例に記載の実装構造において、前記第1基板及び前記第2基板のそれぞれは、第1の方向に並んで設けられた2つ以上の端子を有し、アライメントマークは前記第1の方向に並んだ前記2つ以上の端子のうち両端側に位置する端子に設けられ、前記第1基板において、前記両端側に位置する端子のうちの少なくとも一方の端子が前記第1端子であり、前記第2基板において、前記両端側に位置する端子のうちの少なくとも一方の端子が前記第2端子であることを特徴とする。

【0009】

この構成によれば、アライメントマークが形成された端子が端子群の両端に設けられていることで、基板の回転に伴う位置ずれを防止でき、それぞれの基板に設けられた端子同士をより正確に位置合わせすることができるという効果がある。

40

【0010】

また、上記適用例に記載の実装構造において、前記第1基板は、前記第1端子に隣り合う第3端子を有し、前記第1のアライメントマークは、前記第1端子の形成領域における前記第3端子と隣り合う側に形成され、前記第2のアライメントマークは、前記第1のアライメントマークと相対する位置に設けられていることを特徴とする。

【0011】

この構成によれば、第3端子もアライメントマークの一部として利用できる。

【0012】

50

また、上記適用例に記載の実装構造において、前記第1のアライメントマークは、前記2つ以上の端子の形成領域に跨って形成され、前記第2のアライメントマークは、前記第1のアライメントマークと相対する位置に設けられていることを特徴とする。

【0013】

この構成によれば、2つ以上の端子の形成領域に跨ってアライメントマークが設けられていると、アライメントマークの端子が並ぶ方向の長さをより長くすることができるため、端子が並ぶ方向と交差する方向の位置合わせをより正確に行うことができるという効果がある。

【0014】

また、上記適用例に記載の実装構造において、前記第1基板は、前記第1端子に隣り合う第3端子を有し、前記第1のアライメントマークは、前記第1端子の形成領域と、前記第3端子の形成領域とに跨って形成され、前記第2のアライメントマークは、前記第1のアライメントマークと相対する位置に設けられていることを特徴とする。

10

【0015】

この構成によれば、アライメントマークが隣り合う2つの端子の形成領域に跨って形成されているため、アライメントマークの端子が並ぶ方向の長さが長くなり、端子が並ぶ方向と交差する方向の位置合わせを正確に行うことができるという効果がある。

【0016】

また、上記適用例に記載の実装構造において、前記第1基板は、前記第1端子に隣り合う第3端子と、前記第3端子に隣り合う第5端子を有し、前記第2基板は、前記第2端子に隣り合う第4端子と、前記第4端子に隣り合う第6端子を有し、前記第1のアライメントマークは、前記第1端子の形成領域と、前記第5端子の形成領域とに跨って形成され、前記第2のアライメントマークは、前記第2端子の形成領域と、前記第6端子の形成領域とに跨って形成されていることを特徴とする。

20

【0017】

この構成によれば、アライメントマークが隣り合う3つの端子の形成領域に跨って形成されているため、アライメントマークの端子が並ぶ方向の長さがより長くなり、端子が並ぶ方向と交差する方向の位置合わせをより正確に行うことができるという効果がある。

【0018】

また、上記適用例に記載の実装構造において、前記第1のアライメントマーク及び前記第2のアライメントマークは、前記第1の方向の位置合わせ部位を備えていることを特徴とする。

30

【0019】

この構成によれば、第1のアライメントマーク及び第2のアライメントマークに、第1の方向の位置合わせ部位が備えられていることにより、第1の方向の位置合わせを正確にできるという効果がある。

【0020】

また、上記適用例に記載の実装構造において、前記第1のアライメントマーク及び前記第2のアライメントマークは、前記第1の方向の位置合わせ部位と、前記第1の方向と交差する第2の方向の位置合わせ部位と、を備えていることを特徴とする。

40

【0021】

この構成によれば、第1のアライメントマーク及び第2のアライメントマークに、第1の方向の位置合わせ部位と、第1の方向と交差する第2の方向の位置合わせ部位と、が備えられていることにより、第1の方向と第2の方向との位置合わせを同時に行えるため、第1基板又は第2基板の回転による位置ずれを防止し、より正確に位置合わせすることができるという効果がある。

【0022】

また、上記適用例に記載の実装構造において、前記第1のアライメントマークは、前記第1端子の形成領域を切り欠いてなり、前記第2のアライメントマークは、前記第2端子を構成する導電膜の一部からなり、前記導電膜の一部の周辺を切り欠いてなることを特徴

50

とする。

【0023】

この構成によれば、端子を切り欠いた形状のアライメントマークに、導電膜の一部の周辺を切り欠いた形状のアライメントマークの導電膜の一部を重ね合わすように位置合わせすることができるので、より正確に位置合わせすることができるという効果がある。

【0024】

また、上記適用例に記載の実装構造において、前記2つ以上の端子のうち、他の端子に比べて幅の広い端子にアライメントマークが形成されていることを特徴とする。

【0025】

この構成によれば、幅の広い端子にアライメントマークが形成されていることにより、大きなアライメントマークを形成することができるため、より正確に位置合わせすることができるという効果がある。

10

【0026】

また、上記適用例に記載の実装構造において、前記幅の広い端子は、電源用として用いられることを特徴とする。

【0027】

この構成によれば、幅の広い電源用の端子を利用して大きなアライメントマークを形成できる。

【0028】

また、上記適用例に記載の実装構造において、前記第1基板と前記第2基板との少なくとも一方は光透過性を有していることを特徴とする。

20

【0029】

この構成によれば、光透過性を有する基板側から見れば、第1のアライメントマーク及び第2のアライメントマークを同時に観察することができるので、より正確に位置合わせすることができるという効果がある。

【0030】

[適用例] 本適用例に係る電気光学装置は、電気光学素子が形成された第1基板に第2基板が電氣的に接続された構造を有する電気光学装置であって、前記第1基板は、第1端子と、前記第1端子を切り欠いた第1のアライメントマークを有し、前記第2基板は、第2端子と、前記第2端子を切り欠いた第2のアライメントマークを有し、前記第1のアライメントマークと前記第2のアライメントマークとを用いて、前記第1端子と前記第2端子とが相対的に位置合わせされ、前記第1端子と前記第2端子とが電氣的に接続されていることを特徴とする。

30

【0031】

本適用例によれば、アライメントマークが端子の形成された領域内に形成されているため、端子群の両端と基板端部との間隔を狭くすることができ、基板の小型化が図れる。また、アライメントマークが端子を切り欠いて形成されているため、アライメントマーク同士が重なり合って位置合わせがし難くなることが無く、それぞれの基板に設けられた端子同士を正確に位置合わせすることができるという効果がある。

【0032】

上記適用例に記載の電気光学装置において、前記第1基板及び前記第2基板のそれぞれは、第1の方向に並んで設けられた2つ以上の端子を有し、アライメントマークは前記第1の方向に並んだ前記2つ以上の端子のうち両端側に位置する端子に設けられ、前記第1基板において、前記両端側に位置する端子のうちの少なくとも一方の端子が前記第1端子であり、前記第2基板において、前記両端側に位置する端子のうちの少なくとも一方の端子が前記第2端子であることを特徴とする。

40

【0033】

この構成によれば、アライメントマークが形成された端子が端子群の両端に設けられていることで、第1基板又は第2基板の回転に伴う位置ずれを防止でき、それぞれの基板に設けられた端子同士をより正確に位置合わせすることができるという効果がある。

50

【 0 0 3 4 】

また、上記適用例に記載の電気光学装置において、前記第 1 基板は、前記第 1 端子に隣り合う第 3 端子を有し、前記第 1 のアライメントマークは、前記第 1 端子の形成領域における前記第 3 端子と隣り合う側に形成され、前記第 2 のアライメントマークは、前記第 1 のアライメントマークと相対する位置に設けられていることを特徴とする。

【 0 0 3 5 】

この構成によれば、アライメントマークが端子の形成された領域内に形成されているため、端子群の両端と基板端部との間隔を狭くすることができ、基板の小型化を図ることができるという効果がある。

【 0 0 3 6 】

また、上記適用例に記載の電気光学装置において、前記第 1 のアライメントマークは、前記 2 つ以上の端子の形成領域に跨って形成され、前記第 2 のアライメントマークは、前記第 1 のアライメントマークと相対する位置に設けられていることを特徴とする。

【 0 0 3 7 】

この構成によれば、2 つ以上の端子の形成領域に跨ってアライメントマークが設けられていると、アライメントマークの端子が並ぶ方向の長さをより長くすることができるため、端子が並ぶ方向と交差する方向の位置合わせをより正確に行うことができるという効果がある。

【 0 0 3 8 】

また、上記適用例に記載の電気光学装置において、前記第 1 のアライメントマーク及び前記第 2 のアライメントマークは、前記第 1 の方向の位置合わせ部位を備えていることを特徴とする。

【 0 0 3 9 】

この構成によれば、第 1 のアライメントマーク及び第 2 のアライメントマークに、第 1 の方向の位置合わせ部位が備えられていることにより、第 1 の方向の位置合わせが正確にできるという効果がある。

【 0 0 4 0 】

また、上記適用例に記載の電気光学装置において、前記第 1 のアライメントマーク及び前記第 2 のアライメントマークは、前記第 1 の方向の位置合わせ部位と、前記第 1 の方向と交差する第 2 の方向の位置合わせ部位と、を備えていることを特徴とする。

【 0 0 4 1 】

この構成によれば、第 1 のアライメントマーク及び第 2 のアライメントマークに、第 1 の方向の位置合わせ部位と、第 1 の方向と交差する第 2 の方向の位置合わせ部位と、が備えられていることにより、第 1 の方向と第 2 の方向との位置合わせが同時に行えるため、基板の回転による位置ずれを防止し、より正確に位置合わせすることができるという効果がある。

【 0 0 4 2 】

また、上記適用例に記載の電気光学装置において、前記電気光学素子が有機エレクトロルミネッセンス素子、液晶素子又は電気泳動素子のいずれかであることを特徴とする。

【 0 0 4 3 】

この構成によれば、配線の電氣的な接続において高い信頼性品質を有する有機エレクトロルミネッセンス素子、液晶素子又は電気泳動素子のいずれかを備えた電気光学装置を提供できる。

【 0 0 4 4 】

[適用例] 本適用例に係る電子機器は、上記適用例に記載の電気光学装置を備えていることを特徴とする。

【 0 0 4 5 】

本適用例によれば、実装構造における電氣的な接続において高い信頼性品質を有する電気光学装置を備えた電子機器を提供できる。

【 図面の簡単な説明 】

10

20

30

40

50

【0046】

【図1】第1実施形態に係る電気光学装置としての有機EL装置の構成を示す分解斜視図。

【図2】有機ELパネルの構成を示す概略図であり、(a)は平面図、(b)はA-A線の断面図。

【図3】素子基板に設けられた端子を拡大して示す概略図であり、(a)は平面図、(b)はC-C線の断面図。

【図4】FPCに設けられた端子を拡大して示す概略平面図。

【図5】第1実施形態に係るアライメントマークの構成を説明する概略図であり、(a)は図3(a)に示すD部の拡大図、(b)は図4に示すE部の拡大図(透視図)。

【図6】素子基板とFPCとのアライメントマークを位置合わせした状態を示す概略平面図。

【図7】図6に示すF部の拡大図。

【図8】第2実施形態に係るアライメントマークの構成を説明する概略図であり、(a)は素子基板の平面図、(b)はFPCの平面図(透視図)。

【図9】素子基板とFPCとのアライメントマークを位置合わせした状態を示す概略平面図。

【図10】図9に示すG部の拡大図。

【図11】第3実施形態に係るアライメントマークの構成を説明する概略図であり、(a)は素子基板の平面図、(b)はFPCの平面図(透視図)。

【図12】第4実施形態に係るアライメントマークの構成を説明する概略図であり、(a)は素子基板の平面図、(b)はFPCの平面図(透視図)。

【図13】電子機器の一例としてのヘッドマウントディスプレイを示す概略図。

【発明を実施するための形態】

【0047】

以下、本発明を具体化した実施形態について図面に従って説明する。なお、使用する図面は、説明する部分が認識可能な状態となるように、適宜拡大又は縮小して表示している。

【0048】

なお、以下の形態において、例えば「基板上に」と記載された場合、基板の上に接するように配置される場合、又は基板の上に他の構成物を介して配置される場合、又は基板の上に一部が接するように配置され、一部が他の構成物を介して配置される場合を表すものとする。

【0049】

(第1実施形態)

<電気光学装置>

先ず、第1実施形態に係る実装構造が適用された電気光学装置の一例として、有機EL装置を挙げ、図1を参照して説明する。

図1は、第1実施形態に係る電気光学装置としての有機EL装置の構成を示す分解斜視図である。

第1実施形態の電気光学装置としての有機EL装置1は、電気光学素子である有機EL素子が形成された第1の基板である素子基板10を含む有機ELパネル2と、第2の基板であるFPC50と、を有している。

【0050】

素子基板10上には、複数の端子30が設けられており、FPC50には、素子基板10と対向する基板面上に複数の端子60が設けられている。素子基板10上に設けられた複数の端子30と、FPC50に設けられた複数の端子60と、はそれぞれ異方性導電膜(以下、ACF(Anisotropic Conductive Film)と呼ぶ)54によって電氣的に接続されている。なお、有機EL装置1における、端子30、60同士の電氣的な接続には、ACF54に限らず、例えば、溶剤ペースト、銀ペースト、導電性接合材等を用いても

10

20

30

40

50

構わない。

第1実施形態に係る有機EL装置1では、有機ELパネル2を構成する素子基板10に設けられた端子30とFPC50に設けられた端子60とにそれぞれ形成されたアライメントマーク(図示せず)を用いて、素子基板10とFPC50とを相対的に位置合わせされることで、複数の端子30と複数の端子60とがそれぞれ電氣的に接続されている。

【0051】

<有機ELパネル>

次に、第1実施形態に係る有機EL装置1の有機ELパネル2について、図2及び図3を参照して説明する。

図2は有機ELパネルの構成を示す概略図であり、図2(a)は平面図、図2(b)は図2(a)のA-A線の断面図である。

図2(a)及び(b)に示すように、第1実施形態の有機ELパネル2は、発光画素20、データ線駆動回路22、走査線駆動回路24及び外部回路との電氣的な接続を図るための複数の端子30が設けられている素子基板10と、発光画素20等を保護する封止基板12と、素子基板10と封止基板12とを接着する樹脂層14と、を備えている。

【0052】

発光画素20は、素子基板10の表示領域Bにマトリックス状に配置されている。青色(B)の発光が得られる発光画素20Bと、緑色(G)の発光が得られる発光画素20Gと、赤色(R)の発光が得られる発光画素20Rとがある。また、同色の発光が得られる発光画素20が図面上において縦方向に配列し、異なる色の発光が得られる発光画素20が、図面上において横方向にB, G, Rの順に繰り返して配置されている。このような発光画素20の配置は、ストライプ方式と呼ばれるものであるが、これに限定されるものではない。例えば、異なる色の発光が得られる発光画素20の横方向における配置は、B, G, Rの順でなくてもよく、例えば、R, G, Bの順としてもよい。

【0053】

発光画素20B, 20G, 20Rのそれぞれは、発光素子として有機EL素子と、B, G, Rに対応するカラーフィルタとを備え、有機EL素子からの発光をB, G, Rの発光色に変換してフルカラー表示を可能とするものである。また、有機EL素子からの発光波長範囲のうち特定の波長の輝度を向上させる光共振構造が発光画素20B, 20G, 20Rごとに構築されていてもよい。

【0054】

有機ELパネル2において、発光画素20B, 20G, 20Rは、サブ画素として機能するものであり、B, G, Rに対応する発光が得られる3つの発光画素20B, 20G, 20Rにより、画像表示における1つの画素単位が構成されている。なお、画素単位の構成はこれに限定されず、B, G, R以外の発光色(白色を含む)が得られる発光画素20が画素単位に含まれていてもよい。なお、素子基板10において、異なる色の発光画素20が並ぶ方向をX軸方向とし、同じ色の発光画素20が並ぶ方向をY軸方向として、以降説明する。

【0055】

複数の端子30は、素子基板10の第1辺部に沿って、X軸方向に配列して設けられている。また、複数の端子30と複数の発光画素20を駆動制御する周辺回路であるデータ線駆動回路22及び走査線駆動回路24とは配線により電氣的に接続されている。

【0056】

データ線駆動回路22は、Y軸方向において端子30と表示領域Bとの間に配置され、X軸方向に延在している。また、一対の走査線駆動回路24は、X軸方向において表示領域Bを挟んで互に対向するように設けられ、上記第1辺部と直交する第2辺部と表示領域Bとの間に配置され、Y軸方向に延在している。

【0057】

図2(b)に示すように、端子30等が設けられた素子基板10と光透過性の封止基板12とは、接着性と光透過性とを兼ね備えた樹脂層14によって貼り合わされている。な

10

20

30

40

50

お、発光画素 20 から発せられた光は、対応するフィルター層（図示せず）を透過して封止基板 12 側から射出される。つまり、有機 EL パネル 2 は、トップエミッション構造となっている。

【0058】

素子基板 10 の材料は、有機 EL パネル 2 がトップエミッション構造であることから、光透過性を有するガラス基板だけでなく、不透明なセラミック基板や半導体基板を用いることができる。

なお、本実施形態では、素子基板 10 として半導体基板を用いている。半導体基板は例えばシリコン基板である。

【0059】

次に、素子基板 10 に設けられた端子 30 とアライメントマークについて、図 3 を参照して詳細に説明する。

図 3 は、素子基板に設けられた端子を拡大して示す概略図であり、図 3 (a) は平面図、図 3 (b) は図 3 (a) の C - C 線の断面図である。

複数の端子 30 は、長手方向を第 1 基板である素子基板 10 の第 1 辺部と直交する方向、すなわち Y 軸方向とした細長の略矩形状を有し、素子基板 10 の第 1 辺部に沿って、すなわち X 軸方向に、配列されて形成されている。複数の端子 30 において、並んだ端子群の両端側又は両端側の一方に位置する第 1 端子 31 の形成領域に第 1 のアライメントマーク 40 が形成されている。また、端子 30 は、平面的に見た場合に互いに異なる形状を有し、第 1 のアライメントマーク 40 が形成された第 1 端子 31 と、通常の端子 30 (33, 35) と、に分けられる。第 1 のアライメントマーク 40 が形成された第 1 端子 31 の X 軸方向の幅は、通常の端子 30 (33, 35) の幅よりも広く形成されている。更に、端子 30 は、素子基板 10 上に、導電性を有する単一もしくは複数の層を所定の形状で形成することにより作られている。なお、幅の広い第 1 端子 31 を電源用とすることにより、端子の細線化に伴うオーミックロス（表面抵抗による抵抗損）による発熱を低減することができるので、消費電力の増大を防ぐ上で非常に効果がある。

【0060】

本実施形態においては、端子 30 は、図 3 (b) に示すように、三層構造をなし、下層から、アルミニウム (Al) 層 36、窒化チタン (TiN) 層 37、透明導電性膜である ITO (Indium Tin Oxide) 層 38 の順に積層し形成されている。なお、第 1 のアライメントマーク 40 は、アルミニウム層 36 と窒化チタン層 37 がなく ITO 層 38 のみで形成されている。一般的に、ITO とアルミニウムを接触させると、いわゆる電蝕が生じてしまい、アルミニウムの断線等の電氣的接続の不具合の原因となるが、本実施形態では、両者の間に窒化チタン層 37 を設け、窒化チタン層 37 を介して ITO 層 38 とアルミニウム層 36 との電氣的接続を行っているので、このような不具合は生じない。

【0061】

なお、端子 30 を構成する層は、本実施形態に限らず、他に例えば、チタン (Ti)、クロム (Cr)、タングステン (W)、タンタル (Ta)、モリブデン (Mo) 等を含む金属単体、これらの金属の合金、あるいは、金属シリサイド、ポリシリサイド、ポリシリコン等からなる導電層、またこれらを積層したものによって構成されてもよい。

【0062】

また、本実施形態における端子 30 を構成する各層は、素子基板 10 上に形成された、例えば図示しない走査線やデータ線等の他の回路を形成する導電層と同一の材料で同時に形成される。これにより工程を増やすことなく、端子 30 を形成することが可能となる。

【0063】

以上、第 1 実施形態に係る電気光学装置として、トップエミッション型の有機 EL パネル 2 を有する有機 EL 装置 1 について説明したが、これに限定することはなく、有機 EL 装置 1 は、素子基板 10 側から光が射出されるボトムエミッション型であってもよい。また、電気光学装置は、有機 EL 装置 1 に限定されず、液晶素子を有する液晶装置又は電気泳動素子を有する電気泳動ディスプレイ (EPD) であっても構わない。

10

20

30

40

50

【 0 0 6 4 】

< F P C >

次に、第 1 実施形態に係る有機 E L パネル 2 の素子基板 1 0 と接続する F P C 5 0 について、図 4 を参照して説明する。図 4 は、F P C に設けられた端子を拡大して示す概略平面図である。

第 2 基板である F P C 5 0 は、例えばポリイミド等の電気絶縁性の材料からなるフィルム上に、導体である銅箔等によって配線が形成された、可撓性を有する配線基板である。本実施形態では、F P C 5 0 のポリイミド等の電気絶縁性の材料からなるフィルムは、光透過性を有している。なお、F P C 5 0 は非光透過性であってもよい。

【 0 0 6 5 】

F P C 5 0 には、有機 E L パネル 2 の素子基板 1 0 と接続される接続端の素子基板 1 0 と対向する面上に、その端辺 5 2 に沿って、所定のピッチで配列されて設けられた複数の端子 6 0 が形成されている。また、図示していないが、端子 6 0 が設けられた端辺 5 2 側とは反対側の接続端には、有機 E L パネル 2 の素子基板 1 0 上に設けられた駆動回路等を制御する外部回路と電氣的な接続を図るための端子が設けられている。

【 0 0 6 6 】

F P C 5 0 に設けられた端子 6 0 は、図 4 に示すように、X 軸方向に、素子基板 1 0 に設けられた端子 3 0 の配列と同ピッチで配列されて形成されており、長手方向を端辺 5 2 と直交する方向、すなわち Y 軸方向とした細長の略矩形状を有している。第 2 のアライメントマーク 7 0 は、並んだ端子群の両端側又は両端側的一方に位置する第 2 端子 6 2 の形成領域に形成されている。また、端子 6 0 の形状は、平面的に見た場合に互いに異なる形状を有し、第 2 のアライメントマーク 7 0 が形成された第 2 端子 6 2 と、第 4 端子 6 4 や第 6 端子 6 6 を含む通常の端子 6 0 と、に分けられる。第 2 のアライメントマーク 7 0 が形成された端子 6 2 の X 軸方向の幅は、通常の端子 6 0 (6 4 , 6 6) の幅よりも広く形成されている。更に、個々の端子 6 0 の X 軸方向の幅は、素子基板 1 0 に設けられた端子 3 0 の幅よりもそれぞれ狭く形成されている。

【 0 0 6 7 】

また、端子 6 0 は、導電膜、例えば銅箔で形成されたパターン上にニッケルめっき及び金めっきが施されることにより構成されている。本実施形態では、F P C 5 0 が光透過性のフィルムであるため、銅箔やめっきにより遮光部となる端子 6 0 を除く領域は透光部となり、F P C 5 0 を素子基板 1 0 上に重ね、平面的に見た場合、素子基板 1 0 に形成された第 1 のアライメントマーク 4 0 を見ることができる。そのため、素子基板 1 0 の第 1 のアライメントマーク 4 0 と F P C 5 0 の第 2 のアライメントマーク 7 0 とを同時に見ることができるため、素子基板 1 0 に設けられた端子 3 0 と F P C 5 0 に設けられた端子 6 0 とを正確に位置合わせすることができる。

【 0 0 6 8 】

次に、素子基板 1 0 と F P C 5 0 に設けられた第 1 実施形態に係る第 1 のアライメントマーク 4 0 及び第 2 のアライメントマーク 7 0 の構成について、図 5 ~ 7 を参照して詳細に説明する。

図 5 は、第 1 実施形態に係るアライメントマークの構成を説明する概略図であり、図 5 (a) は図 3 (a) に示す D 部の拡大図、図 5 (b) は図 4 に示す E 部の拡大図 (透視図) である。なお、図 5 (b) は F P C 5 0 に設けられた端子 6 0 及び第 2 のアライメントマーク 7 0 を、平面視で F P C 5 0 側から透視した図であり、図 5 (a) の素子基板 1 0 に設けられた端子 3 0 及び第 1 のアライメントマーク 4 0 との配置関係を説明し易くするためである。

【 0 0 6 9 】

図 5 (a) に示すように、第 1 基板である素子基板 1 0 に設けられた複数の端子 3 0 において、並んだ端子群の両端側又は両端側的一方に位置し、他の端子 3 0 (3 3 , 3 5) に比べ X 軸方向の幅の広い第 1 端子 3 1 には、第 1 のアライメントマーク 4 0 が形成されている。第 1 のアライメントマーク 4 0 は、第 1 端子 3 1 の形成領域に、第 1 の方向であ

10

20

30

40

50

る Y 軸方向の位置合わせ部位となる、つまり X 軸方向に延在している切り欠きと、第 1 の方向と交差する第 2 の方向である X 軸方向の位置合わせ部位となる、つまり Y 軸方向に延在している切り欠きと、を有している。

【 0 0 7 0 】

第 2 基板である F P C 5 0 には、図 5 (b) に示すように、素子基板 1 0 に設けられた端子 3 0 と同様に、並んだ端子群の両端側又は両端側の一方に位置し、他の端子 6 0 (6 4 , 6 6) に比べ X 軸方向の幅の広い第 2 端子 6 2 に、第 2 のアライメントマーク 7 0 が形成されている。また、第 2 のアライメントマーク 7 0 は、F P C 5 0 に設けられた第 2 端子 6 2 において、F P C 5 0 と素子基板 1 0 とを重ね合わせた場合に、素子基板 1 0 に設けられた第 1 端子 3 1 に形成された第 1 のアライメントマーク 4 0 と相対的に対応する位置に形成されている。第 2 のアライメントマーク 7 0 は、第 2 端子 6 2 の形成領域に、第 1 の方向である Y 軸方向の位置合わせ部位と、X 軸方向の位置合わせ部位と、なる導電膜が形成されるような切り欠きを有している。

10

【 0 0 7 1 】

次に、素子基板 1 0 に F P C 5 0 を重ねて、第 1 のアライメントマーク 4 0 と第 2 のアライメントマーク 7 0 とを位置合わせした状態について、図 6 及び図 7 を参照して説明する。

図 6 は、素子基板と F P C とのアライメントマークを位置合わせした状態を示す概略平面図である。図 7 は、図 6 に示す F 部の拡大図である。なお、図 6 において、端子 6 0 及び第 2 のアライメントマーク 7 0 を含め F P C 5 0 を、2 点鎖線で表示している。

20

【 0 0 7 2 】

図 6 及び図 7 に示すように、第 1 端子 3 1 の形成領域を切り欠いて形成された第 1 のアライメントマーク 4 0 の内側に、第 2 端子 6 2 の形成領域を切り欠いて形成された第 2 のアライメントマーク 7 0 の導電膜のパターンが収まるように位置合わせすることで、素子基板 1 0 に設けられた複数の端子 3 0 と F P C 5 0 に設けられた複数の端子 6 0 同士を正確に位置合わせし、接続することができる。また、位置合わせした時の第 1 のアライメントマーク 4 0 と、第 2 のアライメントマーク 7 0 の導電膜のパターンと、の Y 軸方向の間隔 W 1 や X 軸方向の間隔 W 2 は、5 μ m ~ 20 μ m が好ましく、位置合わせする際に用いる顕微鏡の倍率にもよるが 10 μ m 程度がより好ましい。

【 0 0 7 3 】

30

F P C 5 0 に設けられた端子 6 0 の X 軸方向の幅は、素子基板 1 0 に設けられた端子 3 0 の幅に比べて狭い。そのため、素子基板 1 0 に F P C 5 0 を重ね合わせ、平面視で F P C 5 0 側から見た場合に、F P C 5 0 を透過して端子 3 0 を見るできるので、端子 6 0 との X 軸方向の間隔を隣接する端子 3 0 側とその反対側とで同間隔とすることで、X 軸方向の位置合わせが正確にできるという効果がある。

【 0 0 7 4 】

(第 2 実施形態)

次に、第 2 実施形態に係る第 1 のアライメントマーク及び第 2 のアライメントマークの構成について、図 8 ~ 10 を参照して説明する。

図 8 は、第 2 実施形態に係るアライメントマークの構成を説明する概略図であり、図 8 (a) は素子基板の平面図、図 8 (b) は F P C の平面図 (透視図) である。なお、図 8 (b) は F P C 5 0 に設けられた端子 6 0 a 及び第 2 のアライメントマーク 7 0 a を、平面視で F P C 5 0 側から透視した図であり、図 8 (a) の素子基板 1 0 a に設けられた端子 3 0 a 及び第 1 のアライメントマーク 4 0 a との配置関係を説明し易くするためである。

40

【 0 0 7 5 】

第 2 実施形態に係る第 1 のアライメントマーク 4 0 a 及び第 2 のアライメントマーク 7 0 a は、第 1 実施形態に係る第 1 のアライメントマーク 4 0 及び第 2 のアライメントマーク 7 0 に対して、アライメントマークの形状を異ならせたものである。従って、第 1 実施形態と同じ構成には同じ符号に a を付して詳細な説明は省略する。

50

【0076】

図8(a)及び(b)に示すように、第1のアライメントマーク40aは、有機ELパネル2aの素子基板10aに設けられた他の端子30aに比べX軸方向の幅の広い第1端子31aに形成領域を切り欠いて形成されている。また、第1のアライメントマーク40aは、隣接する第3端子33a側に形成されている。更に、第1のアライメントマーク40aは、X軸方向を長辺とする略矩形で、隣接する第3端子33a側からX軸方向に延在して切り欠いた形状である。この形状は第1の方向であるY軸方向の位置合わせ部位に相当する。

【0077】

第2のアライメントマーク70aは、FPC50aに設けられた他の端子60aに比べX軸方向の幅の広い第2端子62aにおいて、FPC50aと素子基板10aとを重ね合わせた場合に、素子基板10aに設けられた第1端子31aに形成された第1のアライメントマーク40aと相対的に対応する位置で、隣接する第4端子64a側に形成されている。また、第2のアライメントマーク70aは、X軸方向を長辺とする略矩形で、隣接する第4端子64a側から第2端子62aの形成領域を切り欠いた形状である。また、切り欠いたY軸方向の幅W4は、素子基板10aに形成された第1のアライメントマーク40aの幅W3よりも広い。

【0078】

次に、素子基板10aにFPC50aを重ねて、第1のアライメントマーク40aと第2のアライメントマーク70aとを位置合わせした状態について、図9及び図10を参照して説明する。

図9は、素子基板とFPCとのアライメントマークを位置合わせした状態を示す概略平面図である。図10は、図9に示すG部の拡大図である。なお、図9において、設けられた端子60a及び第2のアライメントマーク70aを含めFPC50aを、2点鎖線で表示している。

【0079】

図9及び図10に示すように、第2端子62aの形成領域を切り欠いて形成された第2のアライメントマーク70aの内側に、第1端子31aの形成領域を切り欠いて形成された第1のアライメントマーク40aが収まるように位置合わせすることで、素子基板10aに設けられた複数の端子30aとFPC50aに設けられた複数の端子60a同士を正確に位置合わせし、接続することができる。また、位置合わせした時の第1のアライメントマーク40aと、第2のアライメントマーク70aと、のY軸方向の間隔W5は、 $5\mu\text{m} \sim 20\mu\text{m}$ が好ましく、位置合わせする際に用いる顕微鏡の倍率にもよるが $10\mu\text{m}$ 程度がより好ましい。

【0080】

(第3実施形態)

次に、第3実施形態に係る第1のアライメントマーク及び第2のアライメントマークの構成について、図11を参照して説明する。

図11は、第3実施形態に係るアライメントマークの構成を説明する概略図であり、図11(a)は素子基板の平面図、図11(b)はFPCの平面図(透視図)である。

【0081】

第3実施形態に係る第1のアライメントマーク40b及び第2のアライメントマーク70bは、第1実施形態に係る第1のアライメントマーク40及び第2のアライメントマーク70に対して、アライメントマークの形状を異ならせたものである。従って、第1実施形態と同じ構成には同じ符号にbを付して詳細な説明は省略する。

【0082】

図11(a)及び(b)に示すように、第1のアライメントマーク40bは、有機ELパネル2bの素子基板10bに設けられた他の端子30bに比べX軸方向の幅の広い第1端子31bと、第1端子31bのX軸方向の幅が略同等である隣接する第3端子33bと、に跨って形成されている。第1のアライメントマーク40bは、第1端子31bに形成

10

20

30

40

50

領域に隣接する第3端子33b側からX軸方向に延在する略矩形状の切り欠きと、第3端子33bの形成領域に第1端子31b側から延在する略矩形状の切り欠きと、を有している。また、第1端子31bに形成された切り欠きは第3端子33bに形成された切り欠きと対向している。この形状は第1の方向であるY軸方向の位置合わせ部位に相当する。

【0083】

第2のアライメントマーク70bは、FPC50bに設けられた他の端子60bに比べX軸方向の幅の広い第2端子62bと、第2端子62bのX軸方向の幅が略同等である隣接する第4端子64bと、に跨って形成されている。第2のアライメントマーク70bは、第2端子62bに形成領域に隣接する第4端子64b側からX軸方向に延在する略矩形状の切り欠きと、第4端子64bの形成領域に第2端子62b側から延在する略矩形状の切り欠きと、を有している。また、第2のアライメントマーク70bは、FPC50bに設けられた第2端子62bにおいて、FPC50bと素子基板10bとを重ね合わせた場合に、素子基板10bに設けられた第1端子31bと第3端子33bとに跨って形成された第1のアライメントマーク40bと相対的に対応する位置に形成されている。更に、第2のアライメントマーク70bの切り欠いたY軸方向の幅は、素子基板10bに形成された第1のアライメントマーク40aの幅よりも広い。

【0084】

第1のアライメントマーク40b及び第2のアライメントマーク70bをそれぞれ隣り合う2つの端子30(31b, 33b)及び隣り合う2つの端子60(62b, 64b)に跨って形成することにより、X軸方向に長いアライメントマークとすることができ、Y軸方向の位置合わせが正確にできるという効果がある。また、幅の広い第1端子31b、第2端子62b、第3端子33b及び第4端子64bを電源用とすることにより、端子の細線化に伴うオーミックロス(表面抵抗による抵抗損)による発熱を低減することができるので、消費電力の増大を防ぐ上で非常に効果がある。

【0085】

(第4実施形態)

次に、第4実施形態に係る第1のアライメントマーク及び第2のアライメントマークの構成について、図12を参照して説明する。

図12は、第4実施形態に係るアライメントマークの構成を説明する概略図であり、図12(a)は素子基板の平面図、図12(b)はFPCの平面図(透視図)である。

【0086】

第4実施形態に係る第1のアライメントマーク40c及び第2のアライメントマーク70cは、第1実施形態に係る第1のアライメントマーク40及び第2のアライメントマーク70に対して、アライメントマークの形状を異ならせたものである。従って、第1実施形態と同じ構成には同じ符号にcを付して詳細な説明は省略する。

【0087】

図12(a)及び(b)に示すように、第1のアライメントマーク40cは、有機ELパネル2cの素子基板10cに設けられた他の端子30cに比べX軸方向の幅の広い第1端子31cと、第1端子31cに隣接する第3端子33cと、第3端子33cに隣接し第1端子31cのX軸方向の幅が略同等である第5端子35cと、に跨って形成されている。第1のアライメントマーク40cは、第1端子31cに形成領域に隣接する第3端子33c側からX軸方向に延在する略矩形状の切り欠きと、第5端子35cの形成領域に第3端子33c側から延在する略矩形状の切り欠きと、を有している。また、第1端子31cに形成された切り欠きは、第3端子33cを挟み、第5端子35cに形成された切り欠きと対向している。この形状は第1の方向であるY軸方向の位置合わせ部位に相当する。

【0088】

第2のアライメントマーク70cは、FPC50cに設けられた他の端子60cに比べX軸方向の幅の広い第2端子62cと、第2端子62cに隣接する第4端子64cと、第4端子64cに隣接し第2端子62cのX軸方向の幅が略同等である第6端子66cと、に跨って形成されている。第2のアライメントマーク70cは、第2端子62cに形成領

域に隣接する第4端子64c側からX軸方向に延在する略矩形状の切り欠きと、第6端子66cの形成領域に第4端子64c側から延在する略矩形状の切り欠きと、を有している。また、第2のアライメントマーク70cは、FPC50cに設けられた第2端子62cと第6端子66cにおいて、FPC50cと素子基板10cとを重ね合わせた場合に、素子基板10cに設けられた第1端子31c、第3端子33c及び第5端子35cとに跨って形成された第1のアライメントマーク40cと相対的に対応する位置に形成されている。更に、第2のアライメントマーク70cの切り欠いたY軸方向の幅は、素子基板10cに形成された第1のアライメントマーク40cの幅よりも広い。

【0089】

第1のアライメントマーク40c及び第2のアライメントマーク70cをそれぞれ隣り合う3つの端子30(31c, 33c, 35c)及び隣り合う3つの端子60(62c, 64c, 66c)に跨って形成することにより、X軸方向により長いアライメントマークとすることができるため、Y軸方向の位置合わせがより正確にできるという効果がある。また、幅の広い第1端子31c、第2端子62c、第5端子35c及び第6端子66cを電源用とすることにより、端子の細線化に伴うオーミックロス(表面抵抗による抵抗損)による発熱を低減することができるので、消費電力の増大を防ぐ上で非常に効果がある。

【0090】

<電子機器>

次に、本発明の実施形態に係る有機EL装置1を備える電子機器について、図13を参照して説明する。図13は電子機器の一例としてのヘッドマウントディスプレイを示す概略図である。

【0091】

図13に示すように、本実施形態の電子機器としてのヘッドマウントディスプレイ(HMD)1000は、左右の目に対応して設けられた2つの表示部1001を有している。観察者Mはヘッドマウントディスプレイ1000を眼鏡のように頭部に装着することにより、表示部1001に表示された文字や画像などを見ることができる。例えば、左右の表示部1001に視差を考慮した画像を表示すれば、立体的な映像を見て楽しむこともできる。

【0092】

表示部1001には、上記実施形態の自発光型の表示装置である有機EL装置1が搭載されている。従って、発光機能において高い信頼性品質を有する軽量のヘッドマウントディスプレイ1000を提供することができる。

【0093】

ヘッドマウントディスプレイ1000は、観察者Mが表示部1001の表示内容を直接見る構成に限定されず、ミラーなどによって間接的に表示内容を見る構成としてもよい。

また、ヘッドマウントディスプレイ1000は、2つの表示部1001を有することに限定されず、左右の目のいずれかに対応させた1つの表示部1001を備える構成としてもよい。

【0094】

なお、上記有機EL装置1が搭載される電子機器は、ヘッドマウントディスプレイ1000に限定されない。例えば、ヘッドアップディスプレイや、デジタルカメラのEVF(電子ビューファワー)、携帯型情報端末、ナビゲーターなどの表示部を有する電子機器が挙げられる。また、表示部に限定されず、本発明を照明装置や露光装置にも適用することができる。

【0095】

以上、本発明の実装構造、電気光学装置及び電子機器について、図示の実施形態に基づいて説明したが、本発明は、これに限定されるものではなく、各部の構成は、同様の機能を有する任意の構成のものに置換することができる。また、本発明に、他の任意の構成物が付加されていてもよい。また、前述した各実施形態を適宜組み合わせてもよい。

【符号の説明】

10

20

30

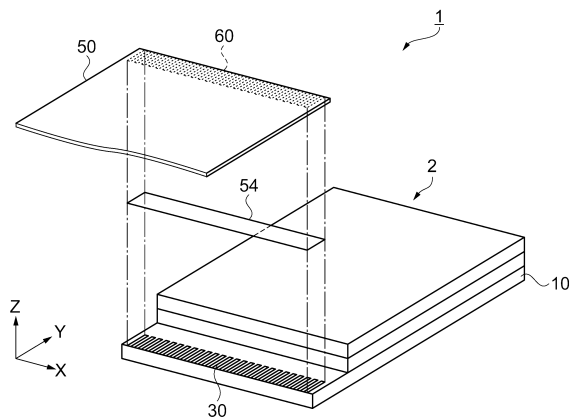
40

50

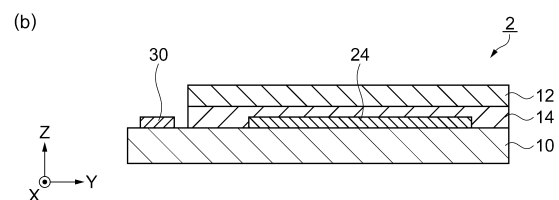
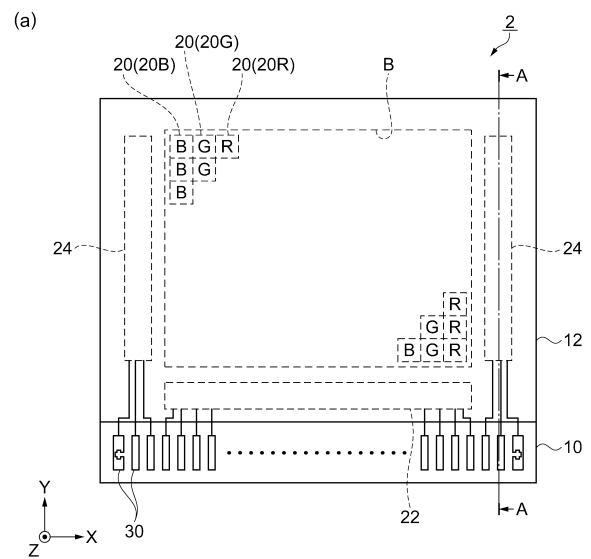
【 0 0 9 6 】

1 ...有機ＥＬ装置、２...有機ＥＬパネル、１０...素子基板、１２...封止基板、１４...樹脂層、２０...発光画素、２２...データ線駆動回路、２４...走査線駆動回路、３０...端子、３１...第１端子、３３...第３端子、３５...第５端子、３６...アルミニウム層、３７...窒化チタン層、３８...ＩＴＯ層、４０...第１のアライメントマーク、５０...ＦＰＣ、５２...端辺、５４...ＡＣＦ、６０...端子、６２...第２端子、６４...第４端子、６６...第６端子、７０...第２のアライメントマーク、１０００...ヘッドマウントディスプレイ、１００１...表示部。

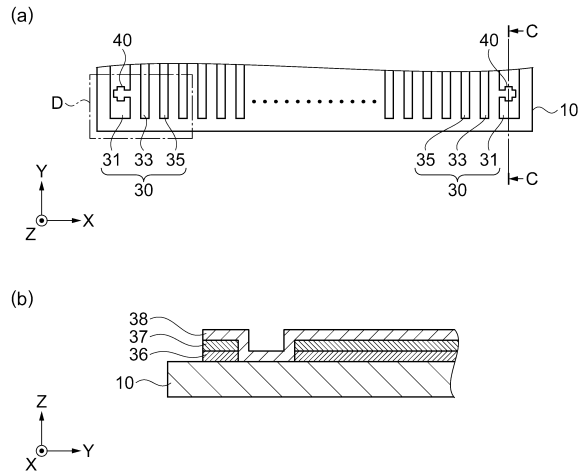
【 図 １ 】



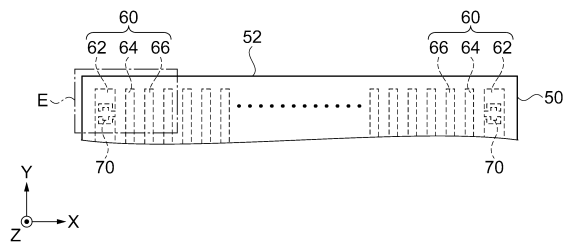
【 図 ２ 】



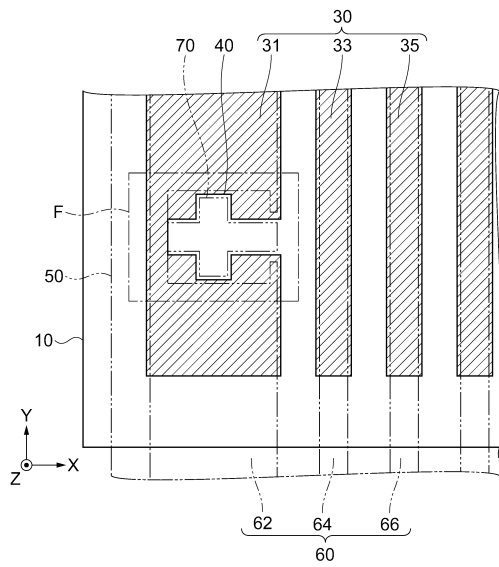
【図 3】



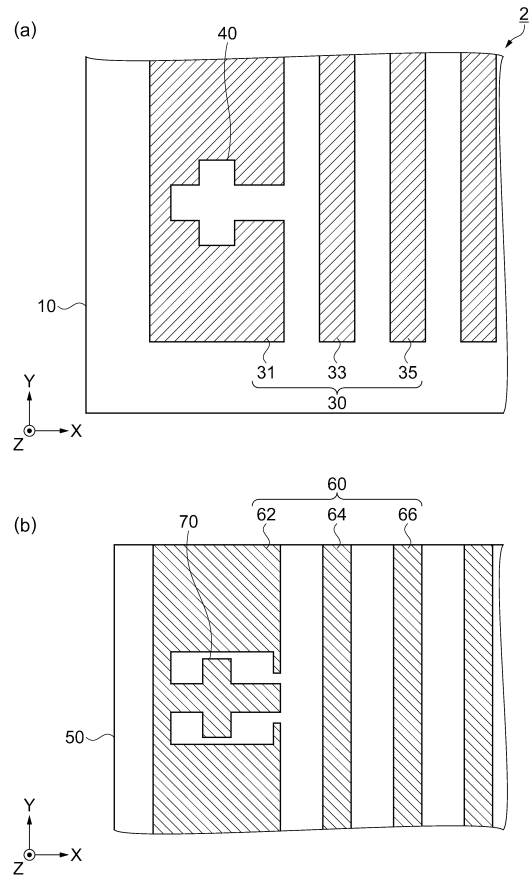
【図 4】



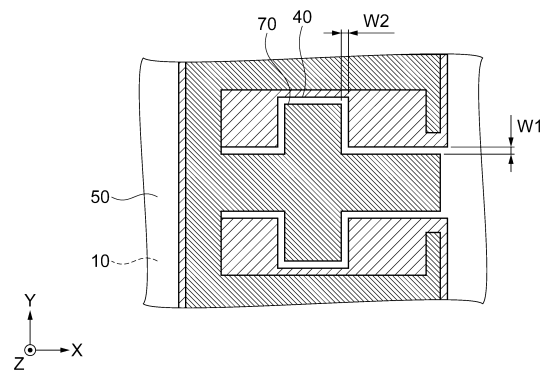
【図 6】



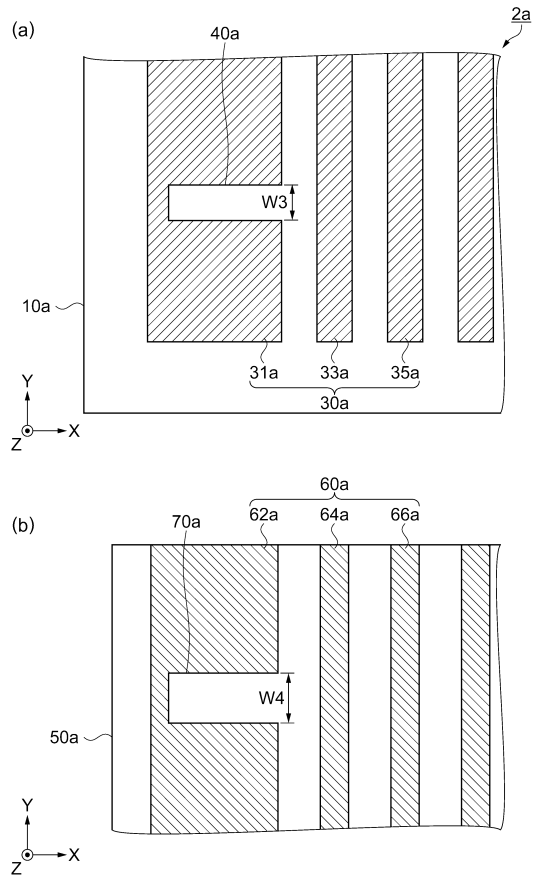
【図 5】



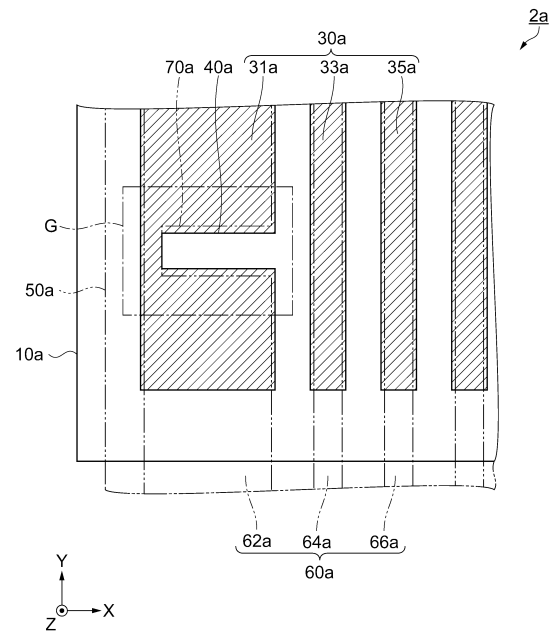
【図 7】



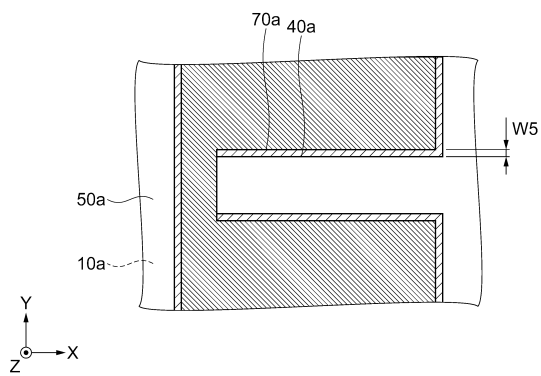
【図 8】



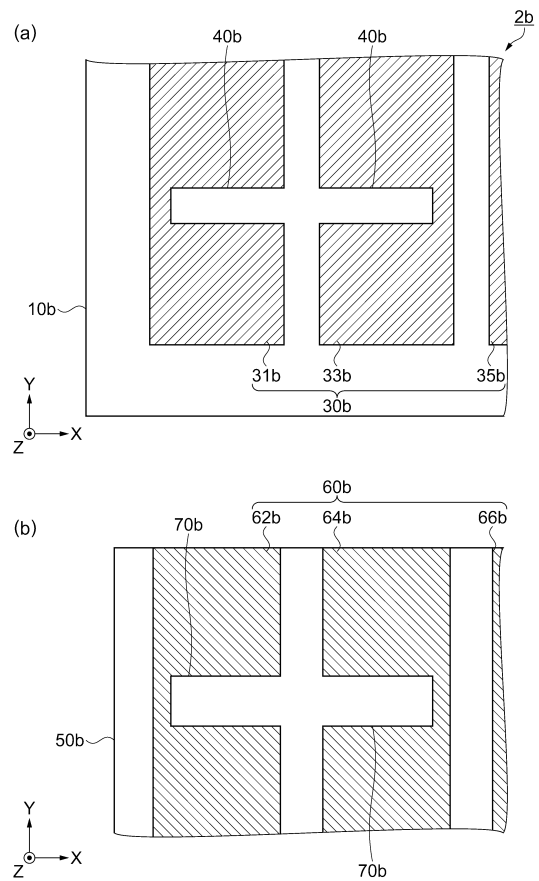
【図 9】



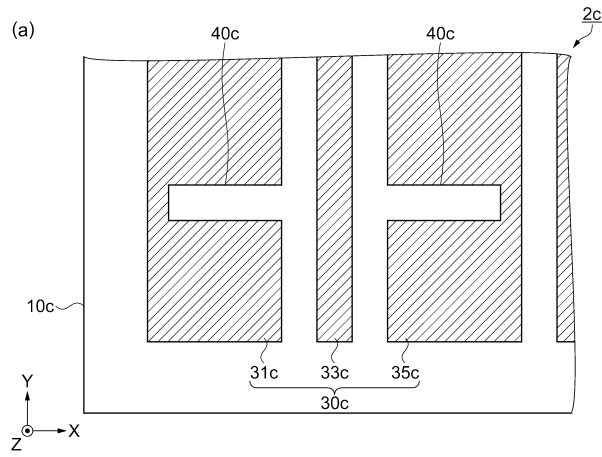
【図 10】



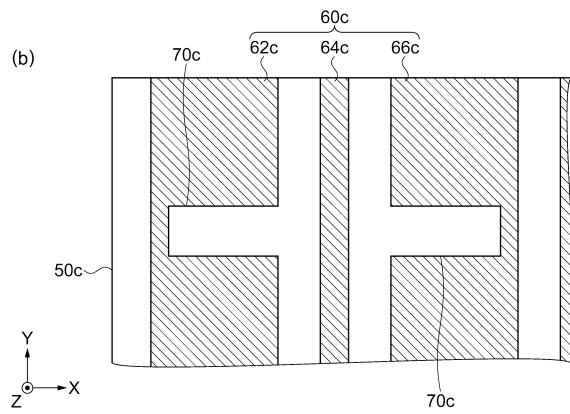
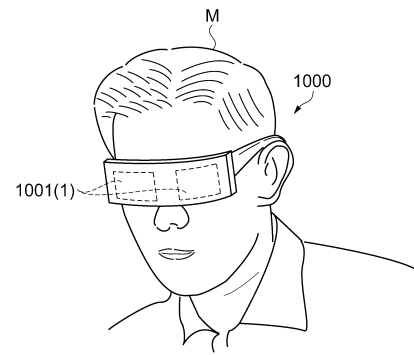
【図 11】



【図 12】



【図 13】



フロントページの続き

(51)Int.Cl.		F I	
H 0 5 B	33/06	(2006.01)	H 0 5 B 33/06
G 0 2 F	1/13	(2006.01)	G 0 2 F 1/13 1 0 1

審査官 小野 博之

(56)参考文献 特開 2 0 0 7 - 2 3 4 9 1 5 (J P , A)
 特開平 0 8 - 1 5 2 6 4 6 (J P , A)
 特開 2 0 0 1 - 0 0 5 0 3 1 (J P , A)
 特開 2 0 0 9 - 0 9 8 4 0 7 (J P , A)
 国際公開第 2 0 1 3 / 0 3 0 8 8 8 (W O , A 1)
 特開 2 0 0 1 - 1 2 7 4 2 4 (J P , A)
 特開平 1 0 - 2 0 9 2 0 2 (J P , A)
 特開平 0 9 - 2 1 8 4 2 0 (J P , A)
 特開 2 0 0 2 - 3 1 4 2 1 2 (J P , A)
 特開 2 0 0 7 - 1 3 3 2 8 8 (J P , A)
 国際公開第 2 0 1 0 / 0 1 8 7 5 9 (W O , A 1)
 特開 2 0 0 4 - 1 2 8 3 2 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 F	9 / 0 0 - 4 6
G 0 2 F	1 / 1 3 - 1 / 1 3 3 5
	1 / 1 3 3 6 3 - 1 / 1 4 1
H 0 1 L	2 7 / 3 2
	5 1 / 5 0
H 0 5 B	3 3 / 0 0 - 3 3 / 2 8
G 0 9 G	1 / 0 0 - 5 / 4 2