



(12) 发明专利



(10) 授权公告号 CN 110233157 B

(45) 授权公告日 2023. 05. 12

(21) 申请号 201910196678.4

(22) 申请日 2013.10.10

(65) 同一申请的已公布的文献号
申请公布号 CN 110233157 A

(43) 申请公布日 2019.09.13

(30) 优先权数据
2012-230805 2012.10.18 JP
2013-089580 2013.04.22 JP

(62) 分案原申请数据
201380053203.0 2013.10.10

(73) 专利权人 索尼公司
地址 日本东京

(72) 发明人 梅林拓 田谷圭司 井上肇
金村龙一

(74) 专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290
专利代理师 李晗 曹正建

(51) Int.Cl.
H01L 27/146 (2006.01)

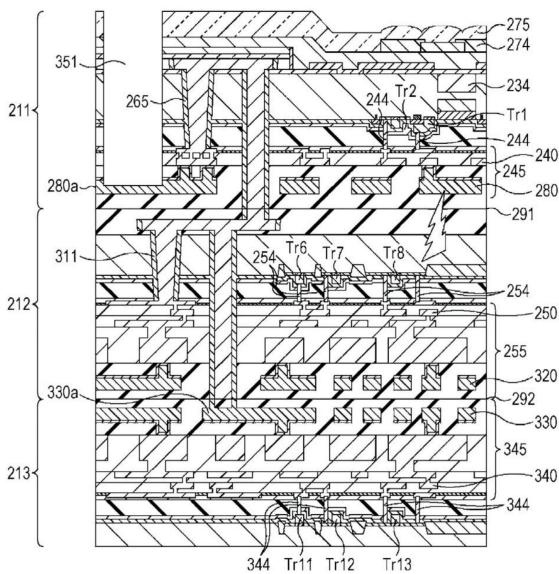
(56) 对比文件
JP 2012054450 A, 2012.03.15
CN 102110700 A, 2011.06.29
JP 2012015278 A, 2012.01.19
TW 200709407 A, 2007.03.01
JP 2012064709 A, 2012.03.29
JP 2009176777 A, 2009.08.06
JP 2011096851 A, 2011.05.12
CN 101355067 A, 2009.01.28

审查员 黄毅敏

权利要求书3页 说明书25页 附图44页

(54) 发明名称
光检测装置和电子设备

(57) 摘要
本发明提供了一种半导体装置,其包括:第一半导体部,它包括在它一侧的第一布线层,所述第一半导体部还包括光电二极管;第二半导体部,它包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;第三半导体部,它包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起以使所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及第一导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。



1. 一种光检测装置,其包括:

第一半导体部,所述第一半导体部包括在所述第一半导体部的第一侧的第一布线层,所述第一半导体部包括传输晶体管、复位晶体管、放大晶体管和选择晶体管中的至少一者和在所述第一半导体部的第二侧上的多个光电二极管,其中,所述第一半导体部的所述第二侧与所述第一半导体部的所述第一侧相对;

第二半导体部,所述第二半导体部包括多个晶体管和在所述第二半导体部的第一侧的第二布线层,其中,所述第一半导体部和所述第二半导体部被紧固在一起,以使所述第一半导体部的所述第一侧和所述第二半导体部的所述第一侧彼此面对;和

第三半导体部,所述第三半导体部包括第三布线层和多个晶体管,其中,所述第三半导体部的侧面和所述第二半导体部的与所述第二半导体部的所述第一侧相对的所述第二侧彼此面对,

其中,所述第一半导体部和所述第二半导体部通过第一导体彼此电连接,

其中,所述第二半导体部和所述第三半导体部通过第二导体彼此电连接,且

其中,外部连接用电极形成在所述第一半导体部中。

2. 如权利要求1所述的光检测装置,其中所述第一导体和所述第二导体将所述第一布线层、所述第二布线层和所述第三布线层之中的至少两者电连接。

3. 如权利要求1所述的光检测装置,其中所述第一布线层和所述第二布线层通过所述第一导体彼此电连接,

其中所述第二布线层和所述第三布线层通过所述第二导体彼此电连接。

4. 如权利要求1所述的光检测装置,其中所述第二半导体部的所述多个晶体管布置在逻辑电路中。

5. 如权利要求1所述的光检测装置,其中所述第三半导体部的所述多个晶体管布置在存储器电路中。

6. 如权利要求1所述的光检测装置,其中所述第一半导体部包括第一绝缘层,其中所述第二半导体部包括第二绝缘层和第三绝缘层,其中所述第三半导体部包括第四绝缘层,其中所述第二绝缘层布置在所述第二半导体部的面对所述第一半导体部的所述第一侧,且其中所述第三绝缘层布置在所述第二半导体部的面对所述第三半导体部的所述第二侧。

7. 如权利要求6所述的光检测装置,其中所述第一导体在所述第一绝缘层和所述第二绝缘层之间进行电连接,其中所述第二导体在所述第三绝缘层和所述第四绝缘层之间进行电连接。

8. 如权利要求7所述的光检测装置,其中所述第二导体经由所述第二绝缘层在所述第三绝缘层和所述第四绝缘层之间进行电连接。

9. 如权利要求1所述的光检测装置,其中所述第一导体和所述第二导体布置在除包括所述多个光电二极管的像素区域之外的周边区域。

10. 如权利要求9所述的光检测装置,其中所述像素区域包括多个片上透镜和多个滤色器。

11. 如权利要求1所述的光检测装置,其中所述光检测装置为背侧照射型摄像装置。

12. 如权利要求1所述的光检测装置,其中所述第一半导体部包括第一半导体基板,其中所述第二半导体部包括第二半导体基板,其中所述第三半导体部包括第三半导体基板。

13. 如权利要求6所述的光检测装置,其中所述第一绝缘层包括第一布线,所述第二绝缘层包括第二布线,所述第三绝缘层包括第三布线,且所述第四绝缘层包括第四布线。

14. 如权利要求13所述的光检测装置,其中所述第一布线为所述外部连接用电极。

15. 一种电子设备,其包括:

第一部,所述第一部包括第一布线层以及光电二极管;

第二部,所述第二部包括具有多个第一晶体管的第二布线层以及第三布线层;和

第三部,所述第三部包括第四布线层和多个第二晶体管,

其中,所述第一部、所述第二部和所述第三部层叠,以使所述第一布线层和所述第二布线层彼此面对,且所述第三布线层和所述第四布线层彼此面对,

其中,所述第一部和所述第二部通过第一连接部彼此电连接,

其中,所述第二部和所述第三部通过第二连接部彼此电连接,且

其中,外部连接用布线被布置在所述第二布线层中。

16. 一种光检测装置,其包括:

第一半导体部,所述第一半导体部包括在所述第一半导体部的第一侧的第一布线层,所述第一半导体部包括传输晶体管、复位晶体管和放大晶体管中的至少一者和在所述第一半导体部的第二侧的多个光电二极管,其中,所述第一半导体部的所述第二侧与所述第一半导体部的所述第一侧相对;

第二半导体部,所述第二半导体部包括多个晶体管和在所述第二半导体部的第一侧的第二布线层,其中,所述第一半导体部和所述第二半导体部被紧固在一起,以使所述第一半导体部的所述第一侧和所述第二半导体部的所述第一侧彼此面对;和

第三半导体部,所述第三半导体部包括多个晶体管和在所述第三半导体部的第一侧的第三布线层,其中,所述第三半导体部的所述第一侧和所述第二半导体部的与所述第二半导体部的所述第一侧相对的所述第二侧彼此面对,

其中,所述第一半导体部和所述第二半导体部通过第一导体彼此电连接,

其中,所述第二半导体部和所述第三半导体部通过第二导体彼此电连接,且

其中,外部连接用电极形成在所述第一半导体部中。

17. 如权利要求16所述的光检测装置,其中所述第一半导体部、所述第二半导体部和所述第三半导体部以所述第一布线层面向所述第二布线层或者所述第二布线层面向所述第三布线层的方式被堆叠在一起。

18. 如权利要求17所述的光检测装置,其中所述第二导体将 (i) 所述第一布线层、(ii) 所述第二布线层和 (iii) 所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

19. 如权利要求18所述的光检测装置,其中所述第一导体和所述第二导体之中的至少一者包括单个通孔,所述单个通孔在垂直方向上贯穿所述第一半导体部和所述第二半导体部之中的至少一者,由此所述第一导体和所述第二导体之中的所述至少一者电接触所述第一布线层、所述第二布线层和所述第三布线层之中的至少两者。

20. 如权利要求16所述的光检测装置,其中 (i) 所述第一布线层、(ii) 所述第二布线层和 (iii) 所述第三布线层之中的至少一者的金属线被直接接合至另一个布线层内的金属线。

21. 如权利要求16所述的光检测装置,其中所述第一布线层、所述第二布线层和所述第三布线层之中的具有被直接接合的金属线的至少一者不同于被所述第一导体电连接的布线层。

22. 如权利要求16所述的光检测装置,其中所述外部连接用电极布置在像素区域下方,由此阻挡来自位于所述第二半导体部中的一个以上晶体管的光。

23. 如权利要求16所述的光检测装置,其还包括:

层间绝缘膜,所述层间绝缘膜布置在所述第一半导体部、所述第二半导体部和所述第三半导体部中的至少两者之间。

24. 如权利要求16-23中任一权利要求所述的光检测装置,其中所述第一半导体部包括传感器电路,所述第二半导体部和所述第三半导体部中的至少一者包括逻辑电路,且所述第二半导体部和所述第三半导体部中的至少一者包括存储器电路。

25. 一种电子设备,其包括:

光学单元,所述光学单元包括透镜组;以及

光检测装置,所述光检测装置接收入射光,

所述光检测装置包括:

第一部,所述第一部包括第一布线层以及光电二极管;

第二部,所述第二部包括具有多个第一晶体管的第二布线层以及第三布线层;和

第三部,所述第三部包括第四布线层和多个第二晶体管,

其中,所述第一部、所述第二部和所述第三部层叠,以使所述第一布线层和所述第二布线层彼此面对,且所述第三布线层和所述第四布线层彼此面对,

其中,所述第一部 and 所述第二部通过第一连接部彼此电连接,

其中,所述第二部和所述第三部通过第二连接部彼此电连接,且

其中,外部连接用布线被布置在所述第二布线层中。

光检测装置和电子设备

[0001] 本申请是申请日为2013年10月10日、发明名称为“固体摄像装置和电子设备”、且申请号为201710220017.1的专利申请(下文称“子案”)的分案申请。

[0002] 此外,上述子案是第201380053203.0号专利申请(下文称“母案”)的分案申请,该母案的申请日是2013年10月10日,发明名称是“半导体装置、固体摄像装置和电子设备”。

技术领域

[0003] 本技术涉及固体摄像装置,且特别地,涉及能够容易地提供高质量堆叠式图像传感器的固体摄像装置。

背景技术

[0004] 作为固体摄像装置,存在有以诸如互补金属氧化物半导体(CMOS:complementary metal oxide semiconductor)等MOS型图像传感器为代表的放大型固体摄像装置。此外,还存在有以电荷耦合器件(CCD:charge coupled device)图像传感器为代表的电荷传输型固体摄像装置。

[0005] 这些固体摄像装置经常被用于数码相机、数码摄影机等中。近年来,因为固体摄像装置已经被安装在诸如具有照相机的移动电话和个人数字助理(PDA:personal digital assistant)等移动设备中,所以MOS型图像传感器从具有低电源电压、低功耗等的角度来看已经被频繁地使用。

[0006] MOS型固体摄像装置包括像素阵列(像素区域)和周边电路区域,在像素阵列中,多个单位像素以二维阵列的方式被布置着,且每个单位像素包括作为光电转换部的光电二极管和多个像素晶体管。多个像素晶体管是由MOS晶体管形成的,且通常包括三个晶体管或者四个晶体管,所述三个晶体管含有传输晶体管、复位晶体管和放大晶体管,所述四个晶体管还额外含有选择晶体管。

[0007] 此外,在上述固体摄像装置中,已经提出了如下的堆叠式结构:其中,具有不同功能的多个半导体基板以重叠的方式被堆叠且彼此被电连接。

[0008] 在所述堆叠式结构中,因为能够最佳地形成各个电路以对应于各个半导体基板的功能,所以可以容易地实现装置的高性能。

[0009] 例如,可以通过最佳地形成传感器电路和逻辑电路以对应于包括该传感器电路的半导体基板和包括提供了电路处理信号的该逻辑电路的半导体基板的各自功能,来制造出高性能的固体摄像装置。这时,在这些半导体基板之中的某些基板中设置有贯通电极,且因此多个半导体基板被彼此电连接起来。

[0010] 然而,如果半导体装置是通过使用贯穿基板的连接导体将不同基板彼此连接而被形成的,那么就必须形成有连接孔且同时保持深层基板中的绝缘,因此,从创建连接孔和埋入连接导体时所必需的制造工艺的经济成本的角度来看,实际应用是困难的。

[0011] 另一方面,例如,如果将要形成大约1微米的小接触孔,那么就必须使上部基板减薄至最大限度。在这种情况下,可能会导致诸如在将上部基板减薄之前需要使上部基板附

着到支撑基板上等复杂步骤和成本的增加。此外,为了将连接导体埋入到具有高纵横比的连接孔中,诸如钨(W)等具有良好涂布特性的CVD膜必定被用作连接导体,且因此能被用作连接导体的材料会是有限的。

[0012] 因此,已经提出了诸如固体摄像装置等半导体装置的如下制造方法,该方法能够通过充分展现各性能而实现高性能,且能够实现批量生产和成本减少(例如,参见PTL 1)。

[0013] PTL 1已经提出了如下的堆叠式结构:其中,背面型图像传感器的支撑基板被堆叠作为逻辑电路,且通过利用该图像传感器的薄化步骤而从顶部设置有多个连接用接触部。

[0014] 引用文献列表

[0015] 专利文献

[0016] [PTL 1]日本未经审查的专利申请公开第2010-245506号

发明内容

[0017] 要解决的技术问题

[0018] 期望能够容易地提供高质量的堆叠式图像传感器。

[0019] 解决技术问题所采用的技术方案

[0020] 根据本发明的至少一个实施例,提供了一种半导体装置,该半导体装置包括:第一半导体部,所述第一半导体部包括在它一侧的第一布线层,所述第一半导体部还包括光电二极管;第二半导体部,所述第二半导体部包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;第三半导体部,所述第三半导体部包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起以使得所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及第一导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0021] 根据本发明的至少一个实施例,提供了一种背侧照射型固体摄像装置,该固体摄像装置包括:第一半导体部,所述第一半导体部包括在它一侧的第一布线层,所述第一半导体部还包括电路区域和像素区域;第二半导体部,所述第二半导体部包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;第三半导体部,所述第三半导体部包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起,以使得所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及第一导电材料,所述第一导电材料将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0022] 根据本发明的至少一个实施例,提供了一种电子设备,该电子设备包括光学部和固体摄像装置,该固体摄像装置包括:第一半导体部,所述第一半导体部包括在它一侧的第一布线层,所述第一半导体部还包括电路区域和像素区域;第二半导体部,所述第二半导体部包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;第三半导体部,所述第三半导体部包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起以使得所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及第一导电材料,所述第一导电材料将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处

于电气通信。

[0023] 基于下列附图和详细描述的查阅,本发明的其他系统、方法、特征和优势对于本领域技术人员而言是明显的或将会变得明显。所有这样的额外的系统、方法、特征和优势应当被涵盖在本说明书的范围内、被涵盖在本发明的范围内、并且被随附的权利要求保护。

[0024] 本发明的有益效果

[0025] 根据本技术,可以容易地提供高质量的堆叠式图像传感器。

附图说明

[0026] 图1是图示了相关技术的堆叠式固体摄像装置中的像素部的构造的截面图。

[0027] 图2是图示了相关技术的堆叠式固体摄像装置中的像素部的另一构造的截面图。

[0028] 图3是图示了三层堆叠式固体摄像装置的制造方法的图。

[0029] 图4是图示了三层堆叠式固体摄像装置的制造方法的图。

[0030] 图5是图示了具有根据图3和图4而被制造的三层堆叠式结构的固体摄像装置中的像素部的构造的截面图。

[0031] 图6是图示了根据应用了本技术的固体摄像装置中的像素部的一个实施例的构造的截面图。

[0032] 图7A是焊盘孔附近的放大图。

[0033] 图7B是从焊盘孔的顶部观看铝焊盘的图。

[0034] 图8是图示了根据应用了本技术的固体摄像装置中的像素部的另一实施例的构造的截面图。

[0035] 图9是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图。

[0036] 图10是图示了应用了本技术的固体摄像装置的示意构造的图。

[0037] 图11是与图6所示的固体摄像装置中的像素部的构造有关的截面图的示意图。

[0038] 图12是图示了根据应用了本技术的固体摄像装置中的像素部的再一实施例的构造的截面图的示意图。

[0039] 图13是图示了图12所示的固体摄像装置的制造工艺的图。

[0040] 图14是图示了图12所示的固体摄像装置的制造工艺的图。

[0041] 图15是图示了图12所示的固体摄像装置的制造工艺的图。

[0042] 图16是图示了图12所示的固体摄像装置的制造工艺的图。

[0043] 图17是图示了图12所示的固体摄像装置的制造工艺的图。

[0044] 图18是图示了图12所示的固体摄像装置的制造工艺的图。

[0045] 图19是图示了图12所示的固体摄像装置的制造工艺的图。

[0046] 图20是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。

[0047] 图21是图示了图20所示的固体摄像装置的制造工艺的图。

[0048] 图22是图示了图20所示的固体摄像装置的制造工艺的图。

[0049] 图23是图示了图20所示的固体摄像装置的制造工艺的图。

[0050] 图24是图示了图20所示的固体摄像装置的制造工艺的图。

- [0051] 图25是图示了图20所示的固体摄像装置的制造工艺的图。
- [0052] 图26是图示了图20所示的固体摄像装置的制造工艺的图。
- [0053] 图27是图示了图20所示的固体摄像装置的制造工艺的图。
- [0054] 图28是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。
- [0055] 图29是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。
- [0056] 图30是图示了图29所示的固体摄像装置的制造工艺的图。
- [0057] 图31是图示了图29所示的固体摄像装置的制造工艺的图。
- [0058] 图32是图示了图29所示的固体摄像装置的制造工艺的图。
- [0059] 图33是图示了图29所示的固体摄像装置的制造工艺的图。
- [0060] 图34是图示了图29所示的固体摄像装置的制造工艺的图。
- [0061] 图35是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。
- [0062] 图36是图示了图35所示的固体摄像装置的制造工艺的图。
- [0063] 图37是图示了图35所示的固体摄像装置的制造工艺的图。
- [0064] 图38是图示了图35所示的固体摄像装置的制造工艺的图。
- [0065] 图39是图示了图35所示的固体摄像装置的制造工艺的图。
- [0066] 图40是图示了图35所示的固体摄像装置的制造工艺的图。
- [0067] 图41是图示了可以被用作应用了本技术的固体摄像装置的实施例的各构造的组合的图。
- [0068] 图42是图示了在采用四层结构的情况下应用了本技术的固体摄像装置中的像素部的构造的截面图的示意图。
- [0069] 图43是图示了应用了本技术的电子设备的构造示例的框图。

具体实施方式

- [0070] 以下,将参照附图来说明在此披露的技术的实施例。
- [0071] 首先,将说明相关技术的问题。
- [0072] 作为固体摄像装置,存在有以诸如互补金属氧化物半导体 (CMOS) 等MOS型图像传感器为代表的放大型固体摄像装置。此外,还存在有以电荷耦合器件 (CCD) 为代表的电荷传输型固体摄像装置。
- [0073] 这些固体摄像装置经常被用于数码相机、数码摄影机等中。近年来,因为固体摄像装置已经被安装在诸如具有照相机的移动电话和个人数字助理 (PDA) 等移动设备中,所以MOS型图像传感器从具有低电源电压、低功耗等的角度来看已经被频繁地使用。
- [0074] MOS型固体摄像装置包括像素阵列 (像素区域) 和周边电路区域,在像素阵列中,多个单位像素以二维阵列的方式被布置着,且每个单位像素包括作为光电转换部的光电二极管且包括多个像素晶体管。多个像素晶体管是由MOS晶体管形成的,且通常包括三个晶体管或者四个晶体管,所述三个晶体管含有传输晶体管、复位晶体管和放大晶体管,所述四个晶体管还额外含有选择晶体管。

[0075] 此外,在上述固体摄像装置中,已经提出了如下的堆叠式结构:其中,具有不同功能的多个半导体基板以重叠的方式而被堆叠且彼此电连接。

[0076] 在所述堆叠式结构中,因为能够最佳地形成各个电路以对应于各个半导体基板的功能,所以可以容易地实现装置的高性能。

[0077] 例如,可以通过最佳地形成传感器电路和逻辑电路以对应于包括该传感器电路的半导体基板和包括提供了电路处理信号的该逻辑电路的半导体基板的各自功能,来制造出高性能的固体摄像装置。这时,在这些半导体基板之中的某些基板中设置有贯通电极,且因此多个半导体基板被彼此电连接起来。

[0078] 图1是图示了相关技术的堆叠式固体摄像装置中的像素部的构造的截面图。

[0079] 与这个像素部有关的固体摄像装置包括通过堆叠第一半导体基板和第二半导体基板而形成的背面照射型CMOS图像传感器。换言之,图1所示的固体摄像装置具有两层堆叠式结构。

[0080] 如图1所示,在第一半导体基板31的各个区域中形成有图像传感器,即像素阵列(以下,称为像素区域)和控制区域。

[0081] 也就是,在半导体基板(例如,硅基板)31的各个区域中形成有光电二极管(PD)34,光电二极管(PD)34是各个像素的光电转换部,并且在该半导体基板的半导体阱区域中形成有各像素晶体管的源/漏区域。

[0082] 在用于形成像素的基板表面上形成有栅极电极且该栅极电极与该基板表面夹着栅极绝缘膜,并且像素晶体管Tr1和像素晶体管Tr2是由与它们两者对应的栅极电极和源/漏区域形成的。

[0083] 与光电二极管(PD)34相邻的像素晶体管Tr1对应于传输晶体管,且源/漏区域对应于浮动扩散部(FD:floating diffusion)。

[0084] 接下来,在第一半导体基板31的表面上形成有第一层的层间绝缘膜39,然后在层间绝缘膜39中形成有连接孔,且在该连接孔中形成有与必要的晶体管连接的连接导体。

[0085] 接着,经过层间绝缘膜39后形成多层(在这个示例中,两层)金属线以便使所述金属线连接至各连接导体,因此形成多层布线层41。所述金属线是由铜(Cu)线形成的。通常,每个铜线(金属线)都被覆盖有用来防止Cu扩散的障壁金属膜。为此,在多层布线层41上形成了作为铜线覆盖膜的保护膜。

[0086] 通过到此为止的各步骤,形成了具有像素区域和控制区域的第一半导体基板31。

[0087] 另一方面,例如,在第二半导体基板45的各个区域中形成了具有信号处理电路的逻辑电路,该信号处理电路控制像素区域或者控制与外部装置的通信并且与信号处理有关。换言之,在半导体基板(例如,硅基板)45的前表面侧上的p型半导体阱区域中形成有多个MOS晶体管Tr6、MOS晶体管Tr7和MOS晶体管Tr8,这些晶体管形成被元件间隔区域分隔开的所述逻辑电路。

[0088] 接下来,在第二半导体基板45的表面上形成有第一层的层间绝缘膜49,然后在层间绝缘膜49中形成有连接孔,且在连接孔中形成有与必要的晶体管连接的连接导体54。

[0089] 接着,经过层间绝缘膜49后形成多层(在这个示例中,四层)金属线以便使所述金属线连接至各连接导体54,因此形成多层布线层55。

[0090] 所述金属线是由铜(Cu)线形成的。在多层布线层55上形成有作为铜线(金属线)覆

盖膜的保护膜。然而,多层布线层55的最上层是由铝焊盘形成的,该铝焊盘可以是电极。

[0091] 通过到此为止的步骤,形成了具有逻辑电路的第二半导体基板45。

[0092] 此外,第一半导体基板31和第二半导体基板45彼此接合,且多层布线层41和多层布线层55在接合表面99处彼此面对。该接合是利用例如等离子体接合和粘合剂接合来实施的。

[0093] 接着,从第一半导体基板31的背面31b侧执行抛磨以使第一半导体基板31变薄,且第一半导体基板31的背面是背面照射型固体摄像装置的光入射表面。

[0094] 在变薄后的第一半导体基板31的必要位置处形成贯通连接孔,这些贯通连接孔从所述背面侧贯穿第一半导体基板31且到达第二半导体基板45的多层布线层55的最上层的铝焊盘。此外,在贯通连接孔附近的第一半导体基板31中形成连接孔,该连接孔从所述背面侧到达第一半导体基板31侧的第一层的布线。

[0095] 接下来,将贯通连接导体64和连接导体65埋入贯通连接孔中。例如,贯通连接导体64和连接导体65可以使用诸如铜(Cu)或钨(W)等金属。

[0096] 如上所述,因为用于执行信号处理的逻辑电路被形成于第二半导体基板45中,所以必须通过将各晶体管的电极连接至信号线来输入和输出信号。即,该逻辑电路是基于与外部装置间的信号输入和输出而被操作的。因此,第二半导体基板45的铝焊盘53是外部连接用的电极。

[0097] 为此,形成了贯穿第一半导体基板31的焊盘孔81且被引线接合至第二半导体基板中的铝焊盘53,因此暴露出铝焊盘53。

[0098] 接下来,在第一半导体基板31的整个背面上形成绝缘保护膜,这样在有必要阻挡光的进入的区域中形成遮光膜67。例如,诸如钨等金属膜可以被用作遮光膜67。

[0099] 接着,在遮光膜67上形成平坦化膜,在平坦化膜上形成与各像素对应的例如红色(R)、绿色(G)和蓝色(B)的片上滤色器74,并且在片上滤色器74上形成片上微透镜75。

[0100] 此外,在第一半导体基板31中形成从第一半导体基板31的背面侧(光接收表面侧)到达铝焊盘53的焊盘孔81,该铝焊盘53是用于与外部设备或电路间进行信号发送、接收等的电极。

[0101] 因此,堆叠式半导体结构的工艺完成。换言之,在第一半导体基板31中形成了像素区域和控制区域,且在第二半导体基板45中形成了逻辑电路。

[0102] 随后,将堆叠式半导体结构分割为与背面照射型固体摄像装置的基板对应的基板。

[0103] 此外,在具有堆叠式结构的固体摄像装置中,还必须考虑因为热载流子而造成的噪声等的影响。热载流子可能是当高速电子撞击硅原子时从晶体管中产生且生成光的具有高动能的高速电子。

[0104] 在具有堆叠式结构的固体摄像装置中,晶体管被设置于与里面设置有PD的第一半导体基板独立的第二半导体基板中。为此,由从第二半导体基板中的晶体管产生的热载流子而生成的光从第一半导体基板的PD的背侧(与光接收表面相反的一侧)穿过,从而造成噪声。

[0105] 为此,在具有堆叠式结构的固体摄像装置中,为了阻挡例如由热载流子而引起的光,执行诸如设置遮光体等预防措施。

[0106] 图2是图示了相关技术的堆叠式固体摄像装置中的像素部的另一构造的截面图。

[0107] 在图2所示的示例中,遮光体90被形成于第一半导体基板31中的PD 34的下方。因此,由从第二半导体基板45中的MOS晶体管Tr6、MOS晶体管Tr7和MOS晶体管Tr8产生的热载流子引起的光被遮挡。

[0108] 或者,可以改变多层布线层55中的铜线形状等,以遮挡由从MOS晶体管Tr6、MOS晶体管Tr7和MOS晶体管Tr8产生的热载流子引起的光。

[0109] 如参照图1和图2的以上说明,在具有两层堆叠式结构的固体摄像装置中,设置了焊盘孔81以便电连接至外部装置,且利用遮光体90或多层布线层55中的铜线形状来遮挡由热载流子引起的光。

[0110] 三层堆叠式固体摄像装置已经被开发出来。三层堆叠式固体摄像装置除了具有里面形成有像素区域和控制区域(以下,称为传感器电路)的第一半导体基板和里面形成有逻辑电路的第二半导体基板以外还包括例如第三半导体基板,在第三半导体基板中形成有存储器电路。

[0111] 例如,如图3和图4所示来制造出三层堆叠式固体摄像装置。

[0112] 首先,如图3所示,将第二半导体基板112和第三半导体基板113接合在一起,且使它们的电路表面彼此面对。此外,使这两个半导体基板的层间膜彼此接合。而且,使第二半导体基板112变薄。

[0113] 然后,如图4所示,把第一半导体基板111以背面朝上的状态接合至变薄后的第二半导体基板112上。此外,使这两个半导体基板的层间膜彼此接合。而且,使第一半导体基板111变薄。

[0114] 如上,在堆叠式图像传感器是使用三层堆叠式结构而被形成的情况下,具有光接收部的传感器电路必须吸收光,且因此该传感器电路被设置于最上部分中,且所述逻辑电路和所述存储器电路这两者被堆叠于它的下层中。

[0115] 此外,当各电路被堆叠时,优选的是,不使用用来对硅基板进行减薄处理的支撑基板。为此,在制造电路的时候,首先,将较低层的两个半导体基板的电路表面接合在一起且彼此面对,并且使第二层的半导体基板(第二半导体基板112)变薄。此后,把最上层的半导体基板(第一半导体基板111)接合至第二层的半导体基板以堆叠于第二层的半导体基板上从而作为背面型,且进一步使该最上层的半导体基板变薄。

[0116] 然而,以这种方式,本发明人发现在三层堆叠式结构中出现了以下问题。

[0117] 图5是图示了根据图3和图4制造出来的三层堆叠式固体摄像装置中的像素部的构造的截面图。

[0118] 图5中的三层堆叠式结构的第一个问题是焊盘孔太深。在图5中,形成了比图1中的焊盘孔81更深的焊盘孔121。

[0119] 换言之,在三层堆叠式结构中,如参照图3和图4所说明的,第二半导体基板112的电路表面被接合至第三半导体基板的电路表面且彼此面对。为此,第二半导体基板中的多层布线层的最上层的铝焊盘远离第一半导体基板111的光接收表面,且因此,除非形成贯穿第一半导体基板且进一步大体上贯穿第二半导体基板的开口,否则第二半导体基板中的铝焊盘133(外部连接用的电极)不会暴露出来。

[0120] 为了开设深的焊盘孔121,抗蚀剂的增厚是必要的。如果为了开设深的焊盘孔121

而使抗蚀剂变厚,那么干式蚀刻之后的抗蚀剂固化是有问题的。

[0121] 例如,因为当形成开口时已经在第一半导体基板上形成了使用有机材料的片上微透镜,所以利用溶液将抗蚀剂去除,但是固化的抗蚀剂往往会保持在残留状态,且因此阻碍了光入射到透镜上。

[0122] 此外,在开设深的焊盘孔121的情况下,作为干式蚀刻的结果而出现的沉积物质也是有问题的。

[0123] 具体地,附着于铝焊盘133的表面或焊盘孔121的侧壁上且没有被去除的沉积物质例如会吸收湿气从而在完成了三层堆叠式结构之后生成氟离子,且因此造成铝焊盘金属发生消融的缺陷(侵蚀)。

[0124] 如上,在图3和图4中,因为深的焊盘孔,所以很难执行固体摄像装置的制造工艺。

[0125] 图5中的三层堆叠式结构的第二个问题是很难遮挡由热载流子引起的光。

[0126] 换言之,在使用三层堆叠式结构的时候,如参照图3和图4所说明的,第二半导体基板112的电路表面被接合至第三半导体基板的电路表面且彼此面对。为此,第二半导体基板中的晶体管在未使用多层布线层的情况下面向第一半导体基板。因此,例如,以与两层堆叠式结构的情况一样的方式,由热载流子引起的光不能够被第二半导体基板的多层布线层内的铜线遮挡。

[0127] 因此,在本技术中,不必要设置深的焊盘孔;因此,能够容易地遮挡由热载流子引起的光。

[0128] 图6图示了根据应用了本技术的固体摄像装置中的像素部的一个实施例的构造的截面图。与这个像素部有关的固体摄像装置包括通过堆叠第一半导体基板、第二半导体基板和第三半导体基板而形成的背面照射型CMOS图像传感器。换言之,与图6所示的像素部有关的固体摄像装置具有三层堆叠式结构。

[0129] 此外,该固体摄像装置例如包括设置有传感器电路的第一半导体基板、设置有逻辑电路的第二半导体基板、和设置有存储器电路的第三半导体基板。所述逻辑电路和所述存储器电路是基于与外部装置间的信号输入和输出而分别被操作的。

[0130] 如图6所示,作为各个像素中的光电转换部的光电二极管(PD) 234被形成于半导体基板(例如,硅基板) 211中,并且在它的半导体阱区域中形成有各个像素晶体管的源/漏区域。

[0131] 栅极电极被形成于用于形成像素的基板表面上且栅极绝缘膜被夹在它们二者之间,并且像素晶体管Tr1和像素晶体管Tr2是由与它们对应的栅极电极和源/漏区域形成的。

[0132] 与光电二极管(PD) 234相邻的像素晶体管Tr1对应于传输晶体管,且源/漏区域对应于浮动扩散部(FD)。

[0133] 此外,层间绝缘膜被形成于第一半导体基板211中,连接孔被形成于层间绝缘膜中,且与像素晶体管Tr1和像素晶体管Tr2连接的连接导体244被形成于连接孔中。

[0134] 此外,为了与各个连接导体244连接,多层金属线240被形成以便形成多层布线层245。金属线240是由铜(Cu)线形成的。通常,每个铜线都被覆盖有用来防止Cu扩散的障壁金属膜。为此,作为铜线覆盖膜的保护膜被形成于多层布线层245上。

[0135] 此外,作为外部连接用的电极的铝焊盘280被形成于第一半导体基板211的多层布线层245的最下层中。换言之,铝焊盘280被形成于比铜线240更靠近第一半导体基板211与

第二半导体基板212的粘接表面291的位置处。这个外部连接用的电极被用作跟与外部装置间的信号输入和输出有关的布线的一端。此外,虽然该电极已经被描述为是由铝制成的,但是该电极可以由其他金属制成。

[0136] 此外,被用来与第二半导体基板212电连接的接触部265被形成于第一半导体基板211中。接触部265被连接至稍后说明的第二半导体基板212中的接触部311,且还被连接至第一半导体基板211中的铝焊盘280a。

[0137] 此外,焊盘孔351被形成于第一半导体基板211中且从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a。

[0138] 图7A和图7B是图示了焊盘孔351和铝焊盘280a的构造的图。图7A是焊盘孔351附近的放大图,且图7B是从焊盘孔351的顶部观看铝焊盘280a的图。

[0139] 如图7B所示,多个接触部265被布置着且被连接至铝焊盘280a的端部以便减小接触电阻。

[0140] 返回至图6,以与参照图1所说明的情况一样的方式,绝缘保护膜被形成于第一半导体基板211的整个背面上以便在有必要阻挡光的进入的区域中形成遮光膜。而且,与各像素对应的片上滤色器274被形成于平坦化膜上,且片上微透镜275被形成于片上滤色器274上。

[0141] 同时,逻辑电路被形成于第二半导体基板212中。换言之,包括用于形成逻辑电路的多个晶体管的MOS晶体管Tr6、MOS晶体管Tr7和MOS晶体管Tr8被形成于半导体基板(例如,硅基板)212的p型半导体阱区域中。

[0142] 此外,与MOS晶体管Tr6、MOS晶体管Tr7和MOS晶体管Tr8连接的连接导体254被形成于第二半导体基板212中。

[0143] 此外,形成有多层金属线250,且多层布线层255被形成得连接至各连接导体254。

[0144] 所述金属线是由铜(Cu)线形成的。作为铜线(金属线)250覆盖膜的保护膜被形成于多层布线层255上。

[0145] 此外,作为电极的铝焊盘320被形成于第二半导体基板212的多层布线层255的最下层中。

[0146] 而且,被用来与第一半导体基板211和第三半导体基板213电连接的接触部311被形成于第二半导体基板212中。接触部311被连接至第一半导体基板211中的接触部265且还被连接至第三半导体基板213中的铝焊盘330a。

[0147] 此外,存储器电路被形成于第三半导体基板213中。换言之,作为用于形成存储器电路的多个晶体管的MOS晶体管Tr11、MOS晶体管Tr12和MOS晶体管Tr13被形成于半导体基板(例如,硅基板)213的p型半导体阱区域中。

[0148] 此外,与MOS晶体管Tr11、MOS晶体管Tr12和MOS晶体管Tr13连接的连接导体344被形成于第三半导体基板213中。

[0149] 此外,形成有多层金属线340,且多层布线层345被形成得连接至各连接导体344。

[0150] 所述金属线是由铜(Cu)线形成的。作为铜线(金属线)340覆盖膜的保护膜被形成于多层布线层345上。

[0151] 此外,作为电极的铝焊盘330被形成于多层布线层345的最上层中。

[0152] 在图6所示的固体摄像装置中,设置有接触部265和接触部311,且因此能够经由铝

焊盘280a在第一半导体基板211至第三半导体基板213之间执行信号的输入和输出。

[0153] 同样在图6所示的固体摄像装置中,如参照图3和图4所说明的,第二半导体基板212的层间膜和第三半导体基板213的层间膜在粘接表面292处彼此接合。此外,第二半导体基板212的层间膜和第一半导体基板211的层间膜在粘接表面291处彼此接合。

[0154] 换言之,如参照图3和图4所说明的,首先,将较低层的两个半导体基板接合在一起,且它们的电路表面彼此面对,并且使第二层的半导体基板(第二半导体基板212)变薄。然后,把最上层的半导体基板(第一半导体基板211)接合至第二层的半导体基板从而堆叠于第二层的半导体基板上以作为背面型,且还使其变薄。这时,在使接触部311这个上层平坦化之后,将第一半导体基板211接合至第二半导体基板212以作为背面型。

[0155] 以这种方式,当各电路被堆叠时,未使用用于对硅基板进行减薄处理的支撑基板。

[0156] 在本技术中,铝焊盘280也被设置于第一半导体基板211中。此外,外部连接用的电极没有被设置于具有逻辑电路(在该逻辑电路中,必须与外部装置间进行信号的输入和输出)的第二半导体基板212或具有存储器电路的第三半导体基板213中,且外部连接用的电极(铝焊盘280a)被设置于具有传感器电路的第一半导体基板211中。

[0157] 以这种方式,可以在不加深焊盘孔351的情况下使外部连接用的电极暴露出来。

[0158] 此外,在本技术中,因为铝焊盘280也被设置于第一半导体基板211中,所以可以利用铝焊盘280来遮挡由从第二半导体基板212中的每个晶体管产生的热载流子而引起的光。

[0159] 如上,在本技术中,不必要设置深的焊盘孔,并且可以通过遮挡由热载流子引起的光来容易地防止由于热载流子而引起的噪声等的影响。

[0160] 此外,针对于图6,虽然铝焊盘320被设置于第二半导体基板中且铝焊盘330被设置于第三半导体基板213中,但是可以不设置铝焊盘320和铝焊盘330。例如,如果接触部311要被直接地连接至第三半导体基板213中的铜线340,那么就没有必要设置铝焊盘320和铝焊盘330。

[0161] 此外,用于使半导体基板彼此电连接的接触部的形状不局限于接触部265和接触部311的形状。此外,因为用于形成接触部的孔是能够在形成片上微透镜之前而被形成的,所以甚至与深的焊盘孔相关的难题也不成问题了。例如,可以设置贯穿第二半导体基板的接触部以将第一半导体基板中的铜线连接至第三半导体基板中的铜线。

[0162] 或者,可以形成有能够遮挡由热载流子引起的光的遮光体。

[0163] 图8是图示了根据应用了本技术的固体摄像装置中的像素部的另一实施例的构造的截面图。以与图6中一样的方式,与这个像素部有关的固体摄像装置包括通过堆叠第一半导体基板、第二半导体基板和第三半导体基板而形成的背面型CMOS图像传感器。换言之,与图8所示的像素部有关的固体摄像装置也具有三层堆叠式结构。

[0164] 在图8所示的示例中,遮光体360被设置于作为图8中的第二半导体基板212的最上层的层间膜中。因此,可以更加可靠地遮挡由从第二半导体基板212中的每个晶体管产生的热载流子而引起的光。

[0165] 此外,因为铝焊盘280被形成于第一半导体基板211中,所以遮光体360没有被设置于第一半导体基板211中而是被设置于第二半导体基板212的层间膜中。

[0166] 图8中的其他组成元件与参照图6所说明的情况中一样,因此将省略它们的详细说明。

[0167] 或者,铜线可以被形成于作为图8中的第二半导体基板212的最上层的层间膜中,并且可以利用铝焊盘和该铜线的组合来遮挡由热载流子引起的光。

[0168] 图9是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图。以与图6中一样的方式,与这个像素部有关的固体摄像装置包括通过堆叠第一半导体基板、第二半导体基板和第三半导体基板而形成的背面照射型CMOS图像传感器。换言之,与图9所示的像素部有关的固体摄像装置也具有三层堆叠式结构。

[0169] 在图9所示的示例中,铜线370被设置于作为图9中的第二半导体基板212的最上层的层间膜中。

[0170] 接触部311的一部分被形成于作为图9中的第二半导体基板212的最上层的层间膜中。例如,如果当接触部311被形成时铜线370被进一步形成于所述层间膜中,那么能够获得具有图9所示构造的固体摄像装置。

[0171] 当利用铜线370和铝焊盘280的组合来遮挡光时,可以更加可靠地遮挡由从第二半导体基板212中的每个晶体管产生的热载流子而引起的光。此外,在图9所示的构造的实施例中,与例如如图6所示的只利用铝焊盘280来遮挡光的情况比较,在设计时与铝焊盘280有关的布线时的额外自由度是可以被利用的。

[0172] 图9中的其他组成元件与参照图6所说明的情况中一样,因此将省略它们的详细说明。

[0173] 图10是图示了应用了本技术的固体摄像装置的示意构造的图。这个固体摄像装置401包括例如CMOS图像传感器。

[0174] 图10中的固体摄像装置401包括像素区域(所谓的像素阵列)403和周边电路部,在像素区域403中,包括多个光电转换部的多个像素402以二维阵列的方式被规则地布置于半导体基板411上。

[0175] 每个像素402例如包括:作为光电转换部的光电二极管;和多个像素晶体管(所谓的MOS晶体管)。

[0176] 此外,像素402可以具有像素共用结构。这个像素共用结构是由多个光电二极管、多个传输晶体管、单个共用的浮动扩散部和另一个共用的晶体管形成的。

[0177] 周边电路部包括垂直驱动电路404、列信号处理电路405、水平驱动电路406、输出电路407和控制电路408等。

[0178] 控制电路408接收输入时钟和用来指令操作模式等的信号,且输出诸如固体摄像装置的内部信息等数据。换言之,控制电路408生成被用作垂直驱动电路404、列信号处理电路405、水平驱动电路406等的操作基准的时钟信号,且基于垂直同步信号、水平同步信号和主时钟来控制信号。此外,这些信号被输入至垂直驱动电路404、列信号处理电路405、水平驱动电路406等中。

[0179] 包括例如移位寄存器的垂直驱动电路404选择像素驱动线,且将用来驱动像素的脉冲提供给所选择的像素驱动线从而以行为单位来驱动像素。换言之,垂直驱动电路404以行为单位在垂直方向上依次有选择性地扫描像素区域403中的各像素402,并且经由垂直信号线409将基于信号电荷的像素信号提供给列信号处理电路405,所述信号电荷是根据例如作为每个像素402内的光电转换部的光电二极管中的光接收量而生成的。

[0180] 列信号处理电路405例如是为各列像素402而被设置的,且为各个像素列针对从一

行像素402输出的信号执行诸如噪声消除等信号处理。换言之，列信号处理电路405执行例如用来消除像素402所特有的固定模式噪声的CDS(相关双采样)、信号放大和AD转换等信号处理。在列信号处理电路405的输出端中，设置有水平选择开关(未图示)以被连接至水平信号线410。

[0181] 水平驱动电路406包括例如移位寄存器，顺序地输出水平扫描脉冲以便顺序地选择各个列信号处理电路405，从而把来自各个列信号处理电路405的像素信号输出至水平信号线410。

[0182] 输出电路407对经由水平信号线410从各个列信号处理电路405顺序地提供过来的信号执行信号处理、然后输出。例如，可以只执行缓存，或者可以执行黑电平调整、列差别校正、各种各样的数字信号处理等。输入/输出端子412将信号发送到外部装置且从外部装置接收信号。

[0183] 图10所示的固体摄像装置401包括具有三层堆叠式结构的背面照射型CMOS图像传感器。例如，图10所示的像素402是被形成于第一半导体基板中的传感器电路，且周边电路是被形成于第二半导体基板中的逻辑电路或是被形成于第三半导体基板中的存储器电路。

[0184] 在上述实施例中，且如先前所述，铝焊盘280被形成于第一半导体基板211的多层布线层245的最下层中。然而，例如，在铝焊盘280被设置于第一半导体基板211中的情况下，必须设置静电放电(ESD:electro-static discharge)电路(该静电放电电路是用来对第一半导体基板211的电路进行过电流保护的电路)，这就会使步骤的数量增加。

[0185] 此外，在参照图6所说明的上述示例中，可以实现利用被设置于第一半导体基板211中的铝焊盘280来遮挡住由热载流子引起的光的效果。然而，因为第一半导体基板211中的多层布线层245包括三个布线层，所以在不限制铜线240的形状的情况下，很难设置铝焊盘280以遮挡由热载流子引起的光。

[0186] 例如，因为第二半导体基板212中的多层布线层255包括六个布线层，所以如果铝焊盘280被设置于第二半导体基板212中，那么在不限制金属线250的形状的情况下，也能容易地设置铝焊盘280以遮挡由热载流子引起的光。

[0187] 此外，在上述实施例中，被用于第一半导体基板211与第二半导体基板212之间的电连接的接触部265具有如下的构造：其中，被埋入两个通孔中的导体在第一半导体基板211的光接收表面(图9中的最上表面)上彼此连接，所述两个通孔在垂直方向上贯穿第一半导体基板211。这个接触部也称为双接触部。被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部311也是双接触部。

[0188] 然而，因为必须设置双接触部用的两个通孔，所以制造步骤的数量增加了，且占用基板的面积也增加了。

[0189] 例如，当形成从图9中的第一半导体基板211的最上侧贯穿第一半导体基板211且到达第二半导体基板的多层布线层255内的布线的接触部时，该接触部的一部分到达第一半导体基板211的多层布线层245内的布线，只设置单个通孔，且因此第一半导体基板211能够被电连接至第二半导体基板212。这个接触部也称为共用的接触部。

[0190] 当共用的接触部被用于半导体基板之间的电连接时，与使用双接触部的情况比较，能够简化制造步骤，且因此能够减小占用基板的面积。

[0191] 此外，当将半导体基板接合在一起时，采用了把多层布线层的铜线彼此直接接合

的方法。如果多层布线层的铜线彼此直接接合,那么就没有必要设置用于半导体基板之间的电连接用的接触部,这样能够进一步简化制造步骤,且因此能够减小占用基板的面积。此外,把铜线彼此直接接合的方法也称为直接接合。

[0192] 图11是与图6所示的固体摄像装置中的像素部的构造有关的截面图的示意图。如图11所示,焊盘孔351被形成于第一半导体基板211中且从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a。此外,铝焊盘280被形成于第一半导体基板211的多层布线层245中。

[0193] 而且,在图11所示的构造中,第二半导体基板的多层布线层255面向第三半导体基板213侧(图11中的下侧),且第一半导体基板211被接合至第二半导体基板212。

[0194] 此外,在图11所示的构造中,设置有被用于第一半导体基板211与第二半导体基板212之间的电连接的接触部265和被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部311。接触部265和接触部311分别是由双接触部形成的。

[0195] 图12是图示了根据应用了本技术的固体摄像装置中的像素部的再一实施例的构造的截面图的示意图。

[0196] 在图12所示的构造中,与图11的情况不同的是,第二半导体基板的多层布线层255面向第一半导体基板211侧(图12中的上侧),且第一半导体基板211被接合至第二半导体基板212。

[0197] 此外,在图12所示的构造中,与图11的情况不同的是,铝焊盘280被设置于第二半导体基板212的多层布线层255中。而且,焊盘孔351被形成于第一半导体基板211中且从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a。

[0198] 如图12所示,第二半导体基板212中的多层布线层255面向第一半导体基板侧,且因此能够利用多层布线层255遮挡由热载流子引起的光。此外,铝焊盘280被设置于包括六个布线层的多层布线层255中,且因此在不限金属线250的形状的情况下,也能容易地设置铝焊盘280以便遮挡由热载流子引起的光。

[0199] 此外,因为铝焊盘280被设置于第二半导体基板212的多层布线层255中,所以没有必要在第一半导体基板211中设置ESD电路(因为ESD电路优选地被形成于第二半导体基板中),且因此可以以低成本制造出固体摄像装置。

[0200] 此外,在图12所示的构造中,设置有被用于第一半导体基板211与第二半导体基板212之间的电连接的接触部266和被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部312。接触部266和接触部312分别是由双接触部形成的。

[0201] 在图12所示的构造的情况下,与图11的情况不同的是,接触部312贯穿第一半导体基板211和第二半导体基板212且到达第三半导体基板213中的多层布线层345。

[0202] 接下来,将说明图12所示的固体摄像装置的制造工艺。

[0203] 首先,如图13所示,制备分别设置有多层布线层的第一半导体基板211、第二半导体基板212和第三半导体基板213。如图13所示,第一半导体基板211设置有多层布线层245,第二半导体基板212设置有多层布线层255,且第三半导体基板213设置有多层布线层345。

[0204] 此外,如图13所示,在第二半导体基板212的多层布线层255中形成铝焊盘280。

[0205] 接下来,如图14所示,将第一半导体基板211接合至第二半导体基板212。这时,第一半导体基板211被接合至第二半导体基板212,且多层布线层245和多层布线层255彼此面

对。

[0206] 此外,如图15所示,使第二半导体基板212变薄。在图15中,第二半导体基板212的在图15的垂直方向上的宽度被减小了。

[0207] 然后,如图16所示,将第三半导体基板213连接至第二半导体基板212。这时,第二半导体基板212被接合至第三半导体基板213,且在图16中第三半导体基板中的多层布线层345是面向上的。

[0208] 此外,如图17所示,使第一半导体基板211变薄。在图17中,第一半导体基板211的在图17的垂直方向上的宽度被减小了。

[0209] 然后,如图18所示,形成接触部312和接触部266。这时,设置从第一半导体基板211的光接收表面到达多层布线层245的孔,且设置从该光接收表面到达多层布线层255中的铝焊盘280的孔,从而形成接触部266。此外,设置从第一半导体基板211的光接收表面到达多层布线层255中的铝焊盘280的孔,且设置从该光接收表面到达多层布线层345的孔,从而形成接触部312。

[0210] 此外,如图19所示,形成从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a的焊盘孔351。

[0211] 以这种方式,制造出参照图12所说明的固体摄像装置。因此,可以利用多层布线层255遮挡由热载流子引起的光。此外,铝焊盘280被设置于包括六个布线层的多层布线层255中,且因此不用限制金属线250的形状,就能容易地安置铝焊盘280以便遮挡由热载流子引起的光。而且,因为铝焊盘280被设置于第二半导体基板212的多层布线层255中,所以没有必要在第一半导体基板211中设置ESD电路(因为ESD电路优选地被形成于第二半导体基板中),且因此可以以低成本制造出固体摄像装置。

[0212] 图20是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。

[0213] 在图20所示的构造中,以与图11的情况中一样的方式,第二半导体基板中的多层布线层255面向第三半导体基板213侧(图20中的下侧),且第一半导体基板211被接合至第二半导体基板212。

[0214] 此外,在图20所示的构造中,以与图11的情况中一样的方式,设置有被用于第一半导体基板211与第二半导体基板212之间的电连接的接触部265和被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部311。接触部265和接触部311分别是由双接触部形成的。

[0215] 此外,在图20所示的构造中,与图11的情况不同的是,绝缘膜层230被形成于第一半导体基板211与第二半导体基板212之间。而且,铝焊盘280a被设置于绝缘膜层230内,且铝焊盘280a被连接至接触部313,接触部313被连接至第二半导体基板212中的多层布线层255。

[0216] 此外,在图20所示的构造中,焊盘孔351被形成于第一半导体基板211中且从第一半导体基板211的背面侧(光接收表面侧)到达绝缘膜层230内的铝焊盘280a。

[0217] 在图20所示的构造的情况下,因为铝焊盘280被设置于绝缘膜层230内,所以没有必要在第一半导体基板211中设置ESD电路(因为ESD电路优选地被形成于第二半导体基板中),且因此可以以低成本制造出固体摄像装置。

[0218] 接下来,将说明图20所示的固体摄像装置的制造工艺。

[0219] 首先,如图21所示,制备分别设置有多层布线层的第一半导体基板211、第二半导体基板212和第三半导体基板213。如图21所示,第一半导体基板211设置有多层布线层245,第二半导体基板212设置有多层布线层255,且第三半导体基板213设置有多层布线层345。

[0220] 此外,如图21所示,在第二半导体基板212的多层布线层255中没有形成铝焊盘280。

[0221] 接下来,如图22所示,将第二半导体基板212接合至第三半导体基板213。这时,第二半导体基板212被接合至第三半导体基板213且多层布线层255和多层布线层345彼此面对。

[0222] 此外,如图23所示,使第二半导体基板212变薄。在图23中,第二半导体基板212的在图23的垂直方向上的宽度被减小了。

[0223] 然后,如图24所示,形成接触部311和接触部313。这时,设置从图24中的第二半导体基板212的上表面到达多层布线层345的孔,且设置从图24中的第二半导体基板212的上表面到达多层布线层255的孔,从而形成接触部311。此外,设置从图24中的第二半导体基板212的上表面到达多层布线层255的孔,从而形成接触部313。

[0224] 此外,如图25所示,形成铝焊盘280a,且形成绝缘膜层230。如图25所示,铝焊盘280a被形成得连接至图25中的接触部313的上端。此外,绝缘膜层230围绕铝焊盘280a而被形成于图25中的第二半导体基板212的上表面上。

[0225] 然后,如图26所示,将第一半导体基板211接合至第二半导体基板212(更准确地,绝缘膜层230)。这时,第一半导体基板211被接合至第二半导体基板212且多层布线层245与绝缘膜层230接触。

[0226] 此外,使第一半导体基板211变薄。在图26中,第一半导体基板211的在图26的垂直方向上的宽度被减小了。

[0227] 此外,如图27所示,形成从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a的焊盘孔351。接着,设置从第一半导体基板211的光接收表面到达多层布线层245的孔,且设置从光接收表面到达接触部311的孔,从而形成接触部265。

[0228] 以这种方式,制造出参照图20所说明的固体摄像装置。而且,因为铝焊盘280被设置于绝缘膜层230内,所以没有必要在第一半导体基板211中设置ESD电路(因为ESD电路优选地被形成于第二半导体基板中),且因此可以以低成本制造固体摄像装置。

[0229] 图28是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。

[0230] 在图28所示的构造中,以与图11的情况中一样的方式,焊盘孔351被形成于第一半导体基板211中且从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a。此外,铝焊盘280被形成于第一半导体基板211的多层布线层245中。

[0231] 在图28所示的构造中,以与图11的情况中一样的方式,第二半导体基板中的多层布线层255面向第三半导体基板213侧(图28中的下侧),且第一半导体基板211被连接至第二半导体基板212。

[0232] 此外,在图28所示的构造中,以与图11的情况中一样的方式,设置有被用于第一半导体基板211与第二半导体基板212之间的电连接的接触部265。接触部265是由双接触部形

成的。

[0233] 在图28所示的构造中,与图11的情况不同,没有设置被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部311。另一方面,设置有被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部314和接触部315。

[0234] 接触部314和接触部315各者是通过设置通孔且在其中埋入导体而形成的,该通孔贯穿第二半导体基板212且到达第三半导体基板213中的多层布线层345。换言之,接触部314和接触部315各者通过只设置单个通孔而将第二半导体基板212中的多层布线层255连接至第三半导体基板213中的多层布线层345。

[0235] 换言之,接触部314和接触部315各者是由共用的接触部形成的。

[0236] 在图28所示的构造中,通过使用共用的接触部,可以简化制造步骤且减小占用基板的面积。

[0237] 虽然在此已经提供了共用的接触部被用于第二半导体基板212与第三半导体基板213之间的电连接的情况的说明,但是共用的接触部可以被用于第一半导体基板211与第二半导体基板212之间的电连接。

[0238] 此外,类似地,在具有参照图11、图12或图20所说明的构造的固体摄像装置中,共用的接触部也可以被用于第一半导体基板211与第二半导体基板212之间的电连接,或者第二半导体基板212与第三半导体基板213之间的电连接。

[0239] 换言之,在其中铝焊盘280被设置于第一半导体基板211的多层布线层245中的构造(图11)中,共用的接触部可以被用于各半导体基板之间的电连接。此外,在其中铝焊盘280被设置于第二半导体基板212的多层布线层255中的构造(图12)中,共用的接触部可以被用于各半导体基板之间的电连接。而且,在其中铝焊盘280被设置于绝缘膜层230内的构造(图20)中,共用的接触部可以被用于各半导体基板之间的电连接。

[0240] 图29是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。

[0241] 在图29所示的构造中,以与图11的情况中一样的方式,焊盘孔351被形成于第一半导体基板211中且从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a。此外,铝焊盘280被形成于第一半导体基板211的多层布线层245中。

[0242] 在图29所示的构造中,以与图11的情况中一样的方式,第二半导体基板中的多层布线层255面向第三半导体基板213侧(图29中的下侧),且第一半导体基板211被连接至第二半导体基板212。

[0243] 此外,在图29所示的构造中,设置有被用于第二半导体基板212与第三半导体基板213之间的电连接的接触部267。接触部267是由双接触部形成的。

[0244] 而且,在图29所示的构造中,第二半导体基板212的多层布线层255中的金属线250a被直接接合至第三半导体基板213的多层布线层345中的金属线340a。此外,多层布线层255中的金属线250b被直接接合至多层布线层345中的金属线340b。因此,第二半导体基板212被电连接至第三半导体基板213。

[0245] 换言之,在图29所示的构造的情况下,不是把接触部用于第二半导体基板212与第三半导体基板213之间的电连接,而是把直接接合用于这两者之间的电连接。因此,可以简化制造步骤且减小占用基板的面积。

[0246] 此外,例如日本未经审查的专利申请公开第2013-033900号详细地披露了直接接合,在此将该专利申请所教导的和所有目的的全部内容以引用的方式并入本文。

[0247] 接下来,将说明图29所示的固体摄像装置的制造工艺。

[0248] 首先,如图30所示,制备分别设置有多层布线层的第一半导体基板211、第二半导体基板212和第三半导体基板213。如图30所示,第一半导体基板211设置有多层布线层245,第二半导体基板212设置有多层布线层255,且第三半导体基板213设置有多层布线层345。

[0249] 此外,如图30所示,在第一半导体基板211的多层布线层245中形成铝焊盘280。而且,在第二半导体基板的多层布线层255中形成金属线250a和金属线250b,且在第三半导体基板的多层布线层345中形成金属线340a和金属线340b。

[0250] 接下来,如图31所示,将第二半导体基板212连接至第三半导体基板213。这时,第二半导体基板212被接合至第三半导体基板213且多层布线层255和多层布线层345彼此面对。此外,金属线250a被直接接合至金属线340a,且金属线250b被直接接合至金属线340b。

[0251] 此外,使第二半导体基板212变薄。在图31中,第二半导体基板212的在图31的垂直方向上的宽度被减小了。

[0252] 然后,如图32所示,将第一半导体基板211连接至第二半导体基板212。这时,第二半导体基板中的多层布线层255面向第三半导体基板213侧(图32中的下侧),且第一半导体基板211被连接至第二半导体基板212。

[0253] 此外,使第一半导体基板211变薄。在图32中,第一半导体基板211的在图32的垂直方向上的宽度被减小了。

[0254] 然后,如图33所示,形成接触部267。这时,设置从第一半导体基板211的光接收表面到达多层布线层245的孔,且设置从光接收表面到达多层布线层255的孔,从而形成接触部267。

[0255] 此外,如图34所示,形成从第一半导体基板211的背面侧(光接收表面侧)到达铝焊盘280a的焊盘孔351。

[0256] 以这种方式,制造出参照图29所说明的固体摄像装置。因为不是接触部被用于第二半导体基板212与第三半导体基板213之间的电连接而是直接接合被用于这两者之间的电连接,所以可以简化制造步骤且减小占用基板的面积。

[0257] 虽然在此已经提供了直接接合被用作第二半导体基板212与第三半导体基板213之间的电连接的情况的说明,但是直接接合可以被用于第一半导体基板211与第二半导体基板212之间的电连接。

[0258] 类似地,在具有参照图11、图12或图20所说明的构造的固体摄像装置中,直接接合也可以被用作第一半导体基板211与第二半导体基板212之间的电连接,或者第二半导体基板212与第三半导体基板213之间的电连接。

[0259] 换言之,在其中铝焊盘280被设置于第一半导体基板211的多层布线层245中的构造(图11)中,直接接合可以被用作各半导体基板之间的电连接。此外,在其中铝焊盘280被设置于第二半导体基板212的多层布线层255中的构造(图12)中,直接接合可以被用作各半导体基板之间的电连接。而且,在其中铝焊盘280被设置于绝缘膜层230内的构造(图20)中,直接接合可以被用作各半导体基板之间的电连接。

[0260] 图35是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构

造的截面图的示意图。

[0261] 在图35所示的构造中,与图29的情况不同,设置有被用作第一半导体基板211与第二半导体基板212之间的电连接的接触部268和接触部316。换言之,在图35所示的构造的情况下,图35中的接触部268的左下端被连接至图35中的接触部316的上端,且因此第一半导体基板211被电连接至第二半导体基板212。此外,接触部268是由双接触部形成的。

[0262] 在图35所示的构造中,例如与形成图29中的接触部267不同,没有必要设置从光接收表面到达多层布线层255的孔。为此,可以更加简单地形成接触部。

[0263] 图35中的其他元件的构造与图29的情况下的构造相同,所以将省略它们的详细说明。

[0264] 接下来,将说明图35所示的固体摄像装置的制造工艺。

[0265] 首先,如图36所示,制备分别设置有多层布线层的第一半导体基板211、第二半导体基板212和第三半导体基板213。如图36所示,第一半导体基板211设置有多层布线层245,第二半导体基板212设置有多层布线层255,且第三半导体基板213设置有多层布线层345。

[0266] 此外,如图36所示,在第一半导体基板211的多层布线层245中形成铝焊盘280。而且,在第二半导体基板的多层布线层255中形成金属线250a和金属线250b,且在第三半导体基板的多层布线层345中形成金属线340a和金属线340b。

[0267] 接下来,如图37所示,将第二半导体基板212连接至第三半导体基板213。这时,第二半导体基板212被接合至第三半导体基板213且多层布线层255和多层布线层345彼此面对。此外,金属线250a被直接接合至金属线340a,且金属线250b被直接接合至金属线340b。

[0268] 此外,使第二半导体基板212变薄。在图37中,第二半导体基板212的在图37的垂直方向上的宽度被减小了。

[0269] 此外,如图38所示,形成接触部316。这时,设置从图38中的第二半导体基板212的上表面到达多层布线层255的孔,以便形成接触部316。

[0270] 然后,如图39所示,将第一半导体基板211接合至第二半导体基板212。这时,第一半导体基板211被接合至第二半导体基板212且第一半导体基板211的背面变成光接收表面。

[0271] 此外,使第一半导体基板211变薄。在图39中,第一半导体基板211的在图39的垂直方向上的宽度被减小了。

[0272] 而且,设置从第一半导体基板211的光接收表面到达图39中的第二半导体基板的上表面的孔,且设置从光接收表面到达多层布线层245中的铝焊盘280的孔,从而形成接触部268。

[0273] 此外,如图40所示,形成从第一半导体基板211的光接收表面到达铝焊盘280a的焊盘孔351。

[0274] 以这种方式,制造出参照图35所说明的固体摄像装置。在图35所示的构造中,如上所述,接触部268和接触部316被用作第一半导体基板211与第二半导体基板212之间的电连接。换言之,形成接触部268的导体在第一半导体基板211与第二半导体基板212之间的接合表面被接合至形成接触部316的导体。如上,在图35所示的构造的情况下,用于第一半导体基板211与第二半导体基板212之间的电连接的双接触部的一部分是在两个分割的步骤中形成的。

[0275] 以这种方式,例如与形成图29中的接触部267不同,没有必要设置从光接收表面到达多层布线层255的深孔。为此,可以更加简单地形成接触部。

[0276] 虽然在此已经提供了被用于第一半导体基板211与第二半导体基板212之间的电连接的双接触部的一部分是在两个分割的步骤中形成的情况的说明,但是被用于第二半导体基板212与第三半导体基板213的电连接的双接触部的一部分也可以在两个分割的步骤中形成。

[0277] 此外,类似地,在具有参照图11、图12或图20所说明的构造的固体摄像装置中,被用于第一半导体基板211与第二半导体基板212之间的电连接或者第二半导体基板212与第三半导体基板213之间的电连接的双接触部的一部分可以在两个分割的步骤中形成。

[0278] 换言之,在其中铝焊盘280被设置于第一半导体基板211的多层布线层245中的构造(图11)中,被用于各半导体基板之间的电连接的双接触部的一部分可以在两个分割的步骤中形成。此外,在其中铝焊盘280被设置于第二半导体基板212的多层布线层255中的构造(图12)中,被用于各半导体基板之间的电连接的双接触部的一部分可以在两个分割的步骤中形成。而且,在其中铝焊盘280被设置于绝缘膜层230内的构造(图20)中,被用于各半导体基板之间的电连接的双接触部的一部分可以在两个分割的步骤中形成。

[0279] 如参照图11至图40所说明的,在应用了本技术的固体摄像装置中,铝焊盘280可以被设置于第一半导体基板211的多层布线层245中,铝焊盘280可以被设置于第二半导体基板212的多层布线层255中,且铝焊盘280可以被设置于绝缘膜层230内。此外,作为各半导体基板之间的电连接的方式,可以使用双接触部、共用的接触部、直接接合和其中双接触部的一部分在两个分割的步骤中形成的构造。

[0280] 换言之,可以使用如图41所示的组合作为应用了本技术的固体摄像装置的实施例。

[0281] 此外,在上述实施例中,已经基于三层堆叠式结构说明了应用了本技术的固体摄像装置的实施例。然而,应用了本技术的固体摄像装置可以使用例如其中第一半导体基板、第二半导体基板、第三半导体基板和第四半导体基板被堆叠的四层结构。

[0282] 图42示出了应用了本技术的固体摄像装置使用四层结构的情况的示例。图42是图示了根据应用了本技术的固体摄像装置中的像素部的又一实施例的构造的截面图的示意图。

[0283] 在图42所示的示例中,使用第一半导体基板211、第二半导体基板212、第三半导体基板213和第四半导体基板214被堆叠的四层结构。

[0284] 此外,类似地,应用了本技术的固体摄像装置可以使用五层结构或更多层结构。

[0285] 图43是图示了照相机装置的构造示例的框图,该照相机装置是应用了本技术的电子设备。

[0286] 图43中的照相机装置600包括光学部601、固体摄像装置(摄像装置)602和DSP电路603,光学部601包括透镜组等,固体摄像装置602采用像素402的上述各构造,DSP电路603是照相机信号处理电路。此外,照相机装置600包括帧存储器604、显示部605、记录部606、操作部607和电源部608。DSP电路603、帧存储器604、显示部605、记录部606、操作部607和电源部608经由总线609而彼此连接。

[0287] 光学部601接收来自对象的入射光(图像光)以便在固体摄像装置602的成像表面

上成像。固体摄像装置602将通过光学部601在成像表面上成像的入射光的光量转换成以像素为单位的电信号且将该电信号作为像素信号输出。与上述实施例有关的固体摄像装置可以被用作固体摄像装置602。

[0288] 显示部605包括例如面板型显示装置,诸如液晶面板或有机电致发光(EL:organic electroluminescence)面板,并且显示通过固体摄像装置602捕捉的动态图像或静态图像。记录部606将通过固体摄像装置602捕捉的动态图像或静态图像记录在诸如录像带或数字通用盘(DVD)等记录介质上。

[0289] 操作部607响应于用户的操作而发出用于照相机装置600的各种功能的操作指令。电源部608将各种各样的功率适当地提供给供给目标,该各种各样的功率是DSP电路603、帧存储器604、显示部605、记录部606和操作部607的操作功率。

[0290] 此外,本技术不局限于被应用到检测可见光的入射光量的分布以便捕捉图像的固体摄像装置中,且通常适用于检测红外线、X射线、粒子等的入射量的分布以便捕捉图像的固体摄像装置或者诸如指纹检测传感器等检测例如压力或电容等其他物理量的分布以便捕捉广义上的图像的固体摄像装置(物理量分布检测装置)。

[0291] 此外,本技术的实施例不局限于上述实施例,且在不脱离本技术的实质的范围内可以具有各种变形。

[0292] 而且,本技术可以具有下列构造。

[0293] (1)一种固体摄像装置,其包括:第一半导体基板,它包括设置有光电转换部的传感器电路;以及第二半导体基板和第三半导体基板,这两者分别包括不同于所述传感器电路的电路,其中所述第一半导体基板被安置于最上层中,且所述第一半导体基板、所述第二半导体基板和所述第三半导体基板被堆叠为三层,且其中形成外部连接用的电极的电极金属元件被设置于所述第一半导体基板中。

[0294] (2)根据(1)所述的固体摄像装置,其中所述第一半导体基板中的所述传感器电路是背面照射型传感器电路,且其中使所述电极金属元件暴露出来的孔从所述第一半导体基板的光接收表面侧是打开的。

[0295] (3)根据(1)或(2)所述的固体摄像装置,其中所述第二半导体基板或所述第三半导体基板包括逻辑电路或存储器电路,且其中基于来自外部装置的信号输入和输出至外部装置的信号输出而操作所述逻辑电路或所述存储器电路。

[0296] (4)根据(1)至(3)中任一项所述的固体摄像装置,其中光阻挡机构阻挡光从与所述第一半导体基板的光接收表面相反的一侧射入所述光电转换部中且被设置于所述第一半导体基板和所述第二半导体基板的至少一者中。

[0297] (5)根据(4)所述的固体摄像装置,其中所述光阻挡机构是由所述电极金属元件形成的。

[0298] (6)根据(4)所述的固体摄像装置,其中被用作所述第二半导体基板中的布线的布线金属元件被设置于所述第二半导体基板中,且其中所述光阻挡机构是由所述电极金属元件和所述布线金属元件形成的。

[0299] (7)根据(4)所述的固体摄像装置,其中所述光阻挡机构是由被设置于所述第二半导体基板中的遮光体形成的。

[0300] (8)根据(1)所述的固体摄像装置,其中被用作所述第一半导体基板中的布线的布

线金属元件被进一步设置于所述第一半导体基板中,且其中所述电极金属元件被设置于比所述布线金属元件更靠近所述第一半导体基板与所述第二半导体基板的粘接表面的位置处。

[0301] (9) 根据(1)至(8)中任一项所述的固体摄像装置,其中贯穿所述第一半导体基板或所述第二半导体基板且到达所述第二半导体基板或所述第三半导体基板中的金属线层的接触部被用于所述第一半导体基板与所述第二半导体基板之间的电连接或者所述第二半导体基板与所述第三半导体基板之间的电连接,所述接触部的一部分到达所述第一半导体基板或所述第二半导体基板的布线金属层中的布线。

[0302] (10) 根据(1)至(8)中任一项所述的固体摄像装置,其中被用于所述第一半导体基板与所述第二半导体基板之间的电连接或者所述第二半导体基板与所述第三半导体基板之间的电连接的接触部的一部分是通过使导体在所述第一半导体基板与所述第二半导体基板之间的接合表面或者所述第二半导体基板与所述第三半导体基板之间的接合表面彼此连接而形成的。

[0303] (11) 根据(1)至(8)中任一项所述的固体摄像装置,其中在所述第一半导体基板或所述第二半导体基板与所述第二半导体基板或所述第三半导体基板之间的接合表面暴露出来的布线彼此接合,这样所述第一半导体基板被电连接至所述第二半导体基板。

[0304] (12) 根据(1)所述的固体摄像装置,其中所述第一半导体基板和所述第二半导体基板被堆叠,这样所述第二半导体基板中的金属线层与所述第一半导体基板接触,且其中形成外部连接用的电极的电极金属元件被设置于所述第二半导体基板中的金属线层内。

[0305] (13) 根据(1)所述的固体摄像装置,其中绝缘膜层被形成于所述第一半导体基板与所述第二半导体基板之间,其中所述第一半导体基板和所述第二半导体基板被堆叠,这样所述第二半导体基板中的金属线层与所述绝缘膜层接触,且其中形成外部连接用的电极的电极金属元件被设置于所述绝缘膜层内。

[0306] (14) 一种电子设备,其包括固体摄像装置,所述固体摄像装置具有:第一半导体基板,它包括设置有光电转换部的传感器电路;以及第二半导体基板和第三半导体基板,这两者分别包括不同于所述传感器电路的电路,其中所述第一半导体基板被安置于最上层中,且所述第一半导体基板、所述第二半导体基板和所述第三半导体基板被堆叠为三层,且其中形成外部连接用的电极的电极金属元件被设置于所述第一半导体基板中。

[0307] [1] 一种半导体装置,其包括:

[0308] 第一半导体部,它包括在它一侧的第一布线层,所述第一半导体部还包括光电二极管;

[0309] 第二半导体部,它包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;

[0310] 第三半导体部,它包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起以使得所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及

[0311] 第一导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0312] [2] 根据[1]所述的半导体装置,其中所述第一半导体部、所述第二半导体部和所

述第三半导体部以所述第一布线层面向所述第二布线层或者所述第二布线层面向所述第三布线层的方式被堆叠在一起。

[0313] [3]根据[2]所述的半导体装置,其还包括:

[0314] 第二导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0315] [4]根据[3]所述的半导体装置,其中被所述第二导电材料电连接的至少一个布线层不同于被所述第一导电材料电连接的布线层。

[0316] [5]根据[3]或[4]所述的半导体装置,其中所述第一导电材料和所述第二导电材料之中的至少一者包括两个通孔,这两个通孔在垂直方向上贯穿所述第一半导体部和所述第二半导体部之中的至少一者;并且

[0317] 其中所述第一导电材料的所述两个通孔之中的第一通孔电连接至与被所述两个通孔之中的第二通孔电连接的布线层不同的布线层。

[0318] [6]根据[3]或[4]所述的半导体装置,其中所述第一导电材料和所述第二导电材料之中的至少一者包括单个通孔,该单个通孔在垂直方向上贯穿所述第一半导体部和所述第二半导体部之中的至少一者,由此所述第一导电材料和所述第二导电材料之中的所述至少一者使至少两个布线层电接触。

[0319] [7]根据[1]至[6]中任一项所述的半导体装置,其中(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少一者的金属线被直接接合至另一个布线层内的金属线。

[0320] [8]根据[7]所述的半导体装置,其中具有被直接接合的金属线的所述布线层之中的至少一者不同于被所述第一导电材料电连接的布线层。

[0321] [9]根据[1]至[8]中任一项所述的半导体装置,其还包括外部连接用的焊盘电极。

[0322] [10]根据[9]所述的半导体装置,其中所述焊盘电极被设置成能够阻挡来自位于所述第二半导体部中的一个以上晶体管的光。

[0323] [11]根据[1]至[10]中任一项所述的半导体装置,其中所述第一半导体部包括传感器电路,所述第二半导体部和所述第三半导体部之中的至少一者包括逻辑电路,且所述第二半导体部和所述第三半导体部之中的至少一者包括存储器电路。

[0324] [12]一种背侧照射型固体摄像装置,其包括:

[0325] 第一半导体部,它包括在它一侧的第一布线层,所述第一半导体部还包括电路区域和像素区域;

[0326] 第二半导体部,它包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;

[0327] 第三半导体部,它包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起以使得所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及

[0328] 第一导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0329] [13]根据[12]所述的固体摄像装置,其中所述第一半导体部、所述第二半导体部和所述第三半导体部以所述第一布线层面向所述第二布线层或者所述第二布线层面向所

述第三布线层的方式被堆叠在一起。

[0330] [14]根据[13]所述的固体摄像装置,其还包括:

[0331] 第二导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0332] [15]根据[14]所述的固体摄像装置,其中所述第一导电材料和所述第二导电材料之中的至少一者包括单个通孔,该单个通孔在垂直方向上贯穿所述第一半导体部和所述第二半导体部之中的至少一者,由此所述第一导电材料和所述第二导电材料之中的所述至少一者使至少两个布线层电接触。

[0333] [16]根据[12]至[15]中任一项所述的固体摄像装置,其中(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少一者的金属线被直接接合至另一个布线层内的金属线。

[0334] [17]根据[12]至[16]中任一项所述的固体摄像装置,其中具有被直接接合的金属线的所述布线层之中的至少一者不同于被所述第一导电材料电连接的布线层。

[0335] [18]根据[12]至[17]中任一项所述的固体摄像装置,其还包括外部连接用的焊盘电极,其中所述焊盘电极被设置于所述像素区域的下方,这样能够阻挡来自位于所述第二半导体部中的一个以上晶体管的光。

[0336] [19]根据[12]至[18]中任一项所述的固体摄像装置,其还包括层间绝缘膜,所述层间绝缘膜被设置于所述第一半导体部、所述第二半导体部和所述第三半导体部之中的至少两者之间。

[0337] [20]根据[12]至[19]中任一项所述的固体摄像装置,其中所述第一半导体部包括传感器电路,所述第二半导体部和所述第三半导体部之中的至少一者包括逻辑电路,且所述第二半导体部和所述第三半导体部之中的至少一者包括存储器电路。

[0338] [21]一种电子设备,其包括:

[0339] 光学部;以及

[0340] 固体摄像装置,它包括:

[0341] (a) 第一半导体部,它包括在它一侧的第一布线层,所述第一半导体部还包括电路区域和像素区域;

[0342] 第二半导体部,它包括在它一侧的第二布线层,所述第一半导体部和所述第二半导体部被紧固在一起;

[0343] (b) 第三半导体部,它包括在它一侧的第三布线层,所述第二半导体部和所述第三半导体部被紧固在一起以使得所述第一半导体部、所述第二半导体部和所述第三半导体部被堆叠在一起;以及

[0344] (c) 第一导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信。

[0345] [22]根据[21]所述的电子设备,其中所述第一半导体部、所述第二半导体部和所述第三半导体部以所述第一布线层面向所述第二布线层或者所述第二布线层面向所述第三布线层的方式被堆叠在一起。

[0346] [23]根据[22]所述的电子设备,其还包括:

[0347] 第二导电材料,其将(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三

布线层之中的至少两者电连接,以使得被电连接的布线层处于电气通信,其中被所述第二导电材料电连接的至少一个布线层不同于被所述第一导电材料电连接的布线层。

[0348] [24]根据[23]所述的电子设备,其中所述第一导电材料和所述第二导电材料之中的至少一者包括两个通孔,这两个通孔在垂直方向上贯穿所述第一半导体部和所述第二半导体部之中的至少一者;并且

[0349] 其中所述第一导电材料的所述两个通孔之中的第一通孔电连接至与被所述两个通孔之中的第二通孔电连接的布线层不同的布线层。

[0350] [25]根据[23]所述的电子设备,其中所述第一导电材料和所述第二导电材料之中的至少一者包括单个通孔,该单个通孔在垂直方向上贯穿所述第一半导体部和所述第二半导体部之中的至少一者,由此所述第一导电材料和所述第二导电材料之中的所述至少一者使至少两个布线层电接触。

[0351] [26]根据[23]所述的电子设备,其中(i)所述第一布线层、(ii)所述第二布线层和(iii)所述第三布线层之中的至少一者的金属线被直接接合至另一个布线层内的金属线,并且其中具有被直接接合的金属线的所述布线层之中的至少一者不同于被所述第一导电材料电连接的布线层。

[0352] 本发明包含与2012年10月18日向日本专利局提交的日本优先权专利申请JP 2012-230805和2013年4月22日向日本专利局提交的日本优先权专利申请JP 2013-089580中所披露的主题有关的主题,因此将这两个日本优先权专利申请的全部内容以引用的方式并入本文。

[0353] 本领域技术人员应当理解,依据设计要求和因素,可以在本发明随附的权利要求或其等同物的范围内进行各种修改、组合、次组合以及改变。

[0354] 附图标记列表

[0355] 211 第一半导体基板

[0356] 212 第二半导体基板

[0357] 213 第三半导体基板

[0358] 230 绝缘膜层

[0359] 234 光电二极管

[0360] 240 铜线

[0361] 245 多层布线层

[0362] 250 铜线

[0363] 255 多层布线层

[0364] 265 接触部

[0365] 266 接触部

[0366] 267 接触部

[0367] 280 铝焊盘

[0368] 311 接触部

[0369] 312 接触部

[0370] 313 接触部

[0371] 320 铝焊盘

- [0372] 330 铝焊盘
- [0373] 340 铜线
- [0374] 345 多层布线层
- [0375] 351 焊盘孔
- [0376] 360 遮光体
- [0377] 370 铜线
- [0378] 401 固体摄像装置
- [0379] 402 像素
- [0380] 600 照相机装置
- [0381] 602 固体摄像装置

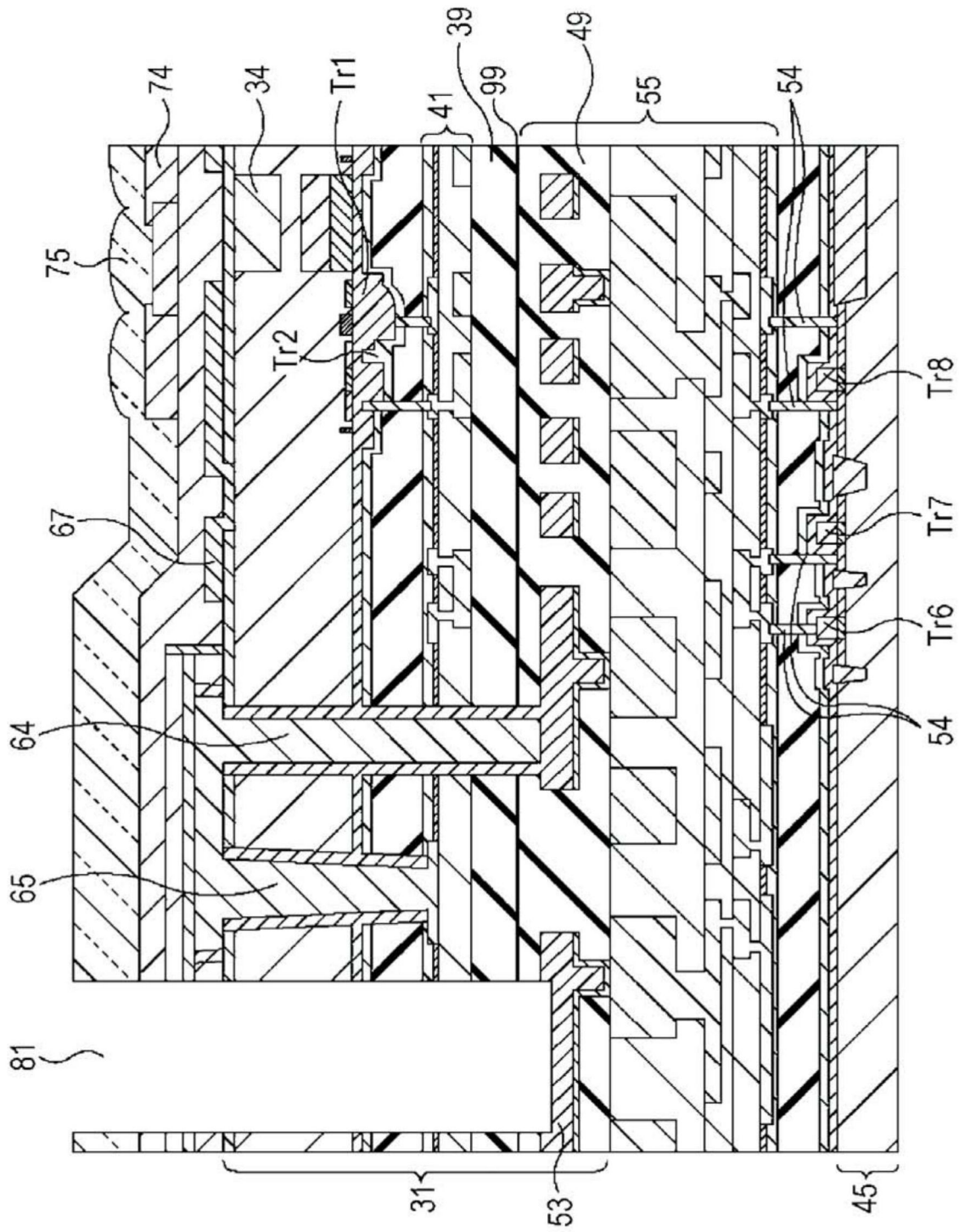


图1

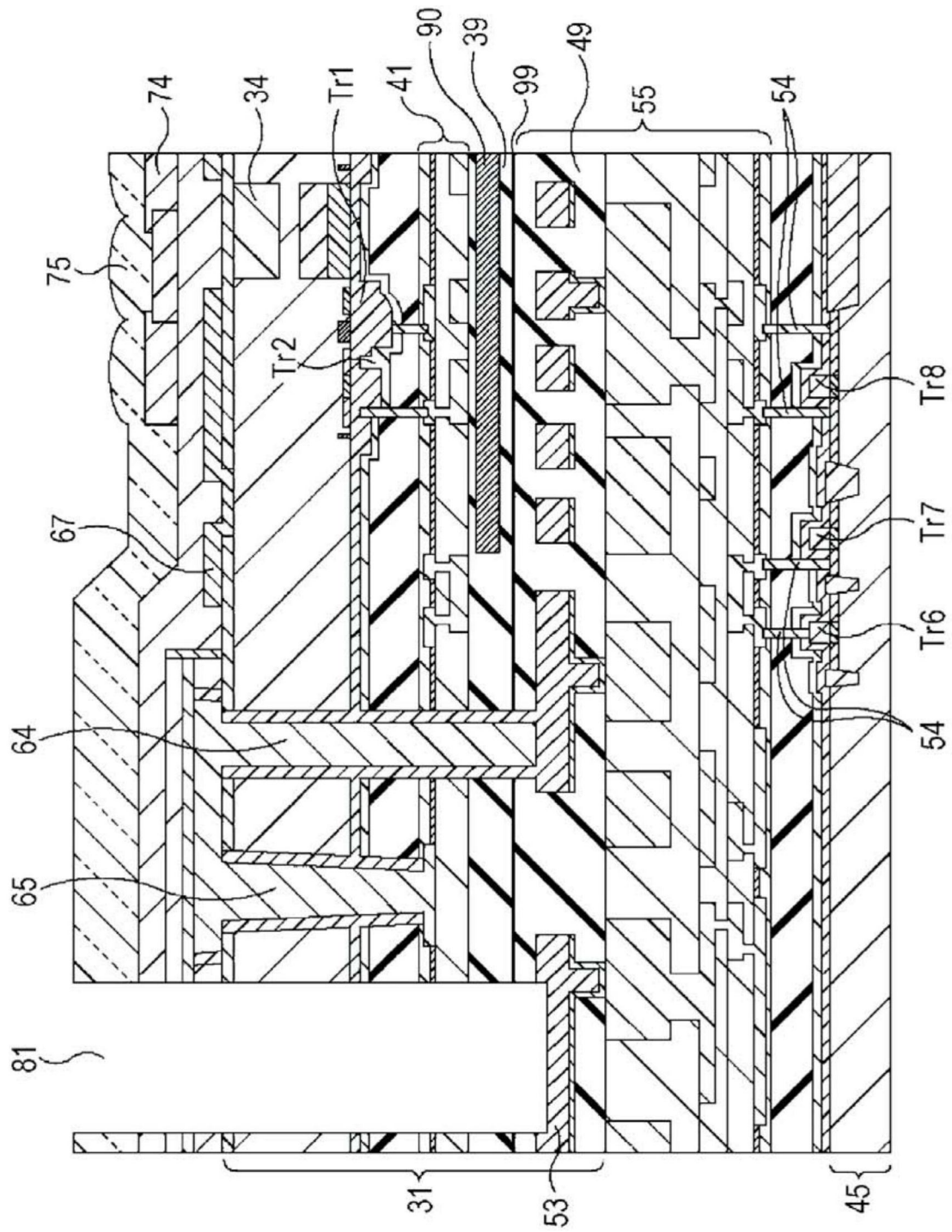


图2

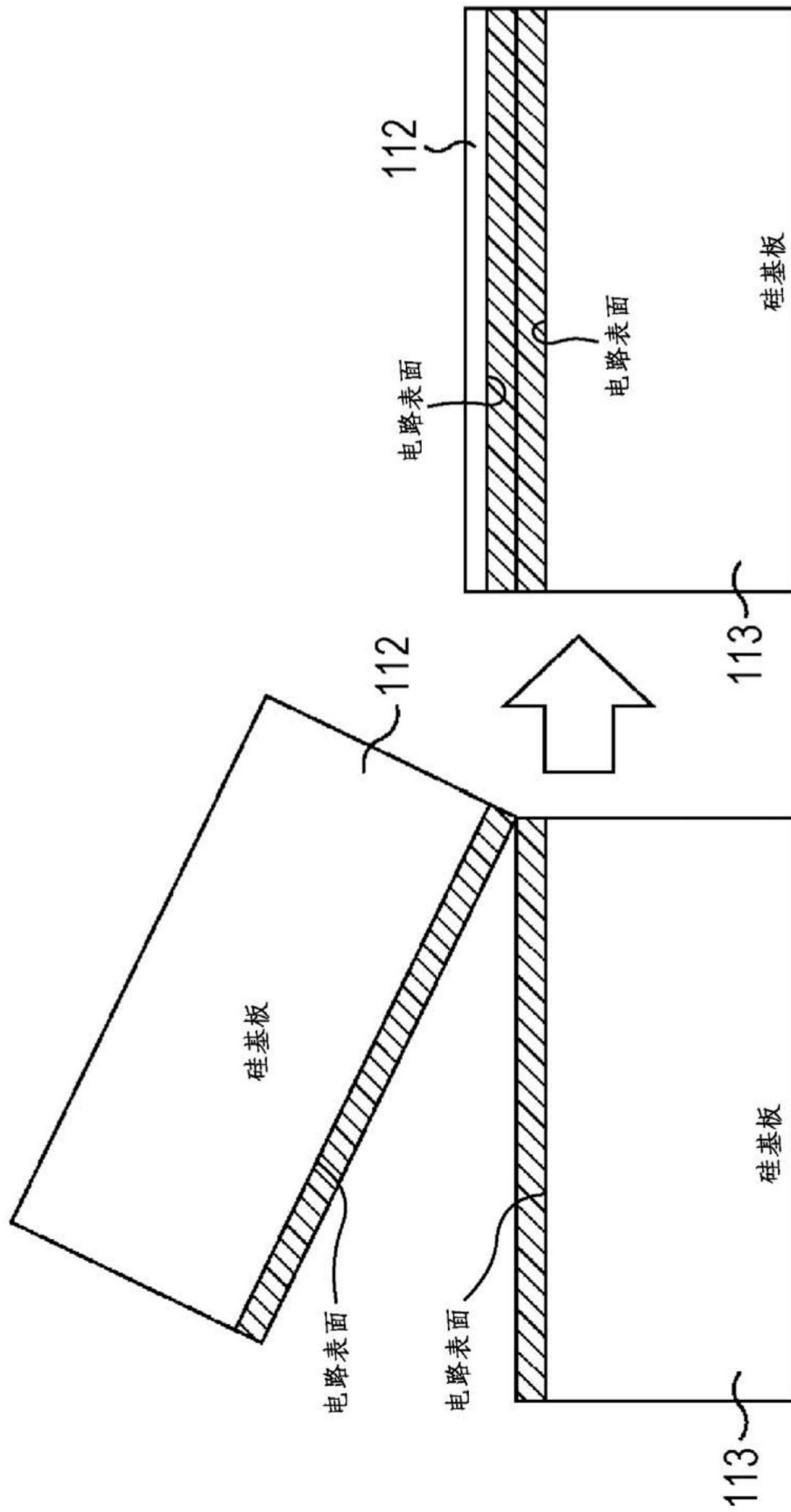


图3

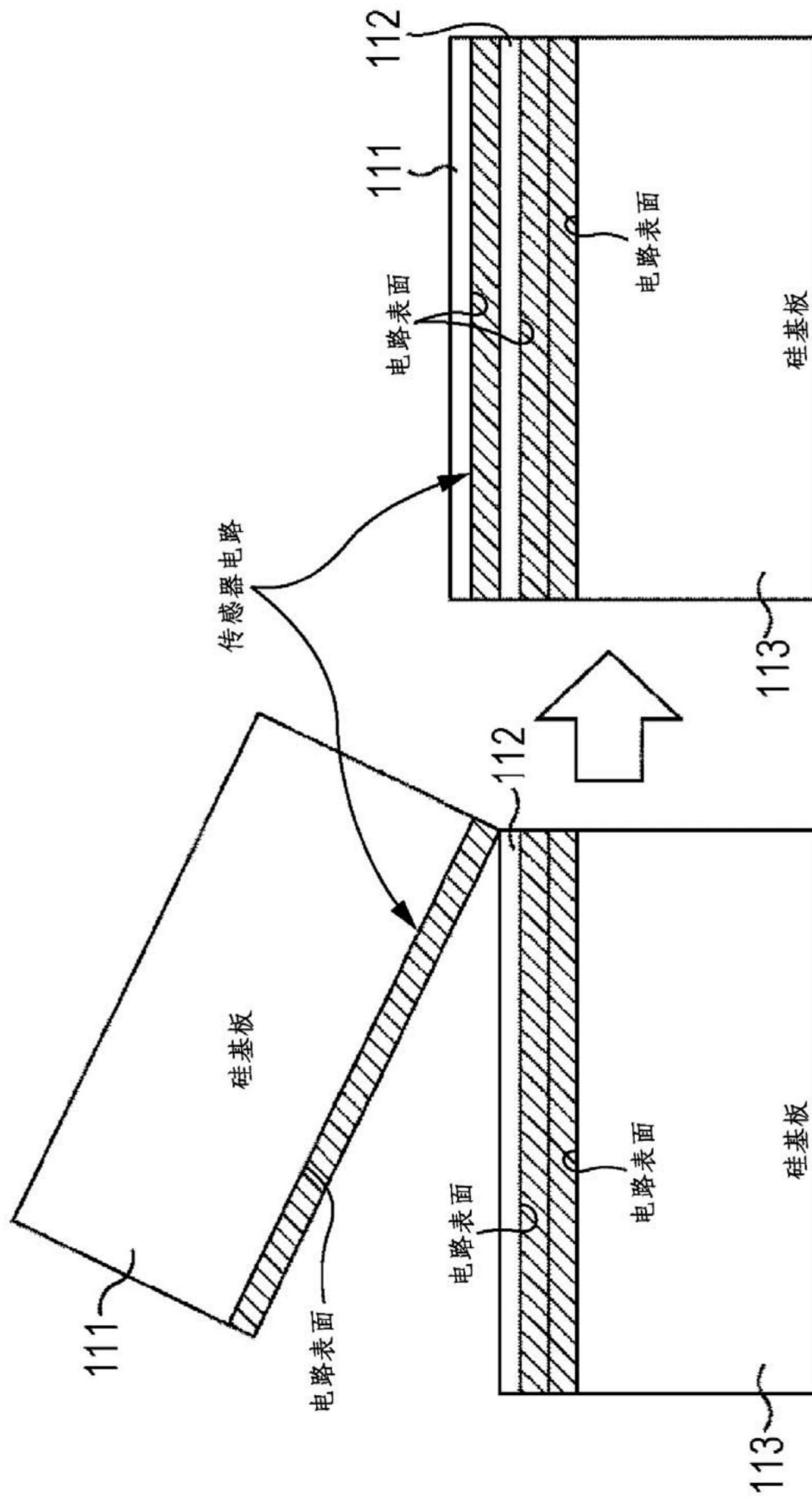


图4

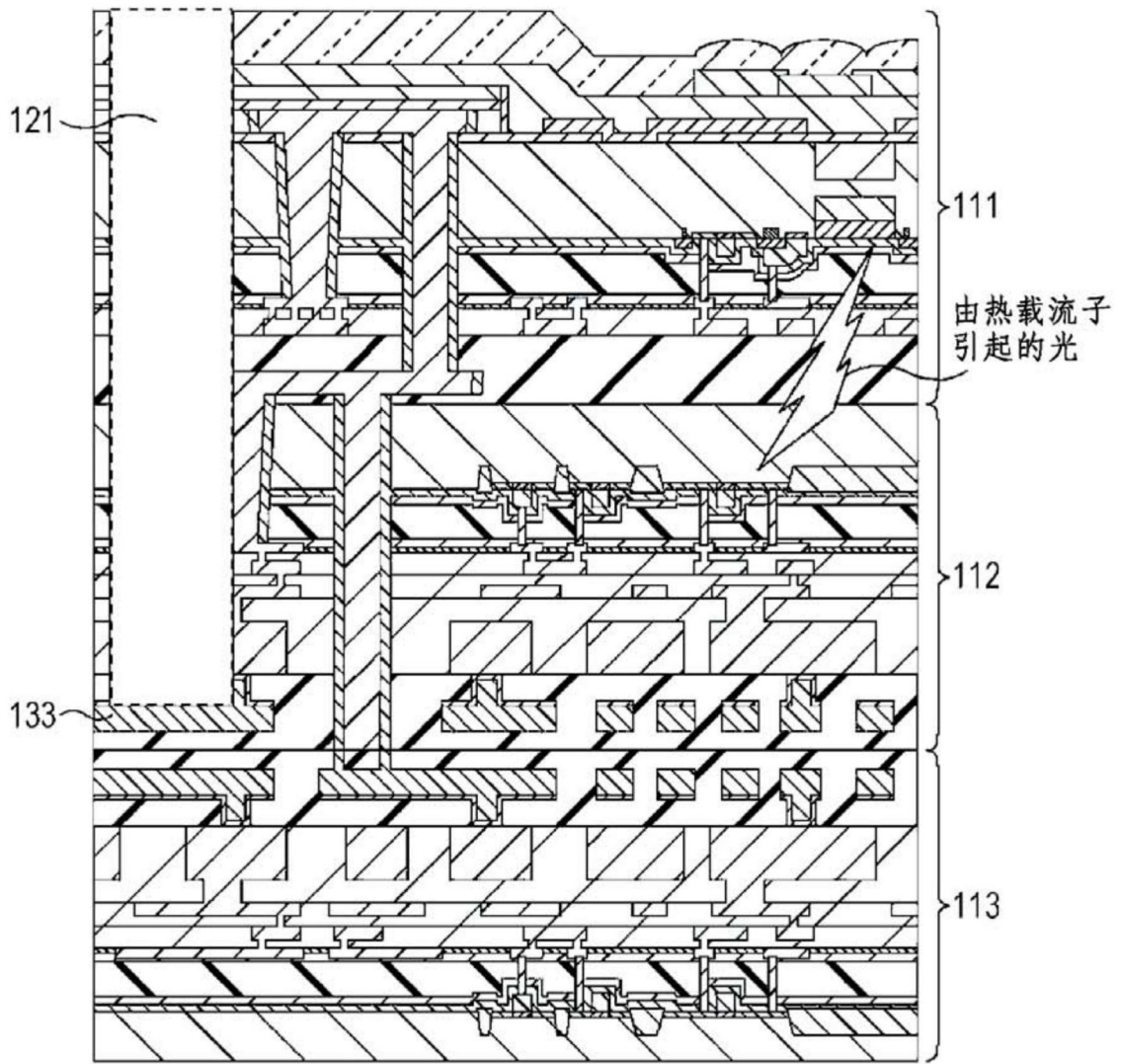


图5

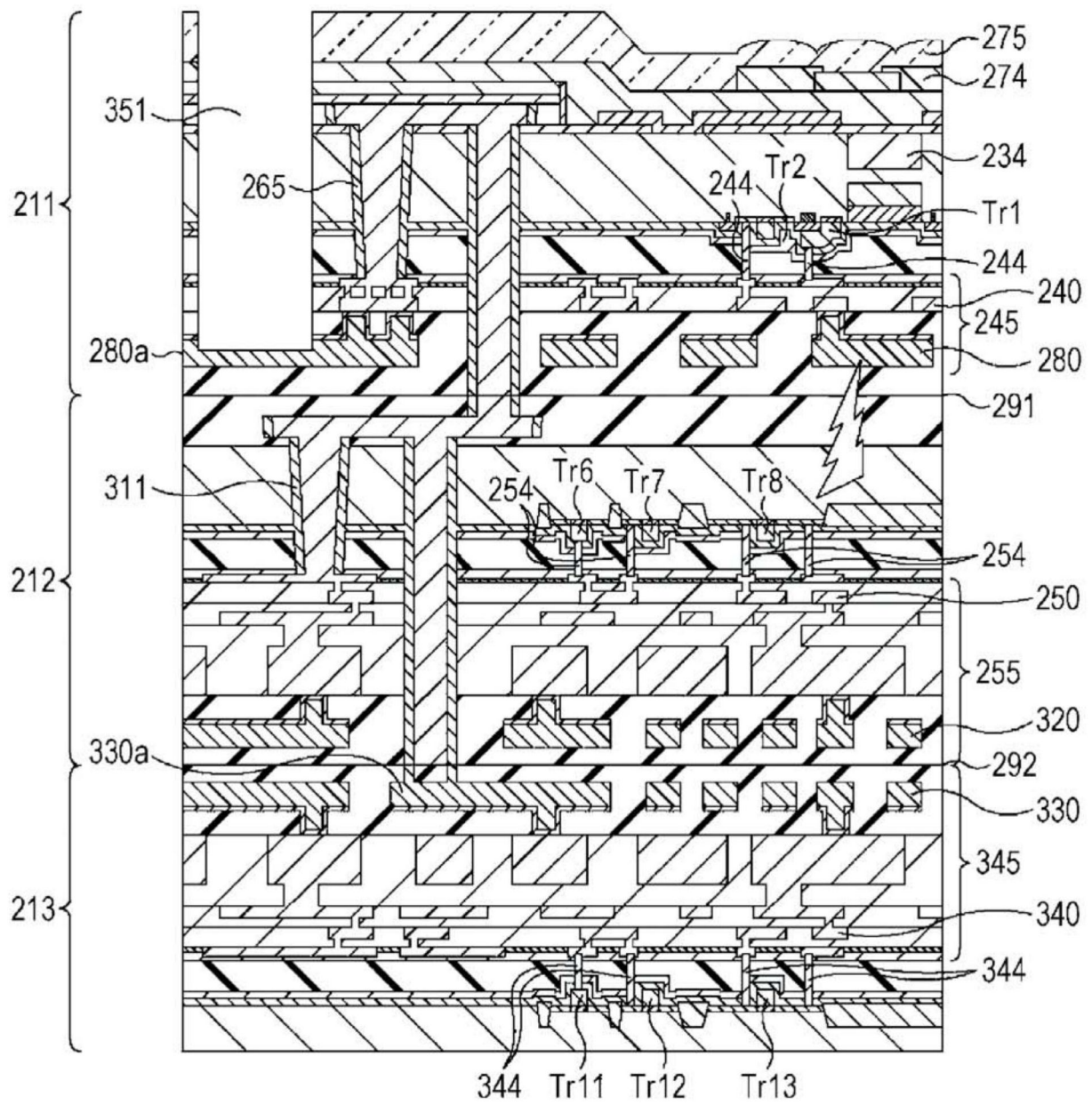


图6

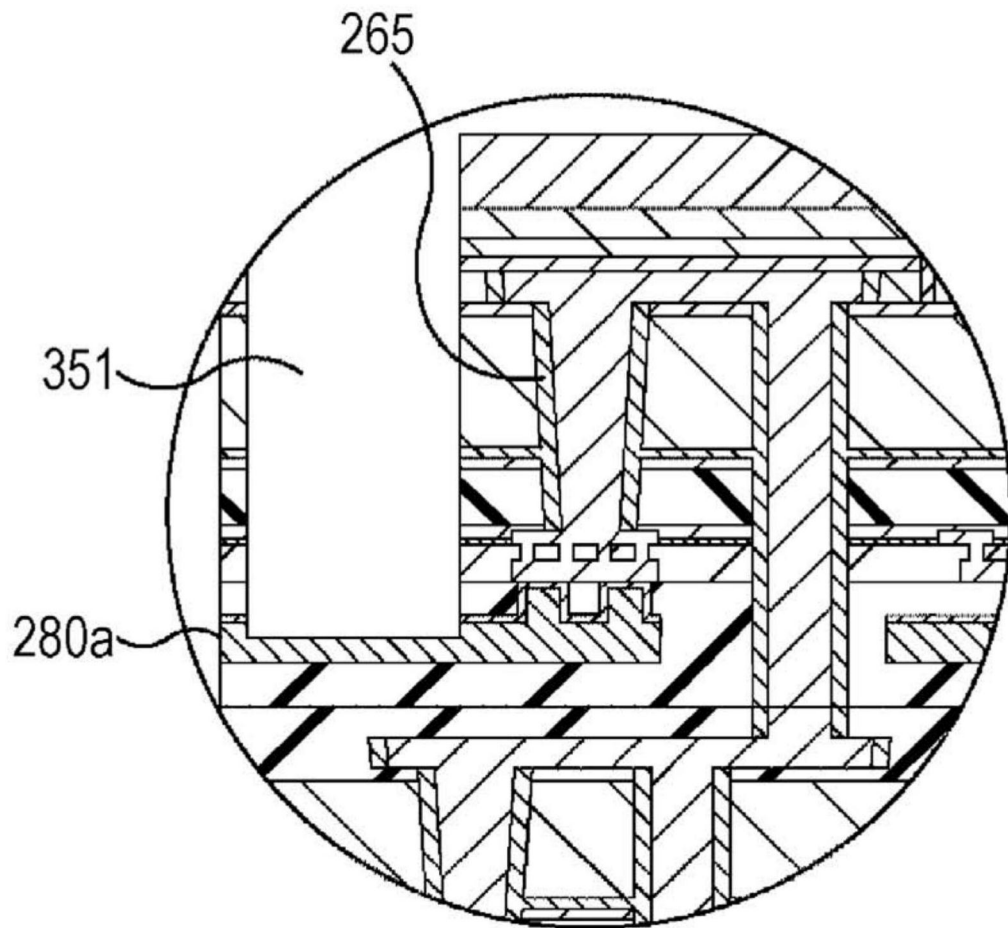


图7A

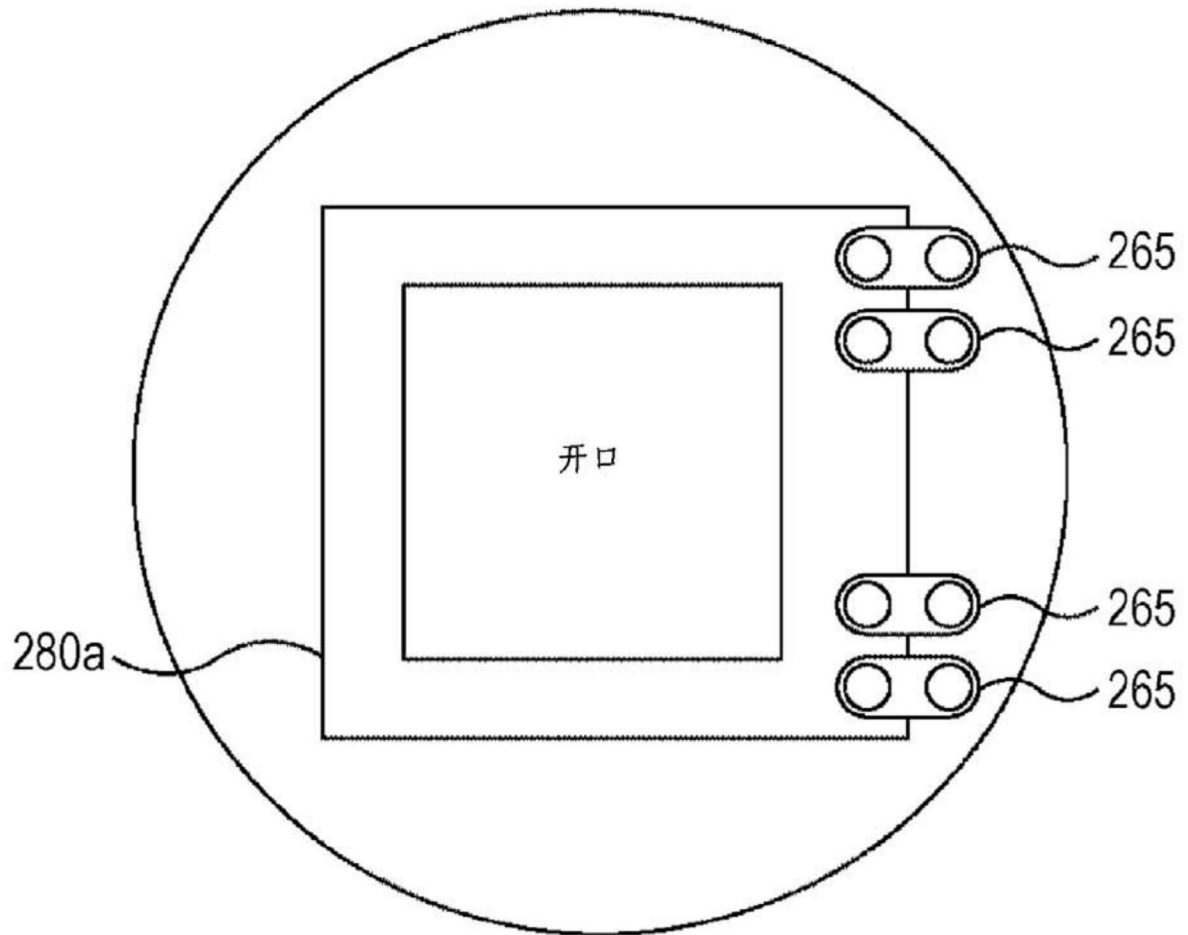


图7B

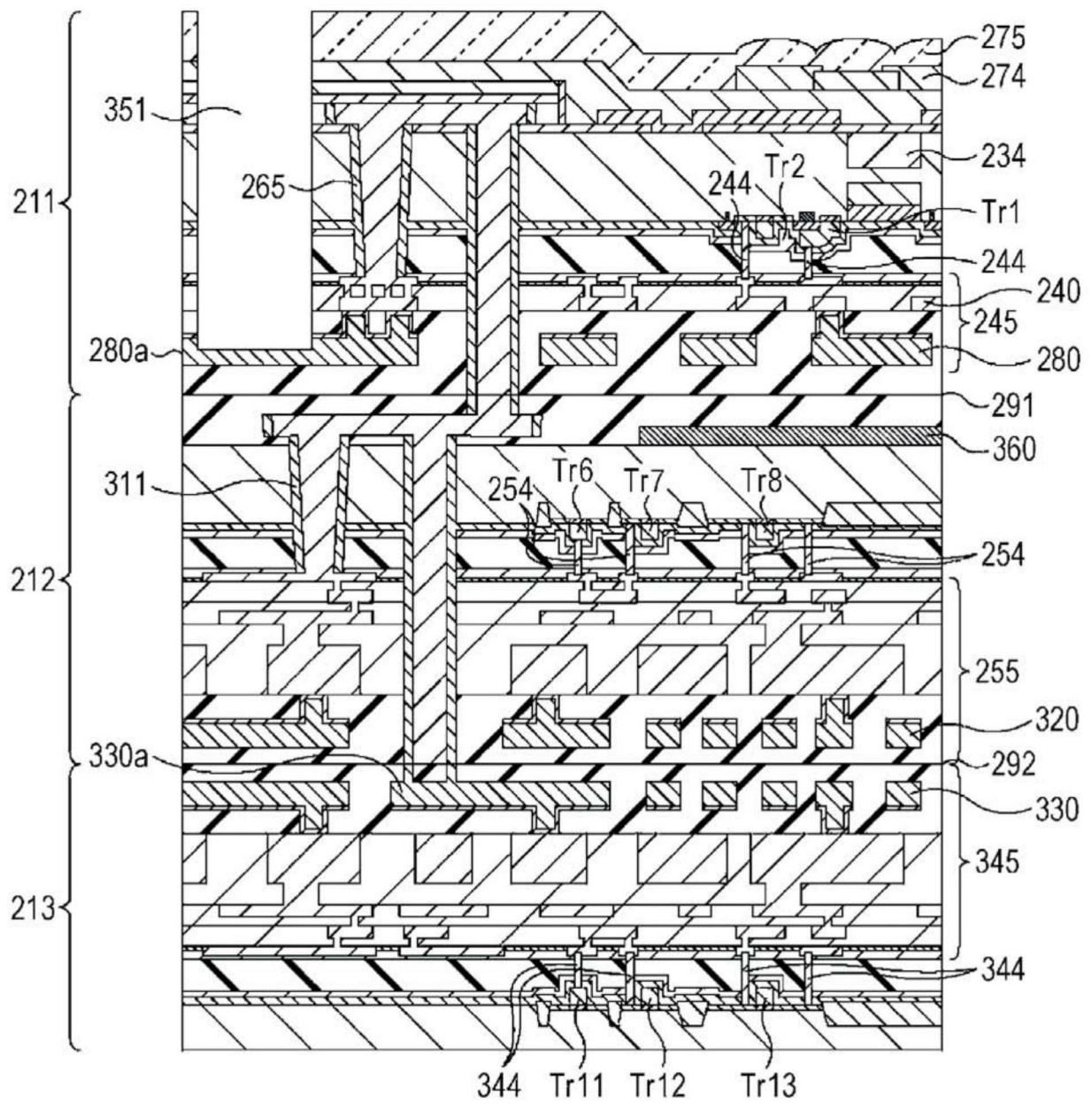


图8

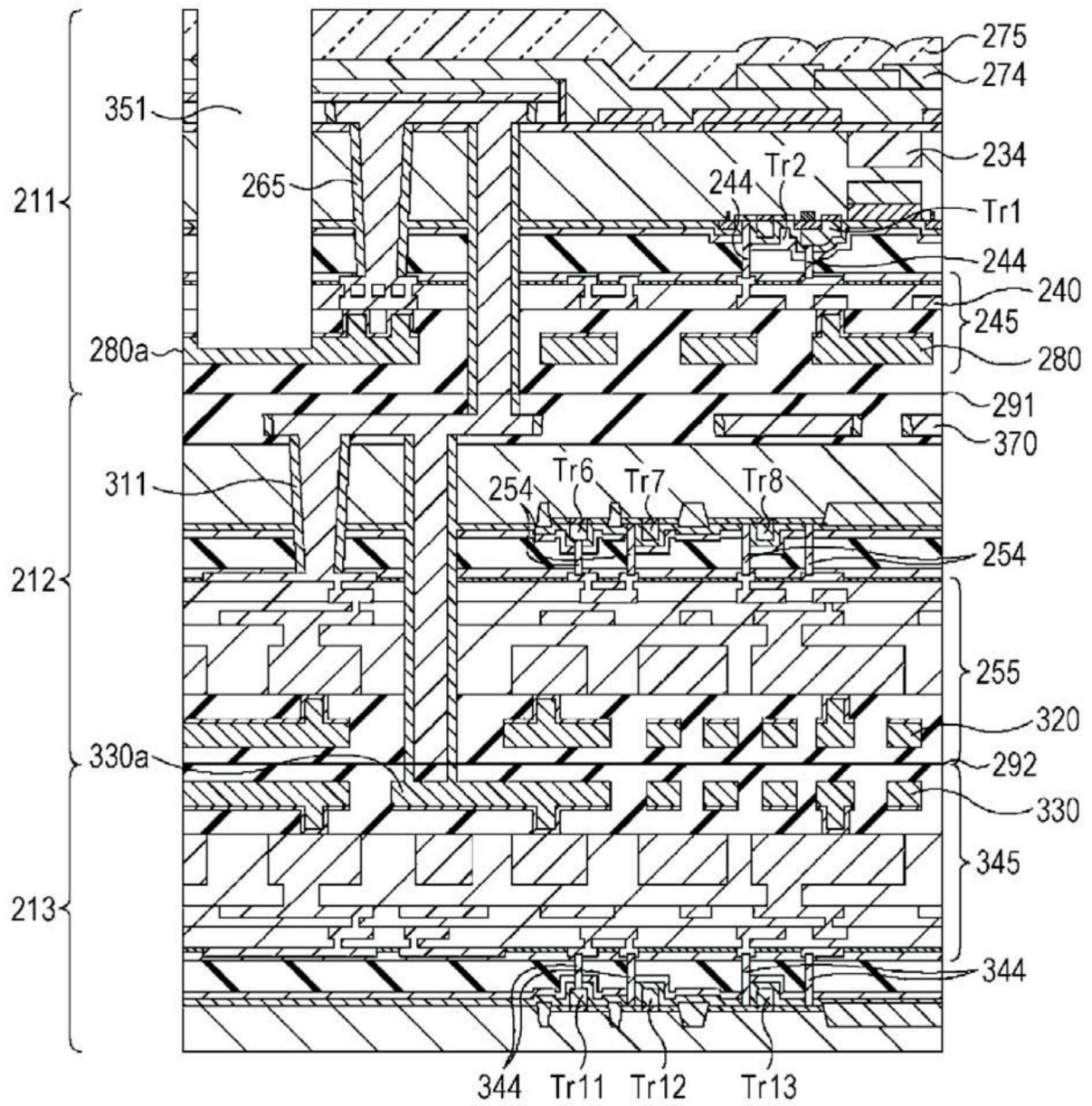


图9

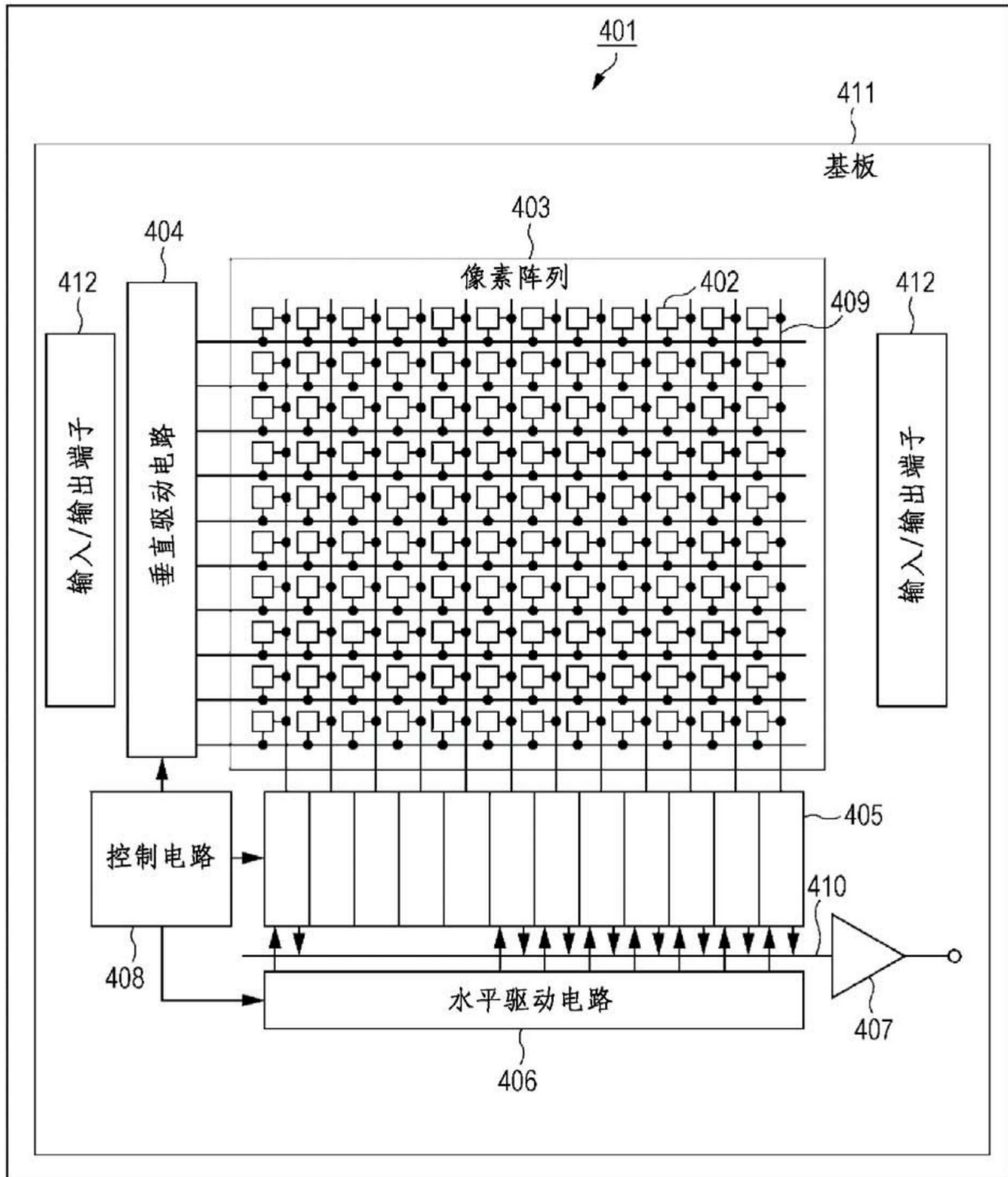


图10

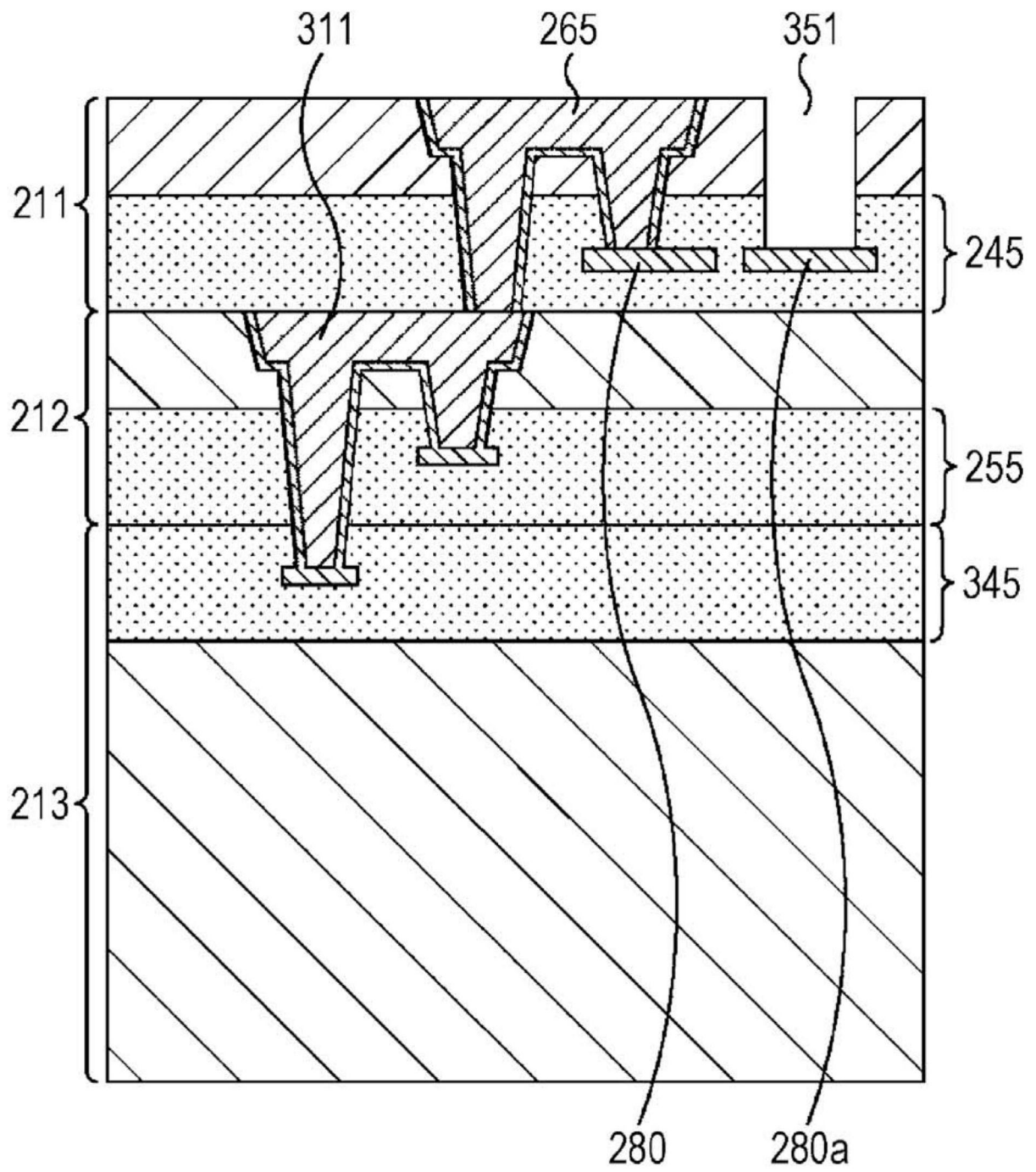


图11

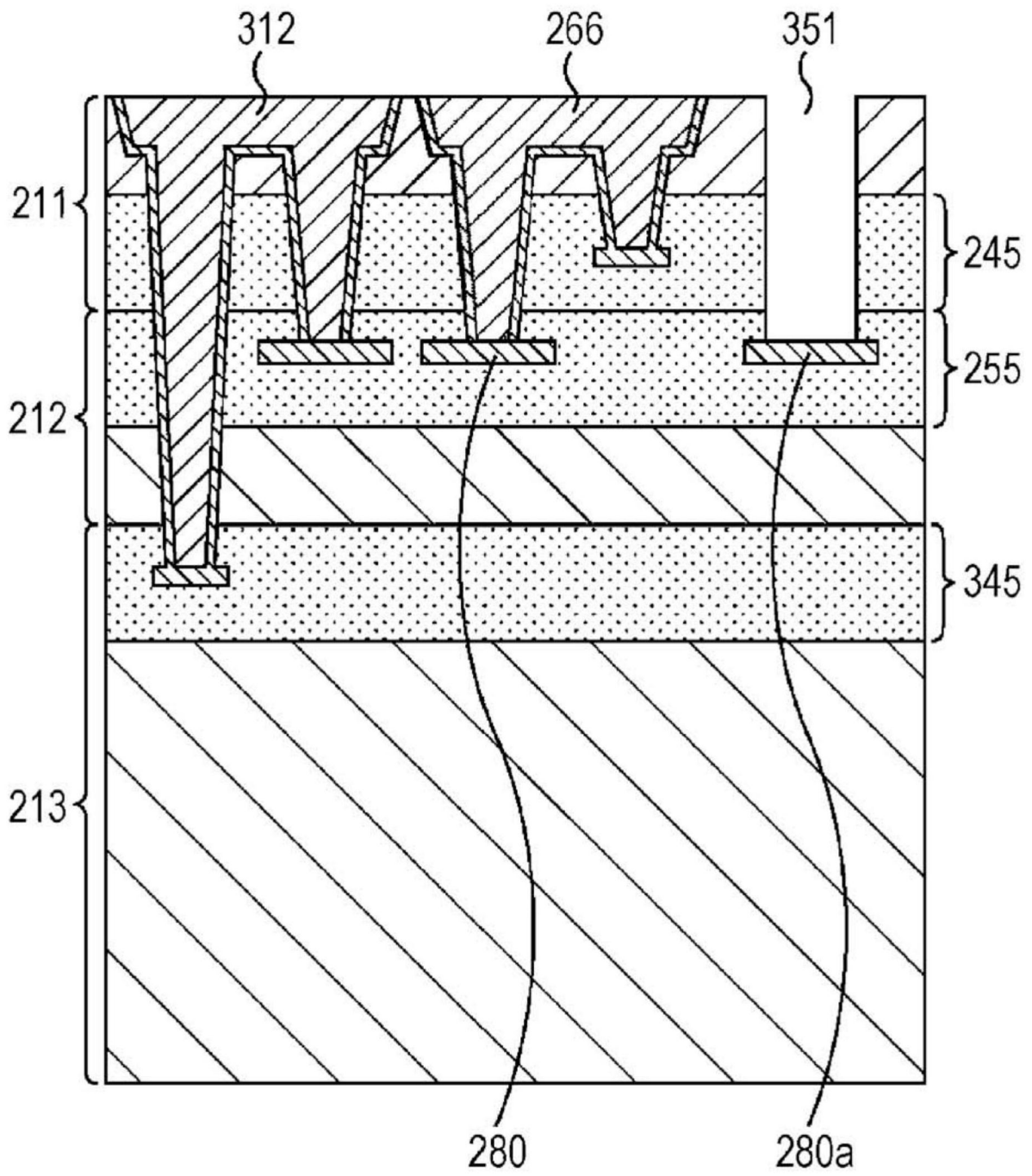


图12

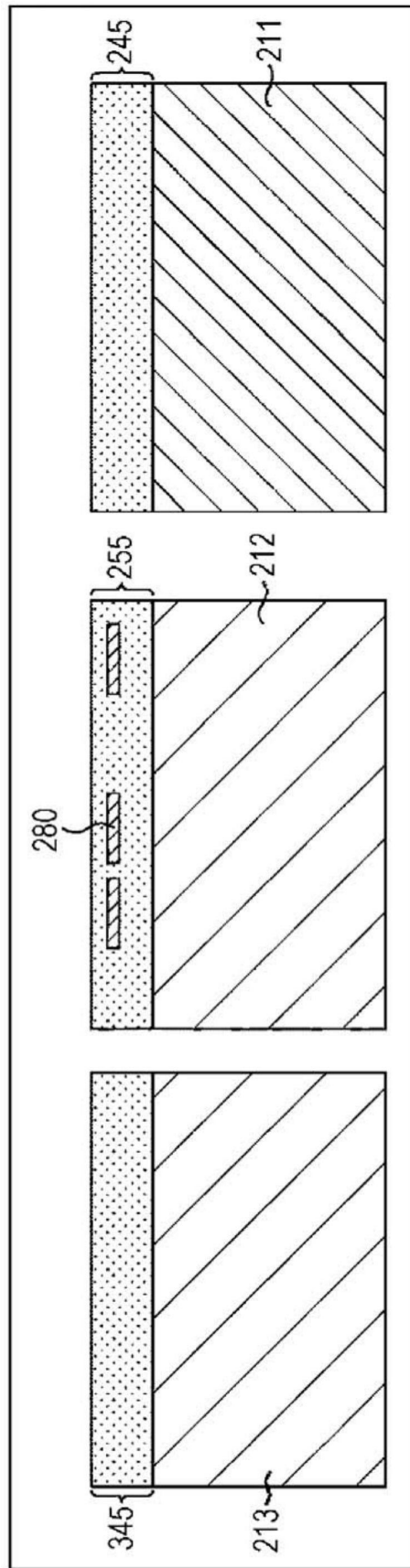


图13

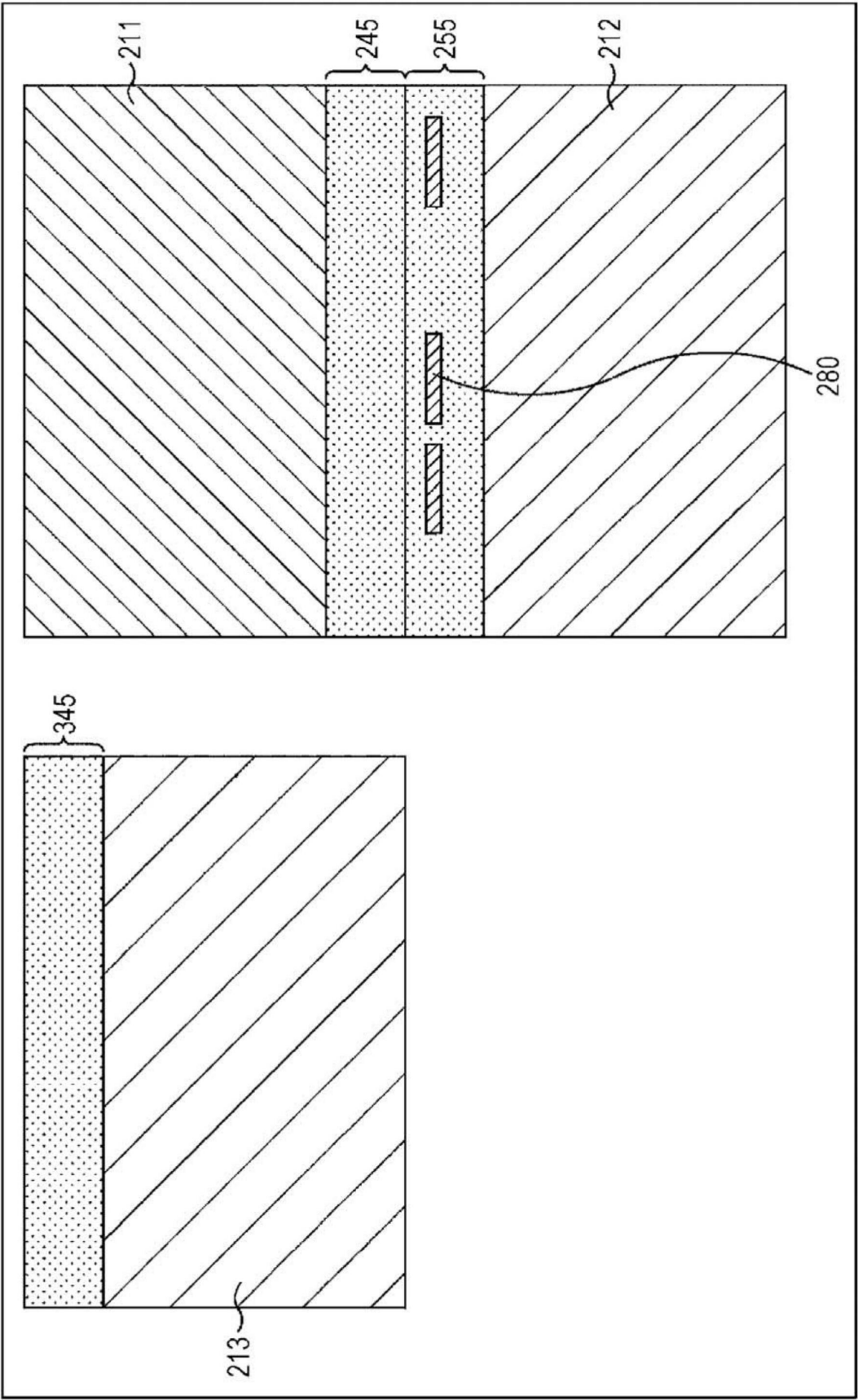


图14

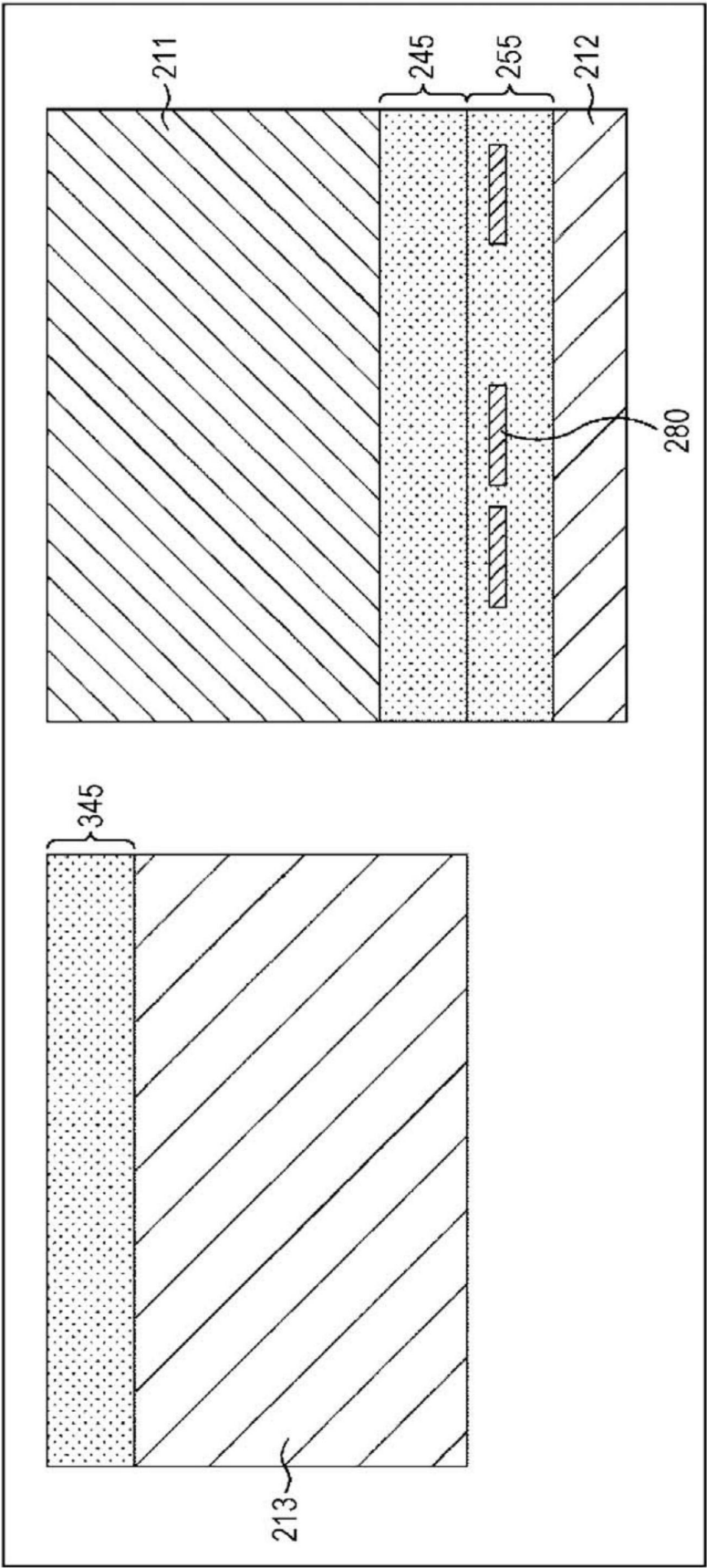


图15

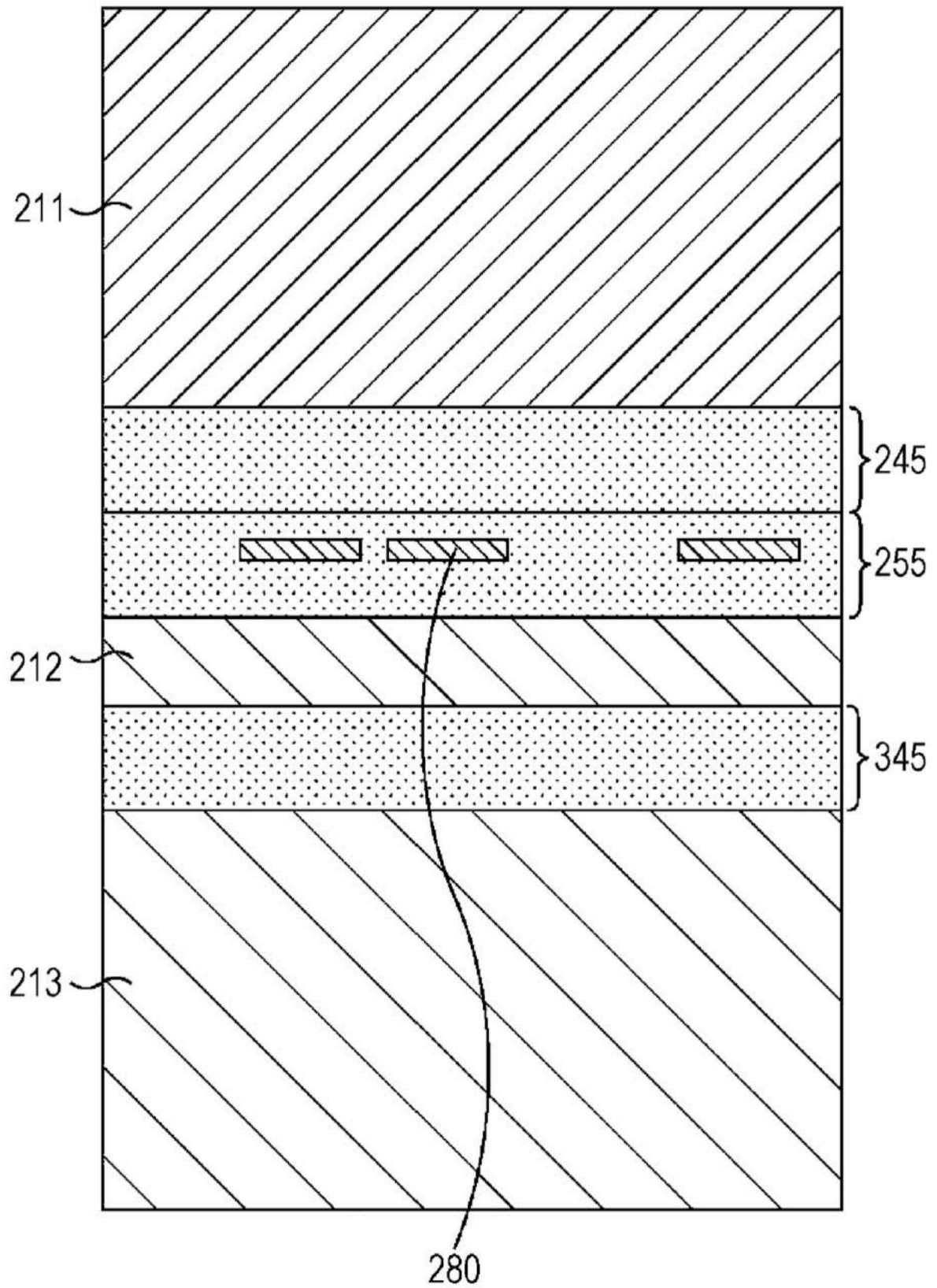


图16

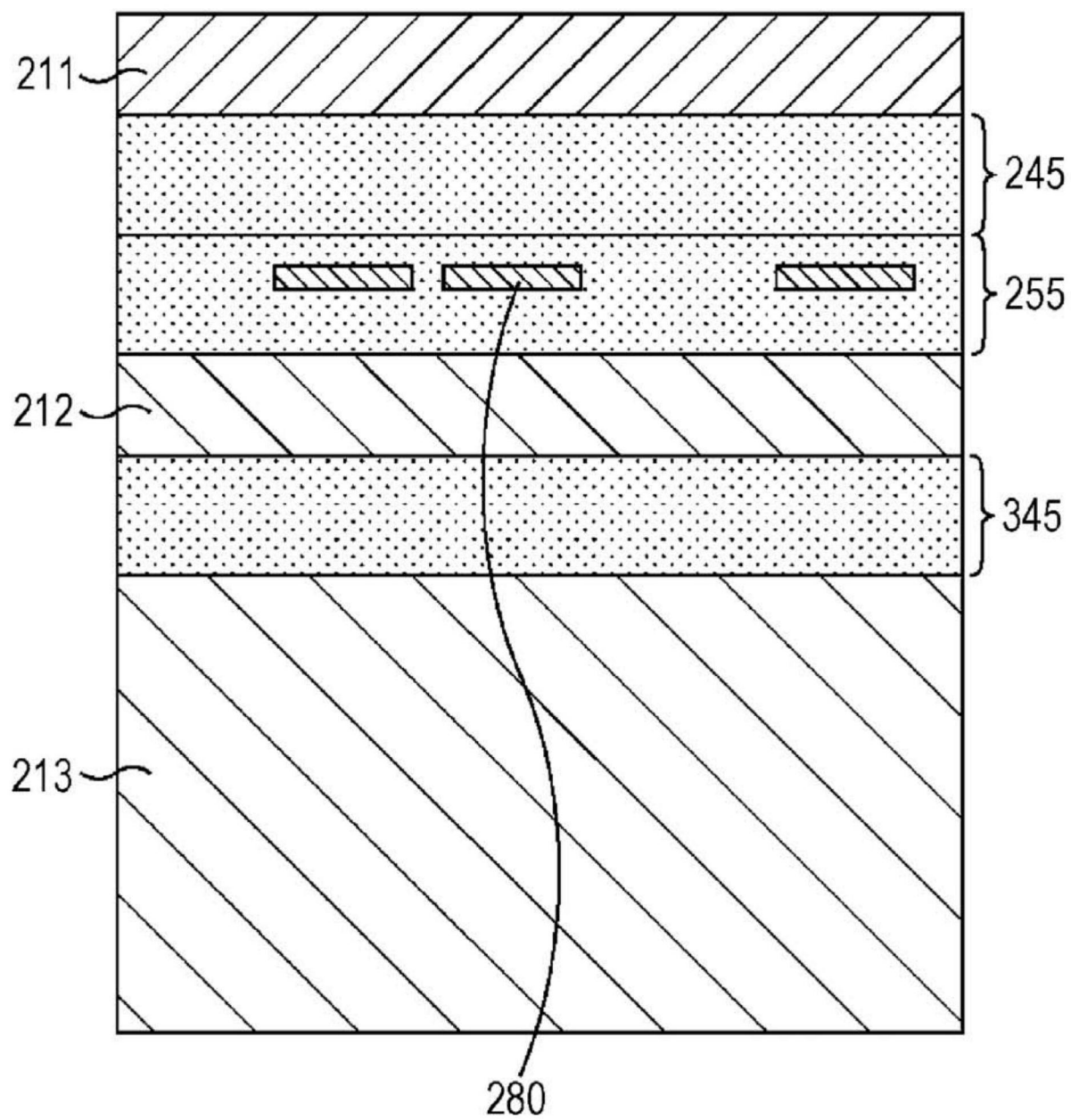


图17

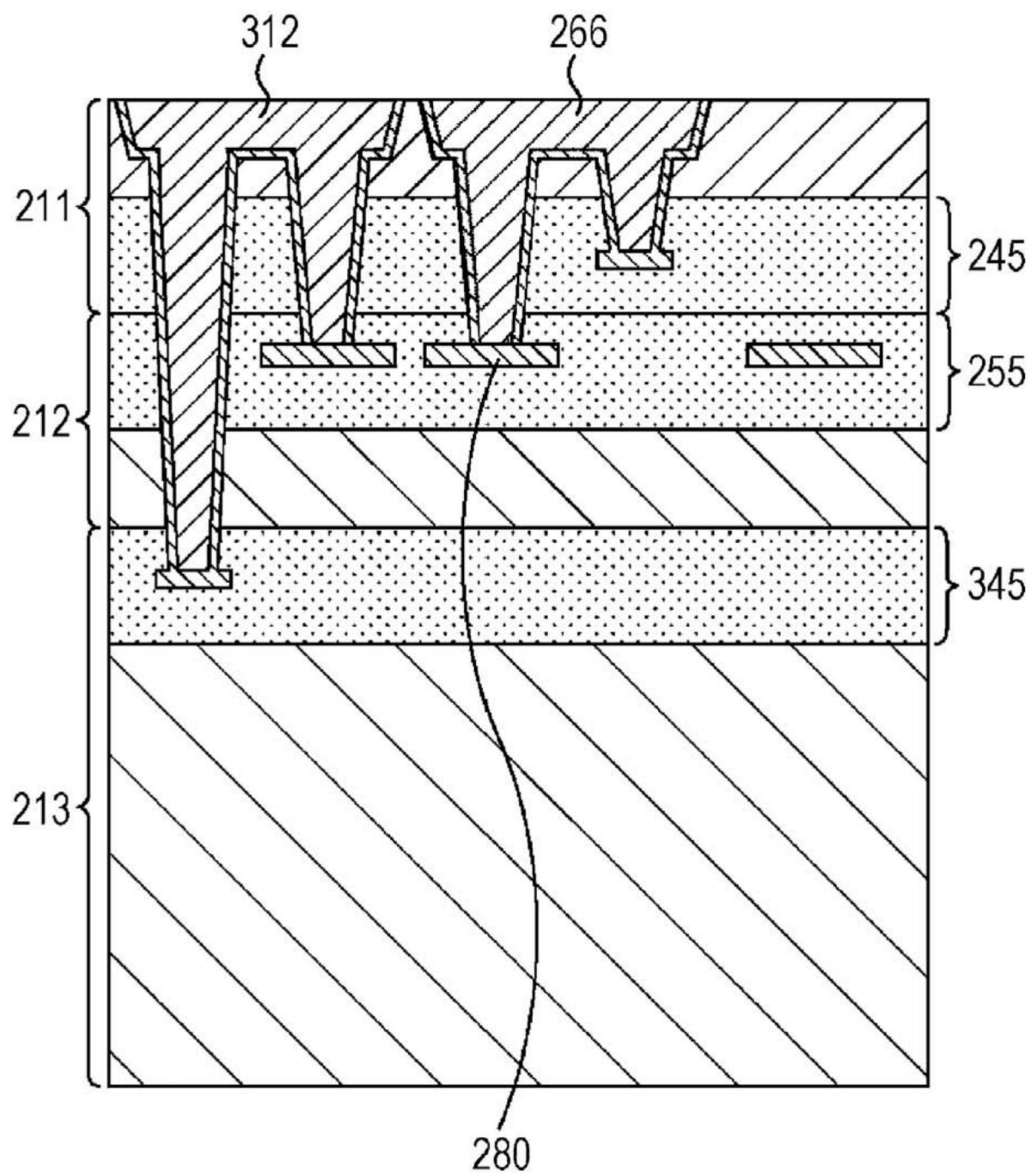


图18

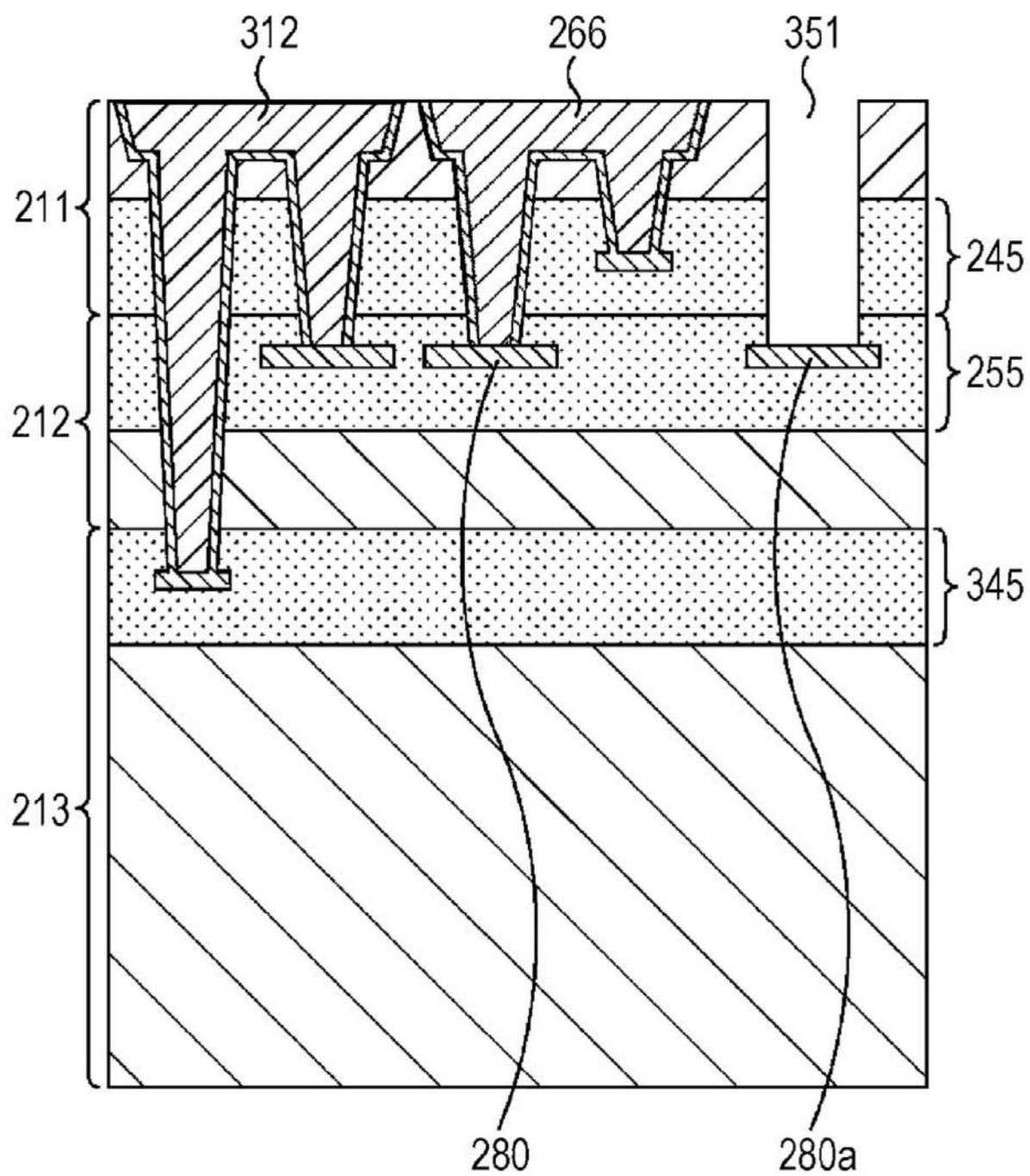


图19

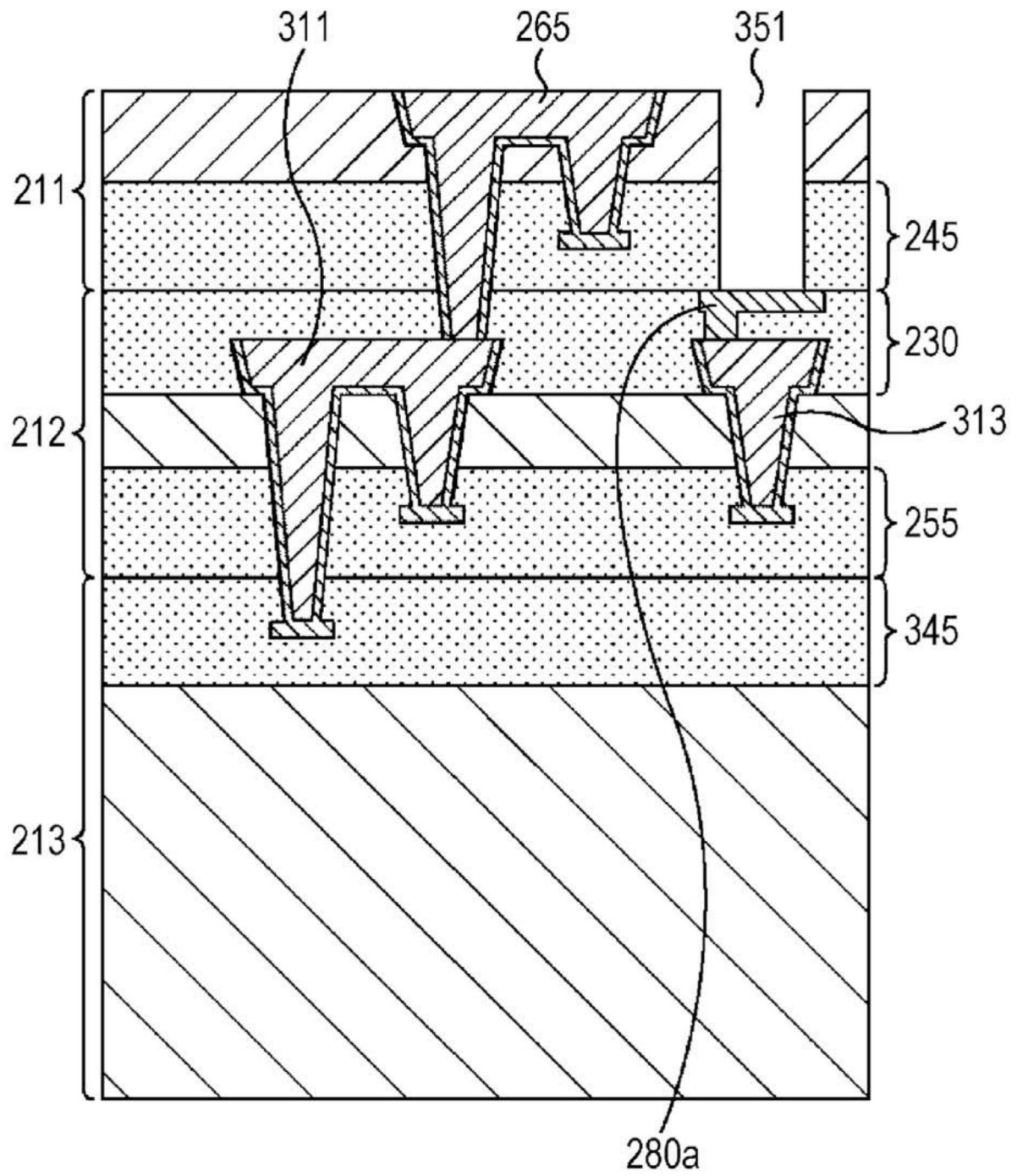


图20

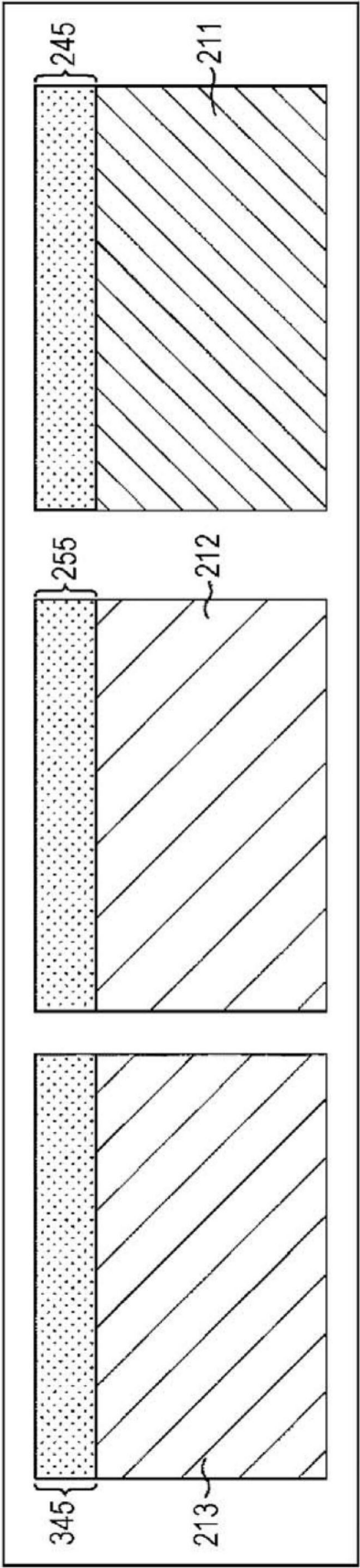


图21

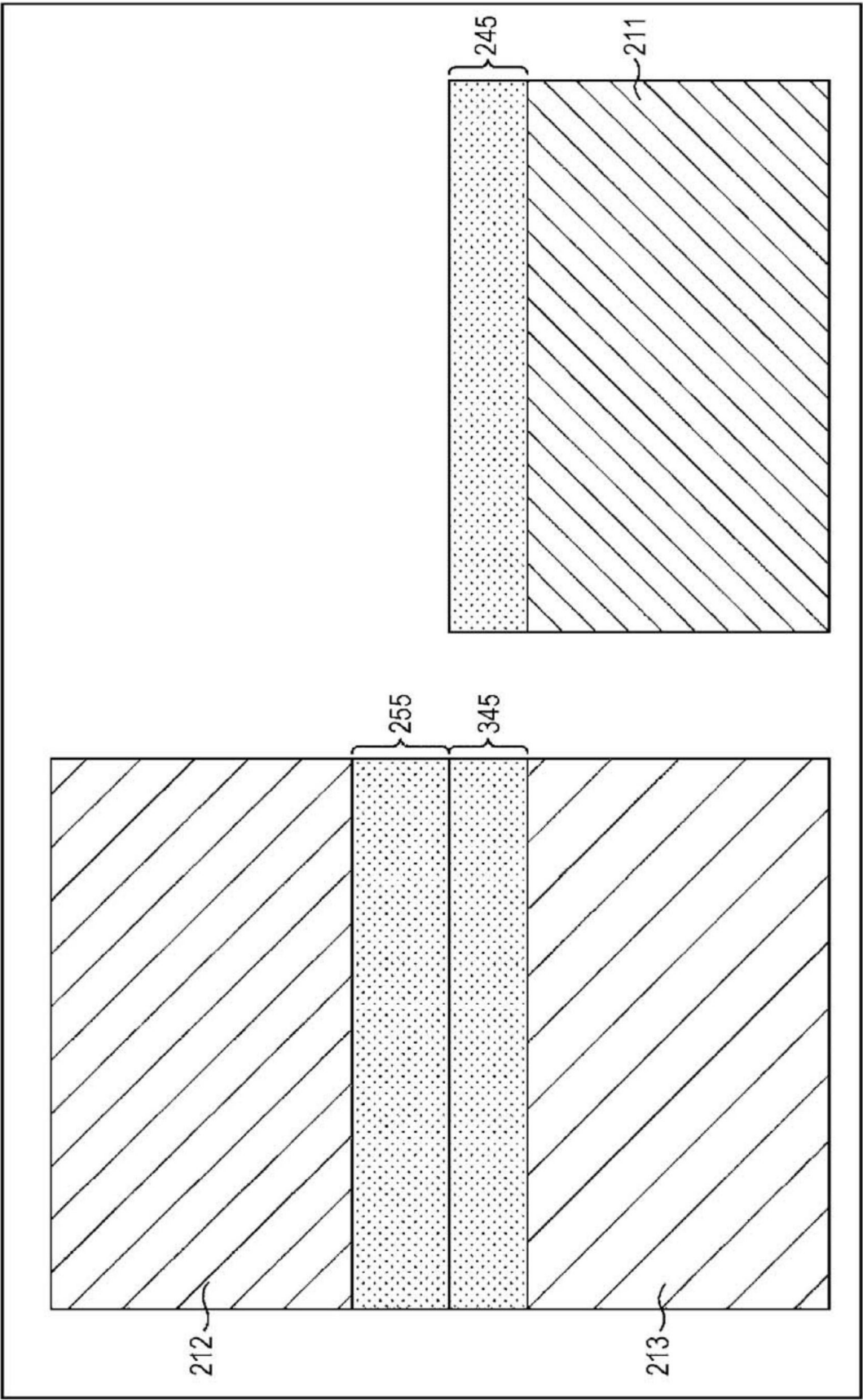


图22

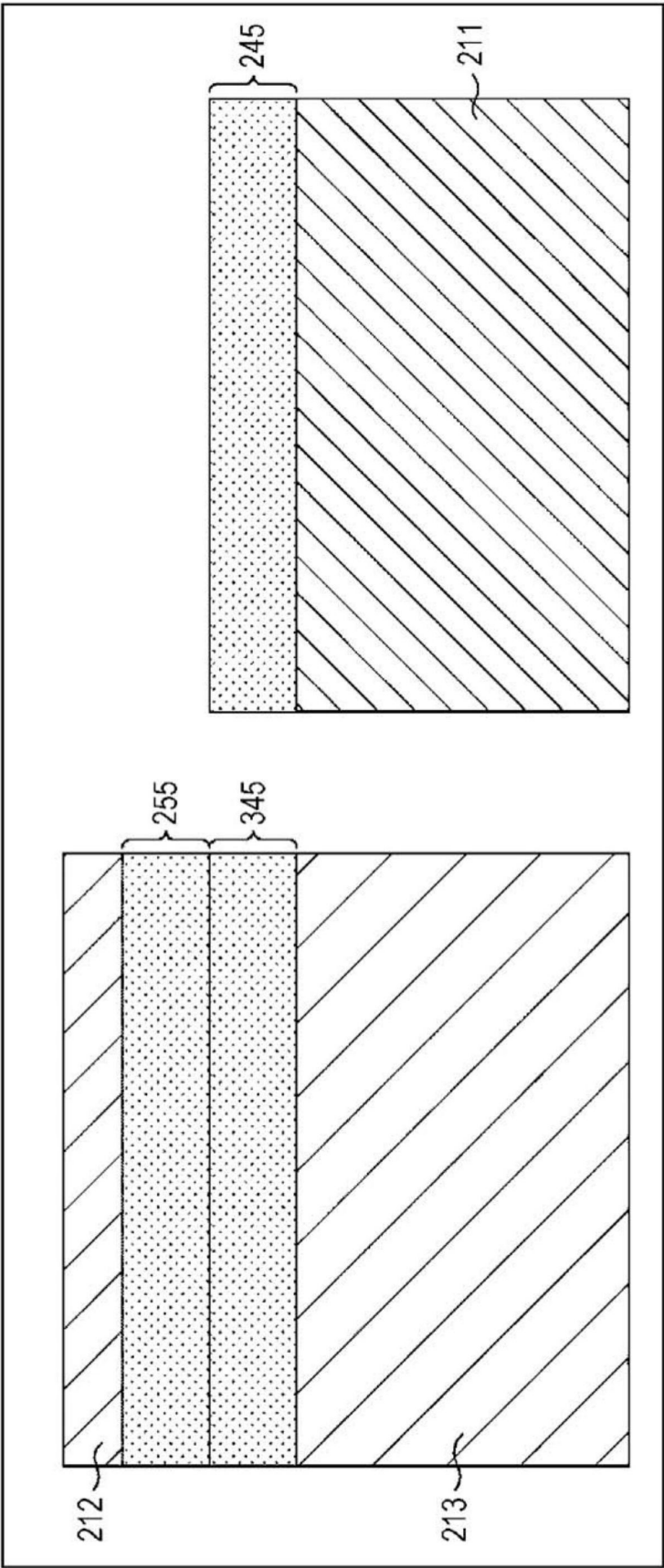


图23

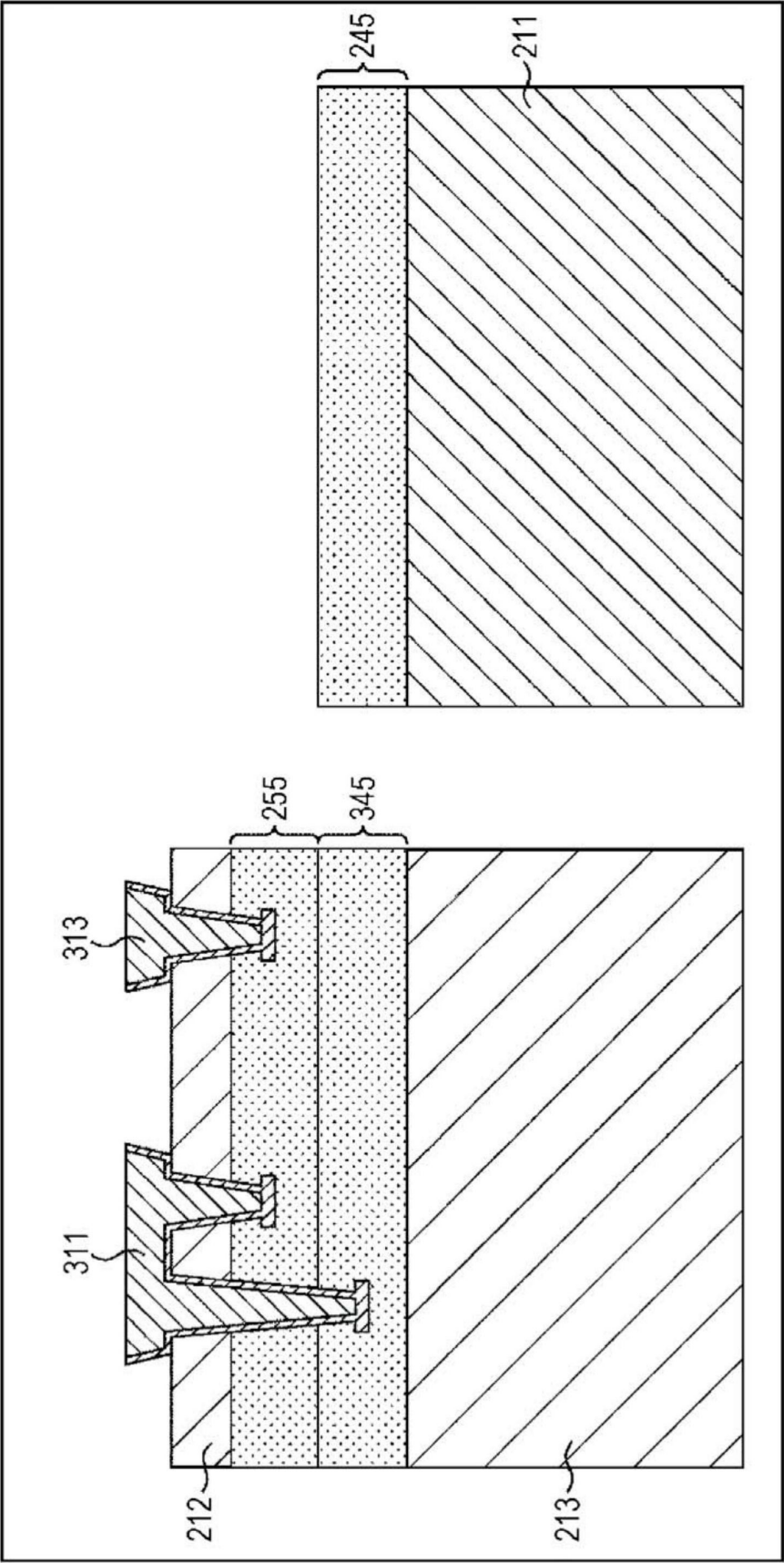


图24

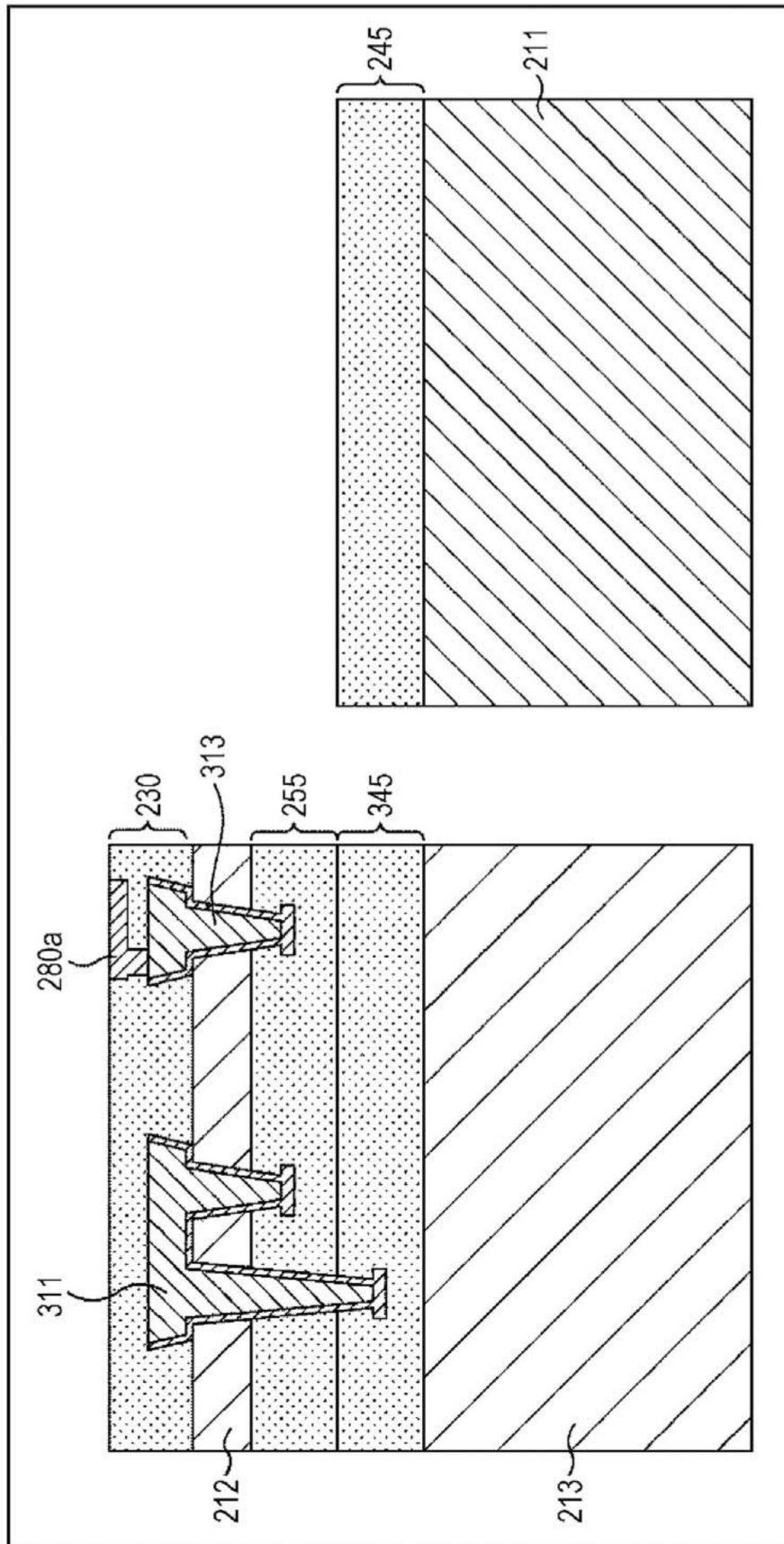


图25

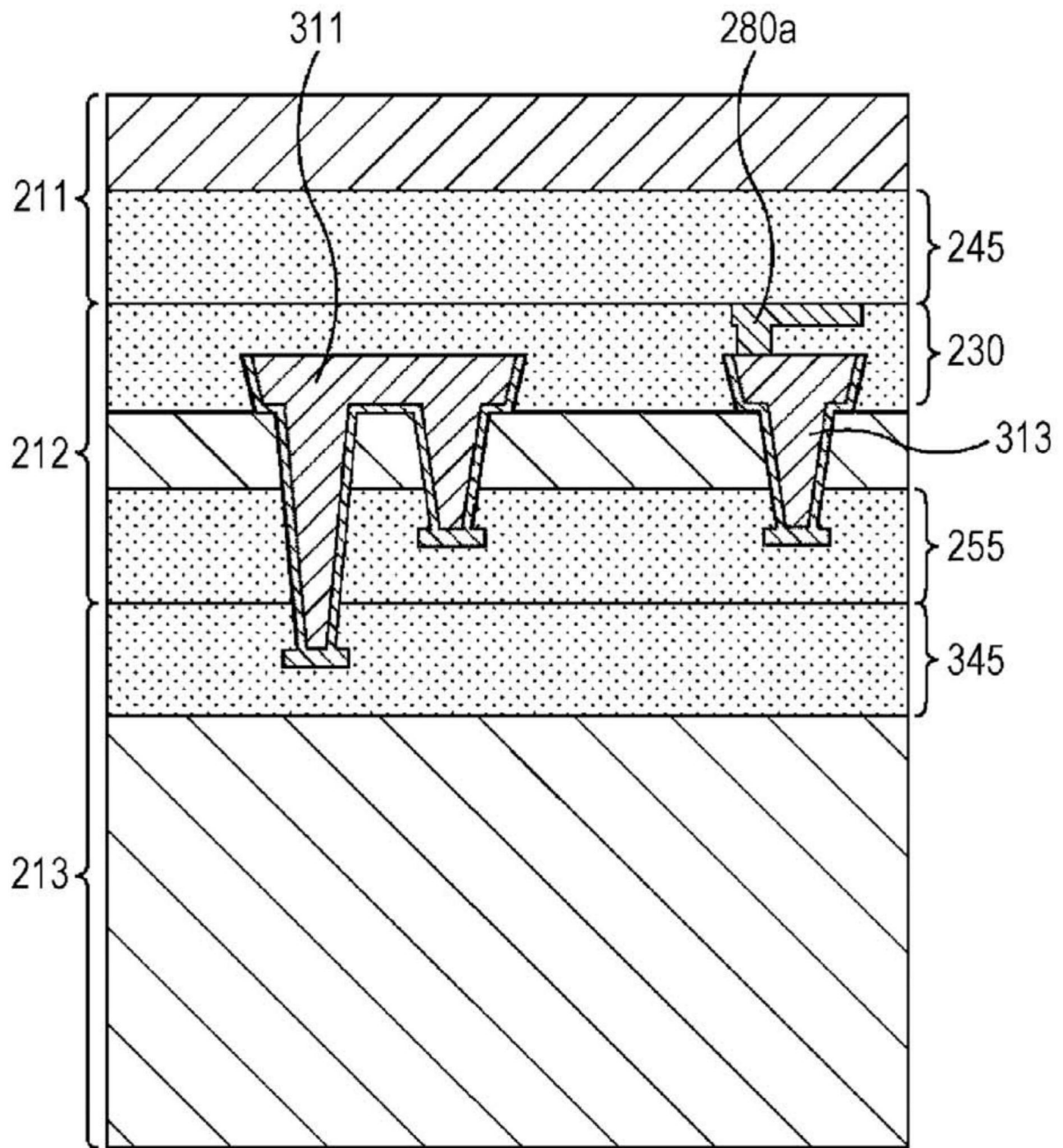


图26

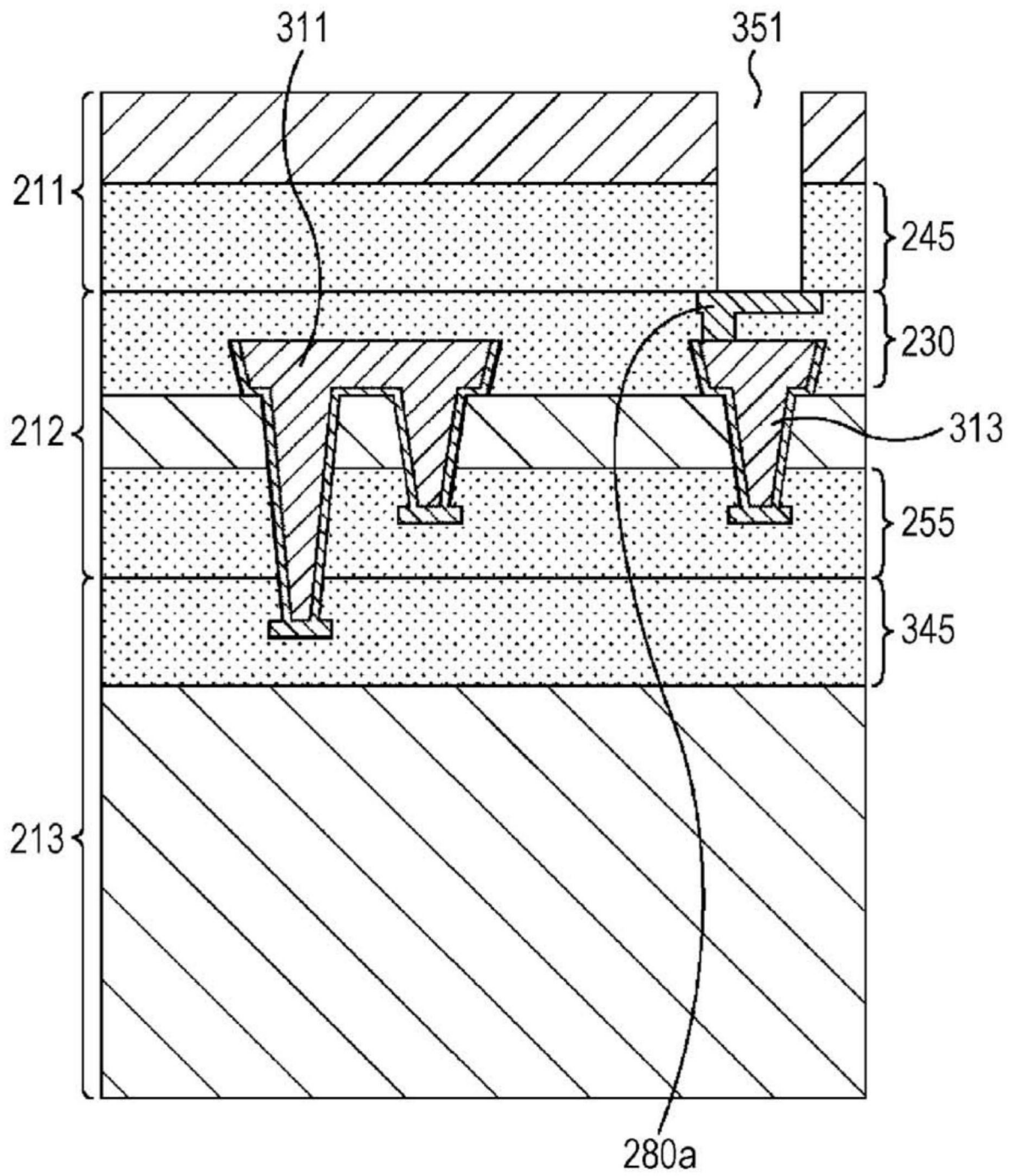


图27

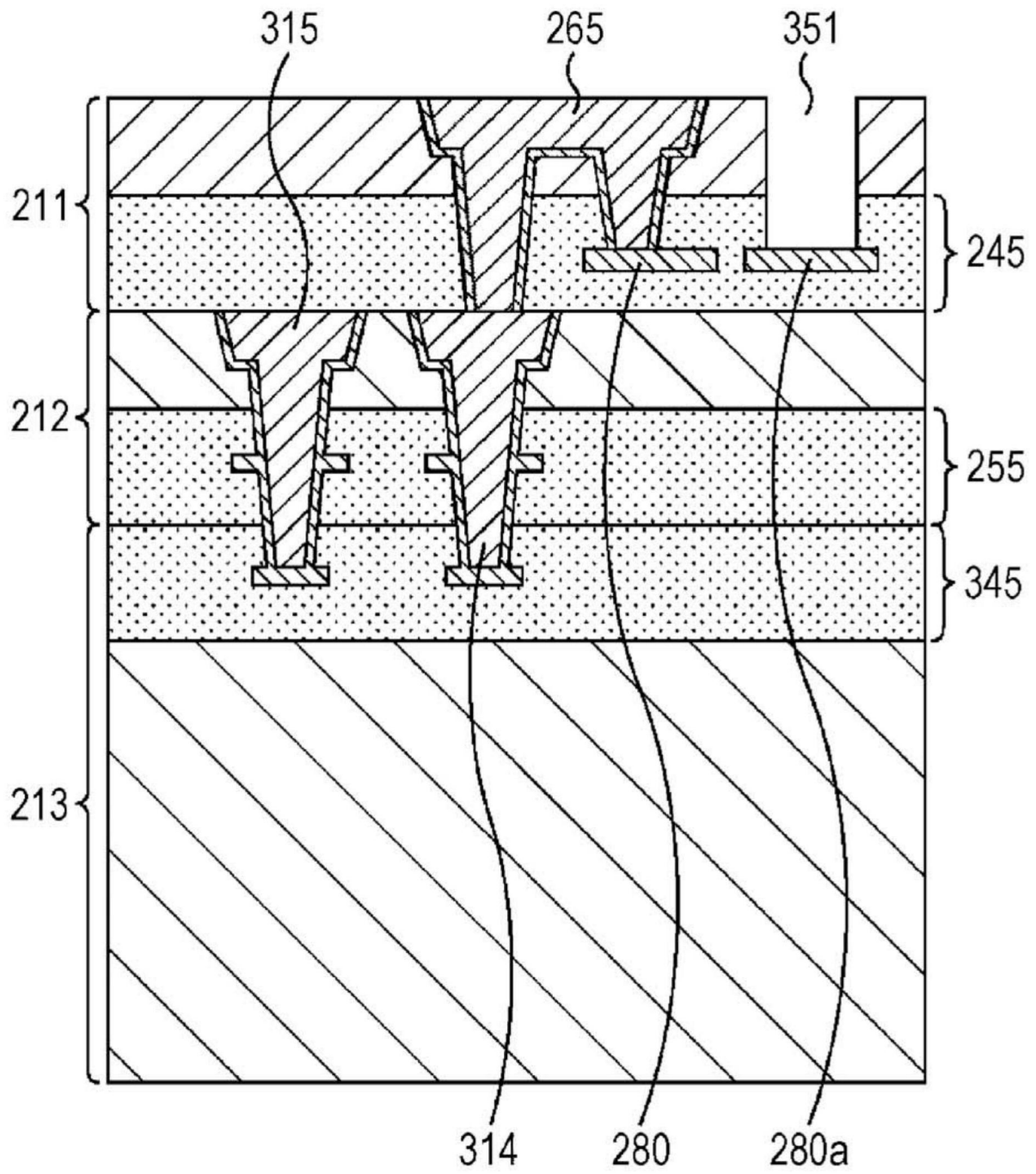


图28

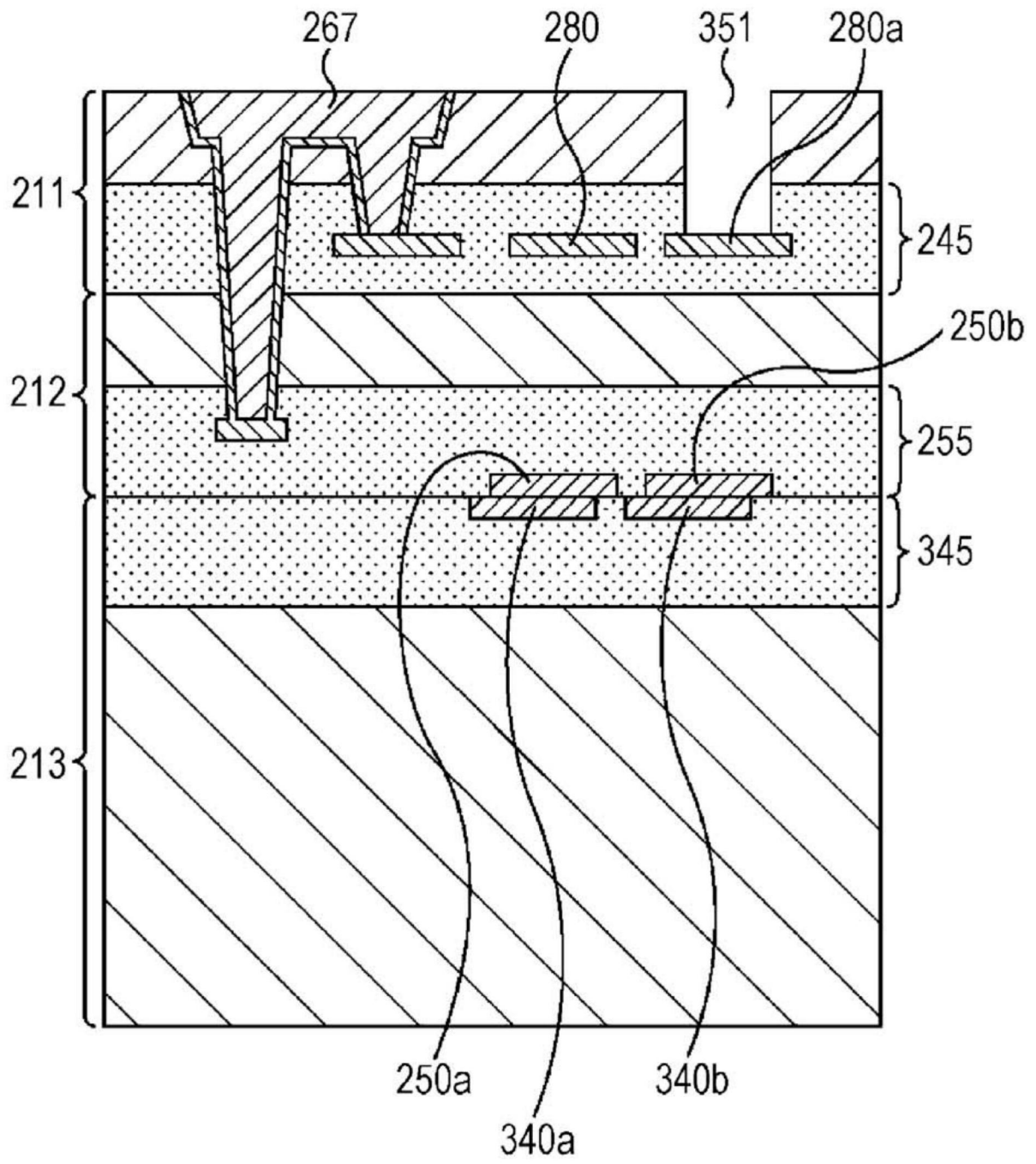


图29

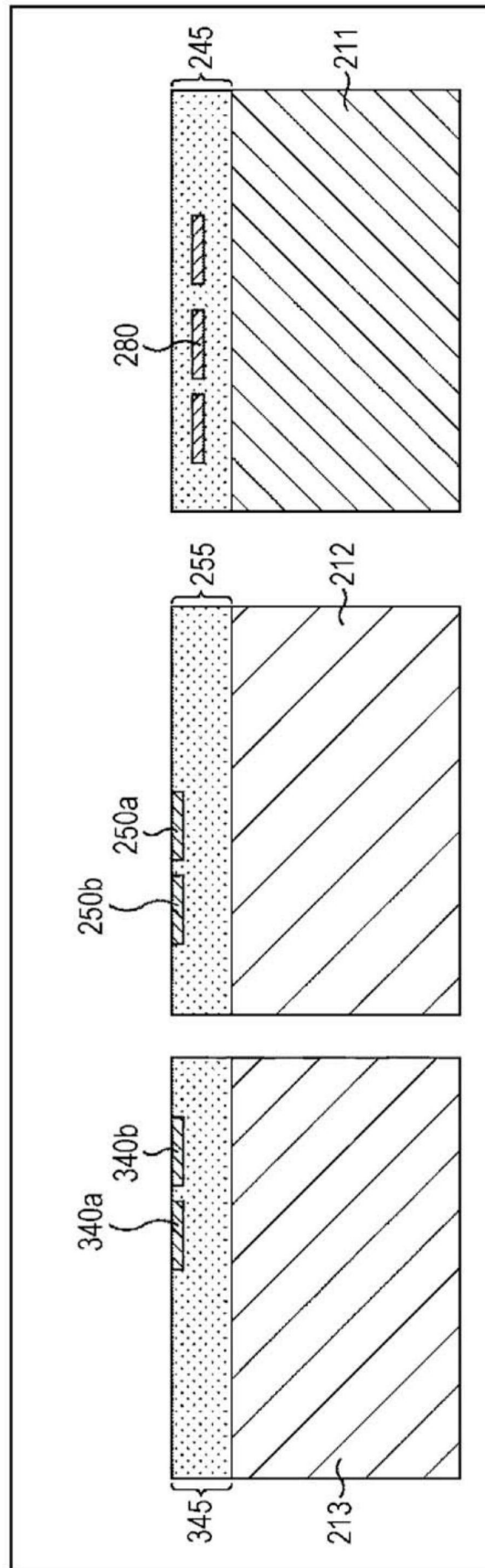


图30

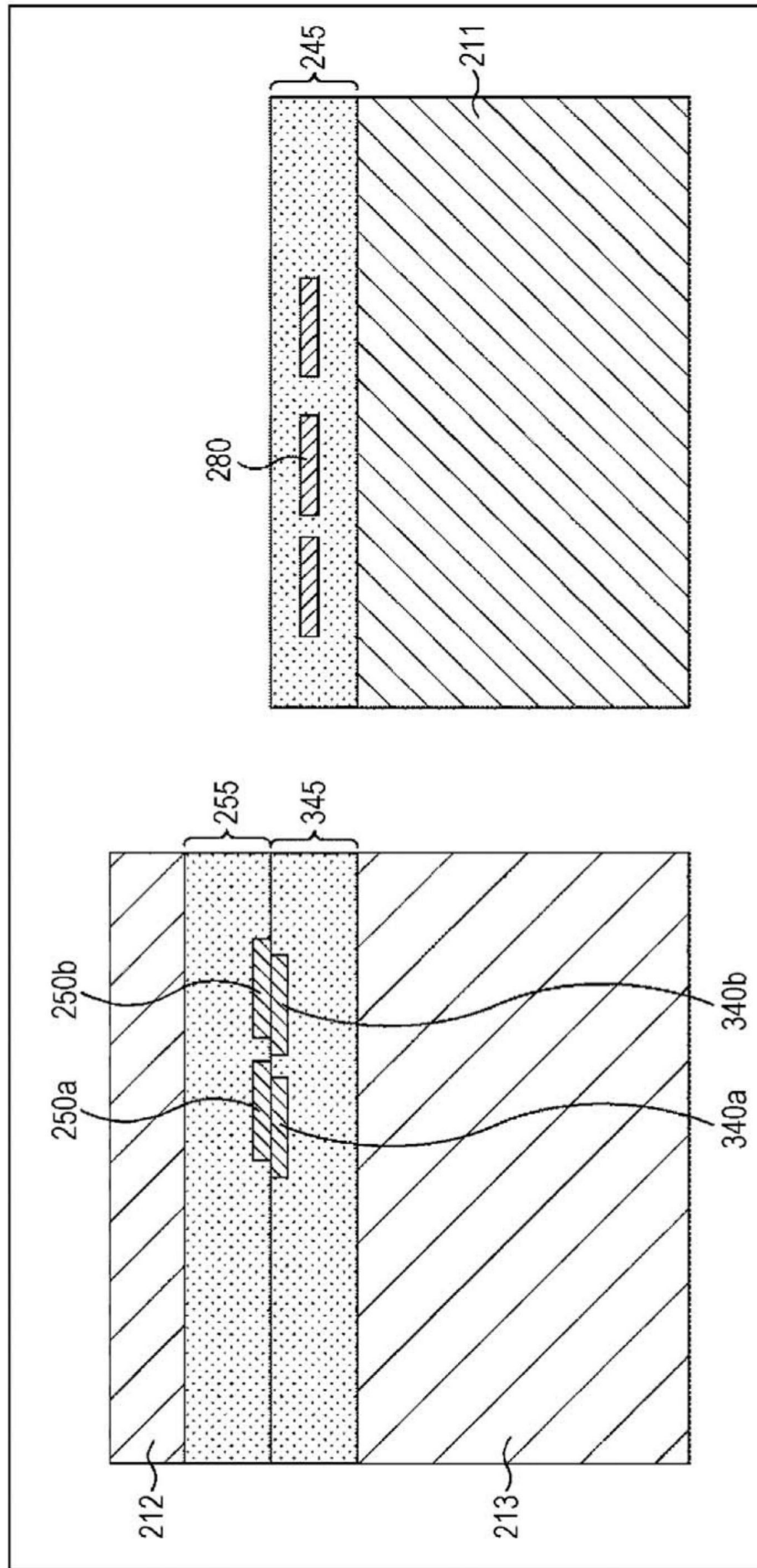


图31

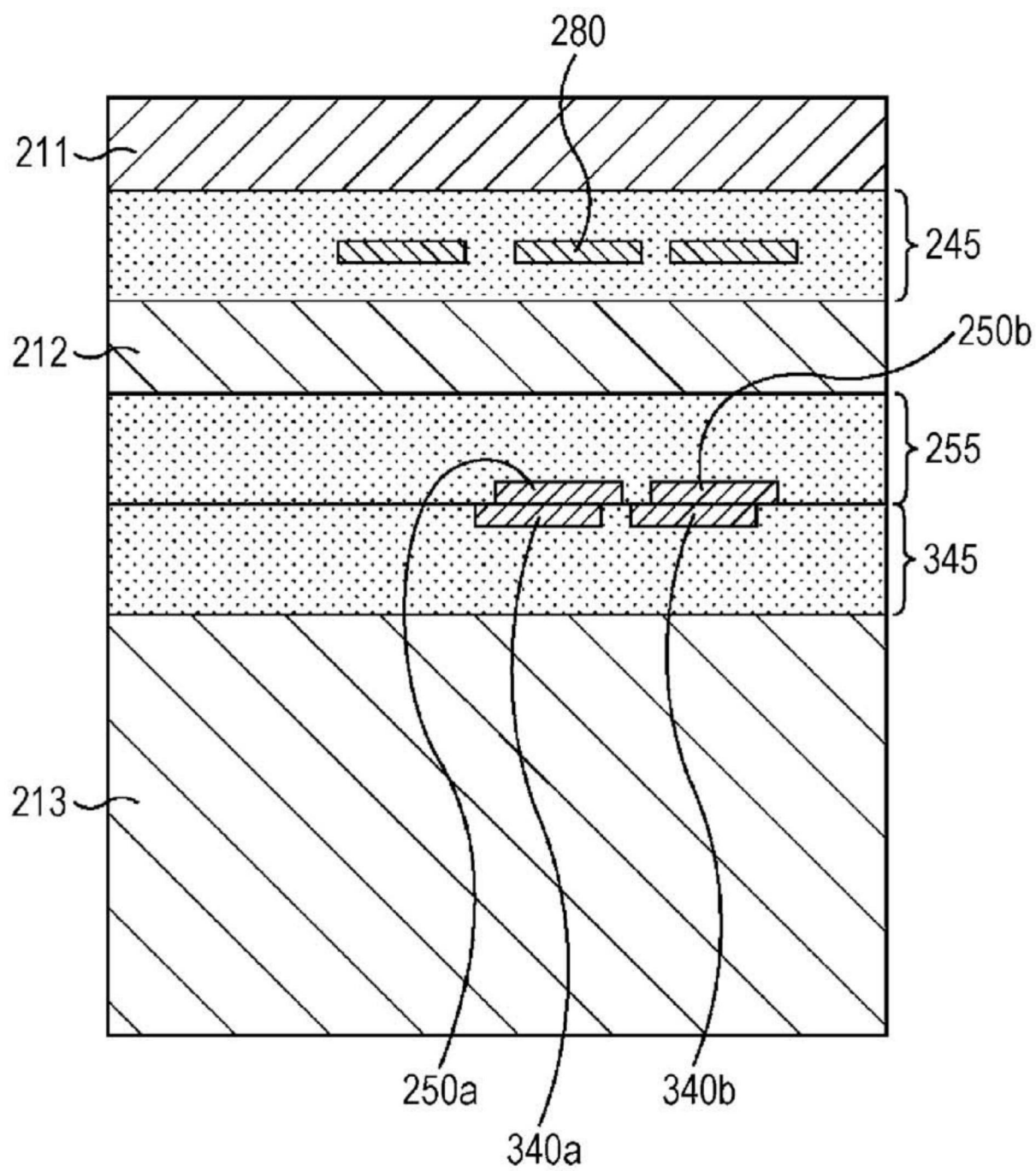


图32

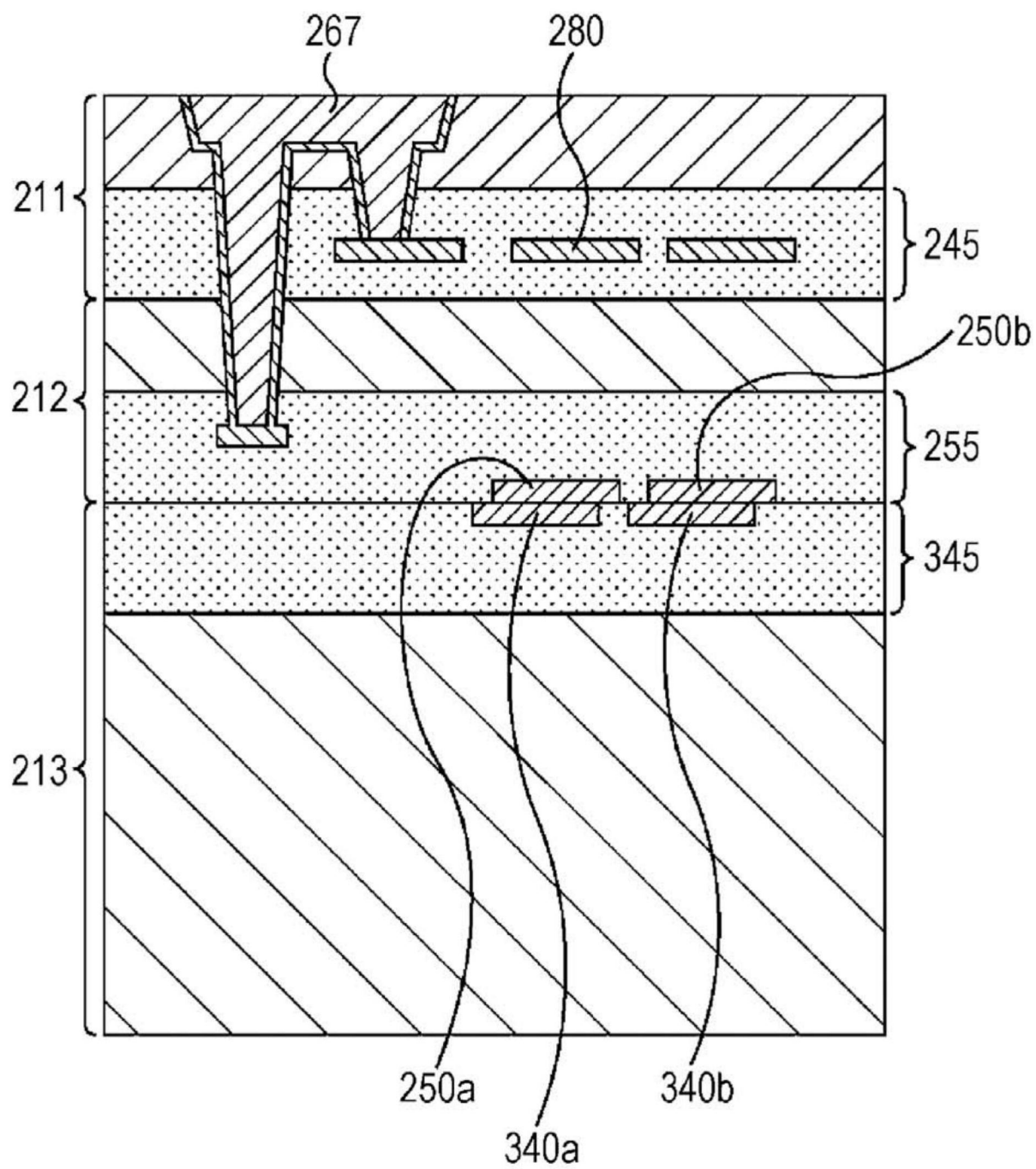


图33

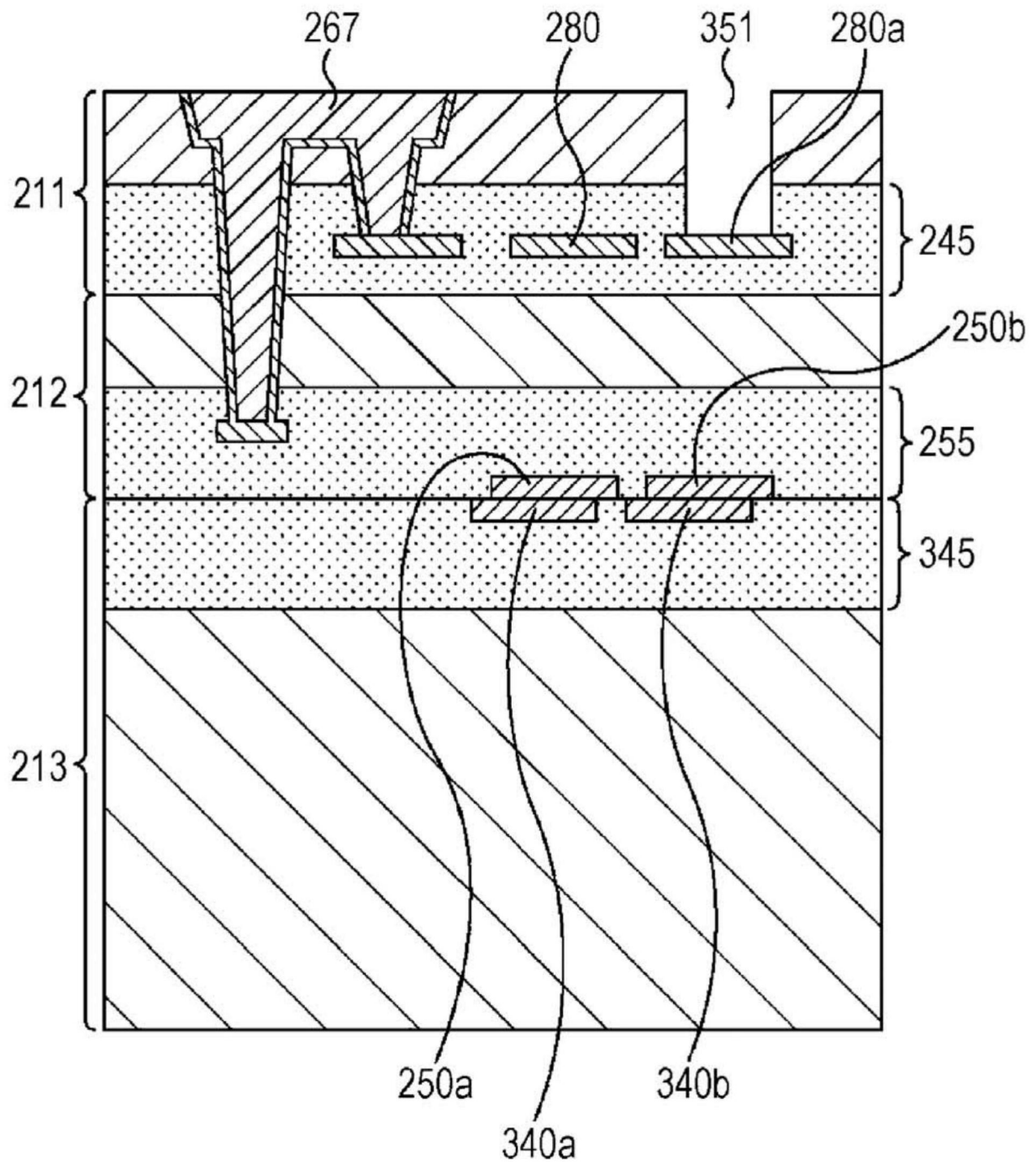


图34

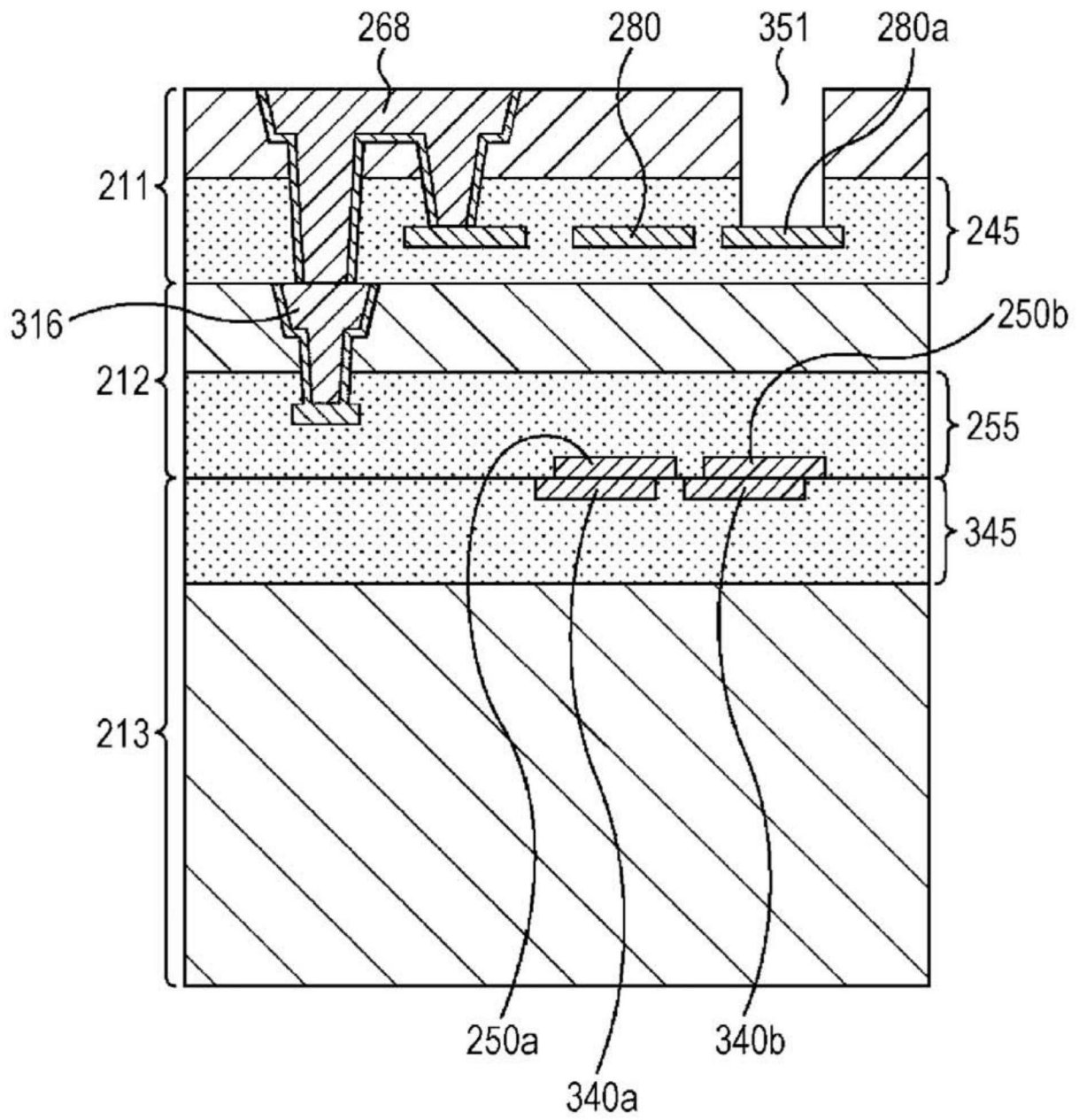


图35

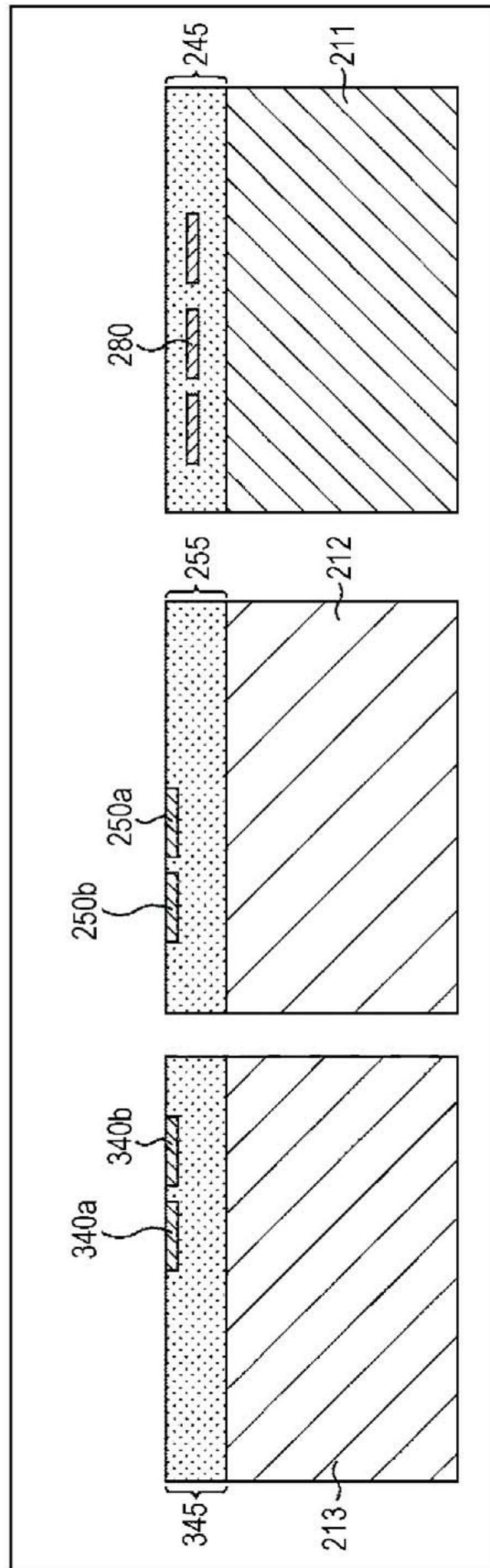


图36

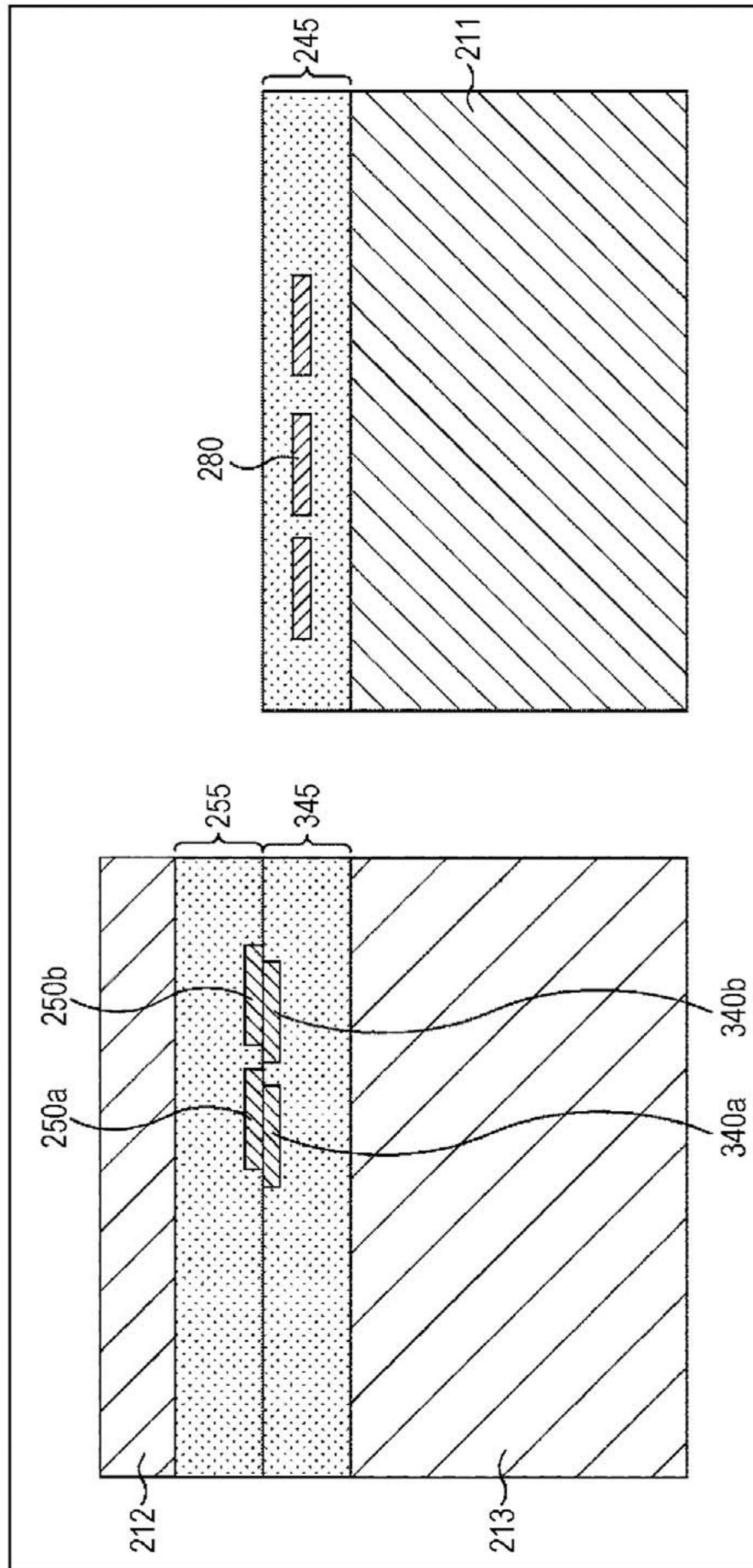


图37

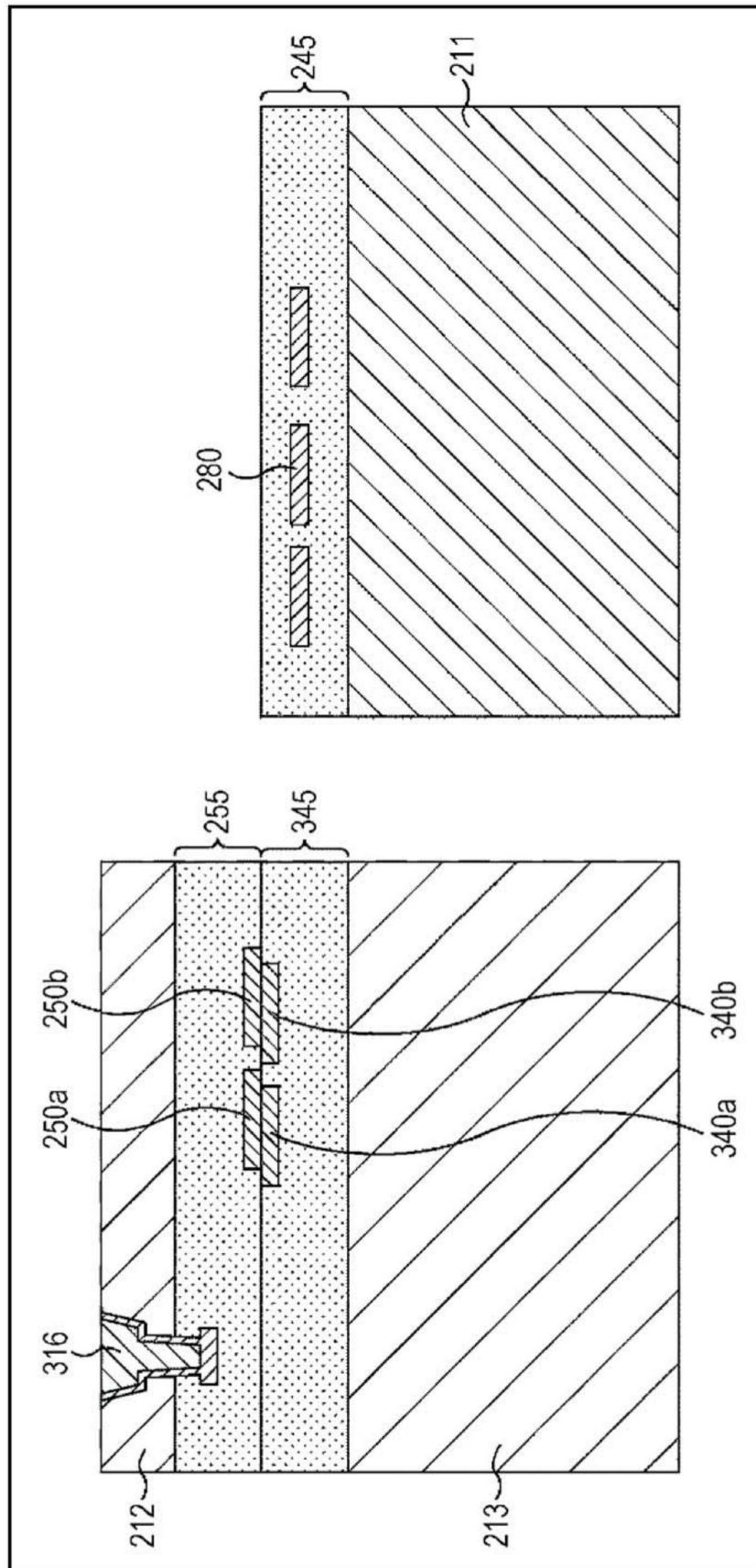


图38

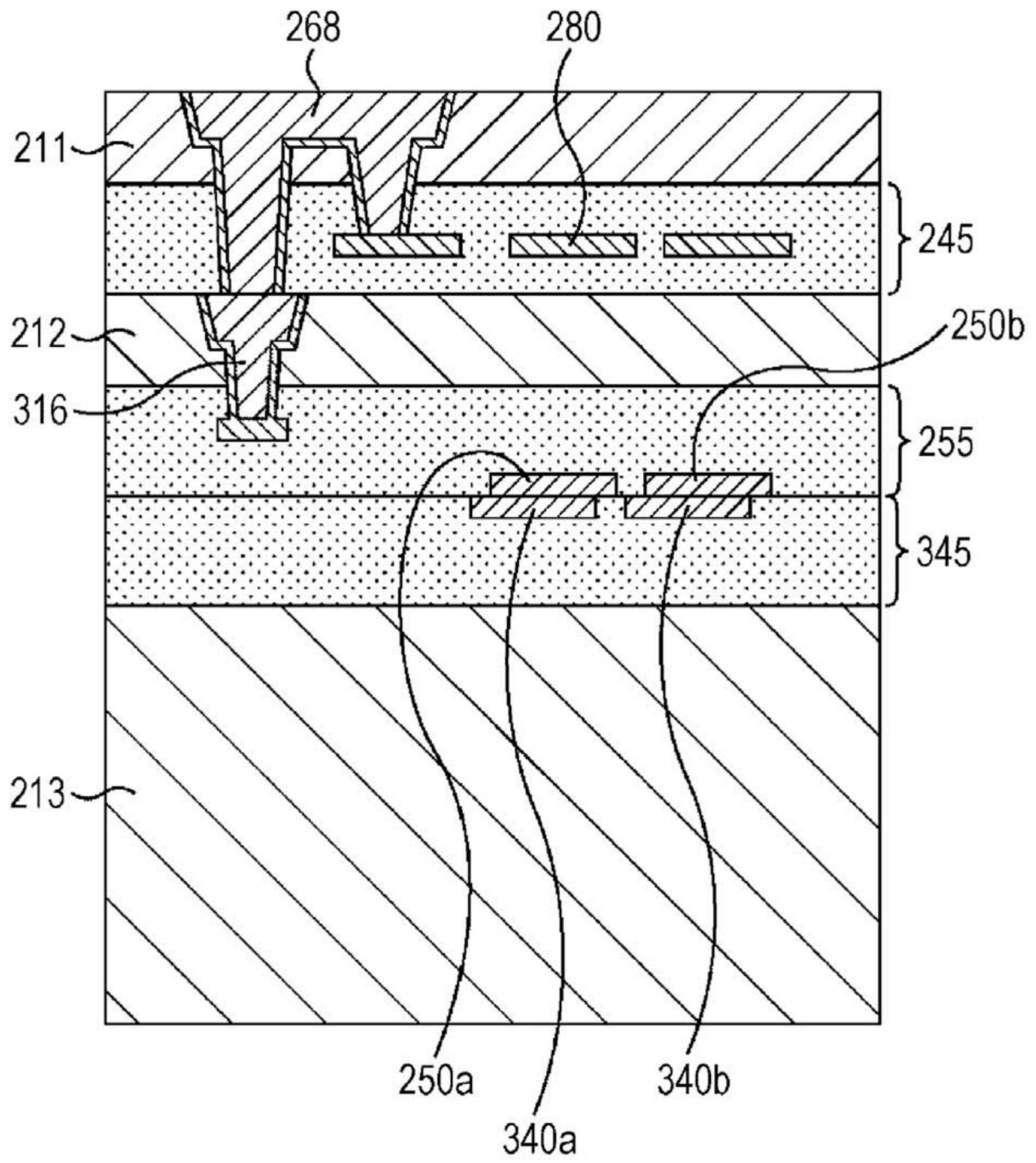


图39

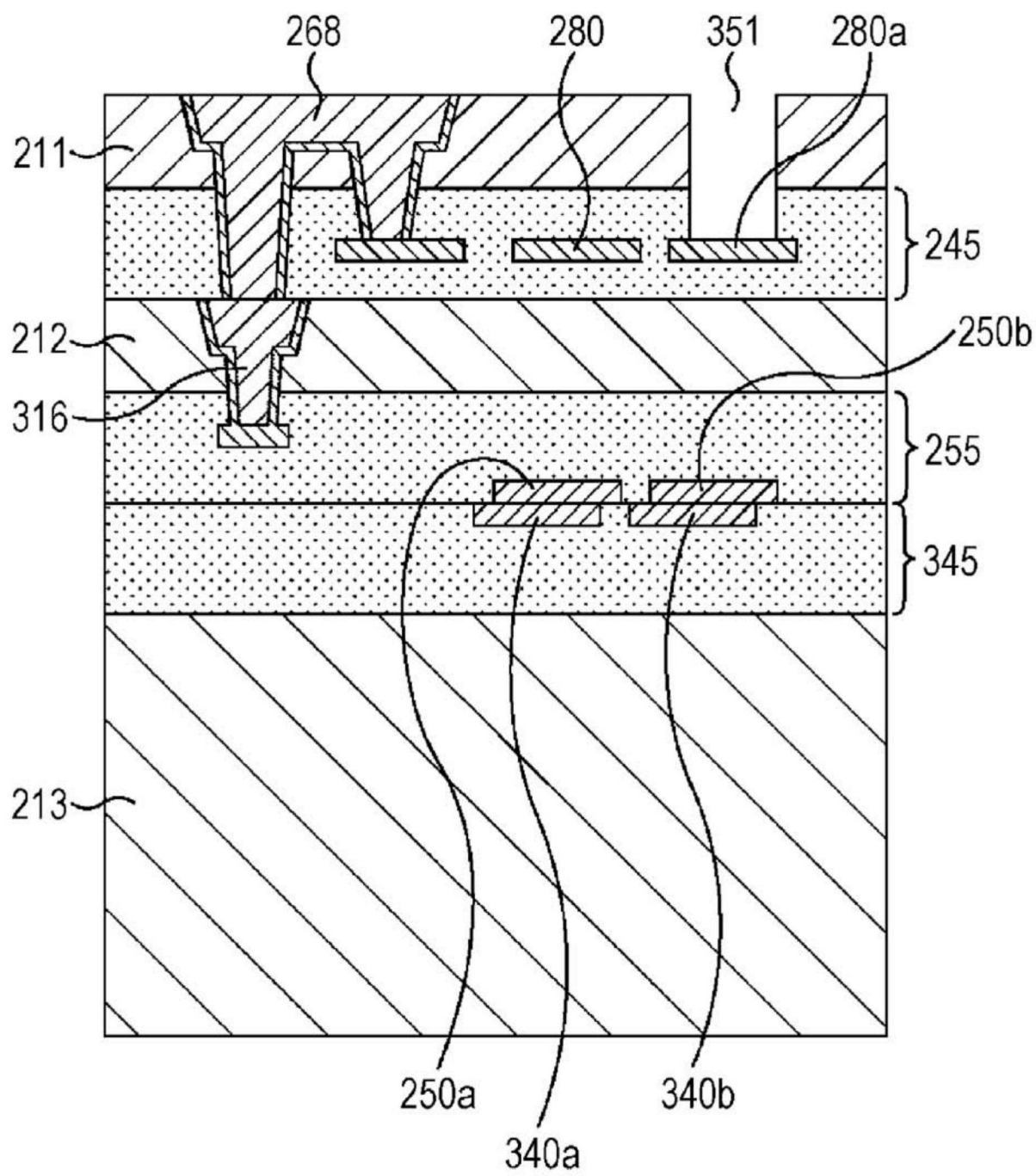


图40

铝焊盘的布置位置	第一半导体基板与 第二半导体基板之间的电连接	第二半导体基板与 第三半导体基板之间的电连接
在第一半导体基板的 多层布线层内	双接触部	双接触部
		共用的接触部
	共用的接触部	直接接合
		共用的接触部
在第二半导体基板的 多层布线层内	直接接合	直接接合
		直接接合
	双接触部	双接触部
		共用的接触部
	共用的接触部	直接接合
		共用的接触部
	直接接合	直接接合
		直接接合
在绝缘膜层内	双接触部	双接触部
		共用的接触部
	共用的接触部	直接接合
		共用的接触部
	直接接合	直接接合
		直接接合

图41

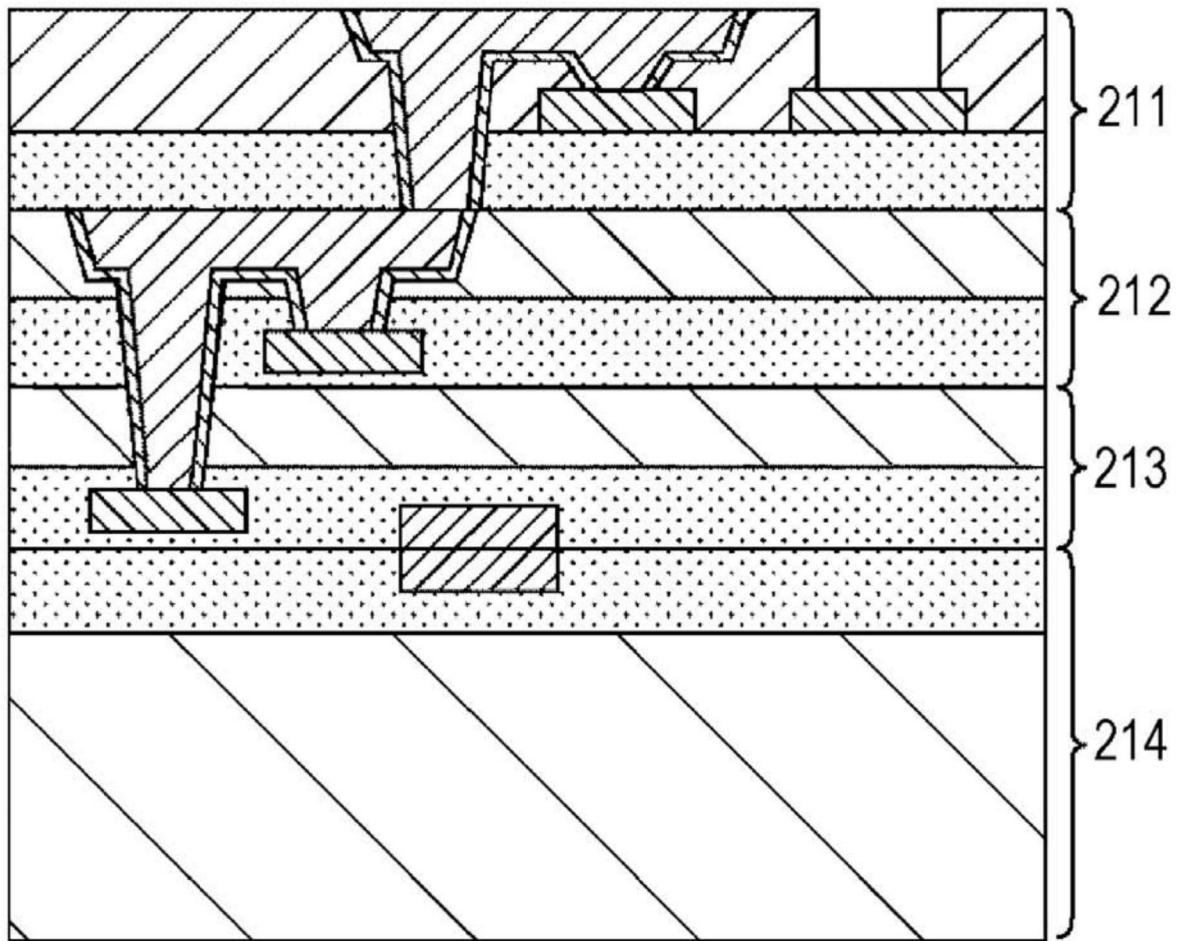


图42

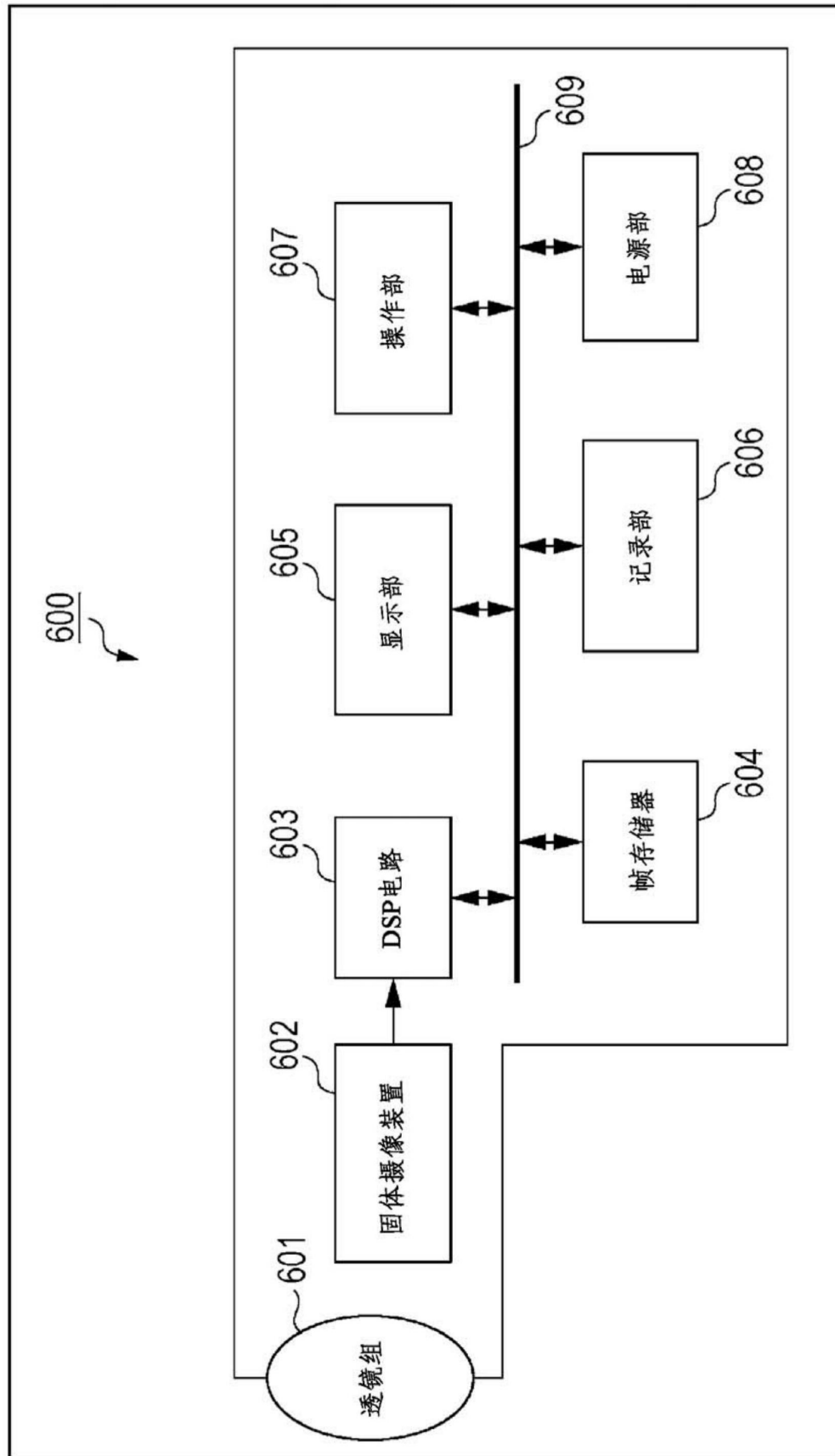


图43