

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

131 694

Patent dodatkowy
do patentu _____

Zgłoszono: 81 02 20 /P.229783/

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 82 08 30

Opis patentowy opublikowano: 1986 04 30

CZYTELNIA

Urząd Patentowy
Polskiej Rzeczypospolitej Ludowej

Int. Cl.³ G06F 9/46
G06F 13/00

Twórca wynalazku : Sławomir Wolszczak

Uprawniony z patentu: Instytut Maszyn Matematycznych, Warszawa /Polska/

ELEKTRONICZNY UKŁAD DECYZYJNY WYBIERANIA RODZAJU MIKROOPERACJI

Przedmiotem wynalazku jest elektroniczny układ decyzyjny umożliwiający wybieranie rodzaju mikrooperacji w półprzewodnikowych pamięciach operacyjnych DRAM, który zapewnia priorytet mikrooperacji odświeżania przechowywanych informacji i bezkolizyjną asynchroniczną pracę pamięci, dzielącą swe cykle pomiędzy rozkazy procesora a odświeżanie.

Znane dotychczas elektroniczne układy dyskretne przydzielające dynamiczną pamięć półprzewodnikową procesorowi dla wykonania mikrooperacji odczyt/zapis, lub sterowaniu odświeżaniem przechowywanych informacji, działają synchronicznie z częstotliwością prostokątnej fali zegarowej. Ponadto, wyeliminowanie niepożądanego zjawiska zastoju, które może powstać w przypadku jednoczesnego zgłoszenia chęci wykonania mikrooperacji pamięciowej dla procesora i sterowania odświeżaniem wymaga znacznego rozbudowania układu. Podobną funkcję spełnia mikroukład scalony 3222 firmy INTEL specjalnie opracowany dla mikroukładów pamięciowych DRAM 4 kilobitowych.

Istotę wynalazku stanowi budowa elektronicznego układu składającego się z przerzutnika typu D, uniwibratora, bramki i układu opóźniającego, w którym zastosowano układ sterowania mikrooperacjami odczyt/zapis oraz układ sterowania mikrooperacjami odświeżania. Jedno wyjście układu sterowania mikrooperacjami odczyt/zapis jest połączone poprzez układ opóźniający z wejściem sygnałowym przerzutnika, a drugie wyjście jest połączone poprzez uniwibrator oraz bramkę logiczną z wejściem zerującym przerzutnika. Wejście wspomnianego układu jest połączone z wyjściem prostym przerzutnika.

Ponadto jedno wyjście układu sterowania mikrooperacjami odświeżania jest połączone z wejściem zegarowym przerzutnika oraz z drugim wejściem bramki logicznej, a drugie wyjście jest połączone z wejściem ustawiającym przerzutnika. Wejście wspomnianego układu jest połączone z wyjściem negującym przerzutnika. Układ według wynalazku pozwala na eliminację zjawiska zastoju przy asynchronicznej pracy pamięci w stosunku do procesora i sterowania odświe-

żaniem, a ponadto zapewnia priorytet dla mikrooperacji odświeżania. Układ decyzyjny charakteryzuje się prostą i niezawodną budową.

Przedmiot wynalazku został pokazany w przykładzie wykonania na rysunku, który przedstawia schemat ideowo-blokowy elektronicznego układu decyzyjnego wybierania rodzaju mikrooperacji.

Układ posiada przerzutnik 1 typu D zaopatrzonego w cztery wejścia D, C, R i S oraz dwa wyjścia Q i $\bar{Q}$. Wejście sygnałowe D przerzutnika 1, przyjmujące rozkazy inicjowania mikrooperacji procesora, jest połączone poprzez układ 2 opóźniający składający się z inwerterów logicznych, z pierwszym wyjściem układu 3 sterowania mikrooperacjami odczyt/zapis. Wejście zegarowe C przerzutnika 1 przyjmujące zgłoszenia mikrooperacji odświeżania, jest połączone z pierwszym wyjściem układu 4 sterowania mikrooperacjami odświeżania. Wejście ustawiające S przerzutnika 1 przyjmujące impulsy końca cyklu odświeżania, jest połączone z drugim wyjściem układu 4. Wejście zerujące R przerzutnika 1 przyjmujące impulsy końca cyklu mikrooperacji pamięciowej w przypadku zgłoszenia mikrooperacji odświeżania w czasie trwania cyklu pamięciowego na rzecz procesora, jest połączone z wyjściem bramki logicznej 5, której jedno wejście jest połączone poprzez uniwbibrator 6 z drugim wyjściem układu 3 sterowania mikrooperacjami zapis/odczyt, natomiast drugie wejście bramki logicznej 5 jest połączone z wejściem zegarowym C przerzutnika 1. Wyjście proste Q przerzutnika 1 jest połączone z wyjściem układu 3 sterowania mikrooperacjami odczyt/zapis, a wyjście negujące $\bar{Q}$ przerzutnika 1 jest połączone z wyjściem układu 4 sterowania mikrooperacjami odświeżania.

Działanie układu jest następujące: Po włączeniu zasilania jak również po każdej mikrooperacji odświeżania, przerzutnik 1 przechodzi w stan aktywny przygotowując układ 3 sterowania mikrooperacjami odczyt/zapis do przyjęcia rozkazów procesora. Układ 4 sterowania mikrooperacjami odświeżania zgłasza się przez wysłanie specjalnego rozkazu, powodującego wpisanie do przerzutnika 1 stanu wejścia D. Jeżeli na wejściu D istnieje rozkaz procesora, to stan przerzutnika 1 nie ulegnie zmianie i mikrooperacja odczyt/zapis na rzecz procesora przebiega nadal do chwili jej zakończenia. Sygnał końca wspomnianej mikrooperacji uruchamia uniwbibrator 6, a następnie poprzez bramkę 5 zostaje doprowadzony na wejście R zerujące przerzutnika 1. Stan pasywny przerzutnika 1 pozwala na zadziałanie układu 4 sterowania mikrooperacją odświeżania. Sygnał końca cyklu odświeżania podany na wejście S przerzutnika 1 wprowadza go ponownie w stan aktywny.

W przypadku jednoczesnego pojawienia się rozkazów z procesora i sterowania odświeżaniem, przerzutnik 1 zmienia stan na pasywny, a układ 2 opóźniający uniemożliwia zakłócenie pracy pamięci jednoczesnym wykonaniem obu rozkazów. Sygnał końca cyklu odświeżania podany na wejście S, wprowadza przerzutnik 1 w stan aktywny, a układ 3 sterowania mikrooperacjami odczyt/zapis przyjmuje do wykonania rozkaz procesora.

Z a s t r z e ż e n i e p a t e n t o w e

Elektroniczny układ decyzyjny wybierania rodzaju mikrooperacji, zbudowany z przerzutnika typu D, uniwbibratora, bramki i układu opóźniającego, z n a m i e n n y t y m, że posiada układ/3/sterowania mikrooperacjami odczyt/zapis, którego jedno wyjście jest połączone poprzez układ/2/opóźniający z wejściem sygnałowym/D/przerzutnika/1/, a drugie wyjście jest połączone poprzez uniwbibrator/6/oraz bramkę logiczną/5/z wejściem zerującym/R/przerzutnika/1/, natomiast wejście układu/3/jest połączone z wyjściem prostym/Q/przerzutnika/1/, a ponadto posiada układ/4/sterowania mikrooperacjami odświeżania, w którym jedno wyjście jest połączone z wejściem zegarowym/C/przerzutnika/1/oraz drugim wejściem bramki/5/ a drugie wyjście układu/4/jest połączone z wejściem ustawiającym/S/przerzutnika/1/, natomiast wejście jest połączone z wyjściem negującym/ $\bar{Q}$ /przerzutnika/1/.

