

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-121663

(P2006-121663A)

(43) 公開日 平成18年5月11日(2006.5.11)

(51) Int. Cl. F I テーマコード (参考)
H04L 7/04 (2006.01) H04L 7/04 B 5K047

審査請求 未請求 請求項の数 31 O L 外国語出願 (全 28 頁)

(21) 出願番号	特願2005-256873 (P2005-256873)	(71) 出願人	593081408
(22) 出願日	平成17年9月5日 (2005.9.5)		ソニー・ユナイテッド・キングダム・リミテッド
(31) 優先権主張番号	0419625.9		Sony United Kingdom Limited
(32) 優先日	平成16年9月3日 (2004.9.3)		イギリス国 サリー, ウェブブリッジ, ブルックランズ, ザ ハイツ (番地なし)
(33) 優先権主張国	英国 (GB)	(74) 代理人	100067736
(特許庁注: 以下のものは登録商標)			弁理士 小池 晃
1. イーサネット		(74) 代理人	100086335
			弁理士 田村 榮一
		(74) 代理人	100096677
			弁理士 伊賀 誠司

最終頁に続く

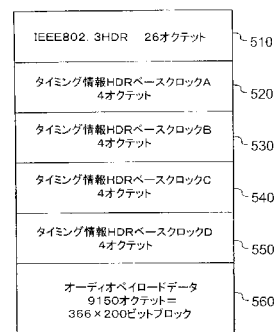
(54) 【発明の名称】 データ伝送

(57) 【要約】 (修正有)

【課題】 通信リンクを介して、送信ノードと受信ノードとの間で通信を行うデータ通信システムの提供。

【解決手段】 送信ノードは、通信リンクの各伝送パスを介して、少なくとも2つのストリーミングデータ信号からのデータを送信するデータ送信手段と、通信リンクを介して、少なくとも2つのベースクロック信号のタイミング情報を送信するタイミング送信手段と、各伝送パスと、対応するベースクロック信号の1つとの間の各関係を特定し、伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信する。受信ノードは、通信リンクの伝送パスからデータを受信するデータ受信手段と、コンフィグレーションデータに応じてベースクロック信号のタイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成する処理手段と、サンプリングクロックを各伝送パスからのデータに関連付け、ストリーミングデータ信号を再生する。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

通信リンクの各伝送パスを介して、少なくとも 2 つのストリーミングデータ信号からのデータを送信するデータ送信手段と、

上記通信リンクを介して、少なくとも 2 つのベースクロック信号のタイミング情報を送信するタイミング送信手段と、

上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信するコンフィグレーション送信手段とを有する送信ノードと、

上記通信リンクの上記伝送パスからデータを受信するデータ受信機と、

上記コンフィグレーションデータに応じて上記ベースクロック信号の上記タイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成するプロセッサと、

上記コンフィグレーションデータに基づいて、上記サンプリングクロックを上記各伝送パスからのデータに関連付け、上記ストリーミングデータ信号を再生するロジックとを有する受信ノードとを備えるデータ通信システム。

10

【請求項 2】

上記ストリーミングデータ信号のデータは、上記通信リンクを介して、データフレームによって搬送されることを特徴とする請求項 1 記載のデータ通信システム。

【請求項 3】

上記タイミング情報は、上記データフレームのヘッダに含まれていることを特徴とする請求項 2 記載のデータ通信システム。

20

【請求項 4】

上記コンフィグレーションデータは、上記ストリーミングデータ信号の少なくとも 1 つについて、上記対応するベースクロック信号と、上記各ストリーミングデータ信号のサンプリングレートとの間の関係を指定する乗数を表し、上記プロセッサは、上記ベースクロック信号及び上記乗数に基づいて上記サンプリングクロックを生成することを特徴とする請求項 1 記載のデータ通信システム。

【請求項 5】

上記コンフィグレーションデータは、上記ベースクロック信号のそれぞれの公称周波数値を表すことを特徴とする請求項 1 記載のデータ通信システム。

30

【請求項 6】

上記コンフィグレーションデータは、上記少なくとも 2 つのベースクロックのそれぞれの公差の値を含むことを特徴とする請求項 5 記載のデータ通信システム。

【請求項 7】

上記コンフィグレーションデータは、上記ストリーミングデータ信号のそれぞれのデータフォーマットを特定するデータを含むことを特徴とする請求項 1 記載のデータ通信システム。

【請求項 8】

上記受信ノードは、該受信ノードが上記特定のデータフォーマットを扱うことができるか否かを示す情報を上記送信ノードに送信することを特徴とする請求項 7 記載のデータ通信システム。

40

【請求項 9】

上記コンフィグレーション送信手段は、上記通信リンクの開始時にコンフィグレーションデータを送信することを特徴とする請求項 1 記載のデータ通信システム。

【請求項 10】

上記受信ノードは、上記コンフィグレーションデータの受信の確認応答を送信する確認応答送信手段を備えることを特徴とする請求項 9 記載のデータ通信システム。

【請求項 11】

上記コンフィグレーション送信手段は、上記確認応答を受信すると、上記コンフィグレーションデータの送信を終了することを特徴とする請求項 1 記載のデータ通信システム。

50

【請求項 1 2】

上記コンフィグレーションデータは、周期的に送信されることを特徴とする請求項 9 記載のデータ通信システム。

【請求項 1 3】

上記通信リンクは、イーサネット通信リンクであることを特徴とする請求項 1 記載のデータ通信システム。

【請求項 1 4】

上記タイミング情報は、周期的な基準クロックに関連して定義されることを特徴とする請求項 1 記載のデータ通信システム。

【請求項 1 5】

上記周期的な基準クロックは、イーサネット物理層クロックであることを特徴とする請求項 1 3 記載のデータ通信システム。

【請求項 1 6】

上記タイミング情報は、所定の基準点に関して、上記対応するベースクロック信号の周波数を所定の整数で除算した値に等しい周波数を有するベース関連クロック信号のエッジ位置を指定することを特徴とする請求項 1 3 記載のデータ通信システム。

【請求項 1 7】

上記所定の基準点は、上記送信ノードにおけるフレームヘッダの出力の完了に対応することを特徴とする請求項 1 5 記載のデータ通信システム。

【請求項 1 8】

上記タイミング情報は、上記所定の基準点と、上記ベース関連クロック信号の後続するエッジ位置との間の上記周期的な基準クロックのサイクル数を指定することを特徴とする請求項 1 5 記載のデータ通信システム。

【請求項 1 9】

上記後続するエッジ位置は、次のベース関連クロック信号のエッジ位置であることを特徴とする請求項 1 6 記載のデータ通信システム。

【請求項 2 0】

上記後続するエッジ位置は、1 つにおいて隣のベース関連クロック信号のエッジ位置であることを特徴とする請求項 1 6 記載のデータ通信システム。

【請求項 2 1】

上記ストリーミングデータ信号は、オーディオデータ信号であることを特徴とする請求項 1 記載のデータ通信システム。

【請求項 2 2】

データ通信システムにおいて使用する送信ノードにおいて、
通信リンクの各伝送パスを介して、少なくとも 2 つのストリーミングデータ信号からのデータを送信するデータ送信手段と、
上記通信リンクを介して、少なくとも 2 つのベースクロック信号のタイミング情報を送信するタイミング送信手段と、
上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信するコンフィグレーション送信手段とを備える送信ノード。

【請求項 2 3】

データ通信システムにおいて使用する受信ノードにおいて、
上記通信リンクの上記伝送パスから、少なくとも 2 つのベースクロック信号のタイミング情報と、少なくとも 2 つのストリーミングデータ信号からのデータと、上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータとを含むデータを受信するデータ受信機と、
上記コンフィグレーションデータに応じて上記ベースクロック信号の上記タイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成するプロセッサと、

10

20

30

40

50

上記コンフィグレーションデータに基づいて、上記サンプリングクロックを上記各伝送パスからのデータに関連付け、上記ストリーミングデータ信号を再生するロジックとを備える受信ノード。

【請求項 2 4】

通信リンクを介して、送信ノードと受信ノードとの間で通信を行う通信方法において、
上記送信ノードにおいて、

通信リンクの各伝送パスを介して、少なくとも 2 つのストリーミングデータ信号からのデータを送信するステップと、

上記通信リンクを介して、少なくとも 2 つのベースクロック信号のタイミング情報を送信するステップと、

上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信するステップと、

上記受信ノードにおいて、

上記通信リンクの上記伝送パスからデータを受信するステップと、

上記コンフィグレーションデータに応じて上記ベースクロック信号の上記タイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成するステップと、

上記コンフィグレーションデータに基づいて、上記サンプリングクロックを上記各伝送パスからのデータに関連付け、上記ストリーミングデータ信号を再生するステップとを有する通信方法。

10

20

【請求項 2 5】

データ通信システムにおいて使用する送信ノードの動作方法において、

通信リンクの各伝送パスを介して、少なくとも 2 つのストリーミングデータ信号からのデータを送信するステップと、

上記通信リンクを介して、少なくとも 2 つのベースクロック信号のタイミング情報を送信するステップと、

上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信するステップとを有する送信ノードの動作方法。

【請求項 2 6】

データ通信システムにおいて使用する受信ノードの動作方法において、

上記通信リンクの上記伝送パスから少なくとも 2 つのベースクロック信号のタイミング情報と、少なくとも 2 つのストリーミングデータ信号からのデータと、上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータとを含むデータを受信するステップと、

上記コンフィグレーションデータに応じて上記ベースクロック信号の上記タイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成するステップと、

上記コンフィグレーションデータに基づいて、上記サンプリングクロックを上記各伝送パスからのデータに関連付け、上記ストリーミングデータ信号を再生するステップとを有する受信ノードの動作方法。

30

40

【請求項 2 7】

請求項 2 4 記載の通信方法のステップを実現するプログラムコードを有するコンピュータソフトウェア。

【請求項 2 8】

請求項 2 7 記載のコンピュータソフトウェアを提供する媒体。

【請求項 2 9】

当該媒体は、記録媒体であることを特徴とする請求項 2 8 記載の媒体。

【請求項 3 0】

当該媒体は、通信媒体であることを特徴とする請求項 2 8 記載の媒体。

50

【請求項 3 1】

少なくとも 2 つのベースクロック信号のタイミング情報と、少なくとも 2 つのストリーミングデータ信号からのデータと、上記各伝送パスと、対応する上記ベースクロック信号の 1 つとの間の各関係を特定し、該伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータとを含むデータストリーム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、データ伝送に関する。

【背景技術】

【0002】

ストリーミングデータ (streamed data) 及びその関連するサンプルクロックを別々のケーブルを用いて伝送する、通信リンクを介したストリーミングデータ信号の伝送が知られている。

【0003】

また、複数の入力データストリームのデータをパケット化し、通信リンクを介して伝送することが知られている。多くの大規模通信システムでは、それぞれ異なる関連したサンプルクロックを有する多種多様なデータフォーマットをサポートしていることが必要である。通信リンクを介して、高品質クロックを転送することができることが望ましい。このことは、帯域が制限されている状況では、サポートしなければならないデータフォーマットの種類が増大するにつれて、益々困難になっている。

【0004】

例えば、オーディオストリーミングデータの場合、市場で入手できる、標準ケーブルインフラストラクチャを用いた様々なマルチチャンネルオーディオ相互接続技術が知られている。これらの既存のシステムの大部分は、分散ルーティングを用いたネットワーク技術に基づいている。以前に提案された技術によると、データ通信システムにおいて、デジタルオーディオデータのポイントツーポイント接続を実現するために、高速イーサネット (100 Mb/s) の物理層を用いている。しかしながら、このようなデータ通信システムの容量を大きくしたいという要求が高まるとともに、それぞれ関連するクロック信号を有する多種多様なオーディオデータを取り扱いたいという要求が増している。

【発明の開示】

【発明が解決しようとする課題】

【0005】

そこで、本発明の目的は、それぞれ異なるクロック信号を有する様々な異なるデータフォーマットを取り扱うことができるとともに、貴重な帯域幅を効率的に活用できるデータ伝送技術を提供することである。

【課題を解決するための手段】

【0006】

本発明の第 1 の側面であるデータ通信システムは、通信リンクの各伝送パスを介して、少なくとも 2 つのストリーミングデータ信号からのデータを送信するデータ送信手段と、通信リンクを介して、少なくとも 2 つのベースクロック信号のタイミング情報を送信するタイミング送信手段と、各伝送パスと、対応するベースクロック信号の 1 つとの間の各関係を特定し、伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信するコンフィグレーション送信手段とを有する送信ノードと、通信リンクの伝送パスからデータを受信するデータ受信手段と、コンフィグレーションデータに応じてベースクロック信号のタイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成する処理手段と、コンフィグレーションデータに基づいて、サンプリングクロックを各伝送パスからのデータに関連付け、ストリーミングデータ信号を再生する関連付け手段とを有する。

【0007】

10

20

30

40

50

本発明者らは、通信リンクを介して、個別にベースクロックを送信し、異なる伝送パスからのデータと、ベースクロックとの間の関係を特定するコンフィグレーションデータを提供することにより、ベースクロックと所定の伝送パスからのデータとを厳格に1対1に関係づける必要がなくなるため、高い柔軟性を実現できることを見出した。例えば、所定のベースクロックを2つ以上の伝送パスからのデータに関連付けることができ、これにより、帯域幅を節約することができる。

【0008】

本発明の第2の側面である通信方法は、通信リンクを介して、送信ノードと受信ノードとの間で通信を行う通信方法であって、送信ノードにおいて、通信リンクの各伝送パスを介して、少なくとも2つのストリーミングデータ信号からのデータを送信するステップと、通信リンクを介して、少なくとも2つのベースクロック信号のタイミング情報を送信するステップと、各伝送パスと、対応するベースクロック信号の1つとの間の各関係を特定し、伝送パスをいずれかのベースクロック信号に関連付けるコンフィグレーションデータを送信するステップと、受信ノードにおいて、通信リンクの伝送パスからデータを受信するステップと、コンフィグレーションデータに応じてベースクロック信号のタイミング情報を処理し、各伝送パスに対応する各サンプリングクロックを生成するステップと、コンフィグレーションデータに基づいて、サンプリングクロックを各伝送パスからのデータに関連付け、ストリーミングデータ信号を再生するステップとを有する。

10

【0009】

本発明のこの他の様々な側面及び特徴は添付の特許請求の範囲に記載されている。独立請求項の特徴は、請求項において明示している場合に限らず、従属請求項の特徴に適切に組み合わせることができる。

20

【発明を実施するための最良の形態】

【0010】

以前に提案されたデータ通信システムでは、高速イーサネット(IEEE 802.3 100BASE-TX)の物理層を用い、ビットレートが100Mbit/sのチャンネルを有する単一のリンクを介して、様々なオーディオデータフォーマットを有する複数のオーディオチャンネルを送受することができる。このリンクは、4本の信号対を有するカテゴリ5非シールドのツイストペア線である。これらの信号対のうち、2本の信号対が、オーディオデータの送信と受信に使用され、残りの2本の信号対が、サンプリングクロック(sample clock)をリンクの両方向に搬送するために使用される。サンプリングクロックは、オーディオサンプルの同期を維持するために用いられる。

30

【0011】

この以前に提案されたデータ通信システムにおいて説明されている物理層データ通信リンクは、1ビットのデルタ-シグマ変調オーバサンプリングフォーマットと、384kHzのPCMフォーマットとを含む広範囲に亘るオーディオサンプリングレートをサポートすることができる。この100Mbit/sポイントツーポイントイーサネット物理層相互接続がサポートするオーディオフォーマットの具体的な範囲を以下の表1に示す。例えば、表1に示すように、このリンクは、48チャンネルの各方向において、44.1kHzのPCMデータ、又は24チャンネルの各方向において、2.8224MHzのDSD

40

【0012】

【表 1】

オーディオフォーマット	サンプリングレート	チャンネル(各方向) 100Mbpsリンク
24ビットAES3互換PCM	44.1kHz	48
	48kHz	48
	88.2kHz	24
	96kHz	24
	176.4kHz	12
	192kHz	12
	352.8kHz	6
	384kHz	6
24ビットPCM、非AES3 メタデータ	352.8kHz	8
1ビットデルタシグマ変調	2.8224MHz	24
	5.6448MHz	12

10

【0013】

100Mbit/s ポイントツーポイント物理層リンクは、オーディオサンプリングクロックの周波数及び位相情報をリンクを介して両方向に搬送し、リンクの両端の機器がそれぞれのオーディオサンプリングクロックに同期するまでは、オーディオデータのスループットは起きない。オーディオの待ち時間は、オーディオモードに依存した所定の数のオーディオサンプリング周期に対応している。なお、待ち時間は、常に、100μs未満である。このリンクは、両方向で、対称性を有する。ポイントツーポイントリンクの帯域幅の一部は、オーディオストリームに多重化される補助データ用に予約されている。補助データがパケット交換されるのに対して、オーディオチャンネルデータは、(遅延時間が短い)回線交換される。

20

【0014】

図1は、本発明に基づくルータのアーキテクチャを示すブロック図である。ルータは、イーサネットの物理層を介してデータを送受信する複数、すなわちN×台の送受信機100-1~100-Xと、オーディオチャンネル回線交換機110と、オーディオルーティング制御モジュール120と、補助データパケット交換機130と、補助データイーサネットポート140とを備える。送受信機100-1~100-Xは、イーサネットの物理層を介してデータを送受信する。ルーティングは、オーディオデータと補助データとに対して別々に実行され、ルーティングの観点からは、オーディオデータと補助データは、図1に示すように、2つの独立した平面に論理的に分離される。補助データルーティング平面が、標準のイーサネットスイッチング集積回路を実現するパケット交換機130からなるのに対して、オーディオデータルーティング平面は、待ち時間が短いオーディオチャンネル回線交換機110からなる。オーディオルーティング制御モジュール120は、オーディオチャンネル交換処理を制御し、任意の入力と任意の出力間のオーディオルーティングを、クロスポイントスイッチに類似した方法で行うことができる。補助データイーサネットポート140は、補助データのルーティングを管理する。イーサネットポート140は、オーディオルーティングを制御するローカルホストマイクロプロセッサシステムに接続されている。これにより、如何なる送受信機ノードからもルータを遠隔制御することができる。

30

40

【0015】

本発明は、より大容量のギガビット(1000BASE-Tとして知られている)イーサネットポイントツーポイントリンクを提供する。これは、各方向において、上述した以前に提案されているデータ通信システムと同じ容量(100Mbps)をそれぞれ有する8本の並列データ伝送パスを提供するものと考えられることができる。更に、補助データを、オーディオデータに多重化するのではなく、ギガビットリンクに亘って別々のフレームで

50

、100Mbps（全二重）のレートで転送する。以下の表2は、ギガビットポイントツーポイントリンクのオーディオフォーマット及びサンプリングレートを示している。なお、表2に示す各オーディオフォーマットのチャンネルの数は、単純に、表1（100Mbpsリンク）に示す対応したチャンネル数の8倍である。

【0016】

上述のように、100Mbpsリンクでは、カテゴリ5ケーブルを用いている。ギガビットリンクでは、銅線又は光ファイバのいずれも使用することができる。銅線は、カテゴリ5e/6ケーブルであり、1000BASE-T物理層を介したデータ伝送に使用され、その最大リンク長は100mである。光ファイバは、IEEE802.3の1000BASE-SXに準拠したマルチモード光ファイバであり、マルチモード光ファイバの場合、スパン距離は、最大500mである。シングルモード光ファイバを用いる場合は、スパン距離を更に長くすることができる。

10

【0017】

【表2】

オーディオフォーマット	サンプリングレート	チャンネル(各方向) ギガビットリンク
24ビットAES3互換PCM	44.1kHz	384
	48kHz	384
	88.2kHz	192
	96kHz	192
	176.4kHz	96
	192kHz	96
	352.8kHz	48
	384kHz	48
24ビットPCM、非AES3 メタデータ	352.8kHz	64
1ビットデルタシグマ変調	2.8224MHz	192
	5.6448MHz	96

20

【0018】

本発明に基づくギガビットポイントツーポイント物理層リンクは、上述した周知の100Mbpsポイントツーポイント物理層リンクと相補的であると考えることができる。オーディオデータ相互接続のためのチャンネル数の要求は、通常、アナログ/デジタル（A/D）変換において必要とされるチャンネル数に依存する。現在（本願出願時）、ギガビットポイントツーポイント物理層リンクに関連したハードウェアは、100Mbps物理層リンクに関連したハードウェアよりも著しく高価であるため、オーディオデータシステムにおいて異なる接続に対しては、100Mbpsリンクとギガビットリンクの両方を用いた方が有益である場合がある。100Mbpsリンクで収容できる数を超えるチャンネル数を必要とする幾つかの重要な用途の具体例としては、ライブ音響システムがあり、舞台とフロントオブハウス（front-of-house）設備との間で、300m以上のリンクスパンを必要とし、また、352.8kHzのPCMオーディオのような極めて高い分解能のオーディオ処理システムでは多くのチャンネル数を必要とし、さらに、放送スタジオシステムでは、通常、多くのチャンネル数と、放送スタジオ間に亘る長いリンク長との両方を必要とする。本発明に基づくギガビットポイントツーポイント物理層リンクを実現するオーディオデータシステムの実施形態を図2、図3及び図4に示す。

30

40

【0019】

図2は、ライブ音響システムの構成を示すブロック図である。このライブ音響システムは、「フロントオブハウス」設備セット210を含み、このフロントオブハウス設備セット210は、アナログ/デジタル（A/D）変換器/デジタル/アナログ（D/A）変換器212と、マルチトラックレコーダ214と、第1のルータ216と、第1のデジタル

50

シグナルプロセッシング(DSP)エンジン218と、フロントオブハウスコンソール220とを備える。更に、このライブ音響システムは、舞台設備セット250を含み、舞台設備セット250は、3個のA/D変換器/D/A変換器252、254、256と、第2のルータ258と、第2のDSPエンジン260とを備える。第1及び第2のルータ216、258は、DSPエンジン218、260のそれぞれの筐体に内蔵されている。ルータ216、256は、それぞれ100Mbpsリンクポート及びギガビットリンクポートの両方を備えている。

【0020】

フロントオブハウス設備セット210内のA/D変換器/D/A変換器212及びマルチトラックレコーダ214は、それぞれ100Mbpsのポイントツーポイント物理層リンクによって第1のルータ216に接続されている。 10

【0021】

舞台設備セット250内のA/D変換器/D/A変換器252、254、256は、それぞれ100Mbpsのポイントツーポイント物理層リンク237によって第2のルータ258に接続されている。また、A/D変換器/D/A変換器252、254、256と第2のルータ258間の100Mbpsのポイントツーポイント物理層リンク237は、A/D変換器/D/A変換器252、254、256の遠隔からの利得制御及びミュート制御のために用いられる補助データ(各方向において約5Mbpsに制限される)用のパスも提供する。

【0022】

第1のルータ216と第2のルータ258は、マルチモード光ファイバ上で動作する、本発明に基づく2本の平行なギガビットポイントツーポイント物理層リンク(ギガビットリンク)231、233を介して通信する。DSPエンジン218、260は、ギガビットリンク231、233上を転送されるイーサネットの制御及び状態データによって制御される。 20

【0023】

第1のルータ216の補助データポート222は、イーサネットリンク235によってフロントオブハウスコンソール220に接続されている。これにより、フロントオブハウスコンソール220は、第1のルータ216を遠隔制御する。第1及び第2のルータ216、258は、図1に示す原理に基づいて動作する。 30

【0024】

舞台設備セット250内のA/D変換器/D/A変換器252、254、256は、マイク入力、及びフロントオブハウス出力をモニタリングするために、第2のルータ258に接続されており、一方、フロントオブハウス設備セット210内のA/D変換器/D/A変換器212は、アナログインサート(舞台から受け取った信号に対応する)をモニタリングするために、第1のルータ216に接続されている。

【0025】

図2に示すライブ音響システムの構成では、システムクロックだけではなく、全てのオーディオデータ及び制御データは、100Mbps及びギガビット物理層リンクを介して伝送される。 40

【0026】

システムが96kHzの24ビットPCMモードで動作している場合(表1参照)、各100Mbpsリンクでは、6サンプル分の待ち時間が生じ、各ギガビットリンク231、233は、2サンプル分の待ち時間が生じる。

【0027】

具体例として、図2に示すライブ音響システムにおける待ち時間に関して、最長経路(critical path)について検討する。最長経路は、舞台設備セット250から、A/D変換器/D/A変換器212のアナログインサートを介して、フロントオブハウス設備セット210に至り、舞台設備セット250に戻るまでの経路である。この経路の各段において生じる待ち時間の詳細について以下の表3に示す。表3に示すように、100Mbps 50

及びギガビット物理層リンク、及び2つのルータ216、258の全てが起因した総待ち時間は、 $292\mu s$ に達する。これは、標準のA/D変換器/D/A変換器の典型的な待ち時間に比べて非常に短い。なお、例えば音楽録音及び映画、又はテレビジョン放送のポスト編集システム(post-production system)のような他の大規模デジタルミキシングコンソール用途にも、図2に示すライブ音響システムと同様の手法に基づき、 $100Mbps$ 及びギガビット物理層リンクを適用することができる。

【0028】

【表3】

リンク	待ち時間 (サンプル)	待ち時間 (マイクロ秒)
100Mbpsリンク257: 舞台ボックスから舞台 ルータ	6	
ギガビットリンク231: 舞台からFoH	2	
100Mbpsリンク: FoHルータからインサート A/D/A	6	
100Mbpsリンク:イン サートA/D/AからFo Hルータ	6	
ギガビットリンク233: FoHから舞台	2	
100Mbpsリンク237: 舞台ルータから舞台ボッ クス	6	
合計:	28	291.6667

10

20

【0029】

図3は、本発明に基づく高分解能オーディオワークステーションの構成を示すブロック図である。この構成は、ワークステーション310と、高分解能のA/D変換器/D/A変換器320とを備え、ワークステーション310は、システムユニット312と、キーボード314を有し、高分解能のA/D変換器/D/A変換器320は、1台の8チャンネル1ビット2.8224MHz変換器モジュール322と、3台の8チャンネル24ビット352.8kHzPCM変換器モジュール324、326、328とを有する。更に、この構成は、ルータ330を備え、ルータ330は、4台の変換器モジュール322、324、326、328のそれぞれへの4本の $100Mbps$ ポイントツーポイントリンクと、ワークステーション310のシステムユニット312内のペリフェラルコンポーネントインターコネクト(peripheral component interconnect: PCI)カードにルータ自身を接続するギガビットリンク333とを有する。ギガビットリンク333は、A/D変換器/D/A変換器320とワークステーション310間で、352.8kHzPCM及び2.8224MHz1ビットオーディオストリームの全てを転送する。ワークステーション310は、ルータ330と、4台の変換器モジュール322、324、326、328のそれぞれの動作を制御するために用いられる。制御データは、ルータ330の補助データルーティング平面上を通過する。また、図2に示すライブ音響システムと同様に、全てのオーディオのクロックは、 $100Mbps$ 及びギガビット物理層リンクを介して送受される。

30

40

【0030】

図4は、本発明に基づくオーディオ放送スタジオの構成を示すブロック図である。中央機器室(central equipment room)410と制作スタジオ450は接続されている。ルータ412は、中央機器室410内に設置されている。制作スタジオ450は、信号プロセッサ452と、AES3フォーマットのデジタルスタジオ入力を受け取り、モニタリング

50

出力を出力する A E S 3 インタフェース 4 5 4 と、アナログスタジオ入力を受け取り、モニタリング出力を出力する A / D 変換器 / D / A 変換器 4 5 6 とを含む複数の設備を有する。信号プロセッサ 4 5 2、A E S 3 インタフェース 4 5 4 及び A / D 変換器 / D / A 変換器 4 5 6 は、それぞれ、スタジオルータ 4 5 8 への 1 0 0 M b p s リンクを有する。スタジオルータ 4 5 8 には、ギガビットリンク 4 6 1 を介してオンエア制御コンソール 4 6 0 が接続されている。更なるギガビットリンク 4 6 3 によって、スタジオルータ 4 5 8 は中央機器室 4 1 0 内のルータ 4 1 2 に接続されている。ギガビットリンク 4 6 3 の光ファイバの長さは、最大 5 0 0 m である。更に、中央機器室 4 1 0 内のルータ 4 1 2 は、制作スタジオ 4 5 0 からのギガビットリンク 4 6 3 に加えて、他の 6 つのスタジオへの独立したギガビットリンク 4 6 5 と、外部の設備へのワイドエリアネットワーク (W A N) ギガビットリンク 4 6 7 とを有する。この構成の各ギガビットリンクは、スタジオから中央機器室 4 1 0 内のルータ 4 1 2 に、3 8 4 チャンネルの 4 8 k H z P C M オーディオを伝送する (表 2 参照)。

10

【 0 0 3 1 】

上述のように、1 0 0 M b p s 物理層リンクは、カテゴリ 5 ケーブルを使用し、オーディオデータの送信と受信のために 2 本の信号対を使用し、残る 2 本の予備の信号対は、高周波サンプリングクロックをそれぞれの方向に伝送する。なお、ギガビット物理層リンクの場合、カテゴリ 5 e / 6 ケーブルには、クロック信号を専用に伝送するための予備のリンクはなく、光インタフェースには、各方向毎に、1 つの受光口 (bearer) しかない。したがって、本発明では、ギガビットリンクにおいて、クロック情報を伝送するための他の方法を提供する。ギガビットリンクを、最大で 4 つの非同期オーディオサンプリングクロックドメイン (asynchronous audio sample clock domain) を搬送するように構成する。これらの 4 つのサンプリングクロックをオーディオ「ベースクロック (audio base clock) 」と呼ぶ。なお、本明細書では、「ベースクロック」という用語は、クロック信号を指す一般的な意味で使用し、音響工学の分野で定義されているような如何なる特定の意味にも関係しない。この構成に基づく 4 つの可能なオーディオベースクロックは、以下の通りである。

20

【 0 0 3 2 】

ベースクロック A : $44.1 \text{ kHz} \pm 100 \text{ ppm}$ (1 0 0 万分の 1)

ベースクロック B : $48 \text{ kHz} \pm 12.5 \%$

ベースクロック C : $44.1 \text{ kHz} \pm 12.5 \%$

ベースクロック D : $48 \text{ kHz} \pm 100 \text{ ppm}$

30

したがって、可能な最小ベースクロック周波数は、 38.5875 kHz ($44.1 \text{ kHz} - 12.5 \%$) であり、可能な最大ベースクロック周波数は、 54 kHz ($48 \text{ kHz} + 12.5 \%$) である。多くの実際の装置 (implementations) が $\pm 12.5 \%$ の動作をサポートしないので、ベースクロック A は、互換性を保証にするために、常に、 $\pm 100 \text{ ppm}$ で動作するように構成する。各オーディオストリーム (表 2 参照) は、4 つの可能なベースクロックのうちの 1 つに同期しなければならない。各オーディオデータストリームには、適切なサンプリングクロックレートを実現するために、オーディオベースクロックに乘算する係数を指定するサンプリングレート乗数 (sample rate multiplier) を割り当てる。表 2 に示す使用可能な各サンプリングレートについて、関連するベースクロック及びサンプリングレート乗数を以下の表 4 に示す。

40

【 0 0 3 3 】

【表 4】

オーディオフォーマット	サンプリングレート	チャンネル(各方向) ギガビットリンク	サンプリング レート乗数	ベースクロック 周波数
24ビット AES3互換PCM	44. 1kHz	384	× 1	44. 1kHz
	48kHz	384	× 1	48kHz
	88. 2kHz	192	× 2	44. 1kHz
	96kHz	192	× 2	48kHz
	176. 4kHz	96	× 4	44. 1kHz
	192kHz	96	× 4	48kHz
	352. 8kHz	48	× 8	44. 1kHz
	384kHz	48	× 8	48kHz
24ビットPCM、非AES 3 メタデータ	352. 8kHz	64	× 8	44. 1kHz
1ビット デルタシグマ 変調	2. 8224MHz	192	× 64	44. 1kHz
	5. 6448MHz	96	× 128	44. 1kHz

10

【 0 0 3 4 】

なお、特定の実施例において、必ずしも、4つのベースクロックの全てを用いられなければならないというわけではない。例えば、以下の表5に示すように、3つの異なるサンプリングレートを有するオーディオパスを有するオーディオシステムもある。この実施例では、オーディオベースクロックC及びDは、使用されず、ベースクロックAは、（異なるサンプリングレート乗数によって）2つの異なる入力データストリームに関連付けられている。

20

【 0 0 3 5 】

【表 5】

アプリケーションオーディオパスのサンプリングレート	適切なベースクロック	サンプリングレート乗数
176. 4kHz±100ppm	ベースクロックA	× 4
88. 2kHz±100ppm	ベースクロックA	× 2
48kHz±12. 5%	ベースクロックB	× 1

30

【 0 0 3 6 】

ギガビット物理層リンクでは、各オーディオベースクロック用のクロック情報を、オーディオフレームヘッダの部分に格納する。125MHzの周波数を有する物理層のクロックは、4つのオーディオベースクロックのそれぞれのオーディオベースクロックタイミング情報を搬送するために使用する。

【 0 0 3 7 】

図5は、フレームヘッダ内に4つの全てのベースクロック用のタイミング情報を含む、本発明に基づくオーディオフレームの構造を示す図である。オーディオフレームは、合計9196オクテットのデータを含む。ヘッダデータ510の最初の26オクテットは、8オクテットのIEEE802.3プリアンブルデータと、6オクテットのメディアアクセス制御（Media Access Control：MAC）送信元アドレスフィールド及びMAC宛先アドレスフィールド（ポイントツーポイントリンクの場合は無視される）と、ジャンボフレームの有効性を指定する2オクテットのデータと、MACタイプを指定する2オクテットのデータと、プロトコルIDを指定する2オクテットのデータとからなる。MACは、データのカプセル化及びメディアアクセス管理機能（衝突回避及び処理）を有するイーサネットプロトコル層である。ヘッダデータの次の部分は、4オクテットのベースクロックA用タイミング情報ヘッダ520と、4オクテットのベースクロックB用のタイミング情報530と、4オクテットのベースクロックC用のタイミング情報ヘッダ540と、4オクテットのベースクロックD用のタイミング情報ヘッダ550とからなる。ペイロードデータ

40

50

5 6 0 は、 $3 6 6 \times 2 0 0$ ビットブロックとして構成された 9 1 5 0 オクテットからなる。

【 0 0 3 8 】

図 6 は、タイミング情報ヘッダ 5 2 0、5 3 0、5 4 0、5 5 0 のうちの 1 つの内容を代表的に示している。4 オクテットのタイミング情報は、送信機において、オーディオフレームヘッダの最後と、次のオーディオベースクロック「イベント」との間に出現する 1 2 5 M H z のギガビット物理層クロックのエッジの数を特定する 1 5 ビットの値である「エッジ 1 カウント (edge 1 count)」を含む。また、タイミング情報は、フレームヘッダの最後から、1 つおいて隣の (すなわち後続の) オーディオベースクロックイベントまでに出現する 1 2 5 M H z のギガビット物理層クロックエッジの数を特定する 1 5 ビットの値である「エッジ 2 カウント (edge 2 count)」を含む。

10

【 0 0 3 9 】

なお、オーディオベースクロック「イベント」は、実際には、オーディオベースクロックエッジではなく、 $9.64 \text{ kHz} \sim 13.5 \text{ kHz}$ の周波数である、対応するベースクロック周波数の $1/4$ の周波数を有するクロックに対応するクロックエッジである。上述のように、オーディオベースクロック周波数範囲は、 $38.5875 \text{ kHz} \sim 54 \text{ kHz}$ である。第 1 のオクテットの最上位ビット及び第 3 のオクテットの最上位ビットは、同期フラグである。同期フラグは、関連したベースクロックイベントがオーディオベースクロックを 2 0 4 8 で除算した値に等しい周波数を有する同期マーカに同期したことを、示している。これらの同期マーカは、待ち時間制御のために用いられる。

20

【 0 0 4 0 】

タイミング情報をどのように導出するかを図 7 を用いて説明する。図 7 に示すように、フレームヘッダの最後と、次のベースクロックイベント 7 1 0 との間には、3 個の物理層クロックエッジがあり、一方、このフレームヘッダの最後と、1 つおいて隣のベースクロックイベント 7 2 0 との間には、 $6 + 3$ 、すなわち合計 9 個の物理層クロックエッジがある。したがって、この簡略化された具体例では、「エッジ 1 カウント」の値は、3 (十進法) であり、「エッジ 2 カウント」の値は、9 (十進法) である。物理層クロックの周波数は 1 2 5 M H z であり、(オーディオベースクロック) / 4 の周波数範囲は、 $9.64 \sim 13.5 \text{ kHz}$ であるので、実際のカウント値は、これより遙かに大きいことは明らかである。

30

【 0 0 4 1 】

ギガビットリンクの物理層にデータを送信し、及びギガビットリンクの物理層からデータを受信する構成を図 8 に示す。この構成は、フィールドプログラマブルゲートアレイ (field programmable gate array: 以下、F P G A という。) 8 1 0 と、並直列変換器 / 直並列変換器 8 2 0 と、送信 / 受信モジュール 8 3 0 と、光リンクインタフェース 8 4 0 とを備える。F P G A 8 1 0 は、従来のイーサネットシステムにおける M A C の役割を担い、したがって、データのカプセル化及びメディアアクセス管理の機能を実行する。F P G A 8 1 0 は、送信と受信を同時に実行し、全二重データ接続を実現する。データは、1 0 ビット幅の送信データバス及び 1 0 ビット幅の受信データバスを介して、F P G A 8 1 0 と並直列変換器 / 直並列変換器 8 2 0 間で送受される。データは、ギガビット物理層の 1 2 5 M H z のクロックレートで、F P G A 8 1 0 から 1 0 ビットデータバスに出力される。送信 / 受信モジュール 8 3 0 は、光リンクインタフェース 8 4 0 を介して物理層に出力するデータを準備する。図 7 のエッジカウントイベント 7 1 0、7 2 0 は、送信機において、相対的に適切に調整する必要があり、1 0 ビットのヘッダデータ部分の出力と 1 0 ビットのペイロードデータ部分の出力との間に遷移があったときに、1 0 ビットの信号は、クロックに従って、すなわち時間に関連して、並直列変換器 / 直並列変換器 8 2 0 に出力される。これにより、パイプライン遅延及び 1 0 ビット符号化にかかる時間が補償される。同様に、オーディオサンプリングクロックを再生するときは、受信機は、パイプライン遅延及び 1 0 ビット復号化の遅延を補償する必要がある。

40

【 0 0 4 2 】

50

図 9 は、送信機と受信機の間で、4 つの可能なベースサンプリングクロックの 1 つに各オーディオデータストリームを関連付けるデータを含むコンフィグレーションデータを送信する手順を説明するフローチャートである。処理は、ステップ 910 から開始され、ここで、ギガビット物理層リンクを初期化する。なお、送信装置及び受信装置がそれらのオーディオサンプリングクロックに同期するまでは、オーディオデータのスループットは起こらない。そして、ステップ 920 において、コンフィグレーションブロック (configuration block) の伝送を開始する。コンフィグレーションブロックは、リンクの開始の直後から、周期的 (P 個の物理層クロックサイクル毎に) に送信する。各コンフィグレーションブロックは、以下のデータを含む。

【0043】

- ・各オーディオストリームのオーディオモード (表 5 のサンプリングレート乗数を含む)
- ・各オーディオデータストリームのベースクロック選択 (4 つの可能なベースクロックからの選択)
- ・各ベースクロックの公称周波数を指定するデータ
- ・各ベースクロックの公差 (± 100 ppm 及び $\pm 12.5\%$ のいずれか)
- ・受信機が有効なコンフィグレーションブロックを受信したこと、及び受信機が要求されたオーディオモードで動作できることを示すフラグフィールド (フラグフィールドは送信機ではなく受信機によって提供される)

ステップ 930 において、送信機は、送信したコンフィグレーションの確認応答として、有効なコンフィグレーションブロックが受信機から返信されたか否か判定する。受信機が、要求したオーディオモードを処理することができる場合、確認応答コンフィグレーションブロックのインジケータフラグは、このことを確認するように設定される。ステップ 930 において、受信機からの確認応答コンフィグレーションブロックがないと判定した場合、処理は、ステップ 920 に戻り、送信機は、コンフィグレーションデータブロックを受信機に周期的に送信し続ける。一方、ステップ 930 において、確認応答コンフィグレーションブロックが受信されたと判定した場合、処理は、ステップ 940 に進み、送信機は、更にもう 1 つのコンフィグレーションブロックを送信する。確認応答コンフィグレーションブロックを受信し、ステップ 940 において更にもう 1 つのコンフィグレーションブロックを送信した送信機は、ステップ 950 において、オーディオデータブロック及び補助データブロックの送信を開始する。補助データフレームは、本発明に基づくギガビットリンクのオーディオフレーム間で送信される。

【0044】

オーディオデータ及び補助データの送信は、コンフィグレーションブロックパラメータが変化しない限り継続される。一方、ステップ 960 において、1 つ以上のコンフィグレーションブロックパラメータが実際に変更されていると判定した場合、処理は、ステップ 920 に戻り、送信機は、変更されたコンフィグレーションブロックを受信機に周期的に送信する。なお、この構成において、コンフィグレーションデータは、リンクの開始時及びコンフィグレーションデータパラメータが変化したときに、専用のデータブロックで送受されるが、変形例として、例えば、補助データフレーム又はオーディオフレームヘッダにコンフィグレーションデータを含ませてもよい。

【0045】

図 10 は、オーディオベースクロックを再生する受信機の構成を示すブロック図である。この構成は、数値制御発振器 (Numerically Controlled Oscillator: 以下、NCO という。) 1010 と、電圧制御発振器 (Voltage Controlled Oscillator: 以下、VCO という。) ベースの位相同期ループ (Phase Locked Loop: 以下、PLL という。) 1020 と、NCO カウンタ 1030 と、物理層 (PHY) クロックカウンタ 1040 と、NCO コントローラ 1050 と、フレーム受信 / 処理ユニット 1060 とを備える。オーディオベースクロック用のタイミング情報は、図 5 及び図 6 に示すように、オーディオフレームのヘッダデータ内に格納されている。このタイミング情報は、ギガビットリンクの 1

10

20

30

40

50

25 MHz の物理層クロックに対して可能な4つのベースクロックのそれぞれの2つのエッジカウントを含んでいる。各エッジカウントイベントは、対応するベースクロックの周波数の1/4の周波数を有するクロックのクロックエッジを表す。したがって、((オーディオベースクロック)/4 イベント)の周波数は、9.64 kHz ~ 13.5 kHz となり、125 MHz の物理層クロックを用いるオーディオベースクロックイベントをサンプリングする結果として生じる少なくとも8 ns (8×10^{-9} s = $1 / (125 \times 10^6 \text{ Hz})$) のジッタを有する。受信タイミングデータは、PLL1020に供給され、PLL1020は、このジッタを除去するとともに、使用可能なオーディオサンプリングクロック周波数に乘算する。図10に示す受信機のフレーム受信/処理ユニット1060は、タイミング情報ヘッダ520、530、540、550からタイミング情報を抽出し、順次、各ベースクロックについて、受信フレームからエッジカウント値710をPHYクロックカウンタ1040にロードする。また、受信した125 MHz の物理層クロック信号は、入力としてPHYクロックカウンタ1040に供給され、このPHYクロックカウンタ1040のクロックとして用いられる。NCO1010には、受信機の125 MHz のマスタクロックが入力として供給される。NCO1020からは、オーディオベースクロックの周波数を64倍した周波数を有するクロック信号が出力され、このクロック信号は、NCOカウンタ1030とVCOベースのPLL1020の両方に供給される。NCOコントローラ1050は、NCOカウンタ1030の値とPHYカウンタ1040の値間の比較に基づいて、NCO1010の周波数を制御する。具体的には、NCOカウンタ1030が0を示したときに、PHYクロックカウンタ1040のカウント値が1以上である場合、NCO1010の周波数を上げ、一方、NCOカウンタ1030のカウント値が0になったときに、PHYクロックカウンタ1040のカウント値が0より小さい場合、NCO1010の周波数を下げる。一方、NCOカウンタ1030及びPHYクロックカウンタ1040のカウント値が等しい場合は、周波数を調整する必要はない。NCO1010の出力は、VCOベースのPLL1020に供給され、PLL1020は、ジッタを除去したクロック信号を受信機のマスタPLLに供給する。NCO1010は、VCOベースのPLL1020のVCOに供給する十分に高い周波数のベースクロックを得るために必要とされる。VCOベースのPLL1020は、クロック信号を受信機のクロックマスタの高性能PLLに用いることができるように、ベースクロックジッタを許容できる低いレベル(例えば500 ps、すなわち 500×10^{-12} s未満)までに減衰させる。

【0046】

図5を参照して説明したように、オーディオデータは、ギガビットリンクの物理層を介して、合計42オクテットのヘッダデータと9150オクテットのオーディオペイロードデータとからなるオーディオデータフレームで転送される。以下の表6は、ギガビットリンクオーディオフレームフォーマットの概要を示している。

【0047】

【表 6】

フィールド	オクテット	注記
プリアンブル/SFD	8	IEEE802.3参照
MAC送信元	6	ポイントツーポイント接続 の場合無視される
MAC宛先	6	
Qtag TPID	1	ジャンボフレーム有効性 のために必要
Qtag TCI	1	
MACタイプ	2	Ethertype 未定
プロトコルID	2	プロトコルID 未定
タイミングHDR	16	
ペイロード	9150	366個の25オクテットブ ロック
FCS	4	CRC-32
合計	9196	

10

【0048】

オーディオデータペイロードは、9150オクテットからなり、リンクを介して送信するために、独立した200ビット(25オクテット)のブロックに分割される。各ブロックは、ギガビットリンクに亘る8つのデータ伝送パスの1つに対応する192ビットのオーディオペイロードデータと、8ビットのブロックラベルとからなる。8ビットのブロックラベルは、以下の情報を特定する。

20

【0049】

・オーディオペイロードデータが関連付けられているギガビットリンクのデータ伝送パス

・ブロック内のオーディオデータが、送信機における(オーディオベースクロック/2048)同期フラグに対応したオーディオフレームの最初から始まっているか否かを示すオーディオストリーム同期マーカ(Audio Stream Synchronisation Marker: ASSM)

ギガビットリンクの8つの独立したそれぞれのデータ伝送パスは、送信機内の関連したFIFO(ファーストインファーストアウト)バッファと、受信機内の対応したFIFOバッファとを有する。

30

【0050】

図11は、本発明に基づくギガビットリンク送信機のバッファリング及びフレーム組立の構成を示すブロック図である。この構成は、それぞれがギガビットリンクの各データ伝送パスの1つに対応した、8つからなる一連のFIFOバッファ1110-1~1110-8と、ブロックラベル発生器1120と、FIFO読出コントローラ1130と、フレーム送信コントローラ1140と、マルチプレクサ1150と、ダミーデータソース1160と、フレームヘッダソース1170とを備える。8つのFIFOバッファ1110-1~1110-8のそれぞれは、対応する入力オーディオデータストリームのデータを受け取るように構成されている。入力オーディオストリームからのデータは、異なるデータフォーマット及びサンプリングレートを有することができ、各データフォーマットは、上述した表2から選択される。FIFO読出コントローラ1130は、バッファ順序シーケンスに基づいて切替スイッチ1132を切り換えることによって、一連のFIFOバッファ1110-1~1110-8のそれぞれから順番に192ビットのデータブロックを読み出す。この特定の構成では、シーケンスの順序は、8つのFIFOバッファ1110-1~1110-8のそれぞれを順番に循環する順序である(すなわち、バッファリング順序は、周期的である)。FIFO読出コントローラ1130は、フレーム送信コントローラ1140の状態に基づいて、フレーム送信シーケンス内の適切な位置で、データを読み出すFIFOバッファを選択する。

40

【0051】

しかしながら、特定のFIFOバッファがFIFO読出コントローラ1130によって

50

選択されたときに、F I F Oバッファの現在の占有レベルは、データブロックをF I F Oバッファから読み出してマルチプレクサ1150に供給し、データ伝送ストリームとして出力するためには、所定の閾値以上である必要がある。ここで、F I F Oバッファ内のデータが不十分な場合（すなわち、占有レベルが所定の閾値以下の場合）、F I F O読出コントローラ1130は、ダミーデータソース1160からのデータパスをマルチプレクサ1150に接続するように切換スイッチ1132を設定し、これにより、現在選択中のF I F Oバッファからのデータに代えて、トランスポートデータストリーム内の対応する位置にダミーデータのブロックを挿入する。なお、本発明に基づく代替的構成例では、データストリームに挿入するための、識別子を有するダミーデータを積極的に生成しなくてもよい。これに代えて、例えば、物理層が、フレームペイロードのブロック間に有効なギャップができるように、データを出力し、これにより、積極的に生成したダミーデータブロックと同様にデータフローを平滑化する機能を果たすことができる。

10

【0052】

ブロックラベル発生器1120は、F I F Oバッファ1110-1~1110-8の1つから読み出された各オーディオデータブロックに8ビットのブロックラベルを関連付ける。ブロックラベルは、関連するブロックの前に送信され、これにより、受信機は、入力データをどのF I F Oバッファにルーティングすべきかを前もって決定することができる。フレーム送信コントローラ1140は、フレーム送信状態を監視し、フレーム送信のタイミングを制御する。フレームヘッダソース1170は、各データフレームの始めに、オーディオフレームのヘッダデータ（42オクテット）をマルチプレクサ1150に供給する。マルチプレクサ1150は、オーディオデータフレームを含むデータ伝送ストリームを、伝送のために、ギガビットイーサネットリンクの物理層に供給する。

20

【0053】

図11に示す送信機における、本発明に基づく伝送バッファリング及びフレームの組立処理のフローチャートを図12に示す。ステップ1210において、バッファインデクスjを0に初期化し、ステップ1220において、jを1インクリメントし、8つのF I F Oバッファのうちの1番目のF I F Oバッファ1110-1を選択する。ステップ1230において、F I F O読出コントローラ1130（図11参照）は、バッファjの占有レベルが192ビット（所定の閾値）以上であるかを判定する。この条件が満たされない場合、ステップ1240において、F I F O読出コントローラ1130は、切換スイッチ1132をダミーデータソース1160に切り換え、192ビットのダミーデータを読み出す。ステップ1242において、オーディオペイロードデータとダミーデータブロックを区別するために、8ビットの一意的な識別子をダミーデータに関連付ける。一方、ステップ1230において、選択されたF I F Oバッファの現在の占有レベルが所定の閾値以上であると判定された場合、処理は、ステップ1250に進み、F I F O読出コントローラ1130の制御の下で、192ビットのオーディオペイロードデータをF I F Oバッファから読み出す。次に、ステップ1252において、入力データストリームjを特定する適切な8ビットのブロックラベルをオーディオペイロードデータに関連付ける。この8ビットのブロックラベルは、ルーティングデータもプロトコルデータも含んでいない。ステップ1260において、ステップ1252で得られた200ビットのダミーデータブロックと、ステップ1242で得られた200ビットのオーディオデータブロックのいずれかをマルチプレクサ1150に供給し、ステップ1270において、これらのブロックをギガビットイーサネット物理層上の伝送データストリームとして出力する。そして、処理は、ステップ1220に戻り、jの値をインクリメントし（j=8の場合は、シーケンス順序における第1のバッファに対応する1にjをリセットする）、選択の順序における次のF I F Oバッファに移行し、処理を続行する。代替的構成として、データブロックの伝送開始時において、閾値が、ブロックの終わりまでには192ビットのデータが供給されることを保証できる程度に十分大きければ、閾値は、192ビット未満であってもよい。更に、代替的構成として、F I F Oバッファの順序は、循環的ではなく、擬似ランダムであってもよい。なお、循環的なバッファ順序は、代替的構成におけるバッファ順序に比べて

30

40

50

、受信機のバッファリング要求を低くできるので、待ち時間を最も短くできるという利点がある。

【 0 0 5 4 】

図 1 3 は、図 1 1 に示す送信機に対応した受信機におけるフレーム受信及びバッファリングの構成の代表的な部分を示すブロック図である。図 1 3 では、8つのバッファ受信構成のうちの代表的な1つを示している。この構成は、復号ユニット1310と、受信機FIFOバッファ1320-1と、クロック抽出ユニット1330と、単安定カウンタ1340とを備える。復号ユニット1310は、ギガビットリンクの物理層を介して伝送されてきたフレーム化されたデータを受信し、オーディオフィレームのヘッダデータ（上述の表6参照）を用いて、フレーム化されたデータを復号する。復号ユニット1310は、オーディオデータブロックの8ビットのブロックラベルを用いて、オーディオペイロードデータブロックがどの入力オーディオデータストリームに関連付けられているかに基づき、受信機の8つのFIFOバッファの適切な1つにオーディオペイロードデータを供給する。図5、図6及び図7を参照して、先に説明したオーディオサンプル同期メカニズムを採用することにより、ギガビットリンクの両端において（伝播遅延のための僅かな位相オフセットは無視する）、オーディオサンプリングクロックの位相とマスタクロックの周波数は実質的に同じになる。送信機において、（オーディオベースクロック）/2048の同期マーカと同時に、ローカルのオーディオシステムから受信されるオーディオペイロードサンプルは、タイミング情報ヘッダ内のフィールド（図6参照）によって標識が付けられている。この同期マーカは、受信機の対応するFIFOバッファ1320-1によって用いられる。タイミング情報（図6参照）によって特定される、オーディオフィレームヘッダ内の同期フラグの出現は、受信機内の単安定タイマ1340をトリガし、単安定タイマ1340は、リンクの所定の待ち時間に等しいタイムアウト遅延を発生する。受信機からのオーディオ出力は、単安定タイマ1340のタイムアウト遅延が終了するまで禁止される。すなわち、同期マーカのセットを有するオーディオサンプルが受信機のFIFOバッファ1320-1内に存在し、単安定カウンタ1340がタイムアウト値が終了したことを示すと、受信機のFIFOバッファ1320-1からの同期オーディオデータ出力が開始される。単安定タイマ1340によって実現されるタイムアウト遅延は、ギガビットリンクを介した伝播及び処理の両方による最大遅延よりも、若干長く設定される。可変のサンプリングレートをサポートするためには、タイムアウト遅延は、絶対時間の値ではなく、オーディオサンプルの数として設定される。

【 0 0 5 5 】

図 1 4 A は、オーディオフィレームペイロードがギガビットリンクを介してどのように伝送されるかを説明するためのタイミングチャートである。パケット伝送では、データはバースト的に伝送される。オーディオフィレームNのデータ（ヘッダ及びペイロード）は、ギガビットイーサネットリンクを介して、1ギガビット/秒（20%のオーバヘッドを有する1.25 Gbps）の「瞬間的な」伝送レートで伝送される。瞬間的なデータ伝送レートは、時間尺度 T_{frame} に対するデータ転送レートに対応している。受信機では、オーディオデータは、関連するベースクロック周波数に対応したそれぞれのデータ転送レートで、8つの独立した連続データストリームとして出力される。なお、乗数（表4参照）は、チャンネル数が出力データ転送レートを補償するように変更されるため、この出力データ転送レートに影響しない。

【 0 0 5 6 】

図 1 4 B は、パケット化されたオーディオデータペイロード（フレームヘッダを除く）の瞬間的なデータフローを、8つのチャンネルのうち3つのチャンネルの連続したデータフローと共に示すタイムチャートである。図 1 4 B に示すように、8つの全てのチャンネルからのオーディオペイロードデータは、フレームペイロード伝送時間（ヘッダ伝送時間を減算するため、図 1 4 A の T_{frame} より短い）の間に伝送される。各バーストのオーディオペイロードデータは、受信機において、8つのストリーミングされた出力データチャンネルに振り分けられ、各データブロックの適切な出力チャンネルは、関連するプロ

ックラベルによって指定される。図 1 4 B には、瞬間的なデータフローと共に、8 つのストリーミングされた出力データチャンネルのうちの代表的な 3 つの出力データチャンネルの連続出力データフローを示している。図 1 4 B における 3 つのチャンネルのそれぞれは、すなわちチャンネル 2、チャンネル 3、チャンネル 7 は、(表 2 に示したフォーマットから選択された)異なるオーディオフォーマットに対応したデータを搬送する。したがって、3 つのチャンネルのストリーミングされたデータ転送レートは異なる。この具体例では、チャンネル 2 が最も高い出力データ転送レートを有する。なお、バースト内の瞬間的な伝送レートは、フレーム間のギャップを補償し、連続した出力データ転送レートを確実に維持するために、十分高くないとはならない。

【0057】

したがって、オーディオフレームに含まれる 1 チャンネル当たりのビットの総数を T_{ave} (T_{frame} 及びフレーム間ギャップ時間 T_{gap} の和) で除算することによって得られる「平均データ転送レート」が、8 つのチャンネルの全ての連続するデータ転送レート以上でなくてはならないという待ち時間の制約条件がある。したがって、課せられる待ち時間制約条件は、以下の通りである。

【0058】

T_{ave} ($= T_{frame} + T_{gap}$) に亘って平均化された 1 チャンネル当たりのオーディオペイロードのデータ転送レート 受信機における (連続した) 最大出力オーディオデータ転送レート

この場合、受信機における最大出力オーディオデータ転送レートは、各方向において合計 384 チャンネル (1 ストリーム当たり 48 のチャンネル) を有する、表 2 の (48 kHz + 12.5% = 54 kHz) における 24 ビット PCM のオーディオフォーマット (24 ビットのオーディオ + 4 ビットの AES3 メタデータ) に対応する。この場合、最大出力オーディオデータ転送レートは、28 ビット × 48 チャンネル × 54 kHz = 72.6 Mbps である。また、オーディオフレーム伝送時間 = $9196 \times 8 \text{ ビット} / 1 \text{ Gbps} = 73.5 \mu\text{s}$ であり、補助データ伝送時間 = $1540 \times 8 \text{ ビット} / 1 \text{ Gbps} = 12.3 \mu\text{s}$ である。したがって、ギガビットリンクの潜在的に同等な連続するデータ転送レートは、 $(192 \text{ ビット} \times 366 / 8 = 8784 \text{ ビット}) / (73.5 + 12.3 \mu\text{s}) = 102.4 \text{ Mbps}$ である。したがって、この構成では、ギガビットリンクは、許容可能なレベルの待ち時間で最大データ転送レートをサポートするために必要とされる性能を上回る能力を有する。

【0059】

上述のように、待ち時間制約条件は、潜在的に同等な連続したデータ転送レート (102.4 Mbps) が、最大データ転送レート (72.6 Mbps) よりも高くなることはならないという条件である。最大データ転送レートを下回る入力データストリームに対しては、オーディオデータストリームのペイロードにヌルデータを挿入することにより、最大データ転送レートと、特定の入力データストリームの実際のデータ転送レートの間の差分を補償することができる。これにより、入力データストリームの物理層リンクを介するデータフローをより平滑化することができる。

【0060】

図 1 5 は、2 つのオーディオデータフレームと、挿入された補助データフレームとを含むギガビットリンク上のフレーム伝送シーケンスを示している。各オーディオデータフレームは、42 オクテット (336 ビット) のヘッダデータと、388 個の 200 ビットブロック (200 ビットブロック当たり 8 ビットのブロックラベルを含む) のペイロードデータとからなる。挿入される補助データフレームは、合計 1540 オクテット (12320 ビット) からなる。オーディオデータシステムは、満足に動作するためには、非常に短い待ち時間 (100 μs 未満) が必要である。全体的な待ち時間は、オーディオペイロードデータのトランスポートストリームにおける中断の最大継続時間に略々比例すると考えることができ、この中断は、例えば、フレーム間ギャップ及び連続したオーディオフレーム間の補助データフレームの伝送に起因するものである。待ち時間制約条件を満たすため

10

20

30

40

50

には、送信機のFIFOバッファは、少なくとも、オーディオデータの中断を埋めるのに十分な容量を有する必要がある。なお、送信機におけるバッファリングは、待ち時間を生じるので、バッファ容量は、できるだけ小さき維持することが望ましい。図15に示すように、バッファ容量は、1つのオーディオフレームのオーディオペイロード伝送の最後と、次のオーディオフレームのオーディオペイロード伝送の最初との間のギャップを埋めるのに十分なデータをバッファリングできる容量でなければならず、さらに、補助データフレームの伝送のための所要時間とオーディオフレームヘッダを伝送するためにかかる時間を確保しなければならない。この構成では、2つのオーディオフレームの間で最大サイズの補助データフレームが伝送されると仮定すると、オーディオデータ伝送における最大のギャップは、 $12.9\mu s$ である。

10

【0061】

受信機において、様々な連続した出力オーディオデータ転送レートに対応するためには、フレーム間ギャップがあるのにも拘わらず、連続したデータ出力を維持するように、最大出力データ転送レートを検討しなければならない。なお、この最大データ転送レートより低いデータ転送レートで出力されるオーディオストリームについては、ダミーデータブロックを用いて、ペイロードデータフローを平滑化して、オーディオペイロードデータが、要求される連続した出力データ転送レートに一致するデータ転送レートで受信機に到着するようにすることができる。また、上述した待ち時間制約条件を満たすために必要とされる容量を超える容量のリンクでは、ダミーデータビットをオーディオフレームペイロードに挿入してもよい。ダミーデータからなるブロックのトランスポートデータストリームへの挿入は、図11を用いて説明した通りである。

20

【0062】

図16A及び図16Bは、本発明に基づき、図11に示すマルチプレクサ1150に供給されるデータブロックのシーケンスを示す図である。図16Aでは、8個の入力データストリームの全てが最大データ転送レートで伝送されており、マルチプレクサ1550に供給されるデータブロックは、送信機の8つのFIFOバッファ1110-1~1110-8のそれぞれから読み出したオーディオペイロードデータのブロックからなる。この場合、ギガビットリンクの容量は、リンクの最大データ転送レートに対応することができ、如何なるダミーデータブロックもマルチプレクサ1150に供給されない。一方、図16Bは、ストリーム0及びストリーム6が、最大データ転送レートを下回るオーディオフォーマットに関係するとともに、ストリーム1~ストリーム5及びストリーム7が最大データ転送レートを有する場合に、マルチプレクサ1150に供給されるデータブロックのシーケンスを示している。この場合、FIFOバッファの出力シーケンスは、図示するシーケンスの最後の方のストリーム0及びストリーム6において、オーディオペイロードを有するブロックを置換したヌルブロック（すなわち、ダミーデータブロック）を含んでいる。これらのヌルブロックは、バッファ順序シーケンスに従い、オーディオペイロードブロックを読み出すために、FIFO読出コントローラ1130によってストリーム0のFIFOバッファ1110-1及びストリーム6のFIFOバッファ1110-7が選択されたときに、ストリーム0のFIFOバッファ1110-1及びストリーム6のFIFOバッファ1110-7に含まれているオーディオデータが不十分（所定の占有閾値以下）であると判定された場合に、挿入される。ここで、ダミーデータブロックを挿入するのではなく、図16Bのシーケンスの最後に、ストリーム5のブロック、ストリーム7のブロック及びストリーム1のブロックを連続して出力すると、事実上、ストリーム1及びストリーム7の平均伝送レートを一時的に高めることができるが、この場合、受信機では、より多くのバッファ容量が必要となる。ダミーデータブロックを挿入することにより、様々なデータストリームに対する平均データ伝送レートを平滑化することができ、この結果、バッファリング要求を低減することができる。

30

40

【0063】

本発明は、ソフトウェア、プログラミング可能なハードウェア（例えば、FPGA、ASIC）、ハードウェア及びこれらの組合せのいずれにより実現してもよい。ソフトウェ

50

アコンポーネントを用いる場合、本発明には、このようなソフトウェアを提供する（例えば、記録媒体、伝送媒体等の）媒体も含まれる。

【0064】

ここでは、図面を参照して本発明の実施の形態を例示的に詳細に説明したが、本発明はこれらの詳細な具体例に限定されるものではなく、当業者は、特許請求の範囲に定義されている本発明の範囲及び思想から逸脱することなく、ここに説明した実施の形態を様々に変更及び修正することができる。

【図面の簡単な説明】

【0065】

【図1】本発明に基づくルータのアーキテクチャを示すブロック図である。

10

【図2】ギガビットポイントツーポイント物理層リンクを実現するライブ音生成システムを図式的に示す図である。

【図3】ギガビットポイントツーポイント物理層リンクを実現する高分解能オーディオワークステーション構成を図式的に示す図である。

【図4】ギガビットポイントツーポイント物理層リンクを実現するオーディオ放送スタジオ構成を図式的に示す図である。

【図5】フレームヘッダ内の4つのベースクロックの全てのタイミング情報を含む、本発明に基づくオーディオフレーム構造を図式的に示す図である。

【図6】図5に示すタイミング情報ヘッダのうちの1つの内容を図式的に示す図である。

【図7】タイミング情報がどのように導出されるかを説明する図である。

20

【図8】ギガビットリンクの物理層にデータを送信し及びギガビットリンクの物理層からデータを受信するための構成を図式的に示す図である。

【図9】各オーディオデータストリームを4つの可能なベースサンプリングクロックの1つに関連付けるデータを含むコンフィグレーションデータを送信機及び受信機の間で通信するための処理を説明するフローチャートである。

【図10】オーディオベースクロックを再生するための受信機構成を図式的に示す図である。

【図11】本発明に基づくギガビットリンク送信機のバッファリング及びフレーム組立の構成を図式的に示す図である。

【図12】図11に示す送信機における、本発明に基づく伝送バッファリング及びフレームの組立処理のフローチャートである。

30

【図13】図11に示す送信機に対応する受信機のフレーム受信及びバッファリング構成の代表的部分を図式的に示す図である。

【図14A】オーディオフレームペイロードがギガビットリンクを介してどのように送信されるかを説明する図である。

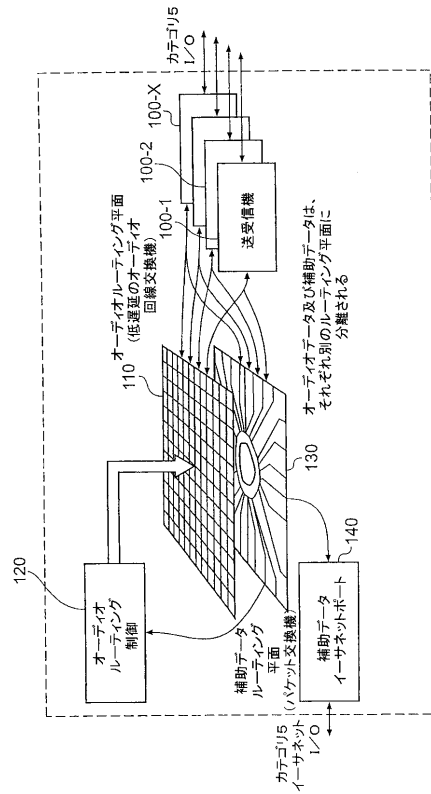
【図14B】パケット化されたオーディオデータペイロードの瞬間的なデータフローを、8つのチャンネルのうち3つのチャンネルの連続したデータフローと共に図式的に示す図である。

【図15】2つのオーディオデータフレームと、挿入された補助データフレームとを含むギガビットリンク上のフレーム伝送シーケンスを示す図である。

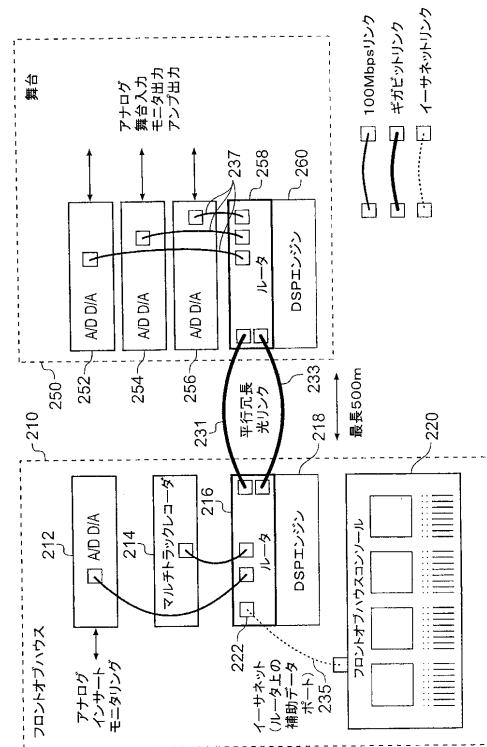
40

【図16】本発明に基づき、図11に示すマルチプレクサ1150に供給されるデータブロックのシーケンスを図式的に示す図である。

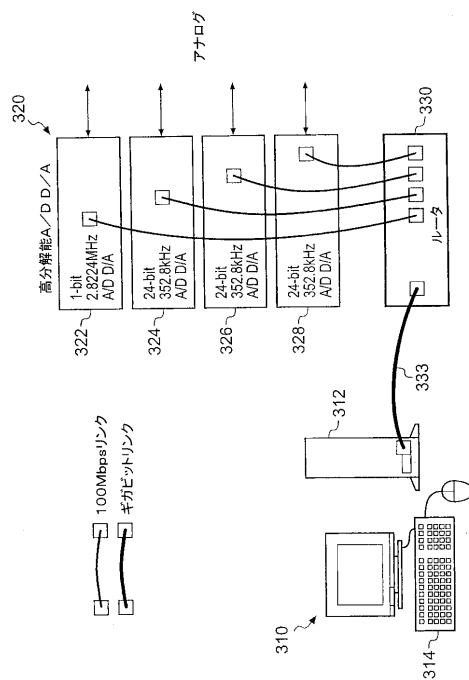
【図 1】



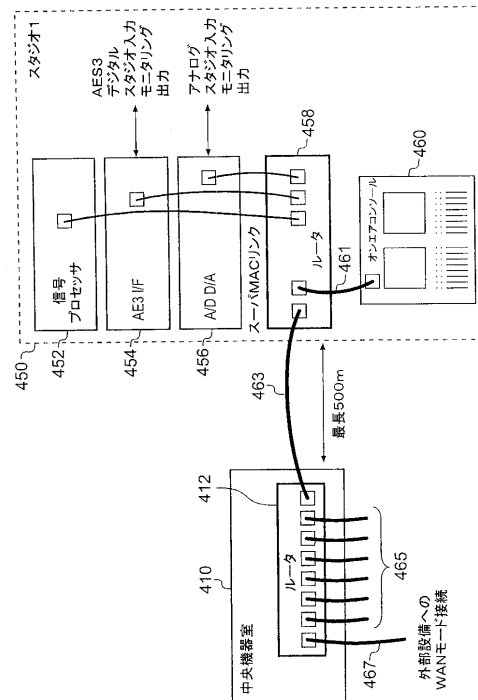
【図 2】



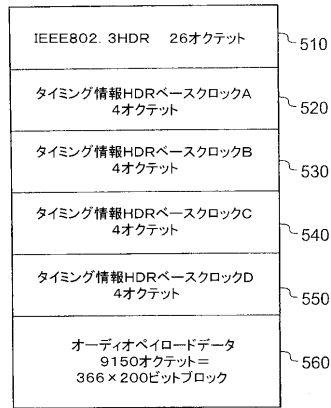
【図 3】



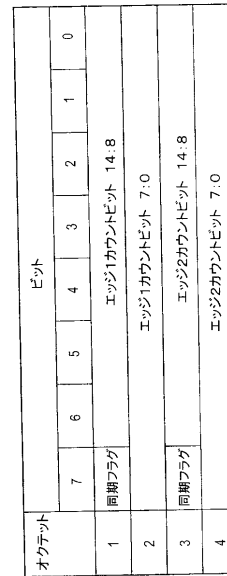
【図 4】



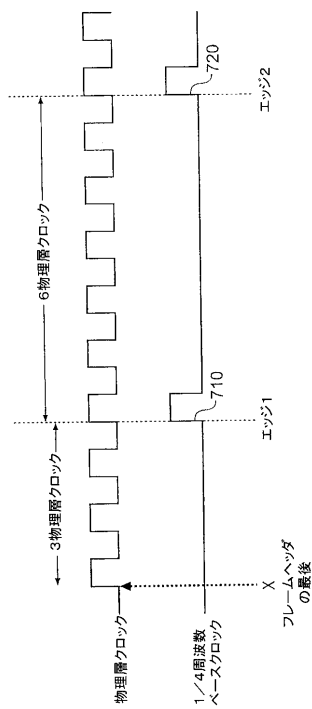
【図5】



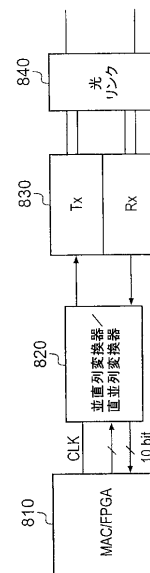
【図6】



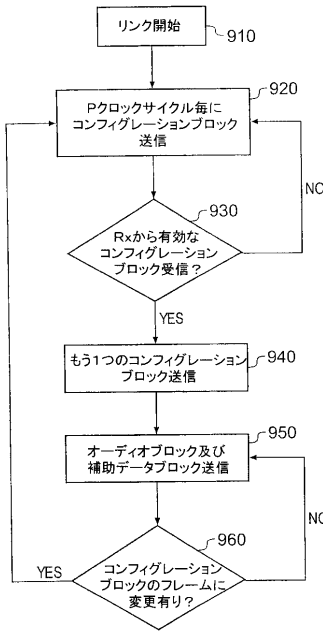
【図7】



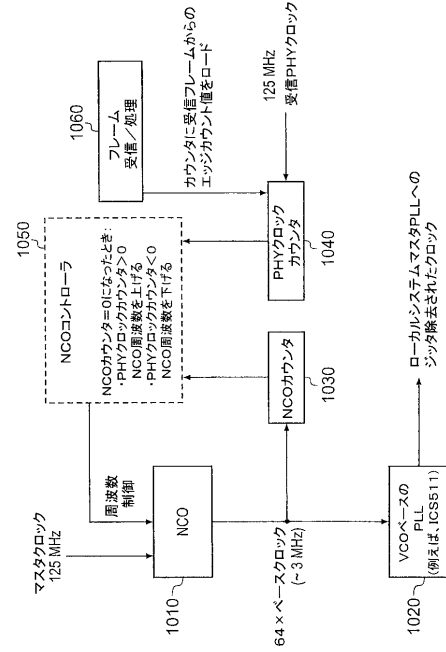
【図8】



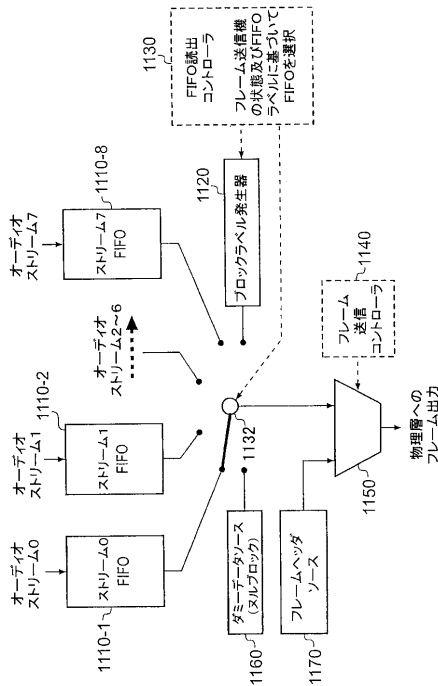
【図 9】



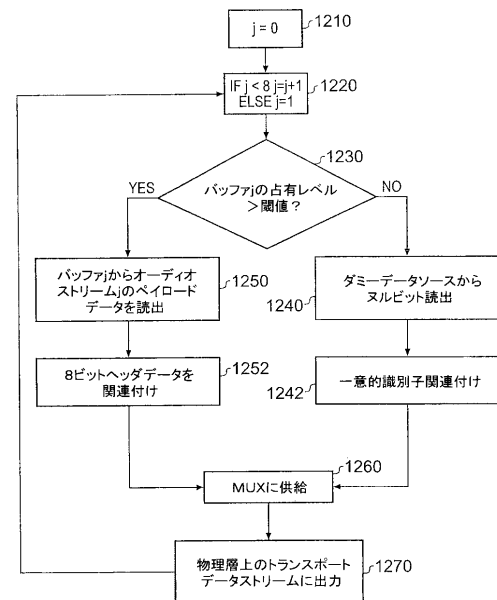
【図 10】



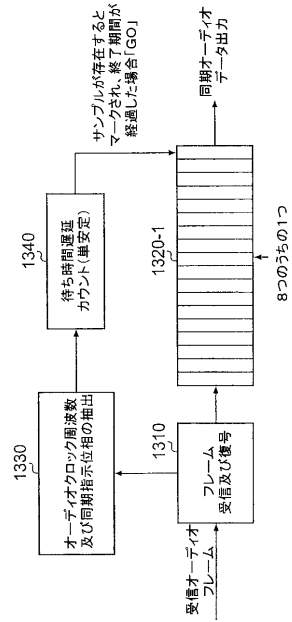
【図 11】



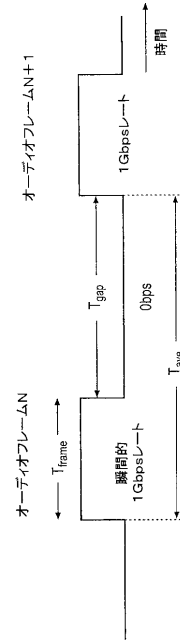
【図 12】



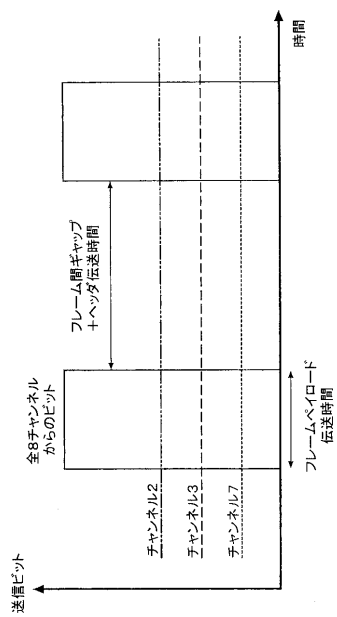
【図 1 3】



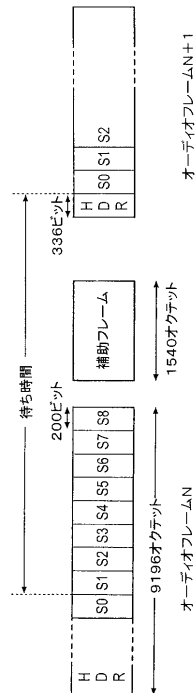
【図 1 4 A】



【図 1 4 B】



【図 1 5】



時間 →										
ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック
ストーリーム 0	ストーリーム 1	ストーリーム 2	ストーリーム 3	ストーリーム 4	ストーリーム 5	ストーリーム 6	ストーリーム 7	ストーリーム 0	ストーリーム 1	ストーリーム 1

A

時間 →										
ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック	ブロック
ストーリーム 0	ストーリーム 1	ストーリーム 2	ストーリーム 3	ストーリーム 4	ストーリーム 5	スル	ストーリーム 7	スル	ストーリーム 1	ストーリーム 1

B

フロントページの続き

(72)発明者 ページ ミッチェル

イギリス国 K T 1 3 O X W サリー、 ウエイブリッジ、 ブルックランズ、 ザ ハイッ
(番地無し) ソニー ユナイテッド キングダム リミテッド内

F ターム(参考) 5K047 AA15 BB15 DD01 GG02 GG08

【外国語明細書】

2006121663000001.pdf

2006121663000002.pdf

2006121663000003.pdf

2006121663000004.pdf