

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年6月19日(19.06.2014)



(10) 国際公開番号
WO 2014/092192 A1

- (51) 国際特許分類:
H01L 21/336 (2006.01) H01L 27/144 (2006.01)
C23C 14/06 (2006.01) H01L 29/786 (2006.01)
G02F 1/1368 (2006.01) H01L 51/50 (2006.01)
G09F 9/30 (2006.01) H05B 33/14 (2006.01)
- (21) 国際出願番号: PCT/JP2013/083529
- (22) 国際出願日: 2013年12月13日(13.12.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-273995 2012年12月14日(14.12.2012) JP
- (71) 出願人: 富士フイルム株式会社(FUJIFILM CORPORATION) [JP/JP]; 〒1068620 東京都港区西麻布2丁目2番30号 Tokyo (JP).
- (72) 発明者: 望月 文彦(MOCHIZUKI, Fumihiko); 〒2588577 神奈川県足柄上郡開成町牛島577番地 富士フイルム株式会社内 Kanagawa (JP). 田中 淳(TANAKA, Atsushi); 〒2588577 神奈川県足柄上郡開成町牛島577番地 富士フイルム株式会社内 Kanagawa (JP). 鈴木 真之(SUZUKI, Masayuki); 〒2588577 神奈川県足柄上郡開成町牛島5

77番地 富士フイルム株式会社内 Kanagawa (JP).

(74) 代理人: 中島 淳, 外(NAKAJIMA, Jun et al.); 〒1600022 東京都新宿区新宿4丁目3番17号 H K 新宿ビル7階 太陽国際特許事務所 Tokyo (JP).

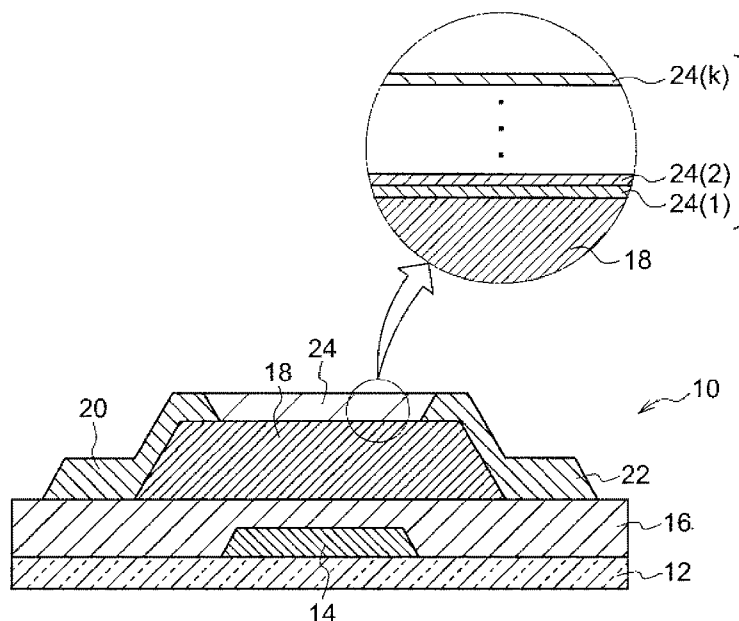
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

[続葉有]

(54) Title: OXIDE SEMICONDUCTOR ELEMENT, PROCESS FOR PRODUCING OXIDE SEMICONDUCTOR ELEMENT, DISPLAY DEVICE, IMAGE SENSOR AND X-RAY SENSOR

(54) 発明の名称: 酸化物半導体素子、酸化物半導体素子の製造方法、表示装置、イメージセンサ及びX線センサ



(57) Abstract: Disclosed is an oxide semiconductor element which has: an oxide semiconductor layer that contains at least one element selected from the group consisting of In, Zn, Ga and Sn; one pair of electrodes which can be electrically connected to each other through the oxide semiconductor layer; and an insulation protection layer. The insulation protection layer has a laminate structure which is composed of at least three layers and which is laminated on the oxide semiconductor layer. In the laminate structure, the first layer (24₍₁₎) adjacent to the oxide semiconductor layer exhibits an absolute refractive index lower than that of the oxide semiconductor layer, while the second layer (24₍₂₎) exhibits an absolute refractive index higher than that of the first layer (24₍₁₎). In the second layer and the subsequent layers, the higher-lower relationships of absolute refractive index which are each between a layer and the precedent layer are alternately different. When the thickness of each layer, inclusive of the first layer (24₍₁₎), is d_(k) (nm) (wherein k represents the kth from the oxide semiconductor layer side) and the absolute refractive index of each layer is n_(k), the insulation protection layer satisfies the relationship: 400(nm)/4n_(k) ≤ d_(k)

(nm) ≤ 450(nm)/4n_(k). Further, a process for producing an oxide semiconductor element and applications thereof are disclosed.

(57) 要約:

[続葉有]

WO 2014/092192 A1



NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI 添付公開書類:

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, — 国際調査報告 (条約第 21 条(3))
MR, NE, SN, TD, TG).

In, Zn, Ga及びSnからなる群から選ばれる少なくとも1種を含む酸化物半導体層と、酸化物半導体層を介して導通可能な一对の電極と、酸化物半導体層に積層された3層以上の積層構造を有し、酸化物半導体層と隣接する1層目24₍₁₎は酸化物半導体層よりも絶対屈折率が低く、2層目24₍₂₎は1層目24₍₁₎よりも絶対屈折率が高く、且つ、2層目以降の各層はその前の層との絶対屈折率の高低関係が交互に異なり、1層目24₍₁₎を含む各層の厚みを $d_{(k)}$ (nm)とし(k :酸化物半導体層側からの積層の順番)、各層の絶対屈折率を $n_{(k)}$ としたとき、 $400\text{ (nm)} / 4 n_{(k)} \leq d_{(k)}\text{ (nm)} \leq 450\text{ (nm)} / 4 n_{(k)}$ を満たす絶縁保護層と、を有する酸化物半導体素子、酸化物半導体素子の製造方法及びその応用。

明 細 書

発明の名称：

酸化物半導体素子、酸化物半導体素子の製造方法、表示装置、イメージセンサ及びX線センサ

技術分野

[0001] 本発明は、酸化物半導体素子、酸化物半導体素子の製造方法、表示装置、イメージセンサ及びX線センサに関する。

背景技術

[0002] 近年、 In-Ga-Zn-O 系の酸化物半導体薄膜を酸化物半導体層（チャンネル層）に用いた酸化物半導体素子、特に薄膜トランジスタ（Thin Film Transistor：TFT）の研究開発が盛んである。酸化物半導体薄膜は低温成膜が可能であり、且つアモルファスシリコンよりも高移動度を示し、更に可視光に透明であることから、プラスチック板やフィルム等の基板上にフレキシブルなTFTを形成することが可能である。

[0003] しかしながら、実用化に向けてLCD（Liquid Crystal Display）や有機ELディスプレイ等の駆動回路に上記TFTを使用する場合には、TFT駆動時の動作不安定性（ ΔV_{th} ：閾値シフト）や光照射時の動作不安定性が問題となる。

[0004] TFT駆動時の動作不安定性については、 In-Ga-Zn-O 系の酸化物が水分や酸素、汚染等に対して耐性が低いため、 In-Ga-Zn-O 系の酸化物を主体とした酸化物半導体層が大気中に露出していると当該酸化物が経年劣化してしまうことに起因する。

[0005] また、光照射時の動作不安定性については、以下の事に起因する。すなわち、LCDのバックライトや有機ELの青色発光層は $\lambda = 450\text{ nm}$ 程度の発光ピークを持ち、発光スペクトルの裾が 420 nm まで続いている。そして、これらの光が照射される In-Ga-Zn-O 系等、 In 、 Zn 、 Ga 及び Sn から選ばれる少なくとも1種を含む酸化物半導体層が、一般的に、

可視光短波長領域の光（波長400nm以上450nm以下の光）に対して弱いことに起因する。

[0006] そこで、特開2009-141002号公報には、 In-Ga-Zn-O 系の酸化物を主体とした酸化物半導体層の露出面上に、 SiO_x 層、 SiN_p 層、 SiO_mN_n 層からなる三層構造の保護層を形成して、酸化物半導体層を水分等から保護することが開示されている。なお、上記 x 、 m 、 n は、酸素不定比量であり、 P は窒素不定比量である。

[0007] また、国際公開第2009/075281号には、 In-Ga-Zn-O 系の酸化物を主体とした酸化物半導体層を保護する保護層上に、波長500nm以下の領域に大きな吸収又は反射を持つ樹脂材料や金属材料で構成された遮光膜を設けたTF Tが開示されている。

発明の概要

発明が解決しようとする課題

[0008] しかしながら、特開2009-141002号公報のTF Tでは、保護層を単に三層構造としているだけで、光照射時の動作不安定性については改善されていない。

[0009] また、国際公開第2009/075281号のTF Tでは、遮光膜として光を吸収する樹脂材料を用いると、遮光膜に熱が発生してTF Tの動作に影響を与えてしまう。また、遮光膜として光を反射する金属材料を用いると、ソース・ドレイン電極等の電極と導通しないこと等を考慮しなければならない。

[0010] 本発明は上記事情に鑑みてなされたものであり、光照射時の動作安定性を確保すると共に、光照射による熱の発生を抑制する絶縁保護層を有した酸化物半導体素子及び酸化物半導体素子の製造方法を提供することを目的とする。

課題を解決するための手段

[0011] 本発明の上記課題は下記的手段によって解決された。

<1> In 、 Zn 、 Ga 及び Sn からなる群から選ばれる少なくとも1種を

含む酸化物半導体層と、酸化物半導体層を介して導通可能な一对の電極と、酸化物半導体層に積層された3層以上の積層構造を有し、酸化物半導体層と隣接する1層目は酸化物半導体層よりも絶対屈折率が低く、酸化物半導体層側からの積層順で2層目は1層目よりも絶対屈折率が高く、且つ、2層目以降のそれぞれの層はその前の層との絶対屈折率の高低関係が交互に異なり、1層目以降の各層の厚みを $d_{(k)}$ (nm) とし (k : 酸化物半導体層側からの積層の順番)、各層の絶対屈折率を $n_{(k)}$ としたとき、 $400 \text{ (nm)} / 4 n_{(k)} \leq d_{(k)} \text{ (nm)} \leq 450 \text{ (nm)} / 4 n_{(k)}$ を満たす絶縁保護層と、を有する酸化物半導体素子。

[0012] <2>絶縁保護層の積層構造の層数は、4以上の偶数である、<1>に記載の酸化物半導体素子。

[0013] <3>絶縁保護層の積層構造の層数は、8以下である、<1>又は<2>に記載の酸化物半導体素子。

[0014] <4>絶縁保護層の積層構造の奇数番目の各層は、互いに同じ材料で構成され、絶縁保護層の積層構造の偶数番目の各層も、互いに同じ材料で構成されている、<1>~<3>の何れか1つに記載の酸化物半導体素子。

[0015] <5>絶縁保護層の各層のうち少なくとも2層の厚み $d_{(k)}$ は、波長 400 nm 以上 450 nm 以下の波長 λ のうち互いに異なる波長に基づいて $d_{(k)} = \lambda / 4 n_{(k)}$ で表される厚みに設定されている、<1>~<4>の何れか1つに記載の酸化物半導体素子。

[0016] <6>絶縁保護層は、Hf, Ti, Nb, Zr, 及びYからなる群から選ばれる何れか1つの酸化物層と、 SiO_x 層 (x は酸素不定比量) と、を有する、<1>~<5>の何れか1つに記載の酸化物半導体素子。

[0017] <7>絶縁保護層は、酸化物半導体層側から順に、 SiO_x 層 (x は酸素不定比量) と、 Nb_2O_y 層 (y は酸素不定比量) とが交互に積層された積層構造を有する、<1>~<6>の何れか1つに記載の酸化物半導体素子。

[0018] <8><1>~<7>の何れか1つに記載の酸化物半導体素子の製造方法であって、絶縁保護層の形成時又は形成後に、 300°C 以下で熱処理する工程

を含む、酸化物半導体素子の製造方法。

[0019] < 9 > 絶縁保護層の各層は、スパッタリング法で形成する、< 8 > に記載の酸化物半導体素子の製造方法。

[0020] < 10 > 酸化物半導体層の絶縁保護層が配置されている側とは反対側にゲート絶縁層を介して配置されたゲート電極を有する薄膜トランジスタである、< 1 > ~ < 7 > の何れか 1 つに記載の酸化物半導体素子。

[0021] < 11 > < 10 > に記載の酸化物半導体素子を備えた表示装置。

[0022] < 12 > < 10 > に記載の酸化物半導体素子を備えたイメージセンサ。

[0023] < 13 > < 10 > に記載の酸化物半導体素子を備えた X 線センサ。

発明の効果

[0024] 本発明によれば、絶縁保護層により、光照射時の動作安定性が確保されると共に、光照射による熱の発生が抑制される。

図面の簡単な説明

[0025] [図1] 本発明の実施形態に係る TFT であって、ボトムゲート構造でトップコンタクト型の TFT の一例を示す模式図である。

[図2] 本発明の実施形態に係る TFT であって、ボトムゲート構造でボトムコンタクト型の TFT の一例を示す模式図である。

[図3] 本発明の電気光学装置の一実施形態の液晶表示装置における、その一部分の概略断面図である。

[図4] 図 3 に示す液晶表示装置の電気配線の概略構成図を示す。

[図5] 本発明の電気光学装置の一実施形態のアクティブマトリックス方式の有機 EL 表示装置における、その一部分の概略断面図である。

[図6] 図 5 に示す有機 EL 表示装置の電気配線の概略構成図を示す。

[図7] 実施例 1 の TFT について、絶縁保護層（3 層構造）の光反射率のシミュレーション結果である。

[図8] 実施例 2 の TFT について、絶縁保護層（4 層構造）の光反射率のシミュレーション結果である。

[図9] 実施例 3 の TFT について、絶縁保護層（6 層構造）の光反射率のシミュレーション結果である。

ュレーション結果である。

[図10]実施例4のTF Tについて、絶縁保護層（8層構造）の光反射率のシミュレーション結果である。

[図11]実施例5のTF Tについて、絶縁保護層（4層構造：波長400nmで厚み設計）の光反射率のシミュレーション結果である。

[図12]実施例6のTF Tについて、絶縁保護層（4層構造：波長450nmで厚み設計）の光反射率のシミュレーション結果である。

[図13]実施例7のTF Tについて、絶縁保護層（4層構造：波長450nmと波長400nmの組み合わせで厚み設計）の光反射率のシミュレーション結果である。

[図14]実施例8のTF Tについて、絶縁保護層（4層構造：Nb₂O_y層をSiN_p層に変更）の光反射率のシミュレーション結果である。

[図15]比較例1のTF Tについて、絶縁保護層（3層構造：厚み設計無）の光反射率のシミュレーション結果である。

[図16]比較例2のTF Tについて、絶縁保護層（2層構造：厚み設定有）の光反射率のシミュレーション結果である。

[図17]波長を横軸、ΔV_{t h}を縦軸として、実施例1～3及び比較例1、2の波長毎のΔV_{t h}の算出結果をプロットしたグラフ図である。

[図18]実施例9のTF Tについて、絶縁保護層（10層構造）の光反射率のシミュレーション結果である。

[図19]実施例10のTF Tについて、絶縁保護層（11層構造）の光反射率のシミュレーション結果である。

発明を実施するための形態

[0026] 以下、添付の図面を参照しながら、本発明の実施形態に係る酸化物半導体素子及び酸化物半導体素子の製造方法について具体的に説明する。なお、図中、同一又は対応する機能を有する部材（構成要素）には同じ符号を付して適宜説明を省略する。また、以下で説明する場合に用いる「上」及び「下」という用語は、便宜的に用いるものであって、方向に拘束されるべきでない

。

[0027] 1. 酸化物半導体素子：薄膜トランジスタの概略構成

本発明の実施形態に係る酸化物半導体素子は、薄膜トランジスタ：TFTやフォトダイオード等である。以下では、酸化物半導体素子としてTFTを一例に挙げて説明する。

[0028] TFTは、少なくとも、ゲート電極、ゲート絶縁層、酸化物半導体層、ソース電極及びドレイン電極を有し、ゲート電極に電圧を印加して、酸化物半導体層に流れる電流を制御し、ソース電極とドレイン電極間の電流をスイッチングする機能を有するアクティブ素子である。

[0029] TFTの素子構造としては、ゲート電極の位置に基づいた、いわゆる逆スタガ構造（ボトムゲート型とも呼ばれる）及びスタガ構造（トップゲート型とも呼ばれる）があるが、本実施形態では、逆スタガ構造が用いられる。

また、酸化物半導体層とソース電極及びドレイン電極（適宜、「ソース・ドレイン電極」という。）との接触部分に基づき、いわゆるトップコンタクト型、ボトムコンタクト型のいずれの態様であってもよい。

なお、トップゲート型とは、TFTが形成されている基板を最下層としたときに、ゲート絶縁層の上側にゲート電極が配置され、ゲート絶縁層の下側に酸化物半導体層が形成された形態であり、ボトムゲート型とは、ゲート絶縁層の下側にゲート電極が配置され、ゲート絶縁層の上側に酸化物半導体層が形成された形態である。また、ボトムコンタクト型とは、TFTが形成されている基板を最下層としたときに、ソース・ドレイン電極が酸化物半導体層よりも先に形成されて酸化物半導体層の下面がソース・ドレイン電極に接触する形態であり、トップコンタクト型とは、酸化物半導体層がソース・ドレイン電極よりも先に形成されて酸化物半導体層の上面がソース・ドレイン電極に接触する形態である。

[0030] 図1は、本発明の実施形態に係るTFTであって、ボトムゲート構造でトップコンタクト型のTFTの一例を示す模式図である。

[0031] 図1に示すTFT10は、基板12の一方の主面上に形成されたゲート電

極 1 4 と、このゲート電極 1 4 を覆うゲート絶縁層 1 6 と、このゲート絶縁層 1 6 のゲート電極 1 4 が配置されている側とは反対側に配置された酸化物半導体層 1 8 と、を有している。さらに、T F T 1 0 は、酸化物半導体層 1 8 のゲート絶縁層 1 6 が配置されている側と反対側に互いに離間して配置されたソース電極 2 0 及びドレイン電極 2 2 と、これらソース・ドレイン電極 2 0, 2 2 との間から露出する酸化物半導体層 1 8 の表面上に積層された絶縁保護層 2 4 とを有している。

そして、本例では絶縁保護層 2 4 が、酸化物半導体層 1 8 側から、1 層目 2 4₍₁₎、2 層目 2 4₍₂₎、・・・k 層目 2 4_(k) (k : 3 以上の整数) まで有する、すなわち、3 層以上の積層構造とされている。

[0032] 図 2 は、本発明の実施形態に係る T F T であって、ボトムゲート構造でボトムコンタクト型の T F T の一例を示す模式図である。

[0033] 図 2 に示す T F T 3 0 は、基板 1 2 の一方の主面上にゲート電極 1 4 と、ゲート絶縁層 1 6 と、が順に積層されている。このゲート絶縁層 1 6 の表面上には、ソース電極 2 0 及びドレイン電極 2 2 が互いに離間して設置され、これらの上には酸化物半導体層 1 8 が積層されている。さらに、T F T 3 0 は、酸化物半導体層 1 8 の露出面上に積層され、3 層以上の積層構造とされた絶縁保護層 2 4 を有している。

[0034] なお、本実施形態に係る T F T は、上記以外にも、様々な構成をとることが可能であり、例えば基板 1 2 上に絶縁層を設けたり、酸化物半導体層 1 8 を複数層にしたり、酸化物半導体層 1 8 とソース・ドレイン電極 2 0, 2 2 との間にコンタクト層を設けたりする構成であってもよい。

[0035] 以下、T F T 1 0 及び T F T 3 0 の各構成要素について詳述する。

[0036] < T F T の詳細構成 >

ー基板ー

基板 1 2 の形状、構造、大きさ等については、膜を成膜可能な主面があることを前提として特に制限はなく、目的に応じて適宜選択することが出来る。基板 1 2 の構造は単層構造であってもよいし、積層構造であってもよい。

[0037] 基板 1 2 の材質としては特に限定はなく、例えばガラス、ＹＳＺ（イットリウム安定化ジルコニウム）等の無機基板、樹脂基板や、その複合材料等を用いることが出来る。中でも軽量である点、可撓性を有する点から樹脂基板やその複合材料が好ましい。具体的には、ポリブチレンテレフタレート、ポリエチレンテレフタレート、ポリエチレンナフタレート、ポリブチレンナフタレート、ポリスチレン、ポリカーボネート、ポリスルホン、ポリエーテルスルホン、ポリアリレート、アリルジグリコールカーボネート、ポリアミド、ポリイミド、ポリアミドイミド、ポリエーテルイミド、ポリベンズアゾール、ポリフェニレンサルファイド、ポリシクロオレフィン、ノルボルネン樹脂、ポリクロロトリフルオロエチレン等のフッ素樹脂、液晶ポリマー、アクリル樹脂、エポキシ樹脂、シリコン樹脂、アイオノマー樹脂、シアネート樹脂、架橋フマル酸ジエステル、環状ポリオレフィン、芳香族エーテル、マレイミドオレフィン、セルロース、エピスルフィド化合物等の合成樹脂基板、酸化珪素粒子との複合プラスチック材料、金属ナノ粒子、無機酸化物ナノ粒子、無機窒化物ナノ粒子等との複合プラスチック材料、カーボン繊維、カーボンナノチューブとの複合プラスチック材料、ガラスフェレーク、ガラスファイバー、ガラスビーズとの複合プラスチック材料、粘土鉱物や雲母派生結晶構造を有する粒子との複合プラスチック材料、薄いガラスと上記単独有機材料との間に少なくとも 1 回の接合界面を有する積層プラスチック材料、無機層と有機層を交互に積層することで、少なくとも 1 回以上の接合界面を有するバリア性能を有する複合材料、ステンレス基板或いはステンレスと異種金属を積層した金属多層基板、アルミニウム基板或いは表面に酸化処理（例えば陽極酸化処理）を施すことで表面の絶縁性を向上させた酸化皮膜付きのアルミニウム基板等を用いることが出来る。また、樹脂基板は、耐熱性、寸法安定性、耐溶剤性、電気絶縁性、加工性、低通気性、又は低吸湿性等に優れていることが好ましい。樹脂基板は、水分や酸素の透過を防止するためのガスバリア層や、樹脂基板の平坦性や下部電極との密着性を向上するためのアンダーコート層等を備えることが好ましい。ここで、アンダーコート層

を樹脂基板の片面に形成した場合には、内部残留応力にて樹脂基板に反りが生じるため、両面にコートするかもしくは、低応力に制御した膜質、または積層にて圧縮/引張応力にて制御した方が好ましい。また、アンダーコート層は、バリア性を高めるため、後述するゲート絶縁層 16 などに用いられる材料が好ましい。

[0038] ゲート電極ー

ゲート電極 14 は、基板 12 の一方の主面上に形成されている。

[0039] ゲート電極 14 を構成する導電膜は、高い導電性を有するものを用いることが好ましく、例えば Al, Mo, Cr, Ta, Ti, Au, Au 等の金属膜や、Al-Nd、Ag 合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫 (ITO)、酸化亜鉛インジウム (IZO) 等の金属酸化物導電膜等を用いることができる。

[0040] ゲート絶縁層ー

ゲート絶縁層 16 は、ゲート電極 14 を覆うように、基板 12 とは反対側のゲート電極 14 の表面上と、基板 12 の露出面上に積層されている。

[0041] ゲート絶縁層 16 を構成する絶縁膜は、高い絶縁性を有するものが好ましく、例えば SiO_x , SiN_p , SiON , Al_2O_3 , Y_2O_3 , Ta_2O_5 , HfO_2 等の絶縁膜、又はこれらの化合物を少なくとも二つ以上含む絶縁膜としてもよい。

[0042] ー酸化物半導体層ー

酸化物半導体層 18 は、ゲート電極 14 とは反対側のゲート絶縁層 16 の表面上に積層されている。

[0043] 酸化物半導体層 18 は、In, Zn, Ga 及び Sn から選ばれる少なくとも 1 種を含む酸化物半導体を主体としていればよく、その他に不純物等を含有していても良い。ここで、「主体」とは、酸化物半導体層 18 を構成する構成成分のうち、最も多く含有されている成分を表す。

酸化物半導体は、非晶質又は結晶質のいずれであってもよいが、好ましくは、非晶質酸化物半導体が用いられる。半導体膜を酸化物半導体により構成

すれば、非晶質シリコンの半導体膜に比べて電荷の移動度がはるかに高く、低電圧で駆動させることができる。また、酸化物半導体を用いれば、通常、シリコンよりも光透過性が高い半導体膜を形成することができる。また、酸化物半導体、特に非晶質酸化物半導体は、低温（例えば室温）で均一に成膜が可能であるため、プラスチックのような可撓性のある樹脂基板を用いるときに特に有利となる。

[0044] 酸化物半導体の構成材料としては、 In 、 Zn 、 Ga 及び Sn から選ばれる少なくとも1種を含んでいれば、特に限定されることはないが、 In 、 Ga 及び Zn のうちの少なくとも1種を含む酸化物（例えば $\text{In}-\text{O}$ 系）が好ましい。特に、 In 、 Ga 及び Zn のうちの少なくとも2種を含む酸化物（例えば $\text{In}-\text{Zn}-\text{O}$ 系、 $\text{In}-\text{Ga}-\text{O}$ 系、 $\text{Ga}-\text{Zn}-\text{O}$ 系）が好ましく、 In 、 Ga 及び Zn を全て含む酸化物がより好ましい。 $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系酸化物半導体としては、結晶状態における組成が $\text{InGaO}_3(\text{ZnO})_m$ （ m は6未満の自然数）で表される酸化物半導体が好ましく、特に、 InGaZnO_4 がより好ましい。この組成の酸化物半導体の特徴としては、電気伝導度が増加するにつれ、電子移動度が増加する傾向を示す。ただし、 $\text{In}-\text{Ga}-\text{Zn}-\text{O}$ 系の組成比は、厳密に $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ となる必要はない。

[0045] 酸化物半導体層18の層構造は、2層以上から構成されていても良く、酸化物半導体層18が低抵抗層と高抵抗層より形成され、低抵抗層がゲート絶縁層16と接し、高抵抗層がソース電極20及びドレイン電極22の少なくとも一方と電氣的に接していることが好ましい。

[0046] 酸化物半導体層18の厚みは、特に限定されないが、キャリア移動の確保及びコストの抑制という両者の観点から、30nm以上60nm以下であることがより好ましい。

[0047] ソース・ドレイン電極ー

ソース・ドレイン電極20、22は、ゲート絶縁層16とは反対側の酸化物半導体層18の表面上に互いに間隔をあけて形成されており、ゲート電極

14の印加電圧によって酸化物半導体層18と導通可能になっている。

[0048] ソース・ドレイン電極20, 22を構成する導電膜は、高い導電性を有するものを用い、例えばAl, Mo, Cr, Ta, Ti, Au, Au等の金属膜、Al-Nd、Ag合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化亜鉛インジウム(IZO)等の金属酸化物導電膜等を用いて形成することが出来る。ソース・ドレイン電極20, 22としてはこれらの導電膜を単層構造又は2層以上の積層構造として用いることができる。

[0049] ー絶縁保護層ー

TFT10及びTFT30の絶縁保護層24は、ソース・ドレイン電極20, 22との間から露出する酸化物半導体層18上に積層され、酸化物半導体層18を水や酸素等から絶縁保護している。

[0050] 絶縁保護層24において、酸化物半導体層18と隣接する1層目24₍₁₎は、酸化物半導体層18よりも絶対屈折率が低い。また、酸化物半導体層18側からの積層順で、2層目24₍₂₎以降の各層24₍₂₎、・・・24_(k)はその前の層との絶対屈折率の高低関係が交互に異なっている。具体的に、酸化物半導体層18の絶対屈折率(InGaZnO₄の場合、波長400nm以上450以下の範囲で約2.11～2.10の絶対屈折率)を「高」として、一層目24₍₁₎から順に、「低」、「高」、「低」、「高」・・・となっている。絶対屈折率の高低関係の順が逆であると、絶縁保護層24の外側(基板12とは反対側)から酸化物半導体層18側に入射する光の反射率が著しく低くなるからである。

尚、絶縁保護層の1層目24₍₁₎からk層目24_(k)の各層における絶対屈折率は、酸化物半導体層18側からの積層順で、2S(Sは自然数)番目の層の絶対屈折率をn_(2S)とし、これに隣接する層の絶対屈折率をそれぞれn_(2S-1)、n_(2S+1)とすると、次の関係式で表される。

$$n_{(2S-1)} < n_{(2S)} > n_{(2S+1)}$$

[0051] また、絶縁保護層24において、各層24₍₁₎、24₍₂₎、・・・24_(k)の厚みは、その厚みをd_(k)とし(k:酸化物半導体層18側からの積層の順

番)、波長400nm以上450nm以下の任意の波長を λ とし、各層の絶対屈折率を $n_{(k)}$ としたとき、 $d_{(k)} = \lambda / 4 n_{(k)}$ で表される厚みとなるように設定され、 $400 \text{ (nm)} / 4 n_{(k)} \leq d_{(k)} \text{ (nm)} \leq 450 \text{ (nm)} / 4 n_{(k)}$ を満たしている。

例えば、絶縁保護層24における各層の厚みを設定する際の波長 λ を430nmとした場合、各層の厚み $d_{(k)}$ は $430 \text{ (nm)} / 4 n_{(k)}$ で表される厚みとなることを目標とするが、必ずしも $d_{(k)} = 430 \text{ (nm)} / 4 n_{(k)}$ を満たす必要はなく、 $d_{(k)} = \lambda / 4 n_{(k)}$ ($400 \text{ nm} \leq \lambda \leq 450 \text{ nm}$)、すなわち、 $400 \text{ (nm)} / 4 n_{(k)} \leq d_{(k)} \text{ (nm)} \leq 450 \text{ (nm)} / 4 n_{(k)}$ を満たす厚さであればよい。

[0052] これにより、本実施形態に係るTF T10, 30では、保護層24の外側(基板12とは反対側)から酸化物半導体層18側に向かって波長400nm以上450nm以下の光が入射しても、絶縁保護層24の各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ $24_{(k)}$ の界面で反射されるので、酸化物半導体層18に当たる光量が抑制される。したがって、酸化物半導体層18がIn, Zn, Ga及びSnから選ばれる少なくとも1種を含んでいて波長400nm以上450nm以下の光に弱くても(TF Tの動作不安定を起こすものであっても)、酸化物半導体層18に当たる光量が抑制されるため、TF T10, 30の光照射時の動作安定性を確保することができる。

また、絶縁保護層24は、光を反射するので、光を吸収する場合に比べて、光照射による熱の発生を抑制することができる。

[0053] 上記各層の $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ $24_{(k)}$ の厚み $d_{(k)}$ は、それぞれ、波長400nm以上450nm以下の波長のうち互いに同じ波長に基づいて設定されてもよいが、異なる波長に基づいて設定されていることが好ましい。複数の波長を有した光を反射するようになり、酸化物半導体層18に当たる光量がより抑制されるからである。

なお、厚み $d_{(k)}$ が互いに異なる波長を用いて表される場合は、各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ $24_{(k)}$ のうち少なくとも2層の厚み $d_{(k)}$ が、波長40

0 nm以上450 nm以下の波長のうち互いに異なる波長を用いて表されていけばよい。例えば、奇数番目の各層の厚みが波長400 nmで表され、偶数番目の各層の厚みが波長450 nmで表されていけばよい。

[0054] なお、積層構造の層数は、3以上とされている。3未満だと、例えば各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ 、 $24_{(k)}$ の厚みが $d_{(k)} = \lambda / 4 n_{(k)}$ で表されても光反射率が50%を下回り、光照射時の動作安定性を確保することが難しいからである。

また、積層構造の層数は、4以上の偶数であることが好ましい。4以上の偶数だと、TFTO, 30が後述する液晶表示装置等に用いられたときに、絶縁保護層24の上に積層される層間絶縁層に用いられる材料(SiO_x がよく用いられる)と、後述する絶縁保護層24の最終層目 $24_{(k)}$ (k =絶縁保護層24の層数)に用いられる材料とが相違し易く、最終層目 $24_{(k)}$ の界面における反射を確保することができる。

さらに、例えば絶縁保護層24の各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ 、 $24_{(k)}$ の互いに隣接する層間の絶対屈折率の差が1以上の場合(材料の組み合わせでは例えば SiO_x と N_2O_y の組み合わせ)、積層構造の層数は、8以下であることが好ましい。8以下だと光反射率が100%近くまで高くでき(8以上だと飽和)、且つ、製造コストを抑えることができるからである。

[0055] 各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ 、 $24_{(k)}$ のうち奇数番目の各層は、互いに同じ材料で構成されても異なる材料で構成されてもよいが、製造コストを抑制するという観点から、互いに同じ材料で構成されていることが好ましい。同様に、各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ 、 $24_{(k)}$ のうち偶数番目の各層は、互いに同じ材料で構成されても異なる材料で構成されてもよいが、製造コストを抑制するという観点から、互いに同じ材料で構成されていることが好ましい。

[0056] 絶縁保護層24の材料としては、酸化物や窒化物等の絶縁材料を用いることができる。酸化物としては、Hf, Ti, Nb, Zr, Si, 及びYから選ばれる何れか1つの酸化物が挙げられる。具体的には、 Y_2O_3 , Ta_2O_5 ,

HfO₂等である。窒化物としては、SiN_p, SiON等が挙げられる。

[0057] 各層24₍₁₎、24₍₂₎、・・・24_(k)のうち絶対屈折率が低い層に用いる材料としては、例えば、絶対屈折率が波長400nm以上450nm以下の範囲で約1.47～1.46のSiO_x（xは酸素不定比量で2付近）等を用いることができる。なお、以降SiO_xを主体とした層をSiO_x層と略す。ここで、「主体」とは、層中のSiO_xの量が90質量%を超えていることを意味する。

[0058] 各層24₍₁₎、24₍₂₎、・・・24_(k)のうち絶対屈折率が高い層に用いる材料としては、例えば、Hf, Ti, Nb, Zr, 及びYから選ばれる1つの酸化物材料を用いることができる。具体的に、波長400nm以上450nm以下の範囲で絶対屈折率が約2.50～2.40のNb₂O_y（yは酸素不定比量で5付近）を用いることができる。他にも、波長400nm以上450nm以下の範囲で絶対屈折率が約2.16～2.11のHfO_e（eは酸素不定比量で2付近）や、波長400nm以上450nm以下の範囲で絶対屈折率が約2.26～2.23のTiO_f（fは酸素不定比量で2付近）を用いることもできる。なお、以降Nb₂O_yを主体とした層をNb₂O_y層と略す。ここで、主体とは、層中のNb₂O_yの量が90質量%を超えていることを意味する。

[0059] 絶縁保護層24は、各層24₍₁₎、24₍₂₎、・・・24_(k)のうち奇数番目が同じ材料で構成され、また偶数番目が同じ材料で構成する観点と、屈折率の高低が明確（高低の差が大きい）となるという観点から、酸化物半導体層18側から順に、SiO_x層と、Nb₂O_y層とが交互に積層された積層構造であることが好ましい。

[0060] 2. 酸化物半導体素子の製造方法：TF₁₀の製造方法

次に、本実施形態に係る酸化物半導体素子の製造方法としてTF₁₀の製造方法を一例に挙げて説明する。

[0061] ーゲート電極形成工程ー

まず、ゲート電極形成工程を行う。このゲート電極形成工程では、基板1

2を用意する。そして、用意した基板12上に導電膜を成膜する。この成膜方法としては、印刷方式、コーティング方式等の湿式方式、真空蒸着法、スパッタリング法、イオンプレーティング法等の物理的方式、CVD (Chemical Vapor Deposition)、プラズマCVD法等の化学的方式等の中から使用する材料との適性を考慮した方法が用いられる。

[0062] 成膜後は、導電膜を、フォトリソグラフィー及びエッチング法又はリフトオフ法等により所定の形状にパターンニングすることにより、導電膜からゲート電極14を形成する。この際、ゲート電極14及びゲート配線を同時にパターンニングすることが好ましい。

[0063] ゲート絶縁層形成工程、酸化物半導体層形成工程及び絶縁保護層形成工程

次に、ゲート絶縁層形成工程、酸化物半導体層形成工程及び絶縁保護層形成工程を行う。これらの形成工程は、ゲート絶縁層形成工程、酸化物半導体層形成工程及び絶縁保護層形成工程と順番に行ってもよいが、同時に行ってもよく、また以下のように成膜だけ順番通りにし、パターンニングは逆の順番にしてもよい。

[0064] これらの形成工程では、まず、ゲート電極14上及び基板12上に、絶縁膜、酸化物半導体膜、及び積層構造の絶縁膜を順次成膜する。

これらの成膜方法としては、印刷方式、コーティング方式等の湿式方式、真空蒸着法、スパッタリング法、イオンプレーティング法等の物理的方式、CVD、プラズマCVD法等の化学的方式等の中から使用する材料との適性を考慮した方法が用いられる。これらの中でも、膜厚の制御がし易いという観点から、真空蒸着法、スパッタリング法、イオンプレーティング法、CVD又はプラズマCVD法等の気相成膜法を用いるのが好ましい。気相成膜法の中でも、スパッタリング法、パルスレーザー蒸着法(PLD法)がより好ましい。さらに、量産性の観点から、スパッタリング法がさらに好ましい。例えば、RFマグネトロンスパッタリング成膜法により、真空度及び酸素流量を制御して成膜することができる。

なお、絶縁膜、酸化物半導体膜、及び積層構造の絶縁膜の成膜方法は、これらを連続的に成膜できる点で、同じであることが好ましい。

[0065] 次に、積層構造の絶縁膜を、フォトリソグラフィー及びエッチング法又はリフトオフ法等により所定の形状にパターンニングする。これにより、積層構造の絶縁膜から、絶縁保護層 24 を形成する。

[0066] 次に、酸化物半導体膜を、フォトリソグラフィー及びエッチング法又はリフトオフ法等により所定の形状にパターンニングする。これにより、酸化物半導体膜から酸化物半導体層 18 を形成する。

[0067] 次に、絶縁膜を、フォトリソグラフィー及びエッチング法又はリフトオフ法等により所定の形状にパターンニングする。これにより、絶縁膜からゲート絶縁層 16 を形成する。

[0068] ソース・ドレイン電極形成工程

次に、導電膜を、フォトリソグラフィー及びエッチング法又はリフトオフ法等により所定の形状にパターンニングして、導電膜からソース・ドレイン電極 20, 22 を形成する。

[0069] 以上の工程を経ることにより、図 1 に示す TFT 10 を作製することができる。

[0070] なお、上記酸化物半導体膜の成膜後の何れかの工程では、熱処理工程を行ってもよい。本実施形態では、絶縁保護層 24 が光を反射することから、酸化物半導体膜（又は酸化物半導体層 18）の酸素制御を考慮せずに、例えば、絶縁保護層 24 の形成時又は形成後、300℃以下の低温で熱処理することができる。これにより、フレキシブルな基板 12 の選択幅が広がる。

[0071] 3. 変形例

なお、本発明を特定の実施形態について詳細に説明したが、本発明はかかる実施形態に限定されるものではなく、本発明の範囲内にて他の種々の実施形態が可能であることは当業者にとって明らかである。

[0072] 例えば、実施形態では、絶縁保護層 24 において、各層 $24_{(1)}$ 、 $24_{(2)}$ 、 $\dots$ 、 $24_{(k)}$ の厚み $d_{(k)}$ は、波長 400nm 以上 450nm 以下の任意

の波長を λ とし、各層の絶対屈折率を $n_{(k)}$ としたとき、 $d_{(k)} = \lambda / 4 n_{(k)}$ で表される場合を説明した。しかしながら、絶縁保護層24には、上記各層の他に、波長400～450nm以外の他の波長で反射する他の層を追加することもできる。

[0073] 4. 応用

以上で説明した本実施形態に係るTFT10, 30の用途には特に限定はないが、例えば電気光学装置(例えば液晶表示装置、有機EL(Electro Luminescence)表示装置、無機EL表示装置等の表示装置、等)における駆動素子、特に大面積デバイスに用いる場合に好適である。

さらに本実施形態のTFT10, 30は、樹脂基板を用いた低温プロセスで作製可能なデバイスに特に好適であり(例えばフレキシブルディスプレイ等)、X線センサなどの各種センサ、MEMS(Micro Electro Mechanical System)等、種々の電子デバイスにおける駆動素子(駆動回路)として、好適に用いられるものである。

[0074] 5. 電気光学装置及びセンサ

本実施形態の電気光学装置又はセンサは、本実施形態に係るTFT10を備えて構成される。

電気光学装置の例としては、表示装置(例えば液晶表示装置、有機EL表示装置、無機EL表示装置、等)がある。

センサの例としては、CCD(Charge Coupled Device)又はCMOS(Complementary Metal Oxide Semiconductor)等のイメージセンサや、X線センサ等が好適である。

以下、本実施形態に係るTFT10を備えた電気光学装置又はセンサの代表例として、液晶表示装置、有機EL表示装置、X線センサについて説明する。

[0075] 6. 液晶表示装置

図3に、本発明の電気光学装置の一実施形態の液晶表示装置について、そ

の一部分の概略断面図を示し、図4にその電気配線の概略構成図を示す。

[0076] 図3に示すように、本実施形態の液晶表示装置100は、図1に示したボトムゲート構造でトップコンタクト型のTFT10と、TFT10のパッシベーション層102で保護された酸化物半導体層18上に画素下部電極104およびその対向上部電極106で挟まれた液晶層108と、各画素に対応させて異なる色を発色させるためのRGBカラーフィルタ110とを備え、TFT10の基板12側およびRGBカラーフィルタ110上にそれぞれ偏光板112a、112bを備えた構成である。

[0077] また、図4に示すように、本実施形態の液晶表示装置100は、互いに平行な複数のゲート配線112と、該ゲート配線112と交差する、互いに平行なデータ配線114とを備えている。ここでゲート配線112とデータ配線114は電氣的に絶縁されている。ゲート配線112とデータ配線114との交差部付近に、TFT10が備えられている。

[0078] TFT10のゲート電極14は、ゲート配線112に接続されており、TFT10のソース電極20はデータ配線114に接続されている。また、TFT10のドレイン電極22はゲート絶縁層16に設けられたコンタクトホール116を介して（コンタクトホール116に導電体が埋め込まれて）画素下部電極104に接続されている。この画素下部電極104は、接地された対向上部電極106とともにキャパシタ118を構成している。

[0079] このような液晶表示装置100は、波長400nm以上450nm以下の光を含むバックライトがTFT10の保護層24の外側（基板12とは反対側）から酸化物半導体層18側に向かって照射される。

本実施形態のTFT10では、酸化物半導体層18側に向かうバックライトが絶縁保護層24で反射されるので、酸化物半導体層18に当たる光量が抑制される。したがって、酸化物半導体層18がIn, Zn, Ga及びSnから選ばれる少なくとも1種を含んでいて波長400nm以上450nm以下の光に弱くても、酸化物半導体層18に当たる光量が抑制されるため、TFT10の光照射時の動作安定性を確保することができる。このため、液晶

表示装置 100 の信頼性が増す。

[0080] 7. 有機 EL 表示装置

図 5 に、本発明の電気光学装置の一実施形態のアクティブマトリックス方式の有機 EL 表示装置について、その一部分の概略断面図を示し、図 6 に電気配線の概略構成図を示す。

[0081] 有機 EL 表示装置の駆動方式には、単純マトリックス方式とアクティブマトリックス方式の 2 種類がある。単純マトリックス方式は低コストで作製できるメリットがあるが、走査線を 1 本ずつ選択して画素を発光させることから、走査線数と走査線あたりの発光時間は反比例する。そのため高精細化、大画面化が困難となっている。アクティブマトリックス方式は画素ごとにトランジスタやキャパシタを形成するため製造コストが高くなるが、単純マトリックス方式のように走査線数を増やせないという問題はないため高精細化、大画面化に適している。

[0082] 本実施形態のアクティブマトリックス方式の有機 EL 表示装置 200 は、図 1 に示したボトムゲート構造の TFT10 が、基板 12 上に設けられている。この基板 12 は例えば可撓性支持体であって、PEN などのプラスチックフィルムであり、絶縁性とするために表面に基板絶縁層 202 を有する。その上にパターンニングされたカラーフィルタ層 204 が設置される。駆動 TFT 部にゲート電極 14 を有し、さらにゲート絶縁層 16 がゲート電極 14 上に設けられる。ゲート絶縁層 16 の一部には電氣的接続のためにコネクションホールが開けられる。駆動 TFT 部に酸化物半導体層 18 が設けられ、その上にソース電極 20 及びドレイン電極 22 が設けられる。ドレイン電極 22 と有機 EL 素子の画素電極（陽極）206 とは、連続した一体であって、同一材料・同一工程で形成される。スイッチング TFT のドレイン電極 22 と駆動 TFT は、コネクション電極 208 によってコネクションホールで電氣的に接続される。さらに、画素電極部の有機 EL 素子が形成される部分を除いて、全体が絶縁膜 210 で覆われる。画素電極部の上に、発光層を含む有機層 212 および陰極 214 が設けられ有機 EL 素子部が形成される。

[0083] また、図6に示すように、本実施形態の有機EL表示装置200は、互いに平行な複数のゲート配線220と、該ゲート配線220と交差する、互いに平行なデータ配線222および駆動配線224とを備えている。ここで、ゲート配線220とデータ配線222、駆動配線224とは電氣的に絶縁されている。スイッチング用TFT10bのゲート電極14は、ゲート配線220に接続されており、スイッチング用TFT10bのソース電極20はデータ配線222に接続されている。また、スイッチング用TFT10bのドレイン電極22は駆動用TFT10aのゲート電極14に接続されるとともに、キャパシタ226を用いることで駆動用TFT10aをオン状態に保つ。駆動用TFT10aのソース電極20は駆動配線224に接続され、ドレイン電極22は有機層212に接続される。

[0084] このような有機EL表示装置200は、発光層からの光が基板12側から放出されるボトムエミッション型とされており、400nm以上450nm以下の波長光を含む光がTFT10の絶縁保護層24の外側（基板12とは反対側）の発光層から酸化物半導体層18側に向かって照射される。

本実施形態のTFT10では、酸化物半導体層18側に向かう光が絶縁保護層24で反射されるので、酸化物半導体層18に当たる光量が抑制される。したがって、酸化物半導体層18がIn, Zn, Ga及びSnから選ばれる少なくとも1種を含んでいて波長400nm以上450nm以下の光に弱くても、酸化物半導体層18に当たる光量が抑制されるため、TFT10の光照射時の動作安定性を確保することができる。このため、有機EL表示装置200の信頼性が増す。

[0085] 8. X線センサ

図示しない本実施形態のX線センサは、X線を蛍光体層で光に変換した後、電荷に変換する間接変換型のX線センサであり、この蛍光体層から発生される光が波長400nm以上450nm以下の波長光を含んでいる。そして、X線センサには、この光が酸化物半導体層18に当たらないように、本実施形態のTFT10が備えられている。

本実施形態のTF T 1 0では、酸化物半導体層1 8側に向かう光が絶縁保護層2 4で反射されるので、酸化物半導体層1 8に当たる光量が抑制される。したがって、酸化物半導体層1 8がIn, Zn, Ga及びSnから選ばれる少なくとも1種を含んでいて波長400nm以上450nm以下の光に弱くても、酸化物半導体層1 8に当たる光量が抑制されるため、TF T 1 0の光照射時の動作安定性を確保することができる。このため、X線センサの信頼性が増す。

実施例

[0086] 以下に実施例を説明するが、本発明はこれら実施例により何ら限定されるものではない。

[0087] (実施例1)

実施例1では、図1に示すTF T 1 0と同型のTF Tを作製した。

[0088] 具体的に、実施例1のTF Tの作製では、まずLCD用ガラス（無アルカリガラス）基板を用意し、これを洗浄（超音波洗浄：アルカリ洗浄液、リンス、乾燥→オゾン処理）した。次に成膜温度を室温（20℃）とし成膜雰囲気アルゴンガスとしたDCスパッタにて、ゲート電極用の導電膜としてMoを約50nm成膜した。成膜後は、導電膜をパターニングしてゲート電極を形成した。このパターニングは、ポジフォトリジストをスピコートで塗布、プリベーク（90℃：ホットプレート/1min）、露光（約100mJ/cm²）、現像、ポストベーク（120℃：ホットプレート/2min）、エッチング（市販エッチング液：リン酸+硝酸+酢酸）、洗浄、乾燥の順で行った。

[0089] 次に、ゲート絶縁層用の絶縁膜としてSiO_x、酸化物半導体層用の酸化物半導体膜として非晶質のInGaZnO₄、絶縁保護層用の絶縁膜としてSiO_x、Nb₂O_y、SiO_xを順次成膜した。

[0090] ゲート絶縁層用の絶縁膜の成膜は、成膜温度を室温とし成膜雰囲気をArとO₂の混合ガスとしたRFスパッタにより行い、膜の厚みを約100nmとした。

[0091] 酸化物半導体層用の酸化物半導体膜の成膜は、成膜温度を室温とし成膜雰

囲気を Ar と O_2 の混合ガスとした DC スパッタにより行い、膜の厚みを約 50 nm とした。

[0092] 絶縁保護層用の絶縁膜の成膜は、成膜温度を室温とし成膜雰囲気は Ar と O_2 の混合ガスとした RF スパッタにより行った。なお、 SiO_x 、 Nb_2O_y 、 SiO_x 各膜の厚みは、上述した $d_{(k)} = \lambda / 4 n_{(k)}$ に従って、それぞれ、73.40 nm、44.10 nm、73.40 nm とした。なお、これらの厚みを設定する際の各膜の屈折率は、それぞれ、1.46、2.44、1.46 とした。また、これらの厚みを設定する際の波長 λ は、430 nm とした。また、 x は 2 付近、 y は 5 付近である。

[0093] 次に、フォトリソグラフィーでレジストパターンニングを行い、そして絶縁保護層用の絶縁膜を CHF_3 と Ar の混合ガス雰囲気のドライエッチングにてパターンニングした。そして、 O_2 プラズマにてレジストを除去した。これにより、絶縁膜から 3 層構造の絶縁保護層 (SiO_x 層 (厚み: 73.40 nm)、 Nb_2O_y 層 (厚み: 44.10 nm)、 SiO_x 層 (厚み: 73.40 nm)) を形成した。なお、酸化物半導体層の絶対屈折率 (2.10) を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」となっている。なお、一層目は、酸化物半導体層の絶対屈折率と比較している。

[0094] 次に、フォトリソグラフィーでレジストパターンニングを行い、そして酸化物半導体層用の酸化物半導体膜を ITO エッチャント (関東化学 (株) ITO エッチャント (型式: ITO-07N)) 使用のウエットエッチングにてパターンニングした。そして、 O_2 プラズマにてレジストを除去した。これにより、酸化物半導体膜から酸化物半導体層を形成した。

[0095] 次に、フォトリソグラフィーでレジストパターンニングを行い、そしてゲート絶縁層用の絶縁膜を CHF_3 ガス雰囲気のドライエッチングにてパターンニングした。そして、 O_2 プラズマにてレジストを除去した。これにより、絶縁膜からゲート絶縁層を形成した。

[0096] 次に、DC スパッタにて、ソース・ドレイン電極用の導電膜として、Mo

を約100nm成膜した。成膜後は、この導電膜をパターニングしてソース・ドレイン電極を形成した。

次いで、パッシベーション層として厚み200nmのSiN_p層（絶対屈折率：2.11）を成膜した。なお、SiN_p層の成膜は、成膜温度を室温とし成膜雰囲気をArとN₂の混合ガスとしたRFスパッタにより行った。

[0097] 最後に、250℃の大気雰囲気で全体をクリーンオープンにて60分熱処理した。

[0098] 以上の工程を経て、実施例1に係るTF Tを作製した。

[0099] （実施例2）

実施例2では、図1に示すTF T10と同型のTF Tを作製した。

[0100] 実施例2のTF Tは、酸化物半導体層側から順に、SiO_x層（厚み：73.40nm）、Nb₂O_y層（厚み：44.10nm）、SiO_x層（厚み：73.40nm）、Nb₂O_y層（厚み：44.10nm）の4層構造の絶縁保護層を形成した後、パッシベーション層として厚み200nmのSiO_x層（厚み：200nm）を成膜する以外は、実施例1と同一の方法で作製した。なお、酸化物半導体層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」となっている。

[0101] （実施例3）

実施例3では、図1に示すTF T10と同型のTF Tを作製した。

[0102] 実施例3のTF Tは、酸化物半導体層側から順に、SiO_x層（厚み：73.40nm）、Nb₂O_y層（厚み：44.10nm）、SiO_x層（厚み：73.40nm）、Nb₂O_y層（厚み：44.10nm）、SiO_x層（厚み：73.40nm）、Nb₂O_y層（厚み：44.10nm）の6層構造の絶縁保護層を形成する以外は、実施例2と同一の方法で作製した。なお、酸化物半導体層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」、「低」、「高」となっている。

[0103] (実施例4)

実施例4では、図1に示すTF T 10と同型のTF Tを作製した。

[0104] 実施例4のTF Tは、酸化物半導体層側から順に、 SiO_x 層（厚み：73.40nm）、 Nb_2O_y 層（厚み：44.10nm）、 SiO_x 層（厚み：73.40nm）、 Nb_2O_y 層（厚み：44.10nm）、 SiO_x 層（厚み：73.40nm）、 Nb_2O_y 層（厚み：44.10nm）、 SiO_x 層（厚み：73.40nm）、 Nb_2O_y 層（厚み：44.10nm）の8層構造の絶縁保護層を形成する以外は、実施例2と同一の方法で作製した。なお、酸化物半導体層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」、「低」、「高」、「低」、「高」となっている。

[0105] (実施例5)

実施例5では、図1に示すTF T 10と同型のTF Tを作製した。

[0106] 実施例5のTF Tは、4層構造の絶縁保護層とした実施例2のTF Tと同様に作製したが、保護層各層の厚みを設定する際の波長 λ を400nmとした。これにより、保護層各層の厚みは、 SiO_x 層（厚み：68.17nm）、 Nb_2O_y 層（厚み：39.98nm）、 SiO_x 層（厚み：68.17nm）、 Nb_2O_y 層（厚み：39.98nm）に変更した。なお、酸化物半導体層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」となっている。

[0107] (実施例6)

実施例6では、図1に示すTF T 10と同型のTF Tを作製した。

[0108] 実施例6のTF Tは、4層構造の絶縁保護層とした実施例2のTF Tと同様に作製したが、保護層各層の厚みを設定する際の波長 λ を450nmとした。これにより、保護層各層の厚みは、 SiO_x 層（厚み：76.90nm）、 Nb_2O_y 層（厚み：46.97nm）、 SiO_x 層（厚み：76.90nm）、 Nb_2O_y 層（厚み：46.97nm）に変更した。なお、酸化物半導体

層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」となっている。

[0109]（実施例7）

実施例7では、図1に示すTF T 10と同型のTF Tを作製した。

[0110] 実施例7のTF Tは、4層構造の絶縁保護層とした実施例2のTF Tと同様に作製したが、保護層各層のうち最初の1, 2層目の厚みを設定する際の波長 λ を400nmとした。また、保護層各層のうち3, 4層目の厚みを設定する際の波長 λ を450nmとした。これにより、保護層各層の厚みは、 SiO_x 層（厚み：68.17nm）、 Nb_2O_y 層（厚み：39.98nm）、 SiO_x 層（厚み：76.90nm）、 Nb_2O_y 層（厚み：46.97nm）に変更した。なお、酸化物半導体層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」となっている。

[0111]（実施例8）

実施例8では、図1に示すTF T 10と同型のTF Tを作製した。

[0112] 実施例8のTF Tは、酸化物半導体層側から順に、 SiO_x 層（厚み：73.40nm）、 SiN_p 層（厚み：50.77nm）、 SiO_x 層（厚み：73.40nm）、 SiN_p 層（厚み：50.77nm）の4層構造の絶縁保護層を形成する以外は、実施例2と同一の方法で作製した。なお、 SiN_p 層の成膜は、成膜温度を室温とし成膜雰囲気をArと N_2 の混合ガスとしたRFスパッタにより行った。また、 SiN_p 層の厚みを設定する際の絶対屈折率は、2.11とした。また、酸化物半導体層の絶対屈折率（2.10）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」、「低」、「高」となっている。

[0113]（比較例1）

比較例1では、図1に示すTF T 10と同型のTF Tを作製した。

[0114] 比較例1のTF Tは、酸化物半導体層側から順に、 SiO_x 層（厚み：50

nm)、 SiN_{p1} 層(厚み: 50 nm)、 SiN_{p2} 層(厚み: 300 nm)の3層構造の絶縁保護層を形成する以外は、実施例2と同一の方法で作製した。ここで、 $P1$ 、 $P2$ は窒素不定比量であり、 $P1 \neq P2$ で、互いに1付近である。さらに、 SiN_{p1} 層の成膜は、成膜温度を室温とし成膜雰囲気を Ar と N_2 の混合ガスとしたRFスパッタにより行った。さらに、 SiN_{p2} 層の成膜は、成膜温度を250℃とし原料ガスを SiH_4 と NH_3 としたプラズマCVDにより行った。

[0115] (比較例2)

比較例2では、図1に示すTF T10と同型のTF Tを作製した。

[0116] 比較例2のTF Tは、酸化物半導体層側から順に、 SiO_x 層(厚み: 73.40 nm)、 Nb_2O_y 層(厚み: 44.10 nm)の2層構造の絶縁保護層を形成する以外は、実施例2と同一の方法で作製した。なお、酸化物半導体層の絶対屈折率(2.10)を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」となっている。

[0117] (評価)

作製した実施例1～8及び比較例1～2のTF Tについて、絶縁保護層の光反射率を求めた。この光反射率を求める方法は、光学薄膜シミュレーションソフト(TF calc)を採用した。

[0118] 図7は、実施例1のTF Tについて、絶縁保護層(3層構造)の光反射率のシミュレーション結果である。図8は、実施例2のTF Tについて、絶縁保護層(4層構造)の光反射率のシミュレーション結果である。図9は、実施例3のTF Tについて、絶縁保護層(6層構造)の光反射率のシミュレーション結果である。図10は、実施例4のTF Tについて、絶縁保護層(8層構造)の光反射率のシミュレーション結果である。図11は、実施例5のTF Tについて、絶縁保護層(4層構造: 波長400 nmで厚み設定)の光反射率のシミュレーション結果である。図12は、実施例6のTF Tについて、絶縁保護層(4層構造: 波長450 nmで厚み設定)の光反射率のシミュレーション結果である。

ュレーション結果である。図13は、実施例7のTF Tについて、絶縁保護層（4層構造：波長450nmと波長400nmの組み合わせで厚み設定）の光反射率のシミュレーション結果である。図14は、実施例8のTF Tについて、絶縁保護層（4層構造：Nb₂O_y層をSiN_p層に変更）の光反射率のシミュレーション結果である。

[0119] 図15は、比較例1のTF Tについて、絶縁保護層（3層構造：厚み設定無）の光反射率のシミュレーション結果である。図16は、比較例2のTF Tについて、絶縁保護層（2層構造：厚み設定有）の光反射率のシミュレーション結果である。

[0120] 図7～図16に示すシミュレーション結果から、比較例1～2のTF Tは、絶縁保護層の光反射率が、波長400nm以上450nm以下の光に対して、50%未満であることが分かった。

[0121] これに対し、実施例1～実施例8のTF Tは、絶縁保護層の光反射率が波長400nm以上450nm以下の光に対して、50%以上であることが分かった。

また、図7～図10に示すように、3層、4層、6層、8層と絶縁保護層の層数が増えるにつれて、波長400nm以上450nm以下の光反射率が高くなることが分かった。特に、8層では、ほぼ光反射率が100%に近くなっているため、それ以上層数を多くしても、光反射率を上げられないことが分かった（光反射率の飽和）。したがって、光反射率の飽和という観点と、製造コストを安くする観点から、8層以下であることが好ましいことが分かった。

[0122] また、絶縁保護層のSiO_x層の代わりにSiN_p層を用いたり、絶縁保護層の厚みを設定する際に用いる波長を400～450nmの間で変えたりしても、絶縁保護層の光反射率が波長400nm以上450nm以下の光に対して、50%以上であることが分かった。

[0123] さらに、図8と図13から、実施例7のTF Tの方が、実施例2のTF Tより、若干だが、波長400nm以上450nm以下の光反射率が高くなる

ことが分かった。これは、単に波長430nmだけで絶縁保護層の厚みを設定するより、波長400nmと波長450nm等複数の波長で絶縁保護層の厚みを設定する方が、光反射率が高くなることを意味する。

[0124] 次に、実施例1～3及び比較例1、2に係るTF Tの光照射時の動作安定性(ΔV_{th})について評価を行った。なお、TF Tの素子サイズは、それぞれチャンネル長180 μ m、チャンネル幅1mmである。

[0125] 各TF Tはダーク環境下に1時間大気中に放置して、TF T保管環境下での室内光の影響を排除した。そして、各TF Tに対して、ゲート電極、ソース・ドレイン電極間には電圧印加しない状態で保護層側から光照射(キセノンランプを分光にて10 μ W/cm²)した。照射時間は10分後のタイミングでゲート電極、ソース・ドレイン電極間に電圧を印加し、 V_{g-ID} 特性を測定した(この時、光照射は継続、測定波長は400nm～500nmの間で20nm毎)。これにより、予め光照射していない時の V_{g-ID} 特性から V_{th} を算出したものから、波長毎の ΔV_{th} を算出した。

なお、測定毎に光照射時の影響を排除するために、1計測(例:500nm)終了する毎に、光照射していない時の V_{g-ID} 特性を再現するまで、ダーク環境下で放置した。また、 V_{g-ID} 特性の測定には、半導体パラメータ・アナライザ(アジレントテクノロジー社製)を用いた。

[0126] 波長毎の ΔV_{th} の算出結果を表1及び図17に示す。

[0127] [表1]

波長 (nm)	実施例1 (3層) ΔV_{th} (V)	実施例2 (4層) ΔV_{th} (V)	実施例3 (6層) ΔV_{th} (V)	比較例1 (3層、厚み設定無) ΔV_{th} (V)	比較例2 (2層) ΔV_{th} (V)
400	-1.39	-0.9	-0.85	-1.65	-1.52
420	-1.22	-0.85	-0.83	-1.45	-1.32
440	-1.0	-0.8	-0.77	-1.1	-1.03
450	-0.91	-0.78	-0.75	-0.995	-0.94
460	-0.85	-0.75	-0.735	-0.93	-0.93
480	-0.8	-0.74	-0.725	-0.86	-0.86
500	-0.715	-0.73	-0.716	-0.71	-0.71

[0128] 表 1 及び図 1 7 に示す結果から、比較例 1 及び 2 の T F T では、波長 4 0 0 n m ~ 4 5 0 n m の光照射に対して、 $|\Delta V_{th}|$ が 1 V を上回り、T F T が動作不安定であることが分かる。特に、波長 4 0 0 n m ~ 4 2 0 n m の光照射に対しては、 $|\Delta V_{th}|$ が飛躍的に大きくなり（悪くなり）、T F T が一層動作不安定であることが分かる。

[0129] これに対し、実施例 1 ~ 3 の T F T では、波長 4 0 0 n m ~ 4 5 0 n m のどの波長の光照射であっても、 $|\Delta V_{th}|$ が 1 V を下回り、T F T の動作安定性が確保されていることが分かる。特に、波長 4 0 0 n m ~ 4 2 0 n m の光照射に対しても、 $|\Delta V_{th}|$ が飛躍的に大きくなることもなく、T F T の動作安定性がより確保されていることが分かる。

[0130] (実施例 9)

実施例 9 では、図 1 に示す T F T 1 0 と同型の T F T を作製した。

[0131] 実施例 9 の T F T は、酸化物半導体層側から順に、S i O_x層（厚み：7 3 . 4 0 n m）と N b₂O_y層（厚み：4 4 . 1 0 n m）が交互に積層された 1 0 層構造の絶縁保護層を形成する以外は、実施例 2 と同一の方法で作製した。なお、酸化物半導体層の絶対屈折率（2 . 1 0）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」が交互になっている。

[0132] (実施例 1 0)

実施例 1 0 では、図 1 に示す T F T 1 0 と同型の T F T を作製した。

[0133] 実施例 1 0 の T F T は、酸化物半導体層側から順に、S i O_x層（厚み：7 3 . 4 0 n m）と N b₂O_y層（厚み：4 4 . 1 0 n m）が交互に積層された 1 1 層構造の絶縁保護層を形成する以外は、実施例 1 と同一の方法で作製した。なお、酸化物半導体層の絶対屈折率（2 . 1 0）を「高」として、絶縁保護層の各層のその前の層との絶対屈折率の高低関係は、一層目から順に、「低」、「高」が交互になっている。

[0134] 図 1 8、図 1 9 は、それぞれ実施例 9、1 0 の T F T について、絶縁保護層の光反射率のシミュレーション結果である。図 1 8、図 1 9 に示すシミュ

レーション結果から、実施例 9、10 の T F T は、絶縁保護層が、波長 4 0 0 n m 以上 4 5 0 n m 以下の光に対して高い光反射率を示すことが分かった。

請求の範囲

- [請求項1] $I n$, $Z n$, $G a$ 及び $S n$ からなる群から選ばれる少なくとも 1 種を含む酸化物半導体層と、
前記酸化物半導体層を介して導通可能な一対の電極と、
前記酸化物半導体層に積層された 3 層以上の積層構造を有し、前記酸化物半導体層と隣接する 1 層目は前記酸化物半導体層よりも絶対屈折率が低く、前記酸化物半導体層側からの積層順で 2 層目は 1 層目よりも絶対屈折率が高く、且つ、2 層目以降のそれぞれの層はその前の層との絶対屈折率の高低関係が交互に異なり、1 層目以降の各層の厚みを $d_{(k)}$ (nm) とし (k : 前記酸化物半導体層側からの積層の順番)、各層の絶対屈折率を $n_{(k)}$ としたとき、 $400 \text{ (nm)} / 4 n_{(k)} \leq d_{(k)} \text{ (nm)} \leq 450 \text{ (nm)} / 4 n_{(k)}$ を満たす絶縁保護層と、
を有する酸化物半導体素子。
- [請求項2] 前記絶縁保護層の積層構造の層数は、4 以上の偶数である、請求項 1 に記載の酸化物半導体素子。
- [請求項3] 前記絶縁保護層の積層構造の層数は、8 以下である、請求項 1 又は請求項 2 に記載の酸化物半導体素子。
- [請求項4] 前記絶縁保護層の積層構造の奇数番目の各層は、互いに同じ材料で構成され、前記絶縁保護層の積層構造の偶数番目の各層も、互いに同じ材料で構成されている、請求項 1 ～請求項 3 の何れか 1 項に記載の酸化物半導体素子。
- [請求項5] 前記絶縁保護層の各層のうち少なくとも 2 層の厚み $d_{(k)}$ は、波長 400 nm 以上 450 nm 以下の波長 λ のうち互いに異なる波長に基づいて、 $d_{(k)} = \lambda / 4 n_{(k)}$ で表される厚みに設定されている、請求項 1 ～請求項 4 の何れか 1 項に記載の酸化物半導体素子。
- [請求項6] 前記絶縁保護層は、 $H f$, $T i$, $N b$, $Z r$, 及び Y からなる群から選ばれる何れか 1 つの酸化物層と、 $S i O_x$ 層 (x は酸素不定比量

）と、を有する、請求項 1 ～請求項 5 の何れか 1 項に記載の酸化物半導体素子。

[請求項 7] 前記絶縁保護層は、前記酸化物半導体層側から順に、 SiO_x 層（ x は酸素不定比量）と、 Nb_2O_y 層（ y は酸素不定比量）とが交互に積層された積層構造を有する、請求項 1 ～請求項 6 の何れか 1 項に記載の酸化物半導体素子。

[請求項 8] 請求項 1 ～請求項 7 の何れか 1 項に記載の酸化物半導体素子の製造方法であって、

前記絶縁保護層の形成時又は形成後に、 300°C 以下で熱処理する工程を含む、酸化物半導体素子の製造方法。

[請求項 9] 前記絶縁保護層の各層は、スパッタリング法で形成する、請求項 8 に記載の酸化物半導体素子の製造方法。

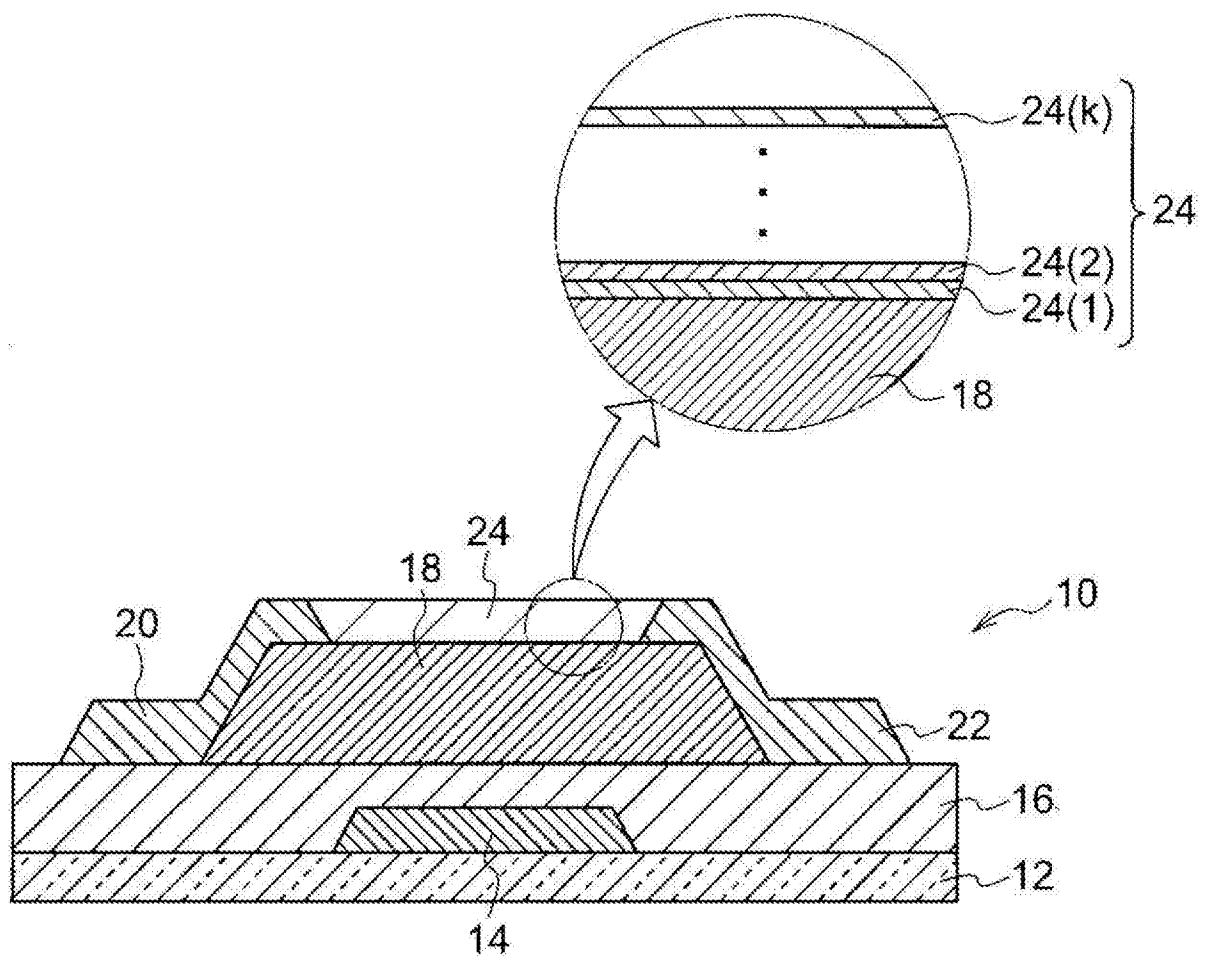
[請求項 10] 前記酸化物半導体層の前記絶縁保護層が配置されている側とは反対側にゲート絶縁層を介して配置されたゲート電極を有する薄膜トランジスタである、請求項 1 ～請求項 7 の何れか 1 項に記載の酸化物半導体素子。

[請求項 11] 請求項 10 に記載の酸化物半導体素子を備えた表示装置。

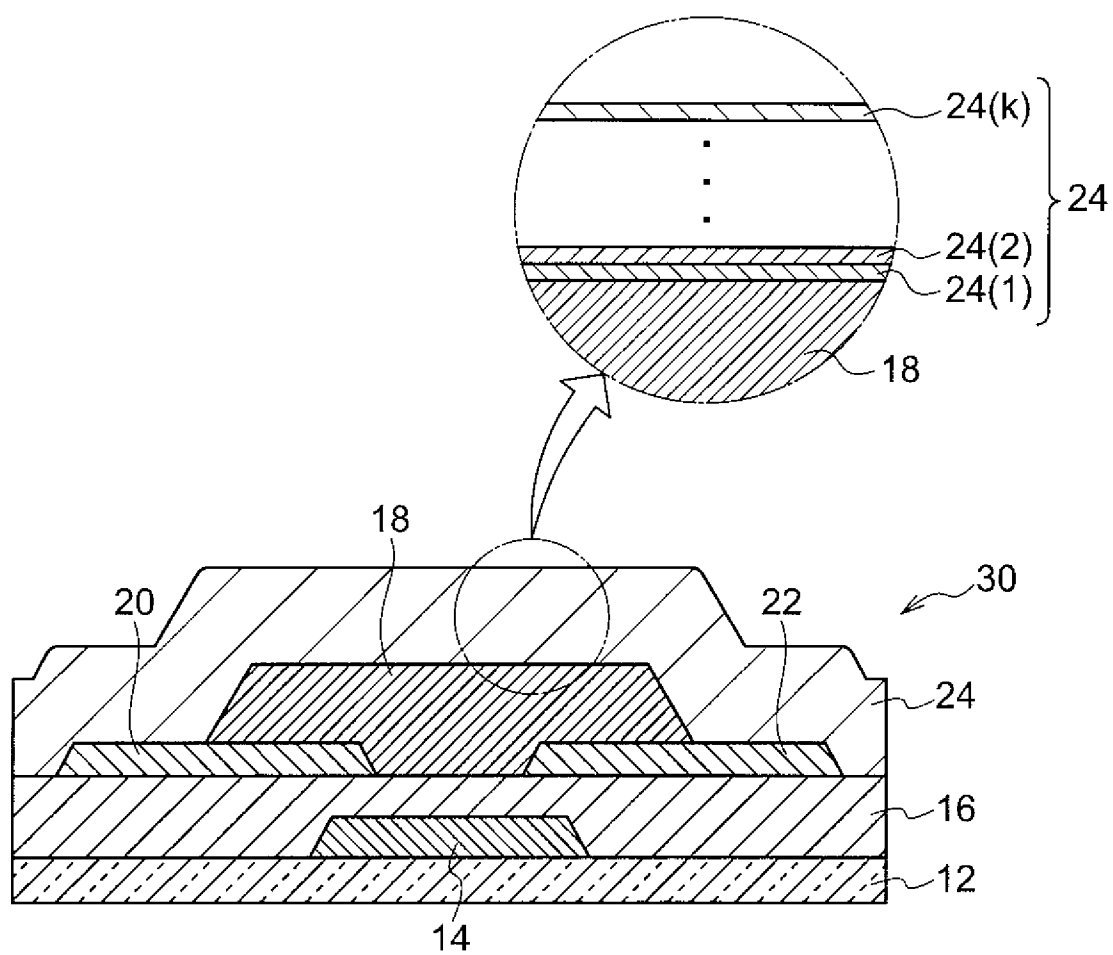
[請求項 12] 請求項 10 に記載の酸化物半導体素子を備えたイメージセンサ。

[請求項 13] 請求項 10 に記載の酸化物半導体素子を備えた X 線センサ。

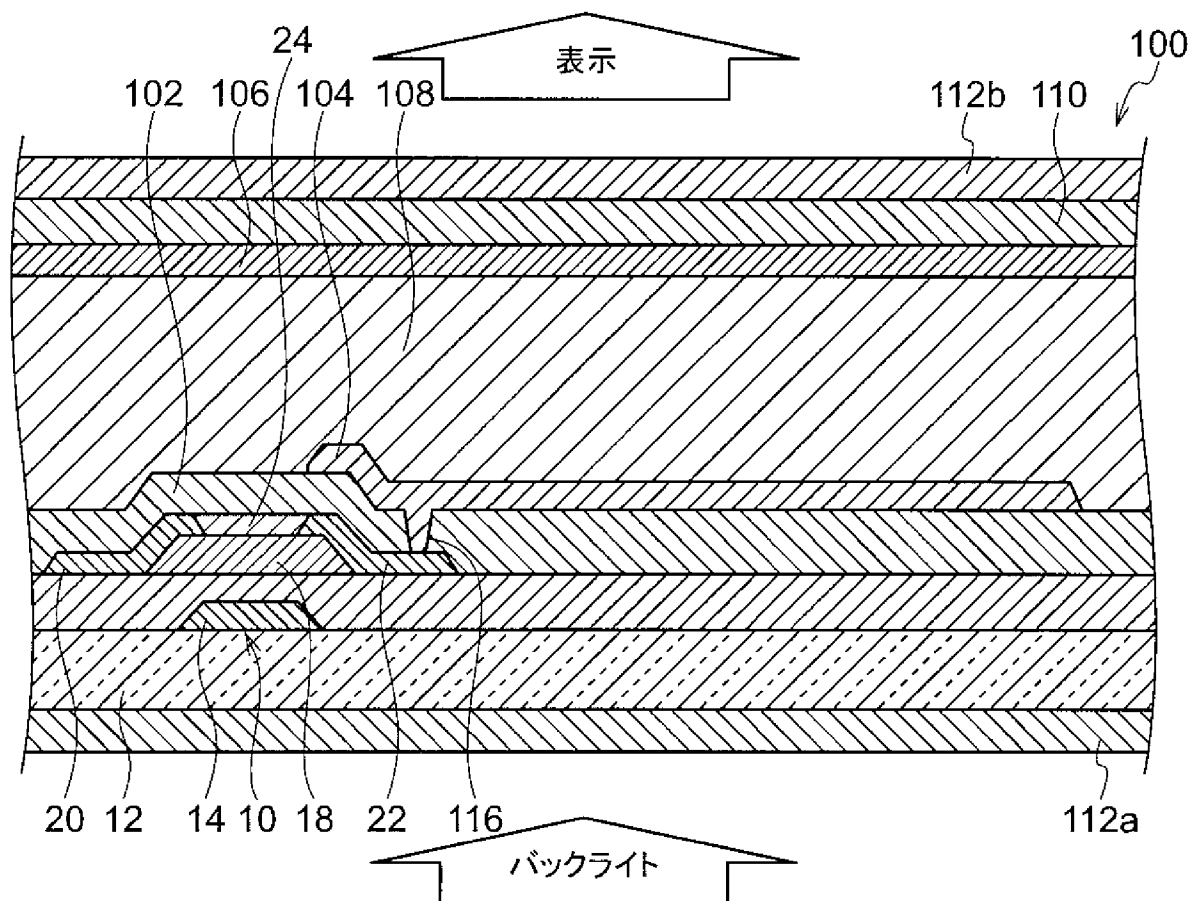
[図1]



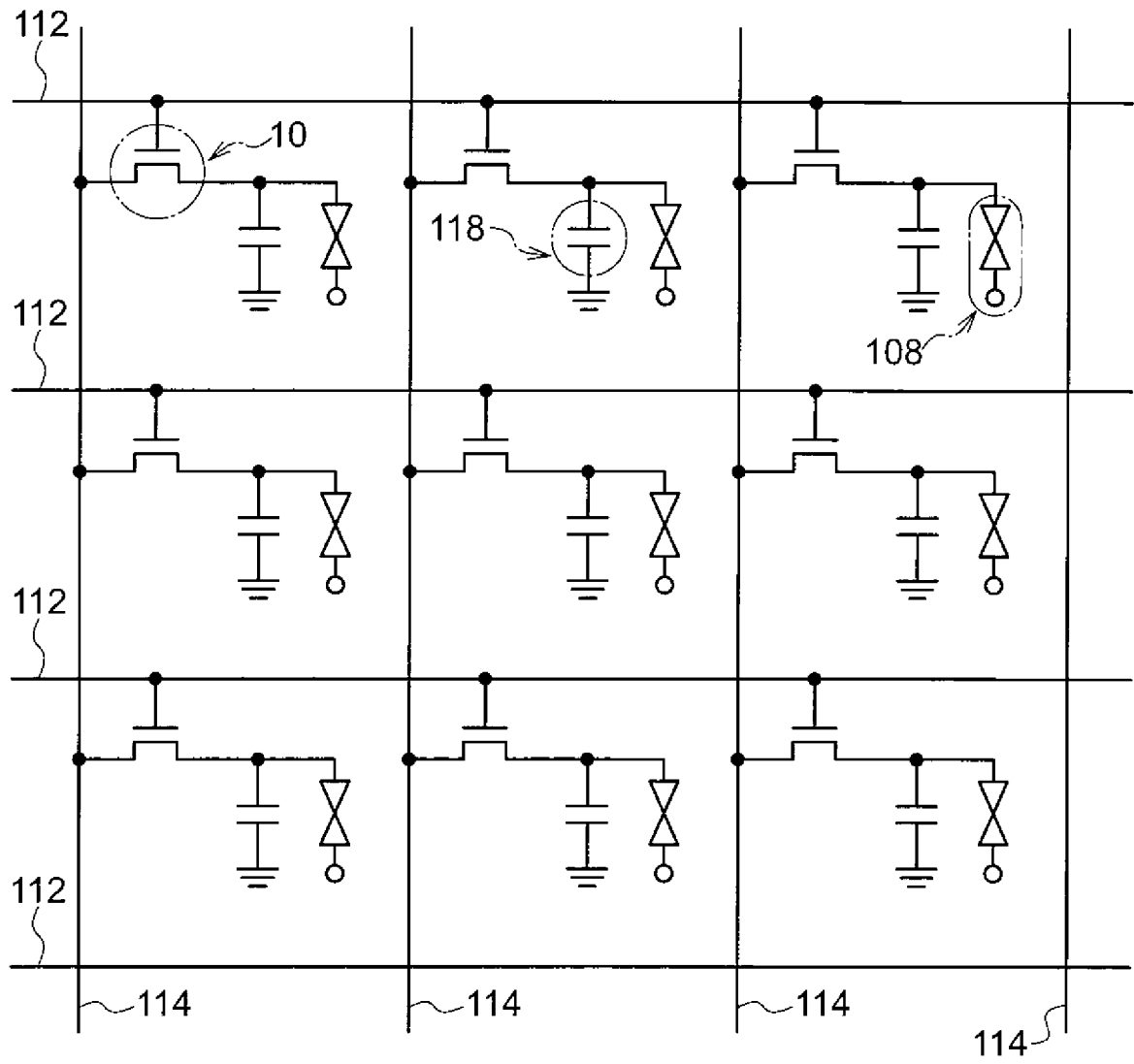
[図2]



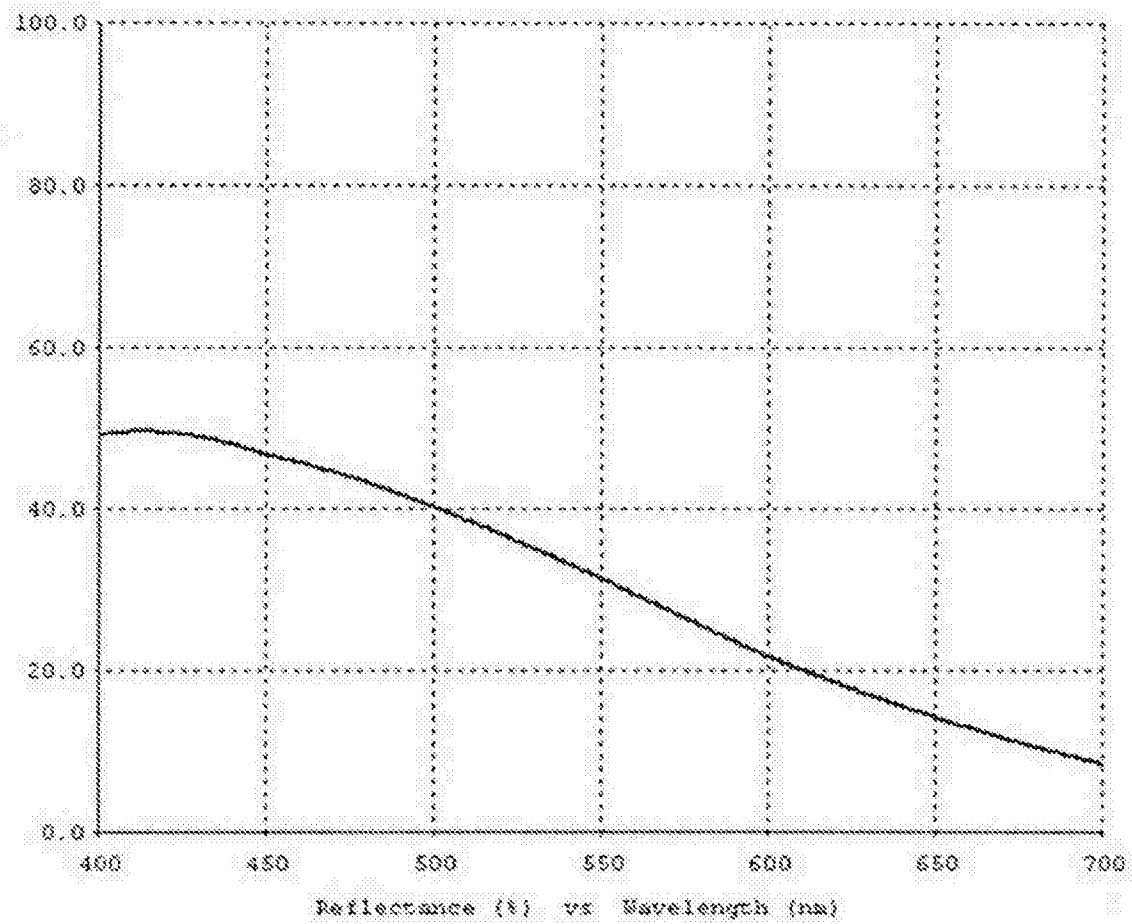
[図3]



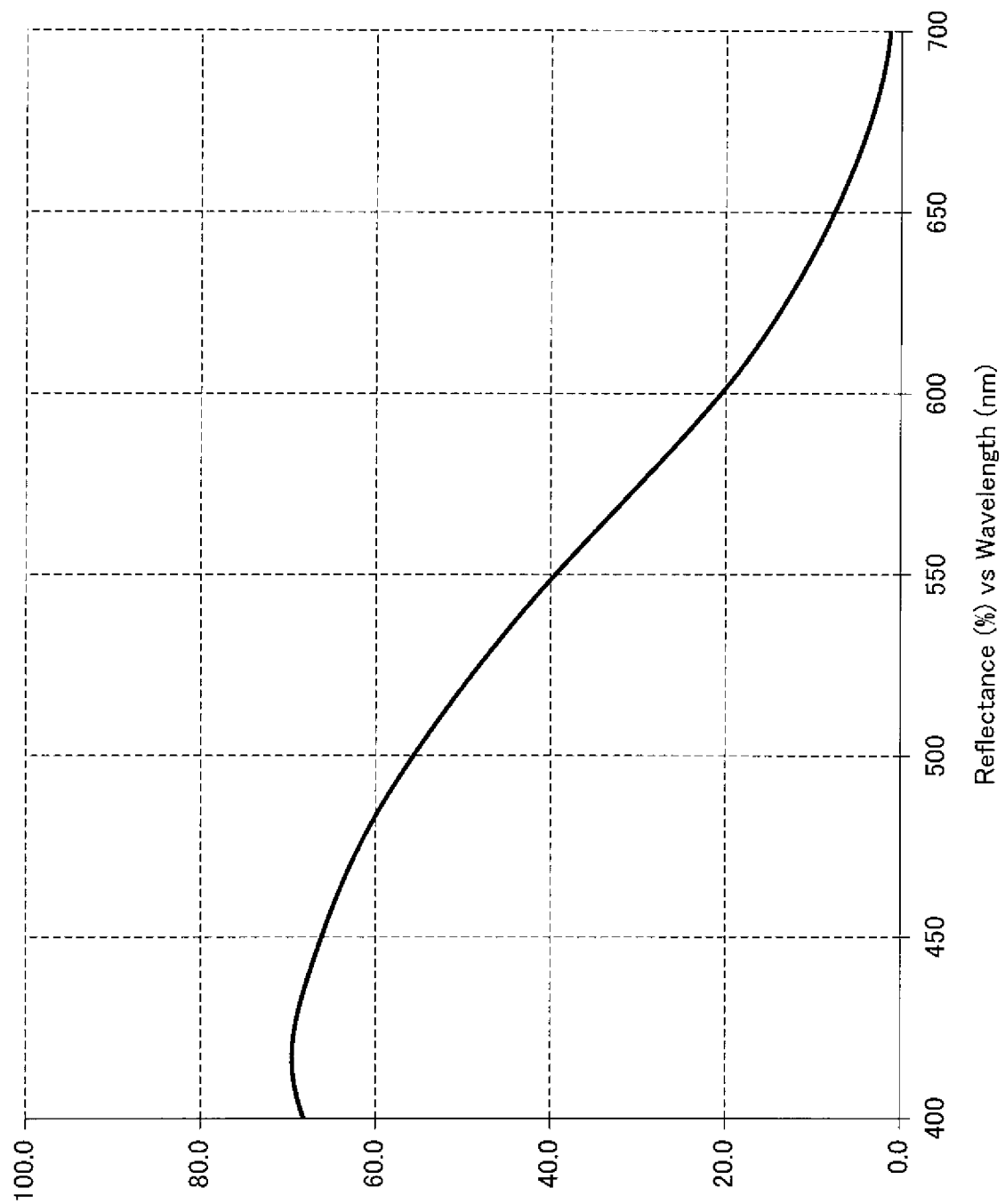
[図4]



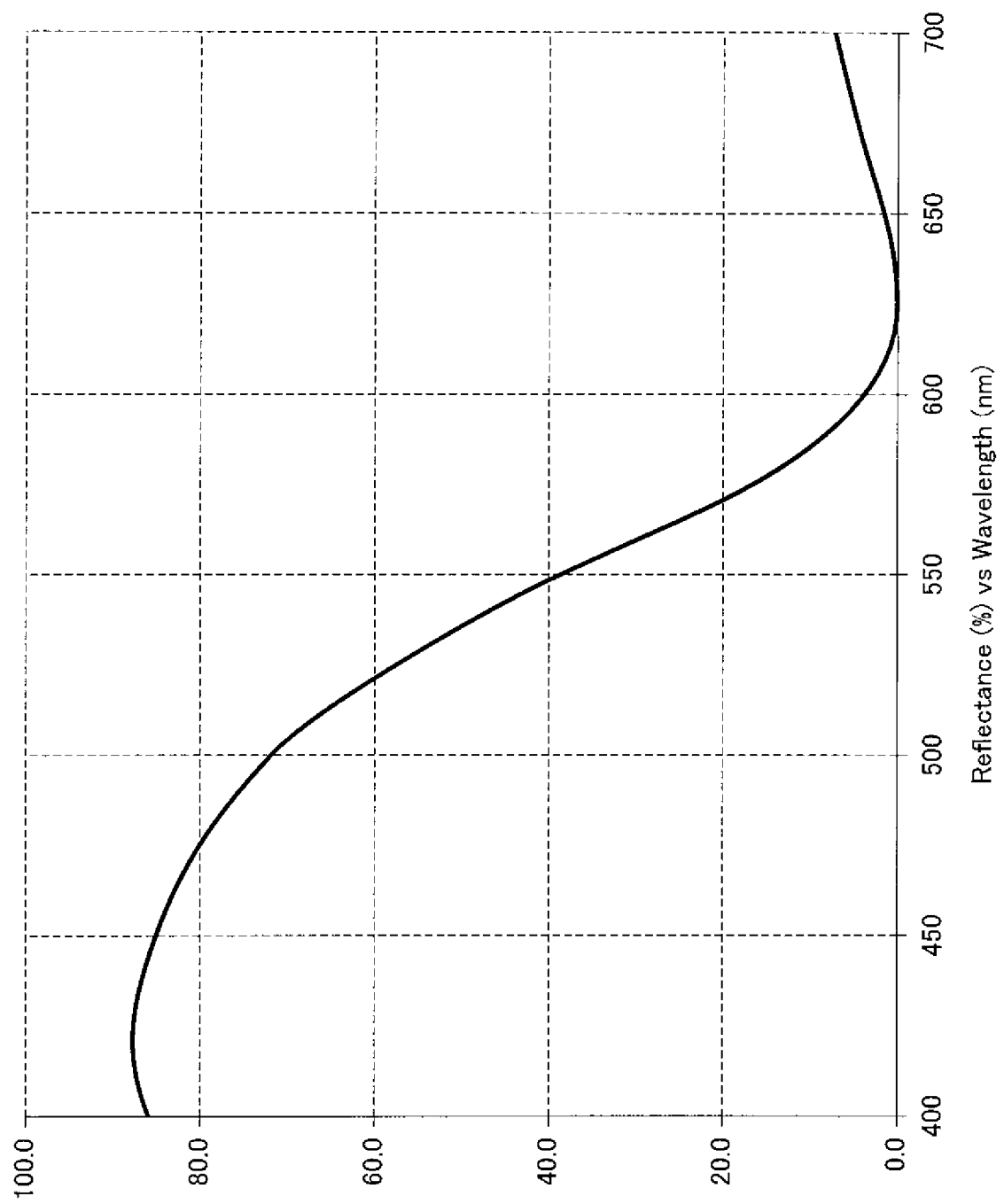
[図7]



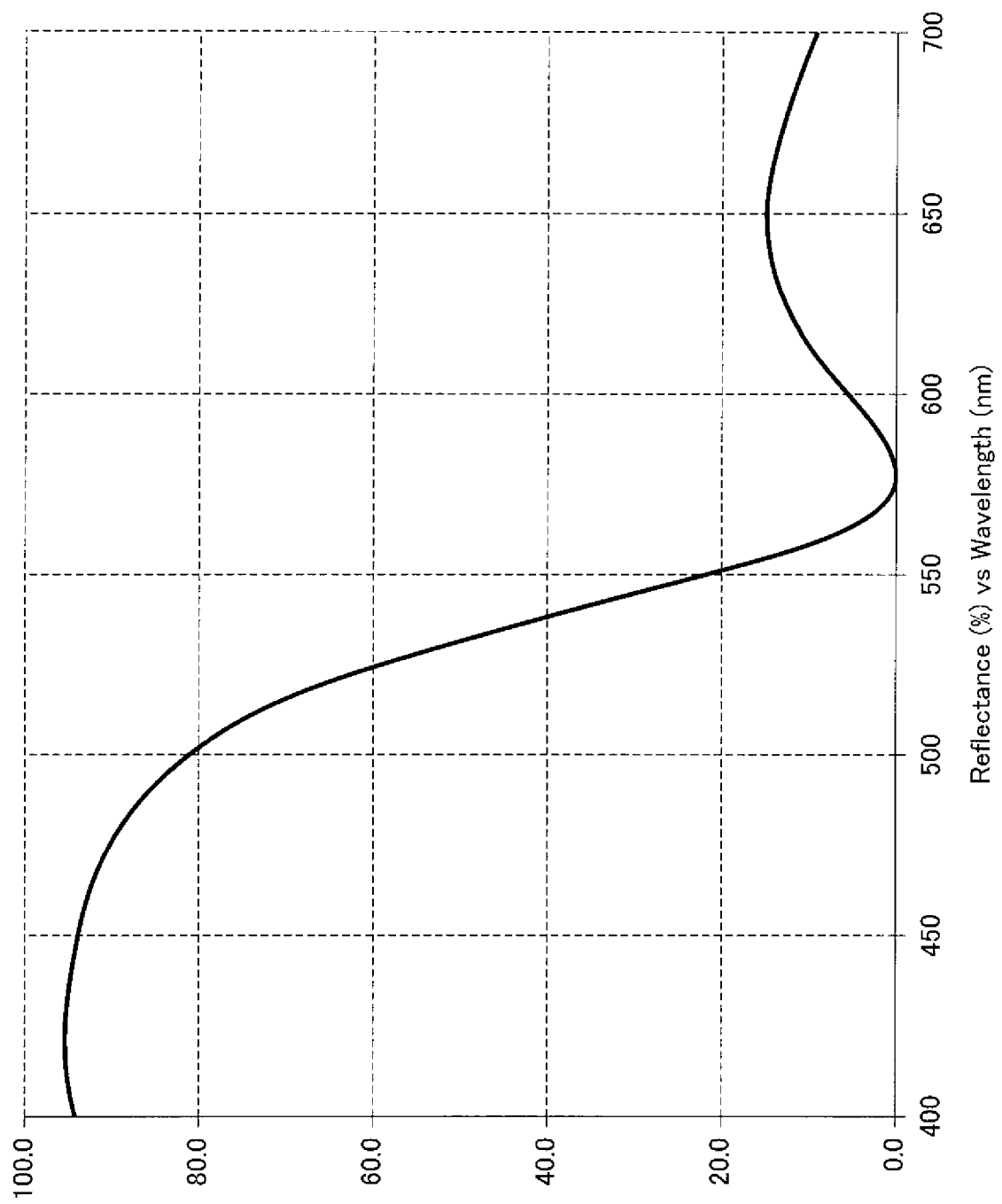
[図8]



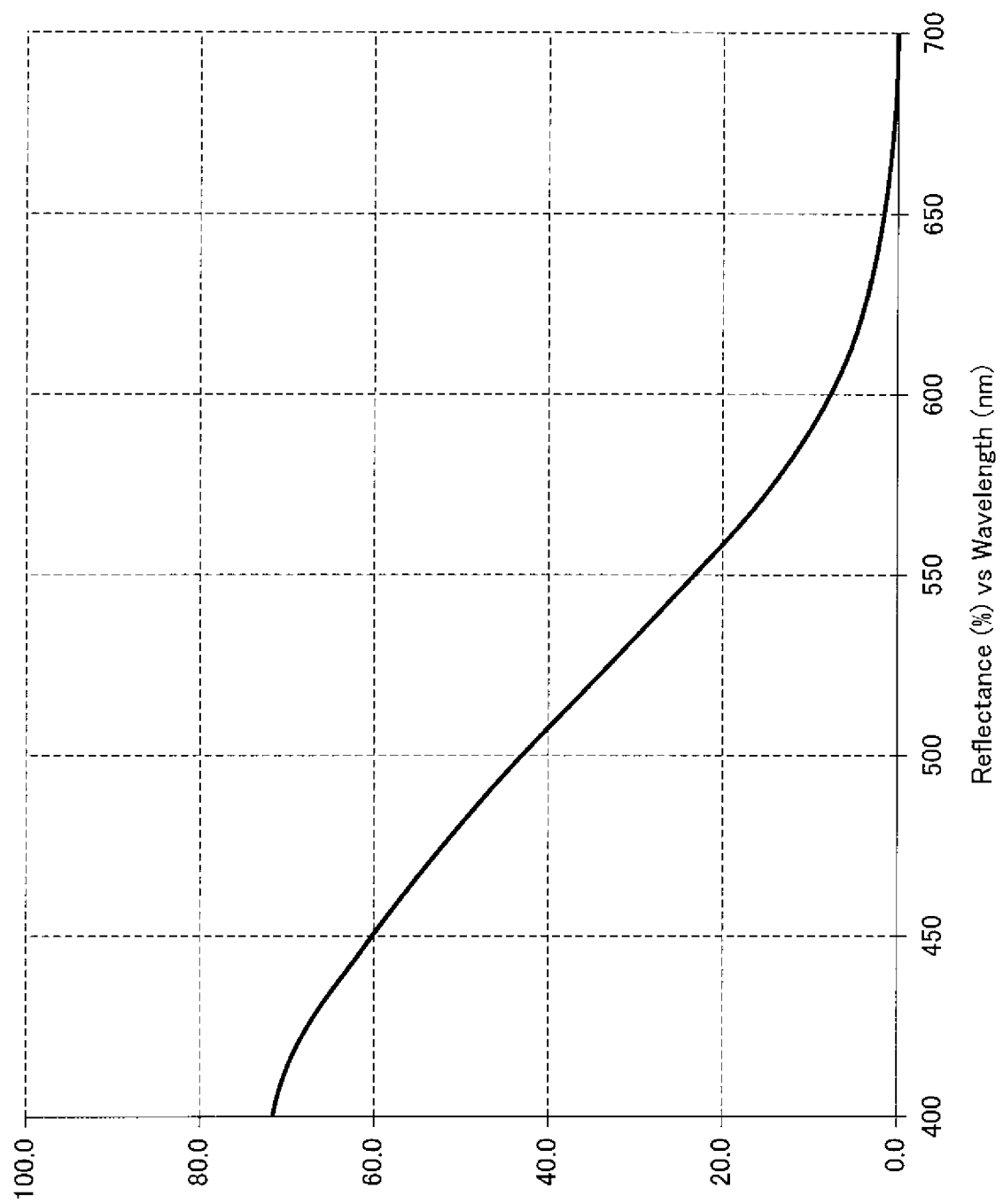
[図9]



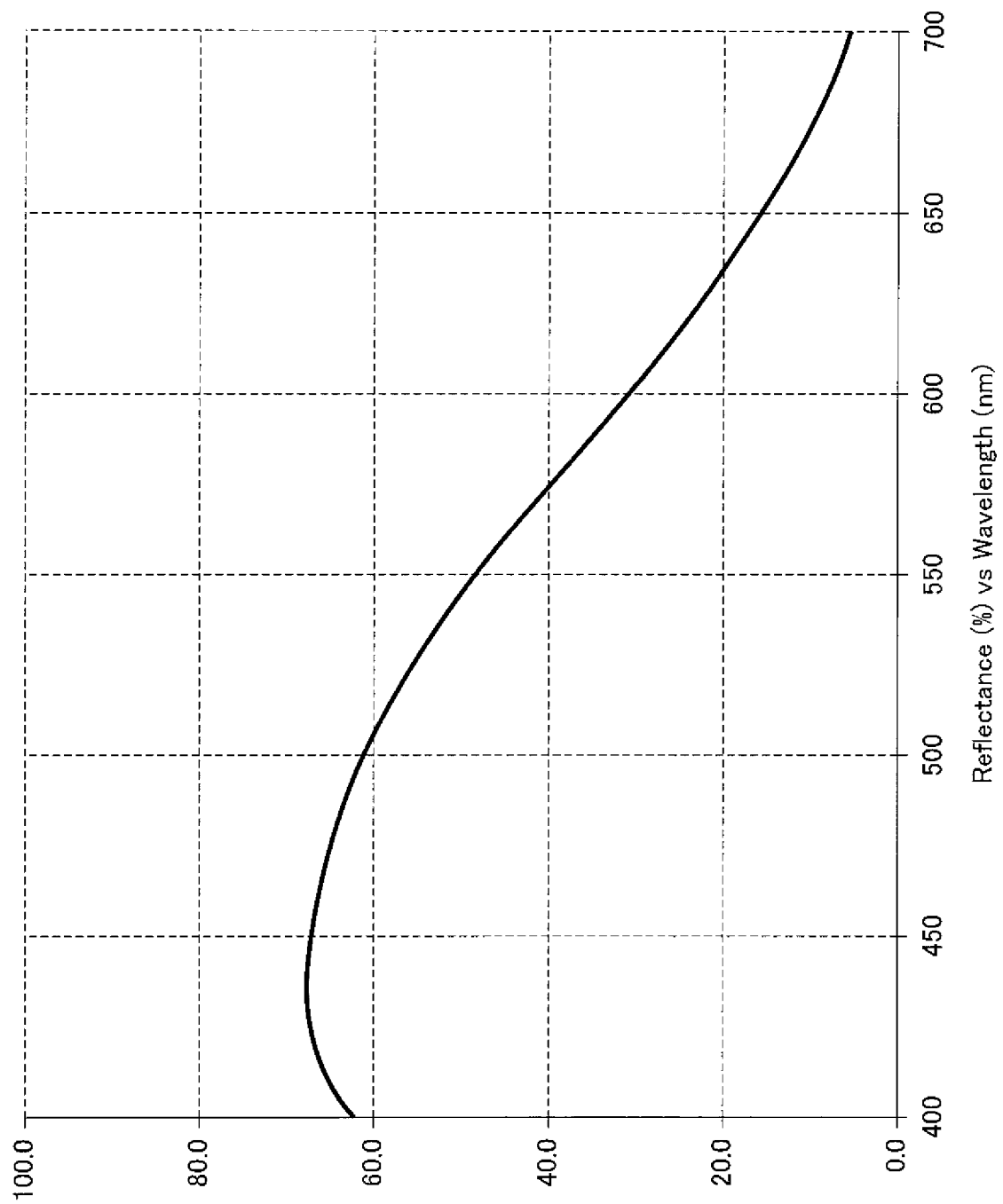
[図10]



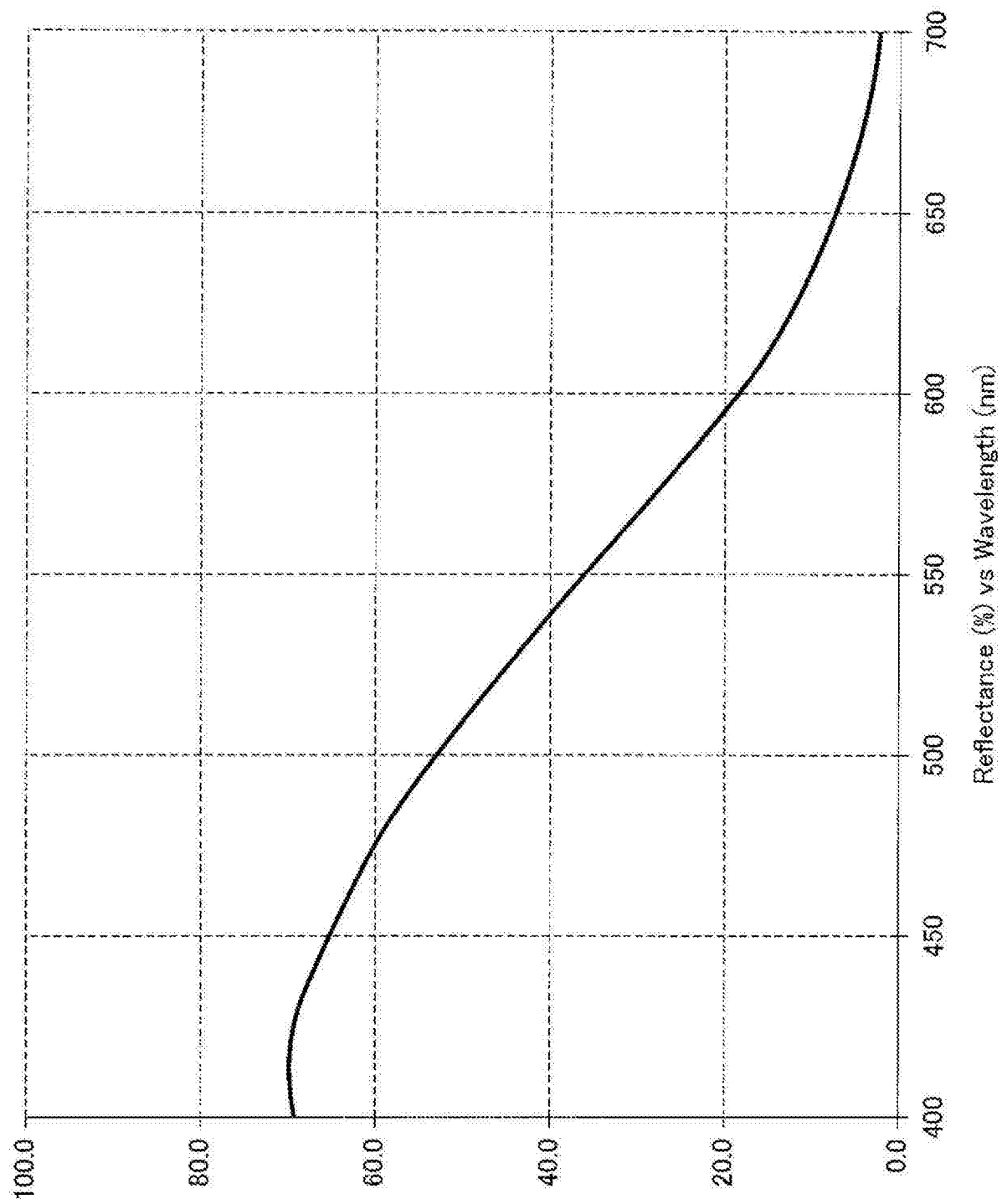
[図11]



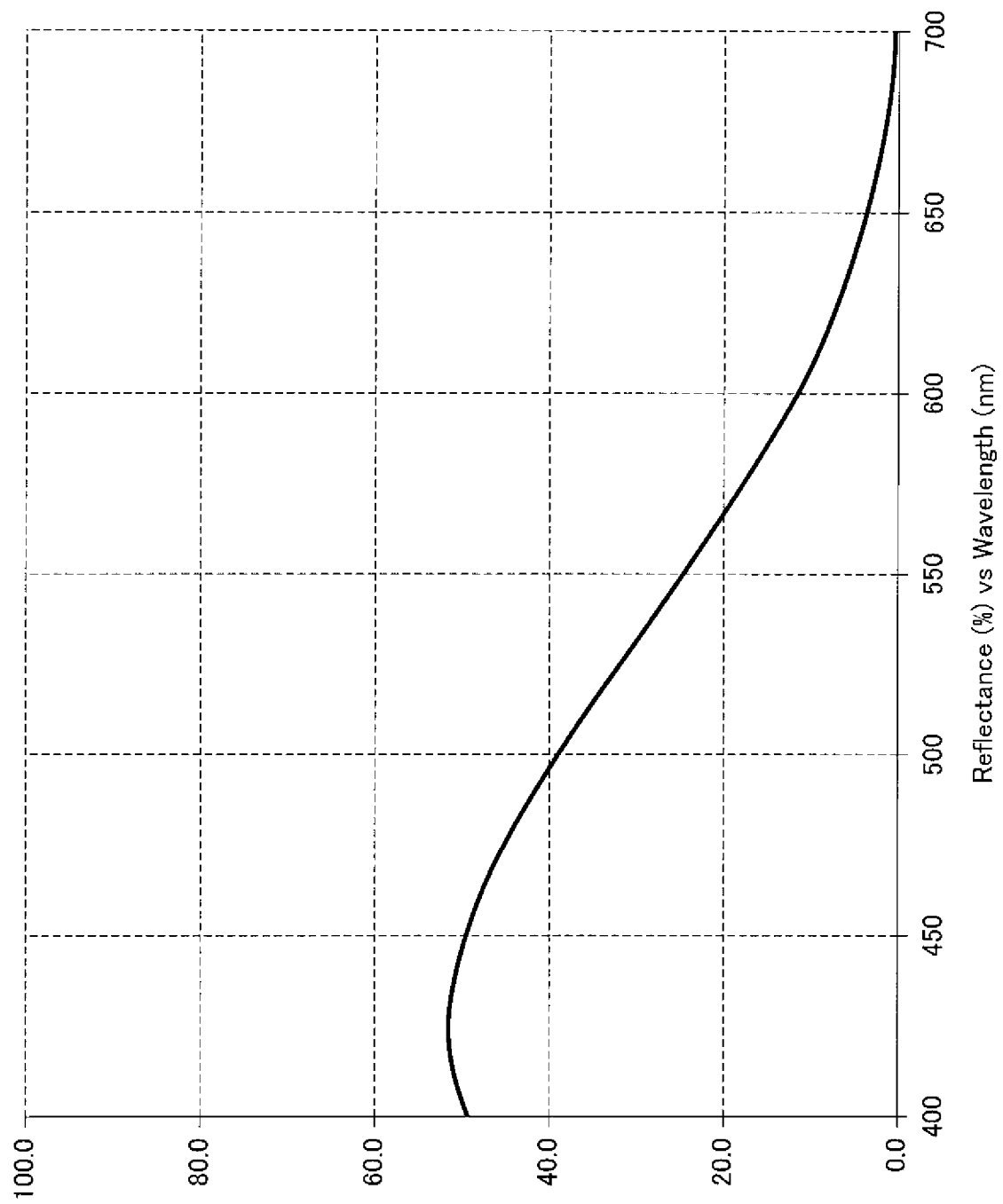
[図12]



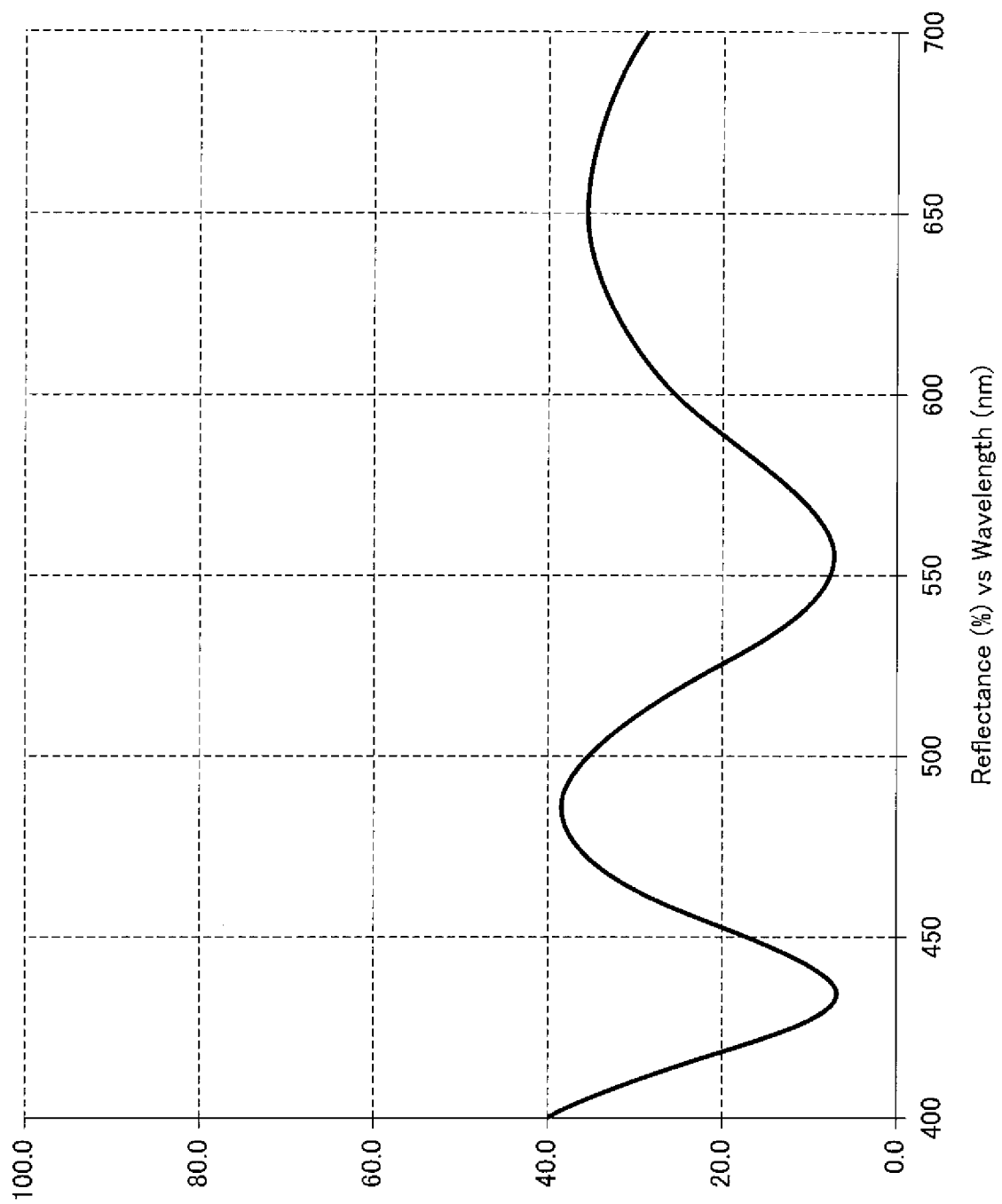
[図13]



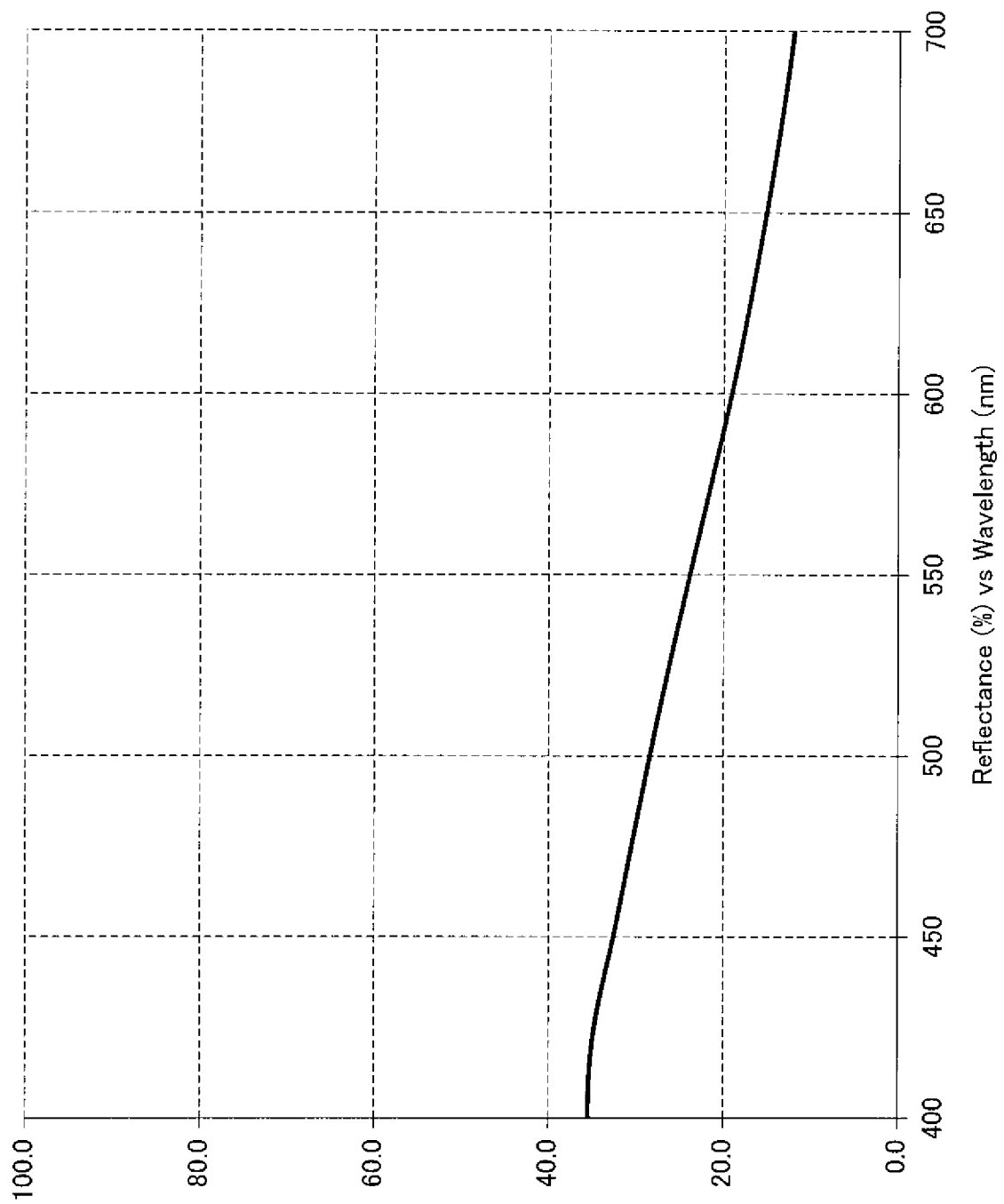
[図14]



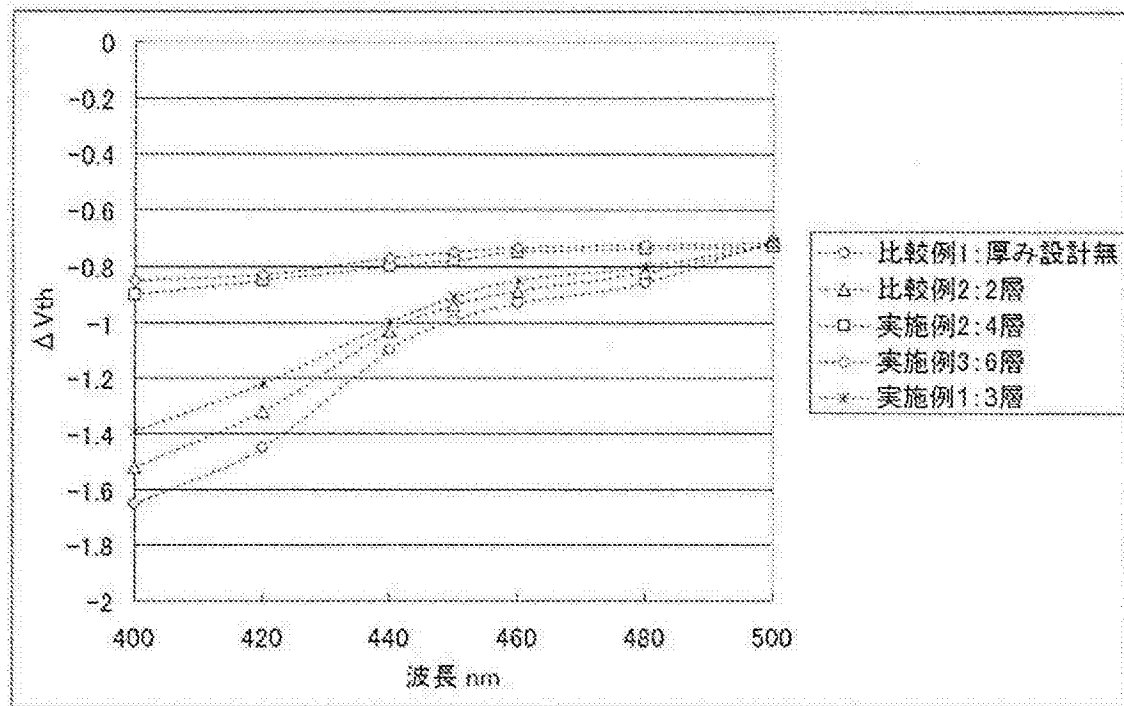
[図15]



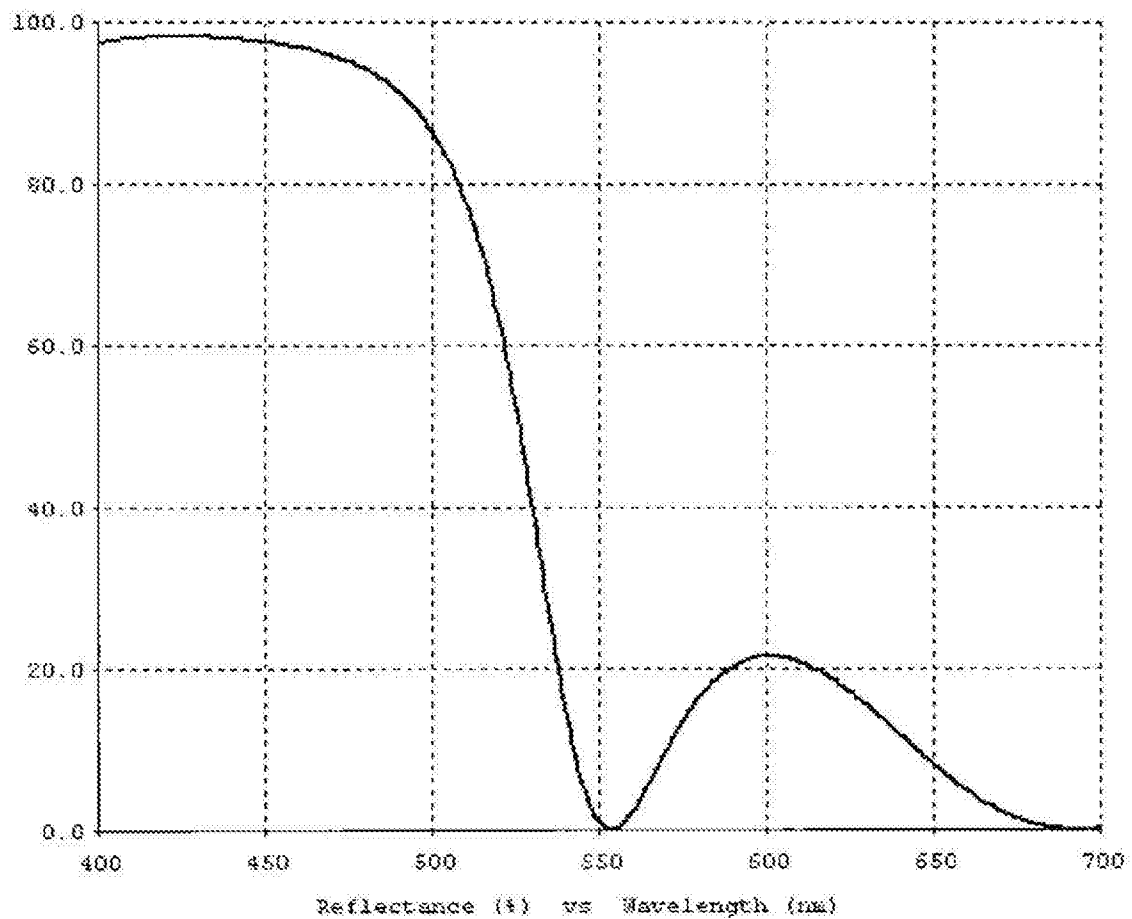
[図16]



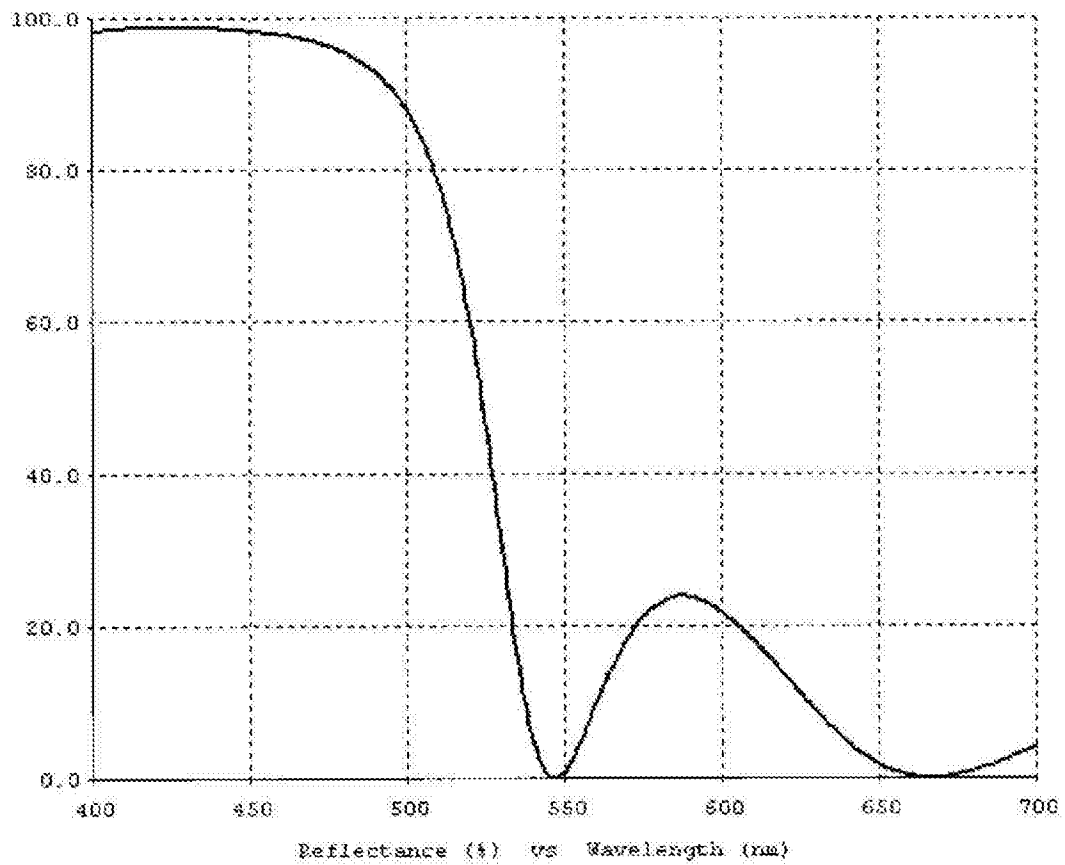
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/083529

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336(2006.01)i, C23C14/06(2006.01)i, G02F1/1368(2006.01)i, G09F9/30(2006.01)i, H01L27/144(2006.01)i, H01L29/786(2006.01)i, H01L51/50(2006.01)i, H05B33/14(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/336, C23C14/06, G02F1/1368, G09F9/30, H01L27/144, H01L29/786, H01L51/50, H05B33/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014
Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2012/063436 A1 (Sharp Corp.), 18 May 2012 (18.05.2012), paragraphs [0036] to [0115]; fig. 1 to 16 & CN 103210494 A	1-13
Y	JP 11-337974 A (Semiconductor Energy Laboratory Co., Ltd.), 10 December 1999 (10.12.1999), paragraphs [0040] to [0056], [0096] to [0106]; fig. 6 & US 6839108 B1	1-13
Y	WO 2009/153876 A1 (Hamamatsu Photonics Kabushiki Kaisha), 23 December 2009 (23.12.2009), paragraph [0057]; fig. 23 to 24 & US 2011/0080545 A1 & CN 102067019 A	7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 January, 2014 (29.01.14)

Date of mailing of the international search report
10 February, 2014 (10.02.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/083529

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2009/075281 A1 (Idemitsu Kosan Co., Ltd.), 18 June 2009 (18.06.2009), paragraphs [0067] to [0068] & US 2010/0289020 A1 & CN 101897031 A & KR 10-2010-0094509 A & TW 200937638 A	8-9
Y	JP 4982620 B1 (Fujifilm Corp.), 25 July 2012 (25.07.2012), paragraphs [0049] to [0069]; fig. 3 to 8 & JP 2013-30682 A & WO 2013/018448 A & TW 201306136 A	12-13

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L21/336(2006.01)i, C23C14/06(2006.01)i, G02F1/1368(2006.01)i, G09F9/30(2006.01)i, H01L27/144(2006.01)i, H01L29/786(2006.01)i, H01L51/50(2006.01)i, H05B33/14(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L21/336, C23C14/06, G02F1/1368, G09F9/30, H01L27/144, H01L29/786, H01L51/50, H05B33/14											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1 9 2 2 - 1 9 9 6 年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1 9 7 1 - 2 0 1 4 年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1 9 9 6 - 2 0 1 4 年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1 9 9 4 - 2 0 1 4 年</td> </tr> </table>				日本国実用新案公報	1 9 2 2 - 1 9 9 6 年	日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年	日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年	日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年
日本国実用新案公報	1 9 2 2 - 1 9 9 6 年										
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年										
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年										
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年										
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
Y	WO 2012/063436 A1（シャープ株式会社）2012.05.18, 段落[0036]-[0115], 図 1-16 & CN 103210494 A	1-13									
Y	JP 11-337974 A（株式会社半導体エネルギー研究所）1999.12.10, 段落[0040]-[0056], [0096]-[0106], 図 6 & US 6839108 B1	1-13									
Y	WO 2009/153876 A1（浜松ホトニクス株式会社）2009.12.23, 段落[0057], 図 23-24 & US 2011/0080545 A1 & CN 102067019 A	7									
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献											
国際調査を完了した日 2 9 . 0 1 . 2 0 1 4		国際調査報告の発送日 1 0 . 0 2 . 2 0 1 4									
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 竹口 泰裕 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9	5 0 4 0 5 4								

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2009/075281 A1 (出光興産株式会社) 2009.06.18, 段落[0067]-[0068] & US 2010/0289020 A1 & CN 101897031 A & KR 10-2010-0094509 A & TW 200937638 A	8-9
Y	JP 4982620 B1 (富士フイルム株式会社) 2012.07.25, 段落[0049]-[0069], 図 3-8 & JP 2013-30682 A & WO 2013/018448 A & TW 201306136 A	12-13