

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年1月2日(02.01.2025)



(10) 国際公開番号

WO 2025/004636 A1

(51) 国際特許分類:

H01L 29/88 (2006.01) *H01L 29/66* (2006.01)
G01R 29/08 (2006.01) *H03B 7/14* (2006.01)
H01L 21/329 (2006.01)

(21) 国際出願番号: PCT/JP2024/018983

(22) 国際出願日: 2024年5月23日(23.05.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-106931 2023年6月29日(29.06.2023) JP

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町2番地 Kyoto (JP).

(72) 発明者: 西田 陽亮(NISHIDA Yosuke); 〒6158585
京都府京都市右京区西院溝崎町2番地
ローム株式会社内 Kyoto (JP).

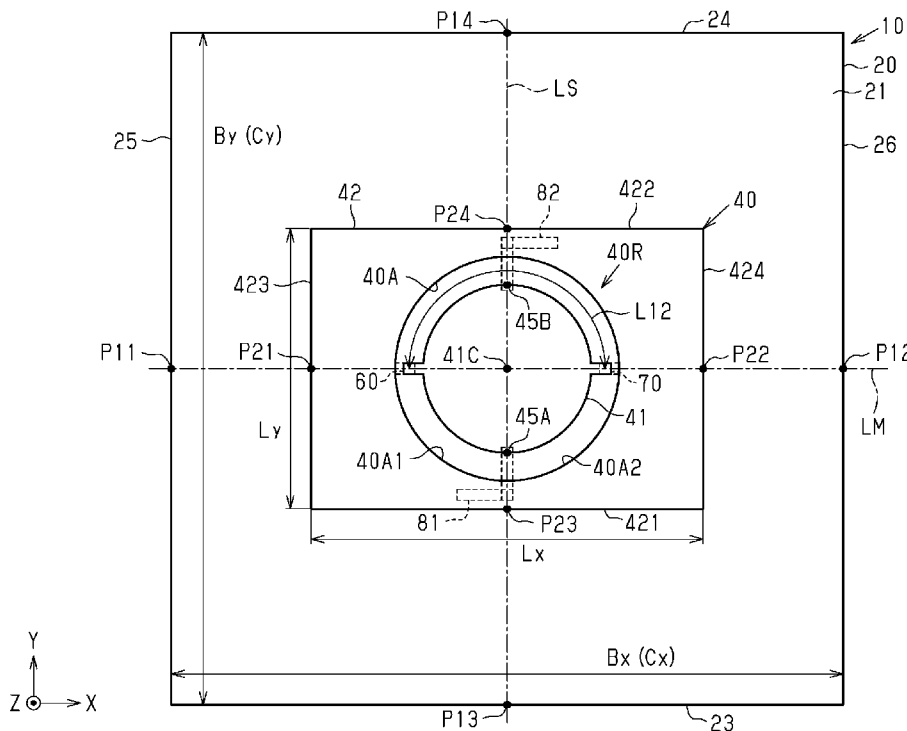
(74) 代理人: 恩田 誠, 外 (ONDA Makoto et al.);
〒5008731 岐阜県岐阜市大宮町二丁目
12番地1 Gifu (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: TERAHERTZ DEVICE

(54) 発明の名称: テラヘルツ装置

図4



(57) Abstract: This terahertz device includes a substrate, an electroconductive layer formed on a portion of a surface of the substrate, and an annular slot formed in the electroconductive layer. A first active element and a second active element are provided in the slot. The electroconductive layer includes a first electrode partitioned by the slot, and a second electrode formed so as to surround the first electrode via the slot. The first active element and the second active element are disposed across the first electrode on a reference line passing through the center of the first electrode in plan view.

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

A first distance between the first end and the second end of the second electrode on the reference line is less than a first substrate distance between the first substrate end and the second substrate end of the substrate on the reference line.

(57) 要約: テラヘルツ装置は、基板と、基板の表面の一部に形成された導電層と、導電層に形成された環状のスロットとを含む。第1能動素子および第2能動素子は、スロット内に設けられている。導電層は、スロットによって区画された第1電極と、スロットを介して第1電極を囲むように形成された第2電極と、を含む。第1能動素子および第2能動素子は、平面視で第1電極の中心を通る基準直線上に第1電極を挟んで配置されている。基準直線上における第2電極の第1端と第2端との間の第1距離は、基準直線上における基板の第1基板端と第2基板端との間の第1基板距離より小さい。

明 細 書

発明の名称： テラヘルツ装置

技術分野

[0001] 本開示は、テラヘルツ装置に関するものである。

背景技術

[0002] 近年、トランジスタなどの電子デバイスの微細化が進み、電子デバイスの大きさがナノサイズになってきたため、量子効果と呼ばれる現象が観測されるようになってきている。そして、この量子効果を利用した超高速デバイスや新機能デバイスの実現を目指した開発が進められている。

[0003] そのような環境の中で、周波数が $0.1\text{ THz} \sim 10\text{ THz}$ であるテラヘルツ帯と呼ばれる周波数領域の電磁波を利用して大容量通信や情報処理、あるいはイメージングや計測などを行う試みが行われている。この周波数領域は、光と電波との両方の特性を兼ね備えており、この周波数帯で動作するデバイスが実現されれば、上述したイメージング、大容量通信、情報処理のほか、物性分析、天文、生物などの様々な分野における計測など、多くの用途に利用され得る。

[0004] テラヘルツ帯の周波数の電磁波を発する素子または受信する素子としては、たとえば共鳴トンネルダイオードと微細アンテナを集積する構造のテラヘルツ装置が知られている（たとえば特許文献1参照）。

先行技術文献

特許文献

[0005] 特許文献1：特開2020-115500号公報

発明の概要

発明が解決しようとする課題

[0006] ところで、テラヘルツ装置は、テラヘルツ帯の周波数の電磁波を出力する光源またはテラヘルツ帯の周波数の電磁波を検出する検出器として用いられる。このようなテラヘルツ装置においては、高出力化や分解能の向上が望ま

れている。このため、アンテナにおけるインピーダンスの調整が求められる。

課題を解決するための手段

[0007] 本開示の一態様であるテラヘルツ装置は、表面および裏面を含む基板と、前記表面の一部に形成された導電層と、前記導電層に形成された環状のスロットと、前記スロット内に設けられ、電磁波の発振または検出を行う第1能動素子および第2能動素子と、を備え、前記導電層は、前記スロットによって区画された第1電極と、前記スロットを介して前記第1電極を囲むように形成された第2電極と、を含み、前記第1能動素子および前記第2能動素子は、前記表面に垂直な方向から見た平面視で前記第1電極の中心を通る基準直線上に前記第1電極を挟んで配置されており、前記基準直線上における前記第2電極の両端間の第1距離が、前記基準直線上における前記基板の両端間の第1基板距離より小さい。

発明の効果

[0008] 本開示の一態様であるテラヘルツ装置によれば、インピーダンスの調整を図ることができる。

図面の簡単な説明

[0009] [図1]図1は、第1実施形態に係る例示的なテラヘルツ装置の概略平面図である。

[図2]図2は、図1のテラヘルツ装置を示す概略斜視図である。

[図3]図3は、図1のF3-F3線に沿った概略断面図である。

[図4]図4は、図1のテラヘルツ装置の一部の構成要素を示す概略平面図である。

[図5]図5は、図1のテラヘルツ装置の能動素子およびその周辺を示す概略平面図である。

[図6]図6は、図1のテラヘルツ装置の能動素子およびその周辺を示す概略平面図である。

[図7]図7は、図5、図6の能動素子およびその周辺を示す概略断面図である。

。

[図8]図8は、図1の抵抗素子およびその周辺を示す概略平面図である。

[図9]図9は、図8の抵抗素子およびその周辺を示す概略断面図である。

[図10]図10は、図1のテラヘルツ装置のコンダクタンスを示す特性図である。

[図11]図11は、図1のテラヘルツ装置のコンダクタンスと出力パワーを示す特性図である。

[図12]図12は、図1のテラヘルツ装置のコンダクタンスを示す特性図である。

[図13]図13は、変更例のテラヘルツ装置を示す概略平面図である。

[図14]図14は、変更例のテラヘルツ装置を示す概略平面図である。

[図15]図15は、変更例のテラヘルツ装置を示す概略平面図である。

[図16]図16は、変更例のテラヘルツ装置を示す概略平面図である。

[図17]図17は、変更例のテラヘルツ装置を示す概略平面図である。

[図18]図18は、変更例のテラヘルツ装置を示す概略平面図である。

[図19]図19は、変更例のテラヘルツ装置を示す概略平面図である。

[図20]図20は、変更例のテラヘルツ装置を示す概略平面図である。

[図21]図21は、第2実施形態に係る例示的なテラヘルツ装置の概略平面図である。

[図22]図22は、図21のテラヘルツ装置の能動素子およびその周辺を示す概略平面図である。

[図23]図23は、図21のテラヘルツ装置の能動素子およびその周辺を示す概略平面図である。

[図24]図24は、図22の能動素子およびその周辺を示す概略断面図である。

。

発明を実施するための形態

[0010] 以下、添付図面を参照して本開示のテラヘルツ装置のいくつかの実施形態を説明する。なお、説明を簡単かつ明確にするために、図面に示される構成

要素は必ずしも一定の縮尺で描かれていない。また、理解を容易にするために、断面図では、ハッチング線が省略されている場合がある。添付の図面は、本開示の実施形態を例示するに過ぎず、本開示を制限するものとみなされるべきではない。本開示における「第1」、「第2」、「第3」等の用語は、単に対象物を区別するために用いられており、対象物を順位づけするものではない。本明細書において「等しい」とは、正確に等しい場合の他、寸法公差等の影響により比較対象同士に多少の相違がある場合も含む。

[0011] 以下の詳細な記載は、本開示の例示的な実施形態を具体化する装置、システム、および方法を含む。この詳細な記載は本來說明のためのものに過ぎず、本開示の実施形態またはこのような実施形態の適用および使用を限定することを意図しない。

[0012] 本明細書において使用される「少なくとも1つ」という表現は、所望の選択肢の「1つ以上」を意味する。一例として、本明細書において使用される「少なくとも1つ」という表現は、選択肢の数が2つであれば「1つの選択肢のみ」または「2つの選択肢の双方」を意味する。他の例として、本明細書において使用される「少なくとも1つ」という表現は、選択肢の数が3つ以上であれば「1つの選択肢のみ」または「2つ以上の任意の選択肢の組み合わせ」を意味する。

[0013] (第1実施形態)

図1から図12を参照して、第1実施形態のテラヘルツ装置10について説明する。

(テラヘルツ装置の概略構成)

図1は、第1実施形態に係る例示的なテラヘルツ装置10の概略平面図である。図2は、図1のテラヘルツ装置の概略斜視図である。図3は、図1のF3-F3線に沿った概略断面図である。図4は、図1のテラヘルツ装置10の一部の構成要素を示す概略平面図であり、第1電極41、第2電極42、第1能動素子60、第2能動素子70、第1抵抗素子81、および第2抵抗素子82の配置を示す。なお、本開示において使用される平面視という用

語は、図 1 に示される互いに直交する X Y Z 軸の Z 軸方向にテラヘルツ装置 10 を視ることをいう。

[0014] 図 1 ～図 4 に示すように、テラヘルツ装置 10 は、基板 20 を含む。基板 20 は、平板状に形成されている。図 1 に示すように、基板 20 は、直方体状に形成されている。基板 20 は、表面 21、裏面 22、複数の側面 23、24、25、26 を含む。基板 20 の表面 21 と基板 20 の裏面 22 は、Z 軸方向において、互いに反対側を向く。このため、「平面視」とは、基板 20 の表面 21 に対して垂直な方向から視ることを指す。また、「垂直」とは、厳密に垂直の場合のみでなく、本実施形態における作用効果を奏する範囲内で概ね垂直の場合も含まれる。基板 20 の側面 23 ～26 は、X 軸方向と Y 軸方向の何れかを向く。側面 23 と側面 24 は、X Z 平面に沿って延びている。側面 23 と側面 24 は、Y 軸方向において、互いに反対側を向く。側面 25 と側面 26 は、Y Z 平面に沿って延びている。側面 25 と側面 26 は、X 軸方向において、互いに反対側を向く。

[0015] 基板 20 は、X 軸方向における長さ B_x と、Y 軸方向における長さ B_y とを有する。X 軸方向における長さ B_x は、1 mm 以下とすることができる。一例では、X 軸方向における長さ B_x は、500 μm とすることができる。Y 軸方向における長さ B_y は、1 mm 以下とすることができる。一例では、Y 軸方向における長さ B_y は、500 μm とすることができる。

[0016] 図 2、図 3 に示すように、基板 20 は、半導体基板 31 と、半導体基板 31 上の絶縁層 32 と、を含む。

半導体基板 31 は、平板状に形成されている。図 1 に示すように、平面視における半導体基板 31 の形状は、矩形状である。一例では、半導体基板 31 の形状は、平面視正形状である。なお、平面視における半導体基板 31 の形状は、矩形状に限定されず、円形状、楕円形状、多角形状であってもよい。

[0017] 半導体基板 31 は、InP（インジウムリン）、GaAs（ヒ化ガリウム）、AlGaAs（アルミニウムガリウムヒ素）、InGaAs（インジウ

ムガリウムヒ素)、 InGaAsP (インジウムガリウムヒ素リン)、 Si (シリコン)、 SiC (炭化シリコン)、 GaN (窒化ガリウム)、および単結晶 AlN (窒化アルミニウム)の群から選択される少なくとも一種の半導体材料によって形成されている。一例では、半導体基板31は、 InP を含む材料によって形成されている。

[0018] 半導体基板31は、基板表面311、基板裏面312を含む。基板表面311と基板裏面312は、互いに反対側を向く。基板表面311は表面21と同じ側を向き、基板裏面312は裏面22と同じ側を向いている。半導体基板31は、側面23～26の各々の一部を構成する基板側面を有する。基板表面311が表面21と同じ側を向いているため、Z軸方向は基板表面311に対して垂直な方向である。

[0019] テラヘルツ装置10は、半導体基板31上に設けられた絶縁層32を含む。半導体基板31の基板表面311は、絶縁層32により覆われている。絶縁層32は、絶縁材料によって形成されている。絶縁層32は、たとえば酸化シリコン(SiO_2)を含む材料によって形成されている。一例では、絶縁層32は、半導体基板31の基板表面311の全体にわたり形成されている。

[0020] 絶縁層32は、絶縁表面321および絶縁表面321とは反対側の絶縁裏面322を有する。絶縁表面321は基板表面311と同じ側を向き、絶縁裏面322は基板裏面312と同じ側を向いている。絶縁表面321は、表面21を構成している。絶縁裏面322は、半導体基板31の基板表面311と接している。なお、半導体基板31の基板表面311と絶縁層32の間には、絶縁層等の別の部材が介在していてもよい。絶縁層32は、側面23～26の各々の一部を構成する絶縁側面を有する。

[0021] テラヘルツ装置10は、基板20の表面21に形成された導電層40を含む。導電層40は、基板20の表面21の一部に形成されている。導電層40は、金(Au)、銀(Ag)、アルミニウム(Al)、銅(Cu)、チタン(Ti)、窒化チタン(TiN)、およびプラチナ(Pt)の群から選択

される少なくとも一種の金属材料によって形成されている。導電層40は、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、導電層40は、Auを含む材料によって形成されている。導電層40は、たとえばスパッタリングによって形成されている。導電層40は、複数の金属層の積層構造によって構成されていてもよい。

[0022] テラヘルツ装置10は、導電層40に形成されたスロット40Aを含む。スロット40Aは、平面視において、環状に形成されている。一例では、スロット40Aは、平面視において、円環状に形成されている。したがって、テラヘルツ装置10は、円環状のスロット40Aを含む。

[0023] 導電層40は、スロット40Aによって区画された第1電極41と、スロット40Aを介して第1電極41を囲むように形成された第2電極42と、を含む。一例では、第1電極41は、平面視において、円形状に形成されている。一例では、第1電極41は、平面視において、基板20の中心に配置されている。一例では、第2電極42は、矩形状に形成されている。第2電極42は、平面視において、互いに平行に延びる第1辺421および第2辺422と、第1辺421および第2辺422と直交する第3辺423および第4辺424を含む。一例では、第2電極42は、第1辺421および第2辺422の長さが、第3辺423および第4辺424の長さよりも大きい長方形形状に形成されている。一例では、第2電極42は、平面視において、第1辺421および第2辺422がX軸方向に延びるように配置されている。なお、第2電極42は、第1辺421および第2辺422の長さと、第3辺423および第4辺424の長さとが等しい正方形形状であってよい。また、第2電極42は、第1辺421および第2辺422の長さよりも、第3辺423および第4辺424の長さが大きい長方形形状であってよい。

[0024] テラヘルツ装置10は、スロット40A内に設けられた第1能動素子60および第2能動素子70を含む。第1能動素子60および第2能動素子70は、平面視において、スロット40A内に配置されている。したがって、第1能動素子60および第2能動素子70は、第1電極41と第2電極42と

の間に配置されているといえる。

[0025] 第1能動素子60および第2能動素子70は、電磁波と電気エネルギーとの変換を行う素子である。なお、電磁波とは、光および電波のいずれか一方あるいは両方の概念を含むものである。第1能動素子60および第2能動素子70は、所定の周波数帯、たとえばテラヘルツ帯の電磁波（テラヘルツ波）を発振する素子である。この場合、第1能動素子60および第2能動素子70は、テラヘルツ波を発振するテラヘルツ素子であるといえる。またたとえば、第1能動素子60および第2能動素子70は、所定の周波数帯、たとえばテラヘルツ帯の電磁波であるテラヘルツ波を検出する素子である。この場合、第1能動素子60および第2能動素子70は、テラヘルツ波を受信するテラヘルツ素子であるといえる。ここで、テラヘルツ波の周波数帯は、たとえば0.1 THz以上10 THz以下である。

[0026] 第1能動素子60および第2能動素子70は、供給される電気エネルギーによる発振によって、供給される電気エネルギーを電磁波に変換する。これにより、第1能動素子60および第2能動素子70は、所望の周波数帯の電磁波を発振する。また、第1能動素子60および第2能動素子70は、電磁波を受信し、その電磁波を電気エネルギーに変換する。これにより、第1能動素子60および第2能動素子70は、所望の周波数帯の電磁波を検出する。

[0027] 第1能動素子60および第2能動素子70は、一例では、共鳴トンネルダイオード（RTD：Resonant Tunneling Diode）であってよい。第1能動素子60および第2能動素子70は、RTD以外のダイオードやトランジスタであってよい。他の能動素子としては、たとえば、タンネット（TUNNETT：Tunnel injection Transit Time）ダイオード、インパット（IMPATT：Impact Ionization Avalanche Transit Time）ダイオード、GaAs系電界効果トランジスタ（FET：Field Effect Transistor）、GaN系FET、高電子移動度トランジスタ（HEMT：High Electron Mobility Transistor）、あるいは、ヘテロ接合バイポーラトランジスタ（HBT：Hetero

junction Bipolar Transistor)、CMOS (Complementary Metal-Oxide-Semiconductor) FETであってもよい。

[0028] 平面視における第1能動素子60および第2能動素子70の形状は、矩形状である。なお、平面視における第1能動素子60および第2能動素子70の形状は、矩形状に限られず、円形状、楕円形状、および多角形状のいずれかであってもよい。

[0029] 図4に示すように、第1能動素子60および第2能動素子70は、第1電極41と第2電極42との間に接続されている。第1能動素子60および第2能動素子70は、平面視において、第1電極41の中心41Cを通る基準直線LM上に、第1電極41を挟んで配置されている。第1実施形態において、基準直線LMは、X軸方向に延びるように設定されている。第1実施形態において、基準直線LMは、平面視において、第2電極42の第1辺421と平行である。また、基準直線LMは、平面視において、基板20の側面23、24と平行である。なお、「平行」とは、厳密に平行の場合のみでなく、本実施形態における作用効果を奏する範囲内で概ね平行の場合も含まれる。

[0030] 第1能動素子60および第2能動素子70は、互いに位相が反転した状態（逆位相）で発振するように、第1電極41および第2電極42に接続されている。第1能動素子60および第2能動素子70は、並列となるように、第1電極41と第2電極42との間に接続されている。

[0031] 図1、図3、図4に示すように、第1能動素子60は、第2電極42と第1電極41との間に接続されている。導電層40は、第2電極42から第1電極41に向けて延びる接続部441を含む。また、導電層40は、第1電極41から第2電極42に向けて延びる接続部431を含む。第1能動素子60は、接続部441と接続部431とによって、第2電極42と第1電極41との間に接続されている。

[0032] 図1、図3、図4に示すように、第2能動素子70は、第1電極41と第2電極42との間に接続されている。導電層40は、第1電極41から第2

電極 4 2 に向けて延びる接続部 4 3 2 を含む。導電層 4 0 は、第 2 電極 4 2 から第 1 電極 4 1 に向けて延びる接続部 4 4 2 を含む。第 2 能動素子 7 0 は、接続部 4 3 2 と接続部 4 4 2 とによって、第 1 電極 4 1 と第 2 電極 4 2 との間に接続されている。

[0033] 図 1、図 4 に示すように、テラヘルツ装置 1 0 は、第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 を含む。第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 は、スロット 4 0 A の外側に設けられている。一例では、第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 は、平面視において、第 2 電極 4 2 と重なる位置に配置されている。第 1 抵抗素子 8 1 と第 2 抵抗素子 8 2 は、第 1 電極 4 1 を挟んで配置されている。第 1 抵抗素子 8 1 と第 2 抵抗素子 8 2 は、第 1 電極 4 1 に対して対称位置に配置されている。第 1 実施形態のテラヘルツ装置 1 0 において、第 1 抵抗素子 8 1 と第 2 抵抗素子 8 2 は、第 1 電極 4 1 の中心 4 1 C を中心とする点対称の位置に配置されている。

[0034] 第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 は、第 1 能動素子 6 0 と第 2 能動素子 7 0 に対して電氣的に並列に接続される。第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 は、寄生発振を抑制する。これにより、テラヘルツ装置 1 0 において、発振を安定化することができる。

[0035] 第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 は、第 1 電極 4 1 に対して仮想短絡点 4 5 A、4 5 B にて電氣的に接続されている。第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 は、第 1 電極 4 1 の中心 4 1 C を通る補助直線 L S 上における第 1 電極 4 1 の両端に接続されているといえる。

[0036] 仮想短絡点 4 5 A、4 5 B は、逆位相で発振動作する第 1 能動素子 6 0 と第 2 能動素子 7 0 によって生じるテラヘルツ波の電界強度が相対的に低い部分であり、擬似的な短絡点といえることができる。仮想短絡点 4 5 A、4 5 B は、テラヘルツ波の電界強度が相対的に低い範囲に設定されてよい。逆位相で発振動作する第 1 能動素子 6 0 および第 2 能動素子 7 0 にて生じる電界は、逆相で互いに足し合わされる。これにより、電界強度は、第 1 能動素子 6 0 と第 2 能動素子 7 0 との中央付近にて相対的に低い部分が生じる。このた

め、電界強度が相対的に低い場所は、第1能動素子60と第2能動素子70とから等距離に生じる。電界強度が相対的に低い場所は、図4に示すように、第1能動素子60および第2能動素子70を通る基準直線LMと直交して第1電極41の中心41Cを通る補助直線LSに沿って生じる。

[0037] (第1能動素子、第2能動素子の詳細)

図5は、図1のテラヘルツ装置10の一部を拡大した概略平面図であり、第1能動素子60の配置を示す。図6は、図1のテラヘルツ装置10の一部を拡大した概略平面図であり、第2能動素子70の配置を示す。図7は、第1能動素子60、第2能動素子70およびその周辺を示す概略断面図である。

[0038] 第1能動素子60を実現するための構成の一例を説明する。

図5、図7に示すように、第1能動素子60は、Z軸方向において、第2電極42と半導体基板31との間に設けられている。

[0039] 図7に示すように、半導体基板31の基板表面311上には、半導体層61aが設けられている。一例では、半導体層61aの形状は、平面視で矩形状である。半導体層61aは、たとえばGaInAsによって形成されている。半導体層61aには、n型不純物が高濃度にドーピングされている。半導体層61a上には、GaInAs層62aが積層されている。GaInAs層62aには、n型不純物がドーピングされている。GaInAs層62aのn型不純物濃度は、半導体層61aのn型不純物濃度よりも低い。GaInAs層62a上には、GaInAs層63aが積層されている。GaInAs層63aには、不純物がドーピングされていない。

[0040] GaInAs層63a上には、AlAs層64aが積層されている。AlAs層64a上には、InGaAs層65が積層されている。InGaAs層65には、不純物がドーピングされていない。InGaAs層65上にはAlAs層64bが積層されている。これらAlAs層64aとInGaAs層65とAlAs層64bとによって共鳴トンネル部が構成されている。

[0041] AlAs層64b上には、不純物がドーピングされていないGaInAs層6

3 bが積層されている。GaInAs層63b上には、n型不純物がドーピングされているGaInAs層62bが積層されている。GaInAs層62b上には、n型不純物が高濃度にドーピングされたGaInAs層61bが積層されている。このため、GaInAs層61bのn型不純物濃度は、GaInAs層62bのn型不純物濃度よりも高い。

[0042] なお、第1能動素子60の具体的な構成は、電磁波を発生（あるいは検出およびその両方）可能なものであれば任意に変更可能である。換言すれば、第1能動素子60は、テラヘルツ帯の電磁波に対して発振および検出の少なくとも一方を行うものであればよいともいえる。

[0043] 第2電極42から延びる接続部441は、半導体層61aに向けて延び、半導体層61aと電氣的に接続されている。第1電極41から延びる接続部431は、GaInAs層61bの上面と接し、GaInAs層61bと電氣的に接続されている。このように、第1能動素子60は、第2電極42と第1電極41との間に接続されている。

[0044] 第2能動素子70を実現するための構成の一例を説明する。

図6、図7に示すように、第2能動素子70は、Z軸方向において、第1電極41と半導体基板31との間に設けられている。

[0045] 図7に示すように、半導体基板31の基板表面311上には、半導体層71aが設けられている。一例では、半導体層71aの形状は、平面視で矩形状である。半導体層71aは、たとえばGaInAsによって形成されている。半導体層71aには、n型不純物が高濃度にドーピングされている。半導体層71a上には、GaInAs層72aが積層されている。GaInAs層72aには、n型不純物がドーピングされている。GaInAs層72aのn型不純物濃度は、半導体層71aのn型不純物濃度よりも低い。GaInAs層72a上には、GaInAs層73aが積層されている。GaInAs層73aには、不純物がドーピングされていない。

[0046] GaInAs層73a上には、AlAs層74aが積層されている。AlAs層74a上には、InGaAs層75が積層されている。InGaAs

層 7 5 には、不純物がドーピングされていない。InGaAs 層 7 5 上には AlAs 層 7 4 b が積層されている。これら AlAs 層 7 4 a と InGaAs 層 7 5 と AlAs 層 7 4 b とによって共鳴トンネル部が構成されている。

[0047] AlAs 層 7 4 b 上には、不純物がドーピングされていない GaInAs 層 7 3 b が積層されている。GaInAs 層 7 3 b 上には、n 型不純物がドーピングされている GaInAs 層 7 2 b が積層されている。GaInAs 層 7 2 b 上には、n 型不純物が高濃度にドーピングされた GaInAs 層 7 1 b が積層されている。このため、GaInAs 層 7 1 b の n 型不純物濃度は、GaInAs 層 7 2 b の n 型不純物濃度よりも高い。

[0048] なお、第 2 能動素子 7 0 の具体的な構成は、電磁波を発生（あるいは検出およびその両方）可能なものであれば任意に変更可能である。換言すれば、第 2 能動素子 7 0 は、テラヘルツ帯の電磁波に対して発振および検出の少なくとも一方を行うものであればよいともいえる。

[0049] 第 1 電極 4 1 から延びる接続部 4 3 2 は、GaInAs 層 7 1 b の上面と接し、GaInAs 層 7 1 b と電氣的に接続されている。第 2 電極 4 2 から延びる接続部 4 4 2 は、半導体層 7 1 a に向けて延び、半導体層 7 1 a と電氣的に接続されている。このように、第 2 能動素子 7 0 は、第 1 電極 4 1 と第 2 電極 4 2 との間に接続されている。

[0050] （抵抗素子の詳細）

図 8 は、図 1 のテラヘルツ装置 1 0 の一部を拡大した概略平面図であり、第 1 抵抗素子 8 1 の配置を示す。図 9 は、図 8 の第 1 抵抗素子 8 1 およびその周辺を示す概略断面図である。

[0051] 図 9 に示すように、第 1 抵抗素子 8 1 は、半導体基板 3 1 と第 2 電極 4 2 との間に設けられている。第 1 抵抗素子 8 1 は、半導体基板 3 1 の基板表面 3 1 1 上に設けられている。一例では、第 1 抵抗素子 8 1 の形状は、平面視で矩形状である。第 1 抵抗素子 8 1 は、n 型不純物が高濃度にドーピングされた半導体層により構成されている。半導体層は、一例では GaInAs であってよい。

[0052] 第1抵抗素子81は、第1端部811と、第1端部とは反対側の第2端部812とを含む。第1端部811は、第1抵抗素子81上に形成されたビア83Aによって第2電極42と電氣的に接続されている。ビア83Aは、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。ビア83Aは、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、ビア83Aは、Auを含む材料によって形成されている。

[0053] 第1抵抗素子81の第2端部812には、下部配線84Aが電氣的に接続されている。下部配線84Aは、Z軸方向において、絶縁層32内に配置されている。下部配線84Aは、Z軸方向において、絶縁表面321と絶縁裏面322との間に配置されているといえる。一例では、絶縁層32は半導体基板31上に形成された第1絶縁膜と、第1絶縁膜上に形成された第2絶縁膜と、を含んでいてよい。第1絶縁膜は、たとえば第1抵抗素子81と同じ膜厚にて形成されていてよい。下部配線84Aは、第1絶縁膜上に形成されてよい。なお、絶縁層32は、3つ以上の絶縁膜を含んでいてよい。下部配線84Aは、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。下部配線84Aは、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、下部配線84Aは、Auを含む材料によって形成されている。

[0054] 図4、図8に示すように、下部配線84Aは、第1電極41に向けて延びている。下部配線84Aは、第2電極42と第1電極41との間のスロット40Aと交差するように延びているといえる。下部配線84Aは、ビア85Aにより第1電極41と電氣的に接続されている。図4に示すように、下部配線84Aと第1電極41とを電氣的に接続するビア85Aは、仮想短絡点45Aに配置されている。ビア85Aは、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。ビア85Aは、Au、Ag、Al、Cu、Ti、およびP

t の少なくとも1つを含むともいえる。一例では、ビア85Aは、Auを含む材料によって形成されている。

[0055] 図1、図4に示すように、第2抵抗素子82は、第1抵抗素子81と同様に、第1電極41と第2電極42とに電氣的に接続されている。第2抵抗素子82は、図示しないが、半導体基板31の基板表面311上に設けられている。一例では、第2抵抗素子82の形状は、平面視で矩形状である。第2抵抗素子82は、n型不純物が高濃度にドーパされ半導体層により構成されている。半導体層は、一例ではGaInAsであってよい。

[0056] 第2抵抗素子82は、第1端部821と、第1端部とは反対側の第2端部822とを含む。第1端部821は、第2抵抗素子82上に形成されたビア83Bによって第2電極42と電氣的に接続されている。ビア83Bは、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。ビア83Bは、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、ビア83Bは、Auを含む材料によって形成されている。

[0057] 第2抵抗素子82の第2端部822には、下部配線84Bが電氣的に接続されている。下部配線84Bは、Z軸方向において、絶縁層32内に配置されている。下部配線84Bは、Z軸方向において、絶縁表面321と絶縁裏面322との間に配置されているといえる。一例では、絶縁層32は半導体基板31上に形成された第1絶縁膜と、第1絶縁膜上に形成された第2絶縁膜と、を含んでいてよい。第1絶縁膜は、たとえば第2抵抗素子82と同じ膜厚にて形成されていてよい。下部配線84Bは、第1絶縁膜上に形成されてよい。なお、絶縁層32は、3つ以上の絶縁膜を含んでいてよい。下部配線84Bは、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。下部配線84Bは、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、下部配線84Bは、Auを含む材料によって形成されている。

[0058] 図4、図8に示すように、下部配線84Bは、第1電極41に向けて延びている。下部配線84Bは、平面視において、第2電極42と第1電極41との間のスロット40Aと交差するように延びているといえる。下部配線84Bは、ビア85Bにより第1電極41と電氣的に接続されている。図4に示すように、下部配線84Bと第1電極41とを電氣的に接続するビア85Bは、仮想短絡点45Bに配置されている。ビア85Bは、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。ビア85Bは、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、ビア85Bは、Auを含む材料によって形成されている。

[0059] (第1電極パッド、第2電極パッド)

図1、図2に示すように、テラヘルツ装置10は、基板20の表面21に設けられた第1電極パッド51および第2電極パッド52を含む。第1電極パッド51および第2電極パッド52は、基板20の端に配置されている。一例では、第1電極パッド51および第2電極パッド52は、基板20の表面21において、側面24に沿って配列されている。第1実施形態では、第1電極パッド51は、基板20の表面21において、側面24と側面26とにより構成される角部21Aに配置されている。第2電極パッド52は、基板20の表面21において、側面24と側面25とにより構成される角部21Bに配置されている。

[0060] また、テラヘルツ装置10は、第1電極パッド51と第1電極41とを接続する第1接続配線53を含む。第1接続配線53は、第1電極パッド51と第1電極41とを電氣的に接続する。第1接続配線53は、第1電極41に対して、仮想短絡点45Bにて接続されることが好ましい。このように、第1電極41に対して、第1接続配線53を仮想短絡点45Bにて接続することにより、第1接続配線53への電磁波の漏れを抑制できる。

[0061] 一例では、第1接続配線53は、第1配線531、第2配線532と、下部配線533、ビア534を含む。第1配線531は、第1電極パッド51

からX軸方向に延びている。第2配線532は、第1配線531の先端からY軸方向に延びている。ビア534は、第2配線532の先端に接続されている。下部配線533は、ビア534により第2配線532と接続されるとともに、下部配線84Bと電氣的に接続されている。これにより、第1接続配線53は、下部配線84Bおよびビア85Bによって、第1電極パッド51と第1電極41と電氣的に接続する。このように、第1接続配線53は、第1電極パッド51を第1電極41の仮想短絡点45Bに接続する。なお、第1接続配線53の下部配線533は、下部配線84Bと異なる経路に配置されて第1電極41と接続されてよい。

[0062] テラヘルツ装置10は、第2電極パッド52と第2電極42とを接続する第2接続配線54を含む。第2接続配線54は、第2電極パッド52と第2電極42とを電氣的に接続する。第2接続配線54は、第2電極42に対して、仮想短絡点にて接続されることが好ましい。一例では、第2接続配線54は、第1配線541と第2配線542とを含む。第1配線541は、第2電極パッド52からX軸方向に延びている。第2配線542は、第1配線541の先端からY軸方向に延びている。第2配線542は、第1配線541の先端から第2電極42に向けて延び、第2電極42と電氣的に接続されている。第1実施形態のテラヘルツ装置10では、第2電極パッド52は、第2接続配線54によって、第2電極42に対して、仮想短絡点となる補助直線LSの近傍にて接続されている。このように、仮想短絡点の近傍に第2接続配線54を接続することにより、第2接続配線54への電磁波の漏れを抑制できる。

[0063] (反射層)

テラヘルツ装置10は、基板20の裏面22に設けられた反射層33を含む。反射層33は、基板20の裏面22に接している。反射層33は、反射表面331と、反射表面331とは反対側の反射裏面332と、を含む。反射表面331は、基板表面311と同じ方向を向く。反射裏面332は、基板裏面312と同じ方向を向く。反射層33は、第1能動素子60および第

2能動素子70にて発生または検波する電磁波を反射可能な厚さを有する。

[0064] 反射層33は、基板20の裏面22に設けられた金属層により構成されている。反射層33は、Au、Ag、Al、Cu、Ti、TiN、およびPtの群から選択される少なくとも一種の金属材料によって形成されている。反射層33は、Au、Ag、Al、Cu、Ti、およびPtの少なくとも1つを含むともいえる。一例では、反射層33は、Auを含む材料によって形成されている。反射層33は、導電層40と同じ材料により形成されていてよい。反射層33は、たとえばスパッタリングによって形成されている。反射層33は、複数の金属層の積層構造によって構成されていてよい。

[0065] (作用)

次に、第1実施形態のテラヘルツ装置10の作用について説明する。

テラヘルツ装置10は、基板20、導電層40、スロット40A、第1能動素子60および第2能動素子70を含む。基板20は、表面21および裏面22を含み、導電層40は、表面21の一部に形成されている。スロット40Aは、導電層40に形成されている。スロット40Aは、環状に形成されている。第1能動素子60および第2能動素子70は、スロット40A内に設けられている。導電層40は、スロット40Aによって区画された第1電極41と、スロット40Aを介して第1電極41を囲むように形成された第2電極42と、を含む。環状のスロット40Aに面する導電層40（第1電極41、第2電極42）の端面がリングスロットアンテナ40Rを構成する。

[0066] 図4に示すように、スロット40Aの周方向における第1能動素子60と第2能動素子70との間の距離 L_{12} は、第1能動素子60および第2能動素子70により発生するテラヘルツ波の実効波長 λ_g の $1/2$ と等しい。本開示において「等しい」とは、正確に等しい場合のほか、寸法公差等の影響により比較対象同士に多少の相違がある場合も含む。実効波長 λ_g は、テラヘルツ装置10の内部を伝播するテラヘルツ波の波長である。スロット40Aの大きさ（半径）は、第1能動素子60と第2能動素子70との間の距離 L

12に対応して設定される。一例では、スロット40Aの半径は、 $30\mu\text{m}$ としてよい。

[0067] 第1能動素子60および第2能動素子70は、第1電極41の中心41Cを通る基準直線LM上に配置されている。このテラヘルツ装置10は、2つの半円スロット40A1, 40A2と、各半円スロット40A1, 40A2に配置された第1能動素子60および第2能動素子70とにより構成される2つの発振器を含むといえる。そして、第1能動素子60および第2能動素子70が配置された半円スロット40A1, 40A2に面する第1電極41および第2電極42は、それぞれスロットアンテナを構成する。テラヘルツ装置10のスロットアンテナにより発生するテラヘルツ波の偏波方向は、第1能動素子60および第2能動素子70が配置された基準直線LMの延びる方向と一致する。

[0068] 第2電極42は、平面視において、基準直線LM上の両端となる第1端P21および第2端P22を含む。第2電極42は、第1端P21と第2端P22との間の第1距離Lxを有している。第1距離Lxは、偏波方向（基準直線LMに沿った方向）における第2電極42の電極サイズといえることができる。

[0069] 基板20は、平面視において、基準直線LM上の両端となる第1基板端P11および第2基板端P12を含む。基板20は、第1基板端P11と第2基板端P12との間の第1基板距離Cxを有している。第1基板距離Cxは、偏波方向（基準直線LMに沿った方向）における基板20の基板サイズといえることができる。

[0070] 第2電極42の第1距離Lxは、基板20の第1基板距離Cxよりも小さい。テラヘルツ装置10は、基板20の第1基板距離Cxよりも小さい第1距離Lx（電極サイズ）の第2電極42を含むといえる。これにより、第2電極42内の定在波分布が変化する。定在波分布は、第1能動素子60および第2能動素子70の配置箇所におけるインピーダンスに影響する。このため、定在波分布を変更する、つまり第2電極42の第1距離Lxを変更する

ことにより、インピーダンスを調整することができる。

[0071] 図10は、共振周波数において、第1距離 L_x に対するテラヘルツ装置10の全体のコンダクタンスの一例を示す。図10において、横軸は第1距離 L_x 、縦軸はコンダクタンス(S)である。図10に示す特性は、スロット40Aの半径を $30\mu m$ とした場合のものである。第1距離 L_x を調整することにより、テラヘルツ装置10の全体のコンダクタンスを調整できる。したがって、第1能動素子60および第2能動素子70と環状のスロット40Aを含むリングスロットアンテナ40Rのインピーダンスを調整することができる。

[0072] 図10に示すように、全体のコンダクタンスは、第1距離 L_x が小さくなると大きく低下することが判る。第1距離 L_x は、テラヘルツ波の実効波長 λ_g より小さいことが好ましい。第1距離 L_x は、テラヘルツ波の実効波長 λ_g の $1/2$ ($=\lambda_g/2$)以下であることが好ましい。第1距離 L_x は、実効波長 λ_g の $1/2$ より小さくてよい。

[0073] また、第2電極42は、平面視において、基準直線LMと直交して第1電極41の中心41Cを通る補助直線LS上に第3端P23と第4端P24とを含む。第2電極42は、第3端P23と第4端P24との間の第2距離 L_y を有している。第2距離 L_y は、偏波方向と直交する方向(補助直線LSに沿った方向)における第2電極42の電極サイズということができる。第2距離 L_y は、第1距離 L_x と同じであってよい。また、第2距離 L_y は、第1距離 L_x より小さくてもよく、また第1距離 L_x より大きくてもよい。

[0074] 基板20は、平面視において、補助直線LS上の両端となる第3基板端P13および第4基板端P14を含む。基板20は、第3基板端P13と第4基板端P14との間の第2基板距離 C_y を有している。第2基板距離 C_y は、偏波方向と直交する方向(補助直線LSに沿った方向)における基板20の基板サイズということができる。

[0075] 第2電極42の第2距離 L_y は、基板20の第2基板距離 C_y よりも小さい。テラヘルツ装置10は、基板20の第2基板距離 C_y よりも小さい第2

距離 L_y （電極サイズ）の第2電極42を含むといえる。これにより、第2電極42内の定在波分布が変化する。定在波分布は、第1能動素子60および第2能動素子70の配置箇所におけるインピーダンスに影響する。このため、定在波分布を変更する、つまり第2電極42の第2距離 L_y を変更することにより、インピーダンスを調整することができる。

[0076] 図12は、共振周波数において、第2距離 L_y を変更したときの第1距離 L_x に対するテラヘルツ装置10の全体のコンダクタンスの演算結果の一例を示す。図12において、横軸は第1距離 L_x 、縦軸はコンダクタンス（S）である。図12に示す特性は、スロット40Aの半径を $30\mu\text{m}$ とした場合のものである。また、図12において、実線、破線、一点鎖線は、異なる第2距離 L_y におけるコンダクタンスを示している。図12において、実線、破線、一点鎖線の順番で、第2距離 L_y を大きくしている。一例では、実線は第2距離 $L_y = 100\mu\text{m}$ 、破線は第2距離 $L_y = 150\mu\text{m}$ 、一点鎖線は第2距離 $L_y = 200\mu\text{m}$ の場合を示している。第2距離 L_y を調整することにより、テラヘルツ装置10の全体のコンダクタンスを調整できる。したがって、第1能動素子60および第2能動素子70と環状のスロット40Aとを含むリングスロットアンテナ40Rのインピーダンスを調整することができる。

[0077] 図11は、共振周波数において、第1距離 L_x を変更したときのテラヘルツ装置10全体のコンダクタンスと、テラヘルツ装置10から生じるテラヘルツ波のパワーと、の一例を示す。図11において、横軸は第1距離 L_x 、縦軸はコンダクタンスとテラヘルツ波のパワーである。なお、図11に示す特性は、第2距離 L_y を $100\mu\text{m}$ としたものである。図11において、実線はコンダクタンス、破線はパワーを示す。第1距離 L_x を変更することにより、全体のコンダクタンスとテラヘルツ波のパワーとを調整できる。

[0078] 以上記述したように、第1実施形態によれば、以下の効果を奏する。

（1-1）テラヘルツ装置10は、基板20、導電層40、スロット40A、第1能動素子60および第2能動素子70を含む。基板20は、表面2

1 および裏面 2 2 を含み、導電層 4 0 は、表面 2 1 の一部に形成されている。スロット 4 0 A は、導電層 4 0 に形成されている。スロット 4 0 A は、環状に形成されている。第 1 能動素子 6 0 および第 2 能動素子 7 0 は、スロット 4 0 A 内に設けられている。導電層 4 0 は、スロット 4 0 A によって区画された第 1 電極 4 1 と、スロット 4 0 A を介して第 1 電極 4 1 を囲むように形成された第 2 電極 4 2 と、を含む。第 1 能動素子 6 0 および第 2 能動素子 7 0 は、平面視で第 1 電極 4 1 の中心 4 1 C を通る基準直線 L M 上に第 1 電極 4 1 を挟んで配置されている。基準直線 L M 上における第 2 電極 4 2 の第 1 端 P 2 1 と第 2 端 P 2 2 との間の第 1 距離 L_x は、基準直線 L M 上における基板 2 0 の第 1 基板端 P 1 1 と第 2 基板端 P 1 2 との間の第 1 基板距離 C_x より小さい。

[0079] テラヘルツ装置 1 0 では、第 2 電極 4 2 内の定在波分布が変化する。定在波分布は、第 1 能動素子 6 0 および第 2 能動素子 7 0 の配置箇所におけるインピーダンスに影響する。この結果、インピーダンスを調整することができる。そして、インピーダンスを調整することにより、テラヘルツ装置 1 0 の出力パワー（出力電力）の向上を図る、つまり高出力化を図ることができる。

[0080] (1-2) 平面視において、第 1 電極 4 1 の中心 4 1 C を通り基準直線 L M と直交する補助直線 L S 上における第 2 電極 4 2 の両端となる第 3 端 P 2 3 および第 4 端 P 2 4 の間の第 2 距離 L_y は、補助直線 L S 上における基板 2 0 の両端となる第 3 基板端 P 1 3 および第 4 基板端 P 1 4 の間の第 2 基板距離 C_y より小さい。テラヘルツ装置 1 0 では、第 2 電極 4 2 内の定在波分布が変化する。定在波分布は、第 1 能動素子 6 0 および第 2 能動素子 7 0 の配置箇所におけるインピーダンスに影響する。この結果、インピーダンスを調整することができる。

[0081] (1-3) 第 1 能動素子 6 0 と第 2 能動素子 7 0 は、並列に接続されている。したがって、第 1 能動素子 6 0 と第 2 能動素子 7 0 とを逆位相にて発振動作させることで、テラヘルツ装置 1 0 の出力パワー（出力電力）を向上で

きる。

[0082] (1-4) 第1能動素子60および第2能動素子70に対して並列に接続された第1抵抗素子81および第2抵抗素子82を含む。これにより、テラヘルツ装置10において、発振を安定化することができる。

[0083] (1-5) テラヘルツ装置10は、半導体基板31の基板裏面312に設けられた反射層33を含む。反射層33は、リングスロットアンテナ40Rから半導体基板31に向けて放射された電磁波を反射する。このため、テラヘルツ装置10は、基板20の基板表面311が向く方向に向けて電磁波を放射できる。

[0084] (1-6) 第1電極パッド51および第2電極パッド52は、基板20の角部21A、21Bに配置されていてよい。この構成によれば、反射層33にて反射して表面21に向かう電磁波を第1電極パッド51および第2電極パッド52が遮ることを抑制できる。

[0085] (1-7) 第1電極パッド51は、第1接続配線53によって第1電極41に接続されている。第1接続配線53は、第1電極41の仮想短絡点45Bに接続されている。第1接続配線53を仮想短絡点45Bに接続することにより、第1接続配線53への電磁波の漏れを抑制できる。

[0086] (1-8) 第2電極パッド52は、第2接続配線54によって第2電極42に接続されている。第2接続配線54は、第2電極42に対して、仮想短絡点なる補助直線LSの近傍にて接続されている。第2接続配線54を仮想短絡点の近傍にて第2電極42に接続することにより、第2接続配線54への電磁波の漏れを抑制できる。

[0087] (第1実施形態の変更例)

上記第1実施形態は例えば以下のように変更できる。上記第1実施形態と以下の各変更例は、技術的な矛盾が生じない限り、互いに組み合わせることができる。なお、以下の変更例において、上記第1実施形態と共通する部分については、上記第1実施形態と同一の符号を付してその説明を省略する。

[0088] 図13に示すように、変更例のテラヘルツ装置10Aは、楕円形状の第2

電極 4 2 を含む。第 2 電極 4 2 は、基準直線 LM における第 1 端 P 2 1 と第 2 端 P 2 2 とを含む。また、第 2 電極 4 2 は、補助直線 LS における第 3 端 P 2 3 および第 4 端 P 2 4 を含む。第 2 電極 4 2 は、第 1 端 P 2 1 と第 2 端 P 2 2 との間の第 1 距離 L_x が、第 3 端 P 2 3 と第 4 端 P 2 4 との間の第 2 距離 L_y よりも大きい楕円形状である。このテラヘルツ装置 10 A の第 2 電極 4 2 は、第 1 実施形態の第 2 電極 4 2 に比べ、角部分を有していない。したがって、このテラヘルツ装置 10 A では、第 2 電極 4 2 の外周端部からの放射を抑制でき、放射パターンを改善できる。

[0089] なお、第 2 電極 4 2 は、第 1 距離 L_x と第 2 距離 L_y とが互いに等しい円形状であってもよい。また、第 2 電極 4 2 は、第 1 距離 L_x が第 2 距離 L_y よりも小さい楕円形状であってもよい。また、第 2 電極 4 2 の形状は、楕円形以外の形状、たとえば、多角形状、菱形状、台形、長円形状、等の任意の形状であってもよい。

[0090] 図 1 4 に示すように、変更例のテラヘルツ装置 10 B は、第 1 能動素子 6 0 および第 2 能動素子 7 0 の配置が第 1 実施形態と異なる。変更例のテラヘルツ装置 10 B において、第 1 電極 4 1 の中心 4 1 C を通る基準直線 LM は、平面視で第 2 電極 4 2 の第 1 辺 4 2 1 および第 2 辺 4 2 2 に対して傾いている。第 2 電極 4 2 の第 1 辺 4 2 1 と第 2 辺 4 2 2 は、基板 2 0 の側面 2 3 および側面 2 4 と平行である。第 1 能動素子 6 0 および第 2 能動素子 7 0 は、基準直線 LM 上において、第 1 電極 4 1 を挟んで配置されている。第 1 能動素子 6 0 および第 2 能動素子 7 0 は、第 1 電極 4 1 の中心 4 1 C を中心として、X 軸方向および Y 軸方向に対して回転した位置に配置されている。

[0091] この変更例のテラヘルツ装置 10 B は、第 1 能動素子 6 0 および第 2 能動素子 7 0 の回転角度、つまり第 2 電極 4 2 の第 1 辺 4 2 1 および第 2 辺 4 2 2 に対する基準直線 LM の角度を変更することにより、第 1 距離 L_x 及び第 2 距離 L_y を調整できる。このように、変更例のテラヘルツ装置 10 B は、第 2 電極 4 2 の大きさを変更することなく、第 1 能動素子 6 0 および第 2 能動素子 7 0 による偏波方向を示す基準直線 LM の傾きによってインピーダン

スを調整できる。

[0092] 図15に示すように、変更例のテラヘルツ装置10Cは、矩形状の第2電極42を含む。第2電極42の第1辺421および第2辺422は、基板20の側面23および側面24に対して傾いている。基準直線LMは、第2電極42の第1辺421と平行である。このように、第2電極42が基板20に対して平面視で傾いていてもよい。この変更例のテラヘルツ装置10Cは、第2電極42の角度、つまり基準直線LMの角度によって、基板20の両端となる第1基板端P11および第2基板端P12の間の第1基板距離Cxを変更することができる。

[0093] 図16に示すように、変更例のテラヘルツ装置10Dは、矩形状の第2電極42を含む。第2電極42の第1辺421および第2辺422は、基板20の側面23および側面24と平行である。そして、第2電極42は、基板20の側面23、26寄りに配置されている。第2電極42は、基準直線LM上の第1端P21および第2端P22を含む。第1電極41の中心41Cから第1端P21までの距離LC1は、第1電極41の中心41Cから第2端P22までの距離LC2よりも小さい。また、第2電極42は、補助直線LS上の第3端P23および第4端P24を含む。第1電極41の中心41Cから第3端P23までの距離LC3は、第1電極41の中心41Cから第4端P24までの距離LC4よりも大きい。第2電極42は、第1電極41の中心41Cに対して非対称に配置されているといえる。この変更例のテラヘルツ装置10Dは、第1能動素子60と第2能動素子70とにおけるアドミッタンスが非対称となる。この変更例のテラヘルツ装置10Dは、異なるメササイズの能動素子に対してそれぞれインピーダンス整合を行うことができる。

[0094] 図17に示すように、変更例のテラヘルツ装置10Eにおいて、第1抵抗素子81および第2抵抗素子82は、第2電極42の外側に配置されている。第1抵抗素子81は、第2電極42の第1辺421に沿って延びるように配置され、第2抵抗素子82は、第2電極42の第2辺422に沿って延び

るように配置されている。第1抵抗素子81および第2抵抗素子82は、第2電極42と重ならない位置に配置されているといえる。第2電極42は、第1辺421および第2辺422からY軸方向に突出する抵抗接続部461, 462を含む。第1抵抗素子81および第2抵抗素子82は、ビア83A, 83Bと抵抗接続部461, 462とによって第2電極42と電氣的に接続されている。この変更例のテラヘルツ装置10Eのように、第1抵抗素子81および第2抵抗素子82を第2電極42の外側に配置することにより、第2電極42の第2距離 L_y をより小さくできる。

[0095] 図18に示すように、変更例のテラヘルツ装置10Fのように、第1抵抗素子81および第2抵抗素子82は、第2電極42の第1辺421と第2辺422とに対して傾いて配置されている。第1抵抗素子81および第2抵抗素子82は、一部が第2電極42と重なるように配置されている。第1抵抗素子81および第2抵抗素子82は、一部が第2電極42の外側に位置するように配置されているといえる。第1抵抗素子81および第2抵抗素子82は、第2電極42と重なる位置に配置されたビア83A, 83Bによって、第2電極42と電氣的に接続されている。この変更例のテラヘルツ装置10Fのように、第1抵抗素子81および第2抵抗素子82の一部が第2電極42と重なるように配置することにより、第2電極42の第2距離 L_y をより小さくできる。

[0096] 図19に示すように、変更例のテラヘルツ装置10Gは、スロット40Aを跨ぐように配置された上部配線55を含む。詳述すると、変更例のテラヘルツ装置10Gは、第1電極パッド51と第1電極41とを電氣的に接続する第1接続配線53を含む。第1接続配線53は、第1配線531、第2配線532、上部配線55、ビア561, 562を含む。テラヘルツ装置10Gは、導電層40の上に形成された絶縁層57を含む。上部配線55は、絶縁層57の上に形成されている。上部配線55は、絶縁層57を貫通するビア561により第2配線532と電氣的に接続されている。そして、上部配線55は、絶縁層57を貫通するビア562により第1電極41と電氣的に

接続されている。ビア562は、仮想短絡点45Bに配置されていいてよい。

[0097] 図17に示す変更例のテラヘルツ装置10Eにおいて、第1抵抗素子81および第2抵抗素子82は、図19に示す上部配線55と同様の構成により第1電極41と電氣的に接続されてよい。また、図18に示す変更例のテラヘルツ装置10Fにおいて、第1抵抗素子81および第2抵抗素子82は、図19に示す上部配線55と同様の構成により第1電極41と電氣的に接続されてよい。

[0098] 図20に示すように、変更例のテラヘルツ装置10Hは、第1電極パッド51と対角上に配置された第2電極パッド52を含む。第2電極パッド52は、基板20の表面21において、側面23と側面25とにより構成される角部21Cに配置されている。

[0099] 第2電極パッド52は、第1電極41の中心41Cに対して、第1電極パッド51が接続された第1電極41の仮想短絡点45Bとは反対側であって、第2電極42の仮想短絡点45Cにおいて第2電極42と電氣的に接続されている。第2電極パッド52は、第2接続配線54によって、第2電極42の第1辺421に対して電氣的に接続されている。このように、第2電極42に対して、仮想短絡点45Cにて第2接続配線54を接続することにより、第2接続配線54に対する電磁波の漏れをより低減できる。なお、第2電極パッド52は、図20において一点鎖線にて示すように、基板20の表面21において、側面23と側面26とにより構成される角部21Dに配置されていいてよい。

[0100] (第2実施形態)

図21から図24を参照して、第2実施形態のテラヘルツ装置100について説明する。

[0101] なお、第2実施形態において、第1実施形態と共通する部分については、第1実施形態と同一の符号を付してその説明を省略する。

図21は、第2実施形態に係る例示的なテラヘルツ装置100の概略平面

図である。図 2 2 は、図 2 1 のテラヘルツ装置 1 0 0 の一部の構成要素を示す概略平面図であり、第 1 能動素子 6 0 と第 1 抵抗素子 8 1 を示している。図 2 3 は、図 2 1 のテラヘルツ装置 1 0 0 の一部の構成要素を示す概略平面図であり、第 2 能動素子 7 0 と第 2 抵抗素子 8 2 を示している。図 2 4 は、図 2 1 の第 1 能動素子 6 0 および第 1 抵抗素子 8 1 を示す概略断面図である。

[0102] 図 2 1 に示すように、第 2 実施形態のテラヘルツ装置 1 0 0 は、平面視で第 1 能動素子 6 0 および第 2 能動素子 7 0 と重なるように配置された第 1 抵抗素子 8 1 および第 2 抵抗素子 8 2 を含む。第 1 抵抗素子 8 1 は、第 1 能動素子 6 0 に対して並列に接続されている。第 2 抵抗素子 8 2 は、第 2 能動素子 7 0 に対して並列に接続されている。

[0103] 図 2 2 に示すように、第 1 抵抗素子 8 1 は、平面視で第 1 能動素子 6 0 と重なるように配置されている。第 1 抵抗素子 8 1 は第 1 端部 8 1 1 と第 2 端部 8 1 2 とを含む。第 1 抵抗素子 8 1 の第 2 端部 8 1 2 は、第 1 能動素子 6 0 と電氣的に接続されている。第 1 抵抗素子 8 1 の第 1 端部 8 1 1 は、第 1 電極 4 1 と重なるように配置されている。第 1 抵抗素子 8 1 の第 1 端部 8 1 1 は、ビア 8 3 A により第 1 電極 4 1 と電氣的に接続されている。

[0104] 図 2 3 に示すように、第 2 抵抗素子 8 2 は、平面視で第 2 能動素子 7 0 と重なるように配置されている。第 2 抵抗素子 8 2 は第 1 端部 8 2 1 と第 2 端部 8 2 2 とを含む。第 2 抵抗素子 8 2 の第 2 端部 8 2 2 は、第 2 能動素子 7 0 と電氣的に接続されている。第 2 抵抗素子 8 2 の第 1 端部 8 2 1 は、第 1 電極 4 1 と重なるように配置されている。第 2 抵抗素子 8 2 の第 1 端部 8 2 1 は、ビア 8 3 B により第 1 電極 4 1 と電氣的に接続されている。

[0105] 図 2 4 に示すように、第 1 抵抗素子 8 1 は、半導体基板 3 1 の基板表面 3 1 1 上に形成されている。第 1 抵抗素子 8 1 は、第 1 能動素子 6 0 の半導体層 6 1 a に隣り合って配置されている。第 1 能動素子 6 0 の GaInAs 層 6 2 a は、半導体層 6 1 a と第 1 抵抗素子 8 1 との双方に重なるように配置されている。

[0106] 半導体層 61a と第 1 抵抗素子 81 は、同じ材料により構成されていてよい。一例では、半導体層 61a と第 1 抵抗素子 81 は、GaInAs によって形成されている。半導体層 61a と第 1 抵抗素子 81 は、n 型不純物が高濃度にドーピングされていてよい。第 1 抵抗素子 81 は、半導体層 61a と一体的に形成されていてよい。図 24 では、半導体層 61a と第 1 抵抗素子 81 との境界を破線にて示しているが、この破線は、実際に確認できる境界が存在することを必ずしも意味しない。図示しないが、第 2 抵抗素子 82 は、第 1 抵抗素子 81 と同様に構成されている。

[0107] 第 2 実施形態のテラヘルツ装置 100 は、テラヘルツ波を検出する検出器として機能する。

図 21 から図 23 に示すように、第 1 抵抗素子 81 は、第 1 能動素子 60 と電氣的に並列接続されている。第 2 抵抗素子 82 は、第 2 能動素子 70 と電氣的に並列接続されている。第 2 実施形態の第 1 抵抗素子 81 および第 2 抵抗素子 82 は、第 1 能動素子 60 および第 2 能動素子 70 の発振を抑制できる。

[0108] 以上記述したように、第 2 実施形態によれば、第 1 実施形態の効果に加え、以下の効果を奏する。

(2-1) 第 2 実施形態のテラヘルツ装置 100 は、第 1 実施形態のテラヘルツ装置 10 と同様に、第 1 電極 41 を挟んで配置された第 1 能動素子 60 および第 2 能動素子 70 を含み、インピーダンスを調整することができる。そして、第 2 実施形態のテラヘルツ装置 100 は、第 1 能動素子 60 および第 2 能動素子 70 によって、テラヘルツ波を検出する。したがって、第 2 実施形態のテラヘルツ装置 100 は、分解能の向上を図ることができる。

[0109] (2-2) 第 2 実施形態のテラヘルツ装置 100 は、第 1 能動素子 60 と重なるように配置された第 1 抵抗素子 81 と、第 2 能動素子 70 と重なるように配置された第 2 抵抗素子 82 と、を含む。第 1 抵抗素子 81 および第 2 抵抗素子 82 は、第 1 能動素子 60 および第 2 能動素子 70 の発振を抑制する。したがって、第 2 実施形態のテラヘルツ装置 100 は、第 1 能動素子 6

0 および第2能動素子70の発振を抑制できる。

[0110] (変更例)

上記実施形態は例えば以下のように変更できる。上記実施形態と以下の各変更例は、技術的な矛盾が生じない限り、互いに組み合わせることができる。なお、以下の変更例において、上記実施形態と共通する部分については、上記実施形態と同一の符号を付してその説明を省略する。

[0111] ・反射層33は省略されてもよい。

・半導体基板31は、積層された複数の基板から構成されてもよい。

本開示で使用される「～上に」という用語は、文脈によって明らかにそうでないことが示されない限り、「～上に」と「～の上方に」との双方の意味を含む。したがって、「第1層が第2層上に形成される」という表現は、或る実施形態では第1層が第2層に接触して第2層上に直接配置され得るが、他の実施形態では第1層が第2層に接触することなく第2層の上方に配置され得ることが意図される。すなわち、「～上に」という用語は、第1層と第2層との間に他の層が形成される構造を排除しない。

[0112] 本開示で使用されるZ軸方向は必ずしも鉛直方向である必要はなく、鉛直方向に完全に一致している必要もない。したがって、本開示による種々の構造（たとえば、図1に示される構造）は、本明細書で説明されるZ軸方向の「上」および「下」が鉛直方向の「上」および「下」であることに限定されない。たとえば、X軸方向が鉛直方向であってもよく、またはY軸方向が鉛直方向であってもよい。

[0113] 本開示で使用される「環状」という用語は、ループ、すなわち端部のない連続形状、を形成する任意の構造を指すことがある。「環状」の形状には、円形、楕円形、および、尖ったまたは丸い角を有する多角形が含まれるが、これらに限定されない。

[0114] (付記)

本開示から把握できる技術的思想を以下に記載する。なお、限定する意図ではなく理解の補助のために、付記に記載される構成要素には、実施形態中

の対応する構成要素の参照符号が付されている。参照符号は、理解の補助のために例として示すものであり、各付記に記載された構成要素は、参照符号で示される構成要素に限定されるべきではない。

[0115] (付記1)

表面(21)および裏面(22)を含む基板(20)と、
前記表面(21)の一部に形成された導電層(40)と、
前記導電層(40)に形成された環状のスロット(40A)と、
前記スロット(40A)内に設けられ、電磁波の発振または検出を行う第1能動素子(60)および第2能動素子(70)と、
を備え、
前記導電層(40)は、
前記スロット(40A)によって区画された第1電極(41)と、
前記スロット(40A)を介して前記第1電極(41)を囲むように形成された第2電極(42)と、
を含み、
前記第1能動素子(60)および前記第2能動素子(70)は、前記表面(21)に垂直な方向から見た平面視で前記第1電極(41)の中心を通る基準直線(LM)上に前記第1電極(41)を挟んで配置されており、
前記基準直線(LM)上における前記第2電極(42)の両端(P21, P22)間の第1距離(Lx)が、前記基準直線(LM)上における前記基板の両端(P11, P12)間の第1基板距離(Cx)より小さい、
テラヘルツ装置。

[0116] (付記2)

前記第1距離(Lx)は、前記電磁波の実効波長(λ_g)より小さい、
付記1に記載のテラヘルツ装置。

[0117] (付記3)

前記第1距離(Lx)は、前記電磁波の実効波長(λ_g)の $1/2$ 以下である、

付記 2 に記載のテラヘルツ装置。

[0118] (付記 4)

前記平面視において、前記第 1 電極 (4 1) の中心を通り前記基準直線 (L M) と直交する補助直線 (L S) 上における前記第 2 電極 (4 2) の両端 (P 2 3, P 2 4) 間の第 2 距離 (L y) は、前記補助直線 (L S) 上における前記基板の両端 (P 1 3, P 1 4) 間の第 2 基板距離 (C y) より小さい、

付記 1 から付記 3 のいずれか 1 つに記載のテラヘルツ装置。

[0119] (付記 5)

前記第 2 距離 (L y) は、前記電磁波の実効波長 (λ_g) より小さい、
付記 4 に記載のテラヘルツ装置。

[0120] (付記 6)

前記第 2 距離 (L y) は、前記電磁波の実効波長 (λ_g) の $1/2$ 以下である、

付記 5 に記載のテラヘルツ装置。

[0121] (付記 7)

前記第 2 距離 (L y) は、前記第 1 距離 (L x) より小さい、
付記 4 から付記 6 のいずれか 1 つに記載のテラヘルツ装置。

[0122] (付記 8)

前記平面視において、前記スロット (4 0 A) は円環状であり、前記第 1 電極 (4 1) は円形状である、

付記 4 から付記 7 のいずれか 1 つに記載のテラヘルツ装置。

[0123] (付記 9)

前記第 1 能動素子 (6 0) と前記第 2 能動素子 (7 0) は並列に接続されている、

付記 4 から付記 8 のいずれか 1 つに記載のテラヘルツ装置。

[0124] (付記 1 0)

前記第 1 能動素子 (6 0) および前記第 2 能動素子 (7 0) に対して電気

的に並列に接続された第1抵抗素子(81)および第2抵抗素子(82)を含む、

付記4から付記9のいずれか1つに記載のテラヘルツ装置。

[0125] (付記11)

前記第1抵抗素子(81)および前記第2抵抗素子(82)は、前記第1電極(41)を挟んで対称位置に配置されている、

付記10に記載のテラヘルツ装置。

[0126] (付記12)

前記第1抵抗素子(81)および前記第2抵抗素子(82)は、前記第1電極(41)に対して仮想短絡点(45A, 45B)にて電氣的に接続されている、

付記10または付記11に記載のテラヘルツ装置。

[0127] (付記13)

前記第1抵抗素子(81)および前記第2抵抗素子(82)は、前記補助直線(LS)上における前記第1電極(41)の両端に電氣的に接続されている、

付記10または付記11に記載のテラヘルツ装置。

[0128] (付記14)

前記平面視において、前記第1抵抗素子(81)は前記第1能動素子(60)と重なるように配置され、前記第2抵抗素子(82)は前記第2能動素子(70)と重なるように配置されている、

付記10または付記11に記載のテラヘルツ装置。

[0129] (付記15)

前記基板の前記裏面(22)に設けられ、前記電磁波を反射する反射層(33)を含み、

前記反射層(33)は、前記平面視において、前記スロット(40A)と重なるように配置されている、

付記4から付記14のいずれか1つに記載のテラヘルツ装置。

[0130] (付記 1 6)

前記基板の前記表面 (2 1) に設けられた第 1 電極パッド (5 1) および第 2 電極パッド (5 2) と、

前記第 1 電極パッド (5 1) と前記第 1 電極 (4 1) とを接続する第 1 接続配線 (5 3) と、

前記第 2 電極パッド (5 2) と前記第 2 電極 (4 2) とを接続する第 2 接続配線 (5 4) と、

を含む、

付記 4 から付記 1 5 のいずれか 1 つに記載のテラヘルツ装置。

[0131] (付記 1 7)

前記第 1 電極パッド (5 1) および前記第 2 電極パッド (5 2) は、前記基板の端 (コーナ部) に配置されている、

付記 1 6 に記載のテラヘルツ装置。

[0132] (付記 1 8)

前記第 1 接続配線 (5 3) および前記第 2 接続配線 (5 4) は、仮想短絡点にて前記第 1 電極 (4 1) および前記第 2 電極 (4 2) に電氣的に接続されている、

付記 1 6 または付記 1 7 に記載のテラヘルツ装置。

[0133] (付記 1 9)

前記第 1 接続配線 (5 3) および前記第 2 接続配線 (5 4) は、前記補助直線 (L S) 上における前記第 1 電極 (4 1) および前記第 2 電極 (4 2) の端部に電氣的に接続されている、

付記 1 6 から付記 1 8 のいずれか 1 つに記載のテラヘルツ装置。

[0134] (付記 2 0)

前記第 1 および第 2 能動素子 (6 0, 7 0) は、共鳴トンネルダイオード、タンネットダイオード、インパットダイオード、GaAs 系電界効果トランジスタ、GaN 系 FET、高電子移動度トランジスタ、ヘテロ接合バイポーラトランジスタ、CMOS FET のいずれかである、

付記 1 から付記 19 のいずれか 1 つに記載のテラヘルツ装置。

[0135] (付記 21)

前記基板 (20) は、前記平面視で矩形状であり、前記平面視で第 1 方向において互いに反対側を向く第 1 側面 (23) および第 2 側面 (24) を含み、

前記基準直線 (LM) は、前記平面視で前記第 1 側面 (23) と平行である、

付記 1 から付記 20 のいずれか 1 つに記載のテラヘルツ装置。

[0136] (付記 22)

前記基板 (20) は、前記平面視で矩形状であり、前記平面視で第 1 方向において互いに反対側を向く第 1 側面 (23) および第 2 側面 (24) を含み、

前記基準直線 (LM) は、前記平面視で前記第 1 側面 (23) に対して傾いている、

付記 1 から付記 20 のいずれか 1 つに記載のテラヘルツ装置。

[0137] (付記 23)

前記第 2 電極 (42) は、前記平面視で矩形状であり、互いに平行な第 1 辺 (421) および第 2 辺 (422) を含み、

前記基準直線 (LM) は、前記平面視で前記第 1 辺 (421) と平行である、

付記 21 または付記 22 に記載のテラヘルツ装置。

[0138] (付記 24)

前記第 2 電極 (42) は、前記平面視で矩形状であり、互いに平行な第 1 辺 (421) および第 2 辺 (422) を含み、

前記基準直線 (LM) は、前記平面視で前記第 1 辺 (421) に対して傾いている、

付記 21 または付記 22 に記載のテラヘルツ装置。

[0139] (付記 25)

前記第2電極(42)は、前記基準直線(LM)上における第1端(P21)および第2端(P22)を含み、

前記第1距離(Lx)は、前記第1端(P21)と前記第2端(P22)との間の距離であり、

前記第1電極(41)の中心(41C)から前記第1端(P21)までの距離(LC1)は、前記第1電極(41)の中心(41C)から前記第2端(P22)までの距離(LC2)と異なる、

付記1から付記24のいずれか1つに記載のテラヘルツ装置。

[0140] (付記26)

前記第2電極(42)は、前記補助直線(LS)上における第3端(P23)および第4端(P24)を含み、

前記第2距離(Ly)は、前記第3端(P23)と前記第4端(P24)との間の距離であり、

前記第1電極(41)の中心(41C)から前記第3端(P23)までの距離(LC3)は、前記第1電極(41)の中心(41C)から前記第4端(P24)までの距離(LC4)と異なる、

付記4から19のいずれか1つに記載のテラヘルツ装置。

[0141] (付記27)

前記第2電極(42)は、平面視で楕円形状である、付記1から付記20のいずれか1つに記載のテラヘルツ装置。

[0142] (付記28)

前記第1電極(41)は、平面視で前記基板(20)の中心に配置されている、付記1から付記27のいずれか1つに記載のテラヘルツ装置。

[0143] 以上の説明は単に例示である。本開示の技術を説明する目的のために列挙された構成要素および方法(製造プロセス)以外に、より多くの考えられる組み合わせおよび置換が可能であることを当業者は認識し得る。本開示は、特許請求の範囲を含む本開示の範囲内に含まれるすべての代替、変形、および変更を包含することが意図される。

符号の説明

- [0144] 1 0, 1 0 A ~ 1 0 H, 1 0 0 テラヘルツ装置
- 2 0 基板
- 2 1 表面
- 2 1 A ~ 2 1 D 角部
- 2 2 裏面
- 2 3 ~ 2 6 側面
- 3 1 半導体基板
- 3 1 1 基板表面
- 3 1 2 基板裏面
- 3 2 絶縁層
- 3 2 1 絶縁表面
- 3 2 2 絶縁裏面
- 3 3 反射層
- 3 3 1 反射表面
- 3 3 2 反射裏面
- 4 0 導電層
- 4 0 A スロット
- 4 0 A 1 半円スロット
- 4 0 A 2 半円スロット
- 4 0 R リングスロットアンテナ
- 4 1 第 1 電極
- 4 1 C 中心
- 4 2 第 2 電極
- 4 5 A ~ 4 5 C 仮想短絡点
- 5 1 第 1 電極パッド
- 5 2 第 2 電極パッド
- 5 3 第 1 接続配線

5 4 第 2 接続配線
5 5 上部配線
5 7 絶縁層
6 0 第 1 能動素子
7 0 第 2 能動素子
8 1 第 1 抵抗素子
8 1 1, 8 1 2 第 1 端部, 第 2 端部
8 2 第 2 抵抗素子
8 2 1, 8 2 2 第 1 端部, 第 2 端部
8 3 A, 8 3 B ビア
8 4 A, 8 4 B 下部配線
8 5 A, 8 5 B ビア
4 2 1 ~ 4 2 4 第 1 辺 ~ 第 4 辺
4 3 1, 4 3 2 接続部
4 4 1, 4 4 2 接続部
4 6 1, 4 6 2 抵抗接続部
5 3 1, 5 3 2 第 1 配線, 第 2 配線
5 3 3 下部配線
5 3 4 ビア
5 4 1, 5 4 2 第 1 配線, 第 2 配線
5 6 1, 5 6 2 ビア
 λ_g 実効波長
 B_x , B_y 長さ
 C_x 第 1 基板距離
 C_y 第 2 基板距離
 L_{12} 距離
 $L_{C1} \sim L_{C4}$ 距離
 L_M 基準直線

L S 補助直線

L x 第 1 距離

L y 第 2 距離

P 1 1 ~ P 1 4 第 1 基板端 ~ 第 4 基板端

P 2 1 ~ P 2 4 第 1 端 ~ 第 4 端

請求の範囲

- [請求項1] 表面および裏面を含む基板と、
前記表面の一部に形成された導電層と、
前記導電層に形成された環状のスロットと、
前記スロット内に設けられ、電磁波の発振または検出を行う第1能動素子および第2能動素子と、
を備え、
前記導電層は、
前記スロットによって区画された第1電極と、
前記スロットを介して前記第1電極を囲むように形成された第2電極と、
を含み、
前記第1能動素子および前記第2能動素子は、前記表面に垂直な方向から見た平面視で前記第1電極の中心を通る基準直線上に前記第1電極を挟んで配置されており、
前記基準直線上における前記第2電極の両端間の第1距離が、前記基準直線上における前記基板の両端間の第1基板距離より小さい、
テラヘルツ装置。
- [請求項2] 前記第1距離は、前記電磁波の実効波長より小さい、
請求項1に記載のテラヘルツ装置。
- [請求項3] 前記第1距離は、前記電磁波の実効波長の $1/2$ 以下である、
請求項2に記載のテラヘルツ装置。
- [請求項4] 前記平面視において、前記第1電極の中心を通り前記基準直線と直交する補助直線上における前記第2電極の両端間の第2距離は、前記補助直線上における前記基板の両端間の第2基板距離より小さい、
請求項1から請求項3のいずれか一項に記載のテラヘルツ装置。
- [請求項5] 前記第2距離は、前記電磁波の実効波長より小さい、
請求項4に記載のテラヘルツ装置。

- [請求項6] 前記第2距離は、前記電磁波の実効波長の $1/2$ 以下である、
請求項5に記載のテラヘルツ装置。
- [請求項7] 前記第2距離は、前記第1距離より小さい、
請求項4から請求項6のいずれか一項に記載のテラヘルツ装置。
- [請求項8] 前記平面視において、前記スロットは円環状であり、前記第1電極は円形状である、
請求項4から請求項7のいずれか一項に記載のテラヘルツ装置。
- [請求項9] 前記第1能動素子と前記第2能動素子は並列に接続されている、
請求項4から請求項8のいずれか一項に記載のテラヘルツ装置。
- [請求項10] 前記第1能動素子および前記第2能動素子に対して電氣的に並列に接続された第1抵抗素子および第2抵抗素子を含む、
請求項4から請求項9のいずれか一項に記載のテラヘルツ装置。
- [請求項11] 前記第1抵抗素子および前記第2抵抗素子は、前記第1電極を挟んで対称位置に配置されている、
請求項10に記載のテラヘルツ装置。
- [請求項12] 前記第1抵抗素子および前記第2抵抗素子は、前記補助直線上における前記第1電極の両端に電氣的に接続されている、
請求項10または請求項11に記載のテラヘルツ装置。
- [請求項13] 前記平面視において、前記第1抵抗素子は前記第1能動素子と重なるように配置され、前記第2抵抗素子は前記第2能動素子と重なるように配置されている、
請求項10または請求項11に記載のテラヘルツ装置。
- [請求項14] 前記基板の前記裏面に設けられ、前記電磁波を反射する反射層を含み、
前記反射層は、前記平面視において、前記スロットと重なるように配置されている、
請求項4から請求項13のいずれか一項に記載のテラヘルツ装置。
- [請求項15] 前記基板の前記表面に設けられた第1電極パッドおよび第2電極パ

ッドと、

前記第 1 電極パッドと前記第 1 電極とを接続する第 1 接続配線と、
前記第 2 電極パッドと前記第 2 電極とを接続する第 2 接続配線と、
を含む、

請求項 4 から請求項 14 のいずれか一項に記載のテラヘルツ装置。

[請求項16] 前記第 1 電極パッドおよび前記第 2 電極パッドは、前記基板の端に
配置されている、

請求項 15 に記載のテラヘルツ装置。

[請求項17] 前記第 1 接続配線および前記第 2 接続配線は、前記補助直線上にお
ける前記第 1 電極および前記第 2 電極の端部に電氣的に接続されてい
る、

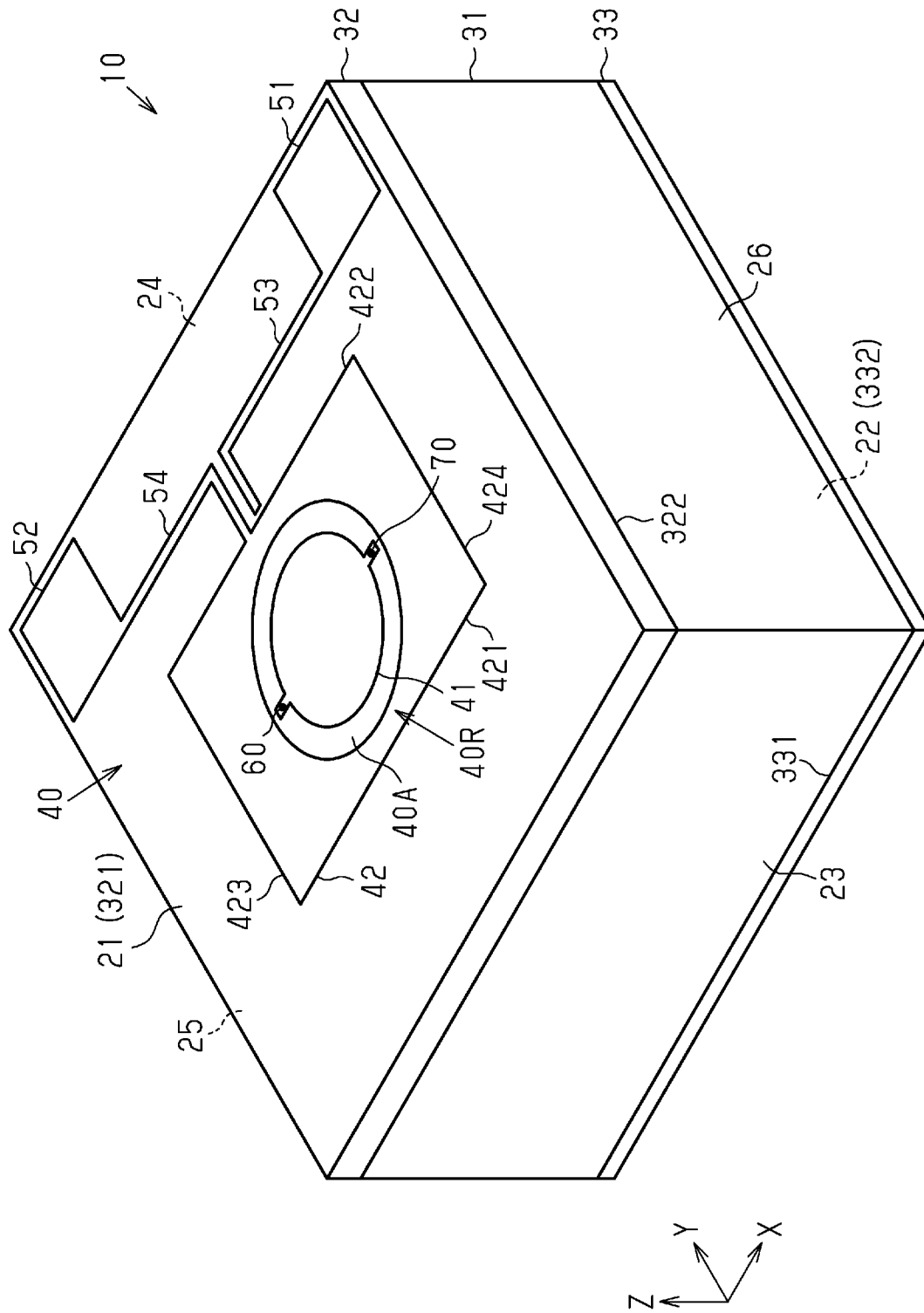
請求項 15 または請求項 16 に記載のテラヘルツ装置。

[請求項18] 前記第 1 および第 2 能動素子は、共鳴トンネルダイオード、タンネ
ットダイオード、インパットダイオード、GaAs 系電界効果ラン
ジスタ、GaN 系 FET、高電子移動度トランジスタ、ヘテロ接合バ
イポーラトランジスタ、CMOS FET のいずれかである、

請求項 1 から請求項 17 のいずれか一項に記載のテラヘルツ装置。

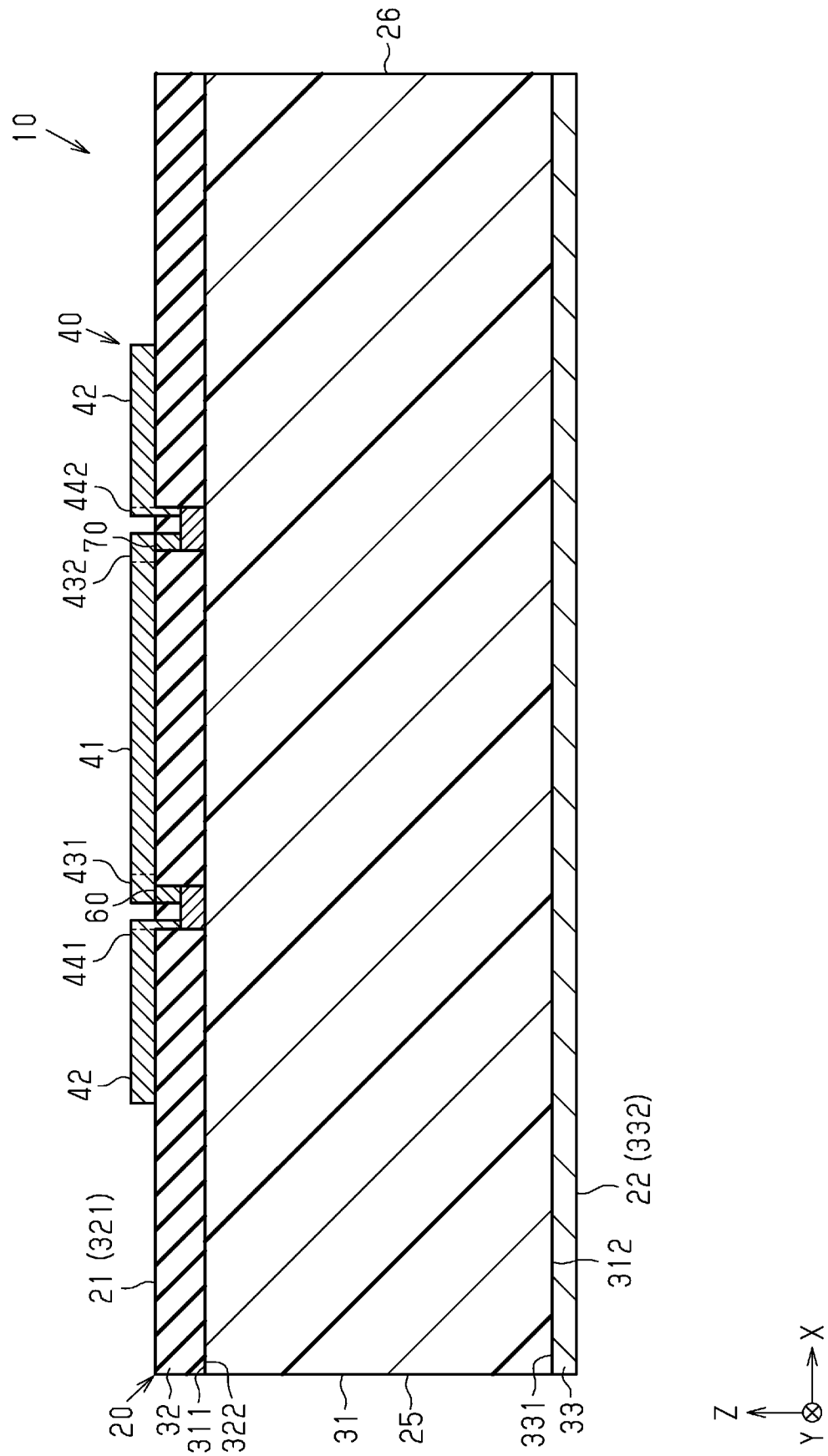
[図2]

図2



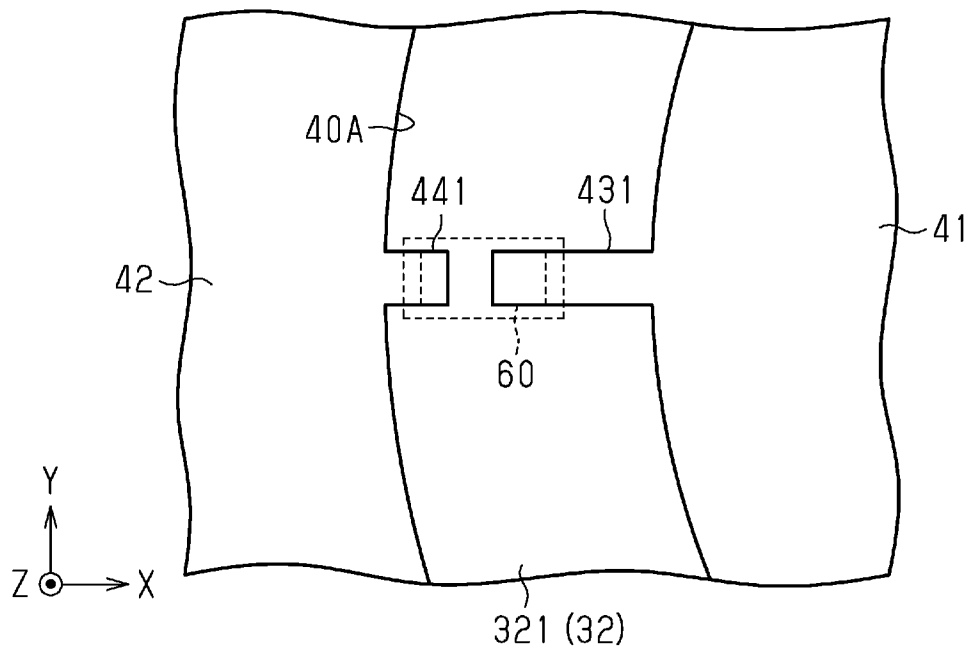
[図3]

図3



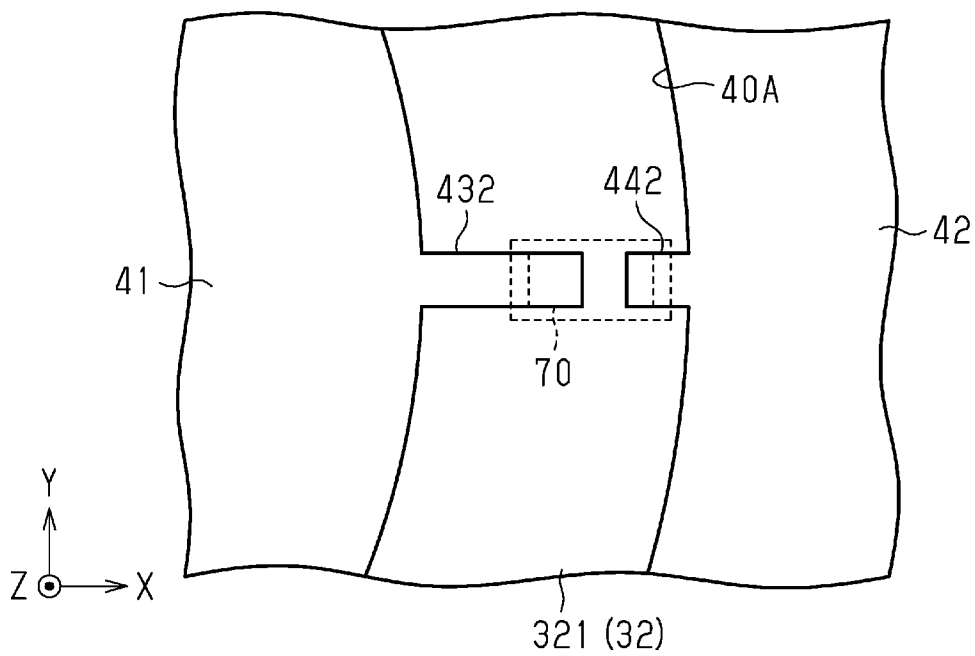
[図5]

図5



[図6]

図6



[図7]

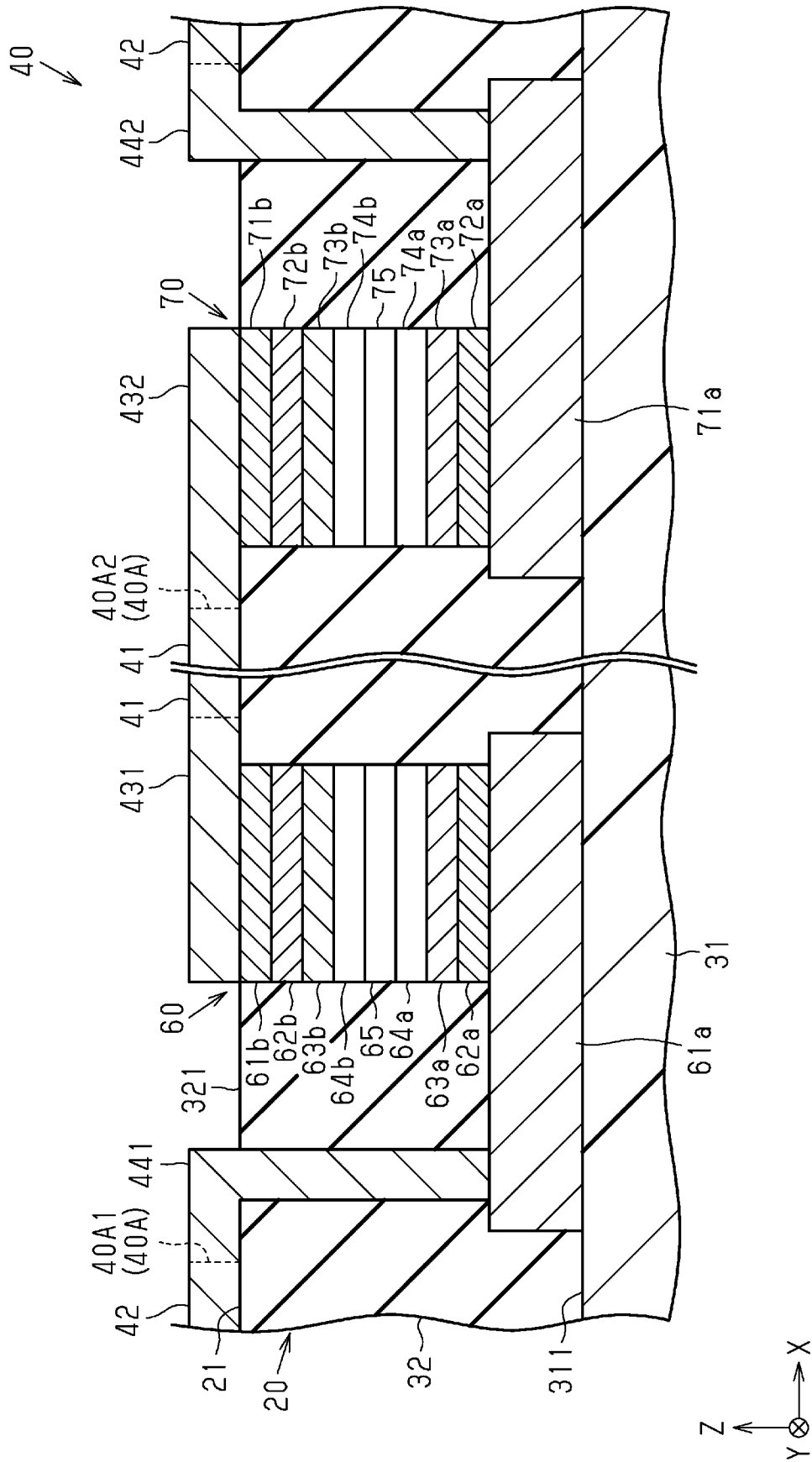
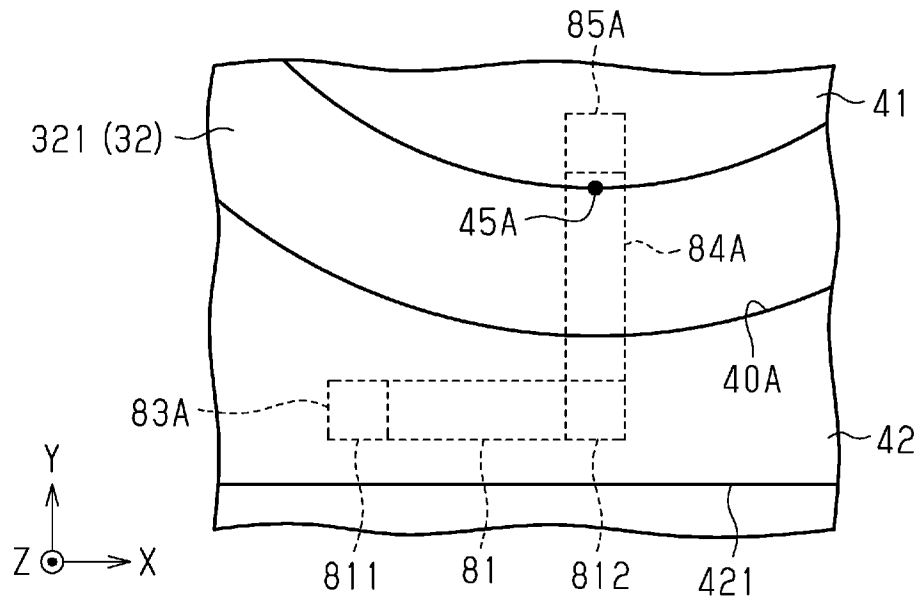


図7

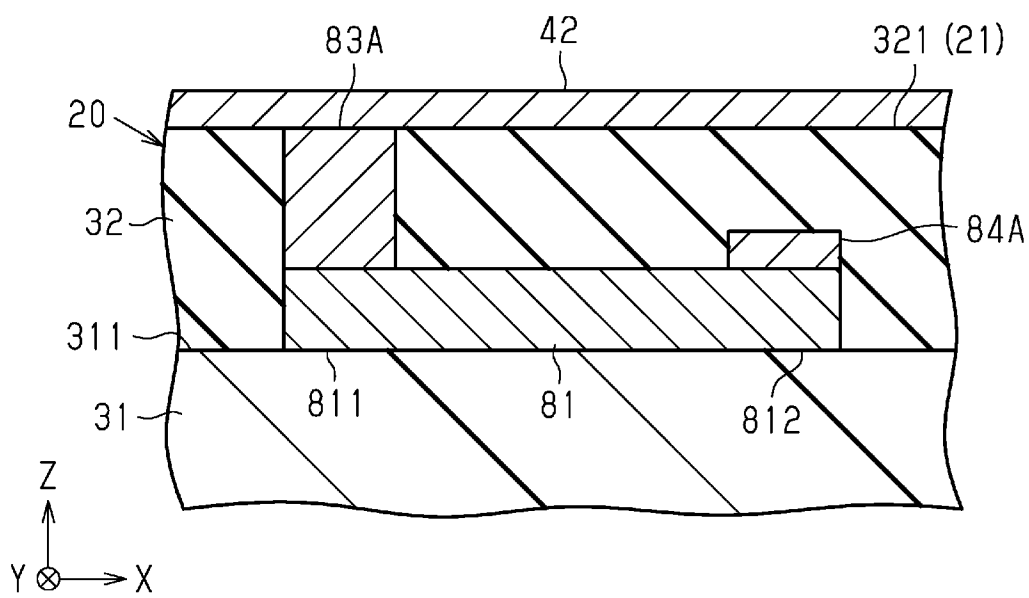
[図8]

図8



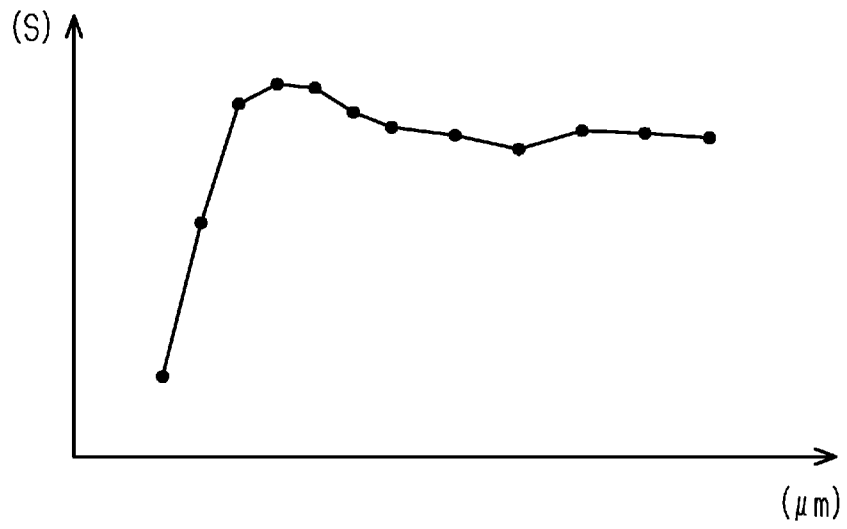
[図9]

図9



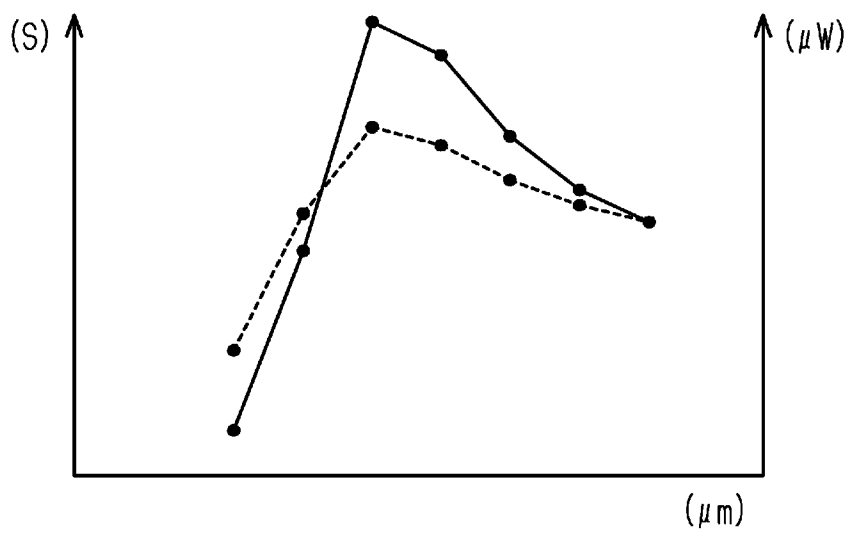
[図10]

図10



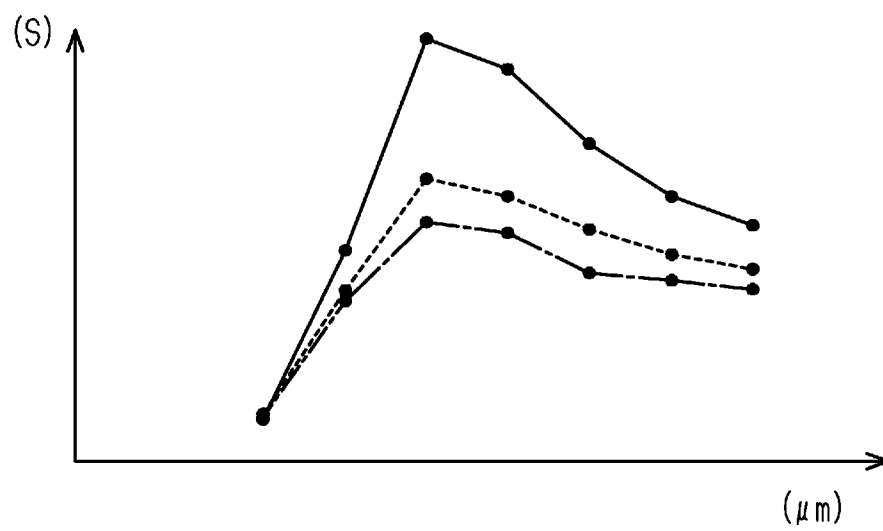
[図11]

図11

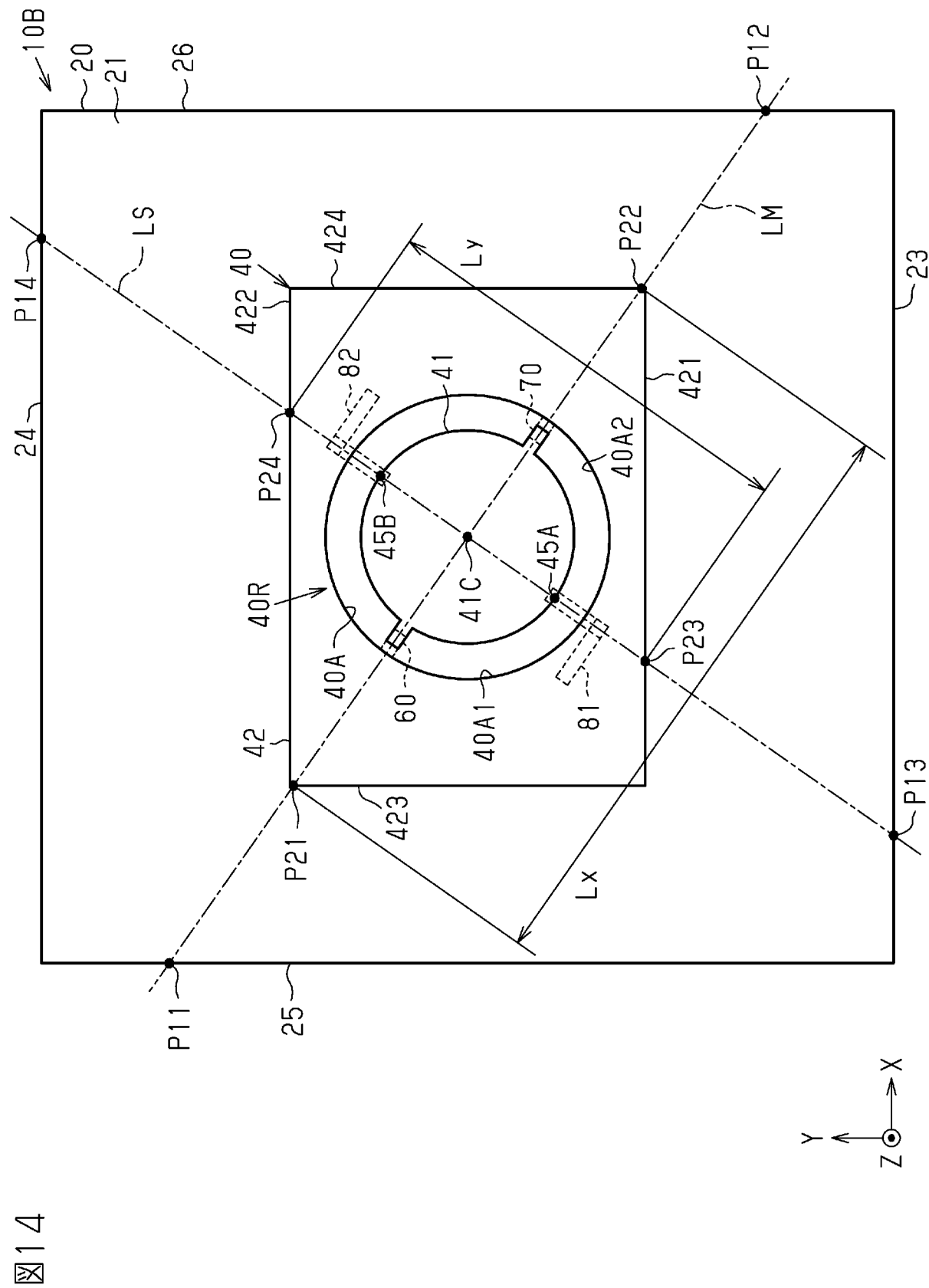


[図12]

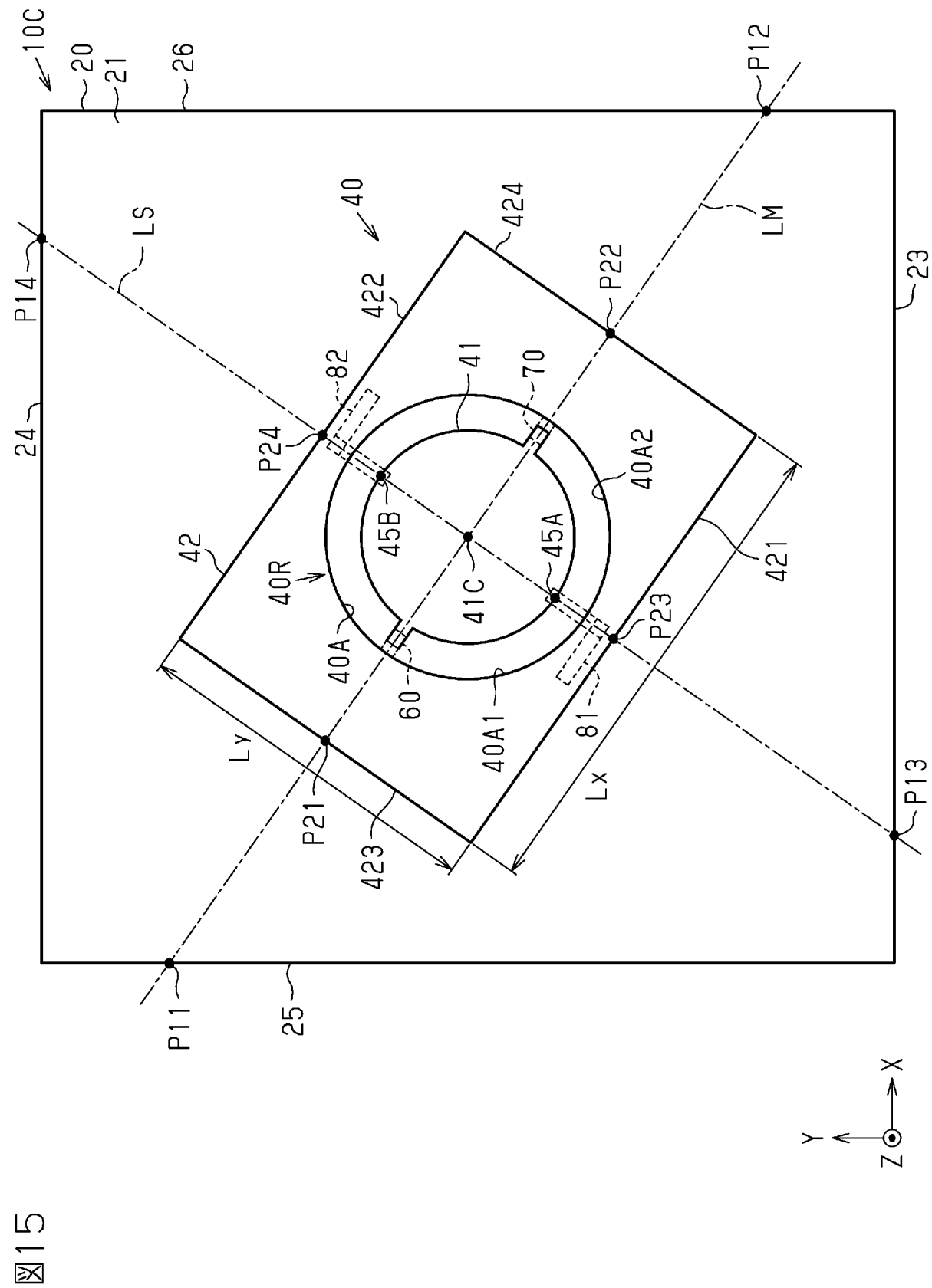
図12



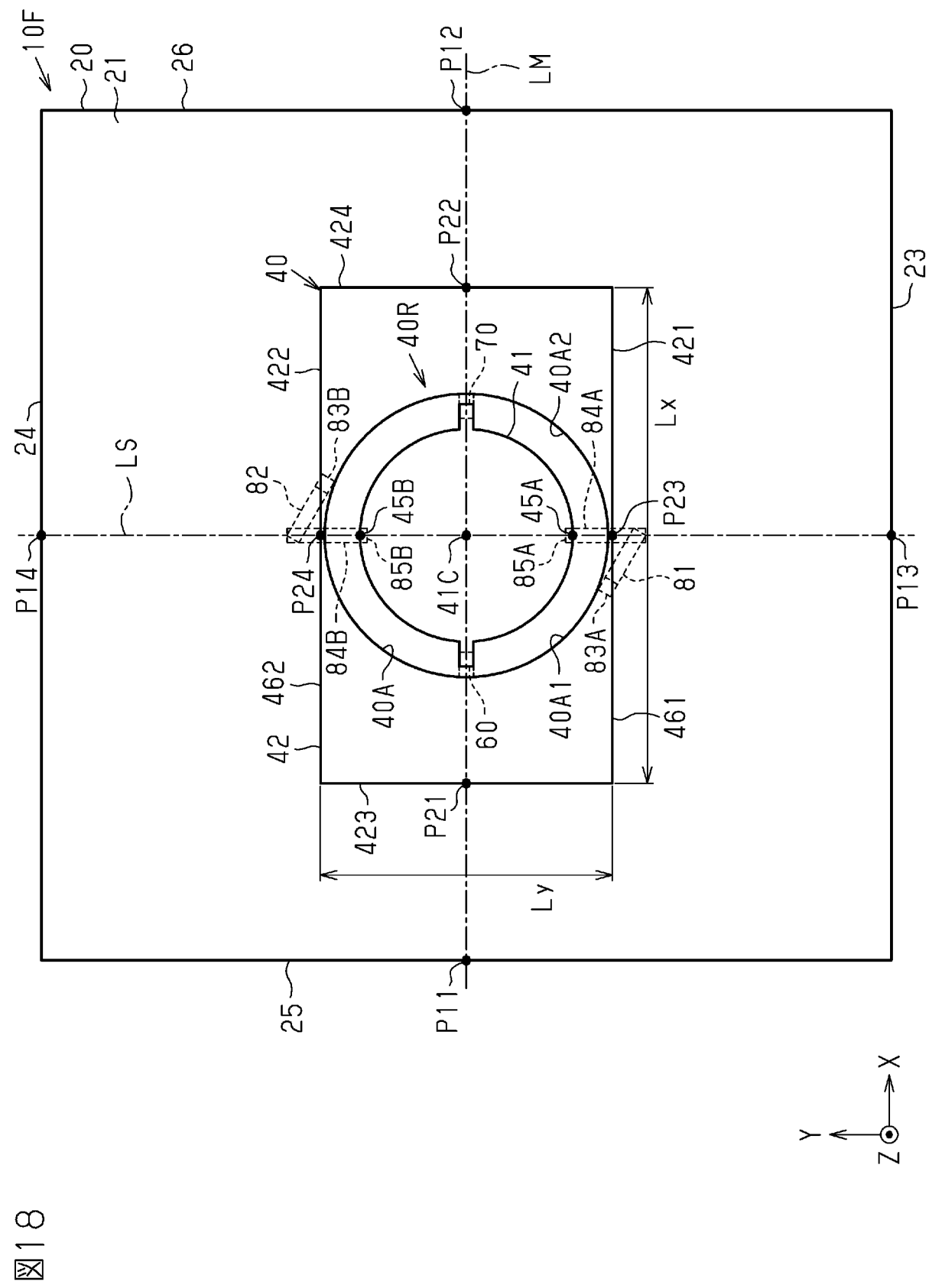
[図14]



[図15]

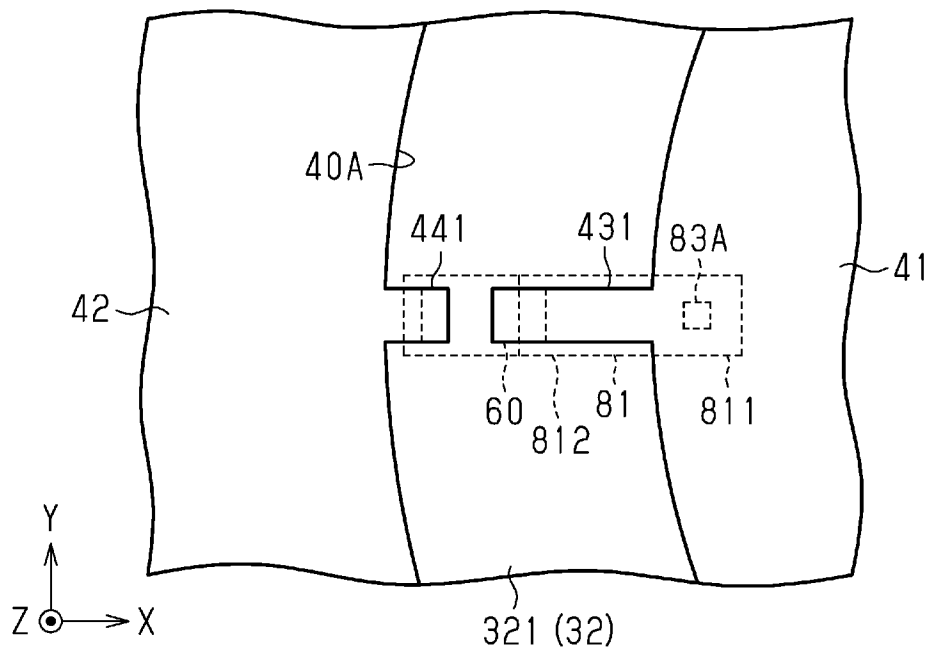


[図18]



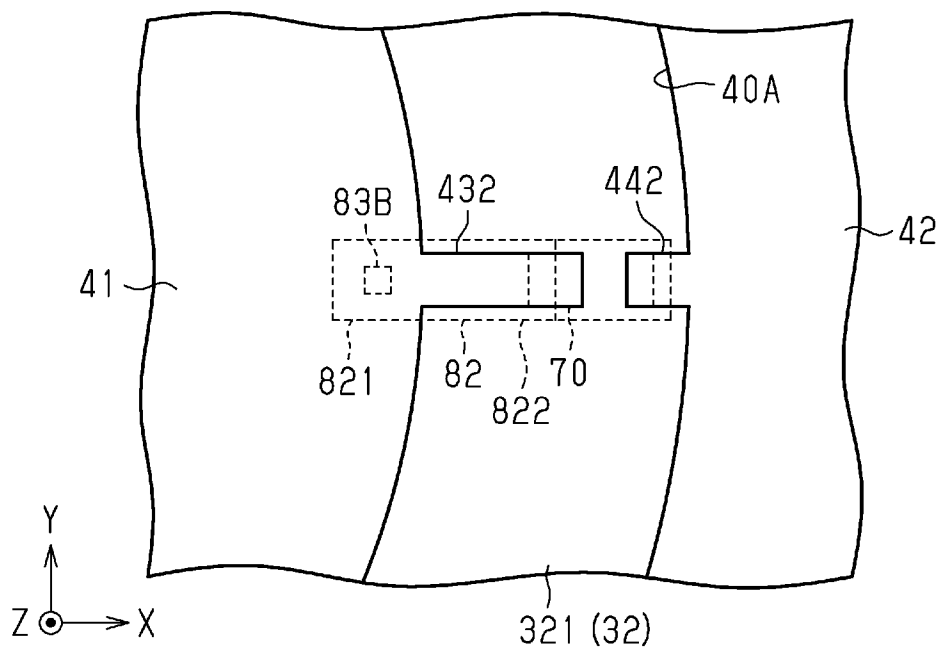
[図22]

図22



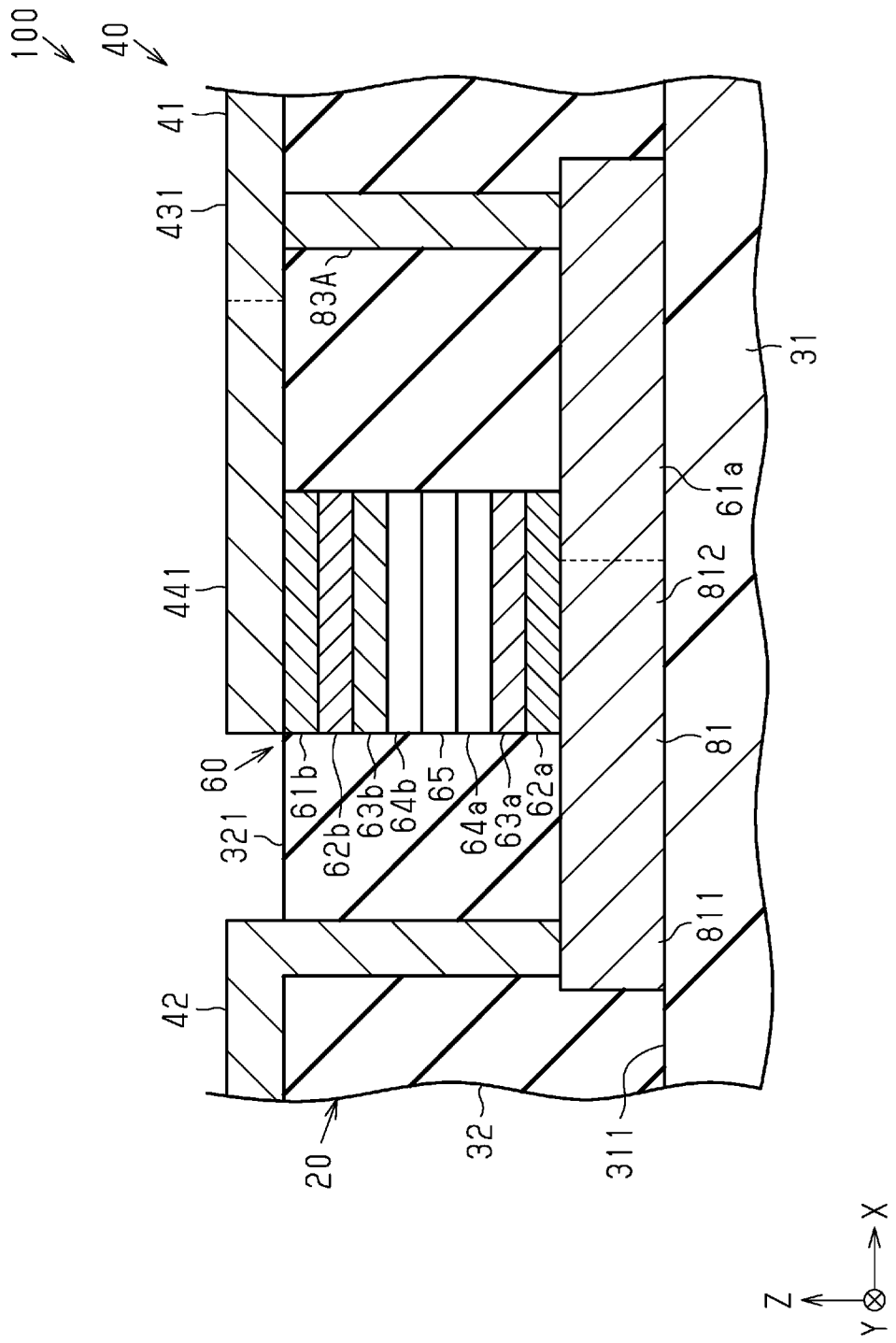
[図23]

図23



[図24]

図24



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/018983

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/88(2006.01)i; **G01R 29/08**(2006.01)i; **H01L 21/329**(2006.01)i; **H01L 29/66**(2006.01)i; **H03B 7/14**(2006.01)i
FI: H01L29/88 Z; G01R29/08 F; H01L29/66 T; H03B7/14

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/88; G01R29/08; H01L21/329; H01L29/66; H03B7/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2020-115500 A (ROHM CO., LTD.) 30 July 2020 (2020-07-30)	1-18
A	JP 2019-075544 A (ROHM CO., LTD.) 16 May 2019 (2019-05-16)	1-18
A	WO 2021/006105 A1 (ROHM CO., LTD.) 14 January 2021 (2021-01-14)	1-18
A	WO 2019/004204 A1 (ROHM CO., LTD.) 03 January 2019 (2019-01-03)	1-18
A	JP 2016-111542 A (ROHM CO., LTD.) 20 June 2016 (2016-06-20)	1-18
A	US 2012/0236895 A1 (MILES, P. A.) 20 September 2012 (2012-09-20)	1-18
A	US 2023/0163154 A1 (SAMSUNG ELECTRONICS CO., LTD.) 25 May 2023 (2023-05-25)	1-18



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“D” document cited by the applicant in the international application
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

24 July 2024

Date of mailing of the international search report

06 August 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/018983

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2020-115500	A	30 July 2020	(Family: none)			
JP	2019-075544	A	16 May 2019	US	2020/0279776	A1	
				CN	111226305	A	
WO	2021/006105	A1	14 January 2021	US	2022/0236178	A1	
				DE	112020003245	T5	
				CN	114026744	A	
WO	2019/004204	A1	03 January 2019	US	2020/0168985	A1	
				DE	112018003278	B4	
				CN	110800099	A	
JP	2016-111542	A	20 June 2016	US	2017/0271774	A1	
US	2012/0236895	A1	20 September 2012	WO	2012/021176	A1	
US	2023/0163154	A1	25 May 2023	KR	10-2023-0073956	A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 29/88(2006.01)i; G01R 29/08(2006.01)i; H01L 21/329(2006.01)i; H01L 29/66(2006.01)i;
H03B 7/14(2006.01)i
FI: H01L29/88 Z; G01R29/08 F; H01L29/66 T; H03B7/14

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01L29/88; G01R29/08; H01L21/329; H01L29/66; H03B7/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2024年
日本国実用新案登録公報 1996-2024年
日本国登録実用新案公報 1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2020-115500 A（ローム株式会社） 30.07.2020（2020-07-30）	1-18
A	JP 2019-075544 A（ローム株式会社） 16.05.2019（2019-05-16）	1-18
A	WO 2021/006105 A1（ローム株式会社） 14.01.2021（2021-01-14）	1-18
A	WO 2019/004204 A1（ローム株式会社） 03.01.2019（2019-01-03）	1-18
A	JP 2016-111542 A（ローム株式会社） 20.06.2016（2016-06-20）	1-18
A	US 2012/0236895 A1（MILES PATRICK ALLEN） 20.09.2012（2012-09-20）	1-18
A	US 2023/0163154 A1（SAMSUNG ELECTRONICS CO., LTD.） 25.05.2023（2023-05-25）	1-18

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技术水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日
24.07.2024

国際調査報告の発送日
06.08.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

戸川 匠 5F 2576

電話番号 03-3581-1101 内線 3514

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/018983

引用文献			公表日	パテントファミリー文献			公表日
JP	2020-115500	A	30.07.2020	(ファミリーなし)			
JP	2019-075544	A	16.05.2019	US	2020/0279776	A1	
				CN	111226305	A	
WO	2021/006105	A1	14.01.2021	US	2022/0236178	A1	
				DE	112020003245	T5	
				CN	114026744	A	
WO	2019/004204	A1	03.01.2019	US	2020/0168985	A1	
				DE	112018003278	B4	
				CN	110800099	A	
JP	2016-111542	A	20.06.2016	US	2017/0271774	A1	
US	2012/0236895	A1	20.09.2012	WO	2012/021176	A1	
US	2023/0163154	A1	25.05.2023	KR	10-2023-0073956	A	