

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4068620号
(P4068620)

(45) 発行日 平成20年3月26日 (2008. 3. 26)

(24) 登録日 平成20年1月18日 (2008. 1. 18)

(51) Int. Cl.

F I

H03K 17/22 (2006.01)
H02M 3/00 (2006.01)
H02M 7/48 (2007.01)
H03K 7/08 (2006.01)

H03K 17/22 C
H02M 3/00 B
H02M 3/00 E
H02M 7/48 F
H03K 7/08 F

請求項の数 9 (全 7 頁)

(21) 出願番号 特願2004-553662 (P2004-553662)
(86) (22) 出願日 平成15年11月13日 (2003. 11. 13)
(65) 公表番号 特表2006-506907 (P2006-506907A)
(43) 公表日 平成18年2月23日 (2006. 2. 23)
(86) 国際出願番号 PCT/US2003/036381
(87) 国際公開番号 W02004/047289
(87) 国際公開日 平成16年6月3日 (2004. 6. 3)
審査請求日 平成17年7月7日 (2005. 7. 7)
(31) 優先権主張番号 60/426, 448
(32) 優先日 平成14年11月14日 (2002. 11. 14)
(33) 優先権主張国 米国 (US)

(73) 特許権者 597161115
インターナショナル レクティファイアー
コーポレーション
アメリカ合衆国 カリフォルニア州 90
245 エル セガンド カンザス スト
リート 233
(74) 代理人 100064908
弁理士 志賀 正武
(74) 代理人 100089037
弁理士 渡邊 隆
(74) 代理人 100108453
弁理士 村山 靖彦
(74) 代理人 100110364
弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 パルス幅変調器の集積回路に、シングルイベントアップセットに対する抵抗器を備えるための回路

(57) 【特許請求の範囲】

【請求項 1】

ソフトスタートリセット機能を備えるパルス幅変調集積回路と共に使用するための回路であって、

電圧基準と前記集積回路の共通端子との間に接続された分圧器と、

前記集積回路のソフトスタートリセット端子に接続された第1の端子を有すると共に、前記分圧器のタップに接続された第2の端子を有するダイオードと、

前記ダイオードの第2の端子と前記共通端子との間に接続されたソフトスタートコンデンサとを備え、

それにより、前記集積回路の電源の起動時に、前記ソフトスタートコンデンサが、前記分圧器のタップによって充電されると共に、

シングルイベントアップセット状態の場合において、前記集積回路の前記ソフトスタートリセット端子が、前記集積回路の前記共通端子と同じレベルまたは近いレベルまで下げられるとき、前記ソフトスタートコンデンサが前記集積回路を通じて放電することを前記ダイオードが防止する

ことを特徴とする回路。

【請求項 2】

前記コンデンサを放電するために前記ソフトスタートコンデンサを横断して接続されて誘発される外部の障害検出及びシャットダウン回路を更に備える

ことを特徴とする請求項 1 に記載の回路。

10

20

【請求項 3】

前記外部の障害検出及びシャットダウン回路が、前記ソフトスタートコンデンサを横断して接続されたスイッチを備える
ことを特徴とする請求項 2 に記載の回路。

【請求項 4】

前記スイッチが、ソフトスタートコンデンサを横断する抵抗器と直列に配置される
ことを特徴とする請求項 3 に記載の回路。

【請求項 5】

前記スイッチが、外部の障害検出及びシャットダウン信号と接続された制御端子を有するトランジスタを備える
ことを特徴とする請求項 4 に記載の回路。

10

【請求項 6】

前記 P W M 集積回路が、前記共通端子と前記ソフトスタートリセット端子との間に接続された半導体スイッチを備える
ことを特徴とする請求項 1 に記載の回路。

【請求項 7】

前記 P W M 集積回路内の前記スイッチがサイリスタを備える
ことを特徴とする請求項 6 に記載の回路。

【請求項 8】

前記分圧器は、抵抗分配器回路を備える
ことを特徴とする請求項 1 に記載の回路。

20

【請求項 9】

前記ダイオードが、第 1 の端子がアノードであると共に第 2 の端子がカソードであるように分極化される
ことを特徴とする請求項 1 に記載の回路。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、ソフトスタートリセット機能を備えるパルス幅変調集積回路と共に使用する回路に関するものである。

30

【背景技術】**【0002】**

本出願は、2002 年 11 月 14 日に“PULSE WIDTH MODULATOR INTEGRATED CIRCUIT WITH RESISTANCE TO SINGLE EVENT UPSET”として出願され、その全体の開示が参照されることによりここに組み込まれた米国の暫定特許出願 60/426,448 号に対する利点と優先権を主張する。

【0003】

現代の D C / D C コンバータ及びスイッチング電源は、通常、回路の複雑さ、及び全体の部品点数を著しく減少させるために、商用のパルス幅変調器の集積回路（“P W M I C”）を使用する。これらの“P W M I C”は、一般的に、スイッチング電源の起動速度を制御するために外部のコンデンサをゆっくりと充電するソフトスタート機能を備えている。様々な障害状態の下で、“P W M I C”は、ソフトスタートコンデンサを放電すると共に、障害によって引き起こされた過度のストレスから電源と負荷の両方を保護するために、電源の再起動を初期化することができる。この放電メカニズムは、シングルイベントアップセット（Single Event Upset : S E U）に関する潜在性のために、商用の“P W M I C”を宇宙アプリケーション（すなわち、衛星、惑星探査、国際宇宙ステーション等）に適していない状態にする。

40

【0004】

S E U は、一般的に宇宙環境において遭遇する高エネルギー粒子によって引き起こされる。これらの高エネルギー粒子は、不注意に半導体接合点をターンオンすると共に、電子

50

機器、及びシステムの動作において好ましくない変化を引き起こす可能性がある。“PWM IC”ソフトスタート回路のSEUは、電源の出力の一時的な中断を引き起こすことができ、それ故に、電源の負荷を有するあらゆる電子システムに影響を及ぼす。従って、宇宙アプリケーションにおいて使用することを対象とした多くの電源、及びDC/DCコンバータは、SEUの潜在性を消去するように配置された多くの個別部品から成るPWM回路を利用する。これは、“PWM IC”を利用する類似の設計と比較して、全体の部品点数、及び回路の複雑さを増加する。より高い水準の部品点数、及びサーキットの複雑さは、一般的に電源全体の信頼性に対して負の影響を与える。

【0005】

図1は、“PWM IC”におけるソフトスタートのリセットメカニズムの、従来のラッチしない実装を説明する。電流源 I_s は、起動の間にソフトスタートコンデンサ C_1 を充電する。障害状態、またはシャットダウン命令が生成されるとき、 Q_d は C_1 を放電する。SEUイベントは、電源の通常動作において割込みを引き起こすことで、不注意に Q_d がターンオンされると共に C_1 の急速な放電を招く結果となり得る。

【0006】

図2は、図1の回路のSEU応答を向上させるための変更を説明する。抵抗器 R_1 の追加は、 Q_d を流れる放電電流を制限する。従って、SEUイベントの間、 C_1 は部分的に放電されることになるだけであり、それ故に、電源動作の中断を防いで、SEUイベントからのより速い回復を可能にする。 C_1 が定電流源 I_s によって充電されるので、 R_1 は、 C_1 の所望の充電時間を妨害しない。

【発明の開示】

【発明が解決しようとする課題】

【0007】

図3は、“PWM IC”におけるソフトスタートのリセットメカニズムのラッチする実装を説明する。ソフトスタートコンデンサ C_1 は、電源の起動の間、 R_1 及び R_2 から成る抵抗分配器を通じて所定の電圧に充電される。障害状態、またはシャットダウン命令が生成されるとき、放電電流がSCRの不動作電流(hold current)以下に低下するまで、SCRは誘発されて C_1 を放電する。従って、放電メカニズムは、放電メカニズムがリセットされると共にその場合に電源が再スタートする所定のレベルに C_1 が放電されるまでラッチされる。SEUイベントは、不注意にSCR(または、ラッチ回路に相当する)を誘発する結果となり得ると共に、その場合に C_1 のほとんど完全な放電を強要し、それ故に電源の通常動作において割込みを引き起こす。前の例(図2)と同様にコンデンサに直列に抵抗器を追加することは、抵抗器の所要値が法外に大きいと共に、それ故にコンデンサ C_1 の所望の充電時間に対する障害の原因となるので、この場合は機能しないことになる。

【0008】

図2の従来技術の回路は、SEUに逆らって、緩和するのを助けているが、ソフトスタートコンデンサ C_1 のSEU放電を防ぐことはできない。図2の回路において、抵抗器 R_1 は、コンデンサがSEUによって放電する速度を低減するが、それは、同様に、好ましくない実際の障害またはシャットダウンが発生した場合にコンデンサが放電する速度も低減する。SEUがソフトスタートコンデンサを放電することを妨げると共に、実際の障害またはシャットダウンが発生した場合におけるコンデンサの充電時間を変えることにならない回路を提供することが望ましい。

【0009】

同様に、SEUがソフトスタートコンデンサを放電することを妨げると共に、実際の障害またはシャットダウン状態の場合に、同様にコンデンサの放電を可能にする回路を提供することが望ましい。

【0010】

SEUによって引き起こされたソフトスタートコンデンサの放電を妨げると共に、それと同時に、起動時のソフトスタートコンデンサの通常の充電時間を可能にする回路を提供

10

20

30

40

50

することが、従って本発明の目的である。

【 0 0 1 1 】

実際の障害またはシャットダウンが発生した場合に、コンデンサが放電されることを可能にするような回路を提供することが、同様に本発明の目的である。

【課題を解決するための手段】

【 0 0 1 2 】

“ P W M I C ” の外部に対する少量の個別部品の注意深い配置によって、“ P W M I C ” が提供できる大部分の他の特徴及び利益を保持する一方で、S E U が “ P W M I C ” のソフトスタート回路に及ぼす影響を最小限にするか、もしくは消去することが可能である。

10

【 0 0 1 3 】

本発明の上述の目的及び他の目的は、パルス幅変調集積回路と共に使用するための回路によって達成され、前記回路は、電圧基準と前記集積回路の共通端子との間に接続された分圧器と、前記集積回路のソフトスタートリセット端子に接続された第 1 の端子を有すると共に、前記分圧器のタップに接続された第 2 の端子を有するダイオードと、前記ダイオードの第 2 の端子と前記共通端子との間に接続されたソフトスタートコンデンサとを備え、それにより、前記集積回路の電源の起動時に、前記ソフトスタートコンデンサが、前記分圧器のタップによって充電されると共に、シングルイベントアップセット状態の場合において、前記集積回路の前記ソフトスタートリセット端子が、前記集積回路の前記共通端子と同じレベルまたは近いレベルまで下げられるとき、前記ソフトスタートコンデンサが前記集積回路を通じて放電することを前記ダイオードが防止することを特徴とする。

20

【 0 0 1 4 】

更なる特徴によれば、前記回路は、前記コンデンサを放電するために前記ソフトスタートコンデンサを横断して接続されて誘発される外部の障害検出及びシャットダウン回路を更に備える。

【 0 0 1 5 】

本発明の他の目的、特徴、及び利点は、以下の詳細な記述から明白になる。

【発明を実施するための最良の形態】

【 0 0 1 6 】

本発明は、図を参照する以下の詳細な記述において、更に詳細に説明されることになる。

30

【 0 0 1 7 】

再度図面を参照すると、図 4 は、S E U によって引き起こされたコンデンサ C 1 の放電を妨げるための回路を説明する。ダイオード C R 1 の追加は、“ P W M I C ” がコンデンサ C 1 を放電するを防ぐが、一方 C 1 の所望の充電時間に影響を及ぼさない。障害またはシャットダウン状態が発生した場合に、Q 1 及び R 3 は、C 1 を放電するために、任意の S E U に耐性があるメカニズムを提供する。

【 0 0 1 8 】

起動のためのコンデンサ C 1 は、抵抗器 R 1、及び抵抗器 R 2 から成る分圧器によって充電される。トランジスタ Q 1 は、通常はオフである。

40

【 0 0 1 9 】

S C R をターンオンする S E U の場合に、ダイオード C R 1 は、コンデンサ C 1 が S C R を通じて放電することを防止する。

【 0 0 2 0 】

シャットダウンの障害が発生した場合に、ソフトスタートコンデンサ C 1 は、ダイオード C R 1 のせいで S C R を通じて放電し得ない。障害、またはシャットダウン状態が発生した場合においてソフトスタートコンデンサを放電するために、代替りのメカニズムが供給される。これは、もしトランジスタ Q 1 が障害、またはシャットダウン状態によってターンオンされる場合、R 3 及び Q 1 を備える直列回路を通じてコンデンサ C 1 を放電することを可能にするトランジスタ Q 1 によって供給される。

50

【 0 0 2 1 】

従って、商用で利用可能な“ P W M I C ”は、S E Uが発生した場合にソフトスタートコンデンサが放電されないことになると共に、従って、装置のための電源をシャットダウンしないことになるので、S E Uが発生するアプリケーション、例えば、宇宙のアプリケーション、及び軍のアプリケーションにおいて使用されることができる。個別の障害検出及びシャットダウン回路は、シャットダウン及び障害検出を行うために、トランジスタ Q 1 及び抵抗器 R 3 を備えて提供される。更に、本発明による回路は、コンデンサ C 1 が抵抗器 R 1 を通じて充電されるので、正常なコンデンサ充電時間を妨害しない。

【 0 0 2 2 】

本発明は、それについての特別な実施例に関して説明されたが、多くの他の変更と修正、及び他の使用が当業者にとっては明白になる。従って、本発明は、ここでの特定の開示によってではなく、添付のクレームによってのみ限定されるべきである。

【図面の簡単な説明】

【 0 0 2 3 】

【図 1】ラッチしないソフトスタートリセット回路を備える従来技術の“ P W M I C ”を示す図である。

【図 2】外部の制限抵抗器によってラッチしないソフトスタートリセットを利用する従来技術の“ P W M I C ”を示す図である。

【図 3】ラッチするソフトスタートリセット回路を利用する“ P W M I C ”を示す図である。

【図 4】S E Uに引き起こされたコンデンサ放電を防ぐと共に、外部リセットメカニズムを備えている、本発明によるラッチするソフトスタートリセット回路を示す図である。

【符号の説明】

【 0 0 2 4 】

I s 電流源
C 1 ソフトスタートコンデンサ
Q d、Q 1 トランジスタ
S C R サイリスタ
R 1、R 2、R 3 抵抗器
C R 1 ダイオード

10

20

30

【図 1】

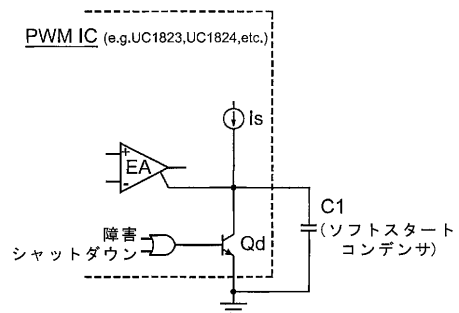


Figure 1

【図 2】

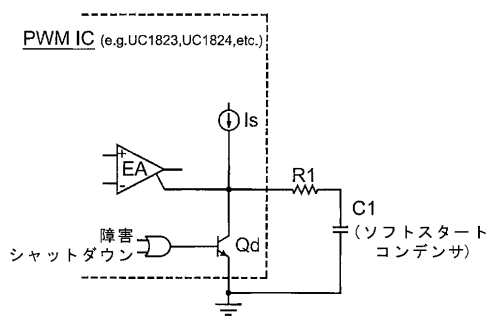


Figure 2

【図 3】

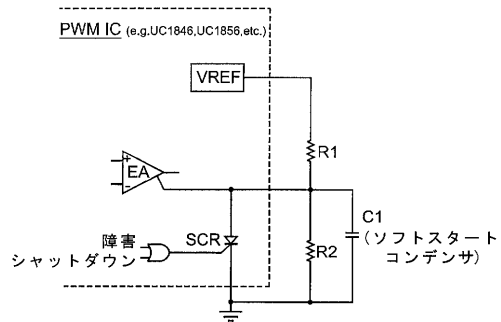


Figure 3

【図 4】

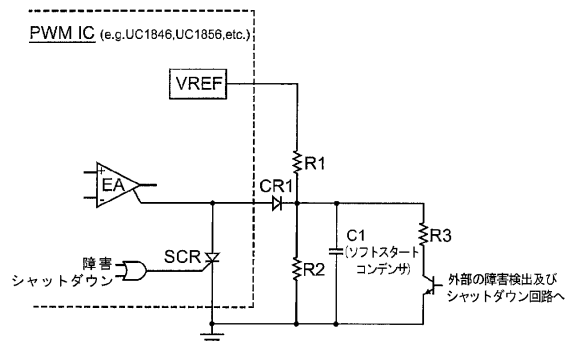


Figure 4

フロントページの続き

(72)発明者 スティーヴ・ベーカー

アメリカ合衆国・カリフォルニア・90245・エル・セガンド・カンザス・ストリート・233
・インターナショナル・レクティファイアー・コーポレーション内

審査官 石田 勝

(56)参考文献 特開平1-248245(JP,A)

特開平11-55098(JP,A)

特開2000-125550(JP,A)

特開2002-208852(JP,A)

特開2000-148309(JP,A)

特開2000-358363(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03K 17/00-17/70

H03K 7/08

H02M 3/00

H02M 7/48