

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 2 月 11 日 (11.02.2016)



(10) 国际公布号
WO 2016/019686 A1

- (51) 国际专利分类号:
H04W 72/00 (2009.01)
- (21) 国际申请号: PCT/CN2014/094814
- (22) 国际申请日: 2014 年 12 月 24 日 (24.12.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410386887.2 2014 年 8 月 7 日 (07.08.2014) CN
- (71) 申请人: 深圳市中兴微电子有限公司
(ZHONGXING MICROELECTRONICS TECHNOLOGY CO. LTD) [CN/CN]; 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。
- (72) 发明人: 杨睿 (YANG, Rui); 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。 颜达 (YAN, Da); 中国广东省深圳市盐田区大梅沙 1 号厂房, Guangdong 518085 (CN)。

- (74) 代理人: 北京派特恩知识产权代理有限公司
(CHINA PAT INTELLECTUAL PROPERTY OFFICE); 中国北京市海淀区海淀南路 21 号中关村知识产权大厦 B 座 2 层, Beijing 100080 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: A METHOD FOR SCHEDULING TRANSMITTING TIMING OF UPLINK CHANNELS AND DEVICE

(54) 发明名称: 一种上行信道发送时序的调度方法和装置

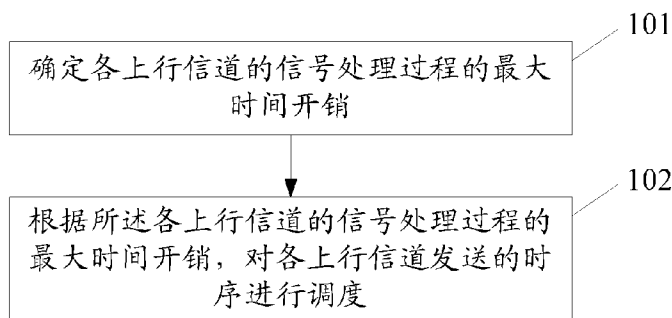


图 1 / FIG. 1

101 DETERMINING THE MAXIMUM TIME OVERHEAD DURING THE PROCESSING OF SIGNALS OF EACH UPLINK CHANNEL

102 SCHEDULING THE TRANSMITTING TIMING OF EACH UPLINK CHANNEL ACCORDING TO THE MAXIMUM TIME OVERHEAD DURING THE PROCESSING OF SIGNALS OF EACH UPLINK CHANNEL

(57) Abstract: A method for scheduling transmitting timing of uplink channels is provided in the present invention. The method includes: determining the maximum time overhead during the processing of signals of each uplink channel; scheduling the transmitting timing of each uplink channel according to the maximum time overhead during the processing of signals of each uplink channel. A device for scheduling transmitting timing of uplink channels is also provided in the present invention.

(57) 摘要: 本发明提供了一种上行信道发送时序的调度方法, 所述方法包括: 确定各上行信道的信号处理过程的最大时间开销; 根据所述各上行信道的信号处理过程的最大时间开销, 对各上行信道发送的时序进行调度。本发明还提供了一种上行信道发送时序的调度装置。

WO 2016/019686 A1



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种上行信道发送时序的调度方法和装置

技术领域

本发明涉及信道发送技术，尤其涉及一种演进型长期演进（LTE-A，Long Term Evolution Advanced）系统中上行信道发送时序的调度方法和装置。

背景技术

3GPP TS 36.211 协议中，上行信道包括物理上行链路共享信道（PUSCH，Physical Uplink Shared Channel）、物理上行链路控制信道（PUCCH，Physical Uplink Control CHannel）、信道探测参考信号（SRS，Sounding Reference Signal）、物理随机接入信道（PRACH，Physical Random Access Channel）等信道类型；上行信道处理的信息包括上行业务数据、混合自动重传请求应答（HARQ-ACK，Hybrid Automatic Repeat Request Acknowledgement）、秩指示（RI，Rank Index）、信道质量指示（CQI，Channel Quality Indicator）、调度请求信号（SR，Scheduling Request）、探测参考信号、导频信号（preamble）、解调的参考信号（DMRS，De Modulation Reference Signal）等信息。

上述上行信道所需要处理的各信息和数据需要经过不同的处理流程，并分别占用不同的时间和资源。例如，PUSCH 发送的数据范围为 1RB 到 100RB，在正常的循环前缀（NCK，Normal cyclic prefix）的情况下，PUSCH DMRS 的位置为符号 2 与符号 9，在延伸的循环前缀（ECK，Extended cyclic prefix）的情况下，PUSCH DMRS 的位置为符号 1 和符号 7；PUCCH 发送数据为 1RB；其中，PUCCH DMRS 在 Normal cyclic prefix 和 Extended cyclic prefix 的情况下的位置根据不同的 PUCCH format 格式而不同，如表 1 所示，

表 1 为 PUCCH DMRS 在 Normal cyclic prefix 和 Extended cyclic prefix 的情况下的位置与 PUCCH format 格式的对应关系。

PUCCH format	Normal cyclic prefix	Extended cyclic prefix
1, 1a, 1b	3	2
2, 3	2	1
2a, 2b	2	N/A

表 1

SRS 发送数据最小为 2RB，最大为 48RB，SRS 的映射位置根据不同的情况分别只在最后一个符号发送、或只在倒数第二个符号发送、或在最后两个符号都发送。

目前，在根据 LTE-A 系统的通信协议传输的时候，数据以子帧为单位发送，每个子帧在不同的 CP 模式下，分别由 12 个或 14 个符号组成。整个上行的发送机制为：在处理当前子帧之前一个子帧的第 10 个符号发送的时刻点对高层配置的参数进行锁存；在处理当前子帧的符号时，提前两个符号的时间对数据进行相应的符号级计算，提前一个符号的时间对数据进行快速傅立叶逆变换（IFFT, Inverse Fast Fourier Transform）和滤波器的处理；最后通过相应的射频模块进行发送。

但是，由于信道类型较多，处理的场景比较复杂，在同一子帧中可能包含 CQI、ACK、SR、SRS、DMRS 等多种信息，且对于不同的信道类型需要经过不同的数据处理方法；并且，在处理大数据量时，资源的复用以及读写存储的处理时间会很长，如果不对资源进行合理的分配，则会因为读写冲突导致数据丢失。因此，如果信道在时序上不进行合理排布，在上行信道发送的过程中，会因为时序冲突等原因造成数据丢失，且会造成硬件处理的时间、面积、功耗等资源的浪费。

发明内容

有鉴于此，本发明实施例提供一种上行信道发送时序的调度方法和装置，能至少解决现有技术中存在的上述问题。

为达到上述目的，本发明的技术方案是这样实现的：

5 本发明实施例提供了一种上行信道发送时序的调度方法，所述方法包括：

确定各上行信道的信号处理过程的最大时间开销；

根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。

10 上述方案中，所述确定对各上行信道的信号处理过程的最大时间开销包括：分别确定各上行信道的符号级处理过程、快速傅里叶逆变换 IFFT 数据处理及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销。

上述方案中，所述根据各上行信道的信号处理过程的最大时间开销，
15 对各上行信道发送的时序进行调度包括：

根据各上行信道的符号级处理过程的最大时间开销，对物理上行链路共享信道 PUSCH 处理过程、物理上行链路控制信道 PUCCH 处理过程进行
时序上的调度排布；

根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以
20 及 PUSCH 处理过程和 PUCCH 处理过程的时序，对 IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程进行时序上的调度排布；

根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序，对
25 输入数据到 buffer 以及 IFFT 符号位清零的过程进行时序上的调度排布。

上述方案中，所述方法还包括：根据各上行信道的符号级处理过程的最大时间开销，对解调的参考信号 DMRS 处理过程、信道探测参考信号 SRS 处理过程、调度请求信号 SR 处理过程进行时序上的调度排布。

上述方案中，所述方法还包括：

- 5 根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序，确定资源映射过程的时序；

根据所述输入数据到 buffer 过程的时序，确定滤波器处理过程的时序。

本发明实施例还提供了一种上行信道发送时序的调度装置，所述装置包括：时间确定模块、时序调度模块，其中，

- 10 所述时间确定模块，用于确定各上行信道的信号处理过程的最大时间；
 所述时序调度模块，用于根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。

- 上述方案中，所述时间确定模块确定各上行信道的信号处理过程的最大时间开销包括：分别确定各上行信道的符号级处理过程、IFFT 数据处理
15 及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销。

上述方案中，所述时序调度模块包括第一调度单元、第二调度单元，第三调度单元；其中，

- 所述第一调度单元，用于根据各上行信道的符号级处理过程的最大时
20 间开销，对 PUSCH 处理过程、PUCCH 处理过程进行时序上的调度排布；

 所述第二调度单元，用于根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序，对 IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程进行时序上的调度排布；

- 25 所述第三调度单元，用于根据 IFFT 数据处理及二分之一载波频偏处理

过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序，对输入数据到 buffer 以及 IFFT 符号位清零的过程进行时序上的调度排布。

- 5 上述方案中，所述时序调度模块还包括第四调度单元，用于根据各上行信道的符号级处理过程的最大时间开销，对解调的参考信号 DMRS 处理过程、信道探测参考信号 SRS 处理过程、调度请求信号 SR 处理过程进行时序上的调度排布。

10 上述方案中，所述时序调度模块包括第五调度单元，用于根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序，确定资源映射过程的时序；根据所述输入数据到 buffer 过程的时序，确定滤波器处理过程的时序。

15 本发明实施例所提供的上行信道发送时序的调度方法和装置，确定各上行信道的信号处理过程的最大时间开销；根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。如此，能在功能覆盖的前提下最大限度的复用资源，以达到节约功耗和面积的目的；并且，将各个信道在时序上合理进行排布，从而避免时序上的冲突。

附图说明

图 1 为本发明实施例上行信道发送时序的调度方法流程示意图；

图 2 为本发明实施例上行信道的信号处理过程示意图；

20 图 3 为本发明实施例本发明实施例非 SRS 上行时序排列示意图；

图 4 为本发明实施例本发明实施例 SRS 上行时序排列示意图；

图 5 为本发明实施例上行信道发送时序的调度装置结构示意图。

具体实施方式

本发明实施例中，确定各上行信道的信号处理过程的最大时间开销；

根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。

其中，所述确定各上行信道的信号处理过程的最大时间开销包括：分别确定各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏
5 处理过程、输入数据到缓冲区（buffer）过程的最大时间开销。

所述根据各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度包括：

根据各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏处理过程、输入数据到 buffer 过程的最大时间开销，对 PUSCH 处理过程、
10 PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器（RAM, Random Access Memory）读取过程、输入数据到 buffer 以及 IFFT 符号位清零的过程、DMRS 处理过程、SRS 处理过程、SR 处理过程进行时序上的调度排布；并根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序，确定资源映射过程的时序；根据所述输入数据到 buffer 过程的时序，确定滤波器处理过程
15 的时序。

下面结合附图及具体实施例，对本发明技术方案的实施作进一步的详细描述。本发明实施例上行信道发送时序的调度方法流程如图 1 所示，包括以下步骤：

步骤 101：确定各上行信道的信号处理过程的最大时间开销；

20 这里，所述确定各上行信道的信号处理过程的最大时间开销包括：分别确定各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销。

本发明实施例所述确定各上行信道的信号处理过程的最大时间开销依据图 2 所示的信号处理过程进行，图 2 为本发明实施例上行信道的信号处理过程示意图，如图 2 所示，本发明实施例所述信号处理过程包括以下步
25

骤:

步骤 101a: 对各信道进行符号级处理;

所谓符号级处理, 是指对数据进行调制、加扰和扩频处理。根据协议对数据进行加工处理便于发送和接收。对各信道进行符号级处理包括以下
5 过程, 下述过程中的标号 A1-C1 仅仅为了区分不同的处理过程, 并不限定执行先后顺序。

步骤 A1: 对 PUSCH 进行符号级处理;

对 PUSCH 在符号级处理过程中, 首先需要读取预先存储在交织存储单元中的数据, 进行符号级数据处理, 之后将处理后的数据进行离散傅里叶
10 变换 (DFT, Discrete Fourier Transform) 计算;

步骤 B1: 对 PUCCH 进行符号级处理;

对于 PUCCH 的符号级处理主要为符号级数据的处理, 但是 PUCCH 中 PUCCH format3 (协议规定的一种上行控制信道的格式 3) 在进行符号级数据处理之后, 还需要进行 DFT 运算;

15 步骤 C1: 对 SRS、PUSCH DMRS 及 PUCCH DMRS 进行符号级处理;

其中, SRS、PUSCH DMRS 及 PUCCH DMRS 只需要进行符号数据的处理, 但是由于 PUSCH DMRS 与 SRS 处理时间比较长, 所以需要提前计算然后进行存储。

步骤 101b: 对各信道进行资源映射处理;

20 对于各个信道的不同数据, 发送的地址协议是有要求的, 因此, 在对信道进行符号级处理后, 需要通过资源映射处理将相应的数据与相应的地址匹配, 才能进行下一步的处理过程。

在资源映射处理过程中, 需要对不同信道加以区分, 不同的信道对应不同的加权系数, 将不同信道经过相应的系数加权后, 将结果存入 IFFT
25 RAM 中。

所述加权系数与传统发送数据的经验值有关，根据以下计算过程来确定：

```

IF LinearPowerRate >= 1
  Equivalent_RB = M_PUSCH_RB + 1.0 / LinearPowerRate;
5  K = sqrt ( N / Equivalent_RB / 12 )
  PUSCH_scale1 = 8
  PUCCH_scale1 = 8 / sqrt ( LinearPowerRate )
  PUSCH_scale3 = 0.9 * K / 8
  PUCCH_scale3 = 0.9 * K / 8
10 ELSE
  Equivalent_RB = 1 + M_PUSCH_RB * LinearPowerRate;
  K = sqrt ( N / Equivalent_RB / 12 )
  PUSCH_scale1 = 8 * sqrt ( LinearPowerRate )
  PUCCH_scale1 = 8
15 PUSCH_scale3 = 0.9 * K / 8
  PUCCH_scale3 = 0.9 * K / 8
END

```

其中，LinearPowerRate 为线性功率，M_PUSCH_RB 为表示上行传输的带宽，以资源块数目表示，N 为 ifft 的点数，scale1 和 scale3 为两种不同的加权因子，PUCCH scale 和 PUSCH scale 分别代表不同信道的加权因子。

步骤 101c: 进行 IFFT 处理；

在资源映射处理后，进行 IFFT 处理。这里，IFFT 处理是对数据进行频域和时域的转化，目的是实现对多载波的调制，确保数据进行正确的发送。

在 IFFT 的处理过程中，首先需要读取 IFFT RAM 中由资源映射处理输出的数据，所述数据包括 PUCCH、PUSCH、PRACH 以及对应的参考信号如：SRS、PUCCH DMRS、PUSCH DMRS、SR 等；然后将所述数据进行 IFFT 处理。

在不同的信道类型下, IFFT 处理过程可以包含上述数据中的部分数据, 也可能全部都有。对各信道的数据进行 IFFT 计算后, 进入二分之一载波频偏处理过程;

步骤 101d: 二分之一载波频偏处理;

5 具体的, 在二分之一载波频偏处理中, 需要根据高层的参数对数据进行系数加权, 然后根据不同的载波模式将所述数据写入到 buffer。

这里, 高层配置的参数决定二分之一载波频偏模块的工作状态, 在加权结束后, 会有两种不同的处理模式: 一种是高层配置为单音模式, 直接将数据写到对应的地址单元; 另一种是非单音模式, 会让加权后的数据再
10 进行一次载波频偏的相关处理; 两种不同的处理方式是由高层配置的。

本发明实施例中, 载波模式包括单载波和双载波; 在单载波的时候只会用到两个存储单元进行存储: 存储单元 A 和存储单元 B。存储的方式为乒乓存储方式, 即: 第一段数据存储到存储单元 A, 第二段数据存到存储单元 B, 第三段数据再存储到存储单元 A, 依次类推; 在双载波的模式下会
15 用到四个存储单元, 每两个对应一个载波的数据存储。

步骤 101e: 进行滤波器处理;

在二分之一载波频偏处理后, 进行滤波器处理; 在滤波器的处理中, 需要读取二分之一载波频偏处理存储的数据, 然后进行滤波器内部计算。例如: 根据滤波器不同阶数来进行分层次的乘加计算, 计算的结果为经过
20 饱和截位的定点数, 例如, 本发明实施例中计算结果虚部实部分别位宽为 18bit 的定点数。

本发明实施例中, 分别确定各上行信道的信号处理过程的最大时间开销, 本发明实施例以 245MHZ 为例, 确定各上行信道的信号处理过程的最大时间开销包括但不限于以下步骤:

25 步骤 A2: 确定各上行信道的符号级处理过程的最大时间开销;

在符号级处理过程中，在最大为 100RB 的 PUSCH 的情况下，消耗时间最多的是对 96RB 的（1152 点）PUSCH 符号进行 DFT 处理的过程，大约为 6920 个 clk；

由于 PUCCH format3 在进行符号级数据处理之后，还需要进行 DFT 运算，因此，还要确定 PUCCH 处理过程的最大时间开销；PUCCH 处理过程中占用时间最多的为对 PUCCH format3 进行处理的过程，大约为 205 个 clk；

步骤 B2：确定 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销；

从 IFFT 数据输入，到有第一个数据输出到二分之一载波频偏后的 buffer，最长时间为 2048 点，需要 3166 个 clk；

步骤 C2：确定输入数据到 buffer 过程的最大时间开销；

IFFT 输出数据到 buffer 中最长占用时间为 2048 点，需要 2048 个 clk，且输出数据不能超过符号时间的一半；

另外，对于符号 0 的时间在时间调整（TA）调整为最大的情况下，会比正常符号短，需要进行单独计算；

对于 ECP 的情况，由于单独符号的 ECP 时间要比 NCP 长很多，因此，NCP 下的时序排布，也适用于 ECP 的情况。

本发明实施例所述确定各上行信道的信号处理过程的最大时间开销的方法仅仅示意以 245MHZ 为例，但并不限定所述 245MHZ 时钟范围。

步骤 102：根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。

所述根据各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度包括：

根据各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销，对 PUSCH 处

理过程、PUCCH 处理过程、IFFT 输出过程、IFFT RAM 读取过程、输入数据到 buffer 以及 IFFT 符号位清零的过程、DMRS 处理过程、SRS 处理过程、SR 处理过程进行时序上的调度排布，并根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序，确定资源映射过程的时序；根据所述输入数据到
5 buffer 过程的时序，确定滤波器处理过程的时序。

具体的，根据各上行信道的符号级处理过程的最大时间开销，对物理上行链路共享信道 PUSCH 处理过程、物理上行链路控制信道 PUCCH 处理过程进行时序上的调度排布；

根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序，对 IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程进行时序上的调度排布；
10

根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序，对
15 输入数据到 buffer 以及 IFFT 符号位清零的过程进行时序上的调度排布。

根据各上行信道的符号级处理过程的最大时间开销，对解调的参考信号 DMRS 处理过程、信道探测参考信号 SRS 处理过程、调度请求信号 SR 处理过程进行时序上的调度排布。

根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序，确定资源映射
20 过程的时序；

根据所述输入数据到 buffer 过程的时序，确定滤波器处理过程的时序。

下面结合图 3 对本发明实施例上行信道发送时序的调度方法进行分析，图 3 包括图 3-0、图 3-1、图 3-2、图 3-3。本发明实施例以每个符号的处理时间为 17536clk 为例，在当前工作时钟下，由于上行要支持双载波的处理，
25 所以对每个通道的时间分配为半个符号的时间 8768clk，在每个符号开始会

有计数器对每个时钟脉冲进行计数，并根据该计数来进行上行信道的时序调度。

具体的，图 3-0 为本发明实施例非 SRS 上行时序排列示意图，为了使图 3-0 展示更为清楚，将图 3-0 分为图 3-1、图 3-2、图 3-3，其中，图 3-1、图 3-2、图 3-3 为分别为图 3-0 的一部分；其中，1200、12 代表为 PUSCH 和

PUCCH RB 的个数：2048、512 为 IFFT 支持的最大点数， 为 PUSCH 处理过程， 为 IFFT 读 RAM 过程， 为读 PUSCH RAM 过程， 为读 SRS RAM 过程， 为 PUCCH/DMRS 处理过程， 为 IFFT 清零过程， 为 PUSCH DMRS 处理过程， 为 PUCCH DMRS 计算过程，

 为 IFFT 输出/写 buffer 过程， 为 SRS 计算过程；图 3 中各处理过程在时序图上所占的大小仅仅是示意性的，各处理过程在时序中所占的时长以图 3 中的数据标注为准。

本发明实施例非 SRS 上行信道发送时序的调度方法包括下步骤：

步骤 A3：根据各上行信道的符号级处理过程的最大时间开销，确定 PUSCH 处理过程、PUCCH 处理过程的时序；

具体的，PUSCH 在 DFT 处理时，最大为 6950clk，所以将 PUSCH 的结束点定在 6950 的点；由于要支持 PUCCH 与 PUSCH 并发，且 PUCCH format3 需要用到 DFT 的模块，为避免时序冲突，将 PUCCH 的处理定于 PUSCH 之后，如图 3-1 所示；

在信道的符号级处理过程中，由于其他信道只需要进行符号级数据处理，因此与 PUSCH 处理过程、PUCCH 处理过程不存在时序冲突，且过程的时间开销均小于 PUSCH 处理过程、PUCCH 处理过程的时间开销，因此，其他信道的符号级处理过程可以与 PUSCH 处理过程、PUCCH 处理过程并

发执行。

步骤 B3: 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序, 确定 IFFT 输出过程的时序;

- 5 由于 IFFT 要支持最大为 2048 点的计算, 因此开始输出到滤波器的点最晚在 7165clk 结束, 因此 IFFT 输出的点在考虑时间开销的情况下定在 5050clk 的点; 如图 3-2 所示;

步骤 C3: 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程、IFFT 输出过程的时序,
10 确定 IFFT RAM 读取过程的时序;

IFFT RAM 从有数据输入到第一个数据输出, 需要的最大时间开销为 3166clk, 所以对 IFFT RAM 的读取定在 1884 这个点;

步骤 D3: 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、
15 PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序, 确定输入数据到 buffer 以及 IFFT 符号位清零的过程时序;

在 IFFT 有数据输出后, 即开始输入数据到 buffer, 此时 IFFT 的输入 ram 就可以得到释放, 为了避免数据的影响需要对 IFFT 进行清 0 的操作, 所以当 IFFT 有数据输出时, 便可以在相应的符号位对其清 0, 因此, 将输入数
20 据到 buffer 以及 IFFT 符号位清零定在 5050clk 的点;

步骤 E3: 根据各上行信道的符号级处理过程的最大时间开销, 确定 DMRS 处理过程的时序;

由于 PUSCH 的 DMRS 在最大情况下, 会占用较多的时间, 所以 PUSCH 的 DMRS 会在提前 5 个符号的时间开始计算, 并存入相应的 ram 中, 在需
25 要进行 PUSCH DMRS 数据处理时, 读取相应的 ram, 如图 3-0、3-1、3-2

中 所示。



步骤 F3: 根据各上行信道的符号级处理过程的最大时间开销, 确定 SRS 处理过程的时序;

图 4 为本发明实施例 SRS 上行时序排列示意图, 如图 4 所示, 在有 SRS 发送的情况下, 当前符号是不会有 PUSCH 或 PUCCH 信道的数据发送, 由于 SRS 的处理也需要较长的时间, 硬件会根据 SRS 需要发送的符号位和相应的载波情况, 提前 4 个符号的时间开始 SRS 信道数据的计算并存入相应的 ram 中, 图 4 中 所示。

SR 的处理在 PUCCH 处理过程中执行;

另外, 根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序, 确定资源映射过程的时序; 根据所述输入数据到 buffer 过程的时序, 确定滤波器处理过程的时序。

由于资源映射过程所需的 clk 较少, 一般为几个 clk, 一般情况下不会造成时序上的冲突, 因此资源映射过程的时序可以根据 PUSCH 处理过程和 PUCCH 处理过程的时序确定, 即在 PUSCH 处理过程和 PUCCH 处理过程后, 进行资源映射处理。输入数据到 buffer 之后, 进入滤波器处理过程, 因此, 根据所述输入数据到 buffer 过程的时序, 确定滤波器处理过程的时序。

在相同的情况下, 第二个通道的处理与第一个通道的处理采样同样的方式, 只不过开始的点为 7165clk 的点;

在有 TA 的情况下, NCP 的符号 0 时间最短, 为 14320clk, 如图 3-3 所示, 在这种情况下通道 2 在处理数据量比较大时是无法完成的, 所以会借用符号 1 中的一些时间, 在完成通道 1 的处理后对计数器进行相应的清 0 操作, 并按照正常情况对符号 1 的数据进行处理, 即计数器从 0 开始累加, 并在相应节点处理相应数据;

本发明实施例所述方法是在 245MHZ 时钟情况下，LTE-A 系统上行信道发送时序的调度方法，但并不限定此范围，在其他频率的工作时钟和带宽的情况下，使用本发明实施例所述方法，只需要对计数器的节点进行相应的移动也可以实现合理的调度，达到功能覆盖、节约面积功耗的目的。

5 本发明实施例还提供了一种上行信道发送时序的调度装置，如图 5 所示，所述装置包括：时间确定模块 51、时序调度模块 52，其中，

所述时间确定模块 51，用于确定对各上行信道的信号处理过程的最大时间开销；

具体的，所述时间确定模块 51 确定各上行信道的信号处理过程的最大
10 时间开销包括：分别确定各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销。

本发明实施例以 245MHZ 为例，所述时间确定模块 51 确定各上行信道的符号级处理过程的最大时间开销包括：在符号级处理过程中，在最大为
15 100RB 的 PUSCH 的情况下，消耗时间最多的是对 96RB 的(1152 点)PUSCH 符号进行 DFT 处理的过程，大约为 6920 个 clk；

由于 PUCCH format3 在进行符号级数据处理之后，还需要进行 DFT 运算，因此，所述时间确定模块 51 还要确定 PUCCH 处理过程的最大时间开销；PUCCH 处理过程中占用时间最多的为对 PUCCH format3 进行处理的过程，
20 大约为 205 个 clk；

所述时间确定模块 51 确定 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销包括：从 IFFT 数据输入，到有第一个数据输出到二分之一载波频偏后的 buffer，最长时间为 2048 点，需要 3166 个 clk；

所述时间确定模块 51 计算确定输入数据到 buffer 过程的最大时间开销
25 包括 IFFT 输出数据到 buffer 中最长占用时间为 2048 点，需要 2048 个 clk，

且输出数据不能超过符号时间的一半;

另外,对于符号 0 的时间在 TA 调整为最大的情况下,会比正常符号短,需要进行单独计算;

所述时序调度模块 52,用于根据所述各上行信道的信号处理过程的最大时间开销,对各上行信道发送的时序进行调度。

所述时序调度模块 52 所述根据各上行信道的信号处理过程的最大时间开销,对各上行信道发送的时序进行调度包括:所述时序调度模块 52 根据各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏处理过程、输入数据到 buffer 过程的最大时间开销;对 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT RAM 读取过程、输入数据到 buffer 以及 IFFT 符号位清零的过程、DMRS 处理过程、SRS 处理过程、SR 处理过程进行时序上的调度排布。

具体的,所述时序调度模块 52 包括第一调度单元 521、第二调度单元 522,第三调度单元 523;其中,

所述第一调度单元 521,用于根据各上行信道的符号级处理过程的最大时间开销,对 PUSCH 处理过程、PUCCH 处理过程进行时序上的调度排布;

具体的,所述第一调度单元 521 根据各上行信道的符号级处理过程的最大时间开销确定 PUSCH 处理过程、PUCCH 处理过程的时序包括:PUSCH 在 DFT 处理时,最大为 6950clk,所以将所述 PUSCH 的结束点定在 6950 的点;由于要支持 PUCCH 与 PUSCH 并发,且 PUCCH format3 需要用到 DFT 的模块,为避免时序冲突,所述第一调度单元 521 将 PUCCH 的处理定于 PUSCH 之后;在信道的符号级处理过程中,由于其他信道只需要进行符号级数据处理,因此与 PUSCH 处理过程、PUCCH 处理过程不存在时序冲突,且过程的时间开销均小于 PUSCH 处理过程、PUCCH 处理过程的时间开销,因此,其他信道的符号级处理过程可以与 PUSCH 处理过程、PUCCH

处理过程并发执行。

所述第二调度单元 522，用于根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序，对 IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程进行时序上的调度排布；

所述第二调度单元 522 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序确定 IFFT 输出过程的时序包括：由于 IFFT 要支持最大为 2048 点的计算，即开始输出到滤波器的点最晚在 7165clk 结束，因此，在考虑时间开销的情况下所述时序调度模块 52 将 IFFT 输出的点定在 5050clk 的点；

所述第二调度单元 522 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序确定 IFFT RAM 读取过程的时序包括：IFFT RAM 从有数据输入到第一个数据输出，需要的最大时间开销为 3166clk，因此，所述第二调度单元 522 对 IFFT RAM 的读取定在 1884 这个点；

所述第三调度单元 523，用于根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序，对输入数据到 buffer 以及 IFFT 符号位清零的过程进行时序上的调度排布。

所述第三调度单元 523 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序确定输入数据到 buffer 以及 IFFT 符号位清零的过程时序包括：在 IFFT 有数据输出后，即开始输入数据到 buffer，此时 IFFT 的输入 ram

就可以得到释放,为了避免数据的影响需要对 IFFT 进行清 0 的操作,当 IFFT 有数据输出时,便可以在相应的符号位对其清 0,所述第三调度单元 523 将输入数据到 buffer 以及 IFFT 符号位清零定在 5050clk 的点;

所述时序调度模块 52 还包括第四调度单元 524,用于根据各上行信道的符号级处理过程的最大时间开销,对解调的参考信号 DMRS 处理过程、信道探测参考信号 SRS 处理过程、调度请求信号 SR 处理过程进行时序上的调度排布。

所述第四调度单元 524 根据各上行信道的符号级处理过程的最大时间开销确定 DMRS 处理过程的时序包括:由于 PUSCH 的 DMRS 在最大情况下,会占用较多的时间,所以,PUSCH 的 DMRS 会在提前 5 个符号的时间开始计算,并存入相应的 ram 中,在需要进行 PUSCH DMRS 数据处理时,读取相应的 ram。

所述第四调度单元 524 根据各上行信道的符号级处理过程的最大时间开销确定 SRS 处理过程的时序包括在有 SRS 发送的情况下,当前符号是不会有 PUSCH 或 PUCCH 信道的数据发送,由于 SRS 的处理也需要较长的时间,硬件会根据 SRS 需要发送的符号位和相应的载波情况,提前 4 个符号的时间开始 SRS 信道数据的计算并存入相应的 ram 中。

另外,所述第四调度单元 524 将 SR 的处理规程在 PUCCH 处理过程中执行;

所述时序调度模块 52 还包括第五调度单元 525,用于根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序,确定资源映射过程的时序;根据所述输入数据到 buffer 过程的时序,确定滤波器处理过程的时序。

由于资源映射过程所需的 clk 较少,一般为几个 clk,一般情况下不会造成时序上的冲突,因此资源映射过程的时序可以根据 PUSCH 处理过程和 PUCCH 处理过程的时序确定,即在 PUSCH 处理过程和 PUCCH 处理过程

后，进行资源映射处理。输入数据到 buffer 之后，进入滤波器处理过程，因此，根据所述输入数据到 buffer 过程的时序，确定滤波器处理过程的时序。

在相同的情况下，第二个通道的处理与第一个通道的处理采样同样的方式，只不过开始的点为 7165clk 的点；

在有 TA 的情况下，NCP 的符号 0 时间最短，为 14320clk，在这种情况下通道 2 在处理数据量比较大时是无法完成的，所以会借用符号 1 中的一些时间，在完成通道 1 的处理后对计数器进行相应的清 0 操作，并按照正常情况对符号 1 的数据进行处理，即计数器从 0 开始累加，并在相应节点处理相应数据；

图 5 中所示的一种上行信道发送时序的调度装置中的各处理模块的实现功能，可参照前述一种上行信道发送时序的调度方法的相关描述而理解。本领域技术人员应当理解，图 5 所示的一种上行信道发送时序的调度装置中各处理单元的功能可通过运行于处理器上的程序而实现，也可通过具体的逻辑电路而实现，比如：可由中央处理器（CPU）、微处理器（MPU）、数字信号处理器（DSP）、或现场可编程门阵列（FPGA）实现。

在本发明所提供的几个实施例中，应该理解到，所揭露的方法、装置及系统，可以通过其他方式实现。以上所描述的装置实施例仅仅是示意性的，例如，所述模块的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，如：多个模块或组件可以结合，或可以集成到另一个系统，或一些特征可以忽略，或不执行。另外，所显示或讨论的各组成部分相互之间的通信连接可以通过一些接口，设备或模块的间接耦合或通信连接，可以是电性的、机械的或其他形式的。

上述作为分离部件说明的模块可以是、或也可以不是物理上分开的，作为模块显示的部件可以是、或也可以不是物理单元，即可以位于一个地

方，也可以分布到多个网络单元上；可以根据实际的需要选择其中的部分或全部模块来实现本实施例方案的目的。

另外，在本发明各实施例中的各功能模块可以全部集成在一个处理模块中，也可以是各模块分别单独作为一个模块，也可以两个或两个以上模块集成在一个模块中；上述集成的模块既可以采用硬件的形式实现，也可以采用硬件加软件功能单元的形式实现。

本领域普通技术人员可以理解：实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成，前述的程序可以存储于计算机可读取存储介质中，该程序在执行时，执行包括上述方法实施例的步骤；而前述的存储介质包括：移动存储设备、只读存储器（ROM，Read-Only Memory）、磁碟或者光盘等各种可以存储程序代码的介质。

或者，本发明实施例上述集成的模块如果以软件功能模块的形式实现并作为独立的产品销售或使用，也可以存储在一个计算机可读取存储介质中。基于这样的理解，本发明实施例的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机、服务器、或者网络设备）执行本发明各个实施例所述方法的全部或部分。而前述的存储介质包括：移动存储设备、ROM、磁碟或者光盘等各种可以存储程序代码的介质。

本发明是实例中记载的一种上行信道发送时序的调度方法和装置只以上述实施例为例，但不仅限于此，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

以上所述，仅为本发明的较佳实施例而已，并非用于限定本发明的保

护范围。

工业实用性

5 本发明公开了一种上行信道发送时序的调度方法和装置，能够确定各上行信道的信号处理过程的最大时间开销；根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。如此，能在功能覆盖的前提下最大限度的复用资源，以达到节约功耗和面积的目的；并且，将各个信道在时序上合理进行排布，从而避免时序上的冲突。

权利要求书

1、一种上行信道发送时序的调度方法，所述方法包括：

确定各上行信道的信号处理过程的最大时间开销；

5 根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。

2、根据权利要求1所述方法，其中，所述确定对各上行信道的信号处理过程的最大时间开销包括：分别确定各上行信道的符号级处理过程、快速傅里叶逆变换 IFFT 数据处理及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销。

10 3、根据权利要求1所述方法，其中，所述根据各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度包括：

根据各上行信道的符号级处理过程的最大时间开销，对物理上行链路共享信道 PUSCH 处理过程、物理上行链路控制信道 PUCCH 处理过程进行时序上的调度排布；

15 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序，对 IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程进行时序上的调度排布；

20 根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程的时序，对输入数据到 buffer 以及 IFFT 符号位清零的过程进行时序上的调度排布。

25 4、根据权利要求3所述方法，其中，所述方法还包括：根据各上行信道的符号级处理过程的最大时间开销，对解调的参考信号 DMRS 处理过程、信道探测参考信号 SRS 处理过程、调度请求信号 SR 处理过程进行时序上的调度排布。

5、根据权利要求 3 或 4 所述方法，其中，所述方法还包括：

根据所述 PUSCH 处理过程和 PUCCH 处理过程的时序，确定资源映射过程的时序；

根据所述输入数据到 buffer 过程的时序，确定滤波器处理过程的时序。

5 6、一种上行信道发送时序的调度装置，所述装置包括：时间确定模块、时序调度模块，其中，

所述时间确定模块，配置为确定各上行信道的信号处理过程的最大时间；

所述时序调度模块，配置为根据所述各上行信道的信号处理过程的最大时间开销，对各上行信道发送的时序进行调度。

7、根据权利要求 6 所述装置，其中，所述时间确定模块确定各上行信道的信号处理过程的最大时间开销包括：分别确定各上行信道的符号级处理过程、IFFT 数据处理及二分之一载波频偏处理过程、输入数据到缓冲区 buffer 过程的最大时间开销。

15 8、根据权利要求 6 所述装置，其中，所述时序调度模块包括：第一调度单元、第二调度单元，第三调度单元；其中，

所述第一调度单元，配置为根据各上行信道的符号级处理过程的最大时间开销，对 PUSCH 处理过程、PUCCH 处理过程进行时序上的调度排布；

20 所述第二调度单元，配置为根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、以及 PUSCH 处理过程和 PUCCH 处理过程的时序，对 IFFT 输出过程、IFFT 随机存取存储器 RAM 读取过程进行时序上的调度排布；

所述第三调度单元，配置为根据 IFFT 数据处理及二分之一载波频偏处理过程的最大时间开销、输入数据到 buffer 过程的最大时间开销、以及
25 PUSCH 处理过程、PUCCH 处理过程、IFFT 输出过程、IFFT 随机存取存

存储器 RAM 读取过程的时序，对输入数据到 buffer 以及 IFFT 符号位清零的过程进行时序上的调度排布。

9、根据权利要求 8 所述装置，其中，所述时序调度模块还包括：第四调度单元，配置为根据各上行信道的符号级处理过程的最大时间开销，对
5 解调的参考信号 DMRS 处理过程、信道探测参考信号 SRS 处理过程、调度请求信号 SR 处理过程进行时序上的调度排布。

10、根据权利要求 8 或 9 所述装置，其中，所述时序调度模块包括：
第五调度单元，配置为根据所述 PUSCH 处理过程和 PUCCH 处理过程的时
序，确定资源映射过程的时序；根据所述输入数据到 buffer 过程的时序，
10 确定滤波器处理过程的时序。

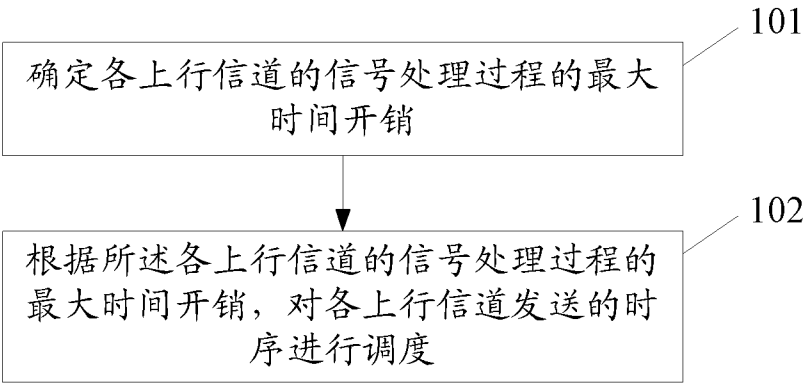


图 1

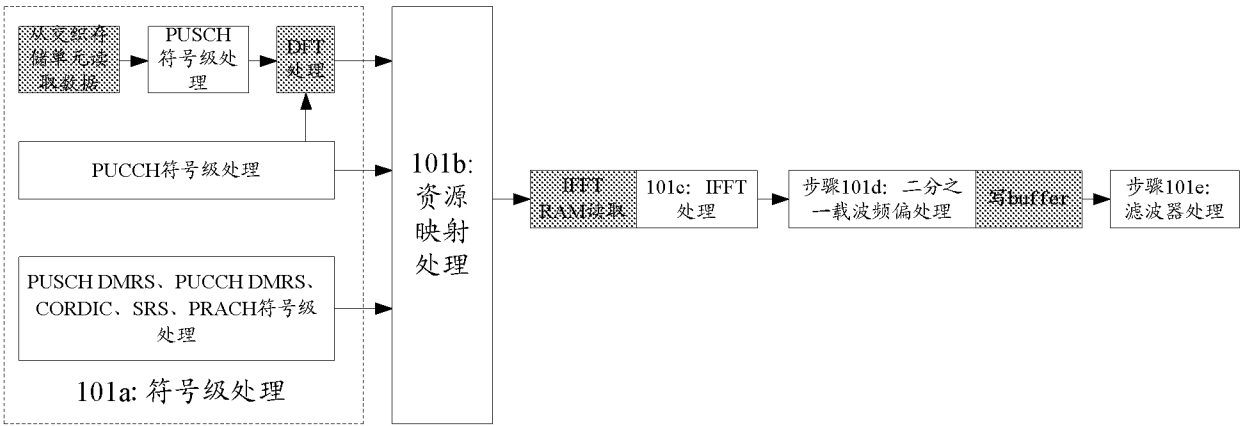
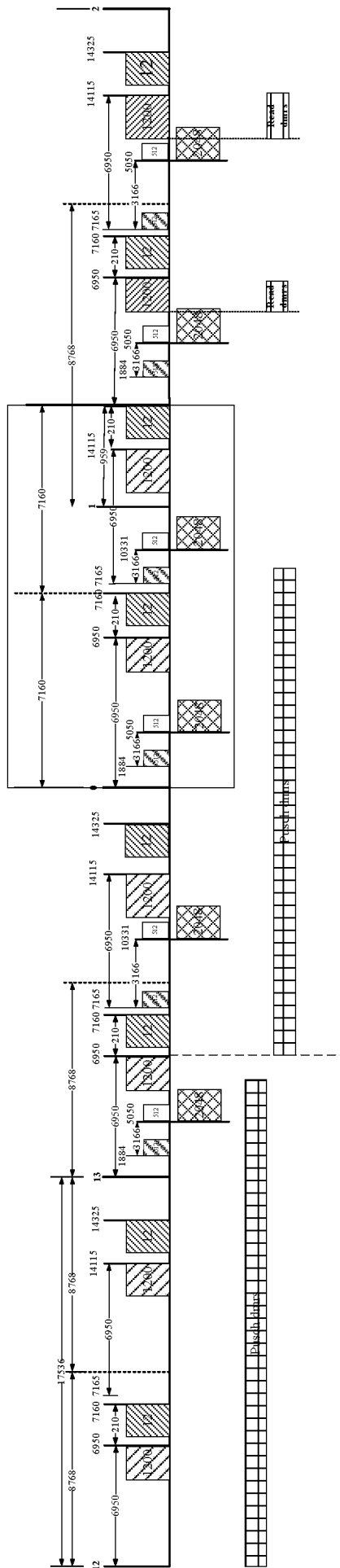


图 2

30

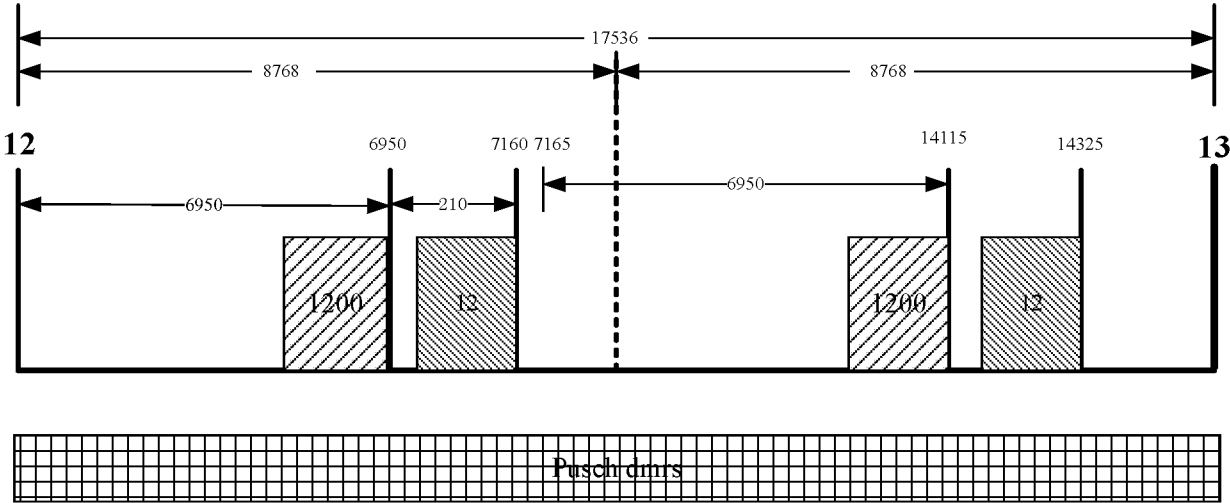



图 3-1

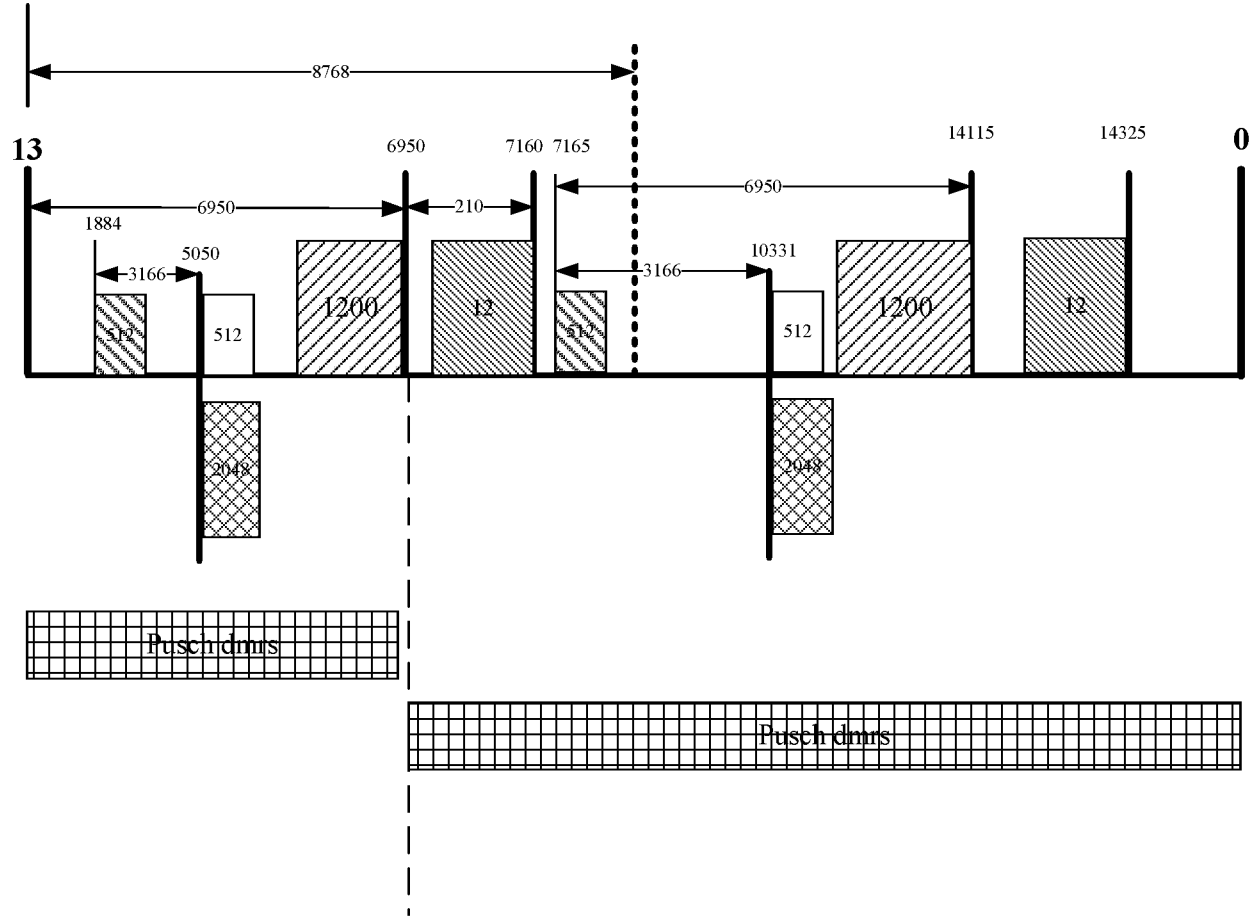


图 3-2

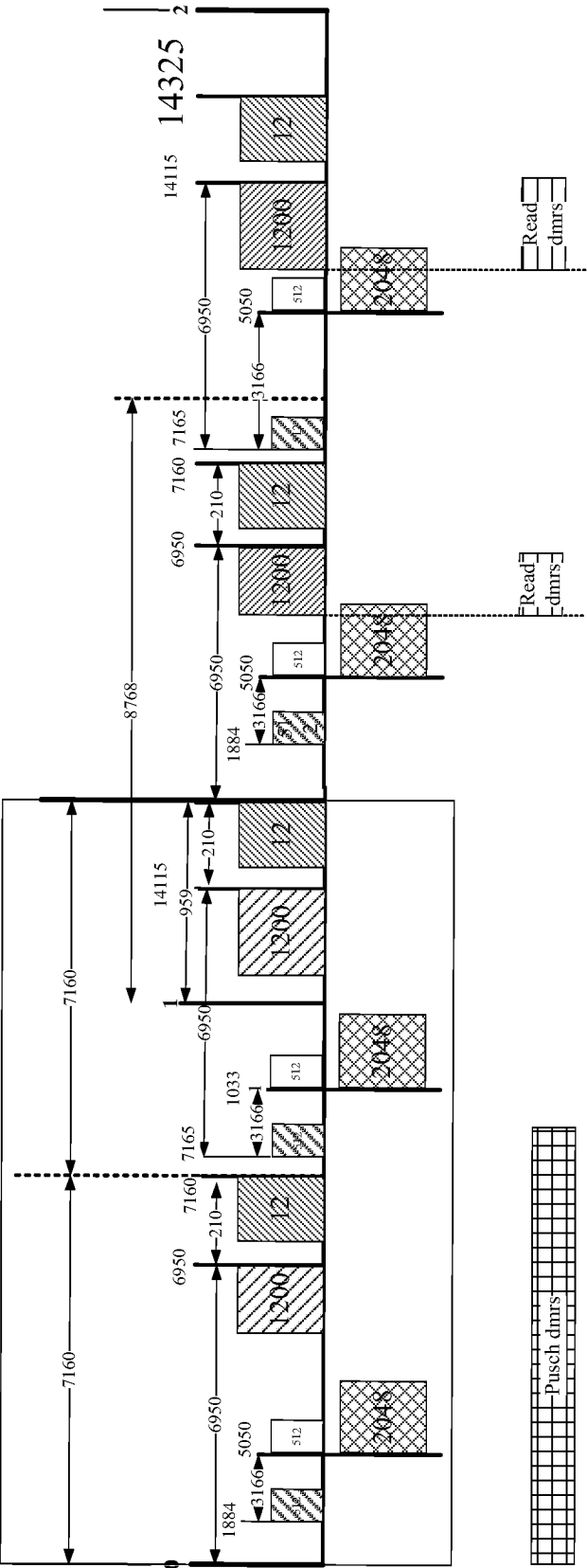


图 3-3

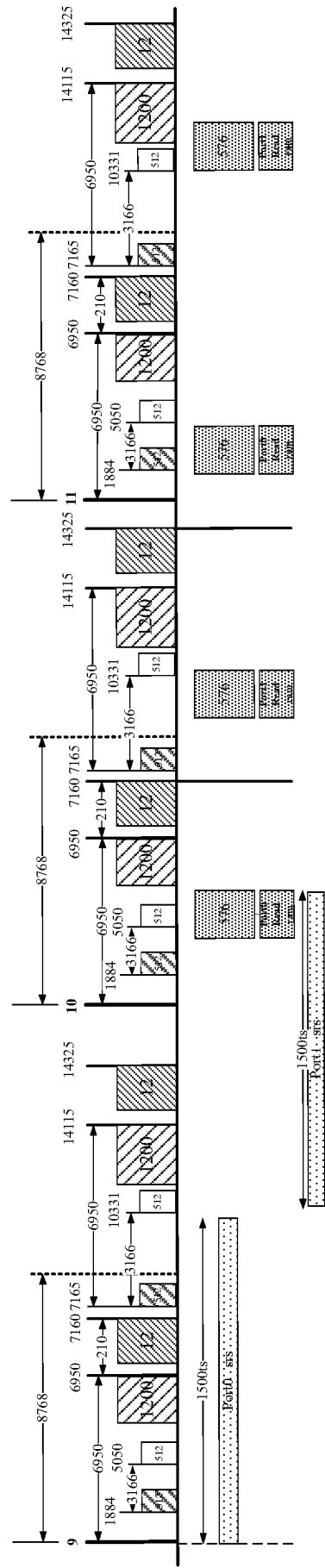


图 4



图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/094814

A. CLASSIFICATION OF SUBJECT MATTER

H04W 72/00 (2009.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H04W; H04L; H04Q

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS, CNTXT, CNKI, VEN: uplink, reverse, channel?, link?, signal, process+, time, sequence, order, spending, maximum, adjust, schedule, conflict, overlap, pusch, pucch, srs, ue

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103428868 A (HUAWEI TECHNOLOGIES CO., LTD.) 04 December 2013 (04.12.2013) description, paragraphs [0030] to [0049] and [0059] to [0093], figures 1 to 11	1, 2, 6, 7
A	CN 102665284 A (HUAWEI TECHNOLOGIES CO., LTD.) 12 September 2012 (12.09.2012) the whole document	1-10
A	WO 2013138043 A1 (INTEL CORP.) 19 September 2013 (19.09.2013) the whole document	1-10
A	CN 101523830 A (MOTOROLA INC.) 02 September 2009 (02.09.2009) the whole document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 25 April 2015	Date of mailing of the international search report 06 May 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YE, Jian Telephone No. (86-10) 62089548

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/094814

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103428868 A	04 December 2013	None	
CN 102665284 A	12 September 2012	CN 102665284 B	17 September 2014
WO 2013138043 A1	19 September 2013	EP 2826165 A1	21 January 2015
		CN 104170279 A	26 November 2014
		US 2013242726 A1	19 September 2013
		US 8902741 B2	02 December 2014
CN 101523830 A	02 September 2009	EP 2074768 A1	01 July 2009
		KR 20090057424 A	05 June 2009
		EP 2074768 B1	24 April 2013
		CN 104348752 A	11 February 2015
		ES 2405949 T3	04 June 2013
		US 8126475 B2	28 February 2012
		US 2008085719 A1	10 April 2008
		WO 2008045658 A1	17 April 2008
		KR 1070570 B1	05 October 2011

国际检索报告

国际申请号

PCT/CN2014/094814

A. 主题的分类

H04W 72/00(2009.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04W; H04L; H04Q

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CPRSABS;CNTXT;CNKI;VEN; 上行, 反向, 信道, 链路, 信号, 处理, 时间, 时序, 顺序, 开销, 最大, 调整, 调度, 冲突, 重叠, uplink, reverse, channel?, link?, signal, process+, time, sequence, order, spending, maximum, adjust, schedule, conflict, overlap, pusch, pucch, srs ue

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103428868 A (华为技术有限公司) 2013年 12月 4日 (2013 - 12 - 04) 说明书第[0030]-[0049]、[0059]-[0093]段, 附图1-11	1, 2, 6, 7
A	CN 102665284 A (华为技术有限公司) 2012年 9月 12日 (2012 - 09 - 12) 全文	1-10
A	WO 2013138043 A1 (英特尔公司) 2013年 9月 19日 (2013 - 09 - 19) 全文	1-10
A	CN 101523830 A (摩托罗拉公司) 2009年 9月 2日 (2009 - 09 - 02) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 4月 25日

国际检索报告邮寄日期

2015年 5月 6日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

叶坚

电话号码 (86-10)62089548

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/094814

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103428868	A	2013年 12月 4日	无			
CN	102665284	A	2012年 9月 12日	CN	102665284	B	2014年 9月 17日
WO	2013138043	A1	2013年 9月 19日	EP	2826165	A1	2015年 1月 21日
				CN	104170279	A	2014年 11月 26日
				US	2013242726	A1	2013年 9月 19日
				US	8902741	B2	2014年 12月 2日
CN	101523830	A	2009年 9月 2日	EP	2074768	A1	2009年 7月 1日
				KR	20090057424	A	2009年 6月 5日
				EP	2074768	B1	2013年 4月 24日
				CN	104348752	A	2015年 2月 11日
				ES	2405949	T3	2013年 6月 4日
				US	8126475	B2	2012年 2月 28日
				US	2008085719	A1	2008年 4月 10日
				WO	2008045658	A1	2008年 4月 17日
				KR	1070570	B1	2011年 10月 5日

表 PCT/ISA/210 (同族专利附件) (2009年7月)