



(19) **RU** ⁽¹¹⁾ **2 180 985** ⁽¹³⁾ **C2**
(51) МПК⁷ **H 03 K 3/286**

РОССИЙСКОЕ АГЕНТСТВО
ПО ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) **ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ РОССИЙСКОЙ
ФЕДЕРАЦИИ**

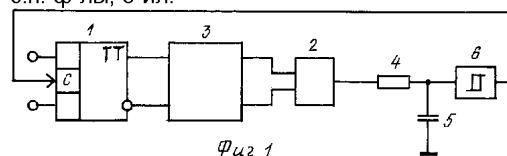
(21), (22) Заявка: 99116822/09, 02.08.1999
(24) Дата начала действия патента: 02.08.1999
(46) Дата публикации: 27.03.2002
(56) Ссылки: SU 1019594 A, 23.05.1983. SU 852131 A1, 10.09.1997. SU 1814486 A1, 10.09.1997. SU 1734563 A1, 10.09.1997. SU 1145890 A1, 10.09.1997. RU 2106742 C1, 10.03.1998. US 3980895 A, 14.09.1976.
(98) Адрес для переписки:
607190, Нижегородская обл., г. Саров, пр-т
Мира, 37, РФЯЦ - ВНИИЭФ, начальнику
ОПИНТИ А.А.Кимачеву

(71) Заявитель:
Российский федеральный ядерный центр -
Всероссийский научно-исследовательский
институт экспериментальной физики,
Министерство Российской Федерации по
атомной энергии
(72) Изобретатель: Егоров Л.Б.,
Островский О.А., Шишкин Г.И.
(73) Патентообладатель:
Российский федеральный ядерный центр -
Всероссийский научно-исследовательский
институт экспериментальной физики,
Министерство Российской Федерации по
атомной энергии

(54) **ТРИГГЕРНОЕ УСТРОЙСТВО**

(57)
Изобретение относится к импульсной технике и может быть использовано в устройствах вычислительной техники и систем управления. Техническим результатом является упрощение триггерного устройства путем уменьшения количества элементов памяти на магнитных сердечниках и других дискретных элементов. Технический результат достигается за счет того, что устройство

содержит триггер, логический элемент, элемент памяти на магнитном сердечнике, резистор и конденсатор, триггер Шмитта. 2 з.п. ф-лы, 3 ил.



RU 2 180 985 C2

RU 2 180 985 C2



(19) **RU** ⁽¹¹⁾ **2 180 985** ⁽¹³⁾ **C2**
 (51) Int. Cl.⁷ **H 03 K 3/286**

RUSSIAN AGENCY
 FOR PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

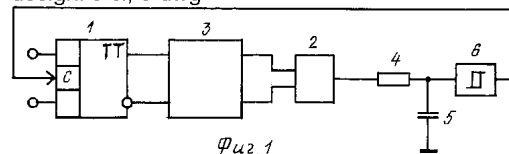
(21), (22) Application: 99116822/09, 02.08.1999
 (24) Effective date for property rights: 02.08.1999
 (46) Date of publication: 27.03.2002
 (98) Mail address:
 607190, Nizhegorodskaja obl., g. Sarov, pr-t
 Mira, 37, RFJaTs - VNIIEhF, nachal'niku
 OPINTI A.A.Kimachevu

(71) Applicant:
 Rossijskij federal'nyj jadernyj tsentr -
 Vserossijskij nauchno-issledovatel'skij
 institut ehksperimental'noj fiziki,
 Ministerstvo Rossijskoj Federatsii po
 atomnoj ehnergii
 (72) Inventor: Egorov L.B.,
 Ostrovskij O.A., Shishkin G.I.
 (73) Proprietor:
 Rossijskij federal'nyj jadernyj tsentr -
 Vserossijskij nauchno-issledovatel'skij
 institut ehksperimental'noj fiziki,
 Ministerstvo Rossijskoj Federatsii po
 atomnoj ehnergii

(54) **FLIP-FLOP UNIT**

(57) Abstract:
 FIELD: pulse engineering, computers, control systems. SUBSTANCE: unit has flip-flop, logic circuit, disk memory element, resistor, capacitor, and Schmitt trigger. Novelty is that unit has reduced number of disk memory elements and other

discrete components. EFFECT: simplified design. 3 cl, 3 dwg



RU 2 180 985 C 2

RU 2 180 985 C 2

Изобретение относится к импульсной технике и может быть использовано в устройствах вычислительной техники и систем управления.

Известно триггерное устройство (см. авт. свид. СССР 845287 от 02.07.79, МКИ Н 03 К 19/16, опубл. 07.07.81, БИ 25. Н.М.Лукманов. Энергонезависимая ячейка памяти), содержащий сердечник с прямоугольной петлей гистерезиса и обмоткой, средняя точка которой подключена через резистор к источнику питания. Конец обмотки подключен к выходу первого элемента И-НЕ, начало - к выходу второго элемента И-НЕ и к одному из входов третьего элемента И-НЕ, второй вход которого подключен к шине разрешения, а выход - к единичному входу триггера. Нулевой вход триггера подключен к шине сброса, а прямой и инверсный выходы - к первым входам соответственно первого и второго элементов И-НЕ, вторые входы которых подключены к шине перемагничивания.

Недостатками данного триггерного устройства являются низкие помехоустойчивость и достоверность функционирования, так как вероятность сбоя триггера высока, а восстановление истинного состояния происходит лишь при очередном санкционированном опросе сердечника. Пока триггер находится в ложном состоянии, сигнал об этом не формируется, следовательно, внешними устройствами ложное состояние данного триггера воспринимается как истинное.

Известно триггерное устройство (см. авт. свид. СССР 1019594 от 04.02.82, МКИ Н 03 К 3/286, опубл. 23.05.83, БИ 19. Г.И.Шишкин. Триггерное устройство (его варианты), (фиг.2)), содержащее триггер, логический элемент, первый и второй элементы памяти на магнитных сердечниках, выходы обмоток считывания которых соединены с общей шиной. Входы обмоток считывания подключены соответственно к катодам первого и второго диодов, аноды которых соединены с общей шиной через соответственно первый и второй конденсаторы и с шиной источника питания через соответственно первый и второй резисторы. Выходы обмоток записи первого и второго элементов памяти на магнитных сердечниках соединены между собой. Выход логического элемента подключены к тактовому входу триггера, прямой и инверсный выходы которого соединены соответственно с входами обмоток записи первого и второго элементов памяти на магнитных сердечниках. Первый и второй входы логического элемента соединены соответственно с анодами первого и второго диодов, причем его третий вход подключен к входной шине.

Недостатком данного триггерного устройства является сложность, связанная с наличием двух элементов памяти на магнитных сердечниках и большого количества дискретных элементов (диодов, конденсаторов и резисторов), что затрудняет миниатюризацию устройства и уменьшает его надежность.

Достижимым техническим результатом является упрощение триггерного устройства путем уменьшения количества элементов памяти на магнитных сердечниках и других дискретных элементов.

Указанный технический результат

достигается тем, что в триггерное устройство, содержащее триггер, логический элемент, элемент памяти на магнитном сердечнике, резистор и конденсатор, при этом инверсный выход триггера соединен с одним входом элемента памяти, а вывод резистора через конденсатор соединен с общей шиной, дополнительно введен триггер Шмитта, при этом другой вход элемента памяти соединен с прямым выходом триггера, а выходы - с соответствующими входами логического элемента, выход которого соединен с другим выводом резистора, вход триггера Шмитта подключен к точке соединения резистора и конденсатора, а выход соединен с тактовым входом триггера.

Кроме того, элемент памяти на магнитном сердечнике содержит магнитный сердечник с обмоткой и резистор, при этом один вывод обмотки является одним выходом элемента памяти и соединен с одним входом элемента памяти, другой вывод обмотки является другим выходом элемента памяти, а отвод обмотки через резистор соединен с другим входом элемента памяти, при этом логический элемент выполнен в виде элемента ИСКЛЮЧАЮЩЕЕ ИЛИ.

Кроме того, элемент памяти на магнитном сердечнике содержит магнитный сердечник с обмоткой, резистор и два инвертора с открытым стоком (коллектором), при этом один вывод обмотки является одним выходом элемента памяти и соединен с выходом первого инвертора, другой вывод - является другим выходом элемента памяти и соединен с выходом второго инвертора, а средняя точка обмотки через резистор подключена к шине питания, входы первого и второго инверторов являются одним и другим входами элемента памяти, а логический элемент выполнен в виде элемента ИЛИ.

Указанная совокупность признаков позволяет упростить триггерное устройство путем исключения второго элемента памяти на магнитном сердечнике, второго конденсатора и диодов.

На фиг. 1 приведена схема триггерного устройства, а на фиг.2 и 3 - возможные варианты выполнения элемента памяти и логического элемента.

Триггерное устройство содержит триггер 1, логический элемент 2, элемент 3 памяти на магнитном сердечнике, резистор 4, конденсатор 5 и триггер 6 Шмитта. Входы элемента 3 памяти соединены с соответствующими выходами триггера 1, а выходы - с соответствующими входами логического элемента 2, выход которого через последовательно соединенные резистор 4 и конденсатор 5 подключен к общей шине. Точка соединения резистора 4 и конденсатора 5 через триггер 6 Шмитта соединена с тактовым входом триггера 1.

В первом варианте исполнения (фиг.2) элемент 3 памяти содержит магнитный сердечник 7 с обмоткой и резистор 8. Один вывод обмотки сердечника 7 является одним выходом элемента 3 памяти и соединен с одним входом элемента 3 памяти, другой вывод обмотки является другим выходом элемента 3 памяти, а отвод обмотки через резистор 8 соединен с другим входом элемента 3 памяти. Логический элемент 2 выполнен в виде элемента ИСКЛЮЧАЮЩЕЕ ИЛИ.

Во втором варианте исполнения (фиг.3) элемент 3 памяти содержит магнитный сердечник 7 с обмоткой, резистор 8 и два инвертора 9 и 10 с открытым стоком (коллектором). Один вывод обмотки является одним выходом элемента 3 памяти и соединен с выходом инвертора 10. Средняя точка обмотки через резистор 8 подключена к шине 11 питания. Входы инверторов 9 и 10 являются входами элемента 3 памяти. Логический элемент 2 выполнен в виде элемента ИЛИ.

Триггерное устройство работает следующим образом.

В единичное состояние триггерное устройство устанавливается по S-входу триггера 1. При этом магнитный сердечник 7 намагничивается в единичное состояние током, протекающим с прямого выхода триггера 1 через резистор 8, обмотку сердечника 7 на инверсный выход триггера 1. Если сердечник 7 был намагничен в нулевое состояние, то на выходе логического элемента 2 сформируется импульс, длительность которого достаточна для заряда конденсатора 5 до уровня порога срабатывания триггера 6 Шмитта. На выходе триггера 6 Шмитта сформируется импульс, поступающий на тактовый вход триггера 1. Но этот импульс не приведет к переключению триггера 1, так как сигнал на S-входе имеет более высокий приоритет.

Аналогично триггерное устройство устанавливается в нулевое состояние.

В режиме хранения информации (когда сигналы на S- и R-входах триггера 1 отсутствуют) через обмотку сердечника 7 протекает ток, подтверждающий его состояние. На выходе логического элемента 2 присутствует уровень логического нуля, и конденсатор 5 разряжен. Если под воздействием помехи триггер 1 установится в противоположное состояние, то направление тока через обмотку сердечника 7 изменится, и сердечник начнет перемагничиваться в противоположное состояние, при этом на выходе логического элемента 2 появится уровень логической "1", и конденсатор 5 начнет заряжаться. Как только напряжение на конденсаторе 5 достигнет порога срабатывания триггера 6 Шмитта, сформируется фронт импульса, который переключит триггер 1 в прежнее состояние. При этом произойдет повторное изменение направления тока через обмотку сердечника 7, и начнется восстановление состояния сердечника 7. Во время восстановления состояния сердечника 7 на выходе логического элемента 2 будет продолжаться удерживаться уровень логической "1", и заряд конденсатора 5 будет продолжаться. Однако во время изменения направления тока через обмотку сердечника 7 возможно формирование на выходе логического элемента 2 короткого импульса логического "0", сопровождаемого незначительным спадом напряжения на конденсаторе 5. Но ширина петли гистерезиса

переключательной характеристики триггера 6 Шмитта больше величины спада напряжения на конденсаторе 5, поэтому импульс логического "0" на выходе триггера 6 Шмитта не сформируется. Как только состояние сердечника 7 полностью восстановится, на выходе логического элемента 2 появится уровень логического "0", конденсатор 5 разрядится, а на выходе триггера 6 Шмитта сформируется срез импульса. Триггерное устройство вернется в режим хранения информации.

Таким образом, после сбоя триггерное устройство автоматически восстанавливает свое состояние. На реализацию функции в заявляемом устройстве требуется меньшее количество элементов, чем в прототипе.

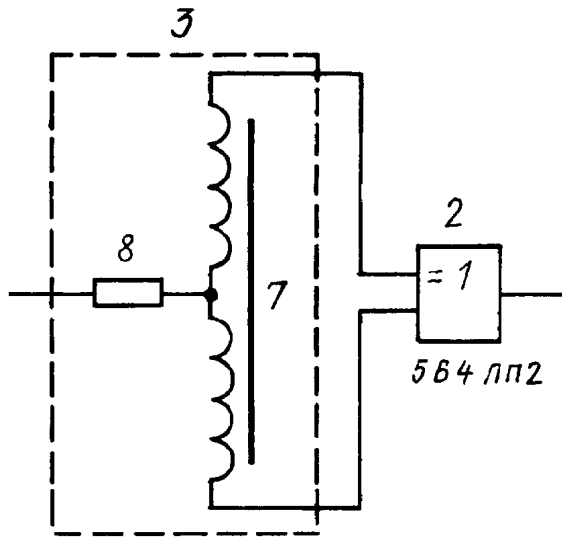
В институте изготовлен лабораторный макет триггерного устройства на микросхемах серии 564 и сердечнике из сплава АМАГ183. Испытания макета подтвердили работоспособность заявляемого устройства и его практическую ценность.

Формула изобретения:

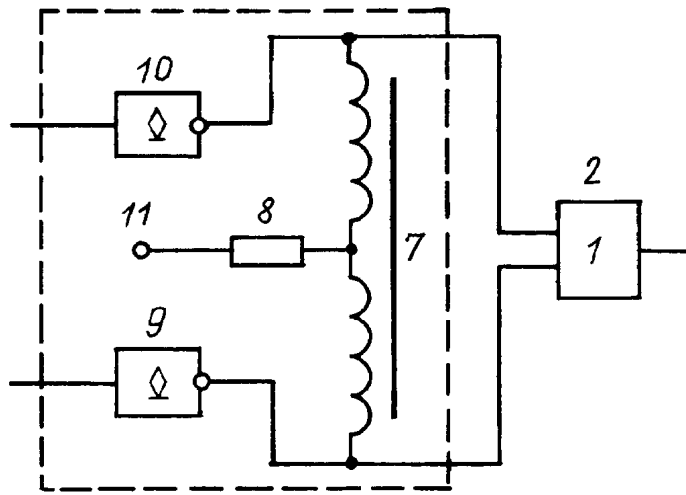
1. Триггерное устройство, содержащее триггер, логический элемент, элемент памяти на магнитном сердечнике, резистор и конденсатор, при этом инверсный выход триггера соединен с одним входом элемента памяти, а вывод резистора через конденсатор соединен с общей шиной, отличающееся тем, что дополнительно введен триггер Шмитта, при этом другой вход элемента памяти соединен с прямым выходом триггера, а выходы - с соответствующими входами логического элемента, выход которого соединен с другим выводом резистора, вход триггера Шмитта подключен к точке соединения резистора и конденсатора, а выход соединен с тактовым входом триггера.

2. Устройство по п. 1, отличающееся тем, что элемент памяти на магнитном сердечнике содержит магнитный сердечник с обмоткой и резистор, при этом один вывод обмотки является одним выходом элемента памяти и соединен с одним входом элемента памяти, другой вывод обмотки является другим выходом элемента памяти, а отвод обмотки через резистор соединен с другим входом элемента памяти, при этом логический элемент выполнен в виде элемента ИСКЛЮЧАЮЩЕЕ ИЛИ.

3. Устройство по п. 1, отличающееся тем, что элемент памяти на магнитном сердечнике содержит магнитный сердечник с обмоткой, резистор и два инвертора с открытым стоком (коллектором), при этом один вывод обмотки является одним выходом элемента памяти и соединен с выходом первого инвертора, другой вывод является другим выходом элемента памяти и соединен с выходом второго инвертора, а средняя точка обмотки через резистор подключена к шине питания, входы первого и второго инверторов являются одним и другим входами элемента памяти, а логический элемент выполнен в виде элемента ИЛИ.



Фиг. 2



Фиг. 3