(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 9 月 8 日(08.09.2017)

WIPO | PCT

(10) 国際公開番号
WO 2017/149607 A1

(51) 国際特許分類:
H01L 29/861 (2006.01) *H01L 29/868* (2006.01)

(21) 国際出願番号: PCT/JP2016/056087

(22) 国際出願日: 2016 年 2 月 29 日(29.02.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目７番３号 Tokyo (JP).

(72) 発明者: 増岡 史仁(MASUOKA, Fumihito); 〒1008310 東京都千代田区丸の内二丁目７番３号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 高田 守, 外(TAKADA, Mamoru et al.); 〒1040045 東京都中央区築地１丁目１２番２２号 コンワビル７階 特許業務法人 高田・高橋国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

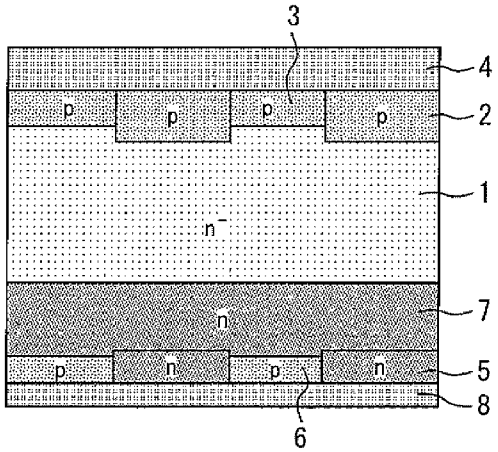
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体装置



(57) **Abstract**: First p-type anode layers (2) and second p-type anode layers (3) are formed side-by-side on a drift layer (1). N-type cathode layers (5) and p-type cathode layers (6) are formed side-by-side below the drift layer (1). An n-type buffer layer (7) is formed between the drift layer (1), and the n-type cathode layers (5) and p-type cathode layers (6). The diffusion depth of the first p-type anode layers (2) is greater than the diffusion depth of the second p-type anode layers (3). The impurity concentration of the first p-type anode layers (2) is greater than the impurity concentration of the second p-type anode layers (3). The diffusion depth of the n-type cathode layers (5) is greater than the diffusion depth of the p-type cathode layers (6). The impurity concentration of the n-type cathode layers (5) is greater than the impurity concentration of the p-type cathode layers (6).

(57) 要約: ドリフト層（１）の上に第１のｐ型アノード層（２）及び第２のｐ型アノード層（３）が互いに横並びに形成されている。ドリフト層（１）の下にｎ型カソード層（５）及びｐ型カソード層（６）が互いに横並びに形成されている。ドリフト層（１）とｎ型カソード層（５）及びｐ型カソード層（６）との間にｎ型バッファ層（７）が形成されている。第１のｐ型アノード層（２）の拡散深さは第２のｐ型アノード層（３）の拡散深さより深い。第１のｐ型アノード層（２）の不純物濃度は第２のｐ型アノード層（３）の不純物濃度より大きい。ｎ型カソード層（５）の拡散深さはｐ型カソード層（６）の拡散深さより深い。ｎ型カソード層（５）の不純物濃度はｐ型カソード層（６）の不純物濃度より大きい。

WO 2017/149607 A1

明　細　書

発明の名称 ： 半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 近年、半導体ダイオードが開発されている（例えば、特許文献１参照）。半導体ダイオードのV_F-E_{REC}トレードオフ特性の制御手法として、伝統的に重金属拡散又は電子・イオン照射技術を用いたライフタイム制御を用いられてきた。

先行技術文献

特許文献

[0003] 特許文献1：日本特開平２－８６１７３号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、ライフタイム制御では、電子・イオン照射時の被照射体との照射角度又は温度等によってV_F-E_{REC}のばらつきが大きい。また、チップ通電動作時の自己発熱による格子欠陥の変化による電気的特性の変動、格子欠陥起因のリーク電流が大きいことによる高温動作時の熱暴走等の問題があった。

[0005] 本発明は、上述のような課題を解決するためになされたもので、その目的はライフタイム制御に頼らずにV_F-E_{REC}トレードオフ特性を調整することができる半導体装置を得るものである。

課題を解決するための手段

[0006] 本発明に係る半導体装置は、ドリフト層と、前記ドリフト層の上に互いに横並びに形成された第１及び第２のｐ型アノード層と、前記ドリフト層の下に互いに横並びに形成されたｎ型カソード層及びｐ型カソード層と、前記ドリフト層と前記ｎ型カソード層及び前記ｐ型カソード層との間に形成された

ｎ型バッファ層とを備え、前記第１のｐ型アノード層の拡散深さは前記第２のｐ型アノード層の拡散深さより深く、前記第１のｐ型アノード層の不純物濃度は前記第２のｐ型アノード層の不純物濃度より大きく、前記ｎ型カソード層の拡散深さは前記ｐ型カソード層の拡散深さより深く、前記ｎ型カソード層の不純物濃度は前記ｐ型カソード層の不純物濃度より大きいことを特徴とする。

発明の効果

[0007] 本発明では、第１のｐ型アノード層の拡散深さは第２のｐ型アノード層の拡散深さより深く、第１のｐ型アノード層の不純物濃度は第２のｐ型アノード層の不純物濃度より大きく、ｎ型カソード層の拡散深さはｐ型カソード層の拡散深さより深く、ｎ型カソード層の不純物濃度はｐ型カソード層の不純物濃度より大きい。これにより、ライフタイム制御に頼らずに、広い範囲で$V_F - E_{REC}$トレードオフ特性を調整することができる。

図面の簡単な説明

[0008] [図1]本発明の実施の形態１に係る半導体装置を示す断面図である。

[図2]本発明の実施の形態２に係る半導体装置を示す断面図である。

[図3]本発明の実施の形態３に係る半導体装置を示す断面図である。

[図4]本発明の実施の形態４に係る半導体装置を示す断面図である。

発明を実施するための形態

[0009] 本発明の実施の形態に係る半導体装置について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

[0010] 実施の形態１．

図１は、本発明の実施の形態１に係る半導体装置を示す断面図である。ｎ⁻型ドリフト層１の上に第１及び第２のｐ型アノード層２，３が互いに横並びに形成されている。アノード電極４が第１及び第２のｐ型アノード層２，３にオーミック接触するように接続されている。

[0011] ｎ⁻型ドリフト層１の下にｎ型カソード層５及びｐ型カソード層６が互いに

横並びに形成されている。ｎ⁻型ドリフト層１とｎ型カソード層５及びｐ型カソード層６との間にｎ型バッファ層７が形成されている。カソード電極８がｎ型カソード層５及びｐ型カソード層６にオーミック接触するように接続されている。ｎ型カソード層５及びｐ型カソード層６はカソード電極８を通じて短絡している。

[0012] 本実施の形態では、第１のｐ型アノード層２の拡散深さｘｐ２は第２のｐ型アノード層３の拡散深さｘｐ３より深い（ｘｐ２＞ｘｐ３）。第１のｐ型アノード層２の不純物濃度ｃｐ２は第２のｐ型アノード層３の不純物濃度ｃｐ３より大きい（ｃｐ２＞ｃｐ３）。ｎ型カソード層５の拡散深さｘｎ２はｐ型カソード層６の拡散深さｘｐ１より深い（ｘｎ２＞ｘｐ１）。ｎ型カソード層５の不純物濃度ｃｎ２はｐ型カソード層６の不純物濃度ｃｐ１より大きい（ｃｎ２＞ｃｐ１）。

[0013] ここで、ｎ型カソード層５とｐ型カソード層６からなる１周期のピッチである裏面ｐ／ｎピッチを小さくすると、V_Fが増加し、E_{REC}は減少する。即ち、V_F-E_{REC}トレードオフカーブが高速側にシフトする。従って、各種用途に合わせたインバータへ組み込むフリーホイールダイオードとして、裏面ｐ／ｎピッチを変化させることでV_F-E_{REC}トレードオフ特性を調整できることが望ましい。しかし、裏面ｐ／ｎピッチを小さく設計し過ぎるとスナップオフ耐量が低下し、逆に大きく設計し過ぎるとリカバリー耐量が低下する。これに対して、本実施の形態のように拡散深さと不純物濃度を設定することで上記背反を回避できる。

[0014] また、裏面ｐ／ｎピッチに対するｐ型カソード層６の占有率である裏面ｐ／ｎショート率を小さくすると、V_Fが増加し、E_{REC}は減少する。即ち、V_F-E_{REC}トレードオフカーブが高速側にシフトする。従って、各種用途に合わせたインバータへ組み込むフリーホイールダイオードとして、裏面ｐ／ｎショート率を変化させることでV_F-E_{REC}トレードオフ特性を調整できることが望ましい。しかし、裏面ｐ／ｎショート率を小さく設計し過ぎると、スナップオフ耐量が低下し、クロスポイントが増加し、逆に大きく設計し過ぎる

とリカバリー耐量が低下する。これに対して、本実施の形態のようにアノード構造を設計することで上記背反を回避できる。

[0015] また、ｐ型アノード層の濃度を下げると、V_Fが増加し、E_{REC}は減少する。即ち、V_F-E_{REC}トレードオフカーブが高速側にシフトする。また、副次的効果として、ＯＮ状態のアノード側のキャリア濃度が下がることでリカバリー波形のＩｒｒも下がり、相対的にカソード側のキャリア濃度が高まることで、スナップオフ耐量も向上させることができる。しかし、ｐ型アノード層の濃度を下げ過ぎると、耐圧が低下する。これに対して、本実施の形態のようにアノード構造を設計することで上記背反を回避できる。

[0016] よって、本実施の形態のように拡散深さと不純物濃度を設定することで、従来のライフタイム制御に頼らずに、広い範囲でV_F-E_{REC}トレードオフ特性を調整することができる。このため、ターンオフ動作終焉で電圧が跳ね上がるスナップオフ現象及びそれをトリガーとする発振現象を抑制することができる。そして、可制御電流密度電流、許容遮断スピード等のターンオフ動作時の遮断能力を向上させることができる。

[0017] 実施の形態２.

図２は、本発明の実施の形態２に係る半導体装置を示す断面図である。第１のｐ型アノード層２のピッチはｎ型カソード層５のピッチよりも小さい。

[0018] ここで、縦方向に寄生のバイポーラトランジスタ構造が有るダイオードでは、そのような構造が無いダイオードに比べて、リカバリー時の最大遮断電流密度が低下する。これに対して、本実施の形態のように第１のｐ型アノード層２のピッチを設定することで、縦方向の寄生のバイポーラトランジスタの動作を抑えることができるため、リカバリー時の最大可制御電流密度の低下を抑えることができる。その他、実施の形態１と同様の効果も得ることができる。

[0019] 実施の形態３.

図３は、本発明の実施の形態３に係る半導体装置を示す断面図である。ｎ型カソード層５の上の第１のｐ型アノード層２ａのピッチはｐ型カソード層

６の上の第１のｐ型アノード層２ｂのピッチよりも小さい。これにより、縦方向の寄生のバイポーラトランジスタの動作を抑えることができるため、リカバリー時の最大可制御電流密度の低下を抑えることができる。その他、実施の形態１と同様の効果も得ることができる。

[0020] 実施の形態４．

図４は、本発明の実施の形態４に係る半導体装置を示す断面図である。第１のｐ型アノード層２と第２のｐ型アノード層３からなる１周期のピッチがｎ型カソード層５とｐ型カソード層６からなる１周期のピッチよりも小さい。これにより、縦方向の寄生のバイポーラトランジスタの動作を抑えることができるため、リカバリー時の最大可制御電流密度の低下を抑えることができる。その他、実施の形態１と同様の効果も得ることができる。

[0021] なお、実施の形態１～４では高耐圧パワーモジュール（≧６００Ｖ）を形成するダイオードを例にとって説明したが、耐圧クラス、半導体材料に関係なく、ＲＣ－ＩＧＢＴ等のダイオード領域にも本発明を適用することができ、上記の効果を得ることができる。

[0022] また、半導体装置は、珪素によって形成されたものに限らず、珪素に比べてバンドギャップが大きいワイドバンドギャップ半導体によって形成されたものでもよい。ワイドバンドギャップ半導体は、例えば、炭化珪素、窒化ガリウム系材料、又はダイヤモンドである。このようなワイドバンドギャップ半導体によって形成されたパワー半導体素子は、耐電圧性や許容電流密度が高いため、小型化できる。この小型化された素子を用いることで、この素子を組み込んだ半導体モジュールも小型化できる。また、素子の耐熱性が高いため、ヒートシンクの放熱フィンを小型化でき、水冷部を空冷化できるので、半導体モジュールを更に小型化できる。また、素子の電力損失が低く高効率であるため、半導体モジュールを高効率化できる。

符号の説明

[0023] １ ｎ⁻型ドリフト層、２，２ａ，２ｂ 第１のｐ型アノード層、３ 第２のｐ型アノード層、５ ｎ型カソード層、６ ｐ型カソード層、７ ｎ型バッ

ファ層

請求の範囲

[請求項1] ドリフト層と、

前記ドリフト層の上に互いに横並びに形成された第１及び第２のｐ型アノード層と、

前記ドリフト層の下に互いに横並びに形成されたｎ型カソード層及びｐ型カソード層と、

前記ドリフト層と前記ｎ型カソード層及び前記ｐ型カソード層との間に形成されたｎ型バッファ層とを備え、

前記第１のｐ型アノード層の拡散深さは前記第２のｐ型アノード層の拡散深さより深く、

前記第１のｐ型アノード層の不純物濃度は前記第２のｐ型アノード層の不純物濃度より大きく、

前記ｎ型カソード層の拡散深さは前記ｐ型カソード層の拡散深さより深く、

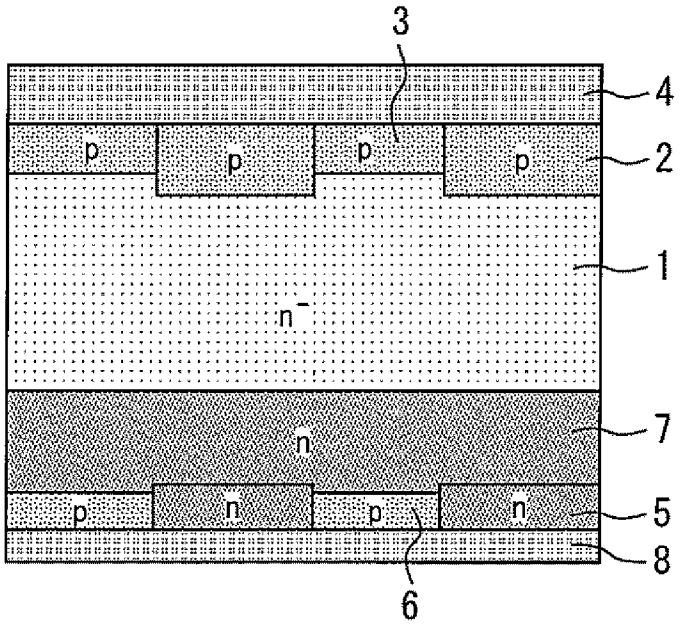
前記ｎ型カソード層の不純物濃度は前記ｐ型カソード層の不純物濃度より大きいことを特徴とする半導体装置。

[請求項2] 前記第１のｐ型アノード層のピッチは前記ｎ型カソード層のピッチよりも小さいことを特徴とする請求項１に記載の半導体装置。

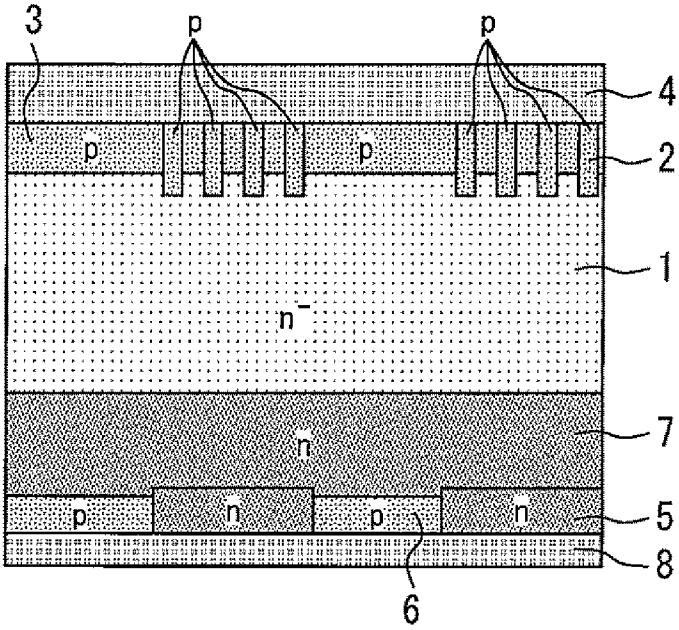
[請求項3] 前記ｎ型カソード層の上の前記第１のｐ型アノード層のピッチは前記ｐ型カソード層の上の前記第１のｐ型アノード層のピッチよりも小さいことを特徴とする請求項１に記載の半導体装置。

[請求項4] 前記第１のｐ型アノード層と前記第２のｐ型アノード層からなる１周期のピッチが前記ｎ型カソード層と前記ｐ型カソード層からなる１周期のピッチよりも小さいことを特徴とする請求項１に記載の半導体装置。

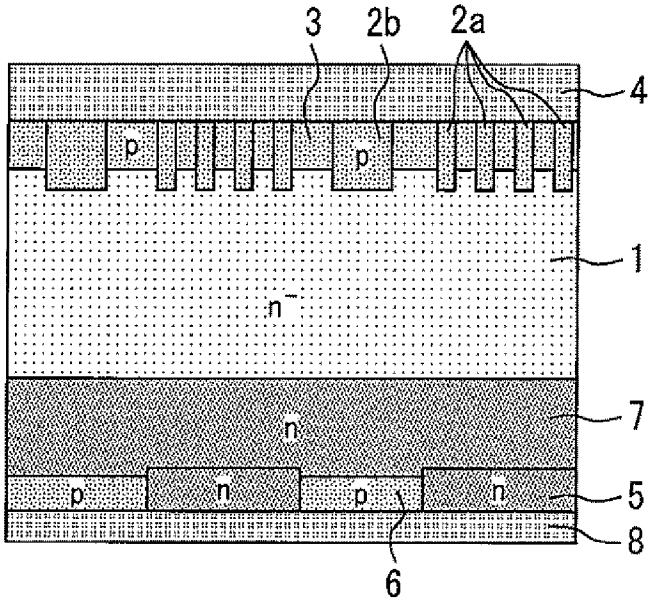
[図1]



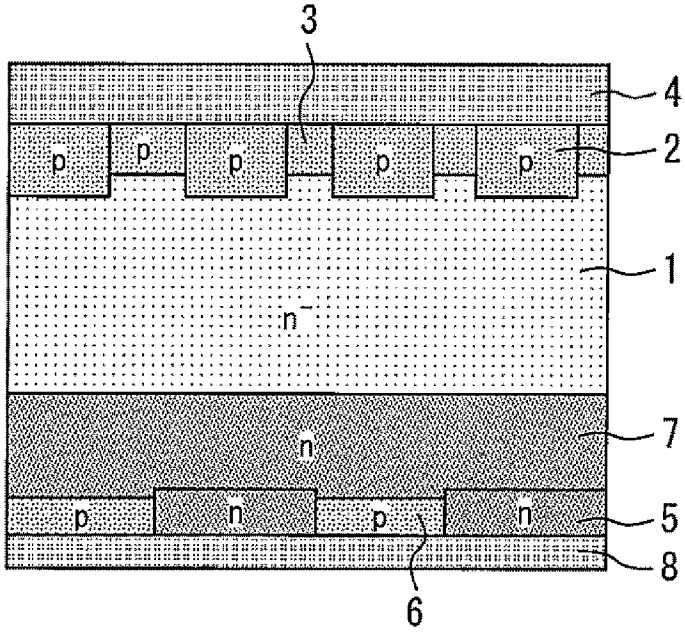
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/056087

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/861(2006.01)i, *H01L29/868*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/861, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2016
Kokai Jitsuyo Shinan Koho 1971-2016 Toroku Jitsuyo Shinan Koho 1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2014/199465 A1 (Mitsubishi Electric Corp.), 18 December 2014 (18.12.2014), paragraphs [0029] to [0043]; fig. 7 to 12 & US 2016/0056306 A1 paragraphs [0066] to [0080]; fig. 7 to 12 & CN 105283962 A	1 2-4
Y A	JP 2014-53451 A (Hitachi Power Semiconductor Device, Ltd.), 20 March 2014 (20.03.2014), paragraphs [0016] to [0024]; fig. 1 & US 2014/0070379 A1 paragraphs [0044] to [0059]; fig. 1 & EP 2706576 A3 & CN 103681878 A	1 2-4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
21 April 2016 (21.04.16)	10 May 2016 (10.05.16)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (January 2015)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/056087

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 56-37683 A (Nippon Telegraph & Telephone Public Corp.), 11 April 1981 (11.04.1981), page 3, lower left column, line 15 to page 4, upper left column, line 8; page 5, lower left column, lines 5 to 16; fig. 3A, B & US 4587547 A column 8, line 61 to column 9, line 43; column 10, lines 8 to 20; fig. 14 & GB 2050694 A & DE 3008034 A1 & FR 2456389 A1 & NL 8001226 A & CA 1150417 A	1 2-4

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１６／０５６０８７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/861(2006.01)i, H01L29/868(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/861, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１６年
日本国実用新案登録公報	１９９６－２０１６年
日本国登録実用新案公報	１９９４－２０１６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2014/199465 A1 (三菱電機株式会社)	1
A	2014.12.18, 段落[0029]-[0043], 図 7-12	2-4
	& US 2016/0056306 A1 , 段落[0066]-[0080], 図 7-12	
	& CN 105283962 A	
Y	JP 2014-53451 A (株式会社日立パワーデバイス)	1
A	2014.03.20, 段落[0016]-[0024], 図 1	2-4
	& US 2014/0070379 A1 , 段落[0044]-[0059], 図 1	
	& EP 2706576 A3 & CN 103681878 A	

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２１．０４．２０１６	１０．０５．２０１６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｆ　５８９６
大橋　達也
電話番号　０３－３５８１－１１０１　内線　３５１６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 56-37683 A (日本電信電話公社)	1
A	1981.04.11, 第3頁下左欄第15行目-第4頁上左欄第8行目, 第5頁下左欄第5行目-第16行目,第3図A,B & US 4587547 A ,第8欄第61行目-第9欄第43行目, 第10欄第8行目-第20行目,図14 & GB 2050694 A & DE 3008034 A1 & FR 2456389 A1 & NL 8001226 A & CA 1150417 A	2-4