

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03G 3/20 (2006.01)

H04J 14/02 (2006.01)

H04B 10/00 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200910086489.8

[43] 公开日 2009年11月11日

[11] 公开号 CN 101577530A

[22] 申请日 2009.6.5

[21] 申请号 200910086489.8

[71] 申请人 中兴通讯股份有限公司

地址 518057 广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦法务部

[72] 发明人 阮德金

[74] 专利代理机构 北京银龙知识产权代理有限公司

代理人 许 静

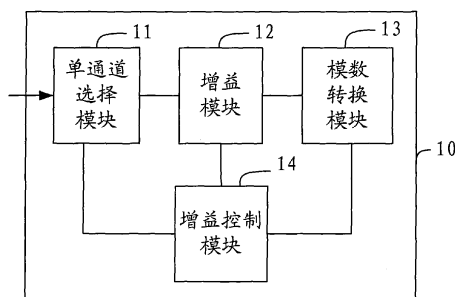
权利要求书4页 说明书15页 附图7页

[54] 发明名称

多通道功率控制电路和方法

[57] 摘要

本发明提供一种多通道功率控制电路和方法，涉及通信设备技术领域，为解决多通道功率检测电路复杂的问题而发明。所述方法包括：根据上一时钟周期的通道选择信号从接收到的至少一路上一时钟周期的通道信号选择出上一时钟周期的一路通道信号；根据上一时钟周期的放大倍数控制信号对选择出的上一时钟周期的所述一路通道信号进行放大，得到第一信号；对所述第一信号执行模数转换，得到第二信号；根据所述第二信号产生下一时钟周期的放大倍数控制信号，使得下一时钟周期时，根据所述下一时钟周期的放大倍数控制信号对选择出的下一时钟周期的所述一路通道信号进行放大。本发明可用于多通道光功率的检测。



1. 一种多通道功率控制电路，其特征在于，包括：

单通道选择模块，第一输入端输入上一时钟周期的通道选择信号；第二输入端输入上一时钟周期的至少一路通道信号；输出端输出根据上一时钟周期的所述通道选择信号从上一时钟周期的所述至少一路通道信号选择出的上一时钟周期的一路通道信号；

增益模块，第一输入端输入上一时钟周期的放大倍数控制信号；第二输入端输入上一时钟周期选择出的所述一路通道信号；输出端输出根据上一时钟周期的所述放大倍数控制信号对上一时钟周期选择出的所述一路通道信号进行放大而得到的第一信号；

模数转换模块，输入端输入所述第一信号；输出端输出对所述第一信号执行模数转换而得到的第二信号；

增益控制模块，输入端输入所述第二信号；第一输出端与所述单通道选择模块的第一输入端连接，用于输出上一时钟周期的所述通道选择信号和下一时钟周期的所述通道选择信号，下一时钟周期的所述通道选择信号与上一时钟周期的所述通道选择信号相同；第二输出端与所述增益模块的第一输入端连接，用于输出上一时钟周期的所述放大倍数控制信号，以及输出根据所述第二信号产生的下一时钟周期的所述放大倍数控制信号，使所述增益模块根据下一时钟周期的所述放大倍数控制信号对下一时钟周期的选择出的一路通道信号进行放大。

2. 根据权利要求1所述的多通道功率控制电路，其特征在于，所述增益模块包括：

第一放大器，其正相输入端与所述单通道选择模块的输出端连接，其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端，其输出端与所述模数转换模块的输入端连接；

第一多选一模拟开关，其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接，其第二输入端与所述增益控制模块的第二输出端连接；

所述分压电阻的第二端接地,所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同。

3. 根据权利要求1所述的多通道功率控制电路,其特征在于,所述增益模块包括:

第一放大器,其正相输入端与所述单通道选择模块的输出端连接,其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端;

第一多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接;

第二放大器,其正相输入端连接所述第一放大器的输出端,其反相输入端与所述第二放大器的输出端连接,其输出端与所述模数转换模块的输入端连接;

所述分压电阻的第二端接地,所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同。

4. 根据权利要求1所述的多通道功率控制电路,其特征在于,所述增益模块包括:

第一放大器,其正相输入端与所述单通道选择模块的输出端连接,其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端;

第一多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接,其输出端与所述第一放大器的输出端连接;

第二多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接,其输出端与所述模数转换模块的输入端连接;

所述分压电阻的第二端接地,所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同,所述第二多选一模拟开关的第一输入端的数量与所述第一多选一模拟开关的第一输入端的数量相同。

5. 根据权利要求1所述的多通道功率控制电路,其特征在于,所述增益模块包括:

第一放大器，其正相输入端与所述单通道选择模块的输出端连接，其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端；

第一多选一模拟开关，其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接，其第二输入端与所述增益控制模块的第二输出端连接，其输出端与所述第一放大器的输出端连接；

第二多选一模拟开关，其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接，其第二输入端与所述增益控制模块的第二输出端连接；

第二放大器，其正相输入端连接所述第二多选一模拟开关的输出端，其反相输入端与所述第二放大器的输出端连接，所述第二放大器的输出端与所述模数转换模块的输入端连接；

所述分压电阻的第二端接地，所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同，所述第二多选一模拟开关的第一输入端的数量与所述第一多选一模拟开关的第一输入端的数量相同。

6. 根据权利要求4或5所述的多通道功率控制电路，其特征在于，下一时钟周期的所述放大倍数控制信号的放大倍数 $k=1+R_f/R_0$ ， R_f 为根据下一时钟周期的所述放大倍数控制信号从所述至少一个反馈电阻中选择的电阻， R_0 为所述分压电阻。

7. 根据权利要求6所述的多通道功率控制电路，其特征在于，所述放大倍数 k 设置为2的幂次方数。

8. 根据权利要求1至5任一项所述的多通道功率控制电路，其特征在于，所述单通道选择模块的第二输入端与外接的光分插复用板上的合分波模块的输出端连接。

9. 根据权利要求2至5中任一项所述的多通道功率控制电路，其特征在于，所述至少一个反馈电阻的数量大于1时，所述至少一个反馈电阻之间的阻值不同。

10. 根据权利要求1至5任一项所述的多通道功率控制电路，其特征在于，所述通道选择信号为依次将所述接收到的至少一路通道信号中的每路信号循环选择出的信号。

11. 一种多通道功率控制方法，其特征在于，包括：

根据上一时钟周期的通道选择信号从接收到的至少一路上一个时钟周期的通道信号选择出上一个时钟周期的一路通道信号；

根据上一时钟周期的放大倍数控制信号对选择出的上一个时钟周期的所述一路通道信号进行放大，得到第一信号；

对所述第一信号执行模数转换，得到第二信号；

根据所述第二信号产生下一个时钟周期的放大倍数控制信号，使得下一个时钟周期时，根据所述下一个时钟周期的放大倍数控制信号对选择出的下一个时钟周期的所述一路通道信号进行放大，其中，上一个时钟周期的选择出的一路通道信号和下一个时钟周期的选择出的一路通道信号为同一路。

多通道功率控制电路和方法

技术领域

本发明涉及通信设备技术领域，尤其涉及多通道功率控制电路和方法。

背景技术

光传输系统中，经常用到 OAD (Optical Add/Drop Unit Board, 光分插复用板)，以实现光波信号的分插复用，其光路原理如图 1 所示。OAD 在光传输系统中的作用是负责一个波段的上下路合分波，A1、A2、A3、A4 为 OAD 四个特定波长信号的上路光口，本地业务通过这四个光口上行到系统中进行传输，D1、D2、D3、D4 为 OAD 四个特定波长信号的下路光口，系统中传输的业务通过这四个光口下行到本地，IN、OUT 分别为 OAD 的输入、输出光口。在实际的网络系统中，需要分别对上下路光口 A1、A2、A3、A4、D1、D2、D3、D4 的信号光功率进行检测。上下路业务的功能由固定在 OAD 板上的一个合分波模块实现，该模块内部集成 PIN 管 (Positive Intrinsic Negative diode, 光电转换二极管)。通过 PIN 管，可以把通过八路上下路光口的光信号转换成电流信号，一般此电流信号很小，需要经过后级放大后才能使用。

由于受到信号强度、PIN 管光电转换效率和信号插损等因素的影响，不同上下路光口的信号强度会有很大差异。如果放大电路的增益维持固定不变，则可能使强信号饱和或是弱信号丢失，导致信号失真。因此，放大电路的增益必须随输入信号的强弱而变化，这样，需要检测每路通道信号的强弱。对于多通道信号检测电路，现有技术中，对每个通道使用一套独立的检测电路，需要用到大量的阻容器和有源器，因此电路比较复杂。

发明内容

本发明要解决的技术问题是提供一种电路简单的多通道功率控制电路和方法。

为解决上述技术问题，本发明的实施例提供技术方案如下：

一方面，提供一种多通道功率控制电路，包括：

单通道选择模块，第一输入端输入上一时钟周期的通道选择信号；第二输入端输入上一时钟周期的至少一路通道信号；输出端输出根据上一时钟周期的所述通道选择信号从上一时钟周期的所述至少一路通道信号选择出的上一时钟周期的一路通道信号；

增益模块，第一输入端输入上一时钟周期的放大倍数控制信号；第二输入端输入上一时钟周期选择出的所述一路通道信号；输出端输出根据上一时钟周期的所述放大倍数控制信号对上一时钟周期选择出的所述一路通道信号进行放大而得到的第一信号；

模数转换模块，输入端输入所述第一信号；输出端输出对所述第一信号执行模数转换而得到的第二信号；

增益控制模块，输入端输入所述第二信号；第一输出端与所述单通道选择模块的第一输入端连接，用于输出上一时钟周期的所述通道选择信号和下一时钟周期的所述通道选择信号，下一时钟周期的所述通道选择信号与上一时钟周期的所述通道选择信号相同；第二输出端与所述增益模块的第一输入端连接，用于输出上一时钟周期的所述放大倍数控制信号，以及输出根据所述第二信号产生的下一时钟周期的所述放大倍数控制信号，使所述增益模块根据下一时钟周期的所述放大倍数控制信号对下一时钟周期的选择出的一路通道信号进行放大。

所述增益模块包括：

第一放大器，其正相输入端与所述单通道选择模块的输出端连接，其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端，其输出端与所述模数转换模块的输入端连接；

第一多选一模拟开关，其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接，其第二输入端与所述增益控制模块的第二输出端连接；

所述分压电阻的第二端接地，所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同。

所述增益模块包括:

第一放大器,其正相输入端与所述单通道选择模块的输出端连接,其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端;

第一多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接;

第二放大器,其正相输入端连接所述第一放大器的输出端,其反相输入端与所述第二放大器的输出端连接,其输出端与所述模数转换模块的输入端连接;

所述分压电阻的第二端接地,所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同。

所述增益模块包括:

第一放大器,其正相输入端与所述单通道选择模块的输出端连接,其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端;

第一多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接,其输出端与所述第一放大器的输出端连接;

第二多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接,其输出端与所述模数转换模块的输入端连接;

所述分压电阻的第二端接地,所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同,所述第二多选一模拟开关的第一输入端的数量与所述第一多选一模拟开关的第一输入端的数量相同。

所述增益模块包括:

第一放大器,其正相输入端与所述单通道选择模块的输出端连接,其反相输入端分别连接分压电阻的第一端和至少一个反馈电阻的第一端;

第一多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接,其输出端与所述第一放大器的输出端连接;

第二多选一模拟开关,其至少一个第一输入端分别与所述至少一个反馈电阻的第二端连接,其第二输入端与所述增益控制模块的第二输出端连接;

第二放大器,其正相输入端连接所述第二多选一模拟开关的输出端,其反相输入端与所述第二放大器的输出端连接,所述第二放大器的输出端与所述模数转换模块的输入端连接;

所述分压电阻的第二端接地,所述反馈电阻的数量与所述第一多选一模拟开关的第一输入端的数量相同,所述第二多选一模拟开关的第一输入端的数量与所述第一多选一模拟开关的第一输入端的数量相同。

下一时钟周期的所述放大倍数控制信号的放大倍数 $k=1+R_f/R_0$, R_f 为根据下一时钟周期的所述放大倍数控制信号从所述至少一个反馈电阻中选择的电阻, R_0 为所述分压电阻。

所述放大倍数 k 设置为 2 的幂次方数。

所述单通道选择模块的第二输入端与外接的光分插复用板上的合分波模块的输出端连接。

所述至少一个反馈电阻的数量大于 1 时,所述至少一个反馈电阻之间的阻值不同。

所述通道选择信号为依次将所述接收到的至少一路通道信号中的每路信号循环选择出的信号。

另一方面,提供一种多通道功率控制方法,包括:

根据上一时钟周期的通道选择信号从接收到的至少一路上一时钟周期的通道信号选择出上一时钟周期的一路通道信号;

根据上一时钟周期的放大倍数控制信号对选择出的上一时钟周期的所述一路通道信号进行放大,得到第一信号;

对所述第一信号执行模数转换,得到第二信号;

根据所述第二信号产生下一时钟周期的放大倍数控制信号,使得下一时钟周期时,根据所述下一时钟周期的放大倍数控制信号对选择出的下一时钟周期的所述一路通道信号进行放大,其中,上一时钟周期的选择出的一路通道信号和下一时钟周期的选择出的一路通道信号为同一路。

本发明的实施例具有以下有益效果:

上述方案中,在上一时钟周期时,单通道选择模块根据上一时钟周期的通道选择信号从上一时钟周期接收到的至少一路通道信号选择出上一时钟周期的一路通道信号;增益模块根据上一时钟周期的放大倍数控制信号对选择出的上一时钟周期的所述一路通道信号进行放大,得到第一信号;模数转换模块对所述第一信号执行模数转换,得到第二信号;增益控制模块根据所述第二信号产生下一时钟周期的放大倍数控制信号。

下一时钟周期的所述通道选择信号与上一时钟周期的所述通道选择信号相同,因此上一时钟周期的选择出的一路通道信号和下一时钟周期选择出的一路通道信号为同一路。在下一时钟周期,单通道选择模块选择出与上一时钟周期选择出的通道信号相同的一路通道信号;增益模块根据下一时钟周期的放大倍数控制信号对选择出的下一时钟周期的所述一路通道信号进行放大。这样,对于选择出的该路通道信号来讲,在下一个时钟周期,能够采用合适的放大倍数对信号进行放大。对于单通道选择模块输入的多通道信号,不需要为每路通道信号设置一套独立的检测电路,而是共用多通道功率控制电路,电路实现起来比较简单。

附图说明

图1为现有技术中OAD板的光路原理图;

图2为本发明所述的多通道功率控制电路的一实施例的连接示意图;

图3为本发明所述的多通道功率控制电路的另一实施例的连接示意图;

图4为本发明所述的多通道功率控制电路的另一实施例的连接示意图;

图5为本发明所述的多通道功率控制电路的另一实施例的连接示意图;

图6为本发明所述的多通道功率控制电路的另一实施例的连接示意图;

图7为本发明所述的多通道功率控制方法的一实施例的流程示意图。

具体实施方式

为使本发明的实施例要解决的技术问题、技术方案和优点更加清楚,下面

将结合附图及具体实施例进行详细描述。

本发明的实施例针对现有技术中对于对每个通道使用一套独立的检测电路而导致电路复杂的问题，提供一种多通道功率控制电路和方法。

如图2所示，为本发明所述的多通道功率控制电路10的一实施例，包括：单通道选择模块11、增益模块12、模数转换模块13、增益控制模块14。

单通道选择模块11，第一输入端输入上一时钟周期的通道选择信号；第二输入端输入上一时钟周期的至少一路通道信号；输出端输出根据上一时钟周期的所述通道选择信号从上一时钟周期的所述至少一路通道信号选择出的上一时钟周期的一路通道信号；

增益模块12，第一输入端输入上一时钟周期的放大倍数控制信号；第二输入端输入上一时钟周期选择出的所述一路通道信号；输出端输出根据上一时钟周期的所述放大倍数控制信号对上一时钟周期选择出的所述一路通道信号进行放大而得到的第一信号；

模数转换模块13，输入端输入所述第一信号；输出端输出对所述第一信号执行模数转换而得到的第二信号；

增益控制模块14，输入端输入所述第二信号；第一输出端与所述单通道选择模块11的第一输入端连接，用于输出上一时钟周期的所述通道选择信号和下一时钟周期的所述通道选择信号，下一时钟周期的所述通道选择信号与上一时钟周期的所述通道选择信号相同；第二输出端与所述增益模块12的第一输入端连接，用于输出上一时钟周期的所述放大倍数控制信号，以及输出根据所述第二信号产生的下一时钟周期的所述放大倍数控制信号，使所述增益模块12根据下一时钟周期的所述放大倍数控制信号对下一时钟周期的选择出的一路通道信号进行放大。

在多通道功率控制电路的初始工作时，也就是在上一时钟周期，增益模块12采用默认的放大倍数，也就是说，增益控制模块14输出缺省的或者预先设置的放大倍数控制信号，然后根据输入的上一时钟周期的第二信号，确定下一时钟周期输出的放大倍数控制信号，以控制下一时钟周期的增益模块12的放大倍数。

上述方案中, 在上一时钟周期时, 单通道选择模块 11 根据上一时钟周期的通道选择信号从上一时钟周期接收到的至少一路通道信号选择出上一时钟周期的一路通道信号; 增益模块 12 根据上一时钟周期的放大倍数控制信号对选择出的上一时钟周期的所述一路通道信号进行放大, 得到第一信号; 模数转换模块 13 对所述第一信号执行模数转换, 得到第二信号; 增益控制模块 14 根据所述第二信号产生下一时钟周期的放大倍数控制信号。

下一时钟周期的所述通道选择信号与上一时钟周期的所述通道选择信号相同, 因此上一时钟周期的选择出的一路通道信号和下一时钟周期选择出的一路通道信号为同一路。在下一时钟周期, 单通道选择模块选择出与上一时钟周期选择出的通道信号相同的一路通道信号; 增益模块 12 根据下一时钟周期的放大倍数控制信号对选择出的下一时钟周期的所述一路通道信号进行放大。这样, 对于选择出的该路通道信号来讲, 在下一个时钟周期, 能够采用合适的放大倍数对信号进行放大。对于单通道选择模块输入的多通道信号, 不需要为每路通道信号设置一套独立的检测电路, 而是共用多通道功率控制电路, 电路实现起来比较简单。

如图 3 所示, 为本发明所述的多通道功率控制电路 1 的另一实施例, 其中, 单通道选择模块为第三多选一模拟开关 1C, 模数转换模块为 A/D (模/数) 转换器 4, 增益控制模块为现场可编程门阵列芯片 (FPGA, Field Programmable Gate Array) 3, 也可以为专用的增益控制芯片。

所述增益模块 13 包括:

第一放大器 2A, 所述第一放大器 2A 的正相输入端与所述单通道选择模块的输出端连接, 所述第一放大器 2A 的反相输入端分别连接分压电阻 R₀ 的第一端和至少一个反馈电阻 R_f 的第一端, 所述第一放大器的输出端与所述模数转换模块的输入端连接;

第一多选一模拟开关 1A, 所述第一多选一模拟开关 1A 的至少一个第一输入端分别与所述至少一个反馈电阻 R_f 的第二端连接, 第一多选一模拟开关 1A 的第二输入端与所述增益控制模块的第二输出端连接;

所述分压电阻 R₀ 的第二端接地, 所述反馈电阻 R_f 的数量与所述第一多选

一模拟开关 1A 的第一输入端的数量相同，所述反馈电阻 R_f 之间的阻值不同。

以下结合图 3 描述本发明实施例的工作原理。

在上一时钟周期，第三多选一模拟开关 1C 输入至少一路通道信号，本实施例中分别为 CH1, CH2, CH3, CH4, CH5, CH6, CH7, CH8，并且输入来自 FPAG 3 的至少一路通道选择信号，本实施例中分别为 CH_SEL0、CH_SEL1、CH_SEL2，所述单通道选择模块 11 的输出端输出根据所述通道选择信号从所述通道信号中选择的一路通道信号 CH_V。

第一放大器 2A，正相输入端连接所述单通道选择模块的输出端，即输入选择的一路通道信号 CH_V，反相输入端分别连接分压电阻 R0 的第一端和至少一个反馈电阻 R_f 的第一端，该实施例中，反馈电阻 R_f 包括 R1（电阻为 0 欧，未示出）、R2、R3、R4、R5，所述第一放大器 2A 的输出端与所述模数转换模块的输入端连接，即输出放大后的信号 CH_GAIN。本领域技术人员可以理解，反馈电阻 R_f 还可以设置更多。反馈电阻 R_f 可以设置的最大数量和放大倍数控制信号的数量可以为 2 的幂次方数的关系，即如果反馈电阻 R_f 为 8 个，则放大倍数控制信号的数量可以为 3 路。

第一多选一模拟开关 1A，至少一个第一输入端（本实施例中，为 GAIN1、GAIN2、GAIN3、GAIN4、GAIN5）分别与所述至少一个反馈电阻 R_f （本实施例中，为 R1、R2、R3、R4、R5）的第二端连接，第一多选一模拟开关 1A 的第二输入端输入的信号为所述增益控制模块的放大倍数控制信号，即第一多选一模拟开关 1A 的第二输入端输入第二片选信号 SEL0、SEL1、SEL2。

所述分压电阻 R0 的第二端接地，所述反馈电阻 R_f 的数量与所述第一多选一模拟开关 1A 的第一输入端的数量相同，所述反馈电阻 R_f 之间的阻值不同。

A/D 转换器 4，A/D 转换器 4 的输入端输入所述放大后的信号，即第一信号 CH_GAIN，A/D 转换器 4 的输出端输出所述放大后的信号模数转化后的信号，即第二信号 AD_OUT。

FPGA 3，输入端输入所述放大后的信号模数转化后的信号，即第二信号 AD_OUT，输出所述通道选择信号，本实施例中分别为 CH_SEL0、CH_SEL1、CH_SEL2，并且输出上一时钟周期和下一时钟周期的放大倍数控制信号，本

实施例 中为 SEL0、SEL1、SEL2，所述下一时钟周期的放大倍数控制信号根据第二信号的大小值产生。

本实施例中，在上一时钟周期，增益控制模块输入第二信号，根据所述第二信号的大小值产生下一时钟周期的放大倍数控制信号，并给第一多选一模拟开关 1A 输出下一时钟周期的放大倍数控制信号，使下一时钟周期的放大倍数控制信号可以选择不同阻值的反馈电阻 R_f ，从而使放大器输出的放大信号的放大倍数不同。当所述放大后的信号模数转化后的信号小于第一阈值时，则选择大于第二阈值的放大倍数；当所述放大后的信号模数转化后的信号大于或等于第一阈值时，则选择小于或等于第二阈值的放大倍数。也就是说，对于大信号，采用小的放大倍数，对于小信号，采用大的放大倍数。该实施例中，下一时钟周期的放大倍数的计算公式为：电路放大倍数为： $k=1+(R_f+R_{on})/R_0$ 。其中， R_{on} 为多选 1 模拟开关的导通电阻， R_f 为根据所述下一时钟周期的放大倍数控制信号从所述至少一个反馈电阻 R_f 中选择的电阻， R_0 为分压电阻。

如图 4 所示，为本发明所述的多通道功率控制电路 1 的另一实施例，其中，单通道选择模块为第三多选一模拟开关 1C，模数转换模块为 A/D（模/数）转换器 4，增益控制模块为现场可编程门阵列芯片（FPGA，Field Programmable Gate Array）3，也可以为专用的增益控制芯片。所述增益模块 13 包括：

第一放大器 2A，所述第一放大器 2A 的正相输入端与所述单通道选择模块的输出端连接，输入选择出的所述一路通道信号，所述第一放大器 2A 的反相输入端分别连接分压电阻 R_0 的第一端和至少一个反馈电阻 R_f 的第一端；

第一多选一模拟开关 1A，所述第一多选一模拟开关 1A 的至少一个第一输入端分别与所述至少一个反馈电阻 R_f 的第二端连接，所述第一多选一模拟开关 1A 的第二输入端与所述增益控制模块的第二输出端连接；

第二放大器 2B，所述第二放大器 2B 的正相输入端连接所述第一放大器 2A 的输出端，所述第二放大器 2B 的反相输入端与所述第二放大器 2B 的输出端连接，所述第二放大器 2B 的输出端与所述模数转换模块的输入端连接；

所述分压电阻 R_0 的第二端接地，所述反馈电阻 R_f 的数量与所述第一多选一模拟开关 1A 的第一输入端的数量相同，所述反馈电阻 R_f 之间的阻值不同。

图4中实施例与图3中实施例相比,不同之处在于,图4中第一放大器2A输出的放大后的信号CH_GAIN不是直接接入模数转换模块的输入端,而是通过第二放大器2B,即将信号CH_GAIN输入第二放大器2B,第二放大器2B将信号CH_ADI输出到A/D转换器4的输入端。第二放大器2B的放大倍数为1,起到稳定电压的作用。

如图5所示,为本发明所述的多通道功率控制电路1的另一实施例,其中,单通道选择模块为第三多选一模拟开关1C,模数转换模块为A/D(模/数)转换器4,增益控制模块为现场可编程门阵列芯片(FPGA, Field Programmable Gate Array)3,也可以为专用的增益控制芯片。所述增益模块13包括:

第一放大器2A,正相输入端连接所述单通道选择模块的输出端,反相输入端分别连接分压电阻R0的第一端和至少一个反馈电阻R_f的第一端;

第一多选一模拟开关1A,所述第一多选一模拟开关1A的至少一个第一输入端分别与所述至少一个反馈电阻R_f的第二端连接,所述第一多选一模拟开关1A的第二输入端与所述增益控制模块的第二输出端连接,所述第一多选一模拟开关1A的输出端与所述第一放大器2A的输出端连接;

第二多选一模拟开关1B,所述第二多选一模拟开关1B的至少一个第一输入端分别与所述至少一个反馈电阻R_f的第二端连接,所述第二多选一模拟开关1B的第二输入端与所述增益控制模块的第二输出端连接,所述第二多选一模拟开关1B的输出端与所述模数转换模块的输入端连接;

所述分压电阻R0的第二端接地,所述反馈电阻R_f的数量与所述第一多选一模拟开关1A的第一输入端的数量相同,所述第二多选一模拟开关1B的第一输入端的数量与所述第一多选一模拟开关1A的第一输入端的数量相同,所述反馈电阻R_f之间的阻值不同。

以下结合图5描述本发明实施例的工作原理。

第三多选一模拟开关1C的作用是从八个输入通道(也可以为其他数量的输入通道)中选择一路信号送到后续的放大电路进行放大,所述单通道选择模块的输入的多路通道信号来自光分插复用板的合分波模块的输出端,即为OAD板上的合分波模块输出的八路信号CH1、CH2、CH3、CH4、CH5、CH6、

CH7、CH8，选择其中一路信号送入后续电路进行放大。第三多选一模拟开关 1C 的通道选择信号 CH_SEL0、CH_SEL1、CH_SEL2 由 FPGA 3 提供。本实施例中，第三多选一模拟开关 1C 可以采用美信集成产品公司 (Maxim Integrated Products) 的 MAX4051，其是一个 8 选 1 的模拟开关，也可以采用其他芯片。

增益模块的作用是将前一级的第三多选一模拟开关 1C 送过来的信号进行增益放大，由第一放大器 2A、第二放大器 2B、第一多选 1 模拟开关 1B、第二多选 1 模拟开关 1C 和五个不同阻值的电阻 R1 (阻值为 0 欧姆，未示出)、R2、R3、R4、R5 和一个分压电阻 R0 构成。第一放大器 2A 的正相输入端连接第三多选 1 模拟开关 1A 的输出信号 CH_V，第一放大器 2A 的反相输入端通过桥接不同阻值的反馈电阻 R_f 分别与第一多选 1 模拟开关 1B 和第二多选 1 模拟开关 1C 的五个输入端连接，第一多选 1 模拟开关 1B 和第二多选 1 模拟开关 1C 的放大倍数控制信号 SEL0、SEL1、SEL2 由 FPGA 3 提供。SEL0、SEL1、SEL2 三个信号的组合可以为放大器 2A 提供八种不同增益。本实施例中，为方便单板进行处理，设计了 5 级放大。在这部分电路中，没有直接把第一放大器 2A 的输出信号 CH_GAIN 送到 A/D 转换器 4 的输入端，而是通过多选 1 模拟开关 1C 从多选 1 模拟开关 1B 的输入端获得信号，这是因为第一多选 1 模拟开关 1B 有大约 80-130 欧姆的通道导通电阻，这个导通电阻会影响增益电路对放大精度的影响，这样处理就可以不受导通电阻的影响。也就是说，为了避免第一多选 1 模拟开关 1B 的导通电阻对放大精度的影响，送往 A/D 转换器 4 的输入端的信号未直接从第一放大器 2A 的输出端的 CH_GAIN 引出，而是由第一多选 1 模拟开关 1B 的端口引出后通过第二多选 1 模拟开关 1C 送入。而第一放大器 2A 输入端可看作是无穷大，因此，第一多选 1 模拟开关 1B 和第二多选 1 模拟开关 1C 的导通电阻 R_{on} 不会影响放大精度。下一时钟周期的放大倍数控制信号的放大倍数为： $k=1+R_f/R_0$ 。其中， R_f 为根据所述下一时钟周期的放大倍数控制信号从所述至少一个反馈电阻 R_f 中选择的电阻， R_0 为分压电阻。选择放大倍数 k 的原则为：对于小信号采用大的放大倍数、对于大信号采用小的放大倍数。放大倍数 k 由放大器 2A 的输入信号 CH_V 的大小决定，如果输入信号 CH_V 较小，则选择较大的 k 值，反之，选择较小的 k 值。

其中，第一放大器 2A 可以使用运放 OPA4277A，第二放大器 2B 可以使

用运放 OPA4277B, 第一多选 1 模拟开关 1B 和第二多选 1 模拟开关 1C 可以采用美信集成产品公司 (Maxim Integrated Products) 的 8 选 1 模拟开关 MAX4051, 也可以采用其他替代芯片。放大倍数 k 可以设置为 2 的幂次方数, 例如放大倍数 k 分别为 1、4、16、64、256。这样在处理数据时, 只需进行移位运算即可, 单板可采用 2 字节数 (UINT 整型) 来存储 AD_OUT 的值, 在本发明中, 取值分别为 $R1=0$ 欧姆、 $R2=6$ 千欧姆、 $R3=30$ 千欧姆、 $R4=126$ 千欧姆、 $R5=510$ 千欧姆; $R0$ 为接地电阻, 阻值为 2 千欧姆。在硬件上, 第一多选 1 模拟开关 1B 和第二多选 1 模拟开关 1C 的通道选择信号 SEL0、SEL1、SEL2 都由 FPGA 3 提供。FPGA 3 根据 AD 转换器 4 输出的放大后的信号模数转化后的信号 AD_OUT 为判断依据, 当 AD_OUT 低于某一数量级而仍有更大的增益档位可选时, 选择更大的放大倍数 k , 倍率的选择是通过与第一多选 1 模拟开关 1B 连接的信号 SEL0, SEL1, SEL2 来选择不同的反馈电阻 R_f 以改变放大倍数 k 。信号 CH_V 经过增益放大后由多选 1 模拟开关 1C 的输出端送到 A/D 转换器 4 进行 A/D 转换。

A/D 转换器 4 是对经过增益放大后的信号进行 A/D 转换, 经过增益放大后的信号通过放大器 2B 的信号输出端 CH_ADI 送入 A/D 转换电路, 经过 A/D 转换后输出信号 AD_OUT 到 FPGA 3 进行处理, 其片选信号 (AD_CS)、时钟信号 (AD_CLK) 和其他一些控制信号 (AD_RDY、AD_DI) 由 FPGA 3 提供。本实施例中, A/D 转换器 4 可以采用 10 位串行 AD 转换芯片 ADC10738, 也可以采用其他芯片, 其输入端连接第二多选 1 模拟开关的输出端信号 CH_ADI, 经过 A/D 转换后的输出信号 AD_OUT 送到 FPGA 3 进行处理。

现场可编程门阵列 (FPGA) 3 的作用是对三个多选 1 模拟开关 (1A、1B 和 1C) 提供通道选择信号; 即, 对第三多选 1 模拟开关 1A 提供通道选择信号 CH_SEL0、CH_SEL1、CH_SEL2, 对第一多选 1 模拟开关 1B 和第二多选 1 模拟开关 1C 提供上一时钟周期和下一时钟周期的放大倍数控制信号 SEL0、SEL1、SEL2; 对 A/D 转换器 4 提供控制信号 AD_RDY、片选信号 AD_CS 和时钟信号 AD_CLK 等; 根据 A/D 转换后输出的上一时钟周期的信号 AD_OUT 送入的值进行判断以选择下一时钟周期的最佳增益档位, 即选择下一时钟周期

的最佳的增益放大倍数 K 。本实施例中，FPGA 3 可以采用 lattice 莱迪思半导体公司的芯片 LFE2-12E-5FN484C，为本发明中整个电路提供控制和通信接口，也可以采用其他芯片。

如图 6 所示，为本发明所述的多通道功率控制电路 1 的另一实施例，其中，单通道选择模块为第三多选一模拟开关 1C，模数转换模块为 A/D（模/数）转换器 4，增益控制模块为现场可编程门阵列芯片（FPGA，Field Programmable Gate Array）3，也可以为专用的增益控制芯片。所述增益模块 13 包括：

第一放大器 2A，所述第一放大器 2A 的正相输入端连接所述单通道选择模块的输出端，所述第一放大器 2A 的反相输入端分别连接分压电阻 R_0 的第一端和至少一个反馈电阻 R_f 的第一端；

第一多选一模拟开关 1A，所述第一多选一模拟开关 1A 的至少一个第一输入端分别与所述至少一个反馈电阻 R_f 的第二端连接，所述第一多选一模拟开关 1A 与所述增益控制模块的第二输出端连接，所述第一多选一模拟开关 1A 的输出端与所述第一放大器 2A 的输出端连接；

第二多选一模拟开关 1B，所述第二多选一模拟开关 1B 的至少一个第一输入端分别与所述至少一个反馈电阻 R_f 的第二端连接，所述第二多选一模拟开关 1B 的第二输入端与所述增益控制模块的第二输出端连接；

第二放大器 2B，所述第二放大器 2B 的正相输入端连接所述第二多选一模拟开关 1B 的输出端，所述第二放大器 2B 的反相输入端与所述第二放大器 2B 的输出端连接，所述第二放大器 2B 的输出端与所述模数转换模块的输入端连接；

所述分压电阻 R_0 的第二端接地，所述反馈电阻 R_f 的数量与所述第一多选一模拟开关 1A 的第一输入端的数量相同，所述第二多选一模拟开关 1B 的第一输入端的数量与所述第一多选一模拟开关 1A 的第一输入端的数量相同，所述反馈电阻 R_f 之间的阻值不同。

图 6 中实施例与图 5 中实施例相比，不同之处在于，图 6 中第二多选一模拟开关输出的信号 CH_VI 不是直接接入模数转换模块的输入端，而是通过第二放大器 2B，即将信号 CH_VI 输入第二放大器 2B，第二放大器 2B 将信号

CH_ADI 输出到 A/D 转换器 4 的输入端。第二放大器 2B 的放大倍数为 1，起到稳定电压的作用。

本发明电路中，放大电路的增益随输入信号的强弱而变化，使用电阻比较少，因此不容易产生振荡可靠性和抗干扰能力较好。本发明电路简单、成本低、带自动增益放大功能，特别适用于光传输系统中的多通道光功率检测电路。本发明还有提高小信号的转换精度，提高光功率检测电路的动态范围等优点。本发明可用于光传输系统中的多通道光功率检测，还可用于其他电路中的多通道信号检测。本发明所述的增益控制模块为现场可编程门阵列芯片或者为专用的增益控制芯片。

如图 7 所示，为本发明所示的一种多通道功率控制方法，包括：

步骤 701，根据上一时钟周期的通道选择信号从接收到的至少一路上一时钟周期的通道信号选择出上一时钟周期的一路通道信号；

步骤 702，根据上一时钟周期的放大倍数控制信号对选择出的上一时钟周期的所述一路通道信号进行放大，得到第一信号；

步骤 703，对所述第一信号执行模数转换，得到第二信号；

步骤 704，根据所述第二信号产生下一时钟周期的放大倍数控制信号，使得下一时钟周期时，根据所述下一时钟周期的放大倍数控制信号对选择出的下一时钟周期的所述一路通道信号进行放大，其中，上一时钟周期的选择出的一路通道信号和下一时钟周期的选择出的一路通道信号为同一路。

上述方案中，在上一时钟周期，采用上一时钟周期的放大倍数控制信号对选择出的上一时钟周期的一路通道信号进行放大，上一时钟周期的放大倍数控制信号可以为缺省或者默认的信号，也可以为预先设置的信号，并根据第二信号，确定下一时钟周期的放大倍数控制信号，以控制下一时钟周期选择出的下一时钟周期的一路通道信号的放大倍数。

由于上一时钟周期的选择出的一路通道信号和下一时钟周期选择出的一路通道信号为同一路，对于选择出的该路通道信号来讲，在下一个时钟周期，能够采用合适的放大倍数对信号进行放大。对于单通道选择模块输入的多通道信号，不需要为每路通道信号设置一套独立的检测电路，而是共用多通道功率控制电路，电路实现起来比较简单。

本领域普通技术人员可以理解,实现上述实施例方法中的全部或部分步骤是可以通过程序来指令相关的硬件来完成,所述的程序可以存储于一计算机可读取存储介质中,该程序在执行时,包括如上述方法实施例的步骤,所述的存储介质,如:磁碟、光盘、只读存储记忆体(Read-Only Memory, ROM)或随机存储记忆体(Random Access Memory, RAM)等。

以上所述是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明所述原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

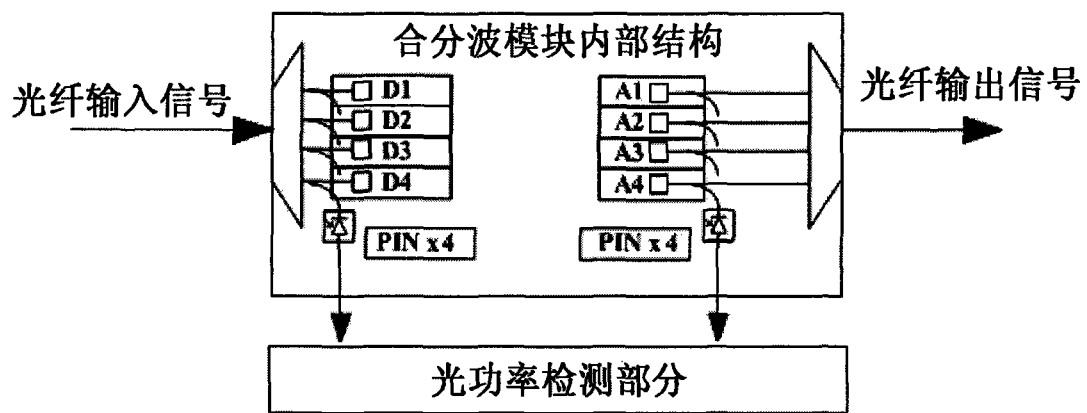


图 1

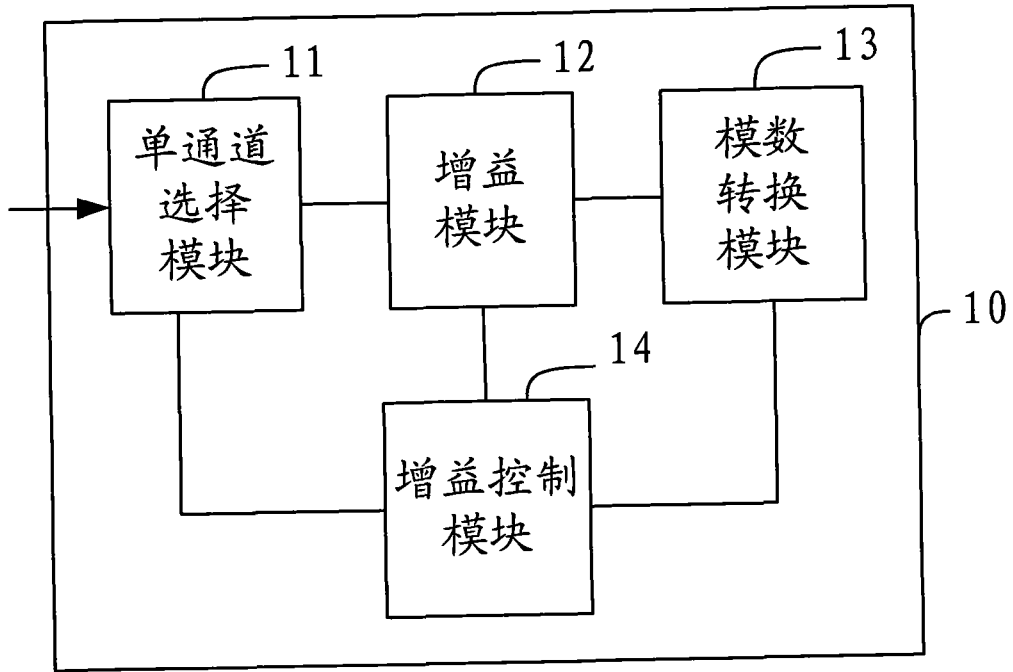


图 2

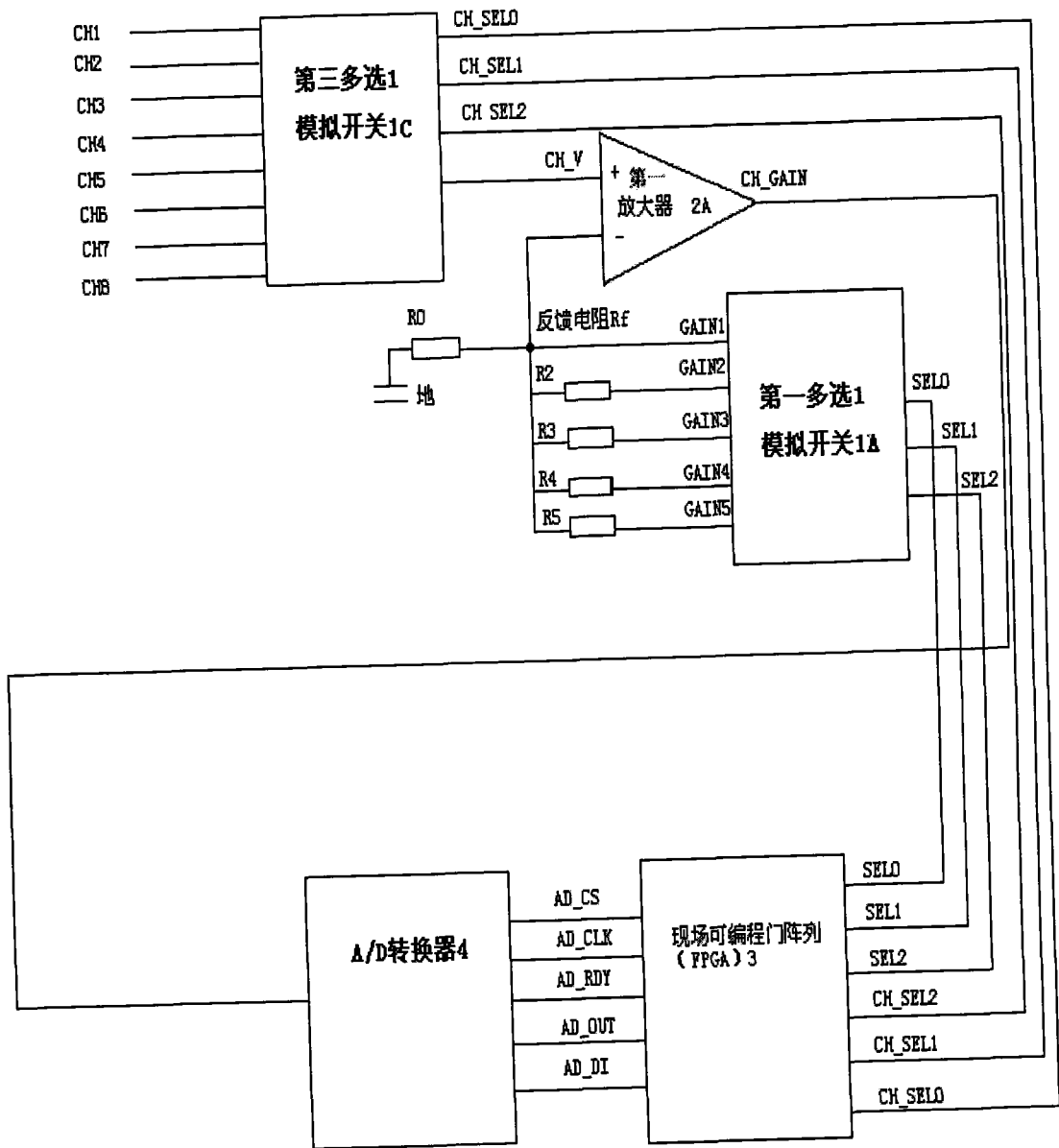


图 3

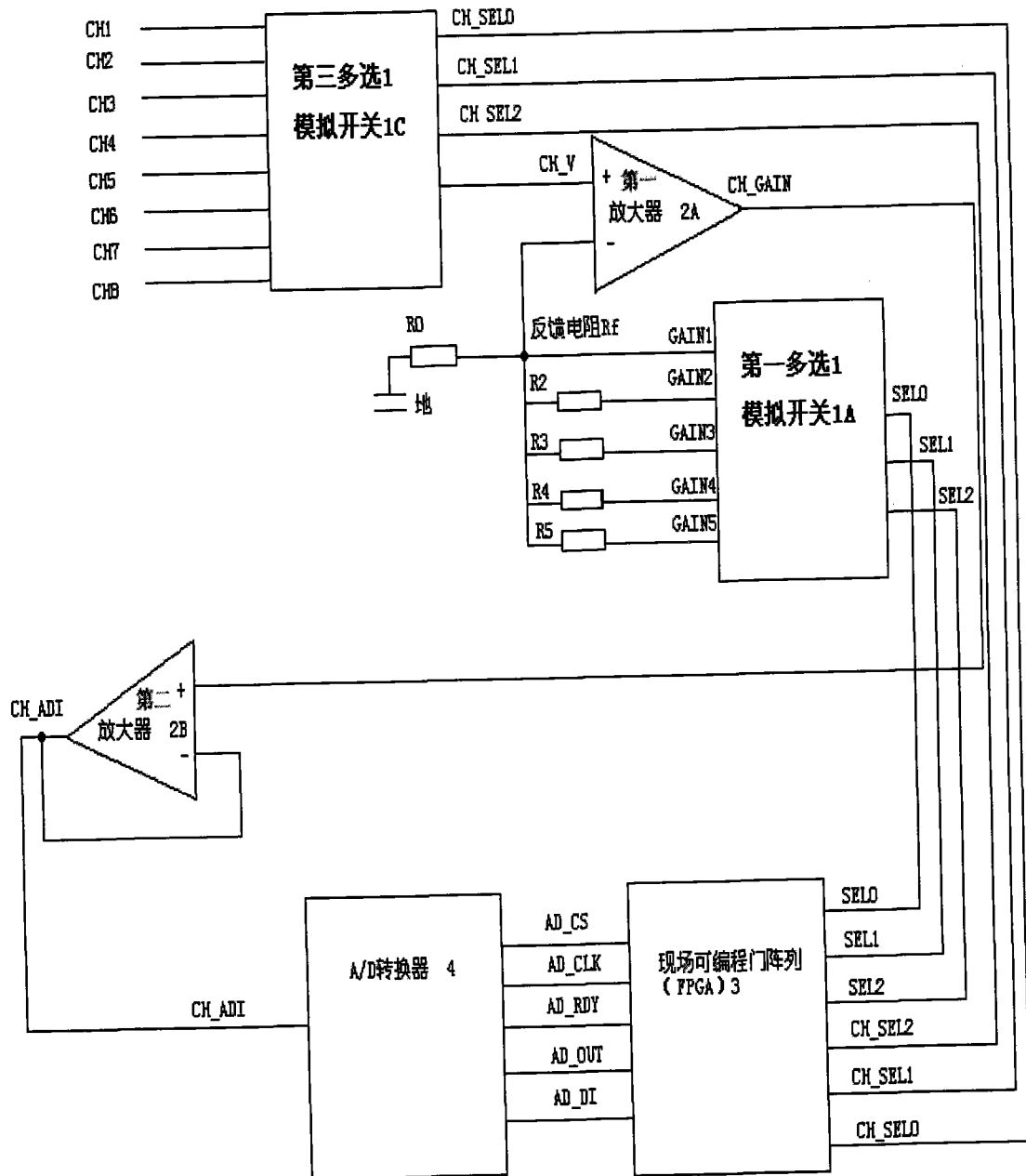


图 4

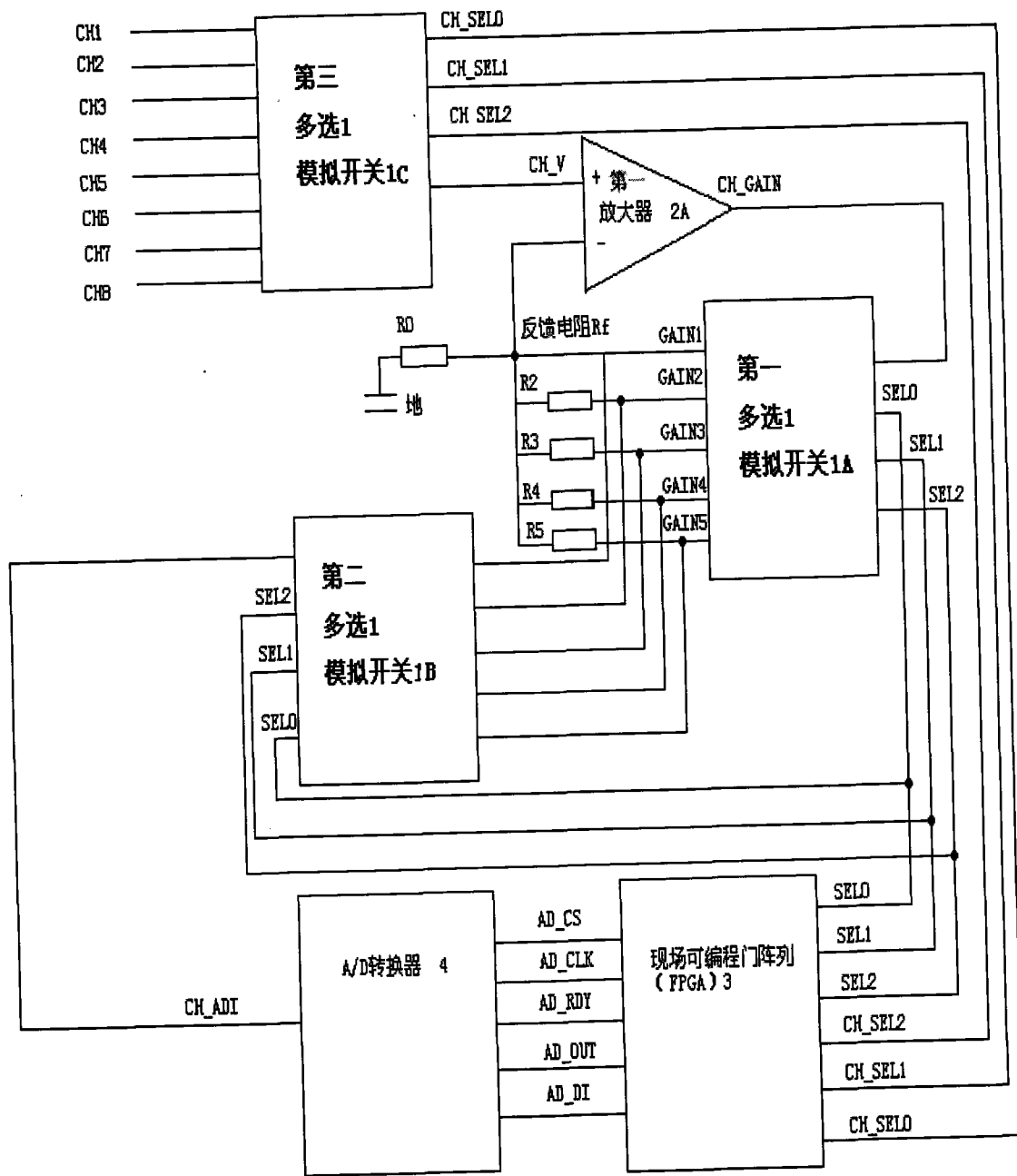


图 5

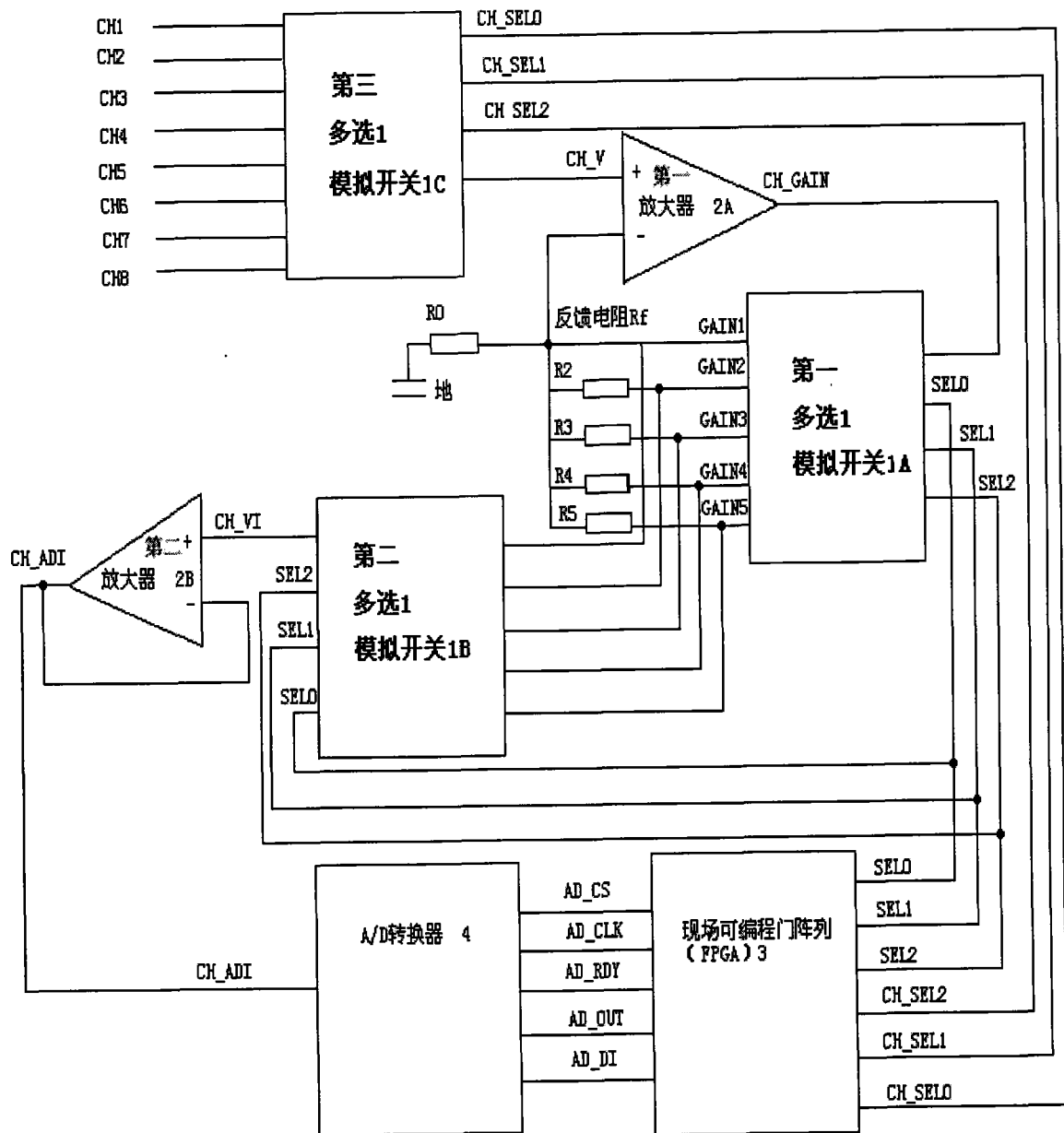


图 6

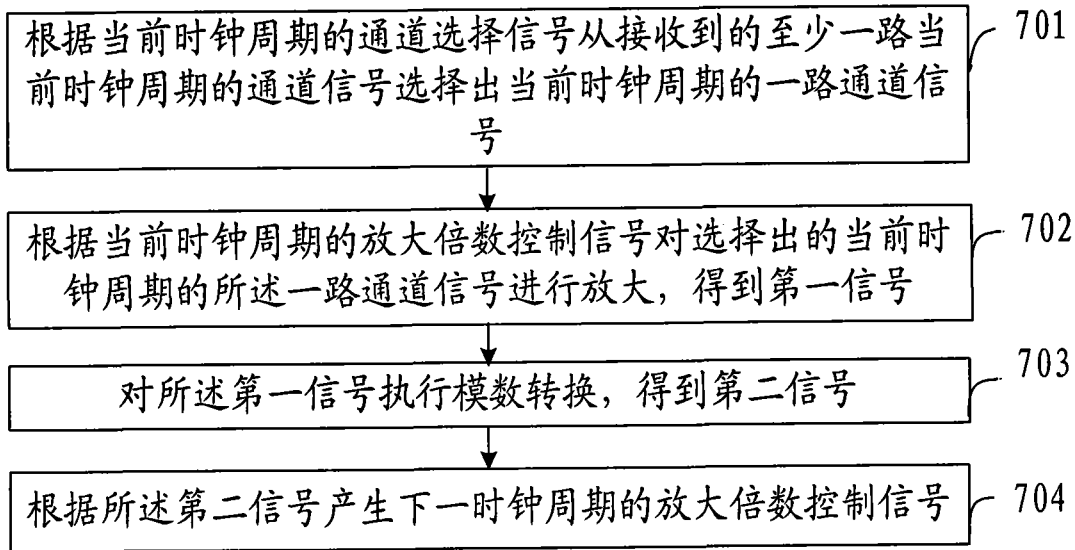


图 7