

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成28年8月4日(2016.8.4)

【公開番号】特開2014-6902(P2014-6902A)
 【公開日】平成26年1月16日(2014.1.16)
 【年通号数】公開・登録公報2014-002
 【出願番号】特願2013-127611(P2013-127611)
 【国際特許分類】

G 0 6 F 12/02 (2006.01)

G 0 6 F 12/00 (2006.01)

【 F I 】

G 0 6 F 12/02 5 7 0 A

G 0 6 F 12/00 5 9 7 U

【手続補正書】

【提出日】平成28年6月17日(2016.6.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

メモリシステムであって、
 メモリコントローラと、
 前記メモリコントローラに結合されたアドレス・ランダム・アクセス・メモリ(RAM)と、
 前記メモリコントローラに結合された不揮発性メモリ(NVM)とを備え、
 前記不揮発性メモリは、アドレス部とデータ部とを有し、
 前記不揮発性メモリの前記アドレス部は、有効データのデータ部アドレスおよびルックアップアドレスを前記メモリコントローラに供給し、
 前記メモリコントローラは、前記データ部アドレスをロードして、前記有効データのルックアップアドレスによって定義される前記アドレスRAM内のロケーションに前記データ部アドレスを記憶し、
 前記メモリコントローラは、前記アドレスRAM内の前記データ部アドレス、およびデータ部アドレスのロケーションを使用して前記不揮発性メモリのデータ部内のデータブロックを位置特定する、メモリシステム。

【請求項2】

メモリシステムであって、
メモリコントローラと、
前記メモリコントローラに結合されたアドレス・ランダム・アクセス・メモリ(RAM)
と、
前記メモリコントローラに結合された不揮発性メモリ(NVM)であって、
前記不揮発性メモリは、アドレス部とデータ部とを有し、
前記不揮発性メモリの前記アドレス部は、有効データのデータ部アドレスおよびルックアップアドレスを前記メモリコントローラに供給し、
前記メモリコントローラは、前記データ部アドレスをロードして、前記有効データのルックアップアドレスによって定義される前記アドレスRAM内のロケーションに前記データ部アドレスを記憶し、

前記メモリコントローラは、前記アドレスRAM内の前記データ部アドレス、およびデータ部アドレスのロケーションを使用して前記不揮発性メモリのデータ部内のデータブロックを位置特定する、前記不揮発性メモリと、

前記不揮発性メモリの前記データ部に結合されたプロセッサと、を備え、

前記プロセッサによって供給されたシステムアドレスにตอบสนองして、前記アドレスRAMは、ルックアップアドレスのうちの1つによって選択された前記アドレスRAM内のロケーションのうちの1つからのデータ部アドレスのうちの1つを前記不揮発性メモリに供給する、メモリシステム。

【請求項3】

不揮発性メモリ(NVM)を有するメモリシステムを動作させる方法であって、

前記NVM内の第1のNVMロケーションを識別することであって、該第1のNVMロケーションは第1の有効データと、該第1の有効データのルックアップアドレスとを有する、前記識別すること、

アドレス・ランダム・アクセス・メモリ(RAM)の第1のRAMロケーションにおいて、前記第1のNVMロケーションのアドレスをロードすることであって、前記第1のRAMロケーションは、前記第1の有効データのルックアップアドレスにより定義される、前記アドレスをロードすること、

前記第1のRAMロケーションを選択するためのシステムアドレスを供給すること、

前記第1のRAMロケーションを選択するための前記システムアドレスにตอบสนองして、前記第1のNVMロケーションの前記アドレスを前記アドレスRAMから前記NVMに供給すること、

前記アドレスRAMからの前記第1のNVMロケーションの前記アドレスの受信にตอบสนองして、前記第1のNVMロケーションから前記第1の有効データを供給することを備える、方法。

【請求項4】

不揮発性メモリ(NVM)を有するメモリシステムを動作させる方法であって、

前記NVM内の第1のNVMロケーションを識別することであって、該第1のNVMロケーションは第1の有効データと、該第1の有効データのルックアップアドレスとを有する、前記識別すること、

アドレス・ランダム・アクセス・メモリ(RAM)の第1のRAMロケーションにおいて、前記第1のNVMロケーションのアドレスをロードすることであって、第1のRAMロケーションは、前記第1の有効データのルックアップアドレスにより定義される、前記アドレスをロードすること、

前記第1のRAMロケーションを選択するためのシステムアドレスを供給すること、

前記第1のRAMロケーションを選択するための前記システムアドレスにตอบสนองして、前記第1のNVMロケーションの前記アドレスを前記アドレスRAMから前記NVMに供給すること、

前記アドレスRAMからの前記第1のNVMロケーションの前記アドレスの受信にตอบสนองして、前記第1のNVMロケーションから前記第1の有効データを供給することを備え、

前記第1のNVMロケーションを前記識別することは、

前記第1のNVMロケーションが追加の有効データを有することをさらに特徴とし、

前記システムアドレスを供給することは、前記システムアドレスが、前記第1のRAMロケーションを選択するための第1の部分と、前記第1の有効データおよび前記追加の有効データの中から前記第1の有効データを選択するための第2の部分とを有することをさらに特徴とする、方法。

【請求項5】

メモリシステムであって、

データ部およびアドレスシステムを有する不揮発性メモリと、

システムアドレスに従ってデータを前記データ部に書き込むデータプロセッサと、

前記不揮発性メモリおよび前記データプロセッサに結合されて、前記システムアドレス

および前記データを受信するメモリコントローラと、

前記メモリコントローラに結合され、且つシステムアドレスに対応するルックアップアドレスを供給するアドレス・ランダム・アクセス・メモリ（RAM）とを備え、

前記メモリコントローラは、前記ルックアップアドレスを前記アドレスシステムに供給し、前記ルックアップアドレスによって選択される前記データ部内のロケーションにデータを書き込む、メモリシステム。