

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成21年8月13日(2009.8.13)

【公開番号】特開2007-325033(P2007-325033A)
 【公開日】平成19年12月13日(2007.12.13)
 【年通号数】公開・登録公報2007-048
 【出願番号】特願2006-153962(P2006-153962)
 【国際特許分類】

H 0 3 B 5/32 (2006.01)

【 F I 】

H 0 3 B 5/32 A

【手続補正書】

【提出日】平成21年6月29日(2009.6.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

水晶発振装置の温度補償を行なうための関数生成回路であって、
 周囲温度に依存しない所定のアナログ信号を生成して出力する第1のアナログ信号生成回路と、

周囲温度に依存する1次関数に近似されるアナログ信号を生成して出力する第2のアナログ信号生成回路と、

前記第1のアナログ信号生成回路からの出力信号と前記第2のアナログ信号生成回路からの出力信号とを受け、周囲温度のとり得る範囲が低温側から高温側にかけて連続するm個(mは3以上の整数)の温度領域に順次分割されてなるm個の温度領域のそれぞれに対応する制御信号を生成して出力する近似3次関数生成回路と、

前記第2のアナログ信号生成回路の出力を受け、周囲温度に依存する1次関数制御信号を生成する1次関数生成回路と、

前記第1のアナログ信号生成回路の出力を受け、周囲温度に依存しない0次関数制御信号を生成する0次関数生成回路と、

第g(gは1以上m以下の整数)の温度領域において前記近似3次関数生成回路から出力される前記第gの制御信号と第h(hはg以外の1以上m以下の整数)の温度領域において前記近似3次関数生成回路から出力される第hの制御信号を用いて4次関数および5次関数に近似される制御信号を生成する近似4次5次関数生成回路と、

前記近似3次関数生成回路の出力信号と前記1次関数生成回路の出力信号と前記0次関数生成回路の出力信号と前記近似4次5次関数生成回路の出力信号を合成して出力する加算器と、

を備えることを特徴とする関数生成回路。

【請求項2】

請求項1記載の関数生成回路であって、

前記第2のアナログ信号生成回路から出力される第2のアナログ信号をダイオードの順方向電圧を使用して生成することを特徴とする関数生成回路。

【請求項3】

請求項1記載の関数生成回路であって、

前記第2のアナログ信号生成回路から出力される第2のアナログ信号を抵抗の第1の抵

抗群と第2の抵抗群の温度係数の差を使用して生成することを特徴とする関数生成回路。

【請求項4】

水晶発振装置の温度補償を行なうための関数生成回路であって、

周囲温度に依存しない所定のアナログ信号を生成して出力する第1のアナログ信号生成回路と、

周囲温度に依存する1次関数に近似されるアナログ信号を生成して出力する第2のアナログ信号生成回路を備え、

前記第1のアナログ信号生成回路からの出力信号と前記第2のアナログ信号生成回路からの出力信号とを受けて出力する近似3次関数生成回路と、

前記第2のアナログ信号生成回路の出力を受け、周囲温度に依存する1次関数制御信号を生成する1次関数生成回路と、

前記第1のアナログ信号生成回路の出力を受け、周囲温度に依存しない0次関数制御信号を生成する0次関数生成回路と、

前記第2のアナログ信号生成回路からの出力信号を受け、低温領域に対応する前記低温領域制御信号を生成して出力する近似 n 次 (n は4以上の整数) 関数生成回路と、

前記近似3次関数生成回路と前記1次関数生成回路の出力信号と前記0次関数生成回路の出力信号と前記近似 n 次関数生成回路の出力信号を合成して出力する加算器と、
を備えることを特徴とする関数生成回路。

【請求項5】

請求項4記載の関数生成回路であって、

前記第2のアナログ信号生成回路から出力される第2のアナログ信号をダイオードの順方向電圧を使用して生成することを特徴とする関数生成回路。

【請求項6】

請求項4記載の関数生成回路であって、

前記第2のアナログ信号生成回路から出力される第2のアナログ信号を抵抗の第1の抵抗群と第2の抵抗群の温度係数の差を使用して生成することを特徴とする関数生成回路。

【請求項7】

請求項4記載の関数生成回路であって、

前記近似3次関数生成回路は、前記第1のアナログ信号生成回路からの出力信号と前記第2のアナログ信号生成回路からの出力信号とを受け、周囲温度のとり得る範囲が低温側から高温側にかけて連続する m 個の温度領域に順次分割されてなる m 個の温度領域のそれぞれに対応する制御信号を生成して出力することを特徴とする関数生成回路。

【請求項8】

水晶発振装置の温度補償を行なうための関数生成回路であって、

周囲温度に依存しない所定のアナログ信号を生成して出力する第1のアナログ信号生成回路と、

周囲温度に依存する1次関数に近似されるアナログ信号を生成して出力する第2のアナログ信号生成回路を備え、

前記第1のアナログ信号生成回路からの出力信号と前記第2のアナログ信号生成回路からの出力信号とを受けて出力する近似3次関数生成回路と、

前記第2のアナログ信号生成回路の出力を受け、周囲温度に依存する1次関数制御信号を生成する1次関数生成回路と、

前記第1のアナログ信号生成回路の出力を受け、周囲温度に依存しない0次関数制御信号を生成する0次関数生成回路と、

前記第2のアナログ信号生成回路からの出力信号を受け、周囲温度のとり得る範囲が低温領域における連続する s (s は2以上の整数) 個の温度領域に順次分割されてなる s 個の温度領域のそれぞれに対応する低温領域制御信号と、周囲温度のとり得る範囲が高温領域における連続する t (t は2以上の整数) 個の温度領域に順次分割されてなる t 個の温度領域のそれぞれに対応する高温領域制御信号を生成して出力する近似 n 次 (n は4以上の整数) 関数生成回路と、

前記近似3次関数生成回路と前記1次関数生成回路の出力信号と前記0次関数生成回路の出力信号と前記近似n次関数生成回路の出力信号を合成して出力する加算器と、を備えることを特徴とする関数生成回路。

【請求項9】

請求項8記載の関数生成回路であって、

前記第2のアナログ信号生成回路から出力される第2のアナログ信号をダイオードの順方向電圧を使用して生成することを特徴とする関数生成回路。

【請求項10】

請求項8記載の関数生成回路であって、

前記第2のアナログ信号生成回路から出力される第2のアナログ信号を抵抗の第1の抵抗群と第2の抵抗群の温度係数の差を使用して生成することを特徴とする関数生成回路。

【請求項11】

請求項1記載の関数生成回路であって、

前記第2のアナログ信号生成回路の出力を受け、変極点温度を調整し、前記近似3次関数生成回路及び前記1次関数生成回路に出力する変極点調整回路を備えたことを特徴とする関数生成回路。

【請求項12】

請求項4記載の関数生成回路であって、

前記第2のアナログ信号生成回路の出力を受け、変極点温度を調整し、前記近似3次関数生成回路及び前記1次関数生成回路に出力する第1の変極点調整回路を備えたことを特徴とする関数生成回路。

【請求項13】

請求項4記載の関数生成回路であって、

前記第2のアナログ信号生成回路の出力信号を受け、低温領域に対応する低温領域制御信号を出力する低温領域制御回路の動作温度領域を調整する低温動作領域調整回路と、

高温領域に対応する高温領域制御信号を出力する高温領域制御回路の動作温度領域を調整する高温動作領域調整回路と、を備え、

前記近似n次関数生成回路は、前記低温動作領域調整回路の出力信号と前記高温動作領域調整回路の出力信号と前記第2のアナログ信号生成回路からの出力信号を受け、低温領域に対応する前記低温領域制御信号と高温領域に対応する前記高温領域制御信号を生成して出力することを特徴とする関数生成回路。

【請求項14】

請求項4記載の関数生成回路であって、

前記第2のアナログ信号生成回路の出力を受け、変極点温度を調整し、前記近似n次関数生成回路に出力する第2の変極点調整回路を備えたことを特徴とする関数生成回路。

【請求項15】

請求項8記載の関数生成回路であって、

前記第2のアナログ信号生成回路の出力を受け、変極点温度を調整し、前記近似3次関数生成回路及び前記1次関数生成回路に出力する第1の変極点調整回路を備えたことを特徴とする関数生成回路。

【請求項16】

請求項8記載の関数生成回路であって、

前記第2のアナログ信号生成回路の出力信号を受け、低温領域に対応する低温領域制御信号を出力する低温領域制御回路の動作温度領域を調整する低温動作領域調整回路と、

高温領域に対応する高温領域制御信号を出力する高温領域制御回路の動作温度領域を調整する高温動作領域調整回路と、を備え、

前記近似n次関数生成回路は、前記低温動作領域調整回路の出力信号と前記高温動作領域調整回路の出力信号と前記第2のアナログ信号生成回路からの出力信号とを受け、

【請求項17】

請求項 8 記載の関数生成回路であって、
前記第 2 のアナログ信号生成回路の出力を受け、変極点温度を調整し、前記近似 n 次関
数生成回路に出力する第 2 の変極点調整回路を備えたことを特徴とする関数生成回路。