(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H03M 3/02

(11) 공개번호 특1995-0013051
(43) 공개일자 1995년05월17일

(21) 출원번호 특1994-0027199
(22) 출원일자 1994년10월25일
(30) 우선권주장 140.948 1993년10월25일 미국(US)
(71) 출원인 모토로라 인코포레이티드 빈센트 비. 인그라시아
미국, 일리노이 60196, 샤움버그, 이스트 앨공퀸 로드 1303
(72) 발명자 잭슨 에이치. 스펜스
미국, 텍사스 78750, 오스틴, 과버 코우브 7206
(74) 대리인 이병호, 최달용

심사청구 : 없음

(54) 대역시그마-델타 A/D 변환기 및 A/D 변환 방법 및, 이를 이용한 수신기

요약

대역 시그마-델타 A/D변환기(ADC;10)는 제1(11)및 제2(12)대역 시그마-델타 변조기 및, 디지탈 출력에 접속된 디지탈 필터(13)를 포함한다. 기술된 실시예에서, 제1대역 시그마-델타 변조기(11)는 제2계인 단일비트 대역 변조기이며, 제2대역 시그마-델타 변조기(12)는 제1계인 다중 비트 변조기이다. 제1(11)및 제2(12)변조기의 피드백 경로의 계수는 디지탈 필터의 전달 함수로부터 유도된다. 일 실시예에서 주파수 변조(FM)율과 같은 시스템에 대한 수신기(50)는 대역 시그마-델타ADC(10)를 이용하는 동위상(I)및 4원(Q)신호를 디지탈 하기 위해 중간 주파수(IF)아나로그 신호를 변환한다.

대표도

도1

명세서

[발명의 명칭]

대역시그마-델타 A/D변환기 및 A/D변환 방법 및, 이를 이용한 수신기

[도면의 간단한 설명]

제1도는 본 발명에 따른 대역 시그마-델타 A/D변환기(ADC)를 형성하는 부분 블럭 다이어그램 및 부분로직 다이어그램 도시도,

제2도는 본 발명에 따른 제1도의 대역 시그마-델타 ADC를 이용한 수신기를 형성하는 부분 블럭 다이어그램 및 부분 로직 다이어그램 도시도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

수신된 아나로그 신호를 중간 아나로그 신호(15)및 제1디지탈 신호(16)로 변환하는 제1대역 시그마-델타 변조기(11)와, 상기 제1대역 시그마-델타 변조기(11)와 작동 가능하게 결합되어, 상기 중간 아나로그 신호(15)를 제2디지탈 신호(17)로 변환하는 제2대역 시그마-델타 변조기(12) 및, 상기 제1대역 시그마-델타 변조기(11)및 상기 제2대역 시그마-델타 변조기(12)와 작동가능하게 결합되어, 상기 제1디지탈 신호(16)및 상기 제2디지탈 신호(17)를 디지탈 출력신호(18)로 변환하는 디지탈 필터(13)를 포함하는 것을 특징으로 하는 대역 시그마-델타 A/D변환기.

청구항 2

수신된 아나로그 신호(14)를 중간 아나로그 신호(15)및 제1디지탈 신호로 변환하는 제1대역 시그마-델타 변조기(11)와, 상기 제1대역 시그마-델타 변조기(11)와 작동 가능하게 결합되어, 상기 중간 아나로그 신호(15)를 제2디지탈 신호(17)로 변환하는 제2대역 시그마-델타 변조기(12) 및, 상기 제1대역 시그마-델타 변조기(11)및 상기 제2대역 시그마-델타 변조기(12)와 작동가능하게 결합되어, 상기 제1디지탈 신호(16)및 상기 제2디지탈 신호(17)를 디지탈 출력신호(18)로 변환하는 디지탈 필터를 구비하는 대역 시그마-델타 A/D변환기(ADC:10)와, 기저 대역에서 직각 위상 디지탈 신호 및 기저 대역에서 동위상 디지

탈 신호를 발생하기 위해 상기 디지탈 출력신로(18)를 다수의 디지탈 직각 위상 신호와 혼합하는 디지탈 직각 위상 디지탈 신호 및 상기 동위상 디지탈 신호를 추림하는 추림 디지탈 필터(57)및, 기저대역 아나로그 신호(64)를 발생하기 위해 상기 추림된 직각 위상 디지탈 신호(61)및 상기 추림된 동위상 디지탈 신호(62)를 처리하는 디지탈 신호 처리기(63)를 포함하는 것을 특징으로 하는 수신기.

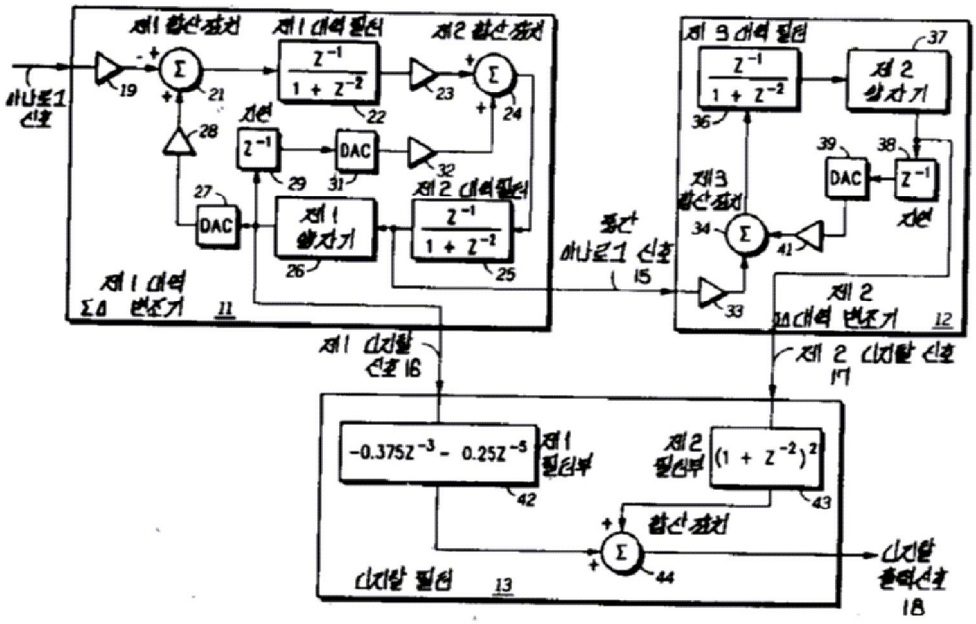
청구항 3

아나로그입력 신호(14)를 수신하는 단계와, 제1에러 신호를 제공하기 위해 상기 아나로그 입력 신호(14)의 제1소정 부분(19)을 제1피드백 신호의 제1소정 부분(28)과 합산하는 단계와, 제1중간 아나로그 신호(15)를 제공하기 위해 상기 제1에러 신호를 대역 필터링하는 단계와, 제1디지탈 신호(16)를 제공하기 위해 상기 제1중간 아나로그 신호를 양자화 하는 단계와, 상기 제1피드백 신호로 제공하기위해 상기 제1디지탈 신호(16)를 D/A변환하는 단계와, 제2에러 신호를 제공하기 위해 상기 제1중간 아나로그 신호의 제2소정 부분(33)을 제2피드백신호의 상기 제2소정 부분(41)과 합산하는 단계와, 제2중간 아나로그 신호를 제공하기 위해 상기 제2에러 신호를 대역 필터링하는 단계와, 제2디지탈 신호(17)를 제공하기 위해 상기 제2중간 아나로그 신호로 양자화하는 단계와, 상기 제2피드백된 신호를 제공하기 위해 상기 제2디지탈 신호(17)를 D/A변환하는 단계와, 제1필터된 신호를 제공하기 위해 상기 제1디지탈 신호(16)를 필터링하는 단계와, 제2필터된 신호를 제공하기 위해 상기 제2디지탈 신호(17)를 필터링하는 단계 및, 디지탈 출력 신호(18)를 제공하기 위해 상기 제1 및 제2필터된 신호를 합산하는 단계를 포함하는 것을 특징으로 하는 아나로그 신호를 디지탈 신호로 변환하는 방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2

