(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 102708085 B
(45)授权公告日 2015.02.11

(21)申请号 201210119081.8

(22)申请日 2012.04.20

(73)专利权人 北京航空航天大学
地址 100191 北京市海淀区学院路37号

(72)发明人 周强 王铭 刘亚斌 徐志跃

(74)专利代理机构 北京慧泉知识产权代理有限公司 11232
代理人 王顺荣 唐爱华

(51)Int.Cl.
*G06F 13/40*(2006.01)

(56)对比文件
WO 2012/022015 A1,2012.02.23, 说明书第1页第2行-第10页倒数第1行及图1A-7.
CN 2403057 Y,2000.10.25, 全文.
CN 2610606 Y,2004.04.07, 全文.
US 6182178 B1,2001.01.30, 全文.
US 2004/0225802 A1,2004.11.11, 全文.
US 7496703 B2,2009.02.24, 全文.

审查员 潘秋羽

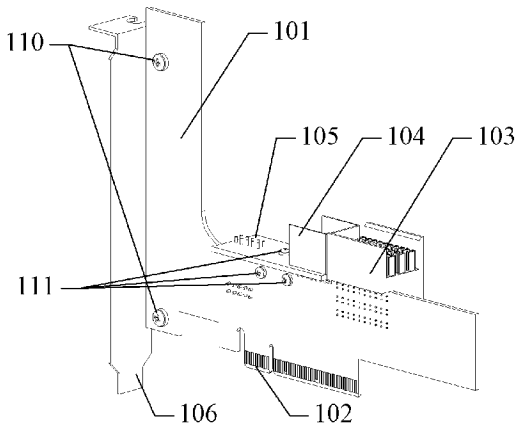
权利要求书7页 说明书14页 附图7页

(54)发明名称

一种用于PCI Express X8至CPCI Express X8的转接卡

(57)摘要

一种用于PCI Express X8至CPCI Express X8的转接卡，它包括阻抗控制电路板、转接电路板、PCI Express X8接口、CPCI Express信号插座、CPCI Express电源插座、双排孔插座、弯针双排插头、连接块和挡板；阻抗控制电路板上部边缘压接有CPCI Express信号插座和转接电路板，下部边缘布置有PCI Express X8接口，阻抗控制电路板的偏左中部布置有弯针双排插头，CPCI Express电源插座和弯针双排插头安装在转接电路板上，该连接块通过螺钉将阻抗控制电路板和转接电路板垂直固定在一起，该挡板通过螺钉与阻抗控制电路板和计算机机箱连在一起；本发明不影响PCI Express X8和CPCI Express X8中信号的质量和功效，拓展现有PCI Express X8插槽的应用，大幅度降低CPCI Express X8接口卡（扩展卡）开发的难度和成本，结构简单、使用方便。




CN 102708085 B

1. 一种用于PCI Express X8至CPCI Express X8的转接卡，包括：一阻抗控制电路板、PCI Express X8接口、一转接电路板、一CPCI Express电源插座、一CPCI Express信号插座、一双排孔插座、一弯针双排插头、一连接块、一挡板、三个M2螺钉、两个M3螺钉；

所述阻抗控制电路板的下部边缘布置有PCI ExpressX8接口，用以与PCI Express X8插槽进行物理连接，传递信号和直流电源；

其中，所述PCI Express X8接口以金手指的形式具体布置在阻抗控制电路板的下部边缘；

请参照表1，PCI Express X8接口上的金手指管脚及其信号定义如下列表1所示；

| 管脚号 | B面 | | A面 | |
|---|---|---|---|---|
| | 名称 | 说明 | 名称 | 说明 |
| 1 | +12V | +12V电源 | PRSNT1# | 热插拔存在检测 |
| 2 | +12V | +12V电源 | +12V | +12V电源 |
| 3 | +12V | +12V电源 | +12V | +12V电源 |
| 4 | GND | 参考地 | GND | 参考地 |
| 5 | SMCLK | 系统管理总线SMBUS时钟 | JTAG2 | 测试时钟TCK |
| 6 | SMDAT | 系统管理总线SMBUS数据 | JTAG3 | 测试数据输入TDI |
| 7 | GND | 参考地 | JTAG4 | 测试数据输出TDO |
| 8 | +3.3V | +3.3V电源 | JTAG5 | 测试模式选择TMS |
| 9 | JTAG1 | 测试复位TRST# | +3.3V | +3.3V电源 |
| 10 | 3.3Vaux | 3.3V辅助电源 | +3.3V | +3.3V电源 |
| 11 | WAKE# | 链路激活信号 | PERST# | 基本复位 |
| 机械锁 | | | | |
| 12 | RSVD | 保留 | GND | 参考地 |
| 13 | GND | 参考地 | REFCLK+ | 参考时钟 |
| 14 | PETp0 | 发送器差分对，通道0 | REFCLK- | |
| 15 | PETn0 | | GND | 参考地 |
| 16 | GND | 参考地 | PERp0 | 接收器差分对，通道0 |
| 17 | PRSNT2# | 热插拔存在检测 | PERn0 | |
| 18 | GND | 参考地 | GND | 参考地 |
| 19 | PETp1 | 发送器差分对，通道1 | RSVD | 保留 |
| 20 | PETn1 | | GND | 参考地 |
| 21 | GND | 参考地 | PERp1 | 接收器差分对，通道1 |
| 22 | GND | 参考地 | PERn1 | |
| 23 | PETp2 | 发送器差分对，通道2 | GND | 参考地 |
| 24 | PETn2 | | GND | 参考地 |
| 25 | GND | 参考地 | PERp2 | 接收器差分对，通道2 |
| 26 | GND | 参考地 | PERn2 | |

| | | | | |
|---|---|---|---|---|
| 27 | PETp3 | 发送器差分对，通道 3 | GND | 参考地 |
| 28 | PETn3 | | GND | 参考地 |
| 29 | GND | 参考地 | PERp3 | 接收器差分对，通道 3 |
| 30 | RSVD | 保留 | PERn3 | |
| 31 | PRSNT3# | 热插拔存在检测 | GND | 参考地 |
| 32 | GND | 参考地 | RSVD | 保留 |
| 33 | PETp4 | 发送器差分对，通道 4 | RSVD | 保留 |
| 34 | PETn4 | | GND | 参考地 |
| 35 | GND | 参考地 | PERp4 | 接收器差分对，通道 4 |
| 36 | GND | 参考地 | PERn4 | |
| 37 | PETp5 | 发送器差分对，通道 5 | GND | 参考地 |
| 38 | PETn5 | | GND | 参考地 |
| 39 | GND | 参考地 | PERp5 | 接收器差分对，通道 5 |
| 40 | GND | 参考地 | PERn5 | |
| 41 | PETp6 | 发送器差分对，通道 6 | GND | 参考地 |
| 42 | PETn6 | | GND | 参考地 |
| 43 | GND | 参考地 | PERp6 | 接收器差分对，通道 6 |
| 44 | GND | 参考地 | PERn6 | |
| 45 | PETp7 | 发送器差分对，通道 7 | GND | 参考地 |
| 46 | PETn7 | | GND | 参考地 |
| 47 | GND | 参考地 | PERp7 | 接收器差分对，通道 7 |
| 48 | PRSNT2# | 热插拔存在检测 | PERn7 | |
| 49 | GND | 参考地 | GND | 参考地 |

表 1

所述阻抗控制电路板的上部边缘焊接有CPCI Express信号插座，用以与CPCI Express接口卡 XP3 信号插头进行物理连接，传递信号；

请参照下列表 2，CPCI Express 信号插座 103 管脚及其信号定义如表 2 所示；

| 管脚 | A | B | ab | C | D | cd | E | F | ef | |
|---|---|---|---|---|---|---|---|---|---|---|
| 1 | | | GND 参考地 | | | GND 参考地 | | | GND 参考地 | XP3/XJ3连接器 |
| 2 | PRSNT# 热拔插存在检测 | | GND 参考地 | | | GND 参考地 | | | GND 参考地 | |
| 3 | SMBDAT 系统管理总线数据 | SMBCLK 系统管理总线时钟 | GND 参考地 | | | GND 参考地 | | | GND 参考地 | |
| 4 | | PERST# 复位信号 | GND 参考地 | | | GND 参考地 | 1RefClk+ 参考时钟差分对 | 1RefClk- | GND 参考地 | |
| 5 | 1PETp0 通道0发送差分信号 | 1PETn0 | GND 参考地 | 1PERp0 通道0接收差分信号 | 1PERn0 | GND 参考地 | 1PETp1 通道1发送差分信号 | 1PETn1 | GND 参考地 | |
| 6 | 1PETp2 通道2发送差分信号 | 1PETn2 | GND 参考地 | 1PERp2 通道2接收差分信号 | 1PERn2 | GND 参考地 | 1PERp1 通道1接收差分信号 | 1PERn1 | GND 参考地 | |
| 7 | 1PETp3 通道3发送差分信号 | 1PETn3 | GND 参考地 | 1PERp3 通道3接收差分信号 | 1PERn3 | GND 参考地 | 1PETp4 通道4发送差分信号 | 1PETn4 | GND 参考地 | |
| 8 | 1PETp5 通道5发送差分信号 | 1PETn5 | GND 参考地 | 1PERp5 通道5接收差分信号 | 1PERn5 | GND 参考地 | 1PERp4 通道4接收差分信号 | 1PERn4 | GND 参考地 | |
| 9 | 1PETp6 通道6发送差分信号 | 1PETn6 | GND 参考地 | 1PERp6 通道6接收差分信号 | 1PERn6 | GND 参考地 | 1PETp7 通道7发送差分信号 | 1PETn7 | GND 参考地 | |
| 10 | | | GND 参考地 | | | GND 参考地 | 1PERp7 通道7接收差分信号 | 1PERn7 | GND 参考地 | |

表 2

所述阻抗控制电路板的偏左中部布置有弯针双排插头，用以与双排孔插座进行物理连接，将直流电源从阻抗控制电路板传递至转接电路板；

所述转接电路板水平固定于阻抗控制电路板的上部边缘，用以将直流电源从双排孔插座传递至 CPCI Express 电源插座；

所述CPCI Express电源插座用以与CPCI ExpressX8中的XP4电源插头进行物理连接，传递直流电源；

请参照下列表 3，CPCI Express 电源插座 104 管脚及其信号定义如下表 3 所示；

| 管脚 | Z | A | B | C | D | E | F | |
|---|---|---|---|---|---|---|---|---|
| 1 | GND 参考地 | | | | | | GND 参考地 | XP4/XJ4 连接器 |
| 2 | GND 参考地 | | GND 参考地 | | WAKE# 链路激活信号 | | GND 参考地 | |
| 3 | GND 参考地 | 12V +12V电源 | 12V +12V电源 | GND 参考地 | GND 参考地 | GND 参考地 | GND 参考地 | |
| 4 | GND 参考地 | GND 参考地 | GND 参考地 | 3.3V +3.3V电源 | 3.3V +3.3V电源 | 3.3V +3.3V电源 | GND 参考地 | |
| 5 | GND 参考地 | | | | | | GND 参考地 | |
| 6 | GND 参考地 | | | | | | GND 参考地 | |
| 7 | GND 参考地 | | | | | | GND 参考地 | |
| 8 | GND 参考地 | | | | | | GND 参考地 | |

表 3

所述阻抗控制电路板外形呈 L 形；

所述阻抗控制电路板是一个六层阻抗控制电路板；

其中，所述阻抗控制电路板的第一层 L1 为信号层 1，第二层 L2 为接地层，第三层 L3 为

信号层 2，第四层 L4 为信号层 3，第五层 L5 为接地层，第六层 L6 为信号层 4；每层及其相关的叠层厚度如下列表 4 所示；

| 层号 | 类型 | 厚度 mil |
|---|---|---|
| L1 | | 0.6 |
| | 芯板 | 4 |
| L2 | | 1.2 |
| | 半固化片 | 51.4 |
| L3 | | 1.4 |
| | 芯板 | 12.6 |
| L4 | | 1.4 |
| | 半固化片 | 12.6 |
| L5 | | 1.2 |
| | 芯板 | 4 |
| L6 | | 0.6 |

表 4

其中，对于所述阻抗控制电路板上所有信号层的信号走线，其单端阻抗为 50Ω ±10Ω，其差分阻抗为 100Ω ±10Ω；

所述阻抗控制电路板上信号阻抗控制的方法是，差分信号线宽度为 5mil，一对差分信号线中的两条信号线的之间的间距为 7mil，不同的差分信号线对之间的距离至少为 20mil；通过信号阻抗计算得到差分信号线的差分阻抗为 101.8Ω，单端阻抗为 51.78Ω；

所述阻抗控制电路板的第一层 L1 包括 PCI Express 差分发送信号 0 走线、PCI Express 差分发送信号 2 走线、PCI Express 差分发送信号 4 走线和 PCI Express 差分发送信号 6 走线，+12V 直流电源覆铜，热拔插存在检测信号走线；

所述 +12V 直流电源覆铜将 +12V 直流电源从 PCI Express X8 接口的金手指管脚 B1 和 B2 传送至弯针双排插头；

所述 PCI Express 差分发送信号走线包括 PETp0 信号走线和 PETn0 信号走线；

其中，PETp0 信号走线由 PCI Express X8 接口的金手指管脚 B14 连接至 CPCI Express 信号插座的管脚 C5；

其中，PETn0 信号走线由 PCI Express X8 接口的金手指管脚 B15 连接至 CPCI Express 信号插座的管脚 D5；

所述 PCI Express 差分发送信号走线包括 PETp2 信号走线和 PETn2 信号走线；

其中，PETp2 信号走线由 PCI Express X8 接口的金手指管脚 B23 连接至 CPCI Express 信号插座的管脚 C6；

其中，PETn2 信号走线由 PCI Express X8 接口的金手指管脚 B24 连接至 CPCI Express 信号插座的管脚 D6；

所述 PCI Express 差分发送信号走线包括 PETp4 信号走线；

其中，PETp4 信号走线由 PCI Express X8 接口的金手指管脚 B33 连接至 CPCI Express 信号插座的管脚 E8；

其中，PETn4 信号走线由 PCI Express X8 接口的金手指管脚 B34 连接至 CPCI Express

信号插座的管脚 F8 ；

所述 PCI Express 差分发送信号走线包括 PETp6 信号走线和 PETn6 信号走线 ；

其中，PETp6 信号走线由 PCI Express X8 接口的金手指管脚 B41 连接至 CPCI Express 信号插座的管脚 C9 ；

其中，PETn6 信号走线由 PCI Express X8 接口的金手指管脚 B42 连接至 CPCI Express 信号插座的管脚 D9 ；

所述热拔插存在检测信号走线包括 PRSNT1# 信号走线、PRSNT2# 信号走线、PRSNT3# 信号走线和 PRSNT4# 信号走线 ；

其中，PCI Express X8 接口的金手指管脚 A1、PCI Express X8 接口的金手指管脚 B17、PCI Express X8 接口的金手指管脚 B31 和 PCI Express X8 接口的金手指管脚 B48 通过热拔插存在检测信号走线相互连接 ；

所述阻抗控制电路板的第三层 L3 包括系统管理总线信号走线，PCI Express 差分发送信号 1 走线，PCI Express 差分发送信号 3 走线，PCI Express 差分发送信号 5 走线，PCI Express 差分发送信号 7 走线 ；

所述系统管理总线信号走线包括 SMCLK 信号走线和 SMDAT 信号走线 ；

其中，SMCLK 信号走线由 PCI Express X8 接口的金手指管脚 B5 连接至 CPCI Express 信号插座的管脚 B3 ；

其中，SMDAT 信号走线由 PCI Express X8 接口的金手指管脚 B6 连接至 CPCI Express 信号插座的管脚 A3 ；

所述 PCI Express 差分发送信号走线包括 PETp1 信号走线和 PETn1 信号走线 ；

其中，PETp1 信号走线由 PCI Express X8 接口的金手指管脚 B19 连接至 CPCI Express 信号插座的管脚 E6 ；

其中，PETn1 信号走线由 PCI Express X8 接口的金手指管脚 B20 连接至 CPCI Express 信号插座的管脚 F6 ；

所述 PCI Express 差分发送信号走线包括 PETp3 信号走线和 PETn3 信号走线 ；

其中，PETp3 信号走线由 PCI Express X8 接口的金手指管脚 B27 连接至 CPCI Express 信号插座的管脚 C7 ；

其中，PETn3 信号走线由 PCI Express X8 接口的金手指管脚 B28 连接至 CPCI Express 信号插座的管脚 D7 ；

所述 PCI Express 差分发送信号走线包括 PETp5 信号走线和 PETn5 信号走线 ；

其中，PETp5 信号走线由 PCI Express X8 接口的金手指管脚 B37 连接至 CPCI Express 信号插座的管脚 C8 ；

其中，PETn5 信号走线由 PCI Express X8 接口的金手指管脚 B38 连接至 CPCI Express 信号插座的管脚 D8 ；

所述 PCI Express 差分发送信号走线包括 PETp7 信号走线和 PETn7 信号走线 ；

其中，PETp7 信号走线由 PCI Express X8 接口的金手指管脚 B45 连接至 CPCI Express 信号插座的管脚 E10 ；

其中，PETn7 信号走线由 PCI Express X8 接口的金手指管脚 B46 连接至 CPCI Express 信号插座的管脚 F10 ；

所述阻抗控制电路板的第四层 L4 包括热拔插存在检测信号走线，PCI Express 差分接收信号 1 走线，PCI Express 差分接收信号 3 走线，PCI Express 差分接收信号 5 走线，PCI Express 差分接收信号 7 走线；

所述 PCI Express 差分接收信号走线包括，PERp1 信号走线和 PERn1 信号走线；

其中，PERp1 信号走线由 PCI Express X8 接口的金手指管脚 A21 连接至 CPCI Express 信号插座的管脚 E5；

其中，PERn1 信号走线由 PCI Express X8 接口的金手指管脚 A22 连接至 CPCI Express 信号插座的管脚 F5；

所述 PCI Express 差分接收信号走线包括，PERp3 信号走线和 PERn3 信号走线；

其中，PERp3 信号走线由 PCI Express X8 接口的金手指管脚 A29 连接至 CPCI Express 信 号插座的管脚 A7；

其中，PERn3 信号走线由 PCI Express X8 接口的金手指管脚 A30 连接至 CPCI Express 信号插座的管脚 B7；

所述 PCI Express 差分接收信号走线包括，PERp5 信号走线和 PERn5 信号走线；

其中，PERp5 信号走线由 PCI Express X8 接口的金手指管脚 A39 连接至 CPCI Express 信号插座的管脚 A8；

其中，PERn5 信号走线由 PCI Express X8 接口的金手指管脚 A40 连接至 CPCI Express 信号插座的管脚 B8；

所述 PCI Express 差分接收信号走线包括，PERp7 信号走线和 PERn7 信号走线；

其中，PERp7 信号走线由 PCI Express X8 接口的金手指管脚 A47 连接至 CPCI Express 信号插座的管脚 E9；

其中，PERn7 信号走线由 PCI Express X8 接口的金手指管脚 A48 连接至 CPCI Express 信号插座的管脚 F9；

所述阻抗控制电路板的第六层 L6 包括热拔插存在检测信号走线，+3.3V 直流电源覆铜 I，PCI Express Reset 信号走线，wake# 信号走线 I，差分参考时钟信号走线，PCI Express 差分接收信号 0 走线，PCI Express 差分接收信号 2 走线，PCI Express 差分接收信号 4 走线，PCI Express 差分接收信号 6 走线；

所述差分参考时钟信号走线包括一对差分参考时钟信号走线 REFCLK+ 和 REFCLK-；

其中，REFCLK+ 信号走线由 PCI Express X8 接口的金手指管脚 A13 连接至 CPCI Express 信号插座的管脚 E4；

其中，REFCLK- 信号走线由 PCI Express X8 接口的金手指管脚 A14 连接至 CPCI Express 信号插座的管脚 F4；

所述 PCI Express 差分接收信号走线包括，PERp0 信号走线和 PERn0 信号走线；

其中，PERp0 信号走线由 PCI Express X8 接口的金手指管脚 A16 连接至 CPCI Express 信号插座的管脚 A5；

其中，PERn0 信号走线由 PCI Express X8 接口的金手指管脚 A17 连接至 CPCI Express 信号插座的管脚 B5；

所述 PCI Express 差分接收信号走线包括，PERp2 信号走线和 PERn2 信号走线；

其中，PERp2 信号走线由 PCI Express X8 接口的金手指管脚 A25 连接至 CPCI Express

信 号插座的管脚 A6；

其中，PERn2 信号走线由 PCI Express X8 接口的金手指管脚 A26 连接至 CPCI Express 信号插座的管脚 B6；

所述 PCI Express 差分接收信号走线包括，PERp4 信号走线和 PERn4 信号走线；

其中，PERp4 信号走线由 PCI Express X8 接口的金手指管脚 A35 连接至 CPCI Express 信号插座的管脚 E7；

其中，PERn4 信号走线由 PCI Express X8 接口的金手指管脚 A36 连接至 CPCI Express 信号插座的管脚 F7；

所述 PCI Express 差分接收信号走线包括，PERp6 信号走线和 PERn6 信号走线；

其中，PERp6 信号走线由 PCI Express X8 接口的金手指管脚 A43 连接至 CPCI Express 信号插座的管脚 A9；

其中，PERn6 信号走线由 PCI Express X8 接口的金手指管脚 A44 连接至 CPCI Express 信号插座的管脚 B9；

所述 PCI Express Reset 信号走线包括 PERST# 信号走线；

其中，PERST# 信号走线由 PCI Express X8 接口的金手指管脚 A11 连接至 CPCI Express 信号插座的管脚 B4；

所述 WAKE# 信号走线 I 由 PCI Express X8 接口的金手指管脚 B11 连接至弯针双排插头；

所述 +3.3V 直流电源覆铜 I 将 +3.3V 直流电源从 PCI Express X8 接口的金手指管脚 A9 和 A10 传送至弯针双排插头；

所述转接电路板外形呈矩形，厚度为 1.6mm；

所述转接电路板是一个二层转接电路板；

其中，所述转接电路板的第一层 L1 为信号层 1，第二层 L2 为信号层 2；

所述转接电路板的第一层 L1，包括 +12V 直流电源覆铜，+3.3V 直流电源覆铜 II；

所述 +12V 直流电源覆铜将 +12V 直流电源从双排孔插座传送至 CPCI Express 电源插座的管脚 A3 和 CPCI Express 电源插座的管脚 B3；

所述 +3.3V 直流电源覆铜 II 将 +3.3V 直流电源从双排孔插座传送至 CPCI Express 电源插座的管脚 C4，CPCI Express 电源插座的管脚 D4 和 CPCI Express 电源插座的管脚 E4；

所述转接电路板的第二层 L2，包括 GND 覆铜，WAKE# 信号走线 II；

所述 WAKE# 信号走线 II 由双排孔插座连接至 CPCI Express 电源插座的管脚 D2；

所述用于 PCI Express X8 至 CPCI Express X8 的转接卡的安装步骤如下：

将 CPCI Express 信号插座和弯针双排插头分别焊接到阻抗控制电路板上；

将 CPCI Express 电源插座和双排孔插座分别焊接到转接电路板上；

将转接电路板水平置于阻抗控制电路板上部边缘，并且将弯针双排插头与双排孔插座进行连接；

通过连接块和 M2 螺钉将转接电路板与阻抗控制电路板连接固定在一起；

通过 M3 螺钉将阻抗控制电路板与挡板连接固定在一起。

# 一种用于 PCI Express X8 至 CPCI Express X8 的转接卡

## 技术领域

[0001] 本发明涉及一种 PCI Express X8 总线接口至 CPCI Express X8 总线接口的转接卡，用于将商用和工业控制台式计算机中 PCI Express X8 插槽转换为符合 PICMG EXP.0R1.0 标准的 CPCI Express X8 插槽，以使符合 PICMG EXP.0R1.0 标准的 CPCI Express X8 接口卡（扩展卡）可以在 PCIExpress X8 插槽中进行应用、调试与测试。本发明属于计算机通信，计算机辅助测试及自动测试领域。

## 背景技术

[0002] PCIExpress 是新一代的计算机串行总线，其以协议替代了传统的同步或异步时序逻辑总线接口，具有传输速率高、节省硬件资源、无串扰、无码间干扰、无信号偏移、无直流偏置等突出特点。所以，一经推出就得到了广泛的重视和应用。目前各类商用计算机、工业控制计算机等都具有 PCI Express 扩展槽。可以说，PCI Express 总线正逐步替代和取代传统的 PCI 总线。

[0003] PCI Express 总线可以配置成 1 条通道 (Lane) 连接至 32 条通道连接，具有非常强的伸缩性，以满足不同系统设备对数据传输带宽不同的需求。PCI Express 总线常用的通道配置包括 :X1、X4、X8 以及 X16。通道少的 PCIExpress 卡可以插入通道多的 PCIExpress 插槽中使用，称为上插 (Up-plugging)。PCI Express 扩展卡外廓尺寸和连接形式与 PCI 总线非常类似，但是它的引脚定义完全不同，且不支持 -12V 和 5V 电源。

[0004] CompactPCI Express 是国际工业计算机制造者联合会 (PCI Industrial Computer Manufacturer ′ s Group，简称 PICMG) 既 CompactPCI(Compact Peripheral Component Interconnect，简称 CPCI，中文称紧凑型 PCI) 后，于 2005 推出发布的紧凑型 Express 标准（即 PICMG EXP.0R1.0)。

[0005] CompactPCI Express 一方面继承了 CompactPCI 的原有技术优势，采用高可靠欧卡结构，改善了散热条件、提高了抗振动冲击能力、符合电磁兼容性要求，采用 2mm 密度的高速针孔连接器替代 PCI Express 中的金手指式互连方式，进一步提高了可靠性，保持了高速差分信号完整性，并增加了负载能力。另一方面更为重要的是，CompactPCIExpress 中传输的主要是高速、低摆幅差分信号，兼容了 PCI Express 总线的全部接口协议。由于 CompactPCIExpress 的独到优势，其在电信、计算机通信、工控与测试、航空航天等领域有着非常广阔的应用前景。

[0006] 但是，由于 CompactPCI Express 规范接口卡板及机箱的特点，造成了 CompactPCI Express 接口卡在机箱中的布置非常紧凑，几乎无法方便地进行相关的开发、测试和调试工作。同时，CompactPCI Express 相关的设备还比较昂贵，构建一套 CompactPCI Express 基本平台（机箱和控制器）成本高。

[0007] 因此，非常有必要为 CompactPCI Express 接口卡板提供一个既符合接口协议、成本低廉，又便于开发、测试和调试的环境。实际上，由于 PCI Express 与 CompactPCI Express 接口协议完全相同，因此二者有诸多内在的关联 ;而且 PCI Express 无论商用和工

控系统非常普及、价格低廉、系统开发性好，非常适于作为开发、测试和调试的平台。但是由于 CompactPCIExpress 和 PCI Express 标准连接器及接口定义的区别，致使 CompactPCI Express 接口板卡根本无法直接在 PCI Express 系统（计算机）中应用、调试和测试。也就是说，目前 PCI Express 系统不兼容 CompactPCI Express 接口板卡（扩展卡）。

## 发明内容

[0008] 本发明的目的在于提供一种用于 PCI Express X8 至 CPCIExpress X8 的转接卡，用于将商用和工业控制台式计算机中的 PCIExpress X8 插槽转换为符合 PICMG EXP.0R1.0 标准的 CPCIExpress X8 插槽，以使符合 PICMG EXP.0R1.0 标准的 CPCIExpress X8 接口卡（插卡）可以在普通商用和工业控制台式计算机中的 PCIExpress X8 插槽中进行应用、调试与测试。

[0009] 本发明中的转换及转接包括：

[0010] 其一，将 PCIExpress X8 物理插槽转换为 CPCIExpress X8 信号插槽 XP3 和电源辅助插槽 XP4；

[0011] 其二，利用阻抗控制电路板转接的信号至少包括参考时钟差分信号 (RefClk+ 和 RefClk-)、接收差分信号 (PERp0 和 PERn0、PERp1 和 PERn1、PERp2 和 PERn2、PERp3 和 PERn3、PERp4 和 PERn4、PERp5 和 PERn5、PERp6 和 PERn6、PERp7 和 PERn7)、发送差分信号 (PETp0 和 PETn0、PETp1 和 PETn1、PETp2 和 PETn2、PETp3 和 PETn3、PETp4 和 PETn4、PETp5 和 PETn5、PETp6 和 PETn6、PETp7 和 PETn7) 和参考地信号；

[0012] 其三，利用阻抗控制电路板转接的电源包括 +12V 和 +3.3V 直流电源。

[0013] 本发明一种用于 PCI Express X8 至 CPCI Express X8 的转接卡，它包括：阻抗控制电路板、转接电路板、PCI Express X8 接口、CPCI Express 信号插座、CPCI Express 电源插座、双排孔插座、弯针双排插头、连接块和挡板；它们之间的位置连接关系是：阻抗控制电路板外形呈 L 形，其上部边缘压接有 CPCI Express 信号插座和转接电路板，其下部边缘布置有 PCI Express X8 接口，阻抗控制电路板的偏左中部布置有弯针双排插头，CPCIExpress 电源插座与 PCI Express X8 中的 XP4 电源插头进行物理连接，CPCI Express 电源插座和弯针双排插头，安装在转接电路板上，该连接块通过螺钉将阻抗控制电路板和转接电路板垂直固定连接在一起，该挡板，一侧与阻抗控制电路板连接，另一侧可通过螺钉与计算机机箱边缘连接固定在一起。

[0014] 该阻抗控制电路板，其外形呈 L 形，用以高速、低损耗、短距离地传输 PCI ExpressX8 中的低摆幅差分信号（典型的如 LVDS 信号）至 CPCI Express X8 信号插座。

[0015] 该转接电路板，其通过连接块垂直固定安装在阻抗控制电路板的上部边缘。

[0016] 该 PCI Express X8 接口，其位于阻抗控制电路板的下部边缘，用以与 PCI Express X8 插槽进行物理连接，传递信号和电源。

[0017] 该 CPCI Express 信号插座，其位于阻抗控制电路板的上部边缘，用以与 CPCI ExpressX8 中的 XP3 信号插头进行物理连接，传递信号。

[0018] 该 CPCI Express 电源插座，其安装在转接电路板上，用以与 CPCI Express X8 中的 XP4 电源插头进行物理连接，传递电源。

[0019] 该双排孔插座，其位于阻抗控制电路板的上部，用以传递电源。

[0020] 该弯针双排插头，其安装在转接电路板上，用以与阻抗控制电路板上的双排孔插座连接，传递电源。

[0021] 该连接块，其通过螺钉将阻抗控制电路板和转接电路板垂直固定连接在一起。

[0022] 该挡板，一侧与阻抗控制电路板连接，另一侧可通过螺钉与计算机机箱边缘连接固定在一起。

[0023] 其中，所述的阻抗控制电路板为六层及以上多层电路板。

[0024] 其中，所述的阻抗控制电路板至少包括两个参考地层和四个信号层。

[0025] 其中，所述的阻抗控制电路板中差分信号线的差分特性阻抗为 100Ω ±10Ω 。

[0026] 其中，所述的阻抗控制电路板中信号线对参考地的单端特性阻抗为 50Ω ±10Ω 。

[0027] 其中，所述的阻抗控制电路板中两根属于同一对差分信号的信号线的长度差小于 0.127mm(5mil)。

[0028] 其中，两个不同发送通道之间的长度差小于 2.54mm(100mil) ；两个不同接收通道之间的长度差小于 2.54mm(100mil)。

[0029] 其中，所述的PCI Express X8接口为符合PCI Express Card Electromechanical Specification Revision 1.0 规范的 PCI Express X8 金手指接口。

[0030] 其中，所述的双排孔插座传递的电源包括 +12V 和 +3.3V 直流电源。

[0031] 其中，CPCI Express 信号插座传递的信号至少包括参考时钟差分信号 (RefClk+ 和 RefClk-)、接收差分信号 (PERp0 和 PERn0、PERp1 和 PERn1、PERp2 和 PERn2、PERp3 和 PERn3、PERp4 和 PERn4、PERp5 和 PERn5、PERp6 和 PERn6、PERp7 和 PERn7)、发送差分信号 (PETp0 和 PETn0、PETp1 和 PETn1、PETp2 和 PETn2、PETp3 和 PETn3、PETp4 和 PETn4、PETp5 和 PETn5、PETp6 和 PETn6、PETp7 和 PETn7) 和参考地信号。

[0032] 其中，PCI Express X8 接口发送差分信号 (PETp0 和 PETn0、PETp1 和 PETn1、PETp2 和 PETn2、PETp3 和 PETn3、PETp4 和 PETn4、PETp5 和 PETn5、PETp6 和 PETn6、PETp7 和 PETn7)，分别对应转接到 CPCI Express XP3 接口的接收差分信号引脚 (1PERp0 和 1PERn0、1PERp1 和 1PERn2、1PERp2 和 1PERn2、1PERp3 和 1PERn3、1PERp4 和 1PERn4、1PERp5 和 1PERn5、1PERp6 和 1PERn6、1PERp7 和 1PERn7)。PCI Express X8 接口接收差分信号 (PERp0 和 PERn0、PERp1 和 PERn1、PERp2 和 PERn2、PERp3 和 PERn3、PERp4 和 PERn4、PERp5 和 PERn5、PERp6 和 PERn6、PERp7 和 PERn7)，分别对应转接到 CPCI Express XP3 接口的发送差分信号引脚 (1PETp0 和 1PETn0、1PETp1 和 1PETn2、1PETp2 和 1PETn2、1PETp3 和 1PETn3、1PETp4 和 1PETn4、1PETp5 和 1PETn5、1PETp6 和 1PETn6、1PETp7 和 1PETn7)。

[0033] 本发明一种用于 PCI Express X8 至 CPCI Express X8 的转接卡，其优点及功效在于：本发明利用多层阻抗控制电路板传递高速、低损耗、短距离地传输 PCI Express X8 和 CPCI Express X8 中的低摆幅差分信号 ( 典型的如 LVDS 信号 )，只要阻抗控制精度满足要求，不会影响信号的质量和功效。同时，本发明可以大幅度拓展现有 PCIExpress X8 插槽的应用，使其兼容 CPCIExpress X8 接口卡 ( 扩展卡 )，大幅度降低 CPCIExpress X8 接口卡 ( 扩展卡 ) 开发的难度和成本，更便于科研和开发人员进行调试与测试，也即大幅度提高 CPCI ExpressX8 接口卡 ( 扩展卡 ) 的可测试性和可调试性。本发明结构简单、使用非常方便。

## 附图说明

[0034] 图 1A 所示为本发明的轴侧视图。

[0035] 图 1B 所示为本发明的后向轴侧视图。

[0036] 图 2 所示为图 1A 中的阻抗控制电路板 101 的外廓尺寸图。

[0037] 图 3 所示为图 1A 中的转接电路板 105 的外廓尺寸图。

[0038] 图 4A 所示为图 1A 中的阻抗控制电路板 101 第一层 (L1)PCB 设计图。

[0039] 图 4B 所示为图 1A 中的阻抗控制电路板 101 第三层 (L3)PCB 设计图。

[0040] 图 4C 所示为图 1A 中的阻抗控制电路板 101 第四层 (L4)PCB 设计图。

[0041] 图 4D 所示为图 1A 中的阻抗控制电路板 101 第六层 (L6)PCB 设计图。

[0042] 图 5A 所示为图 1A 中的转接电路板 105 第一层 (L1)PCB 设计图。

[0043] 图 5B 所示为图 1A 中的转接电路板 105 第二层 (L2)PCB 设计图。

[0044] 图 6 所示为图 1A 中的阻抗控制电路板 101 的板层设计图。

[0045] 图 7 所示为图 1A 中的转接电路板 105 的板层设计图。

[0046] 图中具体标号如下：

[0047] 101 阻抗控制电路板 102PCIExpress X8 接口

[0048] 103CPCIExpress 信号插座 104CPCI Express 电源插座

[0049] 105 转接电路板 106 挡板

[0050] 107 双排孔插座 108 弯针双排插头

[0051] 109 连接块 110M3 螺钉

[0052] 111M2 螺钉 40110 针双排孔 I

[0053] 402Φ2 通孔 I 403PCIExpress 差分发送信号 0 走线

[0054] 404CPCIExpress 信号插座孔 405PCI Express 差分发送信号 6 走线

[0055] 406PCI Express 差分发送信号 4 走线

[0056] 407PCIExpress 差分发送信号 2 走线

[0057] 408 热插拔存在检测信号走线

[0058] 410+12V 直流电源覆铜 411Φ3 通孔

[0059] 412 系统管理总线走线 413PCI Express 差分发送信号 1 走线

[0060] 414PCI Express 差分发送信号 7 走线

[0061] 415PCI Express 差分发送信号 5 走线

[0062] 416PCI Express 差分发送信号 3 走线

[0063] 417PCI Express 差分接收信号 1 走线

[0064] 418PCI Express 差分接收信号 3 走线

[0065] 419PCI Express 差分接收信号 7 走线

[0066] 420PCI Express 差分接收信号 5 走线

[0067] 421+3.3V 直流电源覆铜 I 422WAKE# 信号走线 I

[0068] 423PCI Express Reset 信号走线 424 差分参考时钟走线

[0069] 425PCI Express 差分接收信号 6 走线

[0070] 426PCI Express 差分接收信号 4 走线

[0071] 427PCI Express 差分接收信号 2 走线

[0072] 428PCI Express 差分接收信号 0 走线

[0073] 501+12V 直流电源覆铜

[0074] 502+3.3V 直流电源覆铜 II 503GND 覆铜

[0075] 504WAKE# 信号走线 II 505CPCI Express 电源插座孔

[0076] 506Φ2 通孔 II 50710 针双排孔 II

[0077] 本发明中涉及到的单位符号说明如下：

[0078] Ω 欧姆

[0079] mm 毫米

[0080] mil 密耳

## 具体实施方式

[0081] 请参照附图 1A，本发明较佳实施方式一种用于 PCI Express X8 至 CPCI Express X8 的转接卡包括：一阻抗控制电路板 101、PCI Express X8 接 102、一转接电路板 105、一 CPCIExpress 电源插座 104、一 CPCI Express 信号插座 103、一双排孔插座 107、一弯针双排插头 108、一连接块 109、一挡板 106、三个 M2 螺钉 111、两个 M3 螺钉 110。

[0082] 所述阻抗控制电路板 101 的下部边缘布置有 PCI ExpressX8 接 102，用以与 PCI ExpressX8 插槽进行物理连接，传递信号和直流电源。

[0083] 其中，所述 PCI Express X8 接口 102 以金手指的形式具体布置在阻抗控制电路板 101 的下部边缘。

[0084] 请参照表 1，PCI Express X8 接口 102 上的金手指管脚及其信号定义如下列表 1 所示，其符合 PCI Express Card Electromechanical Specification Revision 1.0 规范。

[0085]

| 管脚号 | B 面 | | A 面 | |
|---|---|---|---|---|
| | 名称 | 说明 | 名称 | 说明 |
| 1 | +12V | +12V 电源 | PRSNT1# | 热插拔存在检测 |
| 2 | +12V | +12V 电源 | +12V | +12V 电源 |
| 3 | +12V | +12V 电源 | +12V | +12V 电源 |
| 4 | GND | 参考地 | GND | 参考地 |
| 5 | SMCLK | SMBUS(系统管理总线)时钟 | JTAG2 | TCK(测试时钟) |
| 6 | SMDAT | SMBUS(系统管理总线)数据 | JTAG3 | TDI(测试数据输入) |
| 7 | GND | 参考地 | JTAG4 | TDO(测试数据输出) |
| 8 | +3.3V | +3.3V 电源 | JTAG5 | TMS(测试模式选择) |
| 9 | JTAG1 | TRST#(测试复位) | +3.3V | +3.3V 电源 |
| 10 | 3.3Vaux | 3.3V 辅助电源 | +3.3V | +3.3V 电源 |
| 11 | WAKE# | 链路激活信号 | PERST# | 基本复位 |
| 机械锁 | | | | |
| 12 | RSVD | 保留 | GND | 参考地 |
| 13 | GND | 参考地 | REFCLK+ | 参考时钟(差分线对) |
| 14 | PETp0 | 发送器差分对，通道 0 | REFCLK- | |
| 15 | PETn0 | | GND | 参考地 |
| 16 | GND | 参考地 | PERp0 | 接收器差分对，通道 0 |
| 17 | PRSNT2# | 热插拔存在检测 | PERn0 | |
| 18 | GND | 参考地 | GND | 参考地 |
| 19 | PETp1 | 发送器差分对，通道 1 | RSVD | 保留 |
| 20 | PETn1 | | GND | 参考地 |
| 21 | GND | 参考地 | PERp1 | 接收器差分对，通道 1 |
| 22 | GND | 参考地 | PERn1 | |
| 23 | PETp2 | 发送器差分对，通道 2 | GND | 参考地 |
| 24 | PETn2 | | GND | 参考地 |
| 25 | GND | 参考地 | PERp2 | 接收器差分对，通道 2 |
| 26 | GND | 参考地 | PERn2 | |
| 27 | PETp3 | 发送器差分对，通道 3 | GND | 参考地 |
| 28 | PETn3 | | GND | 参考地 |
| 29 | GND | 参考地 | PERp3 | 接收器差分对，通道 3 |
| 30 | RSVD | 保留 | PERn3 | |
| 31 | PRSNT3# | 热插拔存在检测 | GND | 参考地 |
| 32 | GND | 参考地 | RSVD | 保留 |
| 33 | PETp4 | 发送器差分对，通道 4 | RSVD | 保留 |

[0086]

| | | | | |
|---|---|---|---|---|
| 34 | PETn4 | | GND | 参考地 |
| 35 | GND | 参考地 | PERp4 | 接收器差分对，通道 4 |
| 36 | GND | 参考地 | PERn4 | |
| 37 | PETp5 | 发送器差分对，通道 5 | GND | 参考地 |
| 38 | PETn5 | | GND | 参考地 |
| 39 | GND | 参考地 | PERp5 | 接收器差分对，通道 5 |
| 40 | GND | 参考地 | PERn5 | |
| 41 | PETp6 | 发送器差分对，通道 6 | GND | 参考地 |
| 42 | PETn6 | | GND | 参考地 |
| 43 | GND | 参考地 | PERp6 | 接收器差分对，通道 6 |
| 44 | GND | 参考地 | PERn6 | |
| 45 | PETp7 | 发送器差分对，通道 7 | GND | 参考地 |
| 46 | PETn7 | | GND | 参考地 |
| 47 | GND | 参考地 | PERp7 | 接收器差分对，通道 7 |
| 48 | PRSNT2# | 热插拔存在检测 | PERn7 | |
| 49 | GND | 参考地 | GND | 参考地 |

[0087] 表 1

[0088] 所述阻抗控制电路板 101 的上部边缘压接有 CPCI Express 信号插座 103，用以与 CPCIExpress 接口卡 XP3 信号插头进行物理连接，传递信号。

[0089] 请参照下列表 2，CPCI Express 信号插座 103 管脚及其信号定义如表 2 所示，其符合 CPCI Express Hardware Specification Revision 1.0 规范。

[0090]

| 管脚 | A | B | ab | C | D | cd | E | F | ef | XP3/XJ3连接器 |
|---|---|---|---|---|---|---|---|---|---|---|
| 1 | | | GND 参考地 | | | GND 参考地 | | | GND 参考地 | |
| 2 | PRSNT# 热拔插存在检测 | | GND 参考地 | | | GND 参考地 | | | GND 参考地 | |
| 3 | SMBDAT 系统管理总线数据 | SMBCLK 系统管理总线时钟 | GND 参考地 | | | GND 参考地 | | | GND 参考地 | |
| 4 | | PERST# 复位信号 | GND 参考地 | | | GND 参考地 | 1RefClk+ | 1RefClk- 参考时钟差分对 | GND 参考地 | |
| 5 | 1PETp0 | 1PETn0 通道0发送差分信号 | GND 参考地 | 1PERp0 | 1PERn0 通道0接收差分信号 | GND 参考地 | 1PETp1 | 1PETn1 通道1发送差分信号 | GND 参考地 | |
| 6 | 1PETp2 | 1PETn2 通道2发送差分信号 | GND 参考地 | 1PERp2 | 1PERn2 通道2接收差分信号 | GND 参考地 | 1PERp1 | 1PERn1 通道1接收差分信号 | GND 参考地 | |
| 7 | 1PETp3 | 1PETn3 通道3发送差分信号 | GND 参考地 | 1PERp3 | 1PERn3 通道3接收差分信号 | GND 参考地 | 1PETp4 | 1PETn4 通道4发送差分信号 | GND 参考地 | |
| 8 | 1PETp5 | 1PETn5 通道5发送差分信号 | GND 参考地 | 1PERp5 | 1PERn5 通道5接收差分信号 | GND 参考地 | 1PERp4 | 1PERn4 通道4接收差分信号 | GND 参考地 | |
| 9 | 1PETp6 | 1PETn6 通道6发送差分信号 | GND 参考地 | 1PERp6 | 1PERn6 通道6接收差分信号 | GND 参考地 | 1PETp7 | 1PETn7 通道7发送差分信号 | GND 参考地 | |
| 10 | | | GND 参考地 | | | GND 参考地 | 1PERp7 | 1PERn7 通道7接收差分信号 | GND 参考地 | |

[0091] 表 2

[0092] 所述阻抗控制电路板 101 的偏左中部布置有弯针双排插头 108，用以与双排孔插座 107 进行物理连接，将直流电源从阻抗控制电路板 101 传递至转接电路板 105。

[0093] 所述转接电路板 105 水平固定于阻抗控制电路板 101 的上部边缘，用以将直流电源从双排孔插座 107 传递至 CPCI Express 电源插座 104。

[0094] 所述 CPCI Express 电源插座 104 用以与 CPCI ExpressX8 中的 XP4 电源插头进行物理连接，传递直流电源。

[0095] 请参照下列表 3，CPCI Express 电源插座 104 管脚及其信号定义如下表 3 所示，其符合 CPCI Express Hardware Specification Revision 1.0 规范。

[0096]

| 管脚 | Z | A | B | C | D | E | F | |
|---|---|---|---|---|---|---|---|---|
| 1 | GND<br>参考地 | | | | | | GND<br>参考地 | |
| 2 | GND<br>参考地 | | GND<br>参考地 | | WAKE#<br>链路激活<br>信号 | | GND<br>参考地 | |
| 3 | GND<br>参考地 | 12V<br>+12V电源 | 12V<br>+12V电源 | GND<br>参考地 | GND<br>参考地 | GND<br>参考地 | GND<br>参考地 | |
| 4 | GND<br>参考地 | GND<br>参考地 | GND<br>参考地 | 3.3V<br>+3.3V电源 | 3.3V<br>+3.3V电源 | 3.3V<br>+3.3V电源 | GND<br>参考地 | XP4/XJ4<br>连接器 |
| 5 | GND<br>参考地 | | | | | | GND<br>参考地 | |
| 6 | GND<br>参考地 | | | | | | GND<br>参考地 | |
| 7 | GND<br>参考地 | | | | | | GND<br>参考地 | |
| 8 | GND<br>参考地 | | | | | | GND<br>参考地 | |

[0097] 表 3

[0098] 请参照附图 2，所述阻抗控制电路板 101 外形呈 L 形，外廓尺寸参照附图 2，尺寸数据单位为 mm。

[0099] 请参照附图 6，所述阻抗控制电路板 101 是一个六层阻抗控制电路板。

[0100] 其中，所述阻抗控制电路板 101 的第一层 (L1) 为信号层 1，第二层 (L2) 为接地层，第三层 (L3) 为信号层 2，第四层 (L4) 为信号层 3，第五层 (L5) 为接地层，第六层 (L6) 为信号层 4。每层及其相关的叠层厚度如下列表 4 所示。

[0101]

| 层号 | 类型 | 厚度 (mil) |
|---|---|---|
| L1 | | 0.6 |
| | 芯板 | 4 |
| L2 | | 1.2 |
| | 半固化片 | 51.4 |
| L3 | | 1.4 |
| | 芯板 | 12.6 |

[0102]

| | | |
|---|---|---|
| L4 | | 1.4 |

| | | |
|---|---|---|
| | 半固化片 | 12.6 |
| L5 | | 1.2 |
| | 芯板 | 4 |
| L6 | | 0.6 |

[0103] 表 4

[0104] 其中，对于所述阻抗控制电路板 101 上所有信号层的信号走线，其单端阻抗为 50Ω ±10Ω，其差分阻抗为 100Ω ±10Ω 。

[0105] 所述阻抗控制电路板 101 上信号阻抗控制的方法是，差分信号线宽度为 5mil，一对差分信号线中的两条信号线的之间的间距为 7mil，不同的差分信号线对之间的距离应大于至少 20mil。通过信号阻抗计算可得到差分信号线的差分阻抗为 101.8Ω，单端阻抗为 51.78Ω 。

[0106] 请参照附图 4A，所述阻抗控制电路板 101 的第一层 (L1)，即信号层 1 包括 PCI Express 差分发送 (PCI Express Transmitter Lane 0) 信号 0 走线 403、PCI Express 差分发送 (PCI Express Transmitter Lane 2) 信号 2 走线 407、PCI Express 差分发送 (PCI Express Transmitter Lane 4) 信号 4 走线 406 和 PCI Express 差分发送 (PCI Express Transmitter Lane 6) 信号 6 走线 405，+12V 直流电源覆铜 410，热拔插存在检测信号走线 408。

[0107] 所述 +12V 直流电源覆铜 410 将 +12V 直流电源从 PCI Express X8 接口 102 的金手指管脚 B1 和 B2 传送至弯针双排插头 108。

[0108] 所述 PCI Express 差分发送信号走线 403 包括 PETp0(PCI Express Transmitter Positive Lane 0) 信号和 PETn0(PCI Express Transmitter Negative Lane 0) 信号。

[0109] 其中，PETp0 信号由 PCI Express X8 接口 102 的金手指管脚 B14 连接至 CPCI Express 信号插座 103 的管脚 C5。

[0110] 其中，PETn0 信号由 PCI Express X8 接口 102 的金手指管脚 B15 连接至 CPCI Express 信号插座 103 的管脚 D5。

[0111] 所述 PCI Express 差分发送信号走线 407 包括 PETp2(PCI Express Transmitter Positive Lane2) 信号和 PETn2(PCI Express Transmitter Negative Lane 2) 信号。

[0112] 其中，PETp2 信号由 PCI Express X8 接口 102 的金手指管脚 B23 连接至 CPCI Express 信号插座 103 的管脚 C6。

[0113] 其中，PETn2 信号由 PCI Express X8 接口 102 的金手指管脚 B24 连接至 CPCI Express 信号插座 103 的管脚 D6。

[0114] 所述 PCI Express 差分发送信号走线 406 包括 PETp4(PCI Express Transmitter Positive Lane4) 信号和 PETn4(PCI Express Transmitter Negative Lane 4) 信号。

[0115] 其中，PETp4 信号由 PCI Express X8 接口 102 的金手指管脚 B33 连接至 CPCI Express 信号插座 103 的管脚 E8。

[0116] 其中，PETn4 信号由 PCI Express X8 接口 102 的金手指管脚 B34 连接至 CPCI

Express 信号插座 103 的管脚 F8。

[0117] 所述 PCI Express 差分发送信号走线 405 包括 PETp6(PCI Express Transmitter Positive Lane6) 信号和 PETn6(PCI Express Transmitter Negative Lane 6) 信号。

[0118] 其中，PETp6 信号由 PCI Express X8 接口 102 的金手指管脚 B41 连接至 CPCI Express 信号插座 103 的管脚 C9。

[0119] 其中，PETn6 信号由 PCI Express X8 接口 102 的金手指管脚 B42 连接至 CPCI Express 信号插座 103 的管脚 D9。

[0120] 所述热拔插存在检测信号走线 408 包括 PRSNT1# 信号、PRSNT2# 信号、PRSNT3# 信号和 PRSNT4# 信号。

[0121] 其中，PCI Express X8 接口 102 的金手指管脚 A1(PRSNT1# 信号）、PCI Express X8 接口 102 的金手指管脚 B17(PRSNT2# 信号）、PCI Express X8 接口 102 的金手指管脚 B31(PRSNT3# 信号）和 PCI Express X8 接口 102 的金手指管脚 B48(PRSNT4# 信号）通过热拔插存在检测信号走线 408 相互连接。

[0122] 请参照附图 4B，所述阻抗控制电路板 101 的第三层 (L3)，即信号层 3 包括系统管理总线 (System Management Bus) 信号走线 412，PCI Express 差分发送 (PCI Express Transmitter Lane 1) 信号 1 走线 413，PCI Express 差分发送 (PCI Express Transmitter Lane 3) 信号 3 走线 416，PCIExpress 差分发送 (PCI Express Transmitter Lane 5) 信号 5 走线 415，PCI Express 差分发送 (PCIExpress Transmitter Lane 7) 信号 7 走线 414。

[0123] 所述系统管理总线 (System Management Bus) 信号走线 412 包括 SMCLK(SMBUS clock) 信号和 SMDAT(SMBUS data) 信号。

[0124] 其中，SMCLK 信号由 PCI Express X8 接口 102 的金手指管脚 B5 连接至 CPCI Express 信号插座 103 的管脚 B3。

[0125] 其中，SMDAT 信号由 PCI Express X8 接口 102 的金手指管脚 B6 连接至 CPCI Express 信号插座 103 的管脚 A3。

[0126] 所述 PCI Express 差分发送信号走线 413 包括 PETp 1(PCI Express Transmitter Positive Lane1) 信号和 PETn1(PCI Express Transmitter Negative Lane 1) 信号。

[0127] 其中，PETp1 信号由 PCI Express X8 接口 102 的金手指管脚 B19 连接至 CPCI Express 信号插座 103 的管脚 E6。

[0128] 其中，PETn1 信号由 PCI Express X8 接口 102 的金手指管脚 B20 连接至 CPCI Express 信号插座 103 的管脚 F6。

[0129] 所述 PCI Express 差分发送信号走线 416 包括 PETp3(PCI Express Transmitter Positive Lane3) 信号和 PETn3(PCI Express Transmitter Negative Lane 3) 信号。

[0130] 其中，PETp3 信号由 PCI Express X8 接口 102 的金手指管脚 B27 连接至 CPCI Express 信号插座 103 的管脚 C7。

[0131] 其中，PETn3 信号由 PCI Express X8 接口 102 的金手指管脚 B28 连接至 CPCI Express 信号插座 103 的管脚 D7。

[0132] 所述 PCI Express 差分发送信号走线 415 包括 PETp5(PCI Express Transmitter Positive Lane5) 信号和 PETn5(PCI Express Transmitter Negative Lane 5) 信号。

[0133] 其中，PETp5 信号由 PCI Express X8 接口 102 的金手指管脚 B37 连接至 CPCI

Express 信号插座 103 的管脚 C8。

[0134] 其中，PETn5 信号由 PCI Express X8 接口 102 的金手指管脚 B38 连接至 CPCI Express 信号插座 103 的管脚 D8。

[0135] 所述 PCI Express 差分发送信号走线 414 包括 PETp7(PCI Express Transmitter Positive Lane7) 信号和 PETn7(PCI Express Transmitter Negative Lane 7) 信号。

[0136] 其中，PETp7 信号由 PCI Express X8 接口 102 的金手指管脚 B45 连接至 CPCI Express 信号插座 103 的管脚 E10。

[0137] 其中，PETn7 信号由 PCI Express X8 接口 102 的金手指管脚 B46 连接至 CPCI Express 信号插座 103 的管脚 F10。

[0138] 请参照附图 4C，所述阻抗控制电路板 101 的第四层 (L4)，即信号层 4 包括热拔插存在检测信号走线 408，PCI Express 差分接收 (PCI Express Receiver Lane 1) 信号 1 走线 417，PCI Express 差分接收 (PCI Express Receiver Lane 3) 信号 3 走线 418，PCI Express 差分接收 (PCI Express Receiver Lane 5) 信号 5 走线 420，PCI Express 差分接收 (PCI Express Receiver Lane 7) 信号 7 走线 419。

[0139] 所述 PCI Express 差分接收信号走线 417 包括，PERp1(PCI Express Receiver Positive Lane1) 信号和 PERn1(PCI Express Receiver Negative Lane 1) 信号。

[0140] 其中，PERp1 信号由 PCI Express X8 接口 102 的金手指管脚 A21 连接至 CPCI Express 信号插座 103 的管脚 E5。

[0141] 其中，PERn1 信号由 PCI Express X8 接口 102 的金手指管脚 A22 连接至 CPCI Express 信号插座 103 的管脚 F5。

[0142] 所述 PCI Express 差分接收信号走线 418 包括，PERp3(PCI Express Receiver Positive Lane3) 信号和 PERn3(PCI Express Receiver Negative Lane 3) 信号。

[0143] 其中，PERp3 信号由 PCI Express X8 接口 102 的金手指管脚 A29 连接至 CPCI Express 信号插座 103 的管脚 A7。

[0144] 其中，PERn3 信号由 PCI Express X8 接口 102 的金手指管脚 A30 连接至 CPCI Express 信号插座 103 的管脚 B7。

[0145] 所述 PCI Express 差分接收信号走线 420 包括，PERp5(PCI Express Receiver Positive Lane5) 信号和 PERn5(PCI Express Receiver Negative Lane 5) 信号。

[0146] 其中，PERp5 信号由 PCI Express X8 接口 102 的金手指管脚 A39 连接至 CPCI Express 信号插座 103 的管脚 A8。

[0147] 其中，PERn5 信号由 PCIExpress X8 接口 102 的金手指管脚 A40 连接至 CPCI Express 信号插座 103 的管脚 B8。

[0148] 所述 PCIExpress 差分接收信号走线 419 包括，PERp7(PCI Express Receiver Positive Lane7) 信号和 PERn7(PCI Express Receiver Negative Lane 7) 信号。

[0149] 其中，PERp7 信号由 PCI Express X8 接口 102 的金手指管脚 A47 连接至 CPCIExpress 信号插座 103 的管脚 E9。

[0150] 其中，PERn7 信号由 PCI Express X8 接口 102 的金手指管脚 A48 连接至 CPCI Express 信号插座 103 的管脚 F9。

[0151] 所述热拔插存在检测信号走线 408 包括 PRSNT1# 信号、PRSNT2# 信号、PRSNT3# 信

号和 PRSNT4# 信号。

[0152] 其中，PCIExpress X8 接口 102 的金手指管脚 A1(PRSNT1# 信号)、PCIExpress X8 接口 102 的金手指管脚 B17(PRSNT2# 信号)、PCIExpress X8 接口 102 的金手指管脚 B31(PRSNT3# 信号) 和 PCIExpress X8 接口 102 的金手指管脚 B48(PRSNT4# 信号) 通过热拔插存在检测信号走线 408 相互连接。

[0153] 请参照附图 4D，所述阻抗控制电路板 101 的第六层 (L6)，即信号层 6 包括热拔插存在检测信号走线 408，+3.3V 直流电源覆铜 I 421，PCI Express Reset 信号走线 423，wake# 信号走线 I 422，差分参考时钟 (Reference clock) 信号走线 424，PCI Express 差分接收 (PCI Express Receiver Lane 0) 信号 0 走线 428，PCI Express 差分接收 (PCI Express Receiver Lane 2) 信号 2 走线 427，PCI Express 差分接收 (PCI Express Receiver Lane 4) 信号 4 走线 426，PCI Express 差分接收 (PCI Express Receiver Lane 6) 信号 6 走线 425。

[0154] 所述差分参考时钟信号走线 424 包括一对差分参考时钟信号 REFCLK+ 和 REFCLK-。

[0155] 其中，REFCLK+ 信号由 PCI Express X8 接口 102 的金手指管脚 A13 连接至 CPCI Express 信号插座 103 的管脚 E4。

[0156] 其中，REFCLK- 信号由 PCI Express X8 接口 102 的金手指管脚 A14 连接至 CPCI Express 信号插座 103 的管脚 F4。

[0157] 所述 PCI Express 差分接收信号走线 428 包括，PERp0(PCI Express Receiver Positive Lane0) 信号和 PERn0(PCI Express Receiver Negative Lane 0) 信号。

[0158] 其中，PERp0 信号由 PCIExpress X8 接口 102 的金手指管脚 A16 连接至 CPCI Express 信号插座 103 的管脚 A5。

[0159] 其中，PERn0 信号由 PCIExpress X8 接口 102 的金手指管脚 A17 连接至 CPCIExpress 信号插座 103 的管脚 B5。

[0160] 所述 PCIExpress 差分接收信号走线 427 包括，PERp2(PCI Express Receiver Positive Lane2) 信号和 PERn2(PCI Express Receiver Negative Lane 2) 信号。

[0161] 其中，PERp2 信号由 PCIExpress X8 接口 102 的金手指管脚 A25 连接至 CPCIExpress 信号插座 103 的管脚 A6。

[0162] 其中，PERn2 信号由 PCIExpress X8 接口 102 的金手指管脚 A26 连接至 CPCIExpress 信号插座 103 的管脚 B6。

[0163] 所述 PCIExpress 差分接收信号走线 426 包括，PERp4(PCI Express Receiver Positive Lane4) 信号和 PERn4(PCI Express Receiver Negative Lane 4) 信号。

[0164] 其中，PERp4 信号由 PCIExpress X8 接口 102 的金手指管脚 A35 连接至 CPCIExpress 信号插座 103 的管脚 E7。

[0165] 其中，PERn4 信号由 PCIExpress X8 接口 102 的金手指管脚 A36 连接至 CPCIExpress 信号插座 103 的管脚 F7。

[0166] 所述 PCIExpress 差分接收信号走线 425 包括，PERp6(PCI Express Receiver Positive Lane6) 信号和 PERn6(PCI Express Receiver Negative Lane 6) 信号。

[0167] 其中，PERp6 信号由 PCIExpress X8 接口 102 的金手指管脚 A43 连接至 CPCI Express 信号插座 103 的管脚 A9。

[0168] 其中，PERn6 信号由 PCI Express X8 接口 102 的金手指管脚 A44 连接至 CPCI Express 信号插座 103 的管脚 B9。

[0169] 所述热拔插存在检测信号走线 408 包括 PRSNT1# 信号、PRSNT2# 信号、PRSNT3# 信号和 PRSNT4# 信号。

[0170] 其中，PCI Express X8 接口 102 的金手指管脚 A1(PRSNT1# 信号）、PCI Express X8 接口 102 的金手指管脚 B17(PRSNT2# 信号）、PCI Express X8 接口 102 的金手指管脚 B31(PRSNT3# 信号）和 PCI Express X8 接口 102 的金手指管脚 B48(PRSNT4# 信号）通过热拔插存在检测信号走线 408 相互连接。

[0171] 所述 PCI Express Reset 信号走线 423 包括 PERST# 信号。

[0172] 其中，PERST# 信号由 PCI Express X8 接口 102 的金手指管脚 A11 连接至 CPCI Express 信号插座 103 的管脚 B4。

[0173] 所述 WAKE# 信号走线 I 422 包括 WAKE# 信号。

[0174] 其中，WAKE# 信号由 PCI Express X8 接口 102 的金手指管脚 B11 连接至弯针双排插头 107。

[0175] 所述 +3.3V 直流电源覆铜 I 421 将 +3.3V 直流电源从 PCI Express X8 接口 102 的金手指管脚 A9 和 A10 传送至弯针双排插头 108。

[0176] 请参照附图 3，所述转接电路板 105 外形呈矩形，厚度为 1.6mm，外廓尺寸参照图 3，尺寸数据单位为 mm。

[0177] 请参照附图 7，所述转接电路板 105 是一个二层转接电路板。

[0178] 其中，所述转接电路板 105 的第一层 (L1) 为信号层 1，第二层 (L2) 为信号层 2。每层的厚度如下列表 5 所示。

[0179]

| 层号 | 类型 | 厚度 (mils) |
|---|---|---|
| L1 | | 0.60 |
| | 芯板 | 60.4 |
| L2 | | 0.60 |

[0180] 表 5

[0181] 请参照附图 5A，所述转接电路板 105 的第一层 (L1)，包括 +12V 直流电源覆铜 501，+3.3V 直流电源覆铜 II 502。

[0182] 所述 +12V 直流电源覆铜 501 将 +12V 直流电源从双排孔插座 107 传送至 CPCI Express 电源插座 104 的管脚 A3 和 CPCI Express 电源插座 104 的管脚 B3。

[0183] 所述 +3.3V 直流电源覆铜 II 502 将 +3.3V 直流电源从双排孔插座 107 传送至 CPCI Express 电源插座 104 的管脚 C4，CPCI Express 电源插座 104 的管脚 D4 和 CPCI Express 电源插座 104 的管脚 E4。

[0184] 请参照附图 5B，所述转接电路板 105 的第一层 (L1)，包括 GND 覆铜 503，WAKE# 信号走线 II 504。

[0185] 所述 WAKE# 信号走线 II 504 由双排孔插座 107 连接至 CPCI Express 电源插座

104 的管脚 D2。

[0186] 请参照附图 1B，所述用于 PCI Express X8 至 CPCI Express X8 的转接卡的安装步骤如下：

[0187] 将 CPCI Express 信号插座 103 和弯针双排插头 108 分别焊接到阻抗控制电路板 101 上。

[0188] 将 CPCI Express 电源插座 104 和双排孔插座 107 分别焊接到转接电路板 105 上。

[0189] 将转接电路板 105 如附图 1A 和附图 1B 所示水平置于阻抗控制电路板 101 上部边缘，并且将弯针双排插头 108 与双排孔插座 107 进行连接。

[0190] 通过连接块 109 和 M2 螺钉 111 将转接电路板 105 与阻抗控制电路板 101 连接固定在一起。

[0191] 通过 M3 螺钉 110 将阻抗控制电路板 101 与挡板 106 连接固定在一起。

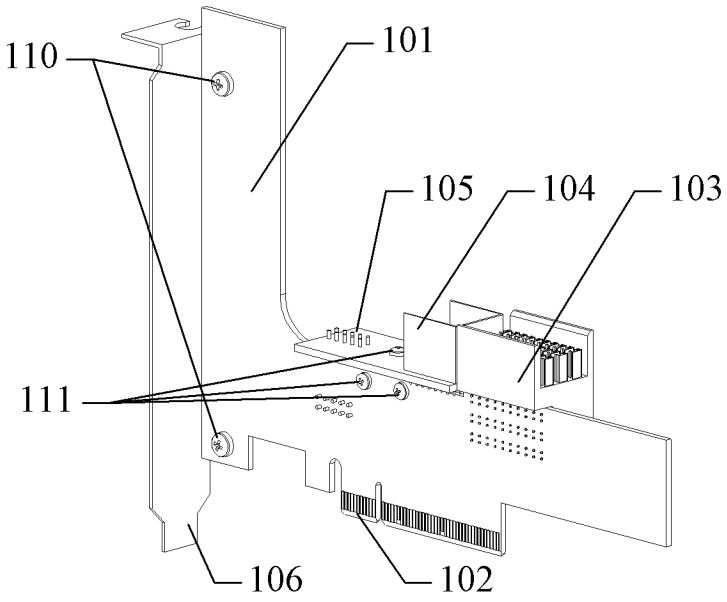



图 1A

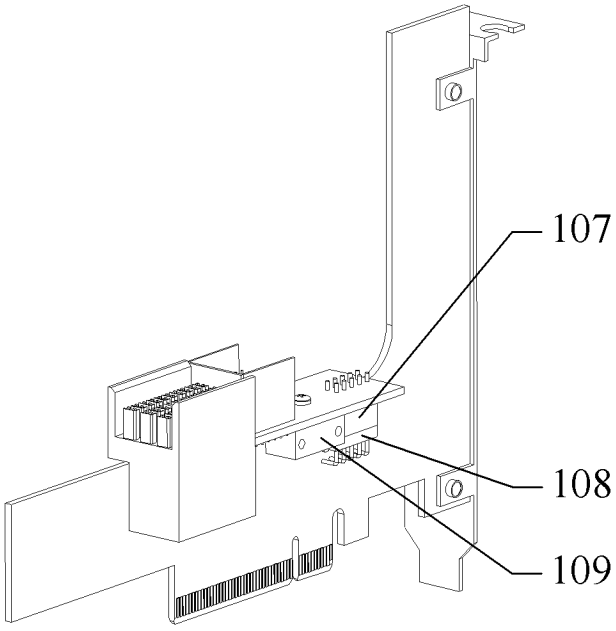



图 1B

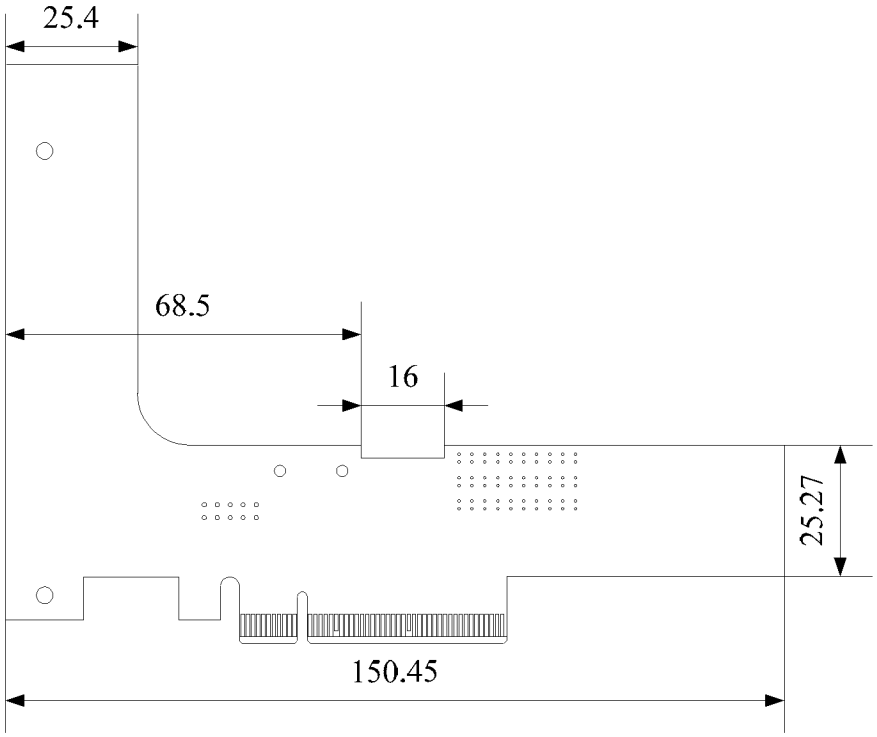



图 2

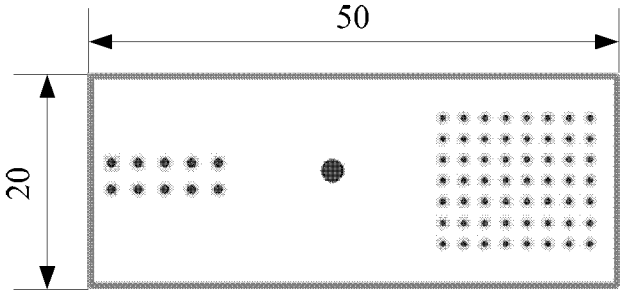



图 3

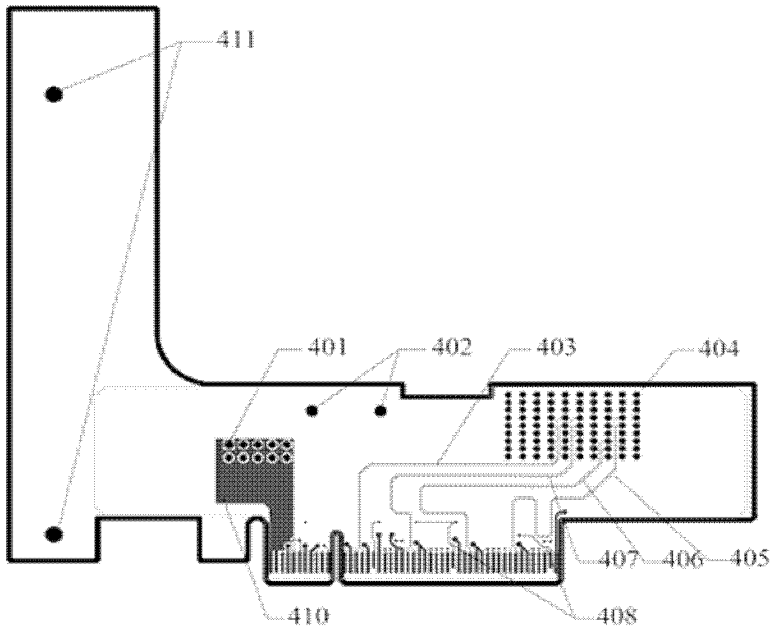



图 4A

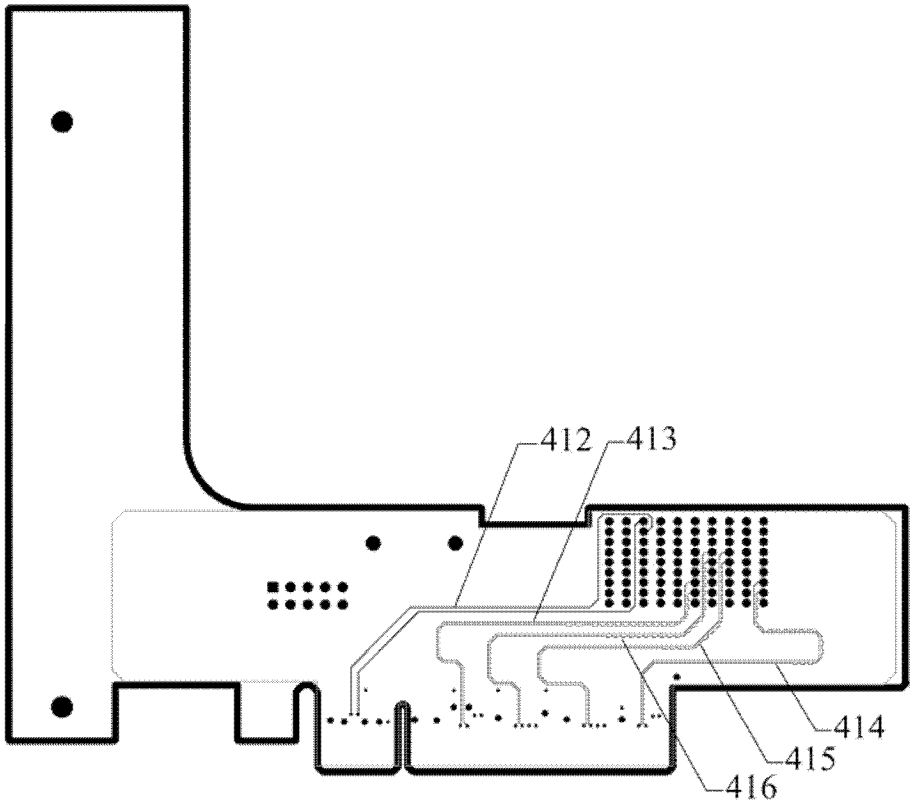



图 4B

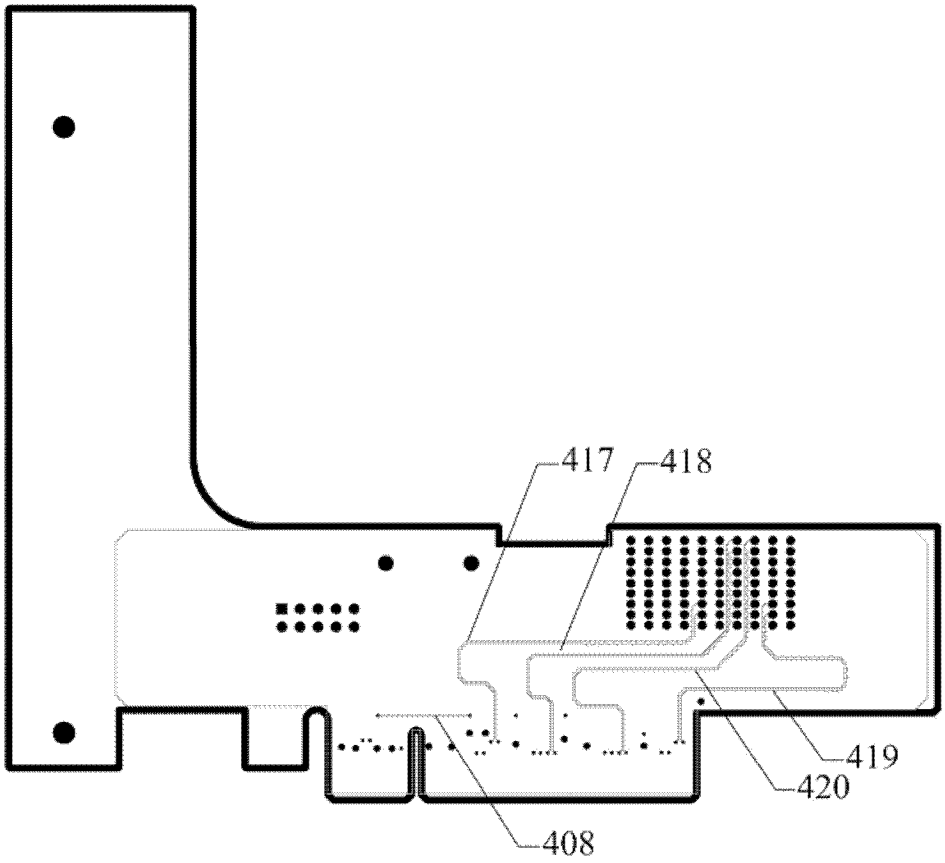



图 4C

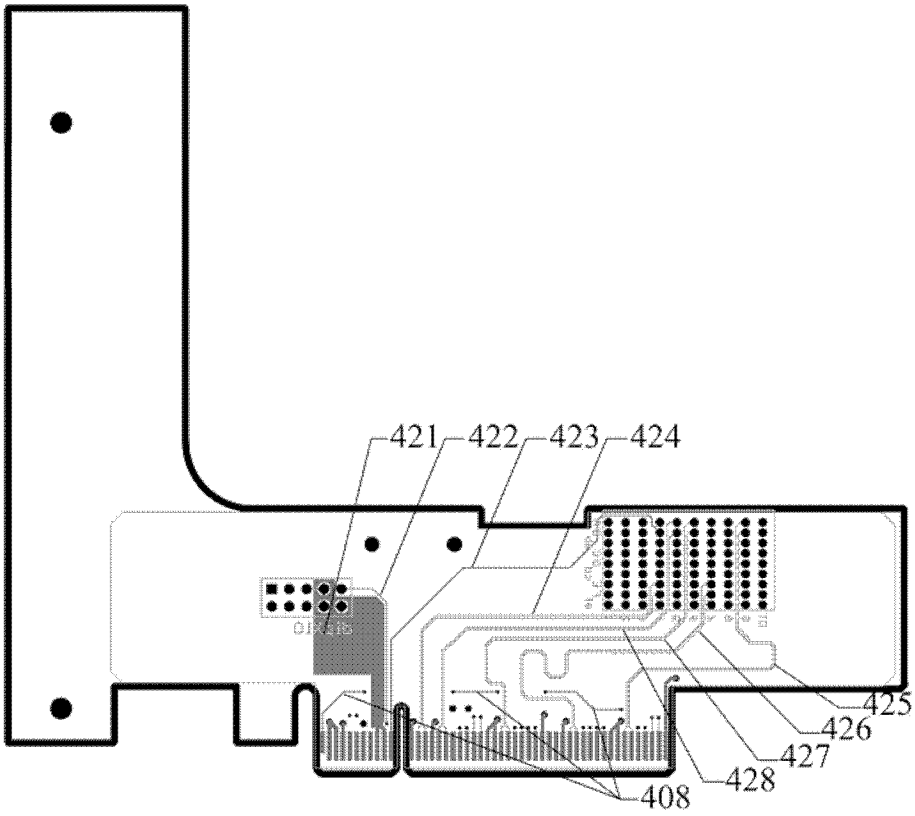



图 4D

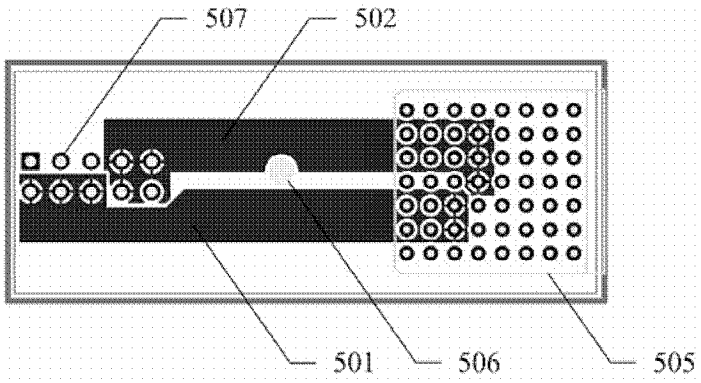



图 5A

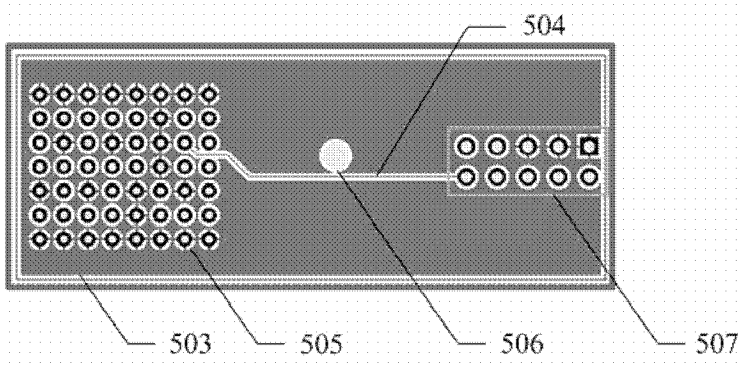

504
503
505
506
507

图 5B

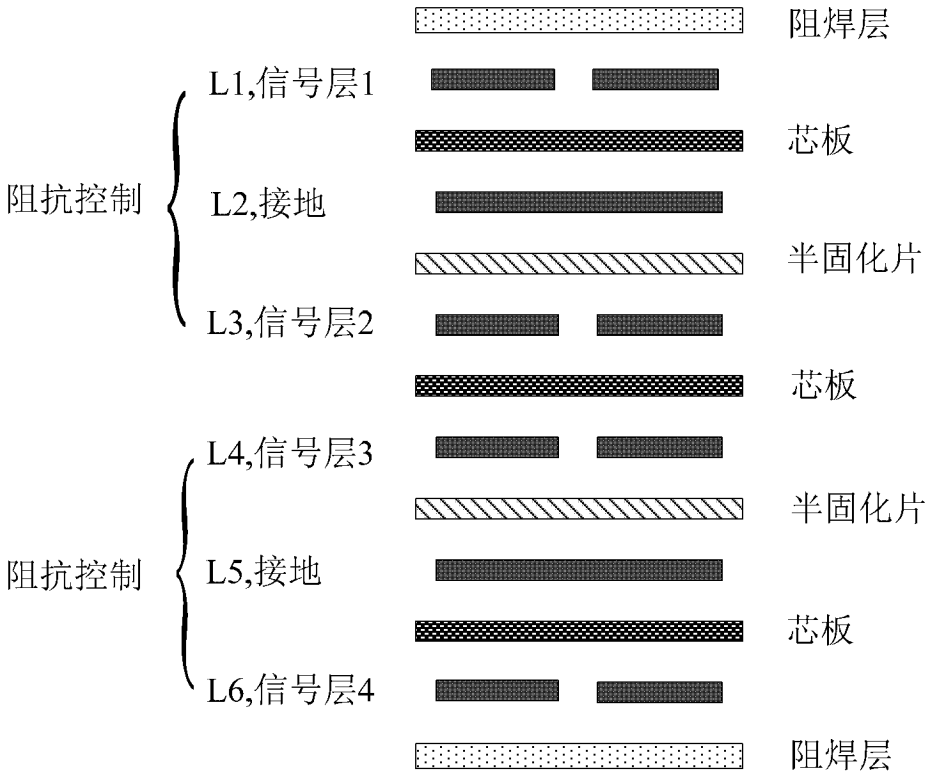

阻焊层
L1,信号层1
芯板
阻抗控制
L2,接地
半固化片
L3,信号层2
芯板
L4,信号层3
半固化片
阻抗控制
L5,接地
芯板
L6,信号层4
阻焊层

图 6

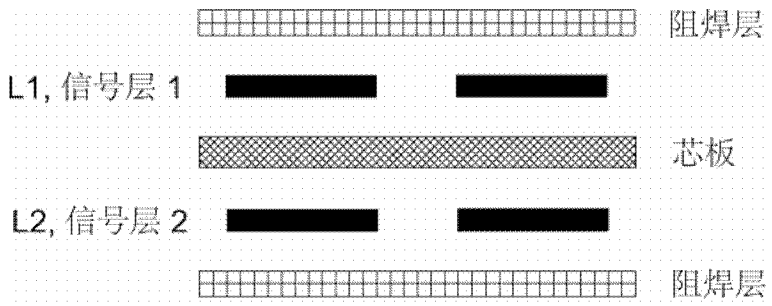



图 7