

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】平成 28 年 11 月 17 日 (2016.11.17)

【公表番号】特表 2016-504907 (P2016-504907A)
 【公表日】平成 28 年 2 月 12 日 (2016.2.12)
 【年通号数】公開・登録公報 2016-010
 【出願番号】特願 2015-551076 (P2015-551076)
 【国際特許分類】

H 0 2 M 3/155 (2006.01)

H 0 2 M 3/28 (2006.01)

【 F I 】

H 0 2 M 3/155 U

H 0 2 M 3/28 U

【誤訳訂正書】
 【提出日】平成 28 年 9 月 28 日 (2016.9.28)
 【誤訳訂正 1】
 【訂正対象書類名】明細書
 【訂正対象項目名】0 0 6 0
 【訂正方法】変更
 【訂正の内容】
 【0 0 6 0】

示される実施形態において、少なくとも 1 つのスイッチ組立体 7 2 は、N チャネル MOS F E T スイッチ 9 0 に連結されるレベルシフタ 9 2 を含む。さらに、ディクソンチャージポンプ 9 4 は、N チャネル MOS F E T スイッチ 9 0 のゲートを閉じるのに十分な電力信号を提供するために、レベルシフタ 9 2 に連結する。示される実施形態において、ディクソンチャージポンプ 9 4 は、N チャネル MOS F E T の電源電圧 V s o u r c e に連結し、N M O S を使用する場合に、出力信号を、電源電圧 V s o u r c e の電圧レベルより大きい電圧レベルを有するレベルシフタ 9 2 に供給するために構成される。1 つの実施形態において、ディクソンチャージポンプ 9 4 は、適切なゲート動作を保証するために、電源電圧 V s o u r c e より約 1.5 ~ 2.0 ボルト大きい電圧レベルを有する出力電力信号 V D C P を供給するように構成される。ゲイン制御器 8 2 は、低電圧の制御信号をレベルシフタ 9 2 に提供するために、レベルシフタ 9 2 に連結される。レベルシフタ 9 2 は、電源電圧 V s o u r c e 及びディクソンチャージポンプ 9 4 に連結され、受け取った制御信号の関数として、スイッチ組立体 7 2 を作動させるのに十分な電圧レベルを有する制御信号を、N チャネル MOS F E T 9 0 に供給するように構成される。

【誤訳訂正 2】
 【訂正対象書類名】特許請求の範囲
 【訂正対象項目名】全文
 【訂正方法】変更
 【訂正の内容】
 【特許請求の範囲】
 【請求項 1】

電源への電氣的な結合に適合する一次電源回路と、
 前記一次電源回路に電氣的に結合する二次電源回路と
 を備える、電子装置を駆動するために電力を提供する電気回路であって、
 前記一次電源回路は、前記電源から交流 (A C) 入力電力信号を受け取り、中間直流 (D C) 電力信号を発生するように構成され、
 前記中間 D C 電力信号は、前記 A C 入力電力信号の電圧レベルより小さい第 1 の電圧レ

ベルで発生し、

前記一次電源回路は、

前記電源から前記 A C 電源入力信号を受け取り、前記 A C 入力電力信号の前記電圧レベルとほぼ等しい電圧レベルを有する、整流された D C 電力信号を発生させるように構成される整流回路と、

前記整流回路から前記整流された D C 電力信号を受け取り、前記中間 D C 電力信号を発生させるための前記整流回路に結合されるスイッチコンデンサ電圧降伏回路とを含み、

前記スイッチコンデンサ電圧降伏回路は、

第 1 のフライバックコンデンサと、

第 2 のフライバックコンデンサと、

前記第 1 および第 2 のフライバックコンデンサのそれぞれに電氣的に結合される複数のスイッチ組立体であって、充電フェーズと放電フェーズとの間で作動し、前記第 1 のフライバックコンデンサを接地に結合するように構成された第 1 のスイッチ組立体と前記第 2 のフライバックコンデンサを接地に結合するように構成された第 2 のスイッチ組立体とを含む、前記複数のスイッチ組立体と、

前記第 1 および第 2 のフライバックコンデンサのそれぞれに電氣的に結合される保持コンデンサであって、前記複数のスイッチ組立体が、前記充電フェーズの間、前記整流された D C 電力信号を前記第 1 および第 2 のフライバックコンデンサのそれぞれに選択的に供給し、前記放電フェーズの間、前記中間 D C 電力信号を前記保持コンデンサに選択的に供給するように作動する、保持コンデンサと、
を含み、

前記一次電源回路は、前記スイッチコンデンサ電圧降伏回路に並列に電氣的に結合されるバックレギュレータ回路をさらに含み、

前記二次電源回路は、前記一次電源回路から前記中間 D C 電力信号を受け取り、出力 D C 電力信号を電子装置に供給するように構成され、前記出力 D C 電力信号は、前記中間 D C 電力信号の前記第 1 の電圧レベルより小さい出力電圧レベルで供給されており、

前記バックレギュレータ回路と異なる周波数で前記スイッチコンデンサ電圧降伏回路を調整するようにプログラムされるプロセッサを含む集積回路制御器をさらに備える電気回路。

【請求項 2】

前記プロセッサが、入力電圧レベルを検知して、前記検知された入力電圧レベルの関数として前記スイッチ組立体を調整するために、制御信号を前記スイッチコンデンサ電圧降伏回路に伝達するようにプログラムされる、請求項 1 に記載の電気回路。

【請求項 3】

前記プロセッサが、前記出力 D C 電力信号の電流レベルを検知して、前記検知された電流レベルの関数として前記スイッチコンデンサ電圧降伏回路を調整するようにプログラムされる、請求項 1 に記載の電気回路。

【請求項 4】

前記出力 D C 電力信号の電流レベルを検知するための電流センサを含むバンパイア負荷除去サブシステムを含み、

前記プロセッサが、前記電気回路への電源の供給を切断するように前記電気回路を作動させる、請求項 2 に記載の電気回路。

【請求項 5】

前記電気回路の遠隔操作のための制御信号を前記プロセッサに伝達するために前記プロセッサに結合される無線通信インタフェースを含む、請求項 2 に記載の電気回路。

【請求項 6】

前記スイッチ組立体の少なくとも 1 つが、

M O S F E T スイッチと、

電圧信号を受け取り、前記電圧信号の関数として制御信号を前記 M O S F E T スイッ

チに供給するための前記M O S F E Tスイッチに結合される少なくとも1つのレベルシフトと、

前記レベルシフトに結合されるディクソンチャージポンプとを含み、

前記ディクソンチャージポンプは、前記整流されたD C電力信号を受け取り、前記整流されたD C電力信号の前記電圧レベルより大きい電圧レベルを有する出力電力信号を発生させるように構成され、

前記出力電力信号が、前記M O S F E Tスイッチを作動させるために前記レベルシフトに供給されている、請求項1に記載の電気回路。

【請求項7】

前記スイッチコンデンサ電圧降伏回路は、前記複数のスイッチ組立体のそれぞれに結合されるスイッチコンデンサ制御回路を含み、

前記スイッチコンデンサ制御回路は、

前記整流されたD C電力信号の電圧レベルを検知するための電圧検知回路と、

前記検知された電圧レベルの関数として前記スイッチコンデンサ電圧降伏回路のゲイン設定を選択するように構成され、前記選択されたゲイン設定の関数として前記複数のスイッチ組立体のそれぞれを作動させるゲイン制御器と

を含む、請求項1に記載の電気回路。

【請求項8】

前記バックレギュレータ回路は、前記整流回路から前記整流されたD C電力信号を受け取り、第2の中間D C電力信号を発生させる、請求項1に記載の電気回路。

【請求項9】

前記バックレギュレータ回路は、電圧低下回路に結合されるレギュレータスイッチ組立体を含み、

前記電圧低下回路は、

少なくとも1つのダイオードと、

インダクタと、

コンデンサと

を含み、

前記レギュレータスイッチ組立体は、前記整流されたD C電力信号を前記電圧低下回路に選択的に供給するように作動している、請求項8に記載の電気回路。

【請求項10】

前記バックレギュレータ回路が、前記整流されたD C電力信号を前記電圧低下回路に選択的に供給するために、パルス幅変調制御信号を前記レギュレータスイッチ組立体に提供するためのバックレギュレータ制御回路を含み、

前記バックレギュレータ制御回路は、

前記中間D C電力信号の前記第1の電圧レベルを検知するための電圧検知回路と、

前記検知された第1の電圧レベルの関数として前記パルス幅変調制御信号を発生させるためのレギュレータ制御器と

を含み、

前記レギュレータ制御器は、あらかじめ定義された電圧レベルで前記中間D C電力信号の前記電圧レベルを維持するために供給されている前記制御信号のデューティサイクルを調整するように構成される、請求項9に記載の電気回路。

【請求項11】

前記二次電源回路は、一次電圧低下回路と二次電圧低下回路とを含むフォワードコンバータ回路を含み、

前記一次電圧低下回路は、前記一次電源回路から前記中間D C電力信号を受け取り、二次D C電力信号を前記二次電圧低下回路に供給するように構成され、

前記二次D C電力信号は、前記中間D C電力信号の前記電圧レベルより小さい電圧レベルを有し、

前記二次電圧低下回路は、前記二次DC電力信号を受け取り、前記電子装置に供給されている前記出力DC電力信号を発生させるように構成される、請求項1に記載の電気回路。

【請求項12】

前記一次電圧低下回路は、
トランスと、
前記一次電源回路に結合されている前記トランスの一次側と、
前記二次電圧低下回路に結合されている前記トランスの二次側と
を含む、請求項11に記載の電気回路。

【請求項13】

前記DC出力信号の調整を容易にするために負荷電流及び負荷電圧を検知する前記トランスの一次側に連結される一次側電流センス回路を含む、請求項12に記載の電気回路。

【請求項14】

電源から電力入力信号を受け取るための、及び、出力電力信号を発生させる、少なくとも1つのスイッチコンデンサ電圧降伏回路を備える、電子装置に電力を供給するために電力を提供するパワーモジュールであって、

前記少なくとも1つのスイッチコンデンサ電圧降伏回路が、

第1のフライバックコンデンサと、

第2のフライバックコンデンサと、

保持コンデンサと、

前記第1のフライバックコンデンサ、前記第2のフライバックコンデンサ、および前記保持コンデンサのそれぞれに電氣的に結合される複数のスイッチ組立体であって、前記第1のフライバックコンデンサを接地に結合するように構成された第1のスイッチ組立体と、前記第2のフライバックコンデンサを接地に結合するように構成された第2のスイッチ組立体とを含み、充電フェーズの間、前記電力入力信号を前記第1および第2のフライバックコンデンサのそれぞれに選択的に供給し、放電フェーズの間、前記出力電力信号を前記保持コンデンサに選択的に供給するように作動する複数のスイッチ組立体とを含み、

前記パワーモジュールは、

前記少なくとも1つのスイッチコンデンサ電圧降伏回路に並列に電氣的に結合されるバックレギュレータ回路と、

前記バックレギュレータ回路と異なる周波数で前記スイッチコンデンサ電圧降伏回路を調整するようにプログラムされるプロセッサを含む集積回路制御器と、
をさらに含む、パワーモジュール。

【請求項15】

前記バックレギュレータ回路は、電圧低下回路に結合されるレギュレータスイッチ組立体を含み、前記電圧低下回路は、少なくとも1つのダイオードと、インダクタと、コンデンサとを含み、前記レギュレータスイッチ組立体は、前記電力入力信号を前記電圧低下回路に選択的に供給するように作動している、請求項14に記載のパワーモジュール。

【請求項16】

前記バックレギュレータ回路が、前記電力入力信号を前記電圧低下回路に選択的に供給するために、パルス幅変調制御信号を前記レギュレータスイッチ組立体に提供するためのバックレギュレータ制御回路を含む、請求項15に記載のパワーモジュール。

【請求項17】

前記スイッチコンデンサ電圧降伏回路に結合されるフォワードコンバータ回路を含み、前記フォワードコンバータ回路が、中間電力信号を受け取り、前記出力電力信号を電子装置に供給するための前記スイッチコンデンサ電圧降伏回路に結合されるトランスを含む、請求項14に記載のパワーモジュール。

【請求項18】

半導体チップを含み、

前記フライバックコンデンサ及び前記スイッチ組立体が前記半導体チップ上に形成され

ている、請求項 14 に記載のパワーモジュール。

【請求項 19】

前記スイッチ組立体の少なくとも 1 つが、

MOSFET スイッチと、

前記 MOSFET スイッチに結合されるディクソンチャージポンプと

を含む、請求項 14 に記載のパワーモジュール。

【請求項 20】

前記 MOSFET スイッチは、N チャネル MOSFET を含む、請求項 19 に記載のパワーモジュール。

【請求項 21】

前記パワーモジュールの遠隔操作のための制御信号を前記集積回路制御器に伝達するために前記集積回路制御器に結合される無線通信インタフェースを含む、請求項 16 に記載のパワーモジュール。

【請求項 22】

前記出力電力信号の電流レベルを検知するための電流センサを含むバンパイア負荷除去サブシステムを含み、前記プロセッサが、前記パワーモジュールへの電源の供給を切断するように前記パワーモジュールを作動させる、請求項 14 に記載のパワーモジュール。

【請求項 23】

前記フライバックコンデンサ及び前記スイッチ組立体が半導体チップ上に形成される、請求項 1 に記載の電気回路。

【請求項 24】

半導体チップを提供するステップと、

前記半導体チップ上でスイッチコンデンサ電圧降伏回路を形成するステップと、

前記半導体チップ上でバックレギュレータ回路を形成するステップと、

前記半導体チップ上で集積回路制御器を形成するステップと

を含み、

前記スイッチコンデンサ電圧降伏回路が、入力電圧レベルを有する入力 DC 電力信号を電源から受け取り、前記入力電圧レベルより小さい出力電圧レベルを有する出力 DC 電力信号を放出するように構成され、

前記スイッチコンデンサ電圧降伏回路が、第 1 のフライバックコンデンサと、第 2 のフライバックコンデンサと、保持コンデンサと、前記第 1 および第 2 のフライバックコンデンサならびに前記保持コンデンサのそれぞれに電氣的に結合される複数のスイッチ組立体とを含み、

前記複数のスイッチ組立体は、前記第 1 のフライバックコンデンサを接地に結合するように構成された第 1 のスイッチ組立体と、前記第 2 のフライバックコンデンサを接地に結合するように構成された第 2 のスイッチ組立体とを含み、充電フェーズの間、前記入力 DC 電力信号を前記第 1 および第 2 のフライバックコンデンサのそれぞれに選択的に供給し、放電フェーズの間、前記出力 DC 電力信号を前記保持コンデンサに選択的に供給するように作動し、

前記バックレギュレータ回路は、少なくとも一つのスイッチコンデンサ降伏回路に並列に電氣的に結合され、

前記集積回路制御器が、前記入力 DC 電力信号の電圧レベルを検知して、前記出力 DC 電力信号を発生させるために前記検知された電圧レベルの関数として前記スイッチコンデンサ電圧降伏回路のゲインを調整するようにプログラムされ、かつ、前記バックレギュレータ回路と異なる周波数で前記スイッチコンデンサ電圧降伏回路を調整するようにプログラムされる、電圧低下器具の組み立て方法。