

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成17年9月2日(2005.9.2)

【公開番号】特開2003-255896(P2003-255896A)

【公開日】平成15年9月10日(2003.9.10)

【出願番号】特願2002-56555(P2002-56555)

【国際特許分類第7版】

G 09 G 3/30

G 09 G 3/20

【F I】

G 09 G 3/30 J

G 09 G 3/20 6 1 1 H

G 09 G 3/20 6 2 4 B

G 09 G 3/20 6 4 1 D

G 09 G 3/20 6 4 2 A

【手続補正書】

【提出日】平成17年3月1日(2005.3.1)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】画素回路、発光装置及び電子機器

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

直列に接続された複数のトランジスタを含む駆動用素子と、複数のスイッチを有し、前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記複数のスイッチの各々がオン又はオフになり、前記複数のトランジスタがオンになると、前記複数のトランジスタの各々に、画素に対する映像信号の入力に基づく第1の電流、又は前記映像信号に基づく第2の電流が流れることを特徴とする画素回路。

【請求項2】

直列に接続された複数のトランジスタを含む駆動用素子、第1のスイッチ及び第2のスイッチを有し、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第1のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第2のスイッチは、前記複数のトランジスタと電源線の導通を制御することを特徴とする画素回路。

【請求項3】

直列に接続された複数のトランジスタを含む駆動用素子、第1のスイッチ及び第2のスイッチを有し、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第1のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第2のスイッチは、前記複数のトランジスタと電源線の導通を制御し、

前記第1のスイッチと前記第2のスイッチがオンであり、前記複数のトランジスタがオンのとき、前記複数のトランジスタの各々に、画素に対する映像信号の入力に基づく第1の電流が流れ、

前記第1のスイッチと前記第2のスイッチがオフであり、前記複数のトランジスタがオフのとき、前記複数のトランジスタの各々に、前記映像信号に基づく第2の電流が流れることを特徴とする画素回路。

**【請求項4】**

直列に接続された複数のトランジスタを含む駆動用素子、第1のスイッチ、第2のスイッチ及び第3のスイッチを有し、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第1のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第2のスイッチと前記第3のスイッチは、前記複数のトランジスタと電源線の導通を制御することを特徴とする画素回路。

**【請求項5】**

直列に接続された複数のトランジスタを含む駆動用素子、第1のスイッチ、第2のスイッチ及び第3のスイッチを有し、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第1のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第2のスイッチと前記第3のスイッチは、前記複数のトランジスタと電源線の導通を制御し、

前記第1のスイッチと前記第2のスイッチがオンであり、前記複数のトランジスタがオンのとき、前記複数のトランジスタの各々に、画素に対する映像信号の入力に基づく第1の電流が流れ、

前記第1のスイッチと前記第2のスイッチがオフであり、前記複数のトランジスタがオフのとき、前記複数のトランジスタの各々に、前記映像信号に基づく第2の電流が流れ、

前記第3のスイッチがオンになると、前記複数のトランジスタはオフになることを特徴とする画素回路。

**【請求項6】**

請求項1において、

前記複数のスイッチの各々は、少なくとも1つのトランジスタを含むことを特徴とする画素回路。

**【請求項7】**

請求項2乃至請求項5のいずれか1項において、

前記第1のスイッチは、少なくとも2つのトランジスタを含むことを特徴とする画素回路。

**【請求項8】**

請求項2乃至請求項5のいずれか1項において、

前記第2のスイッチは、少なくとも1つのトランジスタを含むことを特徴とする画素回路。

**【請求項9】**

請求項4又は請求項5において、

前記第3のスイッチは、少なくとも1つのトランジスタを含むことを特徴とする画素回路。

**【請求項10】**

請求項1乃至請求項9のいずれか1項において、

前記画素には容量素子が設けられており、

前記容量素子は、前記複数のトランジスタのゲート電極の電位を保持することを特徴とする画素回路。

**【請求項11】**

請求項1、請求項3又は請求項5のいずれか一項において、

前記複数のトランジスタの個数  $n$  ( $n$  は自然数)、前記第 1 の電流  $I_W$  及び前記第 2 の電流  $I_E$  は、 $I_W = n^2 \times I_E$  を満たすことを特徴とする画素回路。

【請求項 1 2】

直列に接続された複数のトランジスタを含む駆動用素子、第 1 のスイッチ、第 2 のスイッチ、第 3 のスイッチ及び自発光素子を含む画素が設けられ、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第 1 のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第 2 のスイッチは、前記複数のトランジスタと電源線の導通を制御し、

前記第 3 のスイッチは、前記複数のトランジスタと前記自発光素子の導通を制御することを特徴とする発光装置。

【請求項 1 3】

直列に接続された複数のトランジスタを含む駆動用素子、第 1 のスイッチ、第 2 のスイッチ、第 3 のスイッチ及び自発光素子を含む画素が設けられ、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第 1 のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第 2 のスイッチは、前記複数のトランジスタと電源線の導通を制御し、

前記第 3 のスイッチは、前記複数のトランジスタと前記自発光素子の導通を制御し、

前記第 1 のスイッチと前記第 2 のスイッチがオンであり、前記複数のトランジスタがオンのとき、前記複数のトランジスタの各々に、画素に対する映像信号の入力に基づく第 1 の電流が流れ、

前記第 1 のスイッチと前記第 2 のスイッチがオフであり、前記第 3 のスイッチがオンであり、前記複数のトランジスタがオンのとき、前記複数のトランジスタの各々と前記自発光素子に、前記映像信号に基づく第 2 の電流が流れることを特徴とする発光装置。

【請求項 1 4】

直列に接続された複数のトランジスタを含む駆動用素子、第 1 のスイッチ、第 2 のスイッチ、第 3 のスイッチ、第 4 のスイッチ及び自発光素子を含む画素が設けられ、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第 1 のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第 2 のスイッチと前記第 4 のスイッチは、前記複数のトランジスタと電源線の導通を制御し、

前記第 3 のスイッチは、前記複数のトランジスタと前記自発光素子の導通を制御することを特徴とする発光装置。

【請求項 1 5】

直列に接続された複数のトランジスタを含む駆動用素子、第 1 のスイッチ、第 2 のスイッチ、第 3 のスイッチ、第 4 のスイッチ及び自発光素子を含む画素が設けられ、

前記複数のトランジスタの各々のゲート電極は、互いに接続され、

前記第 1 のスイッチは、前記複数のトランジスタと信号線の導通を制御し、

前記第 2 のスイッチと前記第 4 のスイッチは、前記複数のトランジスタと電源線の導通を制御し、

前記第 3 のスイッチは、前記複数のトランジスタと前記自発光素子の導通を制御し、

前記第 1 のスイッチと前記第 2 のスイッチがオンであり、前記複数のトランジスタがオンのとき、前記複数のトランジスタの各々に、画素に対する映像信号の入力に基づく第 1 の電流が流れ、

前記第 1 のスイッチと前記第 2 のスイッチがオフであり、前記第 3 のスイッチがオンであり、前記複数のトランジスタがオンのとき、前記複数のトランジスタの各々と前記自発光素子に、前記映像信号に基づく第 2 の電流が流れ、

前記第 4 のスイッチがオンになると、前記複数のトランジスタはオフになることを特徴とする発光装置。

【請求項 1 6】

請求項 1 2 乃至請求項 1 5 のいずれか 1 項において、

前記第1のスイッチは、少なくとも2つのトランジスタを含むことを特徴とする発光装置。

**【請求項17】**

請求項12乃至請求項15のいずれか1項において、

前記第2のスイッチは、少なくとも1つのトランジスタを含むことを特徴とする発光装置。

**【請求項18】**

請求項12乃至請求項15のいずれか1項において、

前記第3のスイッチは、少なくとも1つのトランジスタを含むことを特徴とする発光装置。

**【請求項19】**

請求項14又は請求項15において、

前記第4のスイッチは、少なくとも1つのトランジスタを含むことを特徴とする発光装置。

**【請求項20】**

請求項12乃至請求項19のいずれか1項において、

前記画素には容量素子が設けられており、

前記容量素子は、前記複数のトランジスタのゲート電極の電位を保持することを特徴とする発光装置。

**【請求項21】**

請求項13又は請求項15において、

前記第1の電流 $I_w$ 、前記第2の電流 $I_E$ 、及び前記複数のトランジスタの個数n(nは自然数)は、 $I_w = n^2 \times I_E$ を満たすことを特徴とする発光装置。

**【請求項22】**

請求項12乃至請求項21のいずれか一項において、

駆動回路が設けられており、

前記画素と前記駆動回路は、同じ基板上に設けられていることを特徴とする発光装置。

**【請求項23】**

請求項12乃至請求項21のいずれか一項において、

駆動回路が設けられており、

前記画素と前記駆動回路は、同じ基板上に設けられており、

前記駆動回路は、走査線駆動回路を有することを特徴とする発光装置。

**【請求項24】**

請求項12乃至請求項21のいずれか一項において、

駆動回路が設けられており、

前記画素と前記駆動回路は、同じ基板上に設けられており、

前記駆動回路は、信号線駆動回路を有することを特徴とする発光装置。

**【請求項25】**

請求項12乃至請求項21のいずれか一項において、

駆動回路が設けられており、

前記画素と前記駆動回路は、同じ基板上に設けられており、

前記駆動回路は、信号線駆動回路と走査線駆動回路を有することを特徴とする発光装置。

。

**【請求項26】**

請求項24又は請求項25において、

前記信号線駆動回路は、電圧形式の映像信号を電流形式の映像信号に変換する動作又は電圧形式のビデオ信号を増幅する動作を行う電圧電流変換回路を有することを特徴とする発光装置。

**【請求項27】**

請求項12乃至請求項26のいずれか一項において、

前記自発光素子は、有機発光ダイオードであることを特徴とする発光装置。

【請求項 28】

請求項1乃至請求項11のいずれか一項に記載の前記画素回路を用いた電子機器。

【請求項 29】

請求項12乃至請求項27のいずれか一項に記載の前記発光装置を用いた電子機器。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0058

【補正方法】変更

【補正の内容】

【0058】

図3(A)に示す画素11においては、第1スイッチ12又は第2スイッチ13のトランジスタ51～54、第4スイッチ18のトランジスタ60はnチャネル型であり、第3スイッチ14のトランジスタ55はpチャネル型である。これは、図2(A)(B)の例の場合と異なっている。しかしこれは、スイッチのトランジスタのチャネル型に関して、特に制限がないことを例示したものにすぎない。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0066

【補正方法】変更

【補正の内容】

【0066】

図4(A)には、j行i列目に配置された画素11を示す。そして画素11は、信号線(Si)、電源線(Vi)、第1走査線(Gaj)、第2走査線(Gbj)、トランジスタ91～103、106、容量素子104、自発光素子105を有する。図4(A)に示す画素11は、図1(B)に示す画素11を具体的にトランジスタで図示したものであり、pチャネル型のトランジスタ91～94は第1スイッチ12に相当する。pチャネル型のトランジスタ95～98は第2スイッチ13に相当し、nチャネル型のトランジスタ99は第3スイッチ14に相当する。pチャネル型のトランジスタ100～103は駆動用素子15に相当する。nチャネル型のトランジスタ106は第4スイッチ18に相当する。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0094

【補正方法】変更

【補正の内容】

【0094】

図6には、j行i列目の画素11を示す。図6において、二点破線で囲んだ領域が画素11に相当する。点模様の領域は、ポリシリコン膜である。右上り斜線と右下り二重斜線は、それぞれ別の層の導電体膜(金属膜等)である。バツ印は層間の接触点を示す。そして、チェック模様の領域86は自発光素子84の陽極に相当する。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0104

【補正方法】変更

【補正の内容】

【0104】

次いで、信号線駆動回路1803の例を、図7(C)を用いて説明する。図7(C)に示す信号線駆動回路1803は、シフトレジスタ1831、第1のラッチ回路1832、第2のラッチ回路1833、電圧電流変換回路1834を有している。