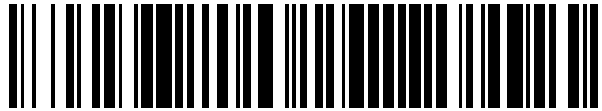


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 562 017**

51 Int. Cl.:

H04L 1/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **09.08.2012 E 12824056 (1)**

97 Fecha y número de publicación de la concesión europea: **09.12.2015 EP 2615738**

54 Título: **Método de intercalación y método de desintercalación**

30 Prioridad:

17.08.2011 EP 11177841
28.10.2011 EP 11008671

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
02.03.2016

73 Titular/es:

PANASONIC CORPORATION (100.0%)
1006 Oaza Kadoma
Kadoma-shi, Osaka 571-8501, JP

72 Inventor/es:

PETROV, MIHAIL

74 Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

ES 2 562 017 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método de intercalación y método de desintercalación

5 Campo de la invención

La presente invención se refiere al campo de las comunicaciones digitales, y más específicamente a un método de intercalación, un intercalador, un transmisor proporcionado con el intercalador, un método de desintercalación que corresponde al método de intercalación, un desintercalador que corresponde al intercalador y un receptor proporcionado con el desintercalador, que se usan en sistemas de codificación y modulación de bits intercalados (BICM) con códigos de comprobación de paridad de baja densidad cuasi cíclicos (QC-LDPC), modulación por amplitud en cuadratura (QAM) y multiplexación espacial para múltiples antenas de transmisión.

En los últimos años, se han propuesto sistemas de comunicación que incluyen un transmisor proporcionado con un codificador de codificación y modulación de bits intercalados (BICM) (por ejemplo Bibliografía Distinta de Patente 1).

Un codificador de BICM realiza las siguientes etapas, por ejemplo:

- 20 (1) codificar bloques de datos usando, por ejemplo, códigos de comprobación de paridad de baja densidad cuasi cíclicos (QC-LDPC);
- (2) intercalar bits de los bits de palabra de código obtenidos mediante la codificación, que incluye intercalación de paridad e intercalación de columna-fila;
- 25 (3) demultiplexar palabras de código de bits intercalados para obtener palabras de constelación. La demultiplexación incluye el procesamiento equivalente a permutación de columnas de una matriz intercaladora usada en la intercalación de columna-fila cuando se adopta 16QAM, 64QAM o 256QAM, por ejemplo, como el esquema de modulación; y
- 30 (4) mapear las palabras de constelación en constelaciones.

El artículo "Macro Interleaver Design for Bit Interleaved Coded Modulation with Low-Density Parity-Check Codes" por Frank Kienle y Norbert Wehn (Vehicular Technology Conference, 2008. VTC Spring 2008. IEEE, Piscataway, NJ, Estados Unidos) desvela un intercalador designado para modulación codificada de bits intercalados con códigos de comprobación de paridad de baja densidad.

Lista de citas

- 40 [Bibliografía Distinta de Patente 1]
Documento ETSI EN 302 755 V1.2.1 (normas DVB-T2)
- [Bibliografía Distinta de Patente 2]
Documento ETSI EN 302 307 V1.2.1 (normas DVB-S2)

El rendimiento de recepción de un sistema de comunicación puede mejorarse mapeando apropiadamente los bits de la palabra de código, que están basados en códigos de QC-LDPC, en palabras de constelación.

De manera similar, en un sistema de comunicación que incluye un transmisor proporcionado con un codificador de BICM que usa multiplexación espacial, el rendimiento de recepción del sistema de comunicación puede mejorarse mapeando apropiadamente bits de palabra de código, que están basados en códigos de QC-LDPC, en palabras de constelación de un bloque de multiplexación espacial.

La presente invención tiene por objeto proporcionar un método de intercalación, un intercalador, un transmisor proporcionado con el intercalador que se usa para aplicar permutación de bits a bits de palabra de código basándose en códigos de QC-LDPC y mapear apropiadamente los bits de palabra de código en palabras de constelación de bloques de multiplexación espacial y mejorar de esta manera el rendimiento de recepción de un sistema de comunicación, un método de desintercalación que corresponde al método de intercalación, un desintercalador que corresponde al intercalador, y un receptor proporcionado con el desintercalador.

Esto se consigue mediante las características de las reivindicaciones independientes. Las realizaciones preferidas son la materia objeto de las reivindicaciones dependientes.

Para facilitar el entendimiento completo de la invención, esta descripción incluye ejemplos e información de antecedentes técnicos que no caen en el alcance de las materias objeto reivindicadas.

65 Efectos ventajosos de la invención

Con el método de intercalación anteriormente descrito, es posible mapear apropiadamente bits de palabra de código basándose en códigos de QC-LDPC en palabras de constelación y mejorar de esta manera el rendimiento de recepción de un sistema de comunicación.

5 Breve descripción de los dibujos

- La Figura 1 es un diagrama de bloques de un transmisor general que realiza codificación y modulación de bits intercalados con multiplexación espacial a través de múltiples antenas.
- La Figura 2 es un diagrama de bloques de un codificador de codificación y modulación de bits intercalados para multiplexación espacial.
- La Figura 3 muestra una matriz de comprobación de paridad de un código de QC-LDPC ejemplar con factor cíclico $Q = 8$.
- La Figura 4 muestra una definición de código de LDPC de repetir-acumular ejemplar.
- La Figura 5 muestra la parte de información de la matriz de comprobación de paridad, y representa posición de "1" únicamente para el primer bit en cada bloque cíclico que corresponde a la Figura 4.
- La Figura 6 muestra la matriz de comprobación de paridad completa de la Figura 4, que contiene las entradas para todos los bits de información, así como la parte de paridad en escalera.
- La Figura 7 muestra la estructura cuasi-cíclica de la matriz de comprobación de paridad de la Figura 6.
- La Figura 8 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 5/15 (1/3).
- La Figura 9 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 6/15 (2/5).
- La Figura 10 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 7/15.
- La Figura 11 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 8/15.
- La Figura 12 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 9/15 (3/5).
- La Figura 13 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 10/15 (2/3).
- La Figura 14 muestra la definición del código de LDPC para una longitud de palabra de código de 16200 bits y tasa de código 11/15.
- Las Figuras 15A a 15C muestran una constelación 4-QAM (QPSK), una constelación 16-QAM y una constelación 64-QAM, respectivamente.
- Las Figuras 16A a 16C son un diagrama de bloques de un mapeador de QAM para constelación 4-QAM (QPSK), un diagrama de bloques de un mapeador de QAM para constelación 16-QAM y un diagrama de bloques de un mapeador de QAM para constelación 64-QAM, respectivamente.
- La Figura 17 es una ilustración esquemática de los diferentes niveles de robustez en un símbolo 8-PAM con codificación de Gray.
- La Figura 18A es una representación esquemática de un sistema de multiplexación espacial con 2 antenas y un número de bits por bloque de multiplexación espacial igual a 6.
- La Figura 18B es una representación esquemática de un sistema de multiplexación espacial con 2 antenas y un número de bits por bloque de multiplexación espacial igual a 8.
- La Figura 18C es una representación esquemática de un sistema de multiplexación espacial con 2 antenas y un número de bits por bloque de multiplexación espacial igual a 10.
- La Figura 19 es un diagrama de bloques de un transmisor incluido en un sistema de comunicación de acuerdo con una realización de la presente invención.
- La Figura 20 es un diagrama de bloques del codificador de BICM mostrado en la Figura 19.
- La Figura 21 es un diagrama de bloques que muestra una estructura de ejemplo del intercalador de bits mostrado en la Figura 20.
- La Figura 22A muestra un ejemplo de la función de permutación de bits realizada mediante una unidad de permutación de sección mostrada en la Figura 21 cuando $B = 6$.
- La Figura 22B muestra un ejemplo de la función de permutación de bits realizada mediante una unidad de permutación de sección mostrada en la Figura 21 cuando $B = 8$.
- La Figura 22C muestra un ejemplo de la función de permutación de bits realizada mediante una unidad de permutación de sección mostrada en la Figura 21 cuando $B = 10$.
- La Figura 23A muestra una operación de ejemplo para permutación de bits realizada mediante una unidad de permutación de sección mostrada en la Figura 22A.
- La Figura 23B muestra una operación de ejemplo para permutación de bits realizada mediante una unidad de permutación de sección mostrada en la Figura 22B.
- La Figura 23C muestra una operación de ejemplo para permutación de bits realizada mediante una unidad de permutación de sección mostrada en la Figura 22C.
- La Figura 24A muestra una estructura de ejemplo del codificador de codificación y modulación de bits intercalados mostrado en la Figura 20 cuando $B = 6$.
- La Figura 24B muestra una estructura de ejemplo del codificador de codificación y modulación de bits intercalados mostrado en la Figura 20 cuando $B = 8$.

La Figura 24C muestra una estructura de ejemplo del codificador de codificación y modulación de bits intercalados mostrado en la Figura 20 cuando $B = 10$.

La Figura 25 es un diagrama de bloques que muestra otra estructura de ejemplo del intercalador de bits mostrado en la Figura 20.

5 La Figura 26 es un diagrama de bloques que muestra una estructura de ejemplo del intercalador de bits mostrado en la Figura 25, cuando $Q = 8$, $N = 12$ y $B = 6$.

La Figura 27 muestra resultados de simulaciones de Monte-Carlo con desmapeo ciego e iterativo para tasa de código 8/15 y 8 bits por intervalo de canal.

Las Figuras 28A a 28C ilustran un método para encontrar permutaciones de QB óptimas.

10 La Figura 29A muestra permutaciones de QB optimizadas para $B = 6$ y relación de potencia de transmisor 1/1.

La Figura 29B muestra permutaciones de QB optimizadas para $B = 8$ y relación de potencia de transmisor 1/1.

La Figura 29C muestra permutaciones de QB optimizadas para $B = 10$ y relación de potencia de transmisor 1/1.

La Figura 30A muestra permutaciones de QB optimizadas para $B = 6$ y relación de potencia de transmisor 1/2.

15 La Figura 30B muestra permutaciones de QB optimizadas para $B = 8$ y relación de potencia de transmisor 1/2.

La Figura 30C muestra permutaciones de QB optimizadas para $B = 10$ y relación de potencia de transmisor 1/2.

La Figura 31A muestra permutaciones de QB optimizadas para $B = 6$ y relación de potencia de transmisor 1/4.

La Figura 31B muestra permutaciones de QB optimizadas para $B = 8$ y relación de potencia de transmisor 1/4.

La Figura 31C muestra permutaciones de QB optimizadas para $B = 10$ y relación de potencia de transmisor 1/4.

20 La Figura 32 es un diagrama de bloques de un receptor incluido en un sistema de comunicación de acuerdo con una realización de la presente invención.

Descripción de las realizaciones

Antecedentes de la invención

25 La Figura 1 es un diagrama de bloques que muestra una estructura de un transmisor general 1000. El transmisor 1000 incluye una unidad de procesamiento de entrada 1100, un codificador de codificación y modulación de bits intercalados (BICM) 1200, moduladores 1300-1 a 1300-2, conversores de aumento de frecuencia 1400-1 a 1400-2, amplificadores de potencia de frecuencia de radio (RF) 1500-1 a 1500-2, y antenas de transmisión 1600-1 a 1600-2.

30 La unidad de procesamiento de entrada 1100 formatea a flujos de bits de entrada relacionados con un servicio de difusión en bloques de una longitud predeterminada. Estos bloques se denominan tramas de banda base.

35 El codificador de BICM 1200 convierte las tramas de banda base en una pluralidad de flujos de datos que consisten en valores complejos. El número de flujos de datos es igual al número de antenas.

40 Cada flujo se procesa adicionalmente mediante una cadena de modulación, que comprende al menos los moduladores 1300-1 a 1300-2, los conversores de aumento de frecuencia 1400-1 a 1400-2 y el amplificador de potencia de RF 1500-1 a 1500-2, y se emite desde las antenas de transmisión 1600-1 a 1600-2.

45 Cada uno de los moduladores 1300-1 a 1300-2 realiza procesamiento tal como modulación de Multiplexación por División de Frecuencia Ortogonal (OFDM) en la entrada desde el codificador de BICM 1200, e incluye normalmente intercalación de tiempo y frecuencia para diversidad aumentada.

Los conversores de aumento de frecuencia 1400-1 a 1400-2 realizan respectivamente conversión de frecuencia en la entrada desde los moduladores 1300-1 a 1300-2 desde la banda base digital a RF analógica.

50 Cada uno de los amplificadores de potencia de RF 1500-1 a 1500-2 realiza amplificación de potencia en la entrada desde los conversores de aumento de frecuencia 1400-1 a 1400-2, respectivamente.

Lo siguiente describe los detalles del codificador de BICM 1200 mostrado en la Figura 1, con referencia a la Figura 2.

55 La Figura 2 es un diagrama de bloques del codificador de BICM 1200 mostrado en la Figura 1 para multiplexación espacial.

El codificador de BICM 1200 incluye un codificador de LDPC 1210, un intercalador de bits, 1220, un demultiplexor 1230, mapeadores de QAM 1240-1 a 1240-2, y un codificador de multiplexación espacial (SM) 1250.

60 El codificador de LDPC 1210 codifica los bloques de entrada, es decir tramas de banda base, usando códigos de LDPC, para obtener una palabra de código, y emite la palabra de código al intercalador de bits 1220.

El intercalador de bits 1220 realiza intercalación de bits en los bits de cada palabra de código de LDPC, y emite el código de bits intercalados al demultiplexor 1230.

65 El demultiplexor 1230 demultiplexa la palabra de código de bits intercalados en dos flujos de bits, y emite los flujos

de bits a los mapeadores de QAM 1240-1 a 1240-2.

Cada uno de los mapeadores de QAM 1240-1 a 1240-2 mapea una pluralidad de palabras de constelación que constituyen el flujo de bits de entrada en una pluralidad de símbolos complejos, y emite los símbolos al codificador de SM 1250 que es opcional. Cada palabra de constelación indica uno de una pluralidad de puntos de constelación de una constelación predefinida usada para mapeo de constelación de la palabra de constelación. Obsérvese que cada uno de B_1 y B_2 en la Figura 2 indica el número de bits de una palabra de constelación.

El codificador de SM 1250 normalmente se proporciona para multiplicar el vector de dos señales de entrada complejas por una matriz cuadrada ortogonal.

Los componentes del codificador de BICM 1200 en la Figura 2 se explicarán ahora en más detalle.

Lo siguiente describe la codificación de LDPC.

El codificador de LDPC 1210 codifica tramas de banda base de acuerdo con un código de LDPC especificado para obtener una palabra de código. La presente invención está específicamente diseñada para códigos de bloque de LDPC con estructura de paridad en escalera, como se encuentra en las normas DVB-S2, DVB-T2 y DVB-C2.

Obsérvese que "DVB-S2" significa "Difusión de Vídeo Digital - Satélite de Segunda Generación", "DVB-T2" significa "Difusión de Vídeo Digital - Terrestre de Segunda Generación", y "DVB-C2" significa "Difusión de Vídeo Digital - Cable de Segunda Generación".

El código de bloque de LDPC se explicará ahora en más detalle.

Un código de bloque de LDPC es un código de corrección de errores lineal que se define completamente mediante su matriz de comprobación de paridad (PCM), que es una matriz dispersa binaria que representa la relación de los bits de palabra de código (también denominados como nodos de bits o nodos variables) a las comprobaciones de paridad (también denominadas como nodos de comprobación). Las columnas y las filas de la PCM corresponden a los nodos variables y a los de comprobación respectivamente. Las relaciones de los nodos variables a los nodos de comprobación se representan mediante las entradas "1" en la PCM. Obsérvese que los nodos de comprobación se indican mediante CN.

Los códigos de LDPC tienen variaciones, y una de las cuales son los códigos de comprobación de paridad de baja densidad cuasi cíclicos (QC-LDPC). Los códigos de QC-LDPC tienen una estructura que los hace particularmente adecuados para implementación de hardware. De hecho, la mayoría, si no todas las normas, usan hoy en día códigos de QC-LDPC. La PCM de un código de QC-LDPC tiene una estructura especial que consiste en matrices circulantes. Una matriz circulante es una matriz cuadrada en la que cada fila es un desplazamiento cíclico de la fila anterior con una posición, y puede tener una, dos o más diagonales plegadas.

El tamaño de cada matriz circulante es $Q \times Q$, donde Q se denomina como el factor cíclico del código de LDPC. Una estructura cuasi cíclica de este tipo permite que se procesen Q nodos de comprobación en paralelo, que es evidentemente ventajoso para implementación de hardware eficaz.

La PCM de un código de QC LDPC tiene $Q \times M$ filas y $Q \times N$ columnas, consistiendo una palabra de código en N bloques de Q bits. Un bloque de Q bits se denomina como un bloque cuasi cíclico o simplemente bloque cíclico a lo largo de todo este documento y se abrevia como QB.

La Figura 3 muestra una PCM ejemplar de un código de QC-LDPC cuando $M = 6$, $N = 18$ y $Q = 8$. En cada una de la Figura 3, y las Figuras 5-7 descritas más adelante, cada uno de los cuadrados más pequeños representa una entrada de la PCM, donde las entradas negras corresponden a "1" y el resto corresponde a "0".

La PCM mostrada en la Figura 3 tiene matrices circulantes con una o dos diagonales plegadas. El código de QC-LDPC que corresponde a la PCM mostrada en la Figura 3 codifica un bloque de $8 \times 12 = 96$ bits a una palabra de código de $8 \times 18 = 144$ bits, que tiene por lo tanto una tasa de código de $96/144 = 2/3$.

El código en la Figura 3 pertenece a una familia especial de códigos de QC-LDPC denominados códigos de comprobación de paridad de baja densidad cuasi cíclicos de repetir y acumular (RA QC-LDPC). Los códigos RA QC-LDPC son bien conocidos por su facilidad para codificar y se encuentran en un gran número de normas, tales como las normas de DVB de segunda generación: DVB-S2, DVB-T2 y DVB-C2. La parte del lado izquierdo de la PCM corresponde a la parte de información. La parte del lado derecho de la PCM corresponde a la parte de paridad, y las entradas "1" en esta parte están dispuestas en una estructura en escalera.

Obsérvese que "DVB" significa "Difusión de Vídeo Digital".

A continuación, se analizará la definición de los códigos RA QC LDPC usados en la familia de normas DVB-S2,

DVB-T2 y DVB-C2, como se introduce en la Sección 5.3.2 y Anexos B y C de la norma DVB-S2 ETSI EN 302 307, V1.2.1 (Agosto de 2009), que es la Bibliografía Distinta de Patente 2. En esta familia de normas el factor cíclico Q es 360.

- 5 Cada código de QC LDPC se define completamente mediante una tabla que contiene, para el primer bit de cada bloque cíclico en la parte de información, los índices basados en cero de los nodos de comprobación a los que el bit está conectado. Estos índices se denominan como "direcciones de los acumuladores de bits de paridad" en la norma DVB-S2.
- 10 La Figura 4 muestra una tabla que corresponde, por ejemplo, al código de QC LDPC de la Figura 3. Obsérvese que los valores de la columna de QB en la Figura 4 enumeran índices de bloques cíclicos de únicamente la parte de información de la PCM. En el ejemplo de la Figura 4, los índices de los nodos de comprobación para el primer bit en el bloque cíclico QB₁ son "13", "24", "27", "31" y "47".
- 15 La Figura 5 muestra la parte de información de la PCM y representa posiciones de "1" únicamente para el primer bit en cada bloque cíclico de la Figura 4. Por ejemplo, con respecto al primer bit en el bloque cíclico QB₁, las entradas de matriz de CN₁₃, CN₂₄, CN₂₇, CN₃₁ y CN₄₇ son "1".

20 La matriz de comprobación de paridad completa de la Figura 4, que contiene las entradas para todos los bits de información, así como la parte de paridad en escalera, se muestra en la Figura 6.

En cada bloque cíclico, para los otros bits de información (excluyendo el primer bit en el bloque cíclico), los índices de CN se calculan con la siguiente fórmula 1:

[Fórmula 1]

$$i_q = (i_0 + q \times M) \% (Q \times M)$$

25 donde q es el índice de bit (0...Q-1) en un bloque cíclico; i_q es el índice de CN para el bit q; i₀ es uno de los índices de los nodos de comprobación para el primer bit en la Figura 4; M es el número de bloques cíclicos en la parte de paridad, es decir 6 en este ejemplo de la Figura 6; Q*M es el número de bits de paridad, es decir 48 en este ejemplo de la Figura 6; y % indica el operador módulo.

30

Para revelar la estructura cuasi cíclica de la matriz de comprobación de paridad en la Figura 6, se aplica la siguiente permutación calculada con la siguiente fórmula 2 a las filas de la PCM, mostrándose la matriz resultante en la Figura 7. La permutación calculada mediante la fórmula 2 se denomina como permutación de fila a lo largo de todo este documento:

35

[Fórmula 2]

$$j = (i \% M) \times Q + \text{floor}(i / M)$$

40 donde i y j son los índices basados en cero de los CN no permutados y los permutados, respectivamente, M es el número de bloques cíclicos en la parte de paridad, Q es el número de bits de cada bloque cíclico, % indica el operador módulo, y floor(i/M) es una función que devuelve el mayor entero que es igual a o menor que i/M.

45 Puesto que no se aplica la permutación de fila a los bits (es decir, las columnas no se permutan), la definición de código de LDPC no cambia. Sin embargo, la parte de paridad de la matriz de comprobación de paridad resultante no es cuasi cíclica. Para hacerla cuasi cíclica, debe aplicarse una permutación especial calculada con la siguiente fórmula 3 a los bits de paridad únicamente. Obsérvese que la permutación calculada con la siguiente fórmula 3 se denominará como permutación de paridad o intercalación de paridad a lo largo de todo este documento.

[Fórmula 3]

$$j = (i \% Q) \times M + \text{floor}(i / Q)$$

50 donde i y j son los índices basados en cero de los bits de paridad no permutados y permutados, respectivamente, M es el número de bloques cíclicos en la parte de paridad, Q es el número de bits de cada bloque cíclico, % indica el operador módulo, y floor(i/Q) es una función que devuelve el mayor entero que es igual a o menor que i/Q.

55 Esta permutación calculada con la fórmula 3 no cambia la definición de código de QC LDPC. Además, esta permutación se considerará como parte del proceso de codificación de LDPC a partir de ahora.

A continuación introducimos los siete códigos de QC LDPC que se especificarán mediante la futura norma DVB-NGH, que está ahora bajo desarrollo y se pretende para recepción terrestre de servicios de vídeo digital en dispositivos portátiles. NGH significa portátil de la siguiente generación.

5 La norma DVB-NGH especificará siete códigos de QC LDPC. Todos los códigos tienen un factor cíclico $Q = 360$ y $N = 45$ bloques cíclicos por palabra de código. La longitud de la palabra de código es por lo tanto 16200 bits. Se definen las siguientes tasas de código mediante la norma DVB-NGH: 5/15 (1/3), 6/15 (2/5), 7/15, 8/15, 9/15 (3/5), 10/15 (2/3) y 11/15. Las definiciones de estos siete códigos de QC LDPC se proporcionan en las tablas mostradas en las Figuras 8 a 14, respectivamente, en el formato introducido en la Figura 4 anterior.

10 Obsérvese que puesto que el proceso de codificación de LDPC que usa los códigos de QC LDPC mostrados en las Figuras 8 a 14 es sustancialmente el mismo que el proceso descrito en la norma DVB-S2, se asume que los expertos en la materia entienden el proceso.

15 En este punto, el proceso de codificación de LDPC realizado mediante el codificador de LDPC 1210 se describe específicamente en el formato descrito en la norma DVB-S2, con referencia a la Figura 8, como un ejemplo.

El codificador de LDPC codifica sistemáticamente un bloque de información (introducido desde el codificador de LDPC) i de tamaño K_{ldpc} en un código de LDPC c de tamaño de N_{ldpc} , como en la fórmula 4 a continuación.

20

[Fórmula 4]

$$\text{Sea } i = (i_0, i_1, \dots, i_{K_{ldpc}-1}),$$

$$c = (c_0, c_1, c_2, \dots, c_{N_{ldpc}-1}) = (i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1})$$

donde $i_0, i_1, \dots, i_{K_{ldpc}-1}$: bits de información

$p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}$: bits de paridad

25 Obsérvese que los parámetros (N_{ldpc}, K_{ldpc}) para el código de QC LDPC con tasa de código 5/15 son (16200, 5400).

La tarea del codificador de LDPC 1210 es calcular los bits de paridad $N_{ldpc}-K_{ldpc}$ para cada bloque de K_{ldpc} bits de información. El procedimiento es como se muestra a continuación.

30

En primer lugar, se inicializan los bits de paridad como se muestra en la fórmula 5.

[Fórmula 5]

$$p_0 = p_1 = \dots = p_{N_{ldpc}-K_{ldpc}-1} = 0$$

35 El primer bit de información i_0 se acumula en cada dirección de bit de paridad especificada en la primera fila (cada índice de nodo de comprobación) de la Figura 8. Más específicamente, se realizan las operaciones de la Ecuación 3. Para ser específicos, se realiza el cálculo en la siguiente fórmula 6.

[Fórmula 6]

$$P_{416} = P_{416} \oplus i_0$$

$$P_{2560} = P_{2560} \oplus i_0$$

$$P_{2912} = P_{2912} \oplus i_0$$

$$P_{3112} = P_{3112} \oplus i_0$$

$$P_{3216} = P_{3216} \oplus i_0$$

$$P_{4156} = P_{4156} \oplus i_0$$

$$P_{4969} = P_{4969} \oplus i_0$$

$$P_{6405} = P_{6405} \oplus i_0$$

$$P_{6723} = P_{6723} \oplus i_0$$

$$P_{6912} = P_{6912} \oplus i_0$$

$$P_{8593} = P_{8593} \oplus i_0$$

$$P_{8909} = P_{8909} \oplus i_0$$

donde, el símbolo \oplus significa XOR.

- 5 Para los siguientes 359 bits de información i_m ($m = 1, 2, \dots, 359$), i_m se acumula en cada dirección de bit de paridad $\{x + (m \bmod 360) \times q\} \bmod (N_{ldpc} - K_{ldpc})$. Obsérvese que x indica la dirección del acumulador de bit de paridad que corresponde al primer bit de información i_0 , y q es una constante dependiente de la tasa de código 5/15. El valor de q se proporciona mediante $q = (N_{ldpc} - K_{ldpc}) / 360 = (16200 - 5400) / 360 = 30$.
- 10 Para el 361-ésimo bit de información i_{360} , las direcciones de los acumuladores de bits de paridad se proporcionan en la segunda fila de la Figura 8. De una manera similar, para los siguientes 359 bits de información i_m ($m = 361, 362, \dots, 719$), las direcciones de los acumuladores de bits de paridad se proporcionan mediante $\{x + (m \bmod 360) \times q\} \bmod (N_{ldpc} - K_{ldpc})$. Obsérvese que x indica la dirección del acumulador de bit de paridad para el 360-ésimo bit de información i_{360} , es decir las entradas en la segunda fila de la Figura 8.
- 15 De una manera similar, para cada grupo de 360 nuevos bits de información, se usa una nueva fila a partir de la Figura 8 para encontrar las direcciones de los acumuladores de bits de paridad.
- Después de que todos los bits de información se hayan agotado, los bits de paridad final se obtienen como sigue.
- 20 Realizar secuencialmente las operaciones de la fórmula 7 empezando con $i = 1$.

[Fórmula 7]

$$p_i = p_i \oplus p_{i-1}, i = 1, 2, \dots, N_{ldpc} - K_{ldpc} - 1$$

25 donde, el símbolo \oplus significa XOR.

Contenido final de p_i ($i = 0, 1, \dots, N_{ldpc} - K_{ldpc} - 1$) es igual al bit de paridad p_i .

Obsérvese que la misma descripción como se ha proporcionado anteriormente en el ejemplo referido a la Figura 8 es aplicable a las Figuras 9 a 14, sustituyendo simplemente los valores de las entradas en cada fila de la Figura 8 con aquellos de las Figuras 9 a 14.

5 Además, en el caso de la Figura 9 (tasa de código 2/5), los parámetros (N_{ldpc} , K_{ldpc}) para el código de QC LDPC son (16200, 6480) y $q = 27$. En el caso de la Figura 10 (tasa de código 7/15), los parámetros (N_{ldpc} , K_{ldpc}) para el código de QC LDPC son (16200, 7560) y $q = 24$. En el caso de la Figura 11 (tasa de código 8/15), los parámetros (N_{ldpc} , K_{ldpc}) para el código de QC LDPC son (16200, 8640) y $q = 21$. En el caso de la Figura 12 (tasa de código 9/15), los parámetros (N_{ldpc} , K_{ldpc}) para el código de QC LDPC son (16200, 9720) y $q = 18$. En el caso de la Figura 13 (tasa de código 10/15), los parámetros (N_{ldpc} , K_{ldpc}) para el código de QC LDPC son (16200, 10800) y $q = 15$. En el caso de la Figura 14 (tasa de código 11/15), los parámetros (N_{ldpc} , K_{ldpc}) para el código de QC LDPC son (16200, 11880) y $q = 12$.

15 Aunque la descripción anterior de los códigos de QC LDPC cumple con la notación de DVB-S2, de acuerdo con la notación de DVB-T2 o DVB-NGH, q anteriormente mencionado se escribe, por ejemplo, como Q_{ldpc} .

El codificador de LDPC 1120 realiza las operaciones de la siguiente fórmula 8 en la palabra de código obtenida a partir de la codificación. Sean λ y u los bits de los bits de paridad no permutados y permutados respectivamente:

[Fórmula 8]

$$u_i = \lambda_i : 0 \leq i < K_{ldpc}$$

$$u_{K_{ldpc} + 360\alpha + s} = \lambda_{K_{ldpc} + Q_{ldpc}s + t} : 0 \leq s < 360, 0 \leq t < Q_{ldpc}$$

20 En la fórmula 8, K_{ldpc} indica el número de bits de información de una palabra de código de QC LDPC y los bits de información no están intercalados. El factor cíclico Q de la matriz de comprobación de paridad es 360. Obsérvese que $Q_{ldpc} = (N_{ldpc} - K_{ldpc}) / 360 = 30$ para tasa de código 5/15, mientras que $Q_{ldpc} = 27$ para tasa de código 2/5, $Q_{ldpc} = 24$ para tasa de código 7/15, $Q_{ldpc} = 21$ para tasa de código 8/15, $Q_{ldpc} = 18$ para tasa de código 9/15, $Q_{ldpc} = 15$ para tasa de código 10/15, y $Q_{ldpc} = 12$ para tasa de código 11/15.

30 Lo siguiente describe brevemente los bloques cíclicos que constituyen el código de QC LDPC en este documento, y los índices de los bloques cíclicos. La palabra de código de QC LDPC permutada (la palabra de código de QC LDPC cuyos bits de paridad están permutados) se agrupa secuencialmente en bloques compuestos de Q bits, es decir, 360 bits empezando desde u_0 en la fórmula 8. Tales bloques son los bloques cíclicos de la palabra de código de QC LDPC. Posteriormente, los índices "1", "2" y así sucesivamente se asignan secuencialmente a los bloques cíclicos empezando desde u_0 .

35 Lo siguiente describe la codificación para multiplexación espacial.

40 La presente invención trata específicamente con sistemas de multiplexación espacial con dos antenas de transmisión. En un sistema de este tipo, se transmiten dos símbolos de QAM complejos, indicados mediante s_1 y s_2 en la Figura 2, en el mismo intervalo de canal. En caso de modulación de OFDM, un intervalo de canal se representa mediante una celda de OFDM, que se define como una subportadora en un símbolo de OFDM. Los dos símbolos de QAM complejos forman un par de multiplexación espacial (SM).

45 Los dos símbolos de QAM complejos en un par de SM pueden transmitirse sin codificar, es decir cada uno a través de su propia antena, o puede aplicarse una etapa de codificación de multiplexación espacial adicional mediante el codificador de SM 1250, como se muestra en la Figura 2, en la cual los dos símbolos de QAM complejos s_1 y s_2 se codifican conjuntamente para producir dos símbolos complejos x_1 y x_2 . La codificación de SM consiste normalmente en multiplicar el vector $[s_1 \ s_2]$ por una matriz generadora compleja 2×2 G , como se muestra mediante la siguiente fórmula 9:

[Fórmula 9]

$$\begin{bmatrix} x_1 \\ x_2 \end{bmatrix} = G \begin{bmatrix} s_1 \\ s_2 \end{bmatrix} = \begin{bmatrix} g_{11} & g_{12} \\ g_{21} & g_{22} \end{bmatrix} \begin{bmatrix} s_1 \\ s_2 \end{bmatrix}$$

50 Lo siguiente describe el mapeo de QAM.

La presente invención trata específicamente con el caso cuando ambos símbolos de QAM complejos de un par de SM (s_1, s_2) tienen constelaciones de QAM de modulación por amplitud en cuadratura cuadradas. Las dos constelaciones de QAM cuadradas no son necesariamente del mismo tamaño.

5 Se obtiene un símbolo de QAM modulando independientemente los componentes real e imaginario usando modulación de amplitud por pulso (PAM), correspondiendo cada punto en la constelación a una única combinación de bits.

10 Las Figuras 15A-15C muestran los tres tipos de constelaciones de QAM cuadradas pertinentes a la presente invención: 4-QAM, 16-QAM y 64-QAM.

15 En las constelaciones de QAM cuadradas, los componentes real e imaginario tienen la misma modulación de PAM. Para ser específicos, en el caso de la constelación 4-QAM, los componentes real e imaginario tienen la misma modulación 2-PAM, en el caso de la constelación 16-QAM, los componentes real e imaginario tienen la misma modulación 4-PAM, y en el caso de la constelación 64-QAM, los componentes real e imaginario tienen la misma modulación 8-PAM.

20 La presente invención supone también que el mapeo PAM tiene una codificación de Gray, como se muestra en las Figuras 15A-15C.

Las Figuras 16A-16C muestran los mapeadores de QAM correspondientes para las tres constelaciones de QAM cuadradas mostradas en las Figuras 15A-15C.

25 Como se muestra en las Figuras 16A-16C, cada mapeador QAM consiste en dos mapeadores de PAM independientes, codificando cada uno el mismo número de bits.

30 La Figura 16A muestra un diagrama de bloques de un mapeador de QAM para la constelación QPSK (4-QAM). Un mapeador de QAM 1240A incluye dos mapeadores de PAM 1241A y 1245A independientes para la constelación 2-PAM, uno para la parte real y el otro para la parte imaginaria. Cada uno de los mapeadores de PAM 1241A y 1245A codifica un bit, y por lo tanto el mapeador de QAM 1240A codifica dos bits en total.

35 La Figura 16B muestra un diagrama de bloques de un mapeador de QAM para la constelación 16-QAM. Un mapeador de QAM 1240B incluye dos mapeadores de PAM 1241B y 1245B independientes para la constelación 4-PAM, uno para la parte real y el otro para la parte imaginaria. Cada uno de los mapeadores de PAM 1241B y 1245B codifica dos bits, y por lo tanto el mapeador de QAM 1240B codifica cuatro bits en total.

40 La Figura 16C muestra un diagrama de bloques de un mapeador de QAM para la constelación 64-QAM. Un mapeador de QAM 1240C incluye dos mapeadores de PAM 1241C y 1245C independientes para la constelación 8-PAM, uno para la parte real y el otro para la parte imaginaria. Cada uno de los mapeadores de PAM 1241C y 1245C codifica tres bits, y por lo tanto el mapeador de QAM 1240C codifica seis bits en total.

45 Los bits codificados en un símbolo de PAM tienen diferentes niveles de robustez (fiabilidades) cuando se desmapea el símbolo de PAM recibido en el receptor. Esto es un hecho bien conocido y se ilustra en la Figura 17 para un símbolo de 8-PAM con codificación de Gray. Los diferentes niveles de robustez resultan del hecho de que la distancia entre las dos particiones definidas mediante un bit (0 o 1) es diferente para cada uno de los tres bits. La fiabilidad de un bit es proporcional a la distancia media entre las dos particiones definidas para ese bit. En el ejemplo mostrado en la Figura 17, el bit b_1 tiene el nivel de robustez más bajo (fiabilidad), el bit b_2 tiene el segundo nivel de robustez más bajo (fiabilidad), y el bit b_3 tiene el nivel de robustez más alto (fiabilidad).

50 Obsérvese que, la constelación 4-QAM tiene un nivel de robustez, la constelación 16-QAM tiene dos niveles de robustez y la constelación 64-QAM tiene tres niveles de robustez.

55 En cada constelación de QAM cuadrada (por ejemplo, las constelaciones de QAM cuadradas que corresponden a las Figuras 16A-16C), $b_{i, Re}$ y $b_{i, Im}$ ($i = 1, \dots$) tienen el mismo nivel de robustez, y el nivel de robustez (fiabilidad) de $b_{i+1, Re}$ y $b_{i+1, Im}$ ($i = 1, \dots$) es mayor que el nivel de robustez (fiabilidad) de $b_{i, Re}, b_{i, Im}$.

60 Antes de la transmisión, los símbolos de QAM se normalizan en potencia multiplicándolos con un factor de escala K. El valor de K es: (i) $\sqrt{2}$ para QPSK (4-QAM), (ii) $\sqrt{10}$ para 16-QAM, y (iii) $\sqrt{42}$ para 64-QAM, donde \sqrt{x} es una función que devuelve la raíz cuadrada de x. Obsérvese que multiplicar los símbolos de QAM con un factor de escala K se realiza mediante el mapeador de QAM.

65 A partir de ahora indicamos el número de bits en los dos símbolos de QAM de un par de SM mediante B_1 y B_2 respectivamente. Puesto que las constelaciones de QAM son cuadradas, B_1 y B_2 son pares. A continuación, los bits codificados en una constelación de QAM se denominarán como una palabra de constelación, y los bits codificados en un par de constelación de SM se denominarán como una palabra de multiplexación espacial (SM), o un bloque de multiplexación espacial (SM).

Un aspecto adicional pertinente a la presente invención es que, puesto que un símbolo de QAM cuadrada consiste en dos símbolos de PAM independientes, los bits codificados en un símbolo de QAM pueden agruparse en pares que tienen la misma robustez.

5 Lo siguiente describe las configuraciones en DVB-NGH.

El perfil de multiplexación espacial de la norma DVB-NGH soportará las tres configuraciones de SM mostradas en la Tabla 1. Las configuraciones de SM se definen para la combinación de tamaños de símbolo de QAM de dos símbolos de QAM complejos S_1 y S_2 . Obsérvese que el número de bits de un intervalo de canal (el número de bits de un bloque de SM) coincide con la suma de bits de constelaciones de QAM usadas para generar los dos símbolos de QAM complejos S_1 y S_2 (la suma de bits de palabras de constelación que constituyen el bloque de SM). De acuerdo con la norma DVB-NGH, para cada una de las tres configuraciones de SM hay tres relaciones diferentes de la potencia de transmisión aplicada a las dos antenas de transmisión, en concreto, relación de potencia de transmisión 1/1, 1/2 y 1/4.

15

[Tabla 1]

Configuraciones de SM usadas en DVB-NGH										
Nº de bits por intervalo de canal	Tamaños de símbolo de QAM	relación de potencia de Tx 1/1			relación de potencia de Tx 1/2			relación de potencia de Tx 1/4		
		β	θ (grad)	α	β	θ (grad)	α	β	θ (grad)	α
6	s1: 4-QAM (2 bits) s2: 16-QAM (4 bits)	1/2	45,00	0,44	1/3	0,00	0,50	1/5	0,00	0,50
8	s1: 16-QAM (4 bits) s2: 16-QAM (4 bits)	1/2	57,76	0,50	1/3	25,00	0,50	1/5	0,00	0,50
10	s1: 16-QAM (4 bits) s2: 64-QAM (6 bits)	1/2	22,00	0,50	1/3	15,00	0,50	1/5	0,00	0,50

Obsérvese que la relación de potencia de transmisión es una relación de potencia de transmisión del símbolo complejo x_1 a la potencia de transmisión del símbolo complejo x_2 (potencia de transmisión del símbolo complejo x_1 / potencia de transmisión del símbolo complejo x_2), que se emite desde el codificador de SM 1250. La matriz generadora G usada mediante el codificador de SM 1250 ajusta la relación de potencia de transmisión.

20

La matriz generadora G del codificador de SM 1250 tiene la siguiente expresión genérica, mostrada en la fórmula 10:

[Fórmula 10]

$$G = \begin{bmatrix} 1 & 0 \\ 0 & e^{j\phi(k)} \end{bmatrix} \begin{bmatrix} \sqrt{\beta} & 0 \\ 0 & \sqrt{1-\beta} \end{bmatrix} \begin{bmatrix} \cos\theta & \text{sen}\theta \\ \text{sen}\theta & -\cos\theta \end{bmatrix} \begin{bmatrix} \sqrt{\alpha} & 0 \\ 0 & \sqrt{1-\alpha} \end{bmatrix}$$

25

La fase $\phi(k)$ es una fase variable que cambia para cada intervalo de canal. Los parámetros β , θ , y α pueden cambiar en la versión final de la norma. Sus valores concretos no son pertinentes a la presente invención. Lo que es importante es el tamaño de QAM en cada antena de transmisión para las tres configuraciones y las relaciones de potencia de transmisión.

30

Lo siguiente describe la intercalación realizada en los bits de una palabra de código de LDPC.

Normalmente, los bits de una palabra de código de LDPC tienen diferentes niveles de importancia, y los bits de una constelación tienen diferentes niveles de robustez. Un mapeo directo, es decir, no intercalado, de los bits de la palabra de código de LDPC a los bits de constelación conduce a un rendimiento subóptimo. Para evitar tal degradación de rendimiento los bits de palabra de código necesitan intercalarse antes de mapearse en constelaciones.

35

Para intercalar los bits de palabra de código de LDPC, el intercalador de bits 1220 y el demultiplexor 1230 se usan entre el codificador de LDPC 1210 y los mapeadores de QAM 1240-1 a 1240-2, como se ilustra en la Figura 2. Diseñando cuidadosamente el intercalador de bits 1220 y el demultiplexor 1230, puede conseguirse una asociación óptima entre los bits de la palabra de código de LDPC y los bits codificados mediante la constelación, que conduce a mejora del rendimiento de recepción. Una medida típica del rendimiento es la tasa de errores de bits (BER) o la tasa de errores de bloques (BLER) como una función de la relación de señal a ruido (SNR).

40

45

Los diferentes niveles de importancia de los bits de una palabra de código de LDPC resultan principalmente del hecho de que no todos los bits están implicados en el mismo número de comprobaciones de paridad. En cuantas más comprobaciones de paridad (nodos de comprobación) esté implicado un bit de palabra de código (nodo variable), más importante es ese bit en el proceso de decodificación de LDPC iterativo. Una razón adicional es el

50

- hecho de que los nodos variables tienen diferentes conectividades en los ciclos en la representación de grafo de Tanner del código de LDPC, por lo que los bits de palabra de código pueden tener diferentes niveles de importancia incluso cuando los bits de palabra de código están implicados en el mismo número de comprobaciones de paridad. Estos aspectos son bien entendidos en la técnica. Como una regla general, el nivel de importancia de un nodo variable aumenta con el número de nodos de comprobación a los que está conectado.
- En el caso particular de códigos de QC-LDPC, todos los bits en un bloque cíclico de Q bits tienen la misma importancia puesto que todos de ellos están implicados en el mismo número de comprobaciones de paridad y tienen la misma conectividad a los ciclos en el grafo de Tanner.
- Por lo tanto, para mejorar el rendimiento de recepción, la presente invención proporciona un método para mapear los bits de una palabra de código de QC LDPC a dos palabras de constelación que constituyen un bloque de SM.
- [Realización 1]
- Una realización de la presente invención proporciona un método de intercalación para intercalar los bits de una palabra de código basándose en códigos de QC-LDPC (palabra de código de QC-LDPC) mientras se aseguran las siguientes condiciones:
- (A1) los B_t bits de cada símbolo de QAM se mapean a exactamente $B_t/2$ bloques cíclicos de la palabra de código de QC-LDPC de tal manera que cada uno de los $B_t/2$ bloques cíclicos está asociado con bits de la misma robustez; y
 - (A2) los T símbolos de QAM (por ejemplo, dos símbolos de QAM) de un bloque de multiplexación espacial (SM) se mapean en diferentes bloques cíclicos de la palabra de código de QC-LDPC.
- En otras palabras:
- (B1) cada palabra de constelación (el número de bits B_t) está compuesta de bits desde $B_t/2$ diferentes bloques cíclicos de la palabra de código de QC-LDPC;
 - (B2) cada par de bits de palabra de constelación que tienen la misma robustez está compuesto de bits desde el mismo bloque cíclico; y
 - (B3) palabras de constelación para diferentes antenas están compuestas de bits desde diferentes bloques cíclicos.
- Un bloque de SM está compuesto de bits desde $B/2$ bloques cíclicos.
- Un bloque de SM consiste en B bits, y consiste en T palabras de constelación.
- La t en B_t son índices de antenas (índices de palabras de constelación en un bloque de SM).
- Como se ha descrito anteriormente, los bloques cíclicos del código de QC-LDPC predeterminado tienen diferentes niveles de importancia. El nivel de importancia de un bloque cíclico depende del número de nodos de comprobación conectados a los bits (nodos variables) que constituyen el bloque cíclico. Por lo tanto, el rendimiento de la transmisión puede mejorarse coincidiendo el nivel de importancia del bloque cíclico con el nivel de robustez de bits de una palabra de constelación en la que está mapeado el bloque cíclico. Especialmente, un bit del bloque cíclico que tiene el nivel de importancia más alto necesita mapearse en un bit de la palabra de constelación que tiene el nivel de robustez más alto. En contraste, un bit del bloque cíclico que tiene el nivel de importancia más bajo necesita mapearse en un bit de la palabra de constelación que tiene el nivel de robustez más bajo.
- Cuando el número de antenas de transmisión es dos (las palabras de constelación del bloque de SM son dos), el mapeo de los bits de la palabra de código de QC LDPC en las dos palabras de constelación que constituyen el bloque de SM (palabra de SM) se explicará a continuación. La presente invención está optimizada específicamente para y funciona junto con un mapeo de este tipo.
- Los bits de los códigos de QC LDPC se mapean a dos palabras de constelación que constituyen el bloque de SM de manera que:
- (C1) cada palabra de SM está compuesta de los bits desde $(B_1 + B_2) / 2$ diferentes bloques cíclicos de la palabra de código,
 - (C2) cada par de bits de palabra de SM que se codifican en el mismo símbolo de QAM y tienen la misma robustez están compuestos de bits desde el mismo bloque cíclico, y
 - (C3) las palabras de constelación para diferentes antenas de transmisión están compuestas de bits desde diferentes bloques cíclicos.
- Específicamente, los $Q \cdot B/2$ bits de los $B/2$ bloques cíclicos se mapean a $Q/2$ bloques de multiplexación espacial. En este caso, los $B/2$ bloques cíclicos se denominan como una sección.

Una configuración de este tipo se muestra en las Figuras 18A a 18C para un sistema de multiplexación espacial con dos antenas y un número de bits por bloque de multiplexación espacial igual a 6, 8 y 10 respectivamente. Los bits del grupo de bordes gruesos pertenecen al mismo bloque de SM. En estos ejemplos los parámetros de LDPC son: el factor cíclico $Q = 8$, y el número de bloques cíclicos por palabra de código $N = 15$.

5 Para los casos donde N no es un múltiplo de $B/2$, es decir $B = 8$ en los ejemplos anteriores, la palabra de código no puede dividirse en secciones de $B/2$ bloques cíclicos cada una. Por lo tanto, la palabra de código se divide en (i) un grupo de X bloques cíclicos, donde X es el resto de N dividido por $B/2$ (este grupo se denomina en lo sucesivo como "grupo restante"), y (ii) un grupo de una o más secciones consistiendo cada una en $B/2$ bloques cíclicos. El mapeo para el grupo restante no es un objeto de la presente invención. Una opción es realizar el mapeo secuencialmente.

Para los casos donde N es un múltiplo de $B/2$, es decir $B = 6$ y 10 en los ejemplos anteriores, la palabra codificada puede dividirse en una o más secciones de $B/2$ bloques cíclicos cada una.

15 <Transmisor>

Lo siguiente describe un transmisor incluido en un sistema de comunicación de acuerdo con una realización de la presente invención, con referencia a los dibujos.

20 La Figura 19 es un diagrama de bloques de un transmisor 100 de acuerdo con una realización de la presente invención. El transmisor 100 incluye una unidad de procesamiento de entrada 110, un codificador de codificación y modulación de bits intercalados (BICM) 120, moduladores (OFDM) 130-1 a 130-4, conversores de aumento de frecuencia 140-1 a 140-2, amplificadores de potencia de RF 150-1 a 150-2, y antenas de transmisión 160-1 a 160-2. Excepto por el codificador de BICM 120, cada componente realiza sustancialmente el mismo procesamiento que el componente correspondiente del transmisor 1000 mostrado en la Figura 1, y se omiten las descripciones detalladas.

Lo siguiente describe en detalle el codificador de BICM 120 mostrado en la Figura 19, con referencia a la Figura 20.

30 La Figura 20 es un diagrama de bloques del codificador de BICM 120 mostrado en la Figura 19 para multiplexación espacial.

El codificador de BICM 120 incluye un codificador de LDPC 121, un intercalador de bits 122, un demultiplexor 123, mapeadores de QAM 124-1 a 124-4, y un codificador de multiplexación espacial (SM) 125. Excepto por el intercalador de bits 122 y el demultiplexor 123, cada componente realiza sustancialmente el mismo procesamiento que el componente correspondiente del codificador de BICM 1200 mostrado en la Figura 2.

El codificador de LDPC 121 genera una palabra de código usando códigos de LDPC y emite la palabra de código al intercalador de bits 122. La palabra de código generada mediante el codificador de LDPC 121 consiste en N bloques cíclicos, y cada bloque cíclico consiste en Q bits.

40 Por ejemplo, el codificador de LDPC 121 usa, como un código de QC LDPC, los códigos de QC LDPC mostrados en las Figuras 8 a 14. En este caso, $Q = 360$ y $N = 45$.

El intercalador de bits 122 recibe la palabra de código desde el codificador de LDPC 121, e intercala los bits de la palabra de código recibida. El demultiplexor 123 demultiplexa los bits intercalados de la palabra de código (es decir, divide los bits en una pluralidad de secuencias de bits, y aplica permutación a las secuencias de bits), y mapea los bits en palabras de constelación. El intercalador de bits 122 y el demultiplexor 123 realizan su procesamiento respectivo en uno o todos los bits de la palabra de código de LDPC para satisfacer las condiciones (A1) y (A2) (en concreto, las condiciones (B1), (B2) y (B3), cuando $T = 2$, condiciones (C1), (C2) y (C3)).

50 Cada uno de los mapeadores de QAM 124-1 a 124-2 mapea las palabras de constelación proporcionadas mediante el demultiplexor 123 en símbolos de QAM complejos. El codificador de SM 125 realiza codificación para multiplexación espacial en los símbolos de QAM complejos proporcionados mediante los mapeadores de QAM 124-1 a 124-2.

Lo siguiente explica un ejemplo del intercalador de bits 122 mostrado en la Figura 20, con referencia a la Figura 21.

La Figura 21 es un diagrama de bloques que muestra una estructura de ejemplo del intercalador de bits 122 mostrado en la Figura 20.

60 En el caso del intercalador de bits 122 cuya estructura de ejemplo se muestra en la Figura 21, N bloques cíclicos se dividen en (i) un grupo de una o más secciones consistiendo cada una en $B/2$ bloques cíclicos y (ii) un grupo de X bloques cíclicos, donde X es el resto de N dividido por $B/2$ (es decir, el grupo restante). Cuando N es un múltiplo de $B/2$, no existen grupo restante.

65 Por ejemplo, cuando $N = 15$, $Q = 8$, $B = 6$, que es el caso que corresponde al caso mostrado en la Figura 18A, el

número de los bloques cíclicos asociados con una sección es $B/2 = 3$, el número de los bloques de SM es $Q/2 = 4$, y el número de las secciones es 5.

5 Cuando $N = 15$, $Q = 8$, $B = 8$, que es el caso que corresponde al caso mostrado en la Figura 18B, el número de los bloques cíclicos asociados con una sección es $B/2 = 4$, el número de los bloques de SM es $Q/2 = 4$, el número de las secciones es 3, y el número de los bloques cíclicos en el grupo restante es 3.

10 Cuando $N = 15$, $Q = 8$, $B = 10$, que es el caso que corresponde al caso mostrado en la Figura 18C, el número de los bloques cíclicos asociados con una sección es $B/2 = 5$, el número de los bloques de SM es $Q/2 = 4$, y el número de las secciones es 3.

15 El intercalador de bits 122, cuya estructura de ejemplo se muestra en la Figura 21, incluye las unidades de permutación de sección 122-1, 122-2, 122-3 y así sucesivamente, para cada sección. Cuando N no es un múltiplo de $B/2$, algunos bloques cíclicos no pertenecen a ninguna sección. Con respecto a tales bloques cíclicos, en concreto los bloques que no pertenecen a ninguna sección, no puede realizarse permutación de bits o realizarse de acuerdo con una regla de permutación dada.

20 Cada una de las unidades de permutación de sección 122-1, 122-2, 122-3 y así sucesivamente emiten $Q*(B/2)$ bits de los $B/2$ bloques cíclicos después de aplicarlas permutación de bits de modo que Q bits del bloque cíclico QB se mapean a dos bits de cada uno de los $Q/2$ bloques de SM. A continuación, el demultiplexor 123 emite las palabras de constelación después de aplicar permutación de bits para cada bloque de SM de modo que dos bits en el mismo bloque cíclico en cada bloque de SM se mapean a dos bits que tienen la misma robustez en la misma palabra de constelación. Las unidades de permutación de sección 122-1, 122-2, 122-3 y así sucesivamente pueden operar independientemente entre sí. No es necesario que se proporcione una unidad de permutación de sección para cada
25 sección. Puede usarse un número menor de unidades de permutación de sección que el número de secciones usadas mediante un esquema de división de tiempo.

30 Lo siguiente explica una operación de ejemplo de una unidad de permutación de sección mostrada en la Figura 21 cuando $Q = 8$ y $B = 6, 8$ o 10 , con referencia a las Figuras 22A a 22C y las Figuras 23A a 23C.

La Figura 22A muestra un ejemplo de la función de permutación de bits realizada mediante una unidad de permutación de sección cuando $Q = 8$ y $B = 6$. La Figura 23A muestra una operación de ejemplo para permutación de bits realizada mediante la unidad de permutación de sección mostrada en la Figura 22A.

35 Como se muestra en la Figura 22A, la unidad de permutación de sección 122-1A aplica permutación de bits a los bits de entrada de modo que los bits de los tres (es decir $B/2 = 3$) bloques cíclicos QB_1 a QB_3 se mapean a los bits de cuatro (es decir $Q/2 = 4$) bloques de SM SMB_1 a SMB_4 .

40 Para aplicar permutación de bits a los bits de entrada mostrados en la Figura 22A, la unidad de permutación de sección 122-1A realiza el procesamiento que es equivalente, por ejemplo, a intercalación de columna-fila como se muestra en la Figura 23A, mediante el cual la unidad de permutación de sección 122-1A escribe bits a nivel de filas en una matriz intercaladora que tiene Q columnas y $B/2$ filas (= ocho columnas y tres filas) y lee bits a nivel de columnas desde la matriz intercaladora. En la Figura 23A, y en las Figuras 23B a 23C que se describirán más adelante, el orden de escritura de bits se representa mediante una flecha de puntos, y el orden de lectura de bits se
45 representa mediante una flecha en negrita.

La Figura 22B muestra un ejemplo de la función de permutación de bits realizada mediante una unidad de permutación de sección cuando $Q = 8$ y $B = 8$. La Figura 23B muestra una operación de ejemplo para permutación de bits realizada mediante la unidad de permutación de sección mostrada en la Figura 22B.

50 Como se muestra en la Figura 22B, la unidad de permutación de sección 122-1B aplica permutación de bits a los bits de entrada de modo que los bits de los cuatro (es decir $B/2 = 4$) bloques cíclicos QB_1 a QB_4 se mapean a los bits de cuatro (es decir $Q/2 = 4$) bloques de SM SMB_1 a SMB_4 .

55 Para aplicar permutación de bits a los bits de entrada mostrados en la Figura 22B, la unidad de permutación de sección 122-1B realiza el procesamiento que es equivalente a intercalación de columna-fila como se muestra en la Figura 23C por ejemplo, mediante el cual la unidad de permutación de sección 122-1B escribe bits a nivel de filas en una matriz intercaladora que tiene Q columnas y $B/2$ filas (= ocho columnas y cuatro filas) y lee bits a nivel de columnas desde la matriz intercaladora.

60 La Figura 22C muestra un ejemplo de la función de permutación de bits realizada mediante una unidad de permutación de sección cuando $Q = 8$ y $B = 10$. La Figura 23C muestra una operación de ejemplo para permutación de bits realizada mediante la unidad de permutación de sección mostrada en la Figura 22C.

65 Como se muestra en la Figura 22C, la unidad de permutación de sección 122-1C aplica permutación de bits a los bits de entrada de modo que los bits de los cinco (es decir $B/2 = 5$) bloques cíclicos QB_1 a QB_5 se mapean a los bits

de cuatro (es decir $Q/2 = 4$) bloques de SM SMB_1 a SMB_4 .

Para aplicar permutación de bits a los bits de entrada mostrados en la Figura 22C, la unidad de permutación de sección 122-1C realiza el procesamiento que es equivalente a intercalación de columna-fila como se muestra en la Figura 23C por ejemplo, mediante el cual la unidad de permutación de sección 122-1C escribe bits a nivel de filas en una matriz intercaladora que tiene Q columnas y $B/2$ filas (= ocho columnas y cinco filas) y lee bits a nivel de columnas desde la matriz intercaladora.

Cada unidad de permutación de sección descrita con referencia a las Figuras 22A a 22C y a las Figuras 23A a 23C puede generalizarse como sigue.

Los bits de entrada a la unidad de permutación de sección son los bits de los bloques cíclicos $QB_{B/2^i+1}$ a $QB_{B/2^i+B/2}$, y los bits de salida a la unidad de permutación de sección son los bits de los bloques de SM $SMB_{Q/2^i+1}$ a $SMB_{Q/2^i+Q/2}$. La unidad de permutación de sección realiza el procesamiento que es equivalente a intercalación de columna-fila, mediante el cual la unidad de permutación de sección escribe bits a nivel de filas en una matriz intercaladora que tiene Q columnas y $B/2$ filas, y los lee a nivel de columnas desde la matriz intercaladora. Obsérvese que Q es un factor cíclico, y B es el número de bits de un bloque de SM.

Lo siguiente describe operaciones de ejemplo realizadas mediante el intercalador de bits, el demultiplexor y la trayectoria del mapeador de QAM del codificador de BICM 120 mostrado en la Figura 20, con referencia a las Figuras 24A a 24C. Se supone que el número de antenas de transmisión (es decir el número de palabras de constelación para cada bloque de SM) es dos.

La Figura 24A muestra una estructura de ejemplo del intercalador de bits, el demultiplexor y la trayectoria del mapeador de QAM de un codificador de BICM cuando $B = 6$.

Las palabras de código de QC LDPC generadas mediante el codificador de LDPC (no representado en esta figura. Véase la Figura 20) incluido en el codificador de BICM 120A se alimentan al intercalador de bits 122A, que incluye la unidad de permutación de sección descrita con referencia a la Figura 22A y la Figura 23A. Los bits de las palabras de código de QC LDPC se intercalan mediante el intercalador de bits 122A, y las palabras de códigos con los bits intercalados se alimentan al demultiplexor 123A.

En el ejemplo mostrado en la Figura 24A, el demultiplexor 123A aplica permutación de bits a los bits y_1 a y_6 para disponerlos en el orden de $y_1, y_4, y_2, y_3, y_5, y_6$. Como resultado, los bits (y_1, y_4) se mapean a la palabra de constelación C_A ($b_{1, Re}, b_{1, Im}$) y los bits (y_2, y_3, y_5, y_6) se mapean a la palabra de constelación C_B ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$).

El mapeador 4-QAM 124A-1 mapea las palabras de constelación C_A , en concreto ($b_{1, Re}, b_{1, Im}$), a los símbolos complejos (Re, Im) usando dos mapeadores 2-PAM. En contraste, el mapeador 16-QAM 124A-2 mapea las palabras de constelación C_B , en concreto ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$), a los símbolos complejos (Re, Im) usando dos mapeadores 4-PAM.

El codificador de SM 125A realiza codificación para multiplexación espacial en los símbolos complejos s_1, s_2 para generar las señales de transmisión x_1 y x_2 .

La Figura 24B muestra una estructura de ejemplo del intercalador de bits, el demultiplexor y la trayectoria del mapeador de QAM de un codificador de BICM cuando $B = 8$.

Las palabras de código de QC LDPC generadas mediante el codificador de LDPC (no representado en esta figura. Véase la Figura 20) incluidas en el codificador de BICM 120B se alimentan al intercalador de bits 122B, que incluye la unidad de permutación de sección descrita con referencia a la Figura 22B y la Figura 23B. Los bits de las palabras de código QC LDPC se intercalan mediante el intercalador de bits 122B, y las palabras de código con los bits intercalados se alimentan al demultiplexor 123B.

En el ejemplo mostrado en la Figura 24B, el demultiplexor 123B aplica permutación de bits a los bits y_1 a y_8 para disponerlos en el orden de $y_1, y_2, y_5, y_6, y_3, y_4, y_7, y_8$. Como resultado, los bits (y_1, y_2, y_5, y_6) se mapean a la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$) y los bits (y_3, y_4, y_7, y_8) se mapean a la palabra de constelación C_B ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$).

Los mapeadores 16-QAM 124B-1 y 124B-2 mapean la palabra de constelación C_A, C_B ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$) al símbolo complejo (Re, Im) usando dos mapeadores 4-PAM, respectivamente. El codificador de SM 125B realiza codificación para multiplexación espacial en los símbolos complejos s_1 y s_2 para generar las señales de transmisión x_1 y x_2 .

La Figura 24C muestra una estructura de ejemplo del intercalador de bits, el demultiplexor y la trayectoria del mapeador de QAM de un codificador de BICM cuando $B = 10$.

- Las palabras de código de QC LDPC generadas mediante el codificador de LDPC (no representado en esta figura. Véase la Figura 20) incluidas en el codificador de BICM 120C se alimentan al intercalador de bits 122C, que incluye la unidad de permutación de sección descrita con referencia a la Figura 22C y la Figura 23C. Los bits de las palabras de código de QC LDPC se intercalan mediante el intercalador de bits 122C, y las palabras de código con los bits intercalados se alimentan al demultiplexor 123C.
- En el ejemplo mostrado en la Figura 13C, el demultiplexor 123C aplica permutación de bits a los bits y_1 a y_{10} para disponerlos en el orden de $y_1, y_2, y_6, y_7, y_3, y_4, y_5, y_8, y_9, y_{10}$. Como resultado, los bits (y_1, y_2, y_6, y_7) se mapean a la palabra de constelación C_A ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$), y los bits ($y_3, y_4, y_5, y_8, y_9, y_{10}$) se mapean a la palabra de constelación C_B ($b_{1, Re}, b_{2, Re}, b_{3, Re}, b_{1, Im}, b_{2, Im}, b_{3, Im}$).
- El mapeador 16-QAM 124C-1 mapea las palabras de constelación C_A , en concreto ($b_{1, Re}, b_{2, Re}, b_{1, Im}, b_{2, Im}$), a los símbolos complejos (Re, Im) usando dos mapeadores 4-PAM. En contraste, el mapeador 64-QAM 124C-2 mapea las palabras de constelación C_B , en concreto ($b_{1, Re}, b_{2, Re}, b_{3, Re}, b_{1, Im}, b_{2, Im}, b_{3, Im}$), a los símbolos complejos (Re, Im) usando dos mapeadores 8-PAM.
- El codificador de SM 125C realiza codificación para multiplexación espacial en los símbolos complejos s_1 y s_2 para generar las señales de transmisión x_1 y x_2 .
- Cada demultiplexor descrito con referencia a las Figuras 24A a 24C puede generalizarse como sigue. En este punto, se supone que el número de bits de un bloque de SM es B, el número de antenas (palabras de constelación) es T, el número de bits de una palabra de constelación C_i es $B_i = 2 \cdot F_i$. En este punto, i indica el índice de una antena (palabra de constelación) y es un número entero que cae en el intervalo de 1 a T.
- Cuando $L_i = L_{i-1} + F_{i-1}$ (donde $L_1 = 0$), el demultiplexor aplica permutación de bits a los bits de entrada de modo que los bits ($y_{L_i+1}, y_{L_i+2}, \dots, y_{L_i+F_i}, y_{B/2+L_i+1}, y_{B/2+L_i+2}, \dots, y_{B/2+L_i+F_i}$) se mapean a la palabra de constelación C_i .
- [Realización 2]
- En la realización 2, se hace la descripción de un intercalador de bits con una estructura diferente del intercalador de bits 122 descrito en la realización 1. Obsérvese que en la realización 2, los elementos constituyentes que realizan sustancialmente el mismo procesamiento que el procesamiento realizado mediante los elementos constituyentes de la realización 1 se indican con los mismos signos de referencia, y se omite una descripción de los mismos.
- La Figura 25 es un diagrama de bloques que muestra otra estructura de ejemplo del intercalador de bits que pertenece a la realización de la presente invención. Un intercalador de bits 300 mostrado en la Figura 25 incluye la unidad de permutación de bloque cíclico 310 además de la estructura del intercalador de bits 122 mostrado en la Figura 21.
- La Figura 26 muestra como un ejemplo de un intercalador de bits mostrado en la Figura 25, cuando $Q = 8$, $N = 12$ y $B = 6$. Sin embargo, un código de LDPC consiste en $N = 12$ bloques cíclicos QB_1, \dots, QB_{12} con $Q = 8$ bits cada uno. Los bits del código de LDPC se mapean a 16 bloques de SM $SMB_1, SMB_2, \dots, SMB_{16}$ que tienen 6 bits cada uno.
- El intercalador de bits 300 mostrado en la Figura 25 realiza permutación que consiste en al menos dos etapas de la palabra de código de QC LDPC, e incluye la unidad de permutación de bloque cíclico 310 y las unidades de permutación de sección 122-1, 122-2 y así sucesivamente.
- En una primera etapa, el intercalador de bits 300 aplica una permutación de bloque cíclico a la palabra de código de QC LDPC para reorganizar la secuencia de N bloques cíclicos que constituyen el código de QC LDPC, sin afectar a la secuencia de los bits en cada bloque cíclico. La primera etapa se realiza mediante la unidad de permutación de bloque cíclico 310.
- En una segunda etapa, el intercalador de bits 300 mapea los bits de la palabra de código de QC LDPC permutada (palabra de código de LDPC con los bloques cíclicos mezclados) a bloques de SM. Tal mapeo se implementa dividiendo la palabra de código de QC LDPC en una pluralidad de secciones de manera que los bits de la palabra de código de QC LDPC se mapean a los bloques de SM en una base sección por sección. Obsérvese que la segunda etapa se realiza mediante las unidades de permutación de sección 122-1, 122-2, y así sucesivamente. Los bits mapeados a los bloques de SM mediante el intercalador de bits 300 se demultiplexan mediante el demultiplexor 123 (véase la Figura 20), y posteriormente, se mapean a una pluralidad de las palabras de constelación de los bloques de SM.
- Cada sección está compuesta preferentemente de $B/2$ bloques cíclicos de manera que pueden cumplirse las condiciones (i) y (ii) anteriores.
- El inventor se ha dado cuenta que el rendimiento del sistema de comunicación puede mejorarse para un código de LDPC dado optimizando la permutación del bloque cíclico, es decir, eligiendo una permutación de bloque cíclico que

coincida bits de constelación de diferentes fiabilidades con bloques cíclicos de diferentes niveles de importancia.

El mapeo de bloques cíclicos a bits de palabras de constelación, sin embargo, no es sencillo. Encontrar permutaciones de bloques cíclicos optimizadas es un proceso que lleva mucho tiempo ya que no se conocen soluciones analíticas hasta ahora. El método usado para encontrar las permutaciones de bloque cíclico optimizadas desveladas en la presente invención consiste en las siguientes etapas, que se aplican para cada una de las $3 \times 3 \times 7 = 63$ configuraciones, usando la fórmula (número de B) x (número de relaciones de potencia de transmisión) x (número de tasas de código).

Como una etapa preliminar, se generan varias (10...100) permutaciones de QB aleatorias no restringidas. Para estas permutaciones de bloques cíclicos, se realizan simulaciones de Monte-Carlo con desmapeo ciego e iterativo para generar las representaciones BLER frente a SNR correspondientes. La Figura 27 muestra 20 representaciones de este tipo para la tasa de código 8/15 y B = 8 bits por intervalo de canal. La Figura 27 muestra también en líneas en negrita resultados de simulación para la permutación optimizada encontrada aplicando las etapas desveladas en la presente invención.

El inventor descubrió que optimizar la permutación de QB para desmapeo ciego da como resultado rendimiento subóptimo con desmapeo iterativo y viceversa. Encontrar permutaciones que sean buenas para ambos tipos de desmapeo sigue siendo una tarea desafiante.

Es por lo tanto un objeto de la presente invención presentar permutaciones de bloques cíclicos que tengan buen rendimiento con tanto desmapeo ciego como iterativo.

A partir de la etapa preliminar, puede determinarse el intervalo de SNR para diversas permutaciones de bloques cíclicos. A continuación, se establece una SNR umbral para seleccionar únicamente permutaciones que tienen buen rendimiento con desmapeo ciego. Buen rendimiento significa baja SNR. En la Figura 27, por ejemplo, la SNR umbral podría ser 9,8 dB. La SNR umbral no debería establecerse demasiado baja puesto que excluirá muchas permutaciones que son muy buenas con desmapeo iterativo. Además, las permutaciones de bloques cíclicos que están fuertemente optimizadas para desmapeo ciego funcionan peor con el desmapeo iterativo. Seleccionar la SNR umbral inicial apropiadamente es una cuestión de experiencia.

En una primera etapa de selección, se genera un gran número de permutaciones de bloques cíclicos aleatorias no restringidas (por ejemplo >1-000). Para cada permutación de bloque cíclico, se determina la curva BLER correspondiente, por ejemplo, a través de simulaciones de Monte-Carlo, y únicamente se seleccionan las permutaciones de bloques cíclicos con una SNR a la BLER objetivo inferiores a la SNR umbral definida.

Para las permutaciones que sobreviven, se determinan las curvas BLER con desmapeo iterativo y se selecciona la mejor permutación. Como un ejemplo se supone que esta permutación es:

06 03 38 04 34 20 02 26 43 25 28 32 12 21 35 41 40 13 37 15 08 30 09 16 07 11 10 42 44 39 24 22 29 19 36 01
23 33 17 18 27 14 31 05

Esta permutación de bloque cíclico reorganiza la secuencia de los bloques cíclicos QB₁, QB₂, QB₃ y así sucesivamente a la secuencia QB₆, QB₃, QB₃₈ y así sucesivamente.

Esta permutación de bloques cíclicos se muestra adicionalmente en la Figura 28A. Obsérvese que cada una de la Figura 28A y de las Figuras 28B y 28C descritas más adelante muestran bits de constelación y secciones. En los ejemplos mostrados en las Figuras 28A-28C, el número de bloques cíclicos por sección es cuatro, y los símbolos de QAM complejos S₁ y S₂ son símbolos 16-QAM.

En una segunda etapa de selección, generamos un número medio (por ejemplo 100...1.000) de permutaciones de bloques cíclicos aleatorias no restringidas deducidas a partir de la permutación de bloques cíclicos devuelta mediante la primera etapa de selección, y se aplica el criterio de selección desde la primera etapa de selección a las permutaciones de bloques cíclicos generadas. Las permutaciones de bloques cíclicos restringidas se deducen aplicando una permutación de bloques cíclicos aleatoria a los bloques cíclicos de una única selección aleatoriamente seleccionada, es decir a una columna de la Figura 28A. Esto se ilustra en la Figura 28B, en que se seleccionó la sección 7 y se permutó para obtener [10 11 42 07] en lugar de la secuencia de bloques cíclicos original [07 11 10 42]. Aplicar una restricción de este tipo asegura que las variaciones en rendimiento son pequeñas y están concentradas alrededor de la ya buena permutación seleccionada en la primera etapa. De esta manera, pueden encontrarse mejores permutaciones más eficazmente que usando una búsqueda no restringida ciega.

En una tercera etapa de selección, se deduce un número medio (por ejemplo, 100...1.000) de permutaciones de bloques cíclicos aleatorias restringidas desde la permutación devuelta mediante la segunda etapa de selección y el criterio de selección desde la primera etapa de selección se aplica a las permutaciones de bloques cíclicos generadas. Las permutaciones de bloques cíclicos restringidas se deducen aplicando permutaciones aleatorias a los bloques cíclicos de las filas de la Figura 28B. Se aplica una permutación aleatoria a cada fila, es decir, nivel de

robustez, siendo la longitud de cada permutación el número de secciones. Un ejemplo de este tipo se muestra en la Figura 28C.

5 En esta tercera etapa de selección las variaciones en rendimiento son bastante pequeñas y afectan al desmapeo iterativo más que al desmapeo ciego. El rendimiento con el desmapeo iterativo puede optimizarse por lo tanto sin sacrificar el rendimiento con el desmapeo ciego.

10 Para las tres relaciones de potencia de transmisor (anteriormente descritas), se ilustran diversos números de bits para cada uno de los tres intervalos de canal (número de bits de bloques de SM), y siete tasas de códigos diferentes resultan del proceso de optimización basándose en el método anterior en las Figuras 29A a 29C, Figuras 30A a 30C y Figuras 31A a 31C. Obsérvese que los códigos de QC LDPC en estas figuras son códigos definidos mediante la norma DVB-NGH con tasas de código CR de 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15, como se muestra en las Figuras 8 a 14, respectivamente. Además, cada una de estas figuras muestra el caso donde el número de antenas de transmisión (el número de palabras de constelación de un bloque de SM) es dos.

15 La Figura 29A indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/1, el número de bits de intervalos de canal = 6, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

20 La Figura 29B indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/1, el número de bits de intervalos de canal = 8, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

La Figura 29C indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/1, el número de bits de intervalos de canal = 10, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

25 La Figura 30A indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/2, el número de bits de intervalos de canal = 6, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

La Figura 30B indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/2, el número de bits de intervalos de canal = 8, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

30 La Figura 30C indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/2, el número de bits de intervalos de canal = 10, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

35 La Figura 31A indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/4, el número de bits de intervalos de canal = 6, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

La Figura 31B indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/4, el número de bits de intervalos de canal = 8, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

40 La Figura 31C indica permutaciones de bloques cíclicos optimizadas donde la relación de potencia de transmisor = 1/4, el número de bits de intervalos de canal = 10, y tasas de código CR = 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15.

Cada fila de las Figuras 29A a 29C, Figuras 30A a 30C y Figuras 31A a 31C indica una permutación de bloque cíclico. Obsérvese que los valores tales como "17" mostrados en cada figura indican índices de los bloques cíclicos.

45 La segunda fila de la Figura 29A por ejemplo, indica una permutación de bloque cíclico optimizada para la palabra de código de QC LDPC definida en la Figura 9 con relación de potencia de transmisor 1/1, B = 6 bits por intervalo de canal y tasa de código 2/5. En este caso, los bloques cíclicos de cada palabra de código se permutan de manera que la sección 1 está compuesta de los bloques cíclicos QB₂₀, QB₁₆ y QB₃₄, en el orden establecido. La sección 2 está compuesta de los bloques cíclicos QB₄₁, QB₂₈ y QB₃₆, y así sucesivamente.

50 La unidad de permutación de bloque cíclico 310 incluida en el intercaldador de bits 300 mostrado en la Figura 25 permuta N bloques cíclicos del código de QC LDPC (N = 45, Q360) recibidos desde el codificador de LDPC 121 anterior (véase la Figura 20) en un orden de las permutaciones de bloques cíclicos mostradas en las Figuras 29A a 29C, Figuras 30A a 30C y Figuras 31A a 31C que corresponden a una tasa de código, el número de bits de un intervalo de canal (el número de bits de un bloque de SM), y relación de potencia de transmisor, que se usan mediante el transmisor para transmisión. Por consiguiente, los bloques cíclicos de N = 45 emitidos desde la unidad de permutación de bloque cíclico 310 se disponen, de izquierda a derecha en la Figura 25, en el orden de filas que corresponden a una tasa de código, el número de bits de un intervalo de canal (el número de bits de un bloque de SM), y relación de potencia de transmisor, que se usan mediante el transmisor para la transmisión mostrada en las Figuras 29A a 29C, Figuras 30A a 30C y Figuras 31A a 31C.

60 Cada una de las unidades de permutación de sección 122-1, 122-2 y así sucesivamente incluidas en el intercaldador de bits 300 y el demultiplexor 123 mapean, en palabras de constelación, los bits del código de LDPC (código de LDPC con bloques cíclicos reorganizados) después de aplicar permutación de bloque cíclico a los mismos realizando el procesamiento descrito con el uso de las Figuras 22A a 22C, Figuras 23A a 23C y Figuras 24C a 24C

dependiendo del número de bits de un intervalo de canal (el número de bits de un bloque de SM), el valor del factor cíclico Q, y los tamaños de dos constelaciones de QAM usadas para mapeo de constelación de QAM.

5 El procesamiento de las Figuras 22A a 22C y las Figuras 23A a 23C se realiza después de sustituir el factor cíclico Q de 8 a 360 (véase la explicación generalizada).

10 Lo siguiente describe adicionalmente el procesamiento para mapear los bits de la palabra de código de LDPC en palabras de constelación realizado mediante el intercalador de bits y el demultiplexor. Obsérvese que en la siguiente sección, el k-ésimo bloque cíclico es el k-ésimo desde el bit superior de la palabra de código de LDPC reorganizada (en la Figura 25, desde el lado izquierdo de la entrada de las unidades de permutación de sección, en las Figuras 22A a 22C, Figuras 30A a 30C y Figuras 31C a 31C, desde el lado izquierdo de la sección).

15 Cuando el número de bits de un intervalo de canal (el número de bits de un bloque de SM) $B = 6$, los bits de la palabra de código de QC LDPC reorganizados mediante la permutación de bloque cíclico se mapean en las palabras de constelación como sigue. Obsérvese que las relaciones de potencia de transmisión son $1/1$, $1/2$ y $1/4$, las tasas de código son $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$ (el código de QC LDPC definido mediante la Tabla mostrada en las Figuras 8 a 14).

20 El procesamiento de mapeo se realiza de manera que dos bits de la palabra de constelación 4-QAM de un nivel de modulación inferior consisten en dos bits del primer bloque cíclico de cada sección, dos bits que tienen el nivel de robustez más bajo de la palabra de constelación 16-QAM de un nivel de modulación superior consisten en dos bits del segundo bloque cíclico de cada sección, y dos bits que tienen el nivel de robustez más alto de la palabra de constelación 16-QAM consisten en los dos bits del tercer bloque cíclico de cada sección.

25 Por ejemplo, cuando $B = 6$, la tasa de código $CR = 2/5$, la relación de potencia de transmisión = $1/1$, los dos bits de la palabra de constelación 4-QAM consisten en los bits del primer bloque cíclico de cada sección (en el caso de la sección 1, el bloque cíclico QB_{20}), dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más baja consisten en dos bits del segundo bloque cíclico de cada sección (en el caso de la sección 1, el bloque cíclico QB_{16}), y dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta consisten en dos bits del tercer bloque cíclico de cada sección (en el caso de la sección 1, el bloque cíclico QB_{34}).

35 Cuando el número de bits de un intervalo de canal (el número de bits de un bloque de SM) $B = 8$, los bits de la palabra de código de QC LDPC reorganizados mediante la permutación de bloque cíclico se mapean en las palabras de constelación como sigue. Obsérvese que las relaciones de potencia de transmisión son $1/1$, $1/2$ y $1/4$, las tasas de código son $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$ (el código de QC LDPC definido mediante la Tabla mostrada en las Figuras 8 a 14).

40 El procesamiento de mapeo se realiza de manera que los dos bits que tienen el nivel de robustez más bajo de una palabra de constelación 16-QAM consisten en dos bits del primer bloque cíclico de cada sección, dos bits que tienen el nivel de robustez más alto de la una palabra de constelación 16-QAM consisten en dos bits del segundo bloque cíclico de cada sección, dos bits que tienen el nivel de robustez más bajo de otra palabra de constelación 16-QAM consisten en los dos bits del tercer bloque cíclico de cada sección, y dos bits que tienen el nivel de robustez más alto de la otra palabra de constelación 16-QAM consisten en los dos bits del cuarto bloque cíclico de cada sección.

45 Cuando el número de bits de un intervalo de canal (el número de bits de un bloque de SM) $B = 10$, los bits de la palabra de código de QC LDPC reorganizados mediante la permutación de bloque cíclico se mapean en las palabras de constelación como sigue. Obsérvese que las relaciones de potencia de transmisión son $1/1$, $1/2$ y $1/4$, las tasas de código son $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$ (El código de QC LDPC definido mediante la Tabla mostrada en las Figuras 8 a 14).

50 El procesamiento de mapeo se realiza de manera que los dos bits que tienen el nivel de robustez más bajo de una palabra de constelación 16-QAM de un nivel de modulación inferior consisten en dos bits del primer bloque cíclico de cada sección, dos bits que tienen el nivel de robustez más alto de la palabra de constelación 16-QAM consisten en dos bits del segundo bloque cíclico de cada sección, dos bits que tienen el nivel de robustez más bajo de una palabra de constelación 64-QAM de un nivel de modulación superior consisten en los dos bits del tercer bloque cíclico de cada sección, dos bits que tienen el segundo nivel de robustez más bajo de la palabra de constelación 64-QAM consisten en los dos bits del cuarto bloque cíclico de cada sección, y dos bits que tienen el nivel de robustez más alto de la palabra de constelación 64-QAM consisten en los dos bits del quinto bloque cíclico de cada sección.

60 [Realización 3]

<Receptor>

65 Lo siguiente explica un receptor incluido en un sistema de comunicación de acuerdo con una realización de la presente invención.

La Figura 32 es un diagrama de bloques de un receptor 500 de acuerdo con una realización de la presente invención. El receptor refleja la funcionalidad del transmisor. Un receptor genérico tiene R antenas de recepción y recibe la señal desde las T antenas de transmisión. R y T no son necesariamente lo mismo. En la Figura 32, $R = T = 2$.

El receptor 500 mostrado en la Figura 32 incluye las antenas de recepción 510-1 a 510-2, los extremos frontales de frecuencia de radio (RF) 520-1 a 520-2, los demoduladores 530-1 a 530-2, un decodificador de MIMO 540, un multiplexor 550, un desintercalador de bits 560 y un decodificador de LDPC 570. El decodificador de MIMO 540 incluye un decodificador de multiplexación espacial (SM) 541 y desmapeadores de QAM 545-1 a 545-2.

La señal desde cada antena de recepción 510-1, ..., 510-2 se procesa mediante un extremo frontal de RF 520-1, ..., 520-2 y un demodulador 530-1, ..., 530-2. El extremo frontal de RF 520-1, ..., 520-2 comprende normalmente un sintonizador y un convertor reductor de frecuencia. El sintonizador selecciona un canal de frecuencia deseado, y el convertor reductor de frecuencia realiza conversión reduciendo la frecuencia a una banda de frecuencia deseada. El demodulador 530-1, ..., 530-4 produce para cada intervalo de canal un símbolo recibido y T coeficientes de desvanecimiento de canal. Los símbolos recibidos y los coeficientes de desvanecimiento de canal asociados son valores complejos. Para cada intervalo de canal, los R símbolos recibidos y los T*R coeficientes de desvanecimiento de canal asociados se proporcionan como entrada al decodificador de SM 541. Con el uso de los R símbolos recibidos y los T*R coeficientes de desvanecimiento de canal asociados, el decodificador de SM 541 produce T símbolos de QAM complejos como su salida. Estos símbolos complejos a continuación experimentan desmapeo de constelación de QAM, multiplexación, des-intercalación y decodificación de LDPC, es decir las etapas inversas exactas en el transmisor como se ha explicado anteriormente en relación con las realizaciones 1 y 2.

Los desmapeadores de QAM 545-1 a 545-2 realizan respectivamente desmapeo de constelación de QAM, que corresponde al mapeo de constelación de QAM realizado mediante los mapeadores de QAM 124-1 a 124-2 incluidos en el transmisor, en los símbolos de QAM complejos de entrada.

El multiplexor 550 realiza, en la entrada desde los desmapeadores de QAM 545-1 a 545-2, el inverso del procesamiento realizado mediante el demultiplexor 123 incluido en el transmisor (es decir, el procesamiento de restaurar el orden de los bits antes de la permutación de bits mediante el demultiplexor 123, y multiplexar los bits).

El desintercalador de bits 560 realiza, en la entrada desde el multiplexor 550, el inverso del procesamiento realizado mediante los intercaladores de bits 122 y 300 incluidos en el transmisor (es decir, el procesamiento de restaurar el orden de los bits antes de la intercalación de bits mediante el intercalador de bits 122 y 300), es decir, realiza desintercalación de bits.

El decodificador de LDPC 570 realiza, en la entrada desde el desintercalador de bits 560, decodificación de LDPC basándose en los mismos códigos de QC-LDPC que el codificador de LDPC 121 del transmisor.

La combinación de decodificación de SM y desmapeo de constelación de QAM se denomina en ocasiones en la técnica como decodificación de múltiple-entrada múltiple-salida (MIMO). En las implementaciones de gama alta, se emplea una denominada decodificación de máxima probabilidad, en la cual la decodificación de SM y el desmapeo de constelación de QAM se realizan conjuntamente en un decodificador de MIMO 540. Estos aspectos son bien conocidos en la técnica.

<Suplemento 1>

La presente invención no está limitada a los detalles particulares como se han descrito para las realizaciones anteriores. La presente invención puede implementarse en cualquier modo para conseguir el objetivo anteriormente descrito y otros objetivos pertinentes o complementarios. Por ejemplo, pueden adoptarse las siguientes modificaciones

(1) En las realizaciones anteriores, $T = 2$ (el número de palabras de constelación para un bloque de SM es dos), $N = 45$, $Q = 360$ y $B = 6, 8$ y 10 , por ejemplo. Sin embargo, la presente invención no está limitada a esto.

La presente invención puede aplicarse a cualquier número de antenas (incluyendo dos, cuatro, ocho, etc.) excepto para una.

La presente invención puede aplicarse también a cualquier constelación de QAM para constelaciones de QAM cuadradas (4-QAM, 16-QAM, 64-QAM, 256-QAM, etc.). Obsérvese que el valor de B es el número total de los bits de la constelación a usar, y es un número entero igual a o mayor de $2 \times T$.

La presente invención puede aplicarse también a cualquier código de LDPC para aquellos códigos que se adopten para normas de difusión de vídeo digital de segunda generación (por ejemplo, DVB-S2, DVB-T2, DVB-C2, etc.), como se definen, por ejemplo, en las tablas A.1 a A.6 de la norma de DVB-T2 ETSI EN 302 755. Obsérvese que los valores de N, M y Q son enteros que cambian dependiendo del código de LDPC a usar.

(2) La presente invención no está restringida a una forma particular para implementar los métodos y dispositivos desvelados, tanto en software o en hardware. Específicamente, la invención puede implementarse en forma de un medio legible por ordenador que tiene incorporado en el mismo instrucciones ejecutables por ordenador que están adaptadas para permitir a un ordenador, un microprocesador, un microcontrolador y similares, realizar todas las etapas de un método de acuerdo con las realizaciones de la presente invención. La presente invención puede implementarse también en forma de un circuito integrado específico de la aplicación (ASIC) o en forma de un campo de matriz de puertas programables (FPGA).

<Suplemento 2>

Lo siguiente resume un método de intercalación, un intercalador, un transmisor proporcionado con el intercalador, un método de desintercalación que corresponde al método de intercalación, un desintercalador que corresponde al intercalador, y un receptor proporcionado con el desintercalador de acuerdo con una realización de la presente invención, y sus efectos ventajosos.

(1) Un método de intercalación realizado mediante un transmisor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos, multiplexación espacial, y T antenas de transmisión, siendo T un número entero mayor de 1, usándose el método de intercalación para aplicar permutación de bits a bits de una palabra de código de un código de comprobación de paridad de baja densidad cuasi cíclico para generar una pluralidad de palabras de constelación que constituyen una pluralidad de bloques de multiplexación espacial desde la palabra de código, consistiendo la palabra de código en N bloques cíclicos, y consistiendo cada bloque cíclico en Q bits, consistiendo cada bloque de multiplexación espacial en B bits y consistiendo en T palabras de constelación, comprendiendo el método de intercalación: una primera etapa de permutación para permutar los N bloques cíclicos de la palabra de código; y una segunda etapa de permutación para permutar los bits de la palabra de código, cuyos N bloques cíclicos se han permutado, para mapear los bits a las T palabras de constelación que constituyen el bloque de multiplexación espacial.

El primer método de desintercalación realizado mediante un receptor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos, multiplexación espacial, y T antenas de transmisión, siendo T un número entero mayor de 1, comprendiendo el método de desintercalación la etapa de aplicar la inversa de la permutación de bits realizada mediante el primer método de intercalación a la pluralidad de bloques de multiplexación espacial compuestos de una pluralidad de palabras de constelación.

El primer intercalador proporcionado en un transmisor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos, multiplexación espacial, y T antenas de transmisión, siendo T un número entero mayor de 1, aplicando el intercalador permutación de bits a bits de una palabra de código de un código de comprobación de paridad de baja densidad cuasi cíclico para generar una pluralidad de palabras de constelación de al menos un bloque de multiplexación espacial desde la palabra de código, consistiendo la palabra de código en N bloques cíclicos, consistiendo cada bloque cíclico en Q bits, consistiendo el bloque de multiplexación espacial en B bits y consistiendo en T palabras de constelación, comprendiendo el método de intercalación: una primera unidad de permutación que permuta los N bloques cíclicos para obtener una palabra de código permutada en la que se permuta una secuencia de los N bloques cíclicos; y una segunda unidad de permutación que permuta los bits de la palabra de código permutada para mapear los bits a las T palabras de constelación que constituyen el bloque de multiplexación espacial.

El primer desintercalador proporcionado en un receptor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos, multiplexación espacial, y T antenas de transmisión, siendo T un número entero mayor de 1, en el que el desintercalador está configurado para aplicar la inversa de la permutación de bits realizada mediante el primer intercalador a una pluralidad de palabras de constelación de una pluralidad de bloques de multiplexación espacial.

El primer transmisor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos, multiplexación espacial, y T antenas de transmisión, siendo T un número entero mayor de 1, comprendiendo el transmisor: un codificador de comprobación de paridad de baja densidad cuasi cíclico configurado para generar una palabra de código usando un código de comprobación de paridad de baja densidad cuasi cíclico; el primer intercalador configurado para aplicar permutación de bits a los bits de la palabra de código y para generar al menos un bloque de multiplexación espacial; y un mapeador de constelación configurado para mapear una pluralidad de palabras de constelación del al menos un bloque de multiplexación espacial a una pluralidad de símbolos.

El primer receptor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos, multiplexación espacial, y T antenas de transmisión, siendo T un número entero mayor de 1, comprendiendo el receptor: un decodificador de múltiple-entrada múltiple-salida configurado para convertir señales desde una pluralidad de antenas de recepción en T símbolos complejos que corresponden a T palabras de constelación de al menos un bloque de multiplexación espacial; el primer desintercalador configurado para realizar desintercalación en los T símbolos complejos; y un decodificador de comprobación de paridad de baja densidad

cuasi cíclico configurado para decodificar un resultado de la desintercalación realizada mediante el desintercalador, usando los códigos de comprobación de paridad cuasi cíclicos.

Estos métodos y aparatos mejoran el rendimiento de recepción de un sistema de comunicación.

5 (2) De acuerdo con el segundo método de intercalación, en el primer método de intercalación, $T = 2$, $N = 45$, $Q = 360$, y B es 6, 8 o 10.

10 (3) De acuerdo con el tercer método de intercalación, en el segundo método de intercalación, cuando N es un múltiplo de $B/2$, los N bloques cíclicos se dividen en una pluralidad de secciones incluyendo cada una $B/2$ bloques cíclicos, cuando N no es un múltiplo de $B/2$, se dividen $N - X$ bloques cíclicos en una pluralidad de secciones incluyendo cada una $B/2$ bloques cíclicos, donde X es el resto de N dividido por $B/2$, y la permutación en la segunda etapa de permutación se aplica de manera que cada uno de los bloques de multiplexación espacial asociados con una de las secciones está compuesto de únicamente bits desde los $B/2$ diferentes bloques cíclicos incluidos en una de las secciones; cada una de las T palabras de constelación que constituye uno de los bloques de multiplexación espacial asociados con una de las secciones está compuesta de bits desde $Bt/2$ diferentes bloques cíclicos, siendo Bt el número de bits de la palabra de constelación; y entre una pluralidad de bits contenidos en una de las T palabras de constelación que constituyen uno de los bloques de multiplexación espacial asociados con una de las secciones, un par de bits que tienen la misma robustez están compuestos de bits desde uno común de los $Bt/2$ bloques cíclicos.

20 Este método mejora la velocidad de procesamiento dividiendo, en secciones, la palabra de código basándose en códigos de QC-LDPC y haciendo posible el procesamiento paralelo.

25 (4) De acuerdo con el cuarto método de intercalación, en el tercer método de intercalación, con $B = 6$ y una relación de potencia de transmisión de $1/1$, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$, los bits de cada bloque de multiplexación espacial se dividen en una palabra de constelación 4-QAM y una palabra de constelación 16-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 2, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

[Tabla 2]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1º	17	20	13	12	32	19	5
	2º	5	16	11	27	38	33	35
	3º	34	34	44	14	25	39	39
Sección 2	1º	33	41	41	35	18	10	3
	2º	28	28	24	13	28	14	25
	3º	38	36	12	38	34	34	16
Sección 3	1º	22	19	16	7	7	27	44
	2º	13	35	27	39	39	3	17
	3º	32	42	14	9	15	40	4
Sección 4	1º	14	45	22	19	20	20	32
	2º	44	43	32	43	40	36	13
	3º	7	2	5	33	44	32	12
Sección 5	1º	27	1	17	24	19	16	8
	2º	23	8	29	25	12	17	26
	3º	18	30	39	10	29	43	45
Sección 6	1º	41	12	6	6	14	7	10
	2º	10	9	35	45	17	9	6
	3º	35	14	30	21	21	26	15
Sección 7	1º	21	10	10	2	33	11	21
	2º	15	38	8	28	5	44	40
	3º	45	15	37	4	24	21	43
Sección 8	1º	42	22	3	3	36	5	27
	2º	26	6	38	17	41	42	24
	3º	31	5	1	15	31	31	33
Sección 9	1º	39	24	7	40	10	6	2
	2º	29	13	42	42	6	41	28
	3º	12	31	26	22	27	8	41
Sección 10	1º	4	32	15	8	45	4	29
	2º	1	23	28	41	42	24	19
	3º	2	27	34	11	37	13	38

Sección 11	1º	40	40	9	32	13	25	14
	2º	36	39	23	16	43	15	20
	3º	19	18	43	18	11	18	30
Sección 12	1º	20	33	4	44	26	23	36
	2º	43	3	40	31	16	1	7
	3º	9	29	2	37	22	45	23
Sección 13	1º	16	25	20	30	2	30	34
	2º	3	7	25	26	1	2	1
	3º	24	21	36	29	3	38	18
Sección 14	1º	11	44	21	34	8	12	22
	2º	37	17	33	36	30	29	42
	3º	25	26	31	23	9	22	11
Sección 15	1º	30	37	18	5	23	35	9
	2º	8	11	19	20	4	28	37
	3º	6	4	45	1	35	37	31

5 la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la palabra de constelación 4-QAM están compuestos de bits del primer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del segundo bloque cíclico de la respectiva sección, y los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del tercer bloque cíclico de la respectiva sección.

10 De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.

15 (5) De acuerdo con el quinto método de intercalación, en el tercer método de intercalación, con B = 8 y una relación de potencia de transmisión de 1/1, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15, los bits de cada bloque de multiplexación espacial se dividen en una primera palabra de constelación 16-QAM y una segunda palabra de constelación 16-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 3, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

20

[Tabla 3]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1º	9	7	8	17	24	40	15
	2º	37	21	12	39	3	38	5
	3º	33	43	38	38	15	36	37
	4º	39	35	21	26	2	35	20
Sección 2	1º	38	27	28	41	40	1	18
	2º	28	4	19	10	11	23	43
	3º	14	24	24	33	29	18	1
	4º	3	5	6	6	18	9	33
Sección 3	1º	43	16	31	28	42	24	12
	2º	36	20	17	5	12	29	29
	3º	1	30	27	14	34	43	30
	4º	20	10	20	3	16	27	27
Sección 4	1º	4	17	32	42	31	2	21
	2º	7	42	5	22	21	19	24
	3º	12	41	35	31	41	3	34
	4º	6	44	2	43	19	10	4
Sección 5	1º	13	15	37	25	44	25	7
	2º	35	13	1	40	14	20	44
	3º	8	31	4	44	38	37	41
	4º	23	36	3	24	25	6	36
Sección 6	1º	19	23	43	8	37	4	25
	2º	32	12	9	1	36	7	16
	3º	42	37	41	12	32	41	40
	4º	25	18	33	4	17	39	11
Sección 7	1º	41	1	26	29	28	42	19
	2º	10	19	15	15	28	17	32

	3°	44	40	39	7	5	14	28
	4°	30	22	18	20	10	11	23
Sección 8	1°	24	29	29	34	33	8	8
	2°	31	9	11	2	9	22	22
	3°	40	38	30	36	6	32	38
	4°	27	8	7	23	17	12	35
	5°	15	6	44	37	4	28	17
Sección 9	2°	26	34	23	16	13	15	2
	3°	21	14	25	11	39	21	42
	4°	29	26	16	9	23	5	13
	5°	5	39	14	30	30	34	14
Sección 10	2°	17	3	10	27	26	26	26
	3°	11	25	34	32	43	13	39
	4°	34	32	36	21	8	30	3
	5°	22	28	22	35	35	16	31
Sección 11	2°	16	33	42	13	20	33	6
	3°	18	11	13	18	27	44	10
	4°	2	2	40	19	22	31	9
	Residuo	45	45	45	45	45	45	45

- la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la primera palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del primer bloque cíclico de la respectiva sección, y los dos bits de la primera palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del segundo bloque cíclico de la respectiva sección, los dos bits de la segunda palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del tercer bloque cíclico de la respectiva sección, y los dos bits de la segunda palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del cuarto bloque cíclico de la respectiva sección.
- 5
- 10 De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.
- 15 (6) De acuerdo con el sexto método de intercalación, en el tercer método de intercalación, con B = 10 y una relación de potencia de transmisión de 1/1, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15, los bits de cada bloque de multiplexación espacial se dividen en una palabra de constelación 16-QAM y una palabra de constelación 64-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 4, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:
- 20

[Tabla 4]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1°	27	23	9	27	17	38	27
	2°	17	27	1	3	28	30	4
	3°	42	11	33	43	39	11	28
	4°	8	16	4	12	7	27	37
	5°	30	42	20	17	14	17	39
Sección 2	1°	38	19	16	18	29	16	44
	2°	6	25	29	8	16	22	8
	3°	15	44	41	40	35	45	1
	4°	32	39	38	22	41	21	18
Sección 3	5°	36	33	6	15	45	44	41
	1°	22	34	19	31	2	1	45
	2°	18	32	14	7	5	23	29
	3°	40	22	35	41	18	3	42
	4°	26	35	30	29	1	2	19
Sección 4	5°	14	12	39	21	32	35	15
	1°	41	4	43	30	42	7	34
	2°	45	2	15	6	13	8	2
	3°	29	24	27	26	37	12	40
	4°	23	1	44	28	34	39	17
	5°	9	10	10	36	21	13	9

Sección 5	1º	20	9	11	39	33	40	10
	2º	4	14	3	9	25	6	33
	3º	44	28	24	19	40	42	31
	4º	37	37	18	16	12	36	25
	5º	2	29	7	32	6	14	35
Sección 6	1º	43	36	45	5	30	18	21
	2º	12	20	8	13	31	34	7
	3º	11	7	37	24	24	31	30
	4º	10	8	34	1	8	28	43
	5º	28	13	22	4	20	24	14
Sección 7	1º	21	3	31	10	23	10	3
	2º	16	17	2	23	4	5	6
	3º	5	40	40	14	3	15	20
	4º	13	41	36	35	9	26	22
	5º	31	31	12	2	11	9	36
Sección 8	1º	33	30	32	42	27	20	12
	2º	3	5	13	37	22	19	32
	3º	1	6	42	44	38	37	38
	4º	35	15	25	38	44	32	16
	5º	7	21	17	34	15	29	5
Sección 9	1º	39	45	28	33	10	25	13
	2º	34	26	21	11	19	33	24
	3º	24	38	26	45	43	4	26
	4º	19	43	5	25	36	43	11
	5º	25	18	23	20	26	41	23

la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del primer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del segundo bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 64-QAM que tienen la fiabilidad más baja están compuestos de bits del tercer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 64-QAM que tienen la segunda fiabilidad más baja están compuestos de bits del cuarto bloque cíclico de la respectiva sección, y los dos bits de la palabra de constelación 64-QAM que tienen la fiabilidad más alta están compuestos de bits del quinto bloque cíclico de la respectiva sección.

De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.

(7) De acuerdo con el séptimo método de intercalación, en el tercer método de intercalación, con $B = 6$ y una relación de potencia de transmisión de $1/2$, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$, los bits de cada bloque de multiplexación espacial se dividen en una palabra de constelación 4-QAM y una palabra de constelación 16-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 5, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

[Tabla 5]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1º	20	20	34	8	31	10	5
	2º	23	16	13	25	43	24	35
	3º	40	34	24	22	26	31	39
Sección 2	1º	15	41	16	18	20	4	3
	2º	19	28	40	28	44	5	25
	3º	21	36	19	20	39	43	16
Sección 3	1º	27	19	23	3	18	22	44
	2º	44	35	38	23	28	34	17
	3º	9	42	1	4	11	21	4
Sección 4	1º	10	45	28	33	37	18	32
	2º	11	43	36	38	12	36	13
	3º	36	2	21	19	36	12	12
Sección 5	1º	18	1	9	27	34	11	8

	2°	38	8	6	31	42	9	26
	3°	32	30	2	11	40	13	45
Sección 6	1°	35	12	42	6	9	35	10
	2°	39	9	44	45	7	41	6
	3°	31	14	8	24	21	15	15
Sección 7	1°	16	10	43	29	22	20	21
	2°	33	38	33	39	6	29	40
	3°	42	15	5	7	16	8	43
Sección 8	1°	30	22	22	26	27	16	27
	2°	1	6	41	41	29	2	24
	3°	7	5	32	2	13	40	33
Sección 9	1°	34	24	29	10	8	27	2
	2°	43	13	45	40	30	25	28
	3°	45	31	15	32	19	39	41
Sección 10	1°	17	32	18	13	38	6	29
	2°	28	23	26	14	45	33	19
	3°	22	27	37	9	32	45	38
Sección 11	1°	8	40	27	1	4	30	14
	2°	4	39	31	344	2	28	20
	3°	2	18	10	5	10	37	30
Sección 12	1°	14	33	17	35	5	23	36
	2°	24	3	30	36	1	1	7
	3°	41	29	11	21	14	14	23
Sección 13	1°	37	25	14	42	17	7	34
	2°	25	7	20	37	41	3	1
	3°	12	21	7	12	24	26	18
Sección 14	1°	26	44	3	16	35	42	22
	2°	5	17	35	30	3	44	42
	3°	3	26	4	17	23	38	11
Sección 15	1°	6	37	39	15	15	19	9
	2°	13	11	25	44	33	17	37
	3°	29	4	12	43	25	32	31

la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la palabra de constelación 4-QAM están compuestos de bits del primer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del segundo bloque cíclico de la respectiva sección, y los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del tercer bloque cíclico de la respectiva sección.

De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.

(8) De acuerdo con el octavo método de intercalación, en el tercer método de intercalación, con $B = 8$ y una relación de potencia de transmisión de $1/2$, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$, los bits de cada bloque de multiplexación espacial se dividen en una primera palabra de constelación 16-QAM y una segunda palabra de constelación 16-QAM, la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 6, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

[Tabla 6]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1°	4	7	41	28	27	2	15
	2°	16	21	14	29	20	23	5
	3°	25	43	33	19	32	3	37
	4°	1	35	22	22	18	16	20
Sección 2	1°	19	27	27	35	41	1	18
	2°	42	4	10	43	33	12	43
	3°	36	24	21	44	6	19	1
	4°	8	5	12	16	12	17	33
Sección 3	1°	13	16	35	21	35	30	12

	2°	34	20	19	38	21	41	29
	3°	41	30	34	41	14	43	30
	4°	6	10	8	5	9	24	27
Sección 4	1°	37	17	37	27	31	35	21
	2°	9	42	15	37	37	33	24
	3°	12	41	5	15	23	22	34
	4°	17	44	20	42	16	42	4
Sección 5	1°	3	15	28	7	42	34	7
	2°	35	13	24	18	40	13	44
	3°	32	31	29	9	43	5	41
	4°	22	36	32	20	13	40	36
Sección 6	1°	2	23	11	25	36	15	25
	2°	39	12	4	10	34	8	16
	3°	11	37	1	40	26	11	40
	4°	21	18	3	4	22	32	11
Sección 7	1°	14	1	30	34	30	28	19
	2°	33	19	44	3	28	29	32
	3°	15	40	6	31	8	36	28
	4°	23	22	7	2	19	10	23
Sección 8	1°	44	29	23	12	1	38	8
	2°	18	9	42	14	44	39	22
	3°	26	38	25	6	3	21	38
	4°	40	8	17	17	38	14	35
Sección 9	1°	43	6	26	26	11	44	17
	2°	24	34	2	8	39	18	2
	3°	10	14	36	30	10	7	42
	4°	5	26	13	1	24	26	13
Sección 10	1°	28	39	39	33	29	4	14
	2°	20	3	43	39	25	31	26
	3°	29	25	38	23	17	9	39
	4°	31	32	16	13	7	6	3
Sección 11	1°	7	28	40	36	5	37	31
	2°	27	33	9	11	15	27	6
	3°	30	11	31	32	4	25	10
	4°	38	2	18	24	2	20	9
Residuo		45	45	45	45	45	45	45

- la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la primera palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del primer bloque cíclico de la respectiva sección, y los dos bits de la primera palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del segundo bloque cíclico de la respectiva sección, los dos bits de la segunda palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del tercer bloque cíclico de la respectiva sección, y los dos bits de la segunda palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del cuarto bloque cíclico de la respectiva sección.
- 5
- 10 De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.
- 15 (9) De acuerdo con el noveno método de intercalación, en el tercer método de intercalación, con $B = 10$ y una relación de potencia de transmisión de $1/2$, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$, los bits de cada bloque de multiplexación espacial se dividen en una palabra de constelación 16-QAM y una palabra de constelación 64-QAM, la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 7, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:
- 20

[Tabla 7]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1°	27	23	43	31	17	38	27
	2°	17	27	20	43	28	30	4
	3°	42	11	44	28	39	11	28

	4°	8	16	31	25	7	27	37
	5°	30	42	7	10	14	17	39
Sección 2	1°	38	19	28	36	41	16	44
	2°	6	25	19	16	16	22	8
	3°	15	44	26	35	35	45	1
	4°	32	39	23	38	29	21	18
	5°	36	33	3	13	45	44	41
Sección 3	1°	22	34	40	44	2	1	45
	2°	18	32	35	20	5	23	29
	3°	40	22	42	21	18	3	42
	4°	26	35	22	30	1	2	19
	5°	14	12	16	15	32	35	15
Sección	1°	41	4	34	12	37	7	34
	2°	45	2	21	4	13	8	2
	3°	29	24	27	24	34	12	40
	4°	23	1	17	1	42	39	17
	5°	9	10	4	5	21	13	9
Sección 5	1°	20	9	33	7	33	40	10
	2°	4	14	32	14	12	6	33
	3°	44	28	2	34	40	42	31
	4°	37	37	38	45	25	36	25
	5°	2	29	1	18	6	14	35
Sección 6	1°	43	36	39	33	30	18	21
	2°	12	20	10	11	31	34	7
	3°	11	7	36	42	24	31	30
	4°	10	8	11	27	8	28	43
	5°	28	13	8	9	20	24	14
Sección 7	1°	21	3	6	39	23	10	3
	2°	16	17	24	17	4	5	6
	3°	5	40	41	26	3	15	20
	4°	13	41	15	40	9	26	22
	15°	31	31	5	23	11	9	36
Sección 8	1°	33	30	18	32	15	20	12
	2°	3	5	25	3	27	19	32
	3°	1	6	45	22	38	37	38
	4°	35	15	13	41	44	32	16
	5°	7	21	29	6	22	29	5
Sección 9	1°	39	45	14	8	43	25	13
	2°	34	26	9	19	26	33	24
	3°	24	38	30	29	36	4	26
	4°	19	43	37	37	10	43	11
	5°	25	18	12	2	19	41	23

la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del primer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del segundo bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 64-QAM que tienen la fiabilidad más baja están compuestos de bits del tercer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 64-QAM que tienen la segunda fiabilidad más baja están compuestos de bits del cuarto bloque cíclico de la respectiva sección, y los dos bits de la palabra de constelación 64-QAM que tienen la fiabilidad más alta están compuestos de bits del quinto bloque cíclico de la respectiva sección.

De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.

(10) De acuerdo con el décimo método de intercalación, en el tercer método de intercalación, con $B = 6$ y una relación de potencia de transmisión de $1/4$, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de $1/3$, $2/5$, $7/15$, $8/15$, $3/5$, $2/3$ y $11/15$, los bits de cada bloque de multiplexación espacial se dividen en una palabra de constelación 4-QAM y una palabra de constelación 16-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 8, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

[Tabla 8]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1º	5	20	34	34	23	45	45
	2º	40	16	13	13	5	39	1
	3º	3	34	24	24	22	28	39
Sección 2	1º	26	41	16	16	42	38	13
	2º	2	28	40	15	45	16	34
	3º	9	36	19	18	20	20	18
Sección 3	1º	4	19	23	23	43	10	22
	2º	20	35	38	32	18	8	3
	3º	17	42	1	1	11	14	19
Sección 4	1º	11	45	28	28	27	44	20
	2º	43	43	36	36	39	35	37
	3º	16	2	21	21	34	4	17
Sección 5	1º	19	1	9	9	41	24	36
	2º	24	8	6	6	37	34	30
	3º	39	30	2	2	6	12	27
Sección 6	1º	37	12	42	42	24	26	16
	2º	10	9	44	44	16	32	31
	3º	44	14	8	8	8	15	2
Sección 7	1º	8	10	43	37	30	30	8
	2º	14	38	33	33	40	22	42
	3º	22	15	5	5	12	11	35
Sección 8	1º	21	22	22	22	35	21	6
	2º	41	6	41	19	21	43	38
	3º	45	5	32	14	31	17	33
Sección 9	1º	1	24	29	29	36	19	28
	2º	31	113	45	45	10	13	23
	3º	35	31	15	40	33	6	9
Sección 10	1º	29	32	18	41	44	2	21
	2º	13	23	26	26	38	5	43
	3º	34	27	37	43	14	37	4
Sección 11	1º	28	40	27	27	4	31	12
	2º	42	39	31	31	3	42	15
	3º	32	18	10	10	13	9	29
Sección 12	1º	12	33	17	17	9	7	32
	2º	25	3	30	30	29	40	40
	3º	18	29	11	11	19	18	24
Sección 13	1º	23	25	14	38	32	25	14
	2º	33	7	20	20	15	1	7
	3º	38	21	7	7	25	27	5
Sección 14	1º	6	44	3	3	28	23	10
	2º	15	17	35	35	26	3	41
	3º	27	26	4	4	17	29	44
Sección 15	1º	7	37	39	39	1	33	25
	2º	30	11	25	25	2	41	11
	3º	36	4	12	12	7	36	26

- 5 la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la palabra de constelación 4-QAM están compuestos de bits del primer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del segundo bloque cíclico de la respectiva sección, y los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del tercer bloque cíclico de la respectiva sección.
- 10 De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.
- 15 (11) De acuerdo con el undécimo método de intercalación, en el tercer método de intercalación, con B = 8 y una relación de potencia de transmisión de 1/4, en el que el código de comprobación de paridad de baja densidad

cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15 los bits de cada bloque de multiplexación espacial se dividen en una primera palabra de constelación 16-QAM y una segunda palabra de constelación 16-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 9, de acuerdo con la tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

5

[Tabla 9]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1º	4	23	35	16	27	2	15
	2º	16	9	15	24	20	23	5
	3º	25	28	8	44	32	3	37
	4º	1	41	5	3	18	16	20
Sección 2	1º	19	43	40	39	41	1	18
	2º	42	27	20	34	33	12	43
	3º	36	17	42	8	6	19	1
	4º	8	34	1	11	12	17	33
Sección 3	1º	13	42	2	37	35	30	12
	2º	34	31	11	25	21	41	29
	3º	41	10	31	26	14	43	30
	4º	6	5	3	7	9	24	27
Sección 4	1º	37	40	41	29	31	35	21
	2º	9	22	37	43	37	33	24
	3º	12	15	6	42	23	22	34
	4º	17	32	10	1	16	42	4
Sección 5	1º	3	7	36	35	42	34	7
	2º	35	39	14	22	40	13	44
	3º	32	30	34	21	43	5	41
	4º	22	33	28	17	13	40	36
Sección 6	1º	2	36	44	4	36	15	25
	2º	39	44	22	2	34	8	16
	3º	11	37	12	33	26	11	40
	4º	21	18	30	5	22	32	11
Sección 7	1º	14	35	29	27	30	28	19
	2º	33	3	17	10	28	29	32
	3º	15	14	26	13	8	36	28
	4º	23	20	27	14	19	10	23
Sección 8	1º	44	6	23	36	1	38	8
	2º	18	2	43	19	44	39	22
	3º	26	4	9	23	3	21	38
	4º	40	1	4	9	38	14	35
Sección 9	1º	43	19	38	41	11	44	17
	2º	24	25	18	40	39	18	2
	3º	10	21	24	32	10	7	42
	4º	5	12	21	20	24	26	13
Sección 10	1º	28	8	32	28	29	4	14
	2º	20	29	16	18	25	31	26
	3º	29	13	13	31	17	9	39
	4º	31	26	39	15	7	6	3
Sección 11	1º	7	16	33	30	5	37	31
	2º	27	24	19	2	15	27	6
	3º	30	38	25	6	4	25	10
	4º	38	11	7	38	2	20	9
Residuo		45	45	45	45	45	45	45

la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la primera palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del primer bloque cíclico de las respectivas secciones, los dos bits de la primera palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del segundo bloque cíclico de la respectiva sección, los dos bits de la segunda palabra de constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del tercer bloque cíclico de la respectiva sección, y los dos bits de la segunda palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del cuarto bloque cíclico de la respectiva sección.

10

15

De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.

5 (12) De acuerdo con el duodécimo método de intercalación, en el tercer método de intercalación, con B = 10 y una relación de potencia de transmisión de 1/4, en el que el código de comprobación de paridad de baja densidad cuasi cíclico es un código definido mediante la norma DVB-NGH con una tasa de código de una de 1/3, 2/5, 7/15, 8/15, 3/5, 2/3 y 11/15, los bits de cada bloque de multiplexación espacial se dividen en una palabra de constelación 16-QAM y una palabra de constelación 64-QAM, y la permutación en la primera etapa de permutación se aplica de acuerdo con la permutación de bloques cíclicos mostrada en la Tabla 10, de acuerdo con las tasas de código del código de comprobación de paridad de baja densidad cuasi cíclico:

[Tabla 10]

		Tasa de código						
		1/3	2/5	7/15	8/15	3/5	2/3	11/15
Sección 1	1º	42	44	39	28	35	38	27
	2º	30	23	32	25	12	30	4
	3º	27	13	44	44	38	11	28
	4º	8	45	31	37	32	27	37
	5º	17	1	10	8	24	17	39
Sección 2	1º	38	2	33	2	28	16	44
	2º	32	21	19	10	11	22	8
	3º	36	14	36	38	45	45	1
	4º	6	4	11	3	23	21	18
	5º	15	25	4	6	33	44	41
Sección 3	1º	26	41	28	13	42	1	45
	2º	14	20	7	42	14	23	29
	3º	40	22	18	39	40	3	42
	4º	18	29	22	35	6	2	19
	5º	22	19	1	1	31	35	15
Sección 4	1º	9	30	41	16	3	7	34
	2º	45	24	35	41	8	8	2
	3º	23	17	14	18	17	12	40
	4º	41	42	13	9	2	39	17
	5º	29	33	29	17	15	13	9
Sección 5	1º	20	27	34	34	19	40	10
	2º	4	5	2	19	43	6	33
	3º	44	36	3	27	37	42	31
	4º	37	11	24	11	20	36	25
	5º	2	3	9	4	22	14	35
Sección 6	1º	43	40	40	33	5	18	21
	2º	12	8	25	24	18	34	7
	3º	11	18	30	30	1	31	30
	4º	10	7	6	23	9	28	43
	5º	28	35	23	7	4	24	14
Sección 7	1º	21	16	43	12	10	10	3
	2º	16	10	16	14	30	5	6
	3º	5	38	42	45	41	15	20
	4º	13	31	37	32	21	26	22
	5º	31	28	5	15	13	9	36
Sección 8	1º	33	43	38	40	44	20	12
	2º	3	34	21	21	25	19	32
	3º	1	6	26	36	36	37	38
	4º	35	12	17	22	34	32	16
	5º	7	9	12	29	26	29	5
Sección 9	1º	24	39	45	43	29	25	13
	2º	25	26	20	20	39	33	24
	3º	39	37	27	26	16	4	26
	4º	34	15	15	31	27	43	11
	5º	19	32	8	5	7	41	23

15 la permutación en la segunda etapa de permutación se aplica de manera que los dos bits de la palabra de

constelación 16-QAM que tienen la fiabilidad más baja están compuestos de bits del primer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 16-QAM que tienen la fiabilidad más alta están compuestos de bits del segundo bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 64-QAM que tienen la fiabilidad más baja están compuestos de bits del tercer bloque cíclico de la respectiva sección, los dos bits de la palabra de constelación 64-QAM que tienen la segunda fiabilidad más baja están compuestos de bits del cuarto bloque cíclico de la respectiva sección, y los dos bits de la palabra de constelación 64-QAM que tienen la fiabilidad más alta están compuestos de bits del quinto bloque cíclico de la respectiva sección.

De acuerdo con este método, los N bloques cíclicos de la palabra de código basándose en códigos de QC-LDPC se permutan apropiadamente, y a continuación los bits de la palabra de código con los bloques cíclicos permutados se mapean apropiadamente en dos palabras de constelación. Por lo tanto, el método mejora adicionalmente el rendimiento de recepción de un sistema de comunicación.

Aplicabilidad industrial

La presente invención es aplicable a codificación y modulación de bits intercalados con códigos de LDPC y multiplexación espacial.

Lista de signos de referencia

- 100 transmisor
- 110 unidad de procesamiento de entrada
- 120 codificador de BICM
- 121 codificador de LDPC
- 122 intercalador de bits
- 122-1-122-3 unidad de permutación de sección
- 123 demultiplexor
- 124-1-124-2 mapeador de QAM
- 125 codificador de SM
- 130-1-130-2 modulador
- 140-1-140-2 amplificador
- 150-1-150-2 antena de transmisión
- 300 intercalador de bits
- 310 unidad de permutación de bloque
- 500 receptor
- 510-1-510-2 antena de recepción
- 520-1-520-2 extremo frontal de RF
- 530-1-530-2 demodulador
- 540 decodificador de MIMO
- 541 decodificador de SM
- 545-1-545-2 desmapeador de QAM
- 550 multiplexor
- 560 desintercalador de bits
- 570 decodificador de LDPC

REIVINDICACIONES

1. Un método de intercalación realizado mediante un transmisor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos que incluye un código de comprobación de paridad de baja densidad cuasi cíclico de repetir y acumular, multiplexación espacial y T antenas de transmisión, siendo T un número entero mayor de 1, usándose el método de intercalación para aplicar permutación de bits a bits de una palabra de código de un código de comprobación de paridad de baja densidad cuasi cíclico para generar una pluralidad de palabras de constelación que constituyen una pluralidad de bloques de multiplexación espacial a partir de la palabra de código,

10 consistiendo la palabra de código en N bloques cíclicos y consistiendo cada bloque cíclico en Q bits, consistiendo cada bloque de multiplexación espacial en B bits que se dividen en T palabras de constelación, comprendiendo el método de intercalación:

15 una primera etapa para permutar el orden de los N bloques cíclicos de la palabra de código; y una segunda etapa de, cuando N es un múltiplo de B/2, los N bloques cíclicos se dividen en $N/(B/2)$ secciones, incluyendo cada una B/2 bloques cíclicos adyacentes, cuando N no es un múltiplo de B/2, dividir N - X bloques cíclicos en $(N-X)/(B/2)$ secciones, incluyendo cada una B/2 bloques cíclicos adyacentes, donde X bloques cíclicos son los últimos en un orden secuencial de los N bloques cíclicos y X es el resto de N dividido por B/2, y

20 para cada sección, permutar el orden de $Q \times (B/2)$ bits de B/2 bloques cíclicos para asignar los $Q \times (B/2)$ bits de B/2 bloques cíclicos a $B \times (Q/2)$ bits de Q/2 bloques de multiplexación espacial, de manera que, con respecto a las T palabras de constelación de cada bloque de multiplexación espacial, una palabra de constelación de B_t bits está compuesta a partir de pares de bits desde B/2 bloques cíclicos, en donde B_t es el número de bits de la palabra de constelación, y t son índices de las T antenas de transmisión.

25

2. Un método de desintercalación realizado mediante un receptor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos que incluye un código de comprobación de paridad de baja densidad cuasi cíclico de repetir y acumular, multiplexación espacial y T antenas de transmisión, siendo T un número entero mayor de 1, usándose el método de desintercalación para revertir una permutación de bits en una palabra de código intercalada, aplicándose la permutación de bits mediante un transmisor a bits de una palabra de código de un código de comprobación de paridad de baja densidad cuasi cíclico para generar una pluralidad de palabras de constelación que constituyen una pluralidad de bloques de multiplexación espacial desde la palabra de código, consistiendo la palabra de código en N bloques cíclicos, y consistiendo cada bloque cíclico en Q bits,

30 consistiendo cada bloque de multiplexación espacial en B bits que se dividen en T palabras de constelación, comprendiendo el método de desintercalación la etapa de aplicar la inversa de la permutación de bits realizada mediante el método de intercalación definido en la reivindicación 1 a los bits de la palabra de código intercalada.

3. Un intercalador proporcionado en un transmisor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos que incluyen un código de comprobación de paridad de baja densidad cuasi cíclico de repetir y acumular, multiplexación espacial y T antenas de transmisión, siendo T un número entero mayor de 1, aplicando el intercalador permutación de bits a bits de una palabra de código de un código de comprobación de paridad de baja densidad cuasi cíclico para generar una pluralidad de palabras de constelación de al menos un bloque de multiplexación espacial a partir de la palabra de código,

40 consistiendo la palabra de código en N bloques cíclicos, consistiendo cada bloque cíclico en Q bits, consistiendo el bloque de multiplexación espacial en B bits que se dividen en T palabras de constelación, comprendiendo el intercalador:

50 una primera unidad que permuta el orden de N bloques cíclicos para obtener una palabra de código permutada en la que se permuta una secuencia de los N bloques cíclicos; y una segunda unidad que, cuando N es un múltiplo de B/2, divide los N bloques cíclicos en $N/(B/2)$ secciones, incluyendo cada una B/2 bloques cíclicos adyacentes, cuando N no es un múltiplo de B/2, divide N - X bloques cíclicos en $(N - X)/(B/2)$ secciones, incluyendo cada una B/2 bloques cíclicos adyacentes, donde X bloques cíclicos son los últimos en un orden secuencial de los N bloques cíclicos y X es el resto de N dividido por B/2, y

55 para cada sección, permutar el orden de $Q \times (B/2)$ bits de B/2 bloques cíclicos para asignar los $Q \times (B/2)$ bits de B/2 bloques cíclicos a $B \times (Q/2)$ bits de Q/2 bloques de multiplexación espacial, de manera que, con respecto a las T palabras de constelación de cada bloque de multiplexación espacial, una palabra de constelación de B_t bits está compuesta a partir de pares de bits desde B/2 bloques cíclicos, en donde B_t es el número de bits de la palabra de constelación y t son índices de las T antenas de transmisión.

60

4. Un desintercalador proporcionado en un receptor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos que incluyen un código de comprobación de paridad de baja densidad cuasi cíclico de repetir y acumular, multiplexación espacial y T antenas de transmisión, siendo T un número entero mayor de 1, para revertir una permutación de bits en una palabra de código intercalada, aplicándose la permutación

65

de bits mediante un transmisor a bits de una palabra de código de un código de comprobación de paridad de baja densidad cuasi cíclico para generar una pluralidad de palabras de constelación que constituyen una pluralidad de bloques de multiplexación espacial a partir de la palabra de código, consistiendo la palabra de código en N bloques cíclicos y consistiendo cada bloque cíclico en Q bits, consistiendo cada bloque de multiplexación espacial en B bits que se dividen en T palabras de constelación, en donde el desintercalador está configurado para aplicar la inversa de la permutación de bits realizada mediante el intercalador definido en la reivindicación 8 a los bits de la palabra de código intercalada.

5
10 5. Un transmisor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos que incluye un código de comprobación de paridad de baja densidad cuasi cíclico de repetir y acumular, multiplexación espacial y T antenas de transmisión, siendo T un número entero mayor de 1, comprendiendo el transmisor:

15 un codificador de comprobación de paridad de baja densidad cuasi cíclico configurado para generar una palabra de código usando un código de comprobación de paridad de baja densidad cuasi cíclico;
el intercalador definido en la reivindicación 3 configurado para aplicar permutación de bits a los bits de la palabra de código y para generar al menos un bloque de multiplexación espacial; y
20 un mapeador de constelación configurado para mapear una pluralidad de palabras de constelación del al menos un bloque de multiplexación espacial a una pluralidad de símbolos.

25 6. Un receptor para un sistema de comunicación con códigos de comprobación de paridad de baja densidad cuasi cíclicos que incluye un código de comprobación de paridad de baja densidad cuasi cíclico de repetir y acumular, multiplexación espacial y T antenas de transmisión, siendo T un número entero mayor de 1, comprendiendo el receptor:

un decodificador de múltiple-entrada múltiple-salida configurado para convertir señales desde una pluralidad de antenas de recepción en T símbolos complejos que corresponden a T palabras de constelación de al menos un bloque de multiplexación espacial;
30 el desintercalador definido en la reivindicación 4 configurado para realizar desintercalación en bits de una palabra de código intercalada generada desde los T símbolos complejos; y
un decodificador de comprobación de paridad de baja densidad cuasi cíclico para decodificar un resultado de la desintercalación realizada mediante el desintercalador, usando los códigos de comprobación de paridad cuasi cíclicos.

FIG. 1

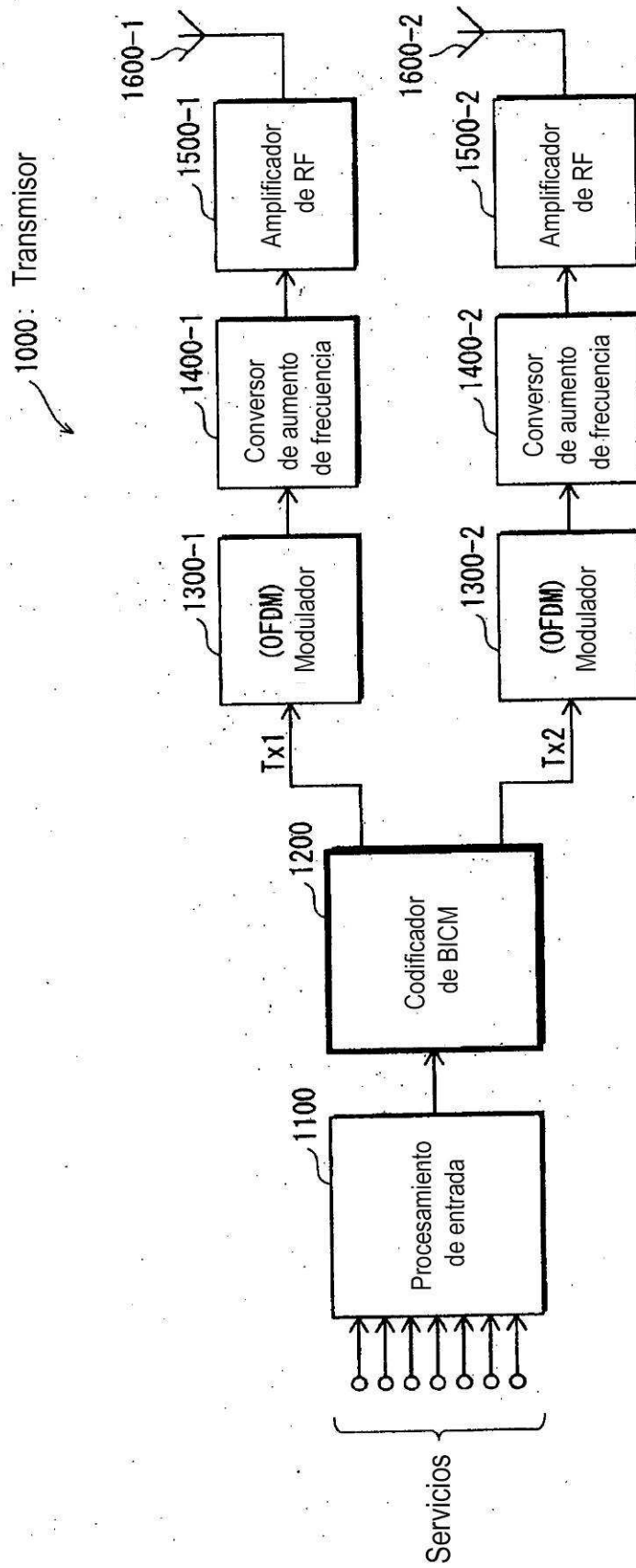


FIG. 2

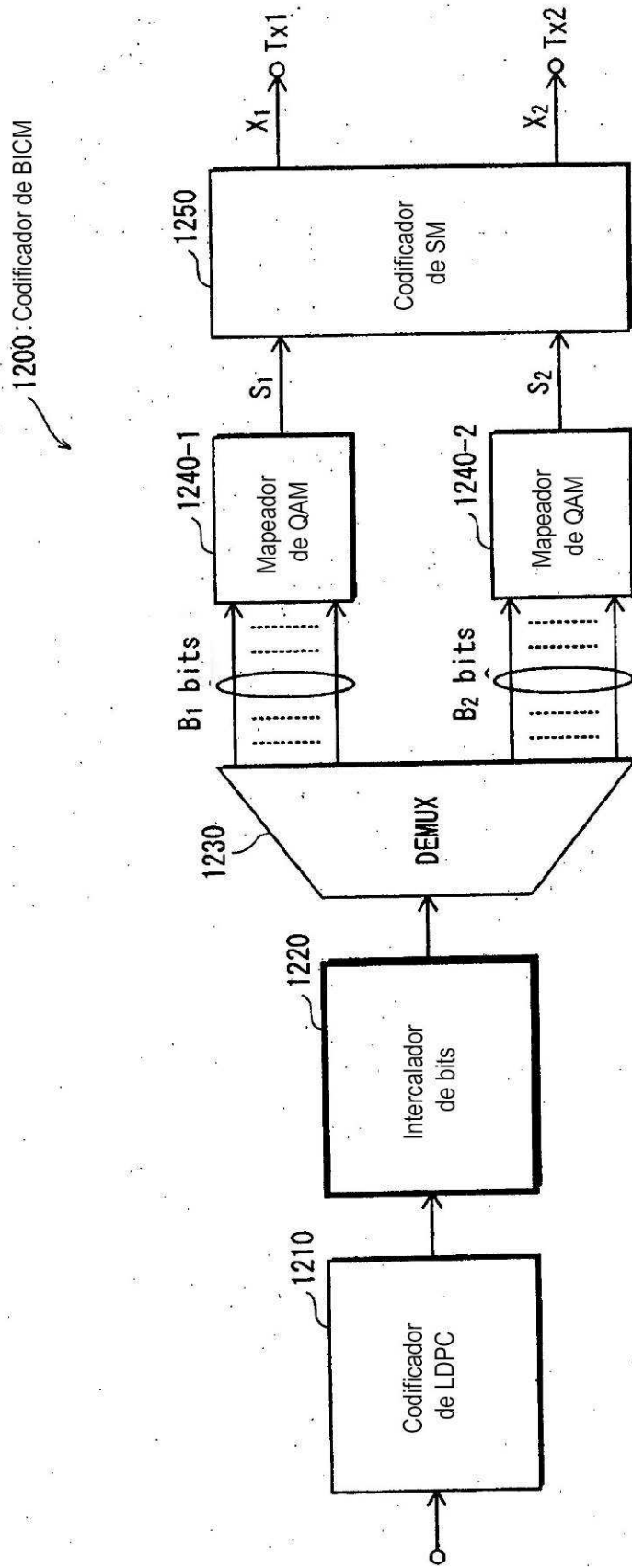


FIG. 3

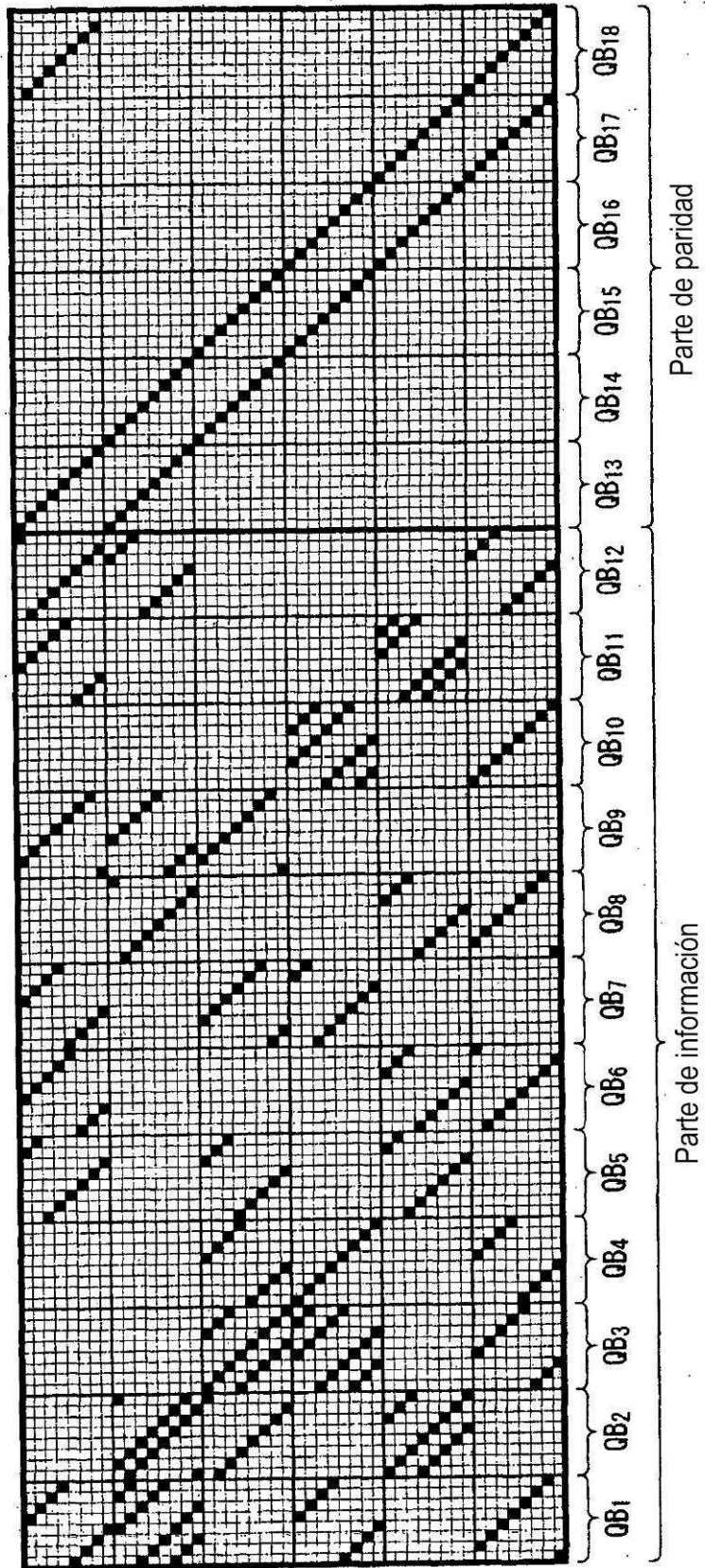


FIG. 4

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB				
1	13	24	27	31	47
2	4	7	8	22	43
3	2	15	20	33	35
4	3	26	29		
5	12	20	22		
6	11	22	30		
7	15	24	38		
8	13	28	47		
9	31	42	44		
10	5	21	39		
11	16	28	30		
12	6	19	23		

FIG. 5

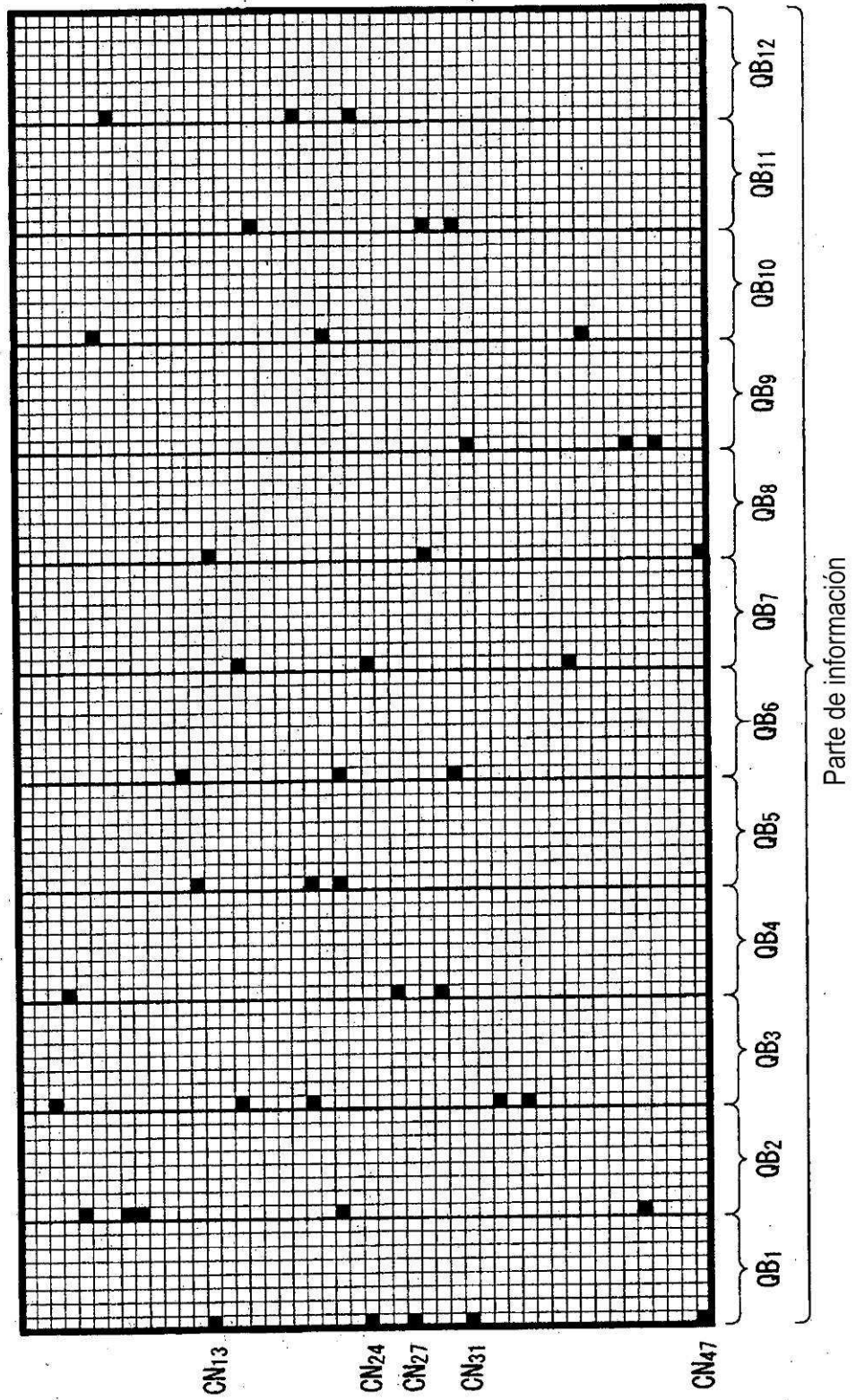


FIG. 6

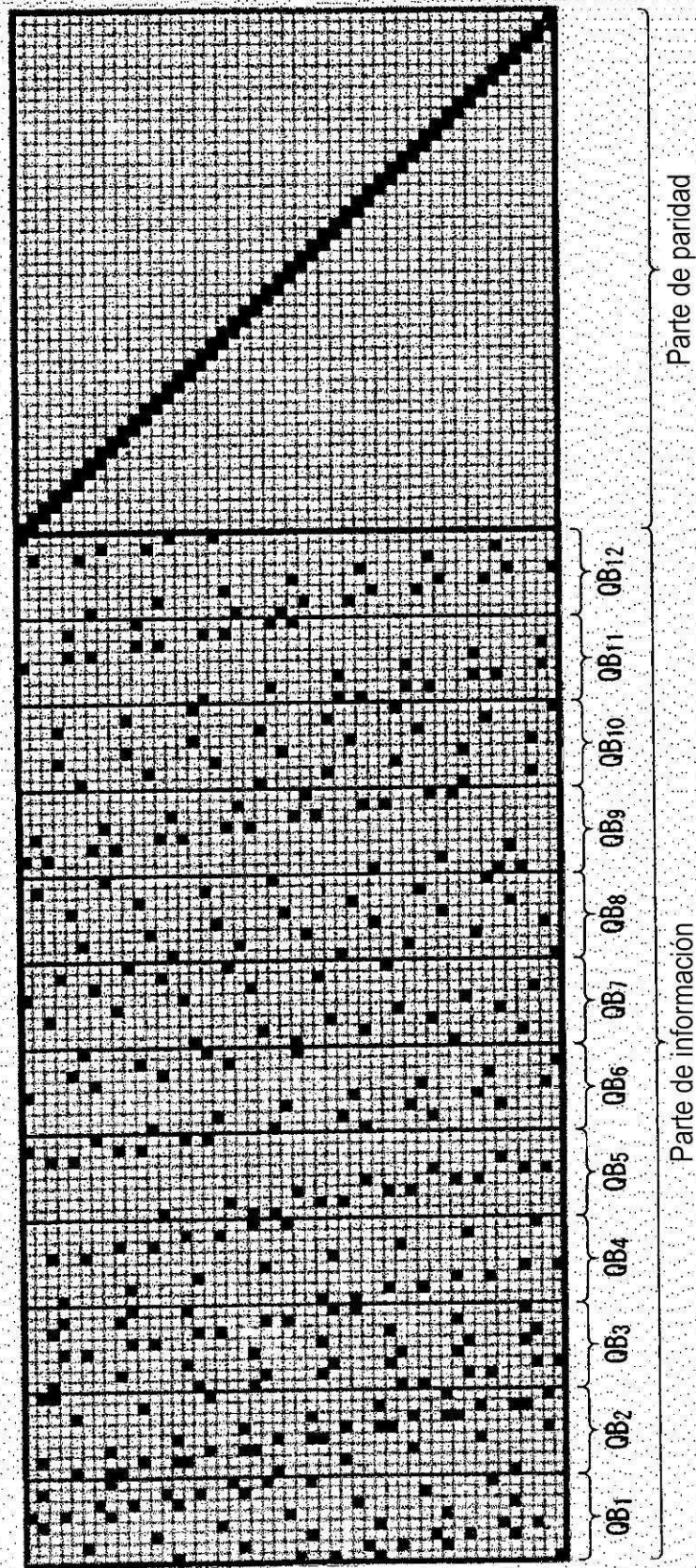


FIG. 7

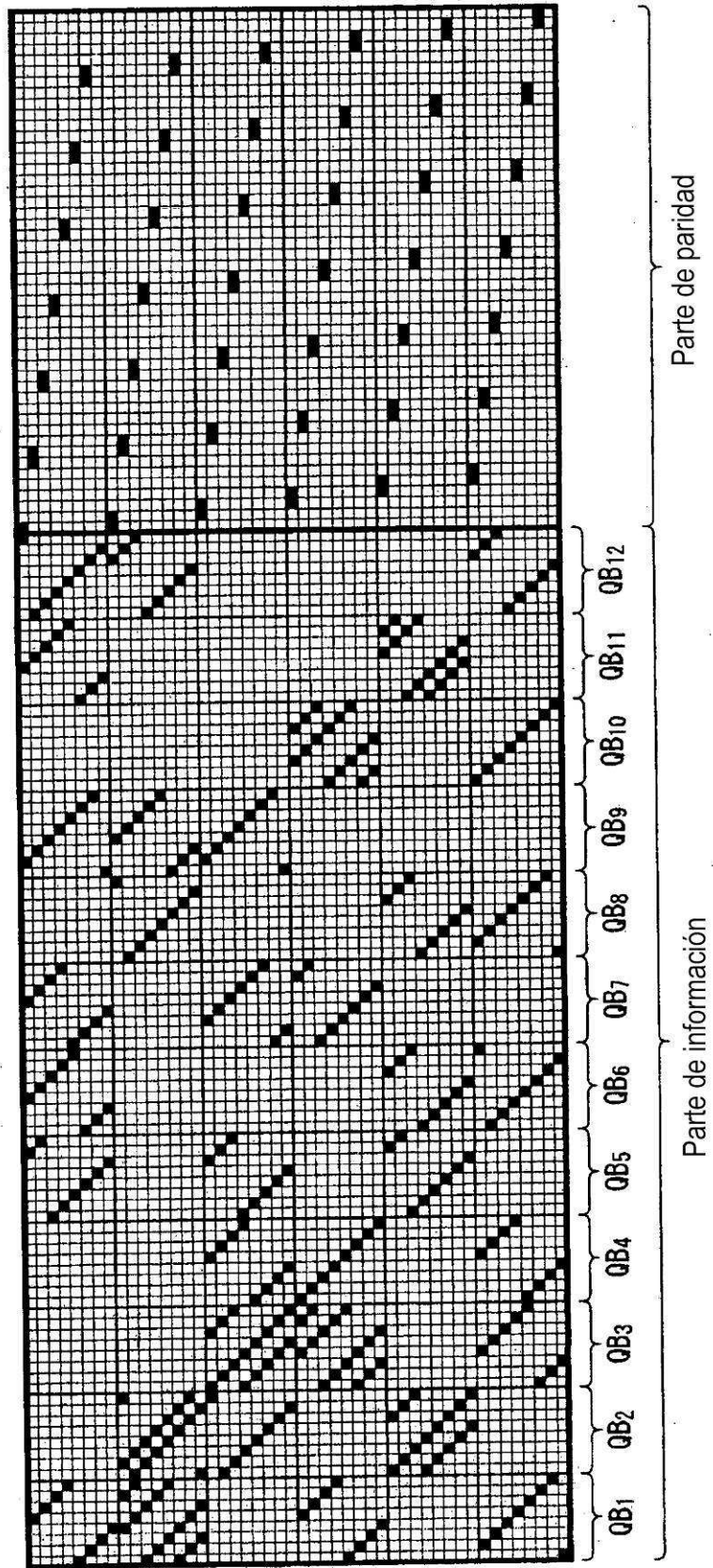


FIG. 8

Código de LDPC de tasa 5/15 (1/3)

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB														
1	416	2560	2912	3112	3216	4156	4969	6405	6723	6912	8593	8909			
2	2226	2957	3011	3575	4339	5485	6031	6396	7288	8978	9312	10218			
3	434	1114	1965	2291	3383	3536	4290	5139	9384	10008	10059	10147			
4	743	1941	2797	3693	3840	4582	5140	5420	6215	7077	7615	8716			
5	1515	1831	3441	4306	4879	4946	5383	6110	7404	8551	9569	10472			
6	1505	5682	7778												
7	6623	6830	7172												
8	3505	3941	7281												
9	914	8669	10270												
10	3622	7563	9388												
11	4554	5058	9930												
12	2707	4844	9609												
13	1714	3237	6883												
14	3878	4768	10017												
15	3334	8267	10127												

FIG. 9

Código de LDPC de tasa 6/15 (2/5)

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB																	
1	583	635	738	1344	1767	4143	5650	6658	6720	6922	8071	8750						
2	415	857	1685	1770	2605	3207	5023	5608	5696	6915	7019	8016						
3	771	886	1802	1866	1931	2190	3992	6137	7258	7792	8841	8970						
4	2254	3781	4108	4428	5396	5867	6810	7577	7766	8226	8827	9322						
5	227	324	888	4247	4367	4774	5864	6405	7889	8821	8963	9660						
6	500	806	1811	1928	2227	2520	3134	4030	4824	5140	9330	9693						
7	1435	1652	8171															
8	3366	3745	6543															
9	4645	8509	9286															
10	5790	7397	8972															
11	1799	4422	6597															
12	3847	4041	9276															
13	4946	7378	8683															
14	1993	5384	9186															
15	5646	6724	9015															
16	4439	4502	8474															
17	5107	7342	9442															
18	1387	2660	8910															

FIG. 10

Código de LDPC de tasa 7/15

OB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB																							
1	3	137	314	327	983	1597	2028	3043	3217	4109	6020	6178	6535	6560	7146	7180	7408	7790	7893	8123	8313	8526	8616	8638
2	356	1197	1208	1839	1903	2712	3088	3537	4091	4301	4919	5068	6025	6195	6324	6378	6686	6829	7558	7745	8042	8382	8587	8602
3	18	187	1115	1417	1463	2300	2328	3502	3805	4677	4827	5551	5968	6394	6412	6753	7169	7524	7695	7976	8069	8118	8522	8582
4	714	2713	2726	2964	3055	3220	3334	3459	5557	5765	5841	6290	6419	6573	6856	7786	7937	8156	8286	8327	8384	8448	8539	8559
5	3452	7935	8092	8623																				
6	56	1955	3000	8242																				
7	1809	4094	7991	8489																				
8	2220	6455	7849	8548																				
9	1006	2576	3247	6976																				
10	2177	6048	7795	8295																				
11	1413	2595	7446	8594																				
12	2101	3714	7541	8531																				
13	10	5961	7484																					
14	3144	4636	5282																					
15	5708	5875	8390																					
16	3322	5223	7975																					
17	197	4653	8283																					
18	598	5393	8624																					
19	906	7249	7542																					
20	1223	2148	8195																					
21	976	2001	5005																					

FIG. 11

Código de LDPC de tasa 8/15

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB																							
1	32	384	430	591	1296	1976	1999	2137	2175	3638	4214	4304	4486	4662	4999	5174	5700	6969	7115	7138	7189			
2	1788	1881	1910	2724	4504	4928	4973	5616	5686	5718	5846	6523	6893	6994	7074	7100	7277	7399	7476	7480	7537			
3	2791	2824	2927	4196	4298	4800	4948	5361	5401	5688	5818	5862	5969	6029	6244	6645	6962	7203	7302	7454	7534			
4	574	1461	1826	2056	2069	2387	2794	3349	3366	4951	5826	5834	5903	6640	6762	6786	6859	7043	7418	7431	7554			
5	14	178	675	823	890	930	1209	1311	2898	4339	4600	5203	6485	6549	6970	7208	7218	7298	7454	7457	7462			
6	4075	4188	7313	7553																				
7	5145	6018	7148	7507																				
8	3198	4858	6983	7033																				
9	3170	5126	5625	6901																				
10	2839	6093	7071	7450																				
11	11	3735	5413																					
12	2497	5400	7238																					
13	2067	5172	5714																					
14	1889	7173	7329																					
15	1795	2773	3499																					
16	2695	2944	6735																					
17	3221	4625	5897																					
18	1690	6122	6816																					
19	5013	6839	7358																					
20	1601	6849	7415																					
21	2180	7389	7543																					
22	2121	6838	7054																					
23	1948	3109	5046																					
24	272	1015	7464																					

FIG. 12

Código de LDPC de tasa 9/15 (3/5)

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB											
1	71	1478	1901	2240	2649	2725	3592	3708	3965	4080	5733	6198
2	393	1384	1435	1878	2773	3182	3586	5465	6091	6110	6114	6327
3	160	1149	1281	1526	1566	2129	2929	3095	3223	4250	4276	4612
4	289	1446	1602	2421	3559	3796	5590	5750	5763	6168	6271	6340
5	947	1227	2008	2020	2266	3365	3588	3867	4172	4250	4865	6290
6	3324	3704	4447									
7	1206	2565	3089									
8	529	4027	5891									
9	141	1187	3206									
10	1990	2972	5120									
11	752	796	5976									
12	1129	2377	4030									
13	6077	6108	6231									
14	61	1053	1781									
15	2820	4109	5307									
16	2088	5834	5988									
17	3725	3945	4010									
18	1081	2780	3389									
19	659	2221	4822									
20	3033	6060	6160									
21	756	1489	2350									
22	3350	3624	5470									
23	357	1825	5242									
24	585	3372	6062									
25	561	1417	2348									
26	971	3719	5567									
27	1005	1675	2062									

FIG. 13

Código de LDPC de tasa 10/15 (2/3)

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB												
1	0	1286	1460	1548	1613	2084	2481	2622	3196	3369	3451	4297	4620
2	1	122	373	971	1407	1516	1847	2880	3108	3448	3529	3799	4358
3	2	107	164	259	864	929	2350	2650	3125	3399	3833	3996	5287
4	3	342	3529										
5	4	2147	4198										
6	5	1880	4836										
7	6	3864	4910										
8	7	243	1542										
9	8	1436	3011										
10	9	2167	2512										
11	10	1003	4606										
12	11	705	2835										
13	12	2365	3426										
14	13	2474	3848										
15	14	1360	1743										
16	0	163	2536										
17	1	1180	2583										
18	2	509	1542										
19	3	1005	4418										
20	4	5117	5212										
21	5	2155	2922										
22	6	347	2696										
23	7	226	4296										
24	8	487	1560										
25	9	1640	3926										
26	10	149	2928										
27	11	563	2364										
28	12	635	688										
29	13	231	1684										
30	14	1129	3894										

FIG. 14

Código de LDPC de tasa 11/15

QB	Índices de nodo de comprobación para el primer bit en cada bloque cíclico QB											
1	3	478	554	683	1009	1481	1801	1924	2616	3198	3437	4207
2	4	2135	2681									
3	5	3107	4027									
4	6	2637	3373									
5	7	3449	3830									
6	8	2060	4129									
7	9	2742	4184									
8	10	1070	3946									
9	11	984	2239									
10	0	1458	3031									
11	1	1328	3003									
12	2	1137	1716									
13	3	132	3725									
14	4	638	1817									
15	5	1774	3447									
16	6	1257	3632									
17	7	542	3694									
18	8	1015	1945									
19	9	412	1948									
20	10	995	2238									
21	11	1907	4141									
22	0	2480	3079									
23	1	1088	3021									
24	2	713	1379									
25	3	997	3903									
26	4	2323	3361									
27	5	986	1110									
28	6	142	2532									
29	7	1690	2405									
30	8	1298	1881									
31	9	174	615									
32	10	1648	3112									
33	11	1415	2808									

FIG. 15A

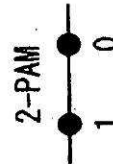
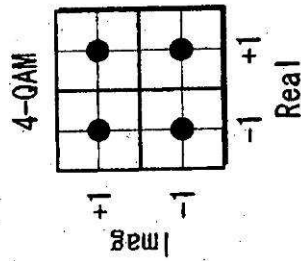


FIG. 15B

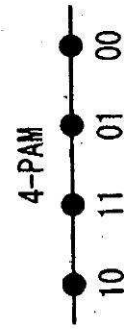
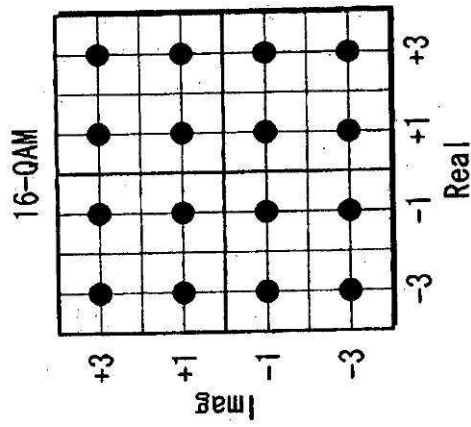


FIG. 15C

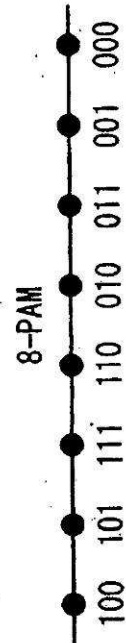
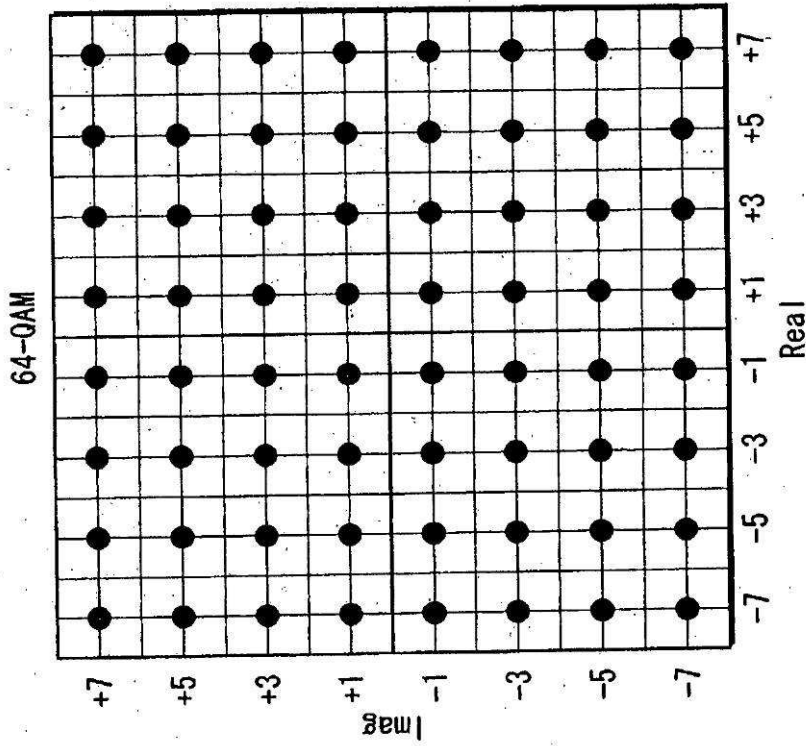


FIG. 16C

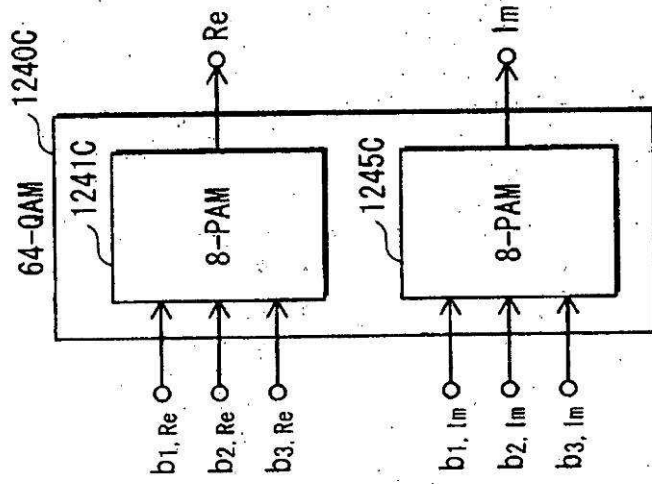


FIG. 16B

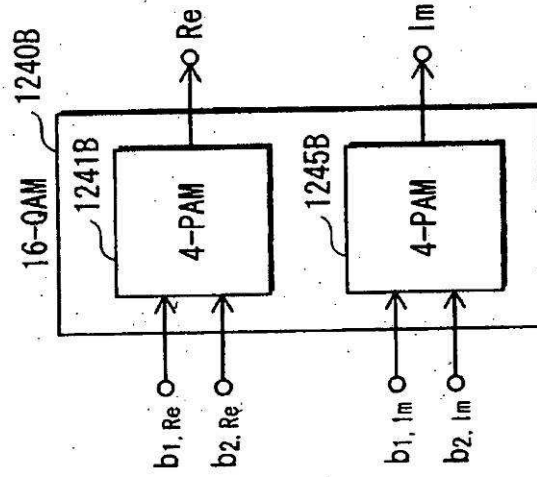


FIG. 16A

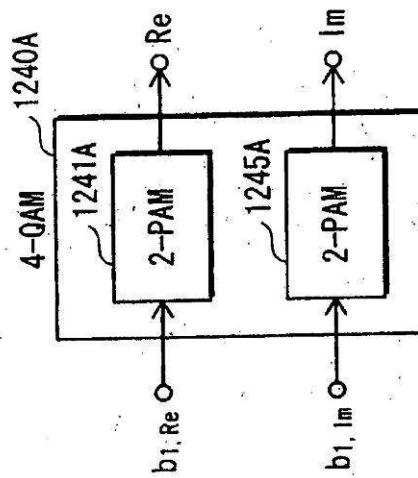


FIG. 17

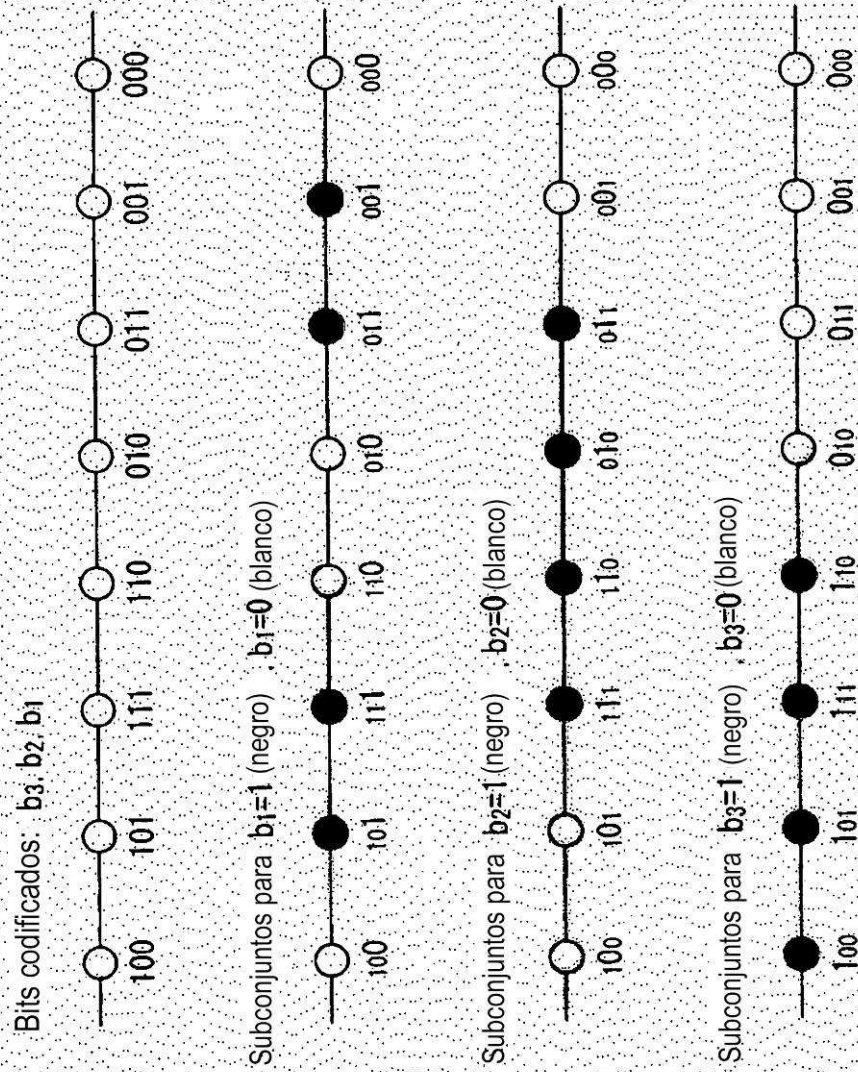


FIG. 18A

QB ₁	b _{1, Re}	b _{1, Im}								S ₁	Sección 1
QB ₂	b _{1, Re}	b _{1, Im}								S ₂	
QB ₃	b _{2, Re}	b _{2, Im}								S ₁	
QB ₄										S ₁	Sección 2
QB ₅										S ₂	
QB ₆										S ₁	
QB ₇										S ₁	Sección 3
QB ₈										S ₂	
QB ₉										S ₁	
QB ₁₀										S ₁	Sección 4
QB ₁₁										S ₂	
QB ₁₂										S ₁	
QB ₁₃										S ₁	Sección 5
QB ₁₄										S ₂	
QB ₁₅										S ₂	

FIG. 18B

QB ₁	b _{1, Re}	b _{1, Im}							S ₁	Sección 1
QB ₂	b _{2, Re}	b _{2, Im}								
QB ₃	b _{1, Re}	b _{1, Im}							S ₂	
QB ₄	b _{2, Re}	b _{2, Im}								
QB ₅									S ₁	Sección 2
QB ₆										
QB ₇									S ₂	
QB ₈										
QB ₉									S ₁	Sección 3
QB ₁₀										
QB ₁₁									S ₂	
QB ₁₂										
QB ₁₃										
QB ₁₄										
QB ₁₅										

FIG. 18C

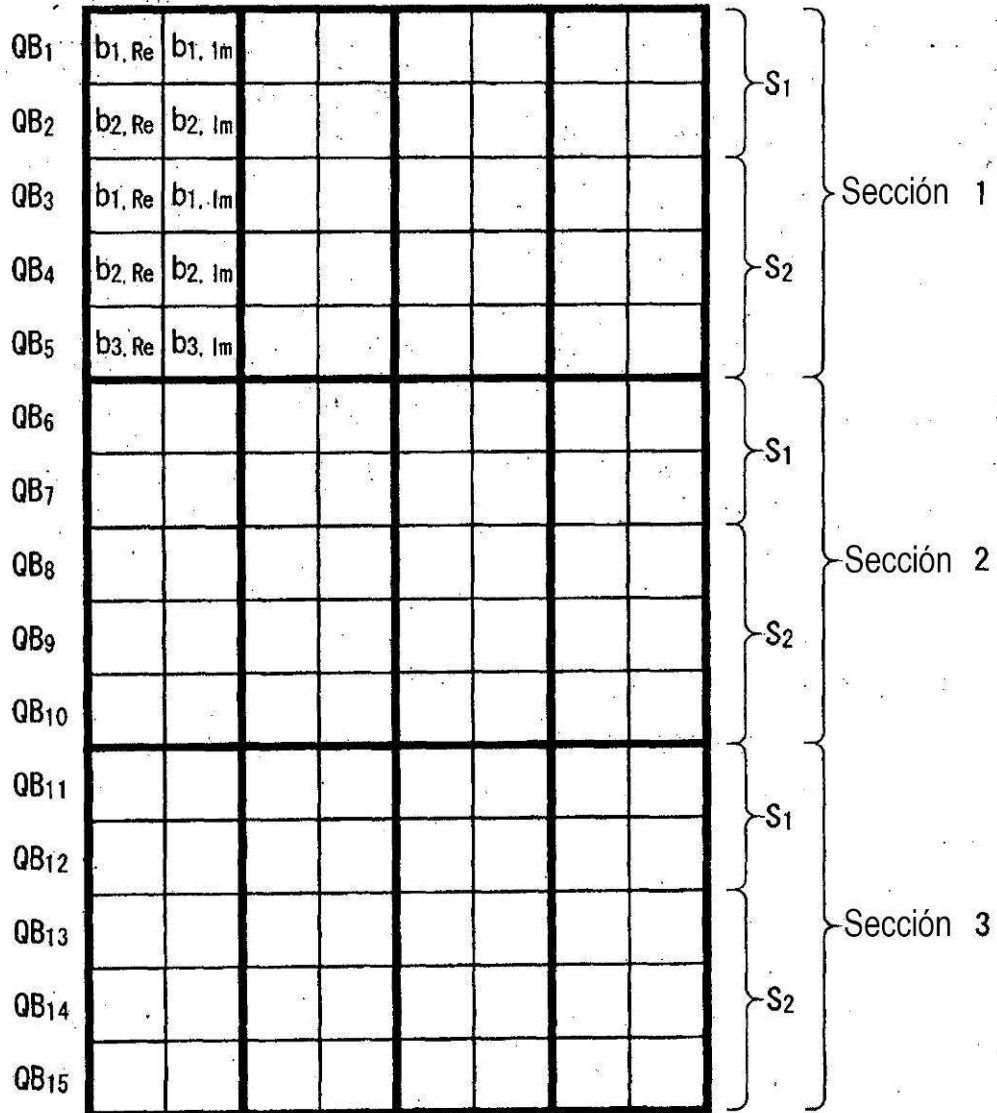


FIG. 19

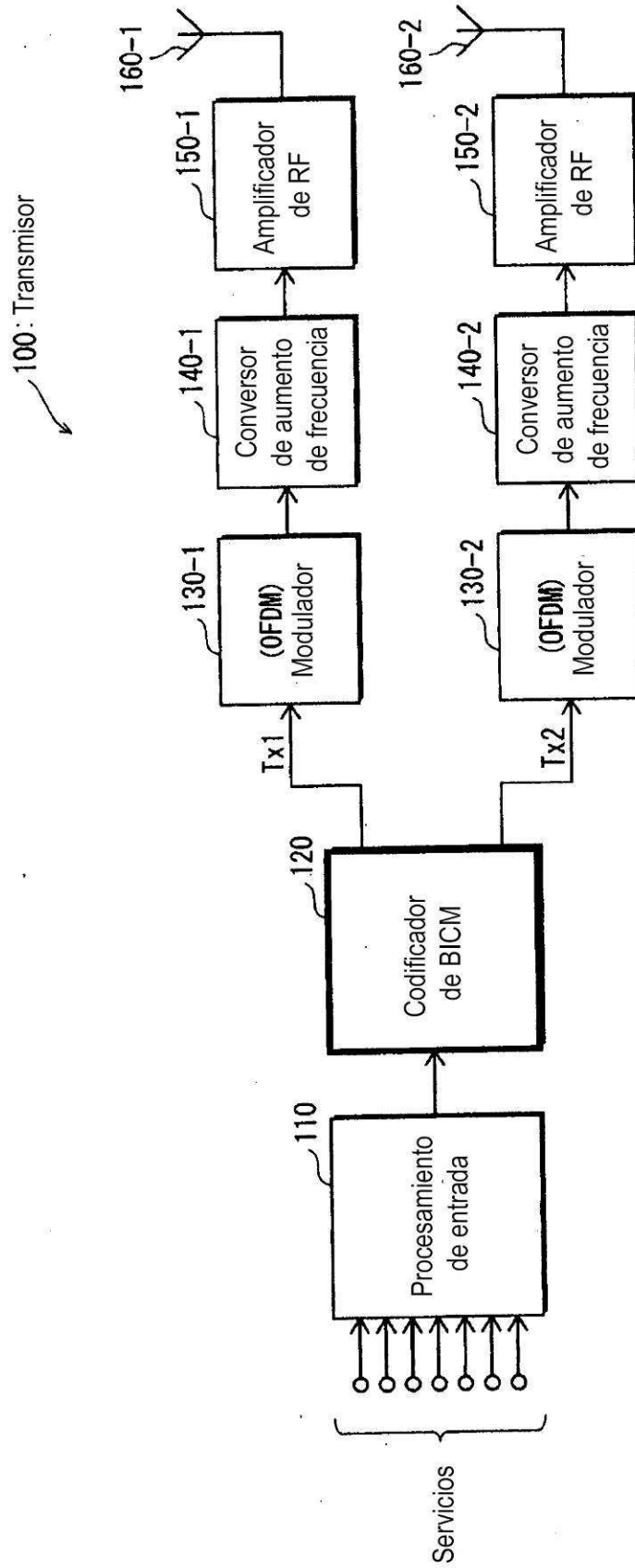


FIG. 20

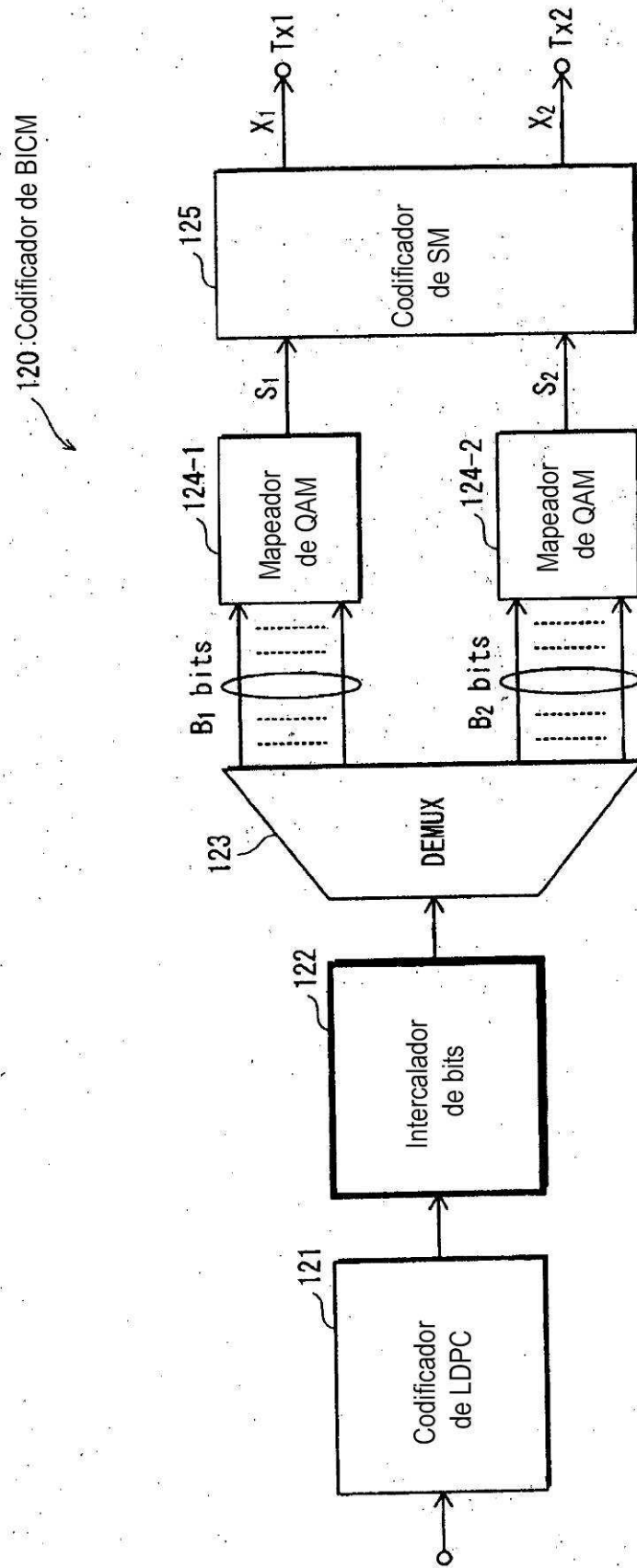


FIG.21

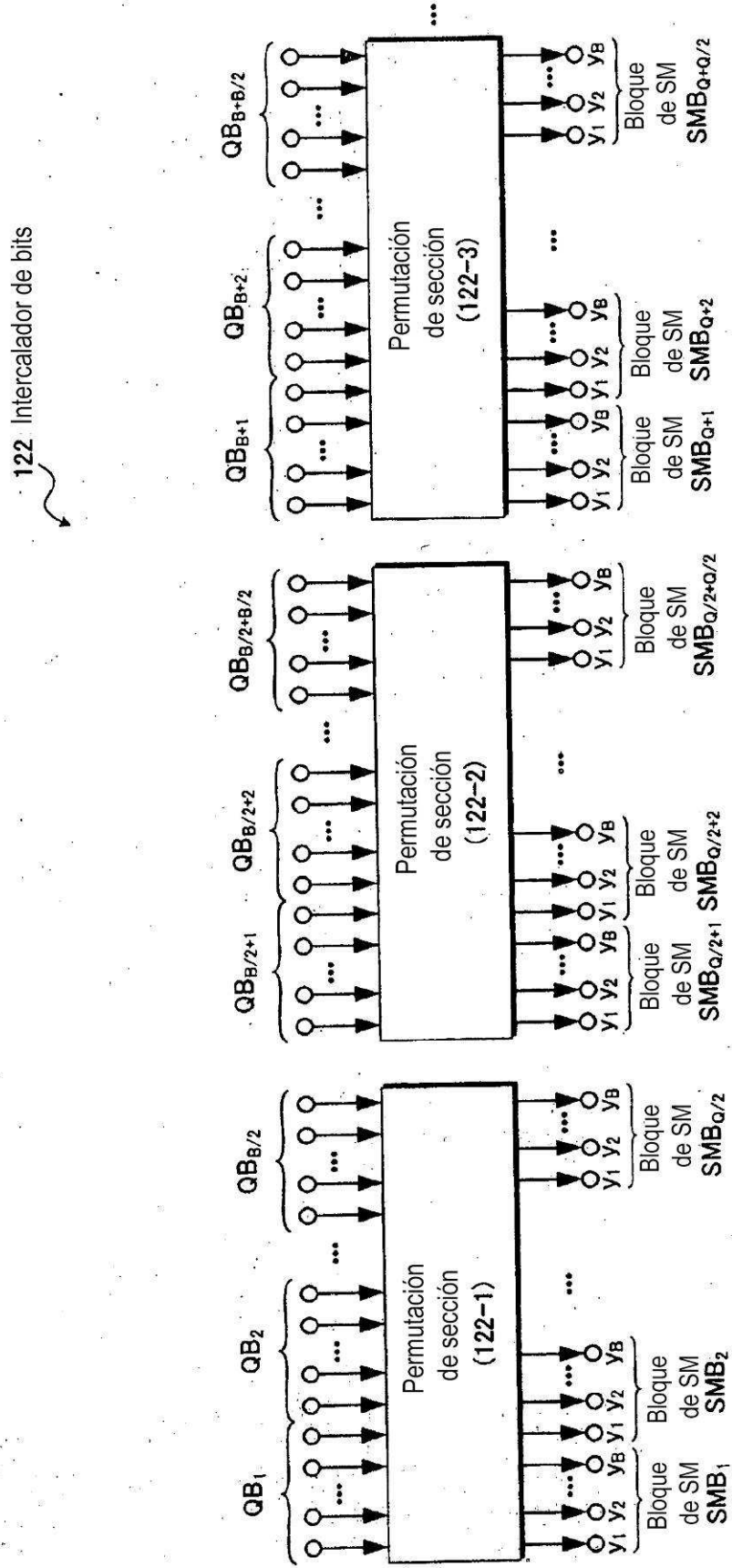


FIG.22A

122-1A: Unidad de permutación de sección

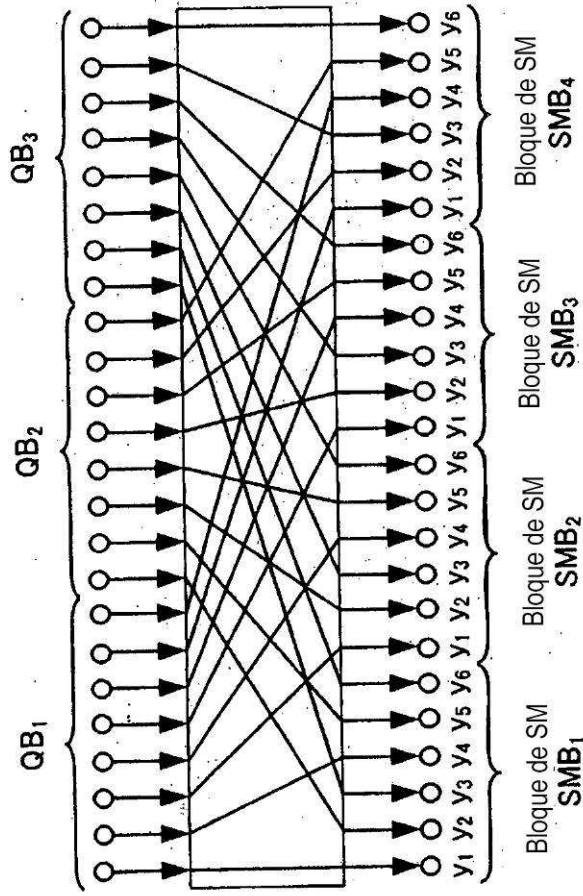


FIG.22B

122-1B : Unidad de permutación de sección

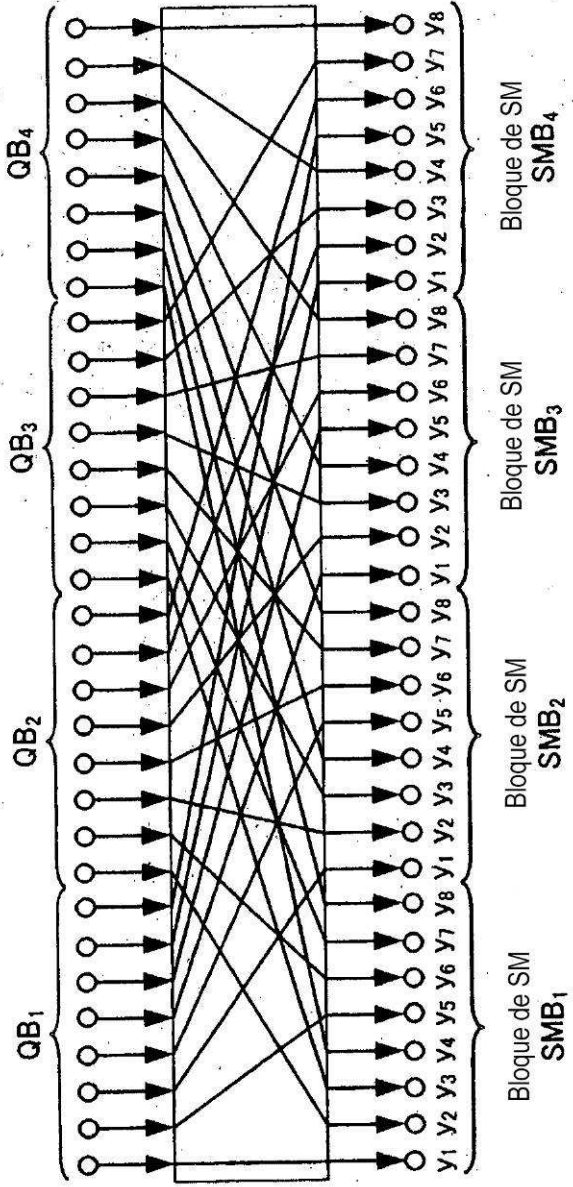


FIG.22C

122-1C: Unidad de permutación de sección

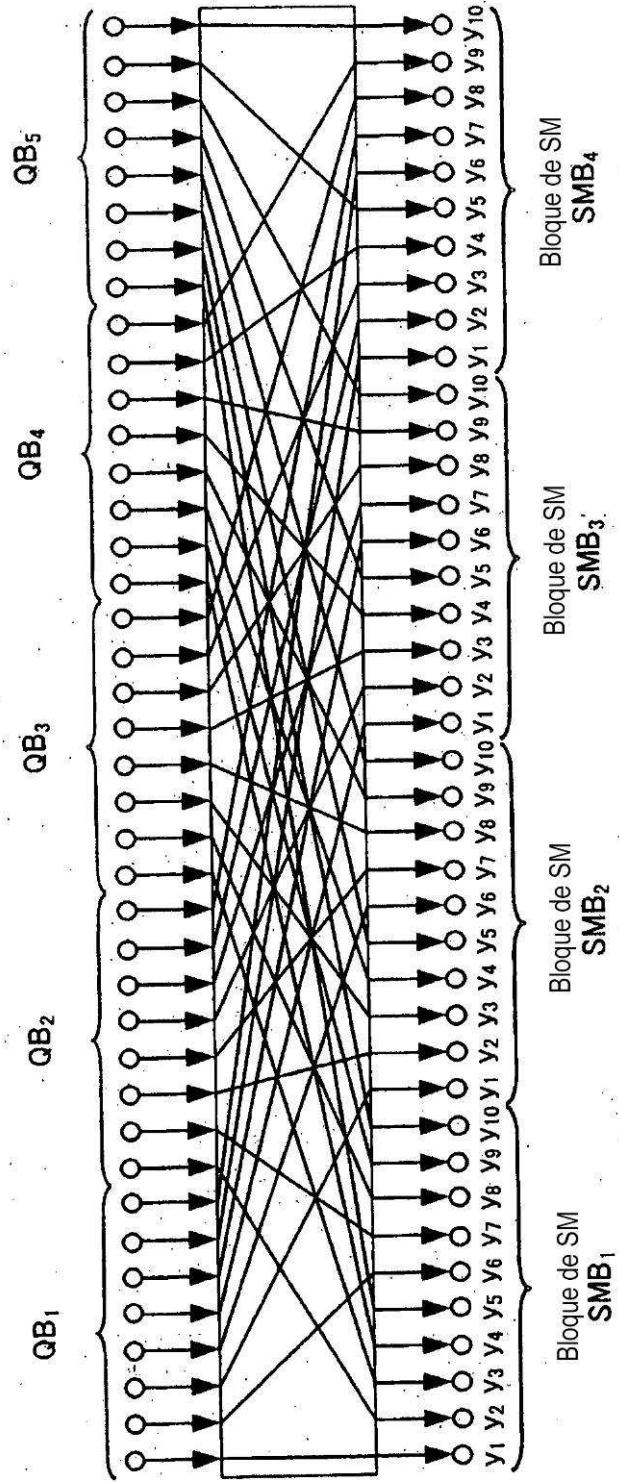


FIG.23A

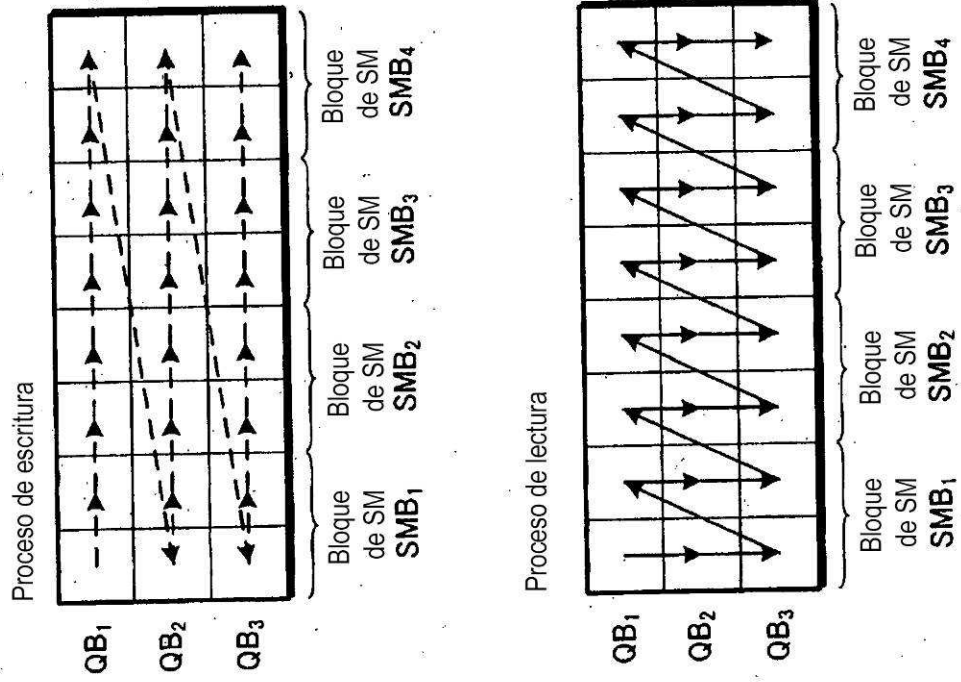


FIG.23B

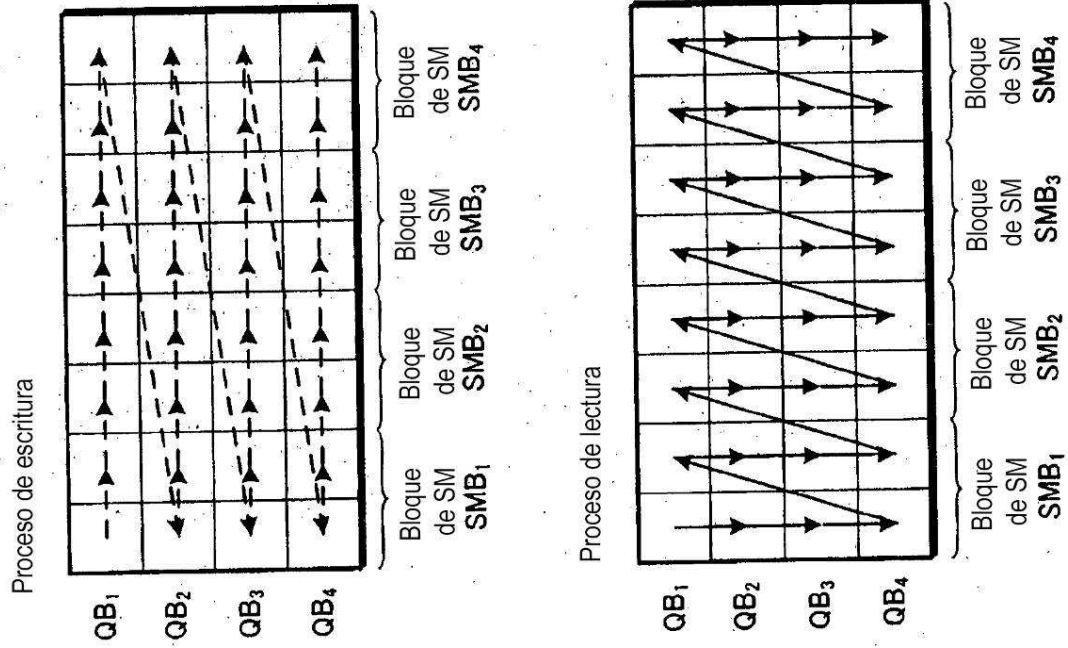


FIG.23C

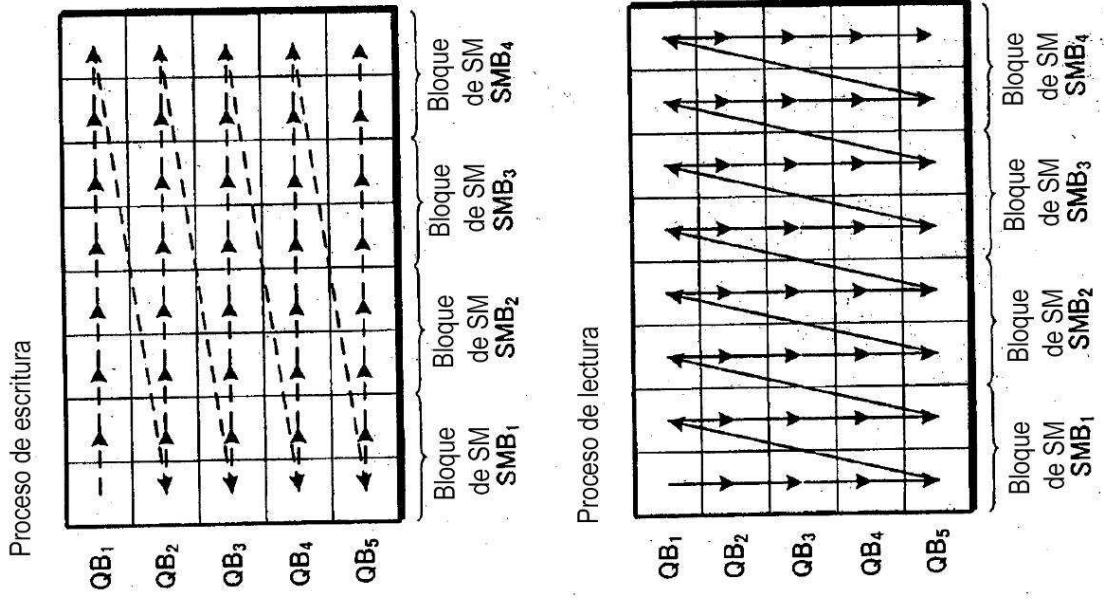


FIG. 24A

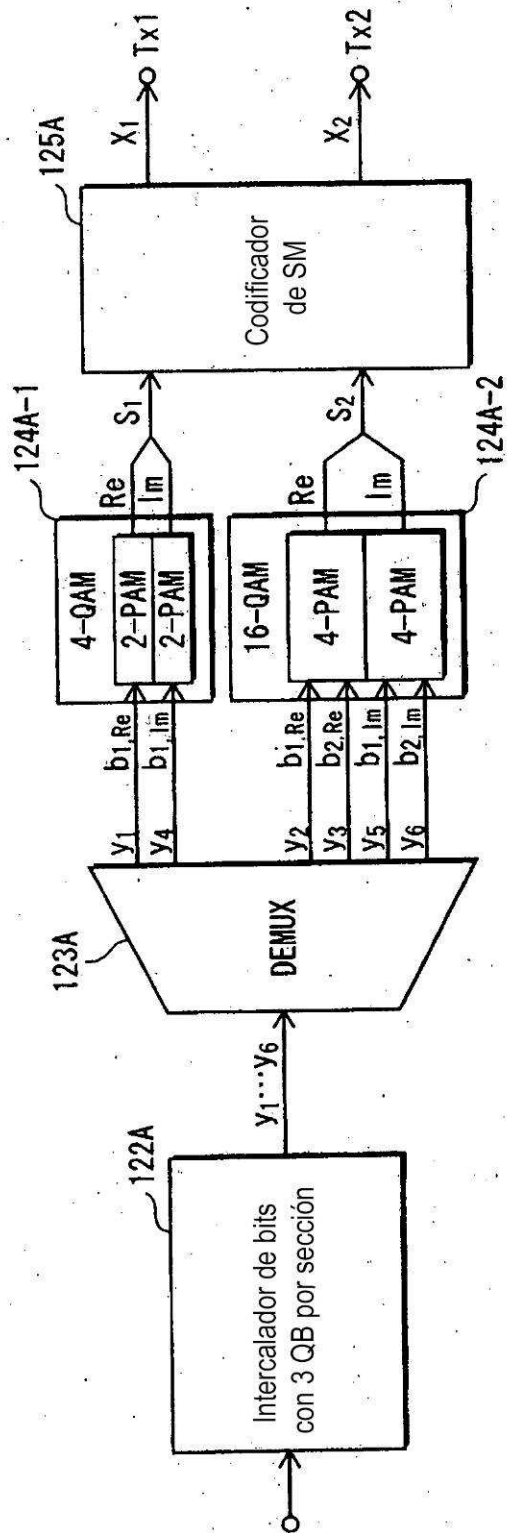


FIG. 24B

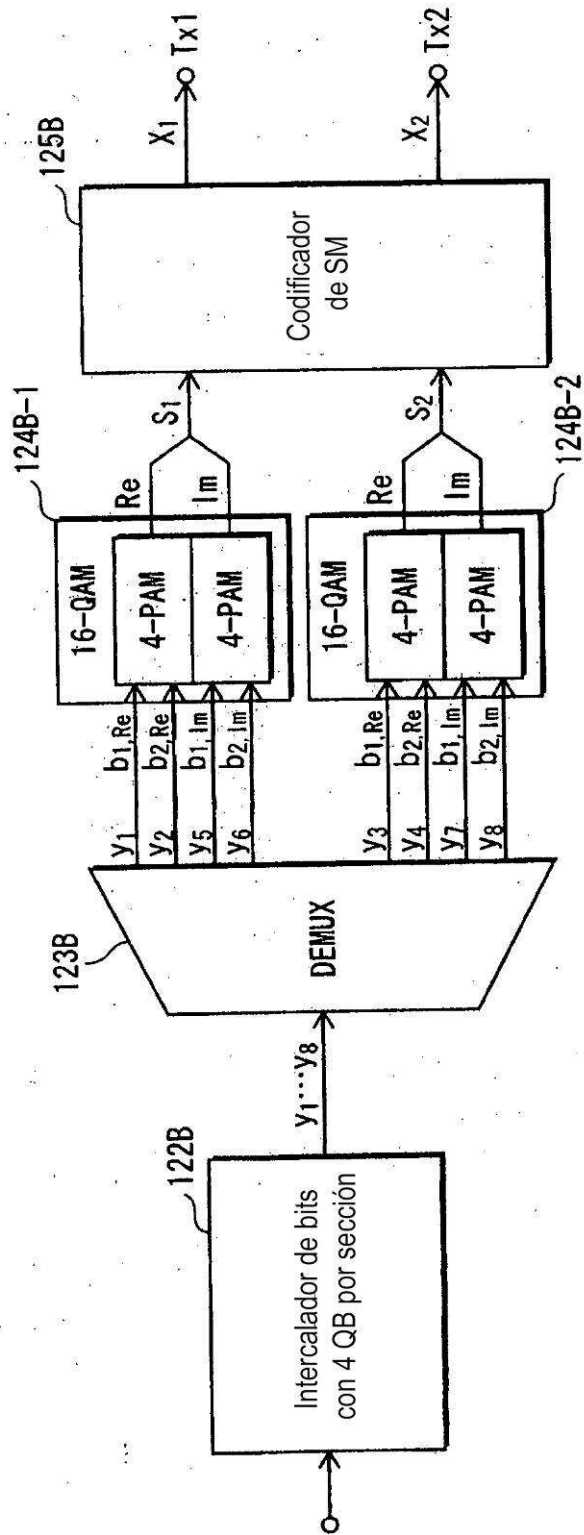


FIG. 24C

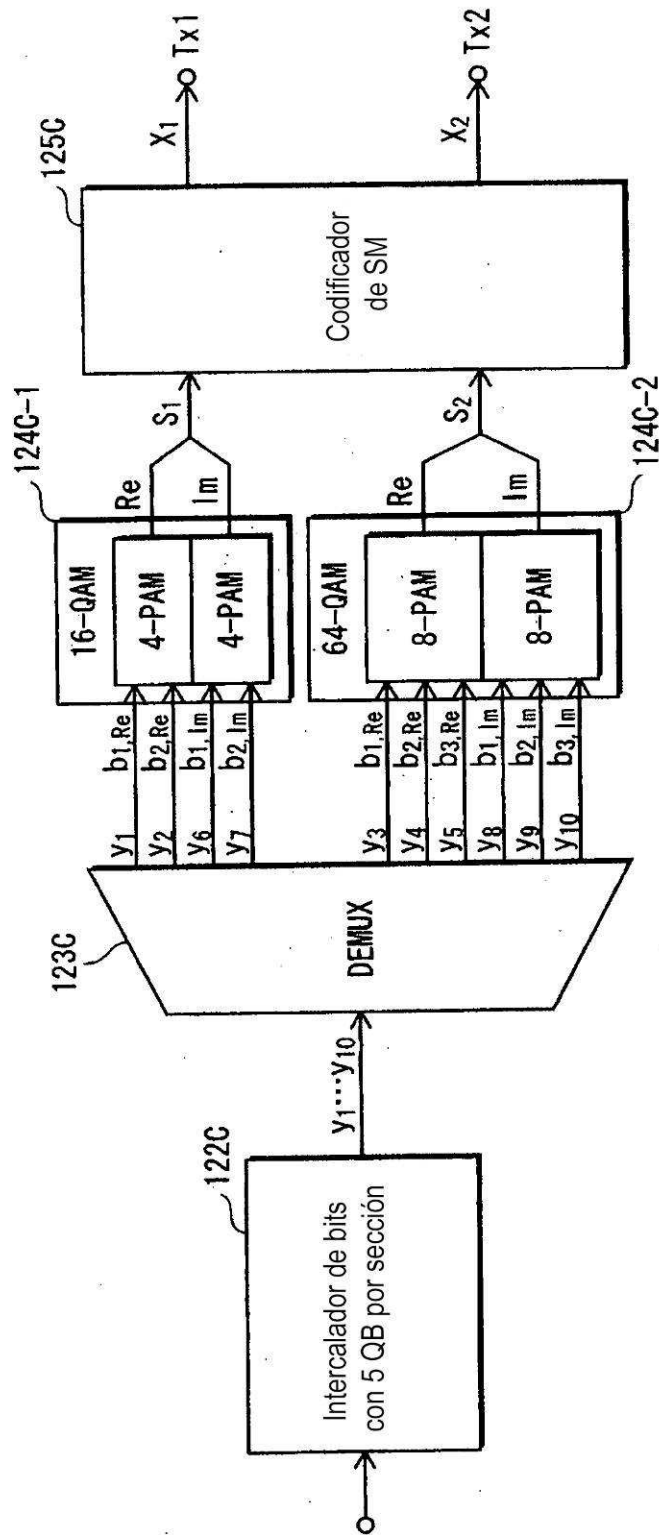


FIG. 25

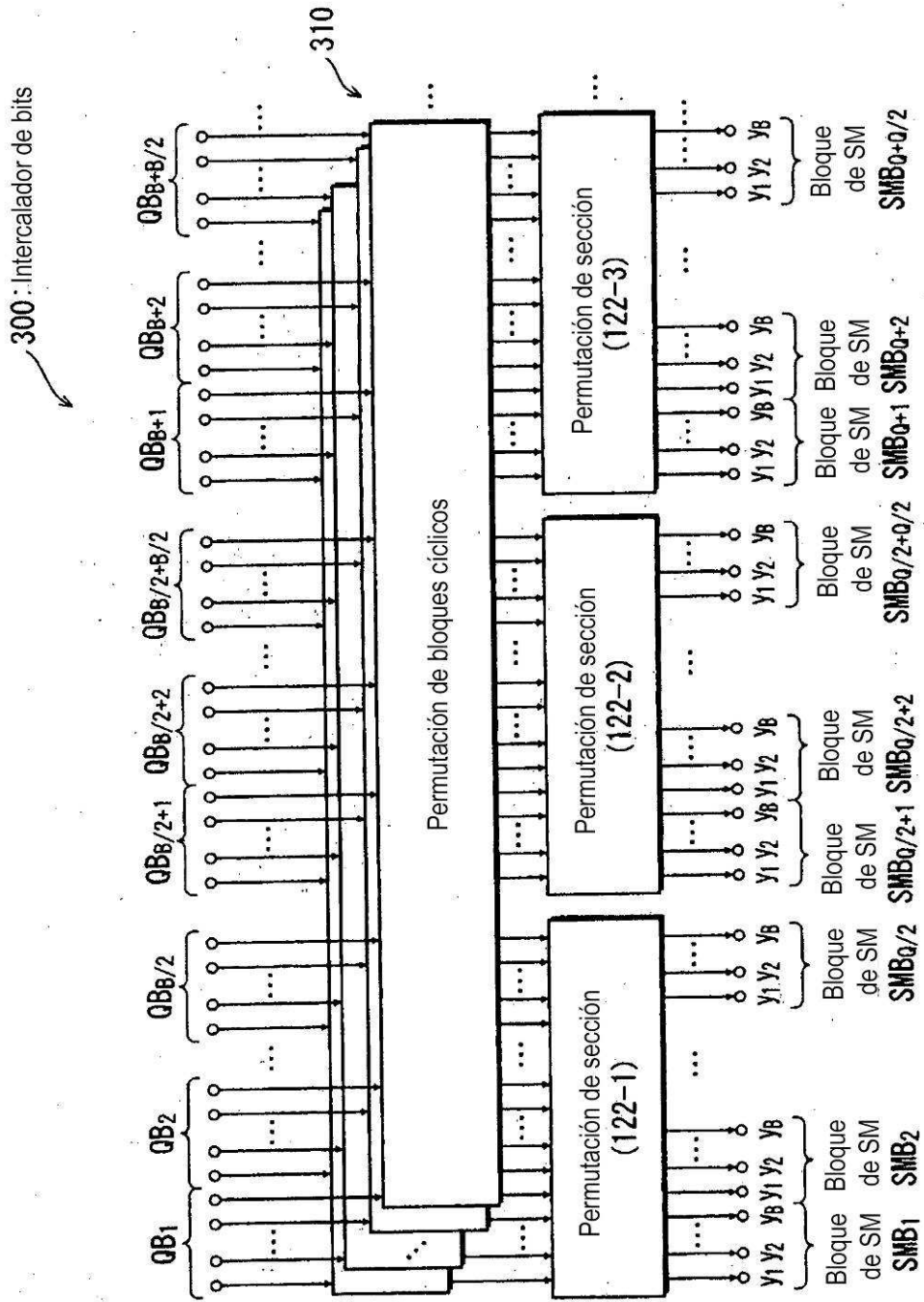


FIG. 26

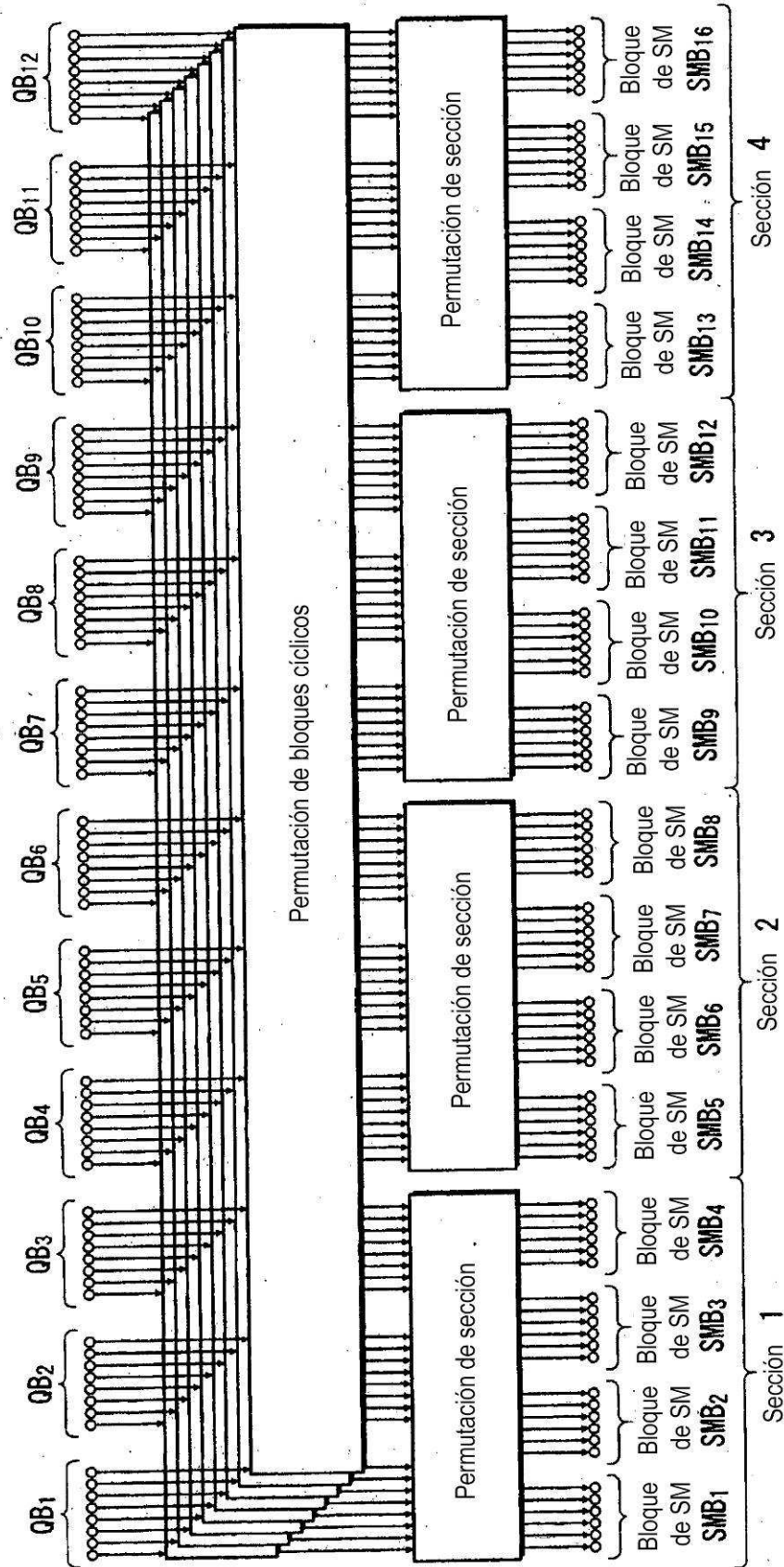


FIG. 27

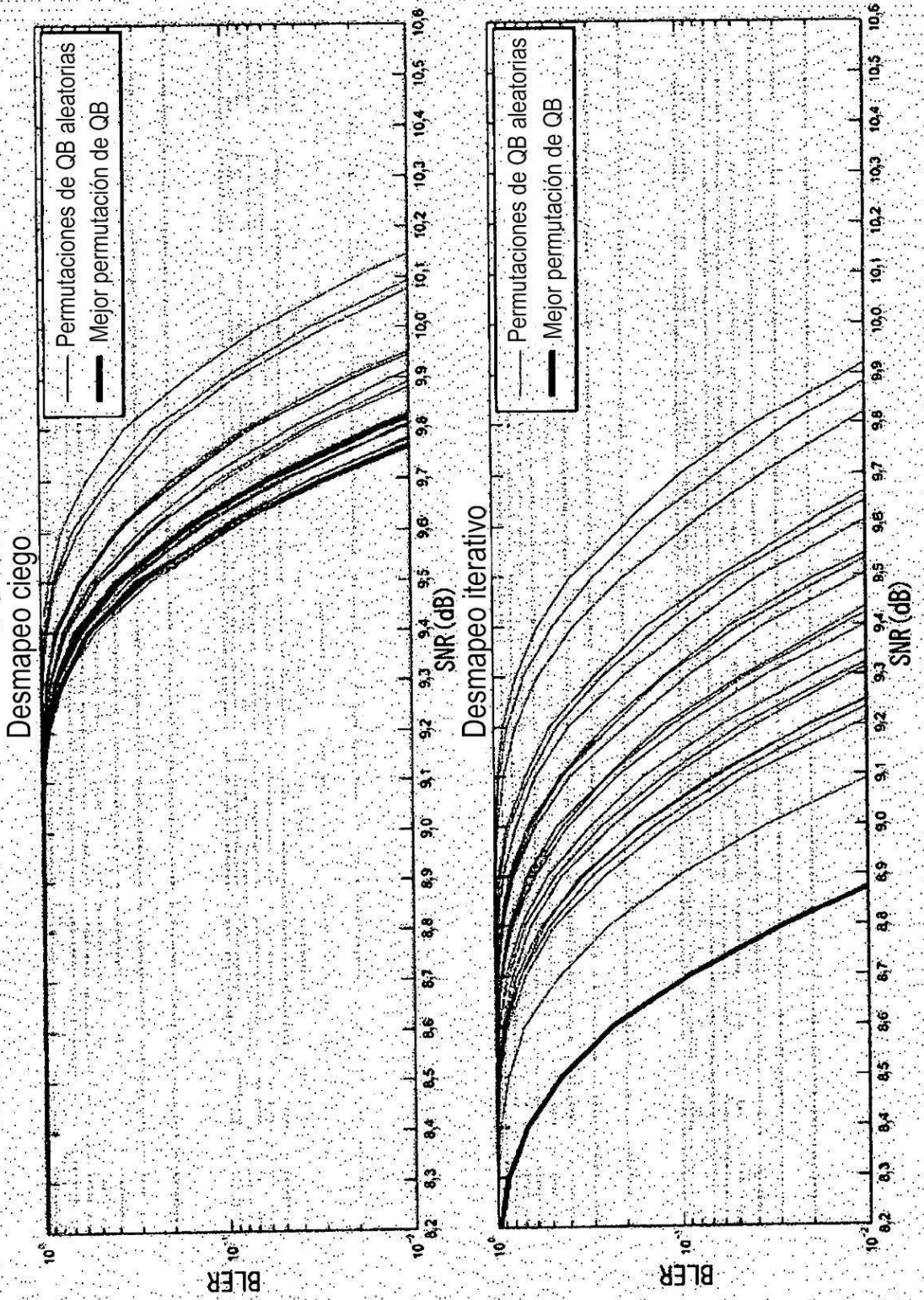


FIG. 28A

		Sección										
		1	2	3	4	5	6	7	8	9	10	11
S ₁	b1.Re, b1.Im	6	34	43	12	40	8	7	44	29	23	27
	b2.Re, b2.Im	3	20	25	21	13	30	11	39	19	33	14
S ₂	b1.Re, b1.Im	38	2	28	35	37	9	10	24	36	17	31
	b2.Re, b2.Im	4	26	32	41	15	16	42	22	1	18	5

FIG. 28B

		Sección										
		1	2	3	4	5	6	7	8	9	10	11
S ₁	b1.Re, b1.Im	6	34	43	12	40	8	10	44	29	23	27
	b2.Re, b2.Im	3	20	25	21	13	30	11	39	19	33	14
S ₂	b1.Re, b1.Im	38	2	28	35	37	9	42	24	36	17	31
	b2.Re, b2.Im	4	26	32	41	15	16	7	22	1	18	5

FIG. 28C

		Sección										
		1	2	3	4	5	6	7	8	9	10	11
S ₁	b1.Re, b1.Im	10	40	43	29	23	6	44	27	8	34	12
	b2.Re, b2.Im	11	19	3	14	30	33	20	25	39	21	13
S ₂	b1.Re, b1.Im	37	35	31	36	28	38	24	42	17	2	9
	b2.Re, b2.Im	41	5	7	15	4	22	32	18	1	16	26

FIG. 29A

Relación de potencia de Tx: 1/1 Bits por canal: 6

CR	Permutaciones de QB																																												
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	Sección 10	Sección 11	Sección 12	Sección 13	Sección 14	Sección 15																														
1/3	17	5	34	33	28	38	22	13	32	14	44	7	27	23	18	41	10	35	21	15	45	42	26	31	39	29	12	4	1	2	40	36	19	20	43	9	16	3	24	11	37	25	30	8	6
2/5	20	16	34	41	28	36	19	35	42	45	43	2	1	8	30	12	9	14	10	38	15	22	6	5	24	13	31	32	23	27	40	39	18	33	3	29	25	7	21	44	17	26	37	11	4
7/15	13	11	44	41	24	12	16	27	14	22	32	5	17	29	39	6	35	30	10	8	37	3	38	1	7	42	26	15	28	34	9	23	43	4	40	2	20	25	36	21	33	31	18	19	45
8/15	12	27	14	35	13	38	7	39	9	19	43	33	24	25	10	6	45	21	2	28	4	3	17	15	40	42	22	8	41	11	32	16	18	44	31	37	30	26	29	34	36	23	5	20	1
3/5	32	38	25	18	28	34	7	39	15	20	40	44	19	12	29	14	17	21	33	5	24	36	41	31	10	6	27	45	42	37	13	43	11	26	16	22	2	1	3	8	30	9	23	4	35
2/3	19	33	39	10	14	34	27	3	40	20	36	32	16	17	43	7	9	26	11	44	21	5	42	31	6	41	8	4	24	13	25	15	18	23	1	45	30	2	38	12	29	22	35	28	37
11/15	5	35	39	3	25	16	44	17	4	32	13	12	8	26	45	10	6	15	21	40	43	27	24	33	2	28	41	29	19	38	14	20	30	36	7	23	34	1	18	22	42	11	9	37	31

FIG. 29B

Relación de potencia de Tx: 1/1 Bits por canal: 8

CR	Permutaciones de QB											
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	Sección 10	Sección 11	
1/3	9 37 33 39 38 28 14 3	43 36 1 20 4 7 12 6	13 35 8 23 19 32 42 25	41 10 44 30 24 31 40 27	15 26 21 29 5 17 11	34 22 16 18 2 45	7 21 43 35 27 4 24 5	16 20 30 10 17 42 41	44 15 13 31 36 23 12 37 18	1 19 40 22 29 9 38 8	6 34 14 26 39 3 25 32	28 33 11 2 45
2/5	8 12 38 21 28 19 24 6	31 17 27 20 32 5 35 2	37 1 4 3 43 9 41	33 26 15 39 18 29 11 30 7	44 23 25 16 14 10 34 36	22 42 13 40 45	8 12 38 21 28 19 24 6	31 17 27 20 32 5 35 2	37 1 4 3 43 9 41	33 26 15 39 18 29 11 30 7	44 23 25 16 14 10 34 36	22 42 13 40 45
7/15	8 12 38 21 28 19 24 6	31 17 27 20 32 5 35 2	37 1 4 3 43 9 41	33 26 15 39 18 29 11 30 7	44 23 25 16 14 10 34 36	22 42 13 40 45	8 12 38 21 28 19 24 6	31 17 27 20 32 5 35 2	37 1 4 3 43 9 41	33 26 15 39 18 29 11 30 7	44 23 25 16 14 10 34 36	22 42 13 40 45
8/15	17 39 38 26 41 10 33 6	28 5 14 3 42 22 31 43	25 40 44 24 8 1 12 4	29 15 7 20 34 2 36 23	37 16 11 9 30 27 32 21	35 13 18 19 45	3 5 24 3 15 2 40 11	29 18 42 12 34 16 31 21	41 19 44 14 38 25 37 36 32 7	1 28 5 10 33 9 6 17 4	13 39 23 30 26 43 8 35 20	27 22 45
3/5	24 3 15 2 40 11 29 18	42 12 34 16 31 21 41 19	44 14 38 25 37 36 32 7 4 7 41	39 42 17 14 11 8 22 32	12 28 15 21 5 34 26	13 30 16 33 44 31 45	2/3 40 38 36 35 1 23 18 9	24 29 43 27 2 19 3 10 25	20 37 6 4 7 41 39 42	17 14 11 8 22 32 12 28 15 21 5 34 26	13 30 16 33 44 31 45	
11/15	15 5 37 20 18 43 1 33 12	29 30 27 21 24 34 4 7 44	41 36 25 16 40 11 19 32	28 23 8 22 38 35 17 2 42 13	14 26 39 3 31 6 10 9 45							

FIG. 29C

Relación de potencia de Tx: 1/1 Bits por canal: 10

CR	Permutaciones de QB																																												
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9																																				
1/3	27	17	42	8	30	38	6	15	32	36	22	18	40	26	14	41	45	29	23	9	20	4	44	37	2	43	12	11	10	28	21	16	5	13	31	33	3	1	35	7	39	34	24	19	25
2/5	23	27	11	16	42	19	25	44	39	33	34	32	22	35	12	4	2	24	1	10	9	14	28	37	29	36	20	7	8	13	3	17	40	41	31	30	5	6	15	21	45	26	38	43	18
7/15	9	1	33	4	20	16	29	41	38	6	19	14	35	30	39	43	15	27	44	10	11	3	24	18	7	45	8	37	34	22	31	2	40	36	12	32	13	42	25	17	28	21	26	5	23
8/15	27	3	43	12	17	18	8	40	22	15	31	7	41	29	21	30	6	26	28	36	39	9	19	16	32	5	13	24	1	4	10	23	14	35	2	42	37	44	38	34	33	11	45	25	20
3/5	17	28	39	7	14	29	16	35	41	45	2	5	18	1	32	42	13	37	34	21	33	25	40	12	6	30	31	24	8	20	23	4	3	9	11	27	22	38	44	15	10	19	43	36	26
2/3	38	30	11	27	17	16	22	45	21	44	1	23	3	2	35	7	8	12	39	13	40	6	42	36	14	18	34	31	28	24	10	5	15	26	9	20	19	37	32	29	25	33	4	43	41
11/15	27	4	28	37	39	44	8	1	18	41	45	29	42	19	15	34	2	40	17	9	10	33	31	25	35	21	7	30	43	14	3	6	20	22	36	12	32	38	16	5	13	24	26	11	23

FIG. 30A

Relación de potencia de Tx: 1/2 Bits por canal: 6

CR	Permutaciones de QB																																												
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	Sección 10	Sección 11	Sección 12	Sección 13	Sección 14	Sección 15																														
1/3	20	23	40	15	19	21	27	44	9	10	11	36	18	38	32	35	39	31	16	33	42	30	1	7	34	43	45	17	28	22	8	4	2	14	24	41	37	25	12	26	5	3	6	13	29
2/5	20	16	34	41	28	36	19	35	42	45	43	2	1	8	30	12	9	14	10	38	15	22	6	5	24	13	31	32	23	27	40	39	18	33	3	29	25	7	21	44	17	26	37	11	4
7/15	34	13	24	16	40	19	23	38	1	28	36	21	9	6	2	42	44	8	43	33	5	22	41	32	29	45	15	18	26	37	27	31	10	17	30	11	14	20	7	3	35	4	39	25	12
8/15	8	25	22	18	28	20	3	23	4	33	38	19	27	31	11	6	45	24	29	39	7	26	41	2	10	40	32	13	14	9	1	34	5	35	36	21	42	37	12	16	30	17	15	44	43
3/5	31	43	26	20	44	39	18	28	11	37	12	36	34	42	40	9	7	21	22	6	16	27	29	13	8	30	19	38	45	32	4	2	10	5	1	14	17	41	24	35	3	23	15	33	25
2/3	10	24	31	4	5	43	22	34	21	18	36	12	11	9	13	35	41	15	20	29	8	16	2	40	27	25	39	6	33	45	30	28	37	23	1	14	7	3	26	42	44	38	19	17	32
11/15	5	35	39	3	25	16	44	17	4	32	13	12	8	26	45	10	6	15	21	40	43	27	24	33	2	28	41	29	19	38	14	20	30	36	7	23	34	1	18	22	42	11	9	37	31

FIG. 30B

Relación de potencia de Tx: 1/2 Bits por canal: 8

CR	Permutaciones de QB										
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	Sección 10	Sección 11
1/3	4 16 25 1 19 42 36 8 13 34 41 6 37 9 12 17	3 35 32 22 2 39 11 21 14 33 15 23 44 18 26 40	43 24 10 5 28 20 29 31 7 27 30 38 45	2 5 7 21 43 35 27 4 24 5 16 20 30 10 17 42 41 44	15 13 31 36 23 12 37 18 1 19 40 22 29 9 38 8 6 34 14 26 39 3 25 32 28 33 11 2 45	28 24 29 32 11 4 1 3 30 44 6 7 23 42 25 17 26 2 36 13 39 43 38 16 40 9 31 18 45	8 15 28 29 19 22 35 43 44 16 21 38 41 5 27 37 15 42 7 18 9 20 25 10 40 4 34 3 31 2 12 14 6 17 26 8 30 1 33 39 23 13 36 11 32 24 45	3 5 27 20 32 18 41 33 6 12 35 21 14 9 31 37 23 16 42 40 43 13 36 34 26 22 30 28 8 19 1 44 3 38 11 39 10 24 29 25 17 7 5 15 4 2 45	2 3 2 23 3 16 1 12 19 17 30 41 43 24 35 33 22 42 34 13 5 40 15 8 11 32 28 29 36 10 38 39 21 14 44 18 7 26 4 31 9 6 37 27 25 20 45	11 15 15 5 37 20 18 43 1 33 12 29 30 27 21 24 34 4 7 44 41 36 25 16 40 11 19 32 28 23 8 22 38 35 17 2 42 13 14 26 39 3 31 6 10 9 45	

FIG. 30C

Relación de potencia de Tx: 1/2 Bits por canal: 10

CR	Permutaciones de QB									
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	
1/3	27 17 42 8 30 38 6 15 32 36	22 18 40 26 14 41 45 29 23 9	20 4 44 37 2 43 12 11 10 28 21	16 5 13 31 33 3 1 35 7	39 34 24 19 25	27 17 42 8 30 38 6 15 32 36	22 18 40 26 14 41 45 29 23 9	20 4 44 37 2 43 12 11 10 28 21	16 5 13 31 33 3 1 35 7	39 34 24 19 25
2/5	23 27 11 16 42 19 25 44 39 33	34 32 22 35 12 4 2 24 1 10 9	14 28 37 29 36 20 7 8 13 3	17 4 33 32 2 38 1 39 10 36 11 8	6 24 41 15 5 18 25 45 13 29 14	9 30 5 6 15 21 45 26 38 43 18	7 15 43 20 44 31 7 28 19 26 23 3	40 35 42 22 16 34 21 27 17 4	33 32 2 38 1 39 10 36 11 8	6 24 41 15 5 18 25 45 13 29 14
7/15	43 20 44 31 7 28 19 26 23 3	40 35 42 22 16 34 21 27 17 4	33 32 2 38 1 39 10 36 11 8	6 24 41 15 5 18 25 45 13 29 14	9 30 5 6 15 21 45 26 38 43 18	7 15 43 20 44 31 7 28 19 26 23 3	40 35 42 22 16 34 21 27 17 4	33 32 2 38 1 39 10 36 11 8	6 24 41 15 5 18 25 45 13 29 14	9 30 5 6 15 21 45 26 38 43 18
8/15	31 43 28 25 10 36 16 35 38 13	44 20 21 30 15 12 4 24 1 5 7	14 34 45 18 33 11 42 27 9 39	17 26 40 23 32 3 22 41 6 8	19 29 37 2	31 43 28 25 10 36 16 35 38 13	44 20 21 30 15 12 4 24 1 5 7	14 34 45 18 33 11 42 27 9 39	17 26 40 23 32 3 22 41 6 8	19 29 37 2
3/5	17 28 39 7 14 41 16 35 29 45	2 5 18 1 32 37 13 34 42 21 33	12 40 25 6 30 31 24 8 20 23 4 3	9 11 15 27 38 44 22 43 26 36 10 19	20 19 37 32 29 25 33 4 43 41	17 28 39 7 14 41 16 35 29 45	2 5 18 1 32 37 13 34 42 21 33	12 40 25 6 30 31 24 8 20 23 4 3	9 11 15 27 38 44 22 43 26 36 10 19	20 19 37 32 29 25 33 4 43 41
2/3	38 30 11 27 17 16 22 45 21 44	1 23 3 2 35 7 8 12 39 13 40	6 42 36 14 18 34 31 28 24 10 5	15 26 9 20 19 37 32 29 25 33 4 43 41	11 23 4	38 30 11 27 17 16 22 45 21 44	1 23 3 2 35 7 8 12 39 13 40	6 42 36 14 18 34 31 28 24 10 5	15 26 9 20 19 37 32 29 25 33 4 43 41	11 23 4
11/15	27 4 28 37 39 44 8 1 18 41	45 29 42 19 15 34 2 40 17 9 10	33 31 25 35 21 7 30 43 14 3 6	20 22 36 12 32 38 16 5 13 24 26 11 23		27 4 28 37 39 44 8 1 18 41	45 29 42 19 15 34 2 40 17 9 10	33 31 25 35 21 7 30 43 14 3 6	20 22 36 12 32 38 16 5 13 24 26 11 23	

FIG. 31A

Relación de potencia de Tx: 1/4

Bits por canal: 6

CR	Permutaciones de QB																																												
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	Sección 10	Sección 11	Sección 12	Sección 13	Sección 14	Sección 15																														
1/3	5	40	3	26	2	9	4	20	17	11	43	16	19	24	39	37	10	44	8	14	22	21	41	45	1	31	35	29	13	34	28	42	32	12	25	18	23	33	38	6	15	27	7	30	36
2/5	20	16	34	41	28	36	19	35	42	45	43	2	1	8	30	12	9	14	10	38	15	22	6	5	24	13	31	32	23	27	40	39	18	33	3	29	25	7	21	44	17	26	37	11	4
7/15	34	13	24	16	40	19	23	38	1	28	36	21	9	6	2	42	44	8	43	33	5	22	41	32	29	45	15	18	26	37	27	31	10	17	30	11	14	20	7	3	35	4	39	25	12
8/15	34	13	24	16	15	18	23	32	1	28	36	21	9	6	2	42	44	8	37	33	5	22	19	14	29	45	40	41	26	43	27	31	10	17	30	11	38	20	7	3	35	4	39	25	12
3/5	23	5	22	42	45	20	43	18	11	27	39	34	41	37	6	24	16	8	30	40	12	35	21	31	36	10	33	44	38	14	4	3	13	9	29	19	32	15	25	28	26	17	1	2	7
2/3	45	39	28	38	16	20	10	8	14	44	35	4	24	34	12	26	32	15	30	22	11	21	43	17	19	13	6	2	5	37	31	42	9	7	40	18	25	1	27	23	3	29	33	41	36
11/15	45	1	39	13	34	18	22	3	19	20	37	17	36	30	27	16	31	2	8	42	35	6	38	33	28	23	9	21	43	4	12	15	29	32	40	24	14	7	5	10	41	44	25	11	26

FIG. 31B

Relación de potencia de Tx: 1/4 Bits por canal: 8

CR	Permutaciones de QB										
	Sección 1	Sección 2	Sección 3	Sección 4	Sección 5	Sección 6	Sección 7	Sección 8	Sección 9	Sección 10	Sección 11
1/3	4 16 25 1	19 42 36 8	13 34 41 6	37 9 12 17	3 35 32 22	2 39 11 21	14 33 15 23	44 18 26 40	43 24 10 5	28 20 29 31	7 27 30 38 45
2/5	23 9 28 41	43 27 17 34	42 31 10 5	40 22 15 32	7 39 30 33 36	44 37 18 35	3 14 20 6	2 4 1 19 25	21 12 8 29	13 26 16 24	38 11 45
7/15	35 15 8 5	40 20 42 1	2 11 31 3	41 37 6 10	36 14 34 28	44 22 12 30 29	17 26 27 23 43	9 4 38 18	24 21 32 16	13 39 33 19	25 7 45
8/15	16 24 44 3	39 34 8 11	37 25 26 7	29 43 42 1	35 22 21 17	4 2 33 5	27 10 13 14	36 19 23 9	41 40 32 20	28 18 31 15	30 12 6 38 45
3/5	27 20 32 18	41 33 6 12	35 21 14 9	31 37 23 16	42 40 43 13	36 34 26 22	30 28 8 19	1 44 3 38	11 39 10 24	29 25 17 7	5 15 4 2 45
2/3	2 23 3 16	1 12 19 17	30 41 43 24	35 33 22 42	34 13 5 40	15 8 11 32	28 29 36 10	38 39 21 14	44 18 7 26	4 31 9 6	37 27 25 20 45
11/15	15 5 37 20	18 43 1 33	12 29 30 27	21 24 34 4	7 44 41 36 25	16 40 11 19	32 28 23 8	22 38 35 17	2 42 13 14	26 39 3 31	6 10 9 45

FIG. 32

