

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2011년 9월 1일 (01.09.2011)

(10) 국제공개번호
WO 2011/105773 A2

- (51) 국제특허분류:
H04N 7/015 (2006.01) *H04L 27/26* (2006.01)
H04B 7/04 (2006.01)
- (21) 국제출원번호: PCT/KR2011/001214
- (22) 국제출원일: 2011년 2월 23일 (23.02.2011)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
61/307,385 2010년 2월 23일 (23.02.2010) US
- (71) 출원인 (US을(를) 제외한 모든 지정국에 대하여): **엘지전자 주식회사 (LG ELECTRONICS INC.)** [KR/KR]; 서울 영등포구 여의도동 20, 150-721 Seoul (KR).
- (72) 발명자: **권**
- (75) 발명자/출원인 (US에 한하여): **고우석 (KO, Woo Suk)** [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR). **문상철 (MOON, Sang Chul)** [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR). **홍호택**

(HONG, Ho Taek) [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR).

(74) 대리인: **김용인 (KIM, Yong In)** 등; 서울 송파구 잠실동 175-9 현대빌딩 7층 KBK 특허법률사무소, 138-861 Seoul (KR).

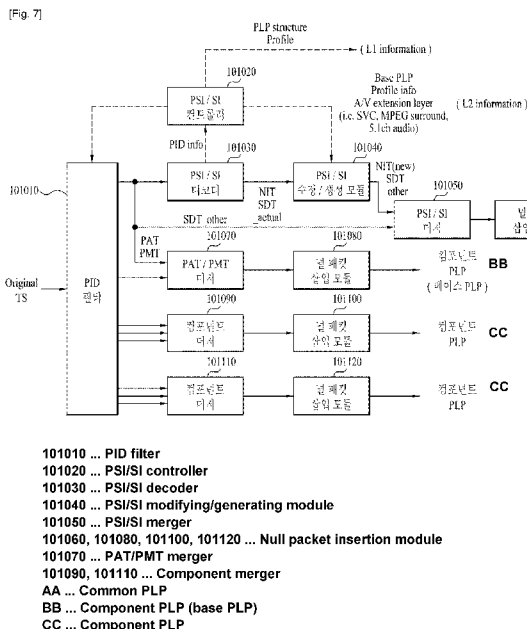
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

[다음 쪽 계속]

(54) Title: BROADCASTING SIGNAL TRANSMISSION DEVICE, BROADCASTING SIGNAL RECEPTION DEVICE, AND METHOD FOR TRANSMITTING/RECEIVING BROADCASTING SIGNAL USING SAME

(54) 발명의 명칭: 방송 신호 송신 장치, 방송 신호 수신 장치, 및 방송 신호 송/수신 장치에서 방송 신호 송수신 방법



(57) Abstract: Disclosed is a broadcasting signal transmission device, a broadcasting signal reception device, and a method for transmitting/receiving a broadcasting signal using same. The method for transmitting the broadcasting signal comprises the following steps: generating a plurality of PLPs by dividing an input stream, which includes a broadcasting service, into a plurality of components, based on a packet identifier, and generating first signaling information and second signaling information, which include signaling information for identifying the plurality of PLPs; FEC encoding the plurality of PLPs, the first signaling information, and the second signaling information; generating a transmission frame, which includes the plurality of FEC encoded PLPs, the first signaling information, and the second signaling information; and inserting a pilot signal having a specific pilot pattern into the transmission frame, inserting a first preamble signal, which is signaled with a preamble format, and a second preamble signal, which is signaled with pilot pattern information, into the start location of the transmission frame, into which the pilot signal was inserted, and transmitting thereby. One of the plurality of PLPs includes a program number that corresponds to the broadcasting service, PLP identifying information for identifying each of the PLPs, and a program map table, which is signaled with component type information, which instructs a component type included in each of the PLPs, and the second signaling information includes the PLP group identifying information and service identifying information for identifying the broadcasting service.

that is included in each of the PLPs, wherein the first signaling information includes PLP group identifying information for identifying a PLP group that includes the plurality of PLPs, PLP identifying information for identifying each of the PLPs, and component type information, which instructs a component type included in each of the PLPs, and the second signaling information includes the PLP group identifying information and service identifying information for identifying the broadcasting service.

(57) 요약서:

[다음 쪽 계속]

WO 2011/105773 A2



ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

방송 신호 송신 장치, 방송 신호 수신 장치, 및 방송 신호 송/수신 장치에서 방송 신호 송수신 방법이 개시된다. 방송 신호 송신 방법은 방송 서비스를 포함하는 입력 스트림을 패킷 식별자를 기반으로 복수개의 컴포넌트로 구분하여 복수개의 PLP를 생성하고, 복수개의 PLP를 식별하기 위한 시그널링 정보를 포함하는 제 1 시그널링 정보와 제 2 시그널링 정보를 생성하는 단계, 상기 복수개의 PLP와 제 1, 제 2 시그널링 정보에 대해 FEC 인코딩을 수행하는 단계, 상기 FEC 인코딩된 복수개의 PLP와 제 1, 제 2 시그널링 정보를 포함하는 전송 프레임을 생성하는 단계, 및 상기 전송 프레임에 특정 파일럿 패턴의 파일럿 신호를 삽입하고, 파일럿 신호가 삽입된 전송 프레임의 시작 위치에 프리앰블 포맷이 시그널링된 제 1 프리앰블 신호와 파일럿 패턴 정보가 시그널링된 제 2 프리앰블 신호를 삽입하여 전송하는 단계를 포함한다. 상기 복수개의 PLP 중 하나는 상기 방송 서비스에 해당하는 프로그램 번호, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보가 시그널링된 프로그램 맵 테이블을 포함하고, 상기 제 1 시그널링 정보는 상기 복수개의 PLP를 포함하는 PLP 그룹을 식별하기 위한 PLP 그룹 식별 정보, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보를 포함하며, 상기 제 2 시그널링 정보는 상기 PLP 그룹 식별 정보와 상기 방송 서비스를 식별하기 위한 서비스 식별 정보를 포함한다.

명세서

발명의 명칭: 방송 신호 송신 장치, 방송 신호 수신 장치, 및 방송 신호 송/수신 장치에서 방송 신호 송수신 방법

기술분야

- [1] 본 발명은 방송 신호를 송신하는 방송 신호 송신 장치, 방송 신호를 수신하는 방송 신호 수신 장치 및 방송 신호를 송신하고 수신하는 방법에 관한 것으로, 더욱 상세하게는 모바일 방송 신호를 송신하고 수신하기 위한 장치 및 방법에 관한 것이다.

배경기술

- [2] 아날로그 방송 신호에 대한 송출의 중단 시점이 다가오면서, 디지털 방송 신호를 송수신하기 위한 다양한 기술들이 개발되고 있다. 디지털 방송 신호는 아날로그 방송 신호에 비해 대용량의 비디오/오디오 데이터를 포함할 수 있으며, 비디오/오디오 데이터 외에도 다양한 부가 데이터를 포함할 수 있다.
- [3] 즉, 디지털 방송을 위한 디지털 방송 시스템은 HD(High Definition)급의 영상과 다채널의 음향 및 다양한 부가 서비스를 제공할 수 있다. 다만, 고용량의 데이터 전송을 위한 데이터 전송 효율, 송수신 네트워크의 강인성(robustness) 및 모바일 수신 장비를 고려한 네트워크의 유연성(flexibility)은 여전히 개선해야 하는 과제이다.

발명의 상세한 설명

기술적 과제

- [4] 따라서 본 발명의 목적은 기존의 방송 시스템의 RF 신호를 사용하여 추가적인 주파수 확보없이도, 추가적인 방송 신호를 전송하고 수신할 수 있는 방송 신호 송신 장치, 방송 신호 수신 장치, 그리고 추가적인 방송 신호를 송신하고 수신하는 방법을 제공하는데 있다.
- [5] 본 발명의 다른 목적은 기존의 방송 시스템의 RF 신호를 사용하여 추가적인 주파수 확보없이도, 모바일 방송 신호를 전송하고 수신할 수 있는 방송 신호 송신 장치, 방송 신호 수신 장치, 그리고 모바일 방송 신호를 송신하고 수신하는 방법을 제공하는데 있다.
- [6] 본 발명의 또 다른 목적은 서비스에 해당하는 데이터를 컴포넌트 별로 분류하여 각각의 컴포넌트에 해당하는 데이터를 별개의 PLP로 전송하고, 수신하여 처리할 수 있도록 하는 방송 신호 송신 장치, 방송 신호 수신 장치, 그리고 방송 신호를 송신하고 수신하는 방법을 제공하는데 있다.
- [7] 본 발명의 또 다른 목적은 방송 신호를 서비스하는데 필요한 시그널링 정보를 시그널링하는 방송 신호 송신 장치, 방송 신호 수신 장치, 그리고 방송 신호를 송신하고 수신하는 방법을 제공하는데 있다.
- [8] 본 발명의 또 다른 목적은 수신기 특성에 따라 방송 신호를 수신할 수 있도록

시그널링 정보를 시그널링하는 방송 신호 송신 장치, 방송 신호 수신 장치, 그리고 방송 신호를 송신하고 수신하는 방법을 제공하는데 있다.

과제 해결 수단

- [9] 상기와 같은 목적을 달성하기 위한 본 발명의 일 실시예에 따른 방송 신호 송신 방법은 방송 서비스를 포함하는 입력 스트림을 패킷 식별자를 기반으로 복수개의 컴포넌트로 구분하여 복수개의 PLP를 생성하고, 복수개의 PLP를 식별하기 위한 시그널링 정보를 포함하는 제1 시그널링 정보와 제2 시그널링 정보를 생성하는 단계, 상기 복수개의 PLP와 제1, 제2 시그널링 정보에 대해 FEC 인코딩을 수행하는 단계, 상기 FEC 인코딩된 복수개의 PLP와 제1, 제2 시그널링 정보를 포함하는 전송 프레임을 생성하는 단계, 및 상기 전송 프레임에 특정 파일럿 패턴의 파일럿 신호를 삽입하고, 파일럿 신호가 삽입된 전송 프레임의 시작 위치에 프리앰블 포맷이 시그널링된 제1 프리앰블 신호와 파일럿 패턴 정보가 시그널링된 제2 프리앰블 신호를 삽입하여 전송하는 단계를 포함한다. 상기 복수개의 PLP 중 하나는 상기 방송 서비스에 해당하는 프로그램 번호, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보가 시그널링된 프로그램 맵 테이블을 포함할 수 있다. 상기 제1 시그널링 정보는 상기 복수개의 PLP를 포함하는 PLP 그룹을 식별하기 위한 PLP 그룹 식별 정보, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보를 포함할 수 있다. 상기 제2 시그널링 정보는 상기 PLP 그룹 식별 정보와 상기 방송 서비스를 식별하기 위한 서비스 식별 정보를 포함할 수 있다.

발명의 효과

- [10] 본 발명은 송신기에서는 서비스를 구성하는 컴포넌트별로 PLP를 생성하여 전송하도록 하고, 수신기에서는 컴포넌트별로 수신되는 PLP를 식별하고 디코딩할 수 있도록 한다. 이렇게 함으로써 모바일 방송 통신 환경에 유연성있게 대응할 수 있다.
- [11] 본 발명의 송신기에서는 하나의 컴포넌트를 베이스 레이어의 컴포넌트와 적어도 하나의 인헨스먼트 레이어의 컴포넌트로 구분하여 전송하고, 수신기에서는 베이스 레이어의 컴포넌트만을 디코딩하여 기본 화질의 영상을 제공하거나 또는 베이스 레이어의 컴포넌트와 적어도 하나의 인헨스먼트 레이어의 컴포넌트를 디코딩하여 상위 화질의 영상을 제공할 수 있다. 이렇게 함으로써 수신기의 특성에 따라 다양한 화질의 영상을 제공할 수 있다.
- [12] 본 발명은 로우어 코드 레이트(lower code rate)의 LDPC 코드워드를 방송/통신 시스템에 적용할 때 최적의 성능을 얻을 수 있도록 하는 송신측에서 데이터를 디먹싱하고, 수신측에서 먹싱한다. 이렇게 함으로써, 모바일 서비스나 인도어(indoor) 영역 같은 보다 신호가 약한 곳에서의 서비스를 위한 로우어 코드 레이트에서도 최적의 LDPC의 에러 정정 성능을 얻을 수 있게 된다. 특히 본

발명은 기존 방송/통신 시스템과 공통성(commonality)를 확보하면서 향상된 로버스트니스(robustness)를 얻을 수 있다.

[13] 또한 본 발명은 MIMO 시스템을 사용함으로써 데이터 전송 효율을 높이고 방송 신호 송수신의 강인성(Robustness)를 증가시킬 수 있다.

[14] 따라서 본 발명에 따르면 모바일 수신 장비 또는 인도어 환경에서도 디지털 방송 신호를 오류없이 수신할 수 있는 방송 신호의 송수신 방법 및 장치를 제공할 수 있다.

도면의 간단한 설명

[15] 도 1은 본 발명에 따른 수퍼 프레임 구조의 일 실시예를 보인 도면

[16] 도 2는 본 발명의 일 실시예에 따른 신호 프레임의 구조를 보인 도면

[17] 도 3은 본 발명의 일 실시예에 따른 PLP 기반의 신호 프레임의 구조를 나타낸 도면

[18] 도 4의 (a)는 본 발명에 따른 P1 심볼 구조의 일 예를 보인 도면

[19] 도 4의 (b)는 본 발명에 따른 P1 심볼 제네레이터의 일 실시예를 보인 구성 블록도

[20] 도 5는 본 발명에 따른 P1 심볼의 구조와 AP1 심볼의 구조의 일 실시예를 보인 도면

[21] 도 6은 본 발명에 따른 방송 신호 송신 장치의 일 실시예를 보인 구성 블록도

[22] 도 7은 본 발명의 일 실시예에 따른 인풋 프리-프로세서의 구성 블록도

[23] 도 8의 (a),(b)는 본 발명에 따른 인풋 프리-프로세서에서 컴포넌트 단위로 PLP를 구성하는 일 예를 보인 도면

[24] 도 9의 (a),(b)는 본 발명에 따른 인풋 프로세서에서 컴포넌트 단위로 PLP를 구성하는 다른 예를 보인 도면

[25] 도 10은 본 발명의 일 실시예에 따른 방송 신호의 프리 프로세싱 방법을 나타낸 순서도

[26] 도 11은 본 발명의 다른 실시예에 따른 인풋 프리-프로세서의 구성 블록도

[27] 도 12의 (a),(b)는 본 발명에 따른 인풋 프리-프로세서에서 컴포넌트 단위로 PLP를 구성하는 다른 예를 보인 도면

[28] 도 13은 본 발명의 다른 실시예에 따른 방송 신호의 프리 프로세싱 방법을 나타낸 순서도

[29] 도 14는 본 발명의 일 실시예에 따른 인풋 프로세서의 구성 블록도

[30] 도 15는 본 발명의 다른 실시예에 따른 인풋 프로세서의 모드 어댑테이션 모듈의 구성 블록도

[31] 도 16은 본 발명의 다른 실시예에 따른 인풋 프로세서의 스트림 어댑테이션 모듈의 구성 블록도

[32] 도 17은 본 발명에 따른 BICM 모듈의 일 실시예를 보인 구성 블록도

[33] 도 18은 본 발명에 따른 프레임 빌더의 일 실시예를 보인 구성 블록도

- [34] 도 19는 본 발명에 따른 OFDM 제네레이션의 일 실시예를 보인 구성 블록도
- [35] 도 20은 본 발명에 따른 BICM 모듈의 다른 실시예를 보인 구성 블록도
- [36] 도 21은 본 발명에 따른 프레임 빌더의 다른 실시예를 보인 구성 블록도
- [37] 도 22는 본 발명에 따른 OFDM 제네레이션의 다른 실시예를 보인 구성 블록도
- [38] 도 23의 (a) 내지 (e)는 본 발명에 따른 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 256QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 실시예들을 보인 도면
- [39] 도 24는 도 23의 디먹스 타입에 따라 비트-셀 디먹스의 입력 비트와 출력 비트와의 매핑 관계를 보인 도면
- [40] 도 25의 (a) 내지 (c)는 본 발명에 따른 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 256QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 다른 실시예들을 보인 도면
- [41] 도 26은 도 25의 디먹스 타입에 따라 비트-셀 디먹스의 입력 비트와 출력 비트와의 매핑 관계를 보인 도면
- [42] 도 27의 (a) 내지 (c)는 본 발명에 따른 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 256QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 다른 실시예들을 보인 도면
- [43] 도 28의 (a) 내지 (c)는 본 발명에 따른 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 64QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 실시예들을 보인 도면
- [44] 도 29의 (a),(b)는 본 발명에 따른 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 16QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 실시예들을 보인 도면
- [45] 도 30은 본 발명에 따른 방송 신호 수신 장치의 일 실시예를 보인 구성 블록도
- [46] 도 31은 본 발명에 따른 OFDM 디모듈레이터의 일 실시예를 보인 구성 블록도
- [47] 도 32는 본 발명에 따른 P1 심볼 검출기의 일 실시예를 보인 구성 블록도
- [48] 도 33은 본 발명에 따른 AP1 심볼 검출기의 일 실시예를 보인 구성 블록도
- [49] 도 34는 본 발명에 따른 프레임 디메퍼의 일 실시예를 보인 구성 블록도
- [50] 도 35는 본 발명에 따른 BICM 디코더의 일 실시예를 보인 구성 블록도
- [51] 도 36은 본 발명에 따른 OFDM 디모듈레이터의 다른 실시예를 보인 구성 블록도
- [52] 도 37은 본 발명에 따른 프레임 디메퍼의 다른 실시예를 보인 구성 블록도
- [53] 도 38은 본 발명에 따른 BICM 디코더의 다른 실시예를 보인 구성 블록도
- [54] 도 39는 본 발명에 따른 아웃풋 프로세서의 일 실시예를 보인 구성 블록도
- [55] 도 40은 본 발명에 따른 아웃풋 프로세서의 다른 실시예를 보인 구성 블록도
- [56] 도 41은 본 발명에 따른 방송 신호 수신 장치의 다른 실시예를 보인 구성 블록도
- [57] 도 42는 본 발명에 따른 방송 신호 수신 장치의 또 다른 실시예를 보인 구성 블록도

- [58] 도 43은 본 발명의 일 실시예에 따른 방송 시스템에 따라 수신기의 용도에 맞는 PLP를 수신하는 과정의 일 실시예를 보인 도면
- [59] 도 44는 본 발명의 일 실시예에 따른 SVC를 사용한 MIMO 전송 시스템 및 방송 신호 송신 방법을 나타낸 도면
- [60] 도 45는 본 발명의 다른 일 실시예에 따른 SVC를 사용한 MIMO 전송 시스템 및 방송 신호 송신 방법을 나타낸 도면
- [61] 도 46은 본 발명의 또 다른 일 실시예에 따른 SVC를 사용한 MIMO 전송 시스템 및 방송 신호 송신 방법을 나타낸 도면
- [62] 도 47의 (a) 내지 (c)는 본 발명에 따른 베이스 레이더와 인핸스먼트 레이어의 데이터 전송을 위한 신호 프레임의 실시예들을 보인 도면
- [63] 도 48은 본 발명에 따른 방송 신호 송신 장치의 또 다른 실시예를 보인 구성 블록도
- [64] 도 49는 본 발명에 따른 방송 신호 수신 장치의 또 다른 실시예를 보인 구성 블록도
- [65] 도 50은 본 발명에 따른 P1 시그널링 정보의 선택스 구조에 대한 일 실시예를 보인 도면
- [66] 도 51은 본 발명에 따른 AP1 시그널링 정보의 선택스 구조에 대한 일 실시예를 보인 도면
- [67] 도 52는 본 발명에 따른 L1-프리 시그널링 정보의 선택스 구조에 대한 일 실시예를 보인 도면
- [68] 도 53은 본 발명에 따른 컨피규러블 L1-포스트 시그널링 정보의 선택스 구조에 대한 일 실시예를 보인 도면
- [69] 도 54는 본 발명에 따른 다이내믹 L1-포스트 시그널링 정보의 선택스 구조에 대한 일 실시예를 보인 도면
- [70] 도 55는 본 발명의 제 1 실시예에 따른 서비스와 PLP 그룹의 연관 관계를 나타낸 개념도
- [71] 도 56은 본 발명의 제 1 실시예에 따른 컴포넌트 아이디 디스크립터의 선택스 구조에 대한 일 실시예를 나타낸 도면
- [72] 도 57은 본 발명의 제 1 실시예에 따른 수신기의 서비스 스캔 방법에 대한 순서도
- [73] 도 58은 본 발명의 제 2 실시예에 따른 서비스와 PLP의 연관 관계를 나타낸 개념도
- [74] 도 59는 본 발명의 제 2 실시예에 따른 딜리버리 시스템 디스크립터의 선택스 구조에 대한 일 실시예를 나타낸 도면
- [75] 도 60은 본 발명의 제 2 실시예에 따른 컴포넌트 아이디 디스크립터의 선택스 구조에 대한 일 실시예를 나타낸 도면
- [76] 도 61은 본 발명의 제 2 실시예의 PLP_PROFILE 필드의 일 실시예를 보인 도면
- [77] 도 62는 본 발명의 제 2 실시예에 따른 수신기의 서비스 스캔 방법에 대한

순서도

- [78] 도 63은 본 발명의 제 3 실시예에 따른 서비스와 PLP의 연관 관계를 나타낸 개념도
- [79] 도 64는 본 발명의 제 3 실시예에 따른 IP/MAC_location_descriptor의 일 실시예를 나타낸 도면
- [80] 도 65는 본 발명의 제 3 실시예에 따른 수신기의 서비스 스캔 방법에 대한 순서도
- [81] 도 66은 본 발명에 따른 방송 신호를 송신하는 방법의 일 실시예를 보인 순서도
- 발명의 실시를 위한 최선의 형태**
- [82] 이하 상기의 목적을 구체적으로 실현할 수 있는 본 발명의 바람직한 실시예를 첨부한 도면을 참조하여 설명한다. 이때 도면에 도시되고 또 이것에 의해서 설명되는 본 발명의 구성과 작용은 적어도 하나의 실시예로서 설명되는 것이며, 이것에 의해서 본 발명의 기술적 사상과 그 핵심 구성 및 작용이 제한되지는 않는다.
- [83] 본 발명에서 사용되는 용어는 본 발명에서의 기능을 고려하면서 가능한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 이는 당분야에 종사하는 기술자의 의도 또는 관례 또는 새로운 기술의 출현 등에 따라 달라질 수 있다. 또한 특정한 경우는 출원인이 임의로 선정한 용어도 있으며, 이 경우 해당되는 발명의 설명 부분에서 상세히 그 의미를 기재할 것이다. 따라서 본 발명에서 사용되는 용어는 단순한 용어의 명칭이 아닌 그 용어가 가지는 의미와 본 발명의 전반에 걸친 내용을 토대로 정의되어야 함을 밝혀두고자 한다.
- [84] 본 발명은 종래 방송 시스템, 예컨대 DVB-T2 등의 기존의 지상파 방송 시스템(또는 T2 시스템이라 함)과 RF 주파수 대역을 공유하면서, 추가적인 방송 신호를 송수신할 수 있는 장치 및 방법을 제공하는데 있다. 본 발명에서 추가적인 방송 신호는 확장(또는 인핸스드) 방송 신호 및/또는 모바일 방송 신호가 될 수 있다.
- [85] 본 발명에서 추가적인 방송 신호는 비MIMO(non-MIMO, Multi Input Multi Output) 방식 또는 MIMO 방식으로 처리되어 전송되는 것을 일 실시예로 한다. 상기 비MIMO 방식은 MISO (Multi Input Single Output), SISO (Single Input Single Output) 방식 등이 해당된다.
- [86] 이하에서, MISO 또는 MIMO의 다중 안테나는 설명의 편의를 위해 2개의 안테나를 예로서 설명할 수 있으나, 이러한 본 발명의 설명은 2개 이상의 안테나를 사용하는 시스템에 적용될 수 있다.
- [87] 도 1은 본 발명의 일 실시예에 따른 추가적인 방송 신호(예를 들면, 모바일 방송 신호)를 전송하기 위한 수퍼 프레임 구조를 나타낸다. 수퍼 프레임은 복수의 프레임들로 구성될 수 있으며, 한 수퍼 프레임에 속하는 프레임들은 동일한 전송 방식에 의해 전송될 수 있다. 본 발명의 일 실시예에 따른 수퍼 프레임은 복수의

T2 프레임(지상파 방송 프레임이라 하기도 한다)과 추가적인 방송 신호를 위한 복수의 비-T2(Non-T2) 프레임으로 구성될 수 있다. 상기 비-T2 프레임은 종래 T2 시스템에서 제공되는 FEF(Future Extension Frame) 파트를 포함할 수 있다. FEF 파트는 연속되지 않고, T2 프레임들 사이에 삽입될 수 있다. 추가적인 방송 신호는 T2 프레임 또는 FEF 파트에 포함되어 전송될 수 있다. 이후 FEF 파트와 FEF는 동일한 의미로 사용한다.

- [88] 본 발명은 FEF를 통해 모바일 방송 신호를 전송하는 경우, 이때의 FEF를 NGH(Next Generation Handheld) 프레임이라 하기로 한다.
- [89] 이때 N개의 T2 프레임마다 1개의 NGH 프레임을 전송할 수도 있고(즉, NGH-T2 프레임 비율 = $1/N$ 또는 $N:1$), T2 프레임과 NGH 프레임을 교대로 전송할 수도 있다(즉, NGH-T2 프레임 비율 = $1/2$ 또는 $1:1$). 만일 NGH-T2 프레임 비율이 $1/N$ 인 경우, 수신기에서 하나의 NGH 프레임을 수신한 후 다음 NGH 프레임을 수신하는데 걸리는 시간은 N개의 T2 프레임에 해당하는 시간이다.
- [90] 한편 본 발명은 방송 서비스를 구성하는 컴포넌트들 중 비디오 컴포넌트를 복수의 비디오 컴포넌트로 구분하여 전송할 수 있다. 예를 들어, 비디오 컴포넌트를 기본 비디오 컴포넌트와 확장 비디오 컴포넌트로 분리하여 전송할 수 있다.
- [91] 본 발명에서 기본 비디오 컴포넌트는 전송 안정성을 높이기 위해 비MIMO(non-MIMO) 방식으로 전송하고, 확장 비디오 컴포넌트는 개선된 쓰루풋(throughput)을 제공하기 위해 MIMO 방식으로 전송하는 것을 일 실시예로 한다.
- [92] 본 발명은 기본 비디오 컴포넌트를 베이스 레이어의 비디오 컴포넌트라 하고, 확장 비디오 컴포넌트를 인헨스먼트 레이어의 비디오 컴포넌트라 하기로 한다. 또한 본 발명은 설명의 편의를 위해, 베이스 레이어의 비디오 컴포넌트를 베이스 레이어의 비디오 데이터(또는 베이스 레이어의 데이터)와 혼용하여 사용하고, 인헨스먼트 레이어의 비디오 컴포넌트를 인헨스먼트 레이어의 비디오 데이터(또는 인헨스먼트 레이어의 데이터)와 혼용하여 사용하기로 한다.
- [93] 본 발명은 SVC(Scalable Video Coding) 방식으로 비디오 데이터를 인코딩하여 베이스 레이어의 비디오 데이터와 인헨스먼트 레이어의 비디오 데이터로 구분하는 것을 일 실시예로 한다. 상기 SVC 방식은 하나의 실시예이며, 확장성(scalability)을 갖는 임의의 비디오 코딩 방법을 사용할 수도 있다.
- [94] 상기 베이스 레이어의 데이터는 기본 화질의 영상을 위한 데이터로서 통신환경에 강인하지만 화질이 낮은 특징이 있으며, 인헨스먼트 레이어의 데이터는 상위 화질의 영상을 위한 추가 데이터로서 고화질의 영상을 제공할 수 있지만 통신 환경에 다소 취약한 특징이 있다.
- [95] 본 발명에서는 지상파 방송을 위한 비디오 데이터가 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터로 구분될 수도 있고, 모바일 방송을 위한 비디오 데이터가 모바일 방송 통신 환경에 유연성있게 대응하기 위해 베이스 레이어의

- 데이터와 인헨스먼트 레이어의 데이터로 구분될 수도 있다.
- [96] 수신기에서는 베이스 레이어의 비디오 데이터만을 디코딩하여 기본 화질의 영상을 제공하거나, 베이스 레이어의 비디오 데이터와 인헨스먼트 레이어의 비디오 데이터를 모두 디코딩하여 상위 화질의 영상을 제공할 수 있다.
- [97] 본 발명은 인헨스먼트 레이어의 비디오 데이터는 FEF를 통해 전송하고, 베이스 레이어의 데이터는 T2 프레임 및/또는 FEF를 통해 전송하는 것을 일 실시예로 한다.
- [98] 본 발명에서 오디오 컴포넌트는, 2 채널 또는 2.1 채널과 같은 기본 음향을 제공하기 위한 베이스 레이어의 오디오 컴포넌트 및 5.1 채널 또는 MPEG-Surround와 같은 부가 음향을 제공하기 위한 인헨스먼트 레이어의 오디오 컴포넌트를 포함할 수 있다.
- [99] 본 발명에서 신호 프레임은 T2 프레임, 모바일 방송 신호를 전송하는 FEF(즉, NGH 프레임), 베이스 레이어의 비디오 데이터를 전송하는 T2 프레임, 인헨스먼트 레이어의 비디오 데이터를 전송하는 FEF 중 하나를 지시하는 것을 일 실시예로 한다. 본 발명에서 신호 프레임과 전송 프레임은 동일한 의미로 사용한다.
- [100] 본 발명에서 PLP(physical layer pipe)는 피지컬 레이어에서 식별이 가능한 데이터(또는 스트림)의 단위이다. 또한 PLP는 하나 또는 복수의 서비스를 전달하는 피지컬 레이어 TDM(Time Division Multiplex) 채널로 볼 수 있다. 즉, 각각의 서비스는 다수의 RF 채널을 통해 송수신될 수 있는데, PLP는 이러한 서비스가 전송되는 경로 또는 그 경로를 통해서 전송되는 스트림이다. PLP는 다수의 RF 채널들에 시간적인 간격을 가지고 분포하는 슬롯들에 위치할 수도 있고, 하나의 RF 채널에 시간적인 간격을 가지고 분포할 수도 있다. 그러므로, 신호 프레임은 적어도 하나의 RF 채널에 시간적으로 분포한 PLP를 전송할 수 있다. 다시 말하면, 하나의 PLP는 하나의 RF 채널 또는 다수의 RF 채널들에 시간적으로 분포되어 전송될 수도 있다.
- [101] 본 발명에서는 하나의 서비스가 하나의 PLP로 전송될 수도 있고, 하나의 서비스를 구성하는 컴포넌트들이 구분되어 서로 다른 PLP로 전송될 수도 있다. 만일 하나의 서비스를 구성하는 서비스 컴포넌트들이 구분되어 서로 다른 PLP로 전송된다면, 수신기에서 복수의 컴포넌트들을 모아 하나의 서비스로 결합한다. 본 발명에서 서비스 컴포넌트와 컴포넌트는 동일한 의미로 사용한다.
- [102] 도 2는 본 발명의 일 실시예에 따른 피지컬 레이어 상의 신호 프레임의 구조를 나타낸다. 상기 신호 프레임은 P1 시그널링 정보 영역(region 또는 part), L1 시그널링 정보 영역, PLP 영역을 포함한다. 상기 P1 시그널링 정보 영역은 해당 신호 프레임에서 맨 앞에 할당되며, 그 뒤에 L1 시그널링 정보 영역, PLP 영역이 차례로 할당된다. 본 발명에서는 L1 시그널링 정보 영역에 포함된 정보만을 L1 시그널링 정보라 하기도 하고, P1 시그널링 정보 영역에 포함된 시그널링 정보와 L1 시그널링 영역에 포함된 시그널링 정보를 모두 L1 시그널링 정보라 하기도

한다.

[103] 도 2에 도시된 바와 같이, P1 시그널링 정보 영역으로 전송되는 P1 시그널링 정보는 신호 프레임을 검출하는데 사용되며, 프리앰블 자체를 식별하기 위한 정보를 포함한다.

[104] 상기 P1 시그널링 정보를 바탕으로 다음의 L1 시그널링 정보를 디코딩하여 PLP의 구조 및 신호 프레임 구성에 대한 정보를 얻는다. 상기 L1 시그널링 정보는 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 포함한다. L1-프리 시그널링 정보는 수신기가 L1-포스트 시그널링 정보를 수신하여 디코딩하는데 필요한 정보를 포함한다. L1-포스트 시그널링 정보는 수신기가 PLP에 액세스하는데 필요한 파라미터들을 포함한다. 상기 L1-포스트 시그널링 정보는 다시 컨피규러블(Configurable) L1-포스트 시그널링 정보, 다이내믹(Dynamic) L1-포스트 시그널링 정보, 확장(Extension) L1-포스트 시그널링 정보, CRC 정보를 포함하며, L1 패딩 데이터를 더 포함할 수 있다. 본 발명에서 컨피규러블 L1-포스트 시그널링 정보와 L1-포스트 컨피규러블 시그널링 정보는 같은 의미로 사용된다. 또한 다이내믹 L1-포스트 시그널링 정보와 L1-포스트 다이내믹 시그널링 정보는 같은 의미로 사용된다.

[105] 한편 상기 신호 프레임에서 PLP 영역은 적어도 하나의 커먼(common) PLP와 적어도 하나의 데이터 PLP로 구성된다.

[106] 커먼 PLP는 PSI/SI(Program and System Information/Signaling Information)을 포함한다.

[107] 구체적으로, 방송신호가 TS 형태이면 상기 커먼 PLP는 NIT(Network Information Table)와 같은 네트워크 정보 또는 PLP 정보, SDT(Service Description Table), EIT(Event Information Table) 및 PMT(Program Map Table)/PAT(Program Association Table)와 같은 서비스 정보를 포함할 수 있다. SDT 및 PMT/PAT와 같은 서비스 정보는 설계자의 의도에 따라 데이터 PLP에 포함되어 전송될 수도 있다. 상기 PAT는 PID가 '0'인 패킷에 의해 전송되는 특수 정보로서, PMT의 PID 정보와 NIT의 PID 정보를 포함한다. 상기 PMT는 프로그램 식별 번호와 프로그램(또는 서비스)을 구성하는 비디오, 오디오 등의 개별 비트 스트림이 전송되는 TS 패킷의 PID 정보, 및 PCR이 전달되는 PID 정보를 포함한다. 상기 NIT는 실제 전송망(즉, 피지컬 네트워크)의 정보를 포함한다. 상기 EIT는 이벤트(또는 프로그램 또는 서비스)에 대한 정보(예를 들어, 제목, 시작 시간 등등)를 포함한다. 상기 SDT는 서비스 명칭이나 서비스 프로바이더와 같은 서비스를 설명하는 정보를 포함한다.

[108] 방송신호가 IP 포맷이면 상기 커먼 PLP는 INT(IP/MAC notification table)와 같은 IP 정보 테이블을 포함할 수 있다. 본 발명은 커먼 PLP에 포함되는 정보를 L2 시그널링 정보라 호칭할 수 있다.

[109] 즉, L1 시그널링 정보는 방송 신호 수신기에서 신호 프레임 내의 PLP를 처리하는데 필요한 정보를 포함하고, L2 시그널링 정보는 복수개의 PLP에

공통적으로 적용될 수 있는 정보를 포함한다. 그러므로 방송 신호 수신기는 P1 시그널링 정보 영역에 포함된 P1 시그널링 정보를 이용하여 L1 시그널링 정보 영역을 디코딩하여 신호 프레임에 포함된 PLP들의 구조 및 프레임 구성에 대한 정보를 얻을 수 있다. 특히 방송 신호 수신기는 서비스에 포함되는 각 서비스 컴포넌트들이 어떤 PLP를 통해 전송되는지는 L1 시그널링 정보 및/또는 L2 시그널링 정보를 통해 알 수 있다. 그리고 방송 신호 송신기의 BICM 모듈에서는 방송 신호 수신기에서 디코딩이 가능하도록 방송 서비스와 관련된 시그널링 정보를 인코딩하여 L1/L2 시그널링 정보를 전송할 수 있다. 그리고 방송 신호 수신기의 BICM 디코더에서는 L1/L2 시그널링 정보를 디코딩할 수 있다.

[110] 이때 L1 시그널링 정보가 서비스 컴포넌트들에 대한 정보를 포함하는 경우, 방송 신호 수신기는 신호 프레임을 수신함과 동시에 서비스 컴포넌트들에 대한 정보를 파악하고 적용할 수 있다. 하지만 L1 시그널링 정보 영역의 크기는 제한되어 있으므로 방송 신호 송신기에서 전송할 수 있는 서비스 컴포넌트들에 대한 정보의 양 역시 제한될 수 있다. 따라서 L1 시그널링 정보 영역은 방송 신호 수신기에서 신호 프레임을 수신함과 동시에 서비스의 컴포넌트들에 대한 정보를 파악하고 방송 신호 수신기에 적용할 수 있는 정보들을 전송하는 데에 적합하다.

[111] 만일 L2 시그널링 정보가 서비스 컴포넌트들에 대한 정보를 포함하는 경우, 방송 신호 수신기는 L2 시그널링 정보의 디코딩이 완료된 후에 서비스 컴포넌트들에 대한 정보를 얻을 수 있다. 따라서 방송 신호 수신기는 신호 프레임을 수신함과 동시에 서비스의 컴포넌트들에 대한 정보를 파악하거나 변경할 수 없다. 단, L2 시그널링 정보를 전송하는 영역의 크기는 L1 시그널링 정보 영역의 크기보다 크므로 다량의 서비스 컴포넌트들에 대한 데이터를 전송할 수 있다. 따라서 L2 시그널링 정보는 서비스 컴포넌트들에 대한 일반적인 정보를 전송하는데 적합하다.

[112] 본 발명은 L1 시그널링 정보와 L2 시그널링 정보를 함께 사용하는 것을 일 실시예로 한다. 즉, L1 시그널링 정보는 높은 모바일 성능과 고속 데이터 통신 특성 등 PLP 레벨에서 신호 프레임을 수신함과 동시에 변경할 수 있는 정보나 방송신호 전송 중 언제든지 변경될 수 있는 서비스 컴포넌트들의 정보를 포함할 수 있다. 또한 L2 시그널링 정보는 서비스에 포함되는 서비스 컴포넌트들의 정보 및 채널 수신에 대한 일반적인 정보를 포함할 수 있다.

[113] 한편, 신호 프레임에 포함되는 데이터 PLP는 오디오, 비디오 및 데이터 TS 스트림 및 PAT(Program Association Table), PMT(Program Map Table)와 같은 PSI/SI 정보를 포함할 수 있다. 데이터 PLP는 신호 프레임당 하나의 서브 슬라이스에 의해 전송되는 Type1 데이터 PLP와 복수개의 서브 슬라이스에 의해 전송되는 Type2 데이터 PLP를 포함할 수 있다. 본 발명은 설명의 편의를 위해, P개의 데이터 PLP들을 PLP1~PLPp로 표시하기로 한다. 즉, PLP1~PLPp를 통해 오디오, 비디오 및 데이터 스트림 및 PAT/PMT와 같은 PSI/SI 정보가 전송된다.

도 2의 데이터 PLP들은 스케줄링 및 인터리빙 후를 기준으로 표시한 예이다.

- [114] 본 발명에서 커먼 PLP는 데이터 PLP와도 함께 디코딩이 가능하며, 데이터 PLP는 선택적으로 디코딩될 수 있다. 즉, 커먼 PLP+데이터 PLP는 항상 디코딩이 가능하지만, 데이터 PLP1 + 데이터 PLP2는 경우에 따라 디코딩이 불가능할 수도 있다. 커먼 PLP에 들어가는 정보는 PSI/SI 정보를 포함할 수 있다. 그 외에 보조 데이터(Auxiliary Data)가 상기 신호 프레임에 추가될 수 있다.
- [115] 도 3은 본 발명의 일 실시예에 따른 신호 프레임 구조를 심볼 레벨에서 나타낸 도면이다.
- [116] 본 발명에 따른 신호 프레임은 심볼 레벨에서 보면, 프리앰블 영역과 데이터 영역으로 구분된다. 상기 프리앰블 영역은 P1 심볼, 하나 이상의 P2 심볼로 구성되며, 상기 데이터 영역은 복수개의 데이터 심볼들로 구성된다.
- [117] 여기서 P1 심볼은 P1 시그널링 정보를 전송한다. 하나 이상의 P2 심볼은 L1-프리 시그널링 정보, L1-포스트 시그널링 정보, 커먼 PLP에 포함되는 시그널링 정보(즉, L2 시그널링 정보)를 전송한다. 상기 커먼 PLP에 포함되는 시그널링 정보는 데이터 심볼을 통해 전송될 수도 있다. 그러므로, 피지컬 레이어 상의 신호 프레임에서 보면, 프리앰블 영역은 P1 시그널링 정보 영역, L1 시그널링 정보 영역, 그리고 커먼 PLP 영역의 일부 또는 전체를 포함한다. 본 발명에서는 PSI/SI 특히 PAT/PMT를 전송하는 PLP를 베이스 PLP라 하기로 한다.
- [118] 그리고 복수개의 데이터 심볼들을 통해 전송되는 데이터 PLP들은 신호 프레임당 하나의 서브 슬라이스에 의해 전송되는 Type1 데이터 PLP와 복수개의 서브 슬라이스에 의해 전송되는 Type2 데이터 PLP를 포함할 수 있다. 본 발명은 하나의 신호 프레임에 Type1 데이터 PLP와 Type2 데이터 PLP가 모두 존재하는 경우, Type1 데이터 PLP를 먼저 할당하고, 다음에 Type2 데이터 PLP를 할당하는 것을 일 실시예로 한다.
- [119] 상기 Type1 데이터 PLP는 신호 프레임 내에서 하나의 서브 슬라이스를 갖는, 즉 신호 프레임 내에서 하나의 PLP가 한번에 연이어 전송되는 것을 말한다. 예를 들어, 2개의 Type1 데이터 PLP(PLP1, PLP2)를 전송한다고 가정할 경우, 먼저 해당 신호 프레임에 PLP1의 데이터를 모두 할당한 후, PLP2의 데이터를 모두 할당하여 전송한다.
- [120] 상기 Type2 데이터 PLP는 신호 프레임 내에서 두개 이상의 서브 슬라이스를 갖는 PLP를 말한다. 즉, 각 PLP의 데이터를 서브 슬라이스의 수만큼 분할한 후, 각 서브 슬라이스에 분산시켜 전송한다. 예를 들어, 하나의 신호 프레임에 2개의 Type2 데이터 PLP(PLP3, PLP4)가 존재하고, 각각 2개의 서브 슬라이스를 갖는다고 가정할 경우, PLP3의 데이터와 PLP4의 데이터를 각각 2등분하고, 해당 PLP의 2개의 서브 슬라이스에 순차적으로 할당한다. 이때 PLP3을 위한 서브 슬라이스와 PLP4를 위한 서브 슬라이스는 교대로 위치시켜 전송하는 것을 일 실시예로 한다. 본 발명은 높은 시간 다이버시티를 얻기 위하여 Type2 데이터 PLP를 사용한다.

- [121] 본 발명에서 하나의 데이터 PLP는 하나의 서비스에 해당할 수도 있고, 서비스를 구성하는 서비스 컴포넌트들 중 하나, 예컨대 비디오 컴포넌트(또는 베이스 레이어의 비디오 컴포넌트라 함), 확장 비디오 컴포넌트(또는 인헨스먼트 레이어의 비디오 컴포넌트라 함), 오디오 컴포넌트, 비디오 및 오디오 외의 데이터 컴포넌트에 해당할 수도 있다.
- [122] 한편 본 발명은 수신기에서 NGH 프레임과 같은 추가의 방송 신호 프레임을 식별하고 처리할 수 있도록 송신기에서 별도의 시그널링 정보를 전송할 수 있다. 본 발명은 별도의 시그널링 정보를 P1 심볼을 통해 전송하며, 이때의 P1 심볼을 `new_system_P1` 심볼이라 하기로 한다.
- [123] 상기 `new_system_P1` 심볼은 P1 심볼과 다를 수 있으며, 복수개가 될 수도 있다. 이때 `new_system_P1` 심볼은 신호 프레임의 시작 위치 즉, 프리앰블 영역 내 첫번째 P2 심볼 전단에 위치하는 것을 일 실시예로 한다. 이 경우 프리앰블 영역은 하나 이상의 `new_system_P1` 심볼과 하나 이상의 P2 심볼로 구성된다.
- [124] 도 4의 (a)는 본 발명에 따른 P1 심볼 구조이다. 도 4의 (a)에서 P1 심볼과 P2 심볼 부분을 프리앰블 영역이라 하고, 바디 영역을 데이터 영역이라 하기로 한다. 상기 데이터 영역은 복수개의 데이터 심볼(또는 데이터 OFDM 심볼이라 함)들로 구성된다.
- [125] 도 4의 (a)에서 P1 심볼은 유효(effective) 심볼(A)의 앞쪽 일부와 뒤쪽 일부를 각각 복사하고 $+f_{SH}$ 만큼 주파수 쉬프트한 후 유효 심볼(A)의 앞(C)과 뒤(B)에 위치시켜 생성된다. 본 발명은 C 부분을 프리픽스(prefix)라 하고, B 부분을 포스트픽스(postfix)라 하기로 한다. 즉, P1 심볼은 프리픽스, 유효 심볼, 포스트픽스 부분으로 구성된다. 본 발명은 이러한 P1 심볼 구조를 C-A-B 구조라 하기도 한다. 이때 P1 심볼은 1K OFDM 심볼인 것을 일 실시예로 한다. 그리고 A 부분(T_{PIA})은 112us의 길이를, C 부분(T_{PIC})은 59us의 길이를, B 부분(T_{PIB})은 53us의 길이를 갖는 것을 일 실시예로 한다.
- [126] 도 4의 (b)는 본 발명에 따른 P1 심볼의 생성 과정을 보인 P1 심볼 제네레이터의 구성 블록도이다. 도 4의 (b)는 CDS(Carrier Distribution Sequence) 테이블 모듈(000100), MSS(Modulation Signaling Sequence) 모듈(000200), DBPSK(Differential Binary Phase Shift Keying) 매핑 모듈(000300), 스크램블링 모듈(000400), 패딩 모듈(000500), IFFT 모듈(000600), 및 C-A-B 구조 모듈(000700)을 포함한다. 도 4의 (b)의 P1 심볼 제네레이터의 각 블록의 동작을 통해 최종적으로 C-A-B 구조 모듈(000700)에서 도 4의 (a)와 같은 P1 심볼을 출력한다.
- [127] 본 발명은 도 4의 (a)의 P1 심볼 구조를 변형하거나 도 4의 (b)의 P1 심볼 제네레이터를 변형시켜 `new_system_P1` 심볼을 생성하는 것을 일 실시예로 한다. 또는 도 4의 (a)의 P1 심볼 구조와 도 4의 (b)의 P1 심볼 제네레이터를 모두 변형시켜 `new_system_P1` 심볼을 생성할 수도 있다.
- [128] 도 4의 (a)의 P1 심볼을 변형시켜 `new_system_P1` 심볼을 생성한다면, 다음의

방법들 중 적어도 하나를 사용하여 생성할 수 있다. 일 예로, 프리픽스와 포스트픽스를 위한 주파수 쉬프트(또는 변위라 함) 값(f_{SH})을 변형시켜 `new_system_P1` 심볼을 생성할 수 있다. 다른 예로, P1 심볼의 길이(예, T_{PIC} , T_{PIB} 의 길이)를 변형시켜 `new_system_P1` 심볼을 생성할 수 있다. 또 다른 예로, P1 심볼의 길이를 1K에서 512, 256, 128 등으로 대체하여 `new_system_P1` 심볼을 생성할 수 있다. 이 경우 P1 심볼 구조에 사용되는 파라미터들(예, f_{SH} , T_{PIC} , T_{PIB})도 적절하게 수정되어야 한다.

- [129] 도 4의 (b)의 P1 심볼 제네레이터를 변형시켜 `new_system_P1` 심볼을 생성한다면, 다음의 방법들 중 적어도 하나를 사용하여 생성할 수 있다. 일 예로, CDS 테이블 모듈(000100), MSS 모듈(000200) 및 C-A-B 구조 모듈(000700)으로부터 P1 심볼에 사용되는 액티브 캐리어(active carrier)의 분포를 바꾸는 방법(예를 들어, CDS 테이블 모듈(000100)이 다른 CSS(Complementary Set of Sequence)를 사용하는 방법 등)을 사용하여 `new_system_P1` 심볼을 생성할 수 있다. 다른 예로, P1 심볼로 전송하는 정보를 위한 패턴을 변형시키는 방법(예를 들어, MSS 모듈(000200)이 다른 CSS를 사용하는 방법 등)등을 사용하여 `new_system_P1` 심볼을 생성할 수 있다.
- [130] 한편 본 발명은 신호 프레임 특히 NGH 프레임 내 프리앰블 영역에 추가적으로 프리앰블 심볼을 할당할 수도 있다. 본 발명은 설명의 편의를 위해 추가적인 프리앰블 심볼을 AP1 심볼(Additional Preamble symbol)이라 하기로 한다. 본 발명은 매우 낮은 SNR 또는 시간-선택적인 페이딩 조건들에서 모바일 방송(즉, NGH) 신호의 검출 성능을 향상시키기 위해 신호 프레임에 하나 이상의 AP1 심볼을 추가한다.
- [131] 이때 상기 AP1 심볼은 신호 프레임의 프리앰블 영역 내 P1 심볼과 첫번째 P2 심볼 사이에 위치하는 것을 일 실시예로 한다. 즉, P1 심볼과 AP1 심볼이 연속적으로 전송된다. 만일 신호 프레임으로 P2 심볼이 전송되지 않는다면, 상기 AP1 심볼은 신호 프레임의 프리앰블 영역 내 P1 심볼과 첫번째 데이터 심볼 사이에 위치하는 것을 일 실시예로 한다. 다른 실시예로, P1 심볼과 AP1 심볼은 하나의 신호 프레임 내에서 비연속적인 위치에 할당되어 전송될 수도 있다.
- [132] 일 예로, 신호 프레임이 AP1 심볼을 포함한다면, 이때의 신호 프레임의 프리앰블 영역은 P1 심볼, 하나 이상의 AP1 심볼, 하나 이상의 P2 심볼로 구성된다. 그리고 데이터 영역은 복수개의 데이터 심볼들(또는 데이터 OFDM 심볼이라 함)들로 구성된다.
- [133] 상기 AP1 심볼은 전술한 `new_system_P1` 심볼을 생성하는 실시예에서와 같이 도 4의 (a)의 P1 심볼 구조를 변형하거나 도 4의 (b)의 P1 심볼 제네레이터를 변형시켜 생성하는 것을 일 실시예로 한다. 다른 실시예로, 도 4의 (a)의 P1 심볼 구조와 도 4의 (b)의 P1 심볼 제네레이터를 모두 변형시켜 AP1 심볼을 생성할 수도 있다.
- [134] 본 발명에서와 같이 2개 이상의 프리앰블 심볼을 사용하는 경우 모바일 페이딩

환경에서 발생할 수 있는 버스트 페이딩(burst fading)에 더욱 강인해지고, 신호 검출(signal detection) 성능을 향상시키는 장점을 가진다.

- [135] 도 5는 본 발명에 따른 P1 심볼의 구조와 AP1 심볼의 구조의 일 실시예를 보이고 있다. 도 5는 P1 심볼을 변형시켜 AP1 심볼을 생성하는 예이다.
- [136] 도 5에서, 좌측의 P1 심볼은 유효 심볼(A)의 앞쪽 일부와 뒤쪽 일부를 각각 복사하고 $+f_{SH}$ 만큼 주파수 쉬프트한 후 유효 심볼(A)의 앞(C)과 뒤(B)에 위치시켜 생성된다. 본 발명은 C 부분을 prefix 부분이라 하고, B 부분을 postfix 부분이라 하기로 한다. 즉, P1 심볼은 프리픽스, 유효 심볼, 포스트픽스 부분으로 구성된다.
- [137] 도 5에서, 우측의 AP1 심볼은 유효 심볼(D)의 앞쪽 일부와 뒤쪽 일부를 각각 복사하고 $-f_{SH}$ 만큼 주파수 쉬프트한 후 유효 심볼(D)의 앞(F)과 뒤(E)에 위치시켜 생성된다. 본 발명은 F 부분을 prefix 부분이라 하고, E 부분을 postfix 부분이라 하기로 한다. 즉, AP1 심볼은 프리픽스, 유효 심볼, 포스트픽스 부분으로 구성된다.
- [138] 여기서 P1 심볼과 AP1 심볼에 사용된 두 주파수 쉬프트 값 $+f_{SH}$, $-f_{SH}$ 은 서로 동일하고 부호만 정반대이다. 즉, 주파수 쉬프트는 반대 방향으로 수행된다. 그리고 유효 심볼의 앞에 복사되는 C와 F의 길이는 서로 다르게 설정하고, 또한 유효 심볼의 뒤에 복사되는 B와 E의 길이도 서로 다르게 설정한다. 또는 C와 F의 길이는 다르게 하고, B와 E의 길이는 같게 설정할 수도 있으며, 그 반대로 설정할 수도 있다. 본 발명은 다른 실시예로, P1 심볼의 유효 심볼 길이와 AP1 심볼의 유효 심볼 길이를 다르게 설정할 수도 있다. 또 다른 실시예로, P1 심볼과 다른 CSS(Complementary Set Sequence)가 AP1 내 톤 선택 및 데이터 스크램블을 위해 사용될 수 있다.
- [139] 본 발명은 유효 심볼의 앞에 복사되는 C와 F의 길이는 서로 다르게 설정하고, 유효 심볼의 뒤에 복사되는 B와 E의 길이도 서로 다르게 설정하는 것을 일 실시예로 한다.
- [140] 본 발명에 따른 C,B,F,E 길이는 다음의 수학식 1과 같이 구할 수 있다.
- [141] 수학식 1

$$C \text{의 길이}(T_C) = \{A \text{의 길이}(T_A)/2 + 30\}$$

$$B \text{의 길이}(T_B) = \{A \text{의 길이}(T_A)/2 - 30\}$$

$$F \text{의 길이}(T_F) = \{D \text{의 길이}(T_D)/2 + 15\}$$

$$E \text{의 길이}(T_E) = \{D \text{의 길이}(T_D)/2 - 15\}$$

- [142] 상기 수학식 1에서와 같이 P1 심볼과 AP1 심볼은 주파수 쉬프트 값은 동일하지만 정반대의 부호를 가진다. 또한 C,B의 길이를 설정하기 위해 A의 길이(T_A)/2 값에 더해지거나 빼지는 옴셋 값과 F,E의 길이를 설정하기 위해 D의

길이(T_D)/2 값에 더해지거나 빼지는 옴셋 값을 서로 다르게 설정한다. 본 발명은 P1 심볼의 옴셋 값은 30으로 설정하고, AP1 심볼의 옴셋 값은 15로 설정하는 것을 일 실시예로 한다. 상기 수치는 본 발명의 이해를 돕기 위한 실시예이며, 이 수치는 당업자에 의해 용이하게 변경될 수 있으므로 본 발명은 상기 수치에 한정되지 않는다.

- [143] 본 발명은 도 5와 같은 구조로 P1 심볼과 AP1 심볼을 생성하여 각 신호 프레임에 삽입함으로써, P1 심볼은 AP1 심볼의 검출 성능을 저하시키지 않고, 반대로 AP1 심볼은 P1 심볼의 검출 성능을 저하시키지 않는다. 또한 P1 심볼과 AP1 심볼의 검출 성능은 거의 동일하다. 그리고 P1 심볼과 AP1 심볼이 비슷한 구조를 가지도록 함으로써, 수신기의 복잡도를 최소화할 수 있다.
- [144] 이때, P1 심볼과 AP1 심볼은 서로 연속적으로 전송될 수도 있고, 또는 신호 프레임 내에서 서로 다른 위치에 할당되어 전송될 수도 있다. 서로 다른 위치에 할당되어 전송되는 경우, 프리앰블 심볼에 대해 높은 타임 다이버시티 효과를 얻을 수 있다. 본 발명은 연속적으로 전송하는 것을 일 실시예로 한다.
- [145] 도 6은 본 발명에 따른 방송 신호 송신 장치(또는 방송 신호 송신기 또는 송신기라 함)의 일 실시예를 보인 구성 블록도이다.
- [146] 도 6에 도시된 바와 같이, 방송 신호 송신 장치는 인풋 프리-프로세서(100000), 인풋 프로세서(100100), BICM 모듈(100200), 프레임 빌더(100300), OFDM 제네레이터(100400)를 포함할 수 있다. 상기 BICM 모듈(100200)은 BICM 인코더라 하기도 한다.
- [147] 입력 스트림은 TS 스트림 또는 인터넷 프로토콜(IP) 스트림 또는 GSE((General Sream Encapsulation) 스트림(또는 GS 스트림이라 함) 중 적어도 하나를 포함할 수 있다.
- [148] 상기 인풋 프리-프로세서(100000)는 TS 스트림 또는 IP 스트림 또는 GSE 스트림 중 적어도 하나를 입력받아, 강인성을 부여하기 위하여 서비스 단위(또는 서비스 컴포넌트 단위)로 하나 이상의 PLP를 생성한다.
- [149] 상기 인풋 프로세서(100100)는 인풋 프리-프로세서(100000)에서 생성된 하나 이상의 PLP를 포함하는 BB 프레임을 생성한다. 상기 인풋 프로세서(100100)는 서비스에 해당하는 PLP를 입력받은 경우, 이를 서비스 컴포넌트에 해당하는 PLP들로 분리한 후 BB 프레임을 생성할 수도 있다.
- [150] 상기 BICM 모듈(100200)은 전송 채널상의 오류를 정정할 수 있도록 상기 인풋 프로세서(100100)의 출력에 리던던시(redundancy)를 추가하고 인터리빙을 수행한다.
- [151] 상기 프레임 빌더(100300)는 복수개의 PLP들을 셀 단위로 전송 프레임에 매핑하여 전송 프레임(또는 신호 프레임) 구조를 완성한다.
- [152] 상기 OFDM 제네레이터(100400)는 입력 데이터들을 OFDM 변조하여 안테나로 전송할 수 있는 베이스밴드 신호를 생성한다.
- [153] 본 발명에 따른 인풋 프리-프로세서(100000)는 전술한 바와 같이 서비스에

해당하는 데이터를 컴포넌트 별로 분류하여 각각의 컴포넌트에 해당하는 데이터를 별개의 PLP로 전송할 수 있도록 데이터를 처리하는 것을 일 실시예로 한다.

- [154] 본 발명에 따른 방송 신호 송신 장치는 하나 이상의 서비스를 PLP 단위로 전송할 수도 있으나, 하나의 서비스에 포함되는 컴포넌트들을 분리하여 PLP 단위로 전송할 수도 있다. 이러한 경우 방송 신호 수신 장치에서는 각각의 컴포넌트를 포함하는 PLP들을 식별하여 처리하여야 하나의 서비스를 제공할 수 있으며, 이를 위해서 본 발명에 따른 인풋 프리-프로세서(100000)는 컴포넌트 단위로 데이터를 처리한다.
- [155] 본 발명은 TS 형태의 스트림을 입력받아 PLP를 생성하는 경우와 IP 형태의 스트림을 입력받아 PLP를 생성하는 예를 나누어 설명하기로 한다.
- [156] 도 7은 TS 형태의 스트림을 입력받는 인풋 프리-프로세서의 일 실시예를 보인 본 발명의 구성 블록도이다.
- [157] 도 7의 인풋 프리-프로세서는 PID 필터(101010), PSI/SI 컨트롤러(101020), PSI/SI 디코더(101030), PSI/SI 수정(modifying)/생성(generating) 모듈(101040), PSI/SI 머저(101050), PAT/PMT 머저(merger; 101070), 컴포넌트 머저들(101090, 101110) 및 널 패킷 삽입(inserting) 모듈들(101060, 101080, 101100, 101120)을 포함한다.
- [158] 인풋 프리-프로세서는 TS에 포함된 TS 패킷들을 컴포넌트별로 구분하여 각각 다른 PLP로 출력한다. 여기서, 각 TS 패킷은 헤더와 페이로드로 구성되며, 상기 헤더는 페이로드의 데이터가 어떤 데이터인지를 알려주는 패킷 식별자(Packet Identifier; PID)를 포함한다. 상기 페이로드는 전송하고자 하는 비디오 엘리멘터리(Elementary Stream; ES), 오디오 ES, 데이터 ES, PSI/SI ES 중 어느 하나를 포함할 수 있다. 그리고 커먼 PLP에 포함된 정보는 L2 시그널링 정보 또는 L2 정보/데이터라고 지칭할 수도 있고, L1 시그널링 정보는 L1 정보라 지칭할 수도 있다.
- [159] 본 발명은 비디오 컴포넌트가 베이스 레이어의 비디오 컴포넌트와 인헨스먼트 레이어의 비디오 컴포넌트로 구분되는 경우, 베이스 레이어의 비디오 컴포넌트를 포함하는 TS 패킷의 PID와 인헨스먼트 레이어의 비디오 컴포넌트를 포함하는 TS 패킷의 PID는 서로 다른 것을 일 실시예로 한다.
- [160] 즉, PID 필터(101010)는 TS에 포함된 TS 패킷들을 PID를 사용하여 필터링해 해당 PLP 경로로 출력한다. TS 패킷에는 각각의 컴포넌트들을 구분할 수 있는 PID가 할당되어 있으므로, PID 필터(101010)는 PID로 각각의 컴포넌트에 해당하는 TS 패킷들을 식별하여 별도의 PLP 경로로 출력할 수 있다. 다만 이렇게 필터링을 수행하기 위해서는 PID 정보를 알아야 하므로, PID 필터(101010)는 먼저 TS 패킷에 포함된 PSI/SI를 필터링한다. PSI/SI 디코더(101030)는 PID 필터(101010)에서 필터링된 PSI/SI 정보를 디코딩하여 PID 정보를 획득한다. 일 예로, PID가 '0'으로 고정된 PAT는 PMT의 PID 정보와 NIT의 PID 정보를

포함하고, PMT는 서비스를 구성하는 각 컴포넌트에 해당하는 비디오, 오디오, 데이터 ES 등의 PID 정보를 포함한다.

- [161] 그리고 PSI/SI 컨트롤러(101020)는 상기 PSI/SI 디코더(101030)에서 획득된 PID 정보를 사용하여 PID 필터(101010)를 제어하여, PID 별로 원하는 컴포넌트에 해당하는 데이터를 필터링하여 출력할 수 있게 한다. TS에 포함된 PSI/SI는 기설정된 PID로 전송되므로, 별도의 PID 필터(101010)의 설정 없이 바로 필터링하여 처리가 가능하다.
- [162] 이와 같이 상기 PID 필터(101010)는 TS 패킷을 컴포넌트별로 필터링하여 각각의 PLP 경로로 출력한다. 예를 들면, 비디오 컴포넌트에 해당하는 TS 패킷, 오디오 컴포넌트에 해당하는 TS 패킷, 데이터 컴포넌트에 해당하는 TS 패킷을 해당 컴포넌트 머저(101090, 101110)로 출력하고, 컴포넌트 머저(101090, 101110)는 입력되는 TS 패킷들을 머징하여 각 컴포넌트 PLP를 구성한다. 일 예로, 상기 컴포넌트 머저(101090)는 베이스 레이어의 비디오 컴포넌트에 해당하는 TS 패킷들만을 입력받을 수 있고, 베이스 레이어의 비디오 컴포넌트에 해당하는 TS 패킷들과 인헨스먼트 레이어의 비디오 컴포넌트에 해당하는 TS 패킷들을 입력받아 머징하여 하나의 컴포넌트 PLP를 구성할 수도 있다. 또한, 상기 PID 필터(101010)에서 필터링되어 출력되는 PAT/PMT를 포함하는 TS 패킷들은 PAT/PMT 머저(101070)로 출력되어 머징된다.
- [163] 이렇게 컴포넌트 별로 PLP를 구성하는 경우, 수신기에서는 채널을 스캔하여도 하나의 서비스에 해당하는 데이터를 모두 검색하지 못할 수도 있다. 즉, 서비스별로 PLP를 구성하여 PSI/SI로 식별하는 방식과 달리, 본 발명에서는 서비스를 구성하는 컴포넌트별로 PLP를 구성하므로 PSI/SI가 포함되지 않는 컴포넌트 PLP가 존재할 수 있기 때문이다. 따라서, 본 발명에서는 서비스를 구성하는 컴포넌트 PLP들을 찾을 수 있도록, 서비스를 구성하는 컴포넌트 PLP들 중에 임의의 PLP에 PAT/PMT와 같은 PSI/SI를 추가하며, 이러한 PAT/PMT와 같은 서비스 구성 정보를 갖는 컴포넌트 PLP를 베이스 PLP라고 지칭하도록 한다. 수신기에서는 베이스 PLP를 스캔하여 디코딩하면 서비스를 제공하기 위한 나머지 컴포넌트 PLP들에 대한 정보를 알 수 있으므로, 상술한 문제점을 해결할 수 있다.
- [164] PSI/SI 수정/생성 모듈(101040)은 NIT, SDT 등 수정하거나 추가하여야 하는 PSI/SI를 수정 또는 생성하여 출력한다. 예를 들면, 상술한 컴포넌트 PLP 구조에서 베이스 PLP가 서비스 구성에 대한 정보를 포함하므로, 이러한 서비스 구성에 대한 정보 또는 베이스 PLP에 대한 정보를 시그널링할 필요가 있다. 인포프리-프로세서는, 베이스 PLP에 대한 정보를 L1 시그널링 정보와 L2 시그널링 정보(커먼 PLP) 중 적어도 하나에 시그널링할 수 있다. L2 시그널링 정보에 베이스 PLP에 대한 정보를 시그널링하는 경우, PSI/SI 수정/생성 모듈(101040)은 베이스 PLP에 대한 정보를 NIT/SDT_other 또는 PAT/PMT에 시그널링할 수 있다. 베이스 PLP에 대한 정보는 베이스 PLP를 검색하기 위한 정보, 베이스 PLP를

추출하여 디코딩하는데 필요한 정보, 베이스 PLP에서 포함하는 서비스 구성에 대한 PAT/PMT에 대한 정보 등을 포함할 수 있다. 또한 SVC, MPEG 서라운드 등 고화질/고음질 서비스를 위한 컴포넌트에 관한 정보는 L1 시그널링 정보에 시그널링하는 것을 일 실시예로 한다.

- [165] SDT는 SDT_actual과 SDT_other을, EIT는 EIT_actual과 EIT_other로 각각 나타낼 수 있다. SDT_actual/EIT_actual은 각각 해당 정보가 나타내는 서비스/이벤트가 현재 프레임 또는 TS에 포함되는 서비스/이벤트임을 나타내고, SDT_other/EIT_other는 다른 프레임 또는 다른 TS에 포함되는 서비스/이벤트임을 나타낸다. TS에서 추출된 PSI/SI가 커먼 PLP에 포함하는 경우, PSI/SI 수정/생성 모듈(101040)은 SDT_actual을 SDT_other로 또는 EIT_actual을 EIT_other로 수정할 수도 있다.
- [166] PSI/SI 머저(101050)는 PSI/SI 수정/생성 모듈(101040)로부터 출력되는 시그널링 정보 및 PID 필터(101010)로부터 출력되는 시그널링 정보를 머징한다.
- [167] 널 패킷 삽입 모듈들(101060, 101080, 101100, 101120)은 TS에서 각 컴포넌트들이 동기를 유지할 수 있도록 다른 컴포넌트가 있던 자리에 널 패킷을 삽입한다. 이렇게 하면, 널 패킷 삽입 모듈(101060)에서는 커먼 PLP가 출력되고, 널 패킷 삽입 모듈(101080)에서는 베이스 PLP가 출력된다. 그리고 널 패킷 삽입 모듈(101100, 101120)에서는 해당 컴포넌트 PLP가 출력되는데, 이때의 컴포넌트는 비디오 컴포넌트, 오디오 컴포넌트, 데이터 컴포넌트 등이 될 수 있다.
- [168] 도 7에서 도시한 바와 같이, 인풋 프리-프로세서는 TS를 입력받아 PSI/SI를 포함하는 데이터는 커먼 PLP 경로로, 서비스 구성 정보를 포함하는 컴포넌트 PLP에 해당하는 데이터는 베이스 PLP 경로로, 이외의 각 컴포넌트에 해당하는 데이터는 해당 컴포넌트 PLP 경로로 출력할 수 있으며, 이렇게 각각의 PLP 경로에 해당하는 데이터를 PLP 데이터 또는 PLP라고 지칭할 수도 있다.
- [169] 인풋 프리-프로세서는 이렇게 구성된 컴포넌트들에 대한 정보를 L1 시그널링 정보에 시그널링하여, 수신기 타입에 따라 PLP 단위로 컴포넌트를 추출할 수 있도록 한다. 다시 말해, 수신기에 따라 서비스의 종류를 선택하면, 수신기는 그 서비스에 해당하는 컴포넌트들을 처리하여야 한다. 본 발명에서는 컴포넌트 별로 PLP가 구성되므로, 이러한 PLP 구조에 대한 정보가 L1 시그널링 정보에 포함되어야 수신기는 서비스에 해당하는 컴포넌트들을 추출하여 처리할 수 있다. 따라서, 인풋 프리-프로세서는 컴포넌트 PLP 구조에 대한 정보가 L1 시그널링 정보에 시그널링되도록 제어할 수 있다.
- [170] 도 8의 (a),(b)는 본 발명에 따른 인풋 프리-프로세서에서 컴포넌트 단위로 PLP를 구성하는 일 예를 보인 도면이다.
- [171] 도 8의 (a)에서, TS 패킷들로 구성되는 TS(102010)는 도 7에서 인풋 프리-프로세서로 입력되는 TS를 나타내며, 각 TS 패킷은 오디오 컴포넌트에 해당하는 데이터, 비디오 컴포넌트에 해당하는 데이터, 데이터 컴포넌트에

해당하는 데이터 및 PSI/SI 컴포넌트에 해당하는 데이터 중 하나를 포함한다.

- [172] 도 7의 인풋 프리-프로세서는 TS 스트림(102010)에 포함된 TS 패킷들에 상술한 프리 프로세싱을 수행하여, 컴포넌트별로 구분한 후 다른 PLP 경로로 출력한다.
- [173] 예를 들어, 도 8의 (b)와 같이 NIT, SDT, EIT를 포함하는 TS 패킷들은 커먼 PLP 경로로 출력하여 커먼 TS(102020)를 구성하고, 비디오 컴포넌트의 데이터를 포함하는 TS 패킷들은 비디오 컴포넌트 PLP 경로로 출력하여 비디오 컴포넌트 TS(102030)를 구성한다. 또한 오디오 컴포넌트의 데이터를 포함하는 TS 패킷들은 오디오 컴포넌트 PLP 경로로 출력하여 오디오 컴포넌트 TS(102040)를 구성하고, 데이터 컴포넌트의 데이터, PAT/PMT 정보를 포함하는 TS 패킷들은 데이터 컴포넌트 PLP 경로로 출력하여 데이터 컴포넌트 TS(102050)를 구성한다. 다른 예로, 2개 이상의 컴포넌트들의 데이터를 포함하는 TS 패킷들이 하나의 PLP 경로로 출력되어 하나의 TS를 구성할 수도 있다. 또 다른 예로, 복수개의 서비스의 특정 컴포넌트의 데이터를 포함하는 TS 패킷들이 하나의 PLP 경로로 출력되어 하나의 TS를 구성할 수도 있다.
- [174] 그리고 상기 인풋 프리-프로세서는 오디오, 비디오, 데이터 등 서로 다른 컴포넌트로 이루어진 TS 패킷들을 각각의 컴포넌트로 분리하면서 각 컴포넌트의 동기를 유지하기 위해 각 컴포넌트 TS에서 다른 컴포넌트 위치에 널 패킷을 삽입한다.
- [175] 예를 들어, 커먼 TS(102020)에서는 오디오, 비디오, Data, PAT, PMT를 포함하는 TS 패킷 위치에 널 패킷을 삽입하고, 비디오 컴포넌트 TS(102030)에서는 오디오, NIT, SDT, EIT, Data, PAT, PMT를 포함하는 TS 패킷 위치에 널 패킷을 삽입한다. 또한 오디오 컴포넌트 TS(102040)에서는 비디오, NIT, SDT, EIT, Data, PAT, PMT를 포함하는 TS 패킷 위치에 널 패킷을 삽입하고, 데이터 컴포넌트 TS(102050)에서는 오디오, 비디오, NIT, SDT, EIT를 포함하는 TS 패킷 위치에 널 패킷을 삽입한다. 상기 널 패킷의 삽입은 도 7의 널 패킷 삽입 모듈들(101060, 101080, 101100, 101120)에서 수행된다. 널 패킷이 삽입된 각 컴포넌트의 TS들은 인풋 프로세서(100100)로 출력된다.
- [176] 본 발명은 설명의 편의를 위해 널 패킷이 삽입된 커먼 TS(102020)를 커먼 PLP(또는 PLP 데이터)라 호칭할 수 있으며, 널 패킷이 삽입된 비디오 컴포넌트 TS(102030)를 비디오 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있다. 또한 널 패킷이 삽입된 오디오 컴포넌트 TS(102040)를 오디오 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있으며, 널 패킷이 삽입된 데이터 컴포넌트 TS(102050)를 데이터 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있다.
- [177] 도 9의 (a),(b)은 본 발명에 따른 인풋 프로세서에서 컴포넌트 단위로 PLP를 구성하는 다른 예를 보인 도면이다.
- [178] 도 9의 (a)는 인풋 프리-프로세서(100000)에서 컴포넌트별로 출력되는 TS들을 보이고 있으며, 도 9의 (b)는 인풋 프로세서(100100)에서 컴포넌트별로 출력되는 TS들을 보이고 있다.

- [179] 상기 인풋 프로세서(100100)는 인풋 프리-프로세서(100000)에서 출력되는 각 TS에서 유효 패킷 이외의 널 패킷을 삭제하고, 삭제된 위치에 따라 삭제된 널 패킷(Deleted null packet; DNP)의 개수 정보를 삽입한다. 즉, 각 TS에서 유효 패킷 이외의 널 패킷들을 DNP 바이트로 축소한다.
- [180] 도 9의 (b)의 각 컴포넌트 PLP를 보면, 각 TS에서 널 패킷이 삭제되고 삭제된 널 패킷의 개수를 나타내는 DNP 바이트가 대신 삽입되었음을 알 수 있다. 그리고 각 DNP 바이트 앞에 수신단에서 동기를 맞추기 위한 동기 바이트가 삽입되어 있음을 알 수 있다.
- [181] 본 발명은 설명의 편의를 위해 도 9의 (b)와 같이 널 패킷이 삭제되고 DNP 바이트가 삽입된 커먼 TS를 커먼 PLP(또는 PLP 데이터)라 호칭할 수 있으며, 널 패킷이 삭제되고 DNP 바이트가 삽입된 비디오 컴포넌트 TS를 비디오 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있다. 또한 널 패킷이 삭제되고 DNP 바이트가 삽입된 오디오 컴포넌트 TS를 오디오 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있으며, 널 패킷이 삭제되고 DNP 바이트가 삽입된 데이터 컴포넌트 TS를 데이터 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있다.
- [182] 도 10은 본 발명의 일 실시예에 따른 방송 신호의 프리 프로세싱 방법을 나타낸 순서도이다.
- [183] 도 10은 상술한 도 7의 인풋 프리-프로세서(100000)가 TS를 컴포넌트 단위로 분류하고, 분류된 컴포넌트 단위의 데이터를 각각 별개의 PLP 경로로 출력하는 방법을 나타낸다.
- [184] 인풋 프리-프로세서(100000)는 PID 필터(101010)를 사용하여 입력 TS로부터 PAT/PMT를 포함하는 TS 패킷들을 필터링한다(S105010). PAT/PMT는 해당 TS 패킷에서 고정된(static) PID로 전송되므로, 별도의 PID 필터 설정없이 필터링이 가능하다. 또는 PMT의 PID는 PAT로부터 획득할 수 있다.
- [185] 인풋 프리-프로세서(100000)는, PSI/SI 디코더(101030)를 사용하여, 필터링된 PAT/PMT를 디코딩하고, 각 컴포넌트에 대한 PID 정보를 획득한다(S105020). 그리고 PSI/SI 컨트롤러(101020)는 디코딩된 PID 정보로 PID 필터(101010)를 설정하여, 컴포넌트별로 TS 패킷들을 필터링하여 출력하도록 한다(S105030).
- [186] 인풋 프리-프로세서(100000)는 컴포넌트 타입에 따라 다른 동작을 수행한다(S105040).
- [187] 컴포넌트 타입이 PSI/SI에 해당하는 경우, 즉 커먼 PLP 데이터에 해당하는 경우, 인풋 프리-프로세서(100000)는 PSI/SI에 수정이 필요한지를 판단하여(S105050), 수정이 필요한 경우에는 해당 PSI/SI를 생성하거나 수정한다(S105050). 또한 인풋 프리-프로세서(100000)는 PSI/SI 수정/생성 모듈(101040)을 사용하여 도 7와 관련한 설명에서 상술한 바와 같이 베이스 PLP에 대한 정보를 NIT/SDT_other 또는 PAT/PMT에 시그널링할 수 있으며, NIT, SDT, EIT 정보를 수정할 수도 있다. 그리고, PSI/SI 머저(101050)를 사용하여 PSI/SI 컴포넌트에 포함되어야 하는 시그널링 정보들을 머징한다(S105070).

- [188] 컴포넌트 타입이 PSI/SI가 아닌 경우, 즉 컴포넌트 PLP 데이터에 해당하는 경우, 인풋 프리-프로세서(100000)는 데이터가 컴포넌트 PLP 중 베이스 PLP에 해당하는지를 판단한다(S105100). 베이스 PLP에 대한 데이터의 경우, 인풋 프리-프로세서(100000)는 베이스 PLP에 포함되는 데이터에 PAT/PMT를 머징하고, 이러한 베이스 PLP에 대한 정보를 L2 시그널링 정보에 시그널링한다. 이 단계에서 L2 시그널링 정보는 NIT/SDT_other 또는 PAT/PMT에 베이스 PLP에 대한 정보를 시그널링하도록 설정될 수 있고, PAT/PMT는 컴포넌트 구조에 따른 서비스 구성 정보를 시그널링하도록 설정될 수 있으며, 이는 상술한 단계(S105060)와 함께 수행될 수도 있다.
- [189] 인풋 프리-프로세서(100000)는 PAT/PMT 머저(101070)를 사용하여 베이스 PLP 데이터에 서비스 구성 정보를 포함하는 PAT/PMT를 머징한다(S105120). 그리고 인풋 프리-프로세서(100000)는 컴포넌트 타입에 기초하여 피지컬 PLP 파라미터를 설정하여 L1 시그널링 정보에 시그널링되도록 한다(S105130). 다시 말하면, 인풋 프리-프로세서(100000)는 본 발명의 컴포넌트 구조에 따라 수신기에서 서비스에 해당하는 컴포넌트 PLP를 처리할 수 있도록 컴포넌트 PLP 구조에 대한 정보를 L1 시그널링 정보에 시그널링할 수 있다.
- [190] 인풋 프리-프로세서(100000)는 컴포넌트 타입에 따라 처리된 PLP 데이터들에서 널 패킷을 삽입한다(S105080). 널 패킷의 삽입은 도 7 및 도 8에서 설명한 바와 같다. 널 패킷이 삽입된 각각의 컴포넌트 PLP 데이터는, 각각의 PLP 경로로 출력된다(S105090).
- [191] 이하에서는 IP 스트림 형태의 데이터를 처리하는 인풋 프리-프로세서에 대하여 설명하도록 한다.
- [192] IP 스트림의 경우, 상술한 실시예에서와 달리 컴포넌트에 해당하는 데이터들은 IP 패킷 단위로 구분될 수 있다. 그리고 TS에서의 PSI/SI는 IP 서비스 정보에 해당할 수 있으며, IP 서비스 정보는 ESG(Electronic Service Guide; ESG) 정보, 프로바이더 정보, 부트 스트랩 정보 등을 포함할 수 있다. ESG 정보는 서비스 컴포넌트의 IP 어드레스 정보, 포트 번호 정보 등을 포함할 수 있다. 본 발명의 실시예에서, IP 스트림은 GSE(Generic Stream Encapsulation) 스트림 단위로 입/출력될 수도 있다.
- [193] 도 11은 IP 형태의 스트림을 입력받는 인풋 프리-프로세서의 일 실시예를 보인 본 발명의 구성 블록도이다.
- [194] 도 11의 인풋 프리-프로세서(100000)는 UDP/IP 필터(106010), IP 서비스 컨트롤러(106020), IP 서비스 정보 디코더(106030), IP 서비스 정보 수정(modifying)/생성(generating) 모듈(106040), IP 스트림 머저(106050), GSE 인캡슐레이팅 모듈들(106060, 106080, 106100, 106120), 컴포넌트 머저들(106070, 106090, 106110) 및 GSE 디캡슐레이팅 모듈(106130)을 포함한다.
- [195] 도 11의 인풋 프리-프로세서(100000)는 GSE 스트림 또는 IP 스트림을 입력받아 스트림에 포함된 데이터를 컴포넌트별로 구분하여 각각 다른 PLP로 출력한다.

이때, IP 서비스 정보를 포함하는 PLP를 커먼 PLP라고 부르며, 커먼 PLP는 L2 시그널링 정보 또는 L2 정보/데이터라고 지칭할 수도 있다. L1 시그널링 정보는 L1 정보라 지칭할 수도 있다.

- [196] 본 발명에서 GSE 스트림은 GSE 디캡슐레이션 모듈(106130)로 입력되고, IP 스트림은 UDP/IP 필터(106010)로 입력된다. 상기 GSE 디캡슐레이션 모듈(106130)은 GSE 스트림에 GSE 디캡슐레이션을 수행하여 IP 스트림을 추출한 후 UDP/IP 필터(106010)로 출력한다.
- [197] 상기 UDP/IP 필터(106010)는 IP 스트림에 포함된 IP 패킷들을 UDP 포트 넘버와 IP 어드레스 등을 사용하여 컴포넌트별로 필터링해 출력할 수 있다. IP 스트림에 포함된 각각의 컴포넌트들의 IP 패킷에는 각각의 UDP 포트 넘버와 IP 어드레스가 할당되어 있으므로, UDP/IP 필터(106010)는 UDP 포트 넘버와 IP 어드레스로 각각의 컴포넌트에 해당하는 IP 패킷을 식별하여 별도의 PLP 경로로 출력할 수 있다. 이하에서, 이러한 UDP 포트 넘버 및 IP 어드레스를 어드레스 또는 어드레스 정보라고 지칭할 수 있다.
- [198] 다만 이렇게 필터링을 수행하기 위해서는 UDP 포트 넘버 및 IP 어드레스를 알아야 하므로, 상기 UDP/IP 필터(106010)는 먼저 IP 스트림에 포함된 IP 서비스 정보를 필터링하고, 상기 IP 서비스 정보 디코더(106030)는 상기 UDP/IP 필터(106010)에서 필터링된 IP 서비스 정보를 디코딩하여 어드레스 정보를 획득한다. 이때 어드레스 정보는 IP 서비스 정보 중 ESG 정보로부터 획득될 수 있다. 그리고 IP 서비스 컨트롤러(106020)는 상기 IP 서비스 정보 디코더(106030)에서 획득된 어드레스 정보를 사용하여 UDP/IP 필터(106010)를 제어, 어드레스 별로 원하는 컴포넌트에 해당하는 IP 패킷을 필터링하여 출력할 수 있다. IP 스트림에 포함된 IP 서비스 정보는 기설정된 어드레스로 전송되므로, 별도의 UDP/IP 필터(106010)의 설정 없이 바로 필터링하여 처리가 가능하다.
- [199] 상기 UDP/IP 필터(106010)는 IP 스트림에 포함된 IP 패킷들을 컴포넌트별로 필터링한 후 각각의 PLP 경로를 통해 해당 컴포넌트 머저로 출력한다. 예를 들면, 비디오 컴포넌트에 해당하는 IP 패킷들은 컴포넌트 머저(106070)로 출력하고, 오디오 컴포넌트에 해당하는 IP 패킷들은 컴포넌트 머저(106090)로 출력하며, 데이터 컴포넌트에 해당하는 IP 패킷들은 컴포넌트 머저(106110)로 출력한다. 상기 컴포넌트 머저들(106070, 106090, 106110)은 해당 컴포넌트의 IP 패킷들을 머징한다. 만일 인풋 프리-프로세서로 입력된 스트림이 GSE 형태라면 상기 컴포넌트 머저들(106070, 106090, 106110)의 출력은 각 GSE 인캡슐레이팅 모듈(106080, 1061000, 106120)에서 GSE 인캡슐레이팅된 후 GSE 스트림으로 출력되고, IP 형태라면 GSE 인캡슐레이팅 과정이 생략될 수 있다.
- [200] 이렇게 컴포넌트 별로 PLP를 구성하는 경우, 수신기에서는 채널을 스캔하여도 하나의 서비스에 해당하는 데이터를 모두 검색하지 못할 수도 있다. 즉, 서비스별로 PLP를 구성하여 IP 서비스 정보로 식별하는 방식과 달리, 본 발명에서는 서비스에 해당하는 컴포넌트별로 PLP를 구성하므로 IP 서비스

정보가 포함되지 않는 컴포넌트 PLP가 존재할 수 있기 때문이다. 따라서, 본 발명에서는 서비스에 해당하는 컴포넌트 PLP들을 찾을 수 있도록, IP 서비스 정보에 서비스 구성 정보를 추가한다.

- [201] IP 서비스 정보 수정/생성 모듈(106040)은 ESG 정보, 서비스 프로바이더 정보, 부트 스트랩 정보 등 수정하거나 추가하여야 하는 IP 서비스 정보를 수정 또는 생성하여 출력한다. 예를 들면, ESG 정보에 컴포넌트 별로 PLP를 구성하는 서비스 구성 정보를 시그널링할 수 있다.
- [202] IP 스트림 머지(106050)는 IP 서비스 정보 수정/생성 모듈(106040)에서 수정/생성된 IP 서비스 정보와 수정이 필요없는 부가 정보와 같은 IP 서비스 정보를 머징하여 커먼 PLP 경로로 출력한다.
- [203] 본 실시예에서, IP 스트림은 IP 패킷 단위로 각각의 IP 어드레스 및 UDP 포트 넘버가 할당되므로, 도 7에서와 같은 널 패킷 삽입 모듈들은 생략될 수 있다.
- [204] 도 11에서 도시한 바와 같이, 인풋 프리-프로세서는 IP 스트림(또는 GSE 스트림)을 입력받아 IP 서비스 정보를 포함하는 데이터를 커먼 PLP 경로로, 각 컴포넌트에 해당하는 데이터를 컴포넌트 PLP 경로로 출력할 수 있으며, 이렇게 각각의 PLP 경로에 해당하는 데이터를 PLP 데이터 또는 PLP라고 지칭할 수도 있다.
- [205] 인풋 프리-프로세서는 이렇게 구성된 컴포넌트들에 대한 정보를 L1 시그널링 정보에 시그널링하여, 수신기 타입에 따라 PLP 단위로 컴포넌트를 추출할 수 있도록 한다. 즉, 수신기에 따라 서비스의 종류를 선택하면, 수신기는 그 서비스에 해당하는 컴포넌트들을 처리하여야 한다. 본 발명에서는 컴포넌트 별로 PLP가 구성되므로, 이러한 PLP 구조에 대한 정보를 L1 시그널링 정보에 시그널링함으로써, 수신기는 서비스에 해당하는 컴포넌트들을 추출하여 처리할 수 있게 된다. 따라서, 인풋 프리-프로세서는 컴포넌트 PLP 구성에 대한 정보를 생성하여 L1 시그널링 정보에 포함되도록 제어할 수 있다.
- [206] 도 12는 본 발명의 따른 인풋 프리-프로세서에서 컴포넌트 단위로 PLP를 구성하는 다른 실시예를 나타낸 도면이다.
- [207] 도 12에서, IP 패킷들로 구성되는 IP 스트림(107010)은 도 11에서 인풋 프리-프로세서의 UDP/IP 필터(106010)로 입력되는 IP 스트림을 나타내며, 각 IP 패킷은 오디오 컴포넌트의 데이터, 비디오 컴포넌트의 데이터, 데이터 컴포넌트의 데이터 및 IP 서비스 정보 컴포넌트의 데이터 중 하나를 포함한다.
- [208] 도 12의 인풋 프리-프로세서는 IP 스트림(107010)에 포함된 IP 패킷들에 상술한 프리 프로세싱을 수행하여, 컴포넌트별로 구분한 후 다른 PLP 경로로 출력한다.
- [209] 예를 들어, NIT, INT, 부트 스트랩, ESG 정보를 포함하는 IP 패킷들은 커먼 PLP 경로로 출력하여 커먼 IP 스트림(107020)을 구성하고, 비디오 컴포넌트의 데이터를 포함하는 IP 패킷들은 비디오 컴포넌트 PLP 경로로 출력하여 비디오 컴포넌트 IP 스트림(107030)을 구성한다. 또한 오디오 컴포넌트의 데이터를 포함하는 IP 패킷들은 오디오 컴포넌트 PLP 경로로 출력하여 오디오 컴포넌트

IP 스트림(107040)을 구성하고, 데이터 컴포넌트의 데이터를 포함하는 IP 패킷들은 데이터 컴포넌트 PLP 경로로 출력하여 데이터 컴포넌트 IP 스트림(107050)을 구성한다. 다른 예로, 2개 이상의 컴포넌트들의 데이터를 포함하는 IP 패킷들이 하나의 PLP 경로로 출력되어 하나의 IP 스트림을 구성할 수도 있다. 또 다른 예로, 복수개의 서비스의 특정 컴포넌트의 데이터를 포함하는 IP 패킷들이 하나의 PLP 경로로 출력되어 하나의 IP 스트림을 구성할 수도 있다.

- [210] 본 발명은 설명의 편의를 위해 커먼 IP 스트림(107020)을 커먼 PLP(또는 PLP 데이터)라 호칭할 수 있으며, 비디오 컴포넌트 IP 스트림(107030)을 비디오 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있다. 또한 오디오 컴포넌트 IP 스트림(107040)을 오디오 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있으며, 데이터 컴포넌트 IP 스트림(107050)을 데이터 컴포넌트 PLP(또는 PLP 데이터)라 호칭할 수 있다.
- [211] 도 12의 각 PLP 경로의 IP 스트림들은 IP 스트림의 특성상 동기나 순서(order)를 유지할 필요는 없다.
- [212] 도 13은 본 발명의 다른 실시예에 따른 방송 신호의 프리 프로세싱 방법을 나타낸 순서도이다.
- [213] 도 13은 상술한 도 11의 인풋 프리-프로세서(100000)가 IP 스트림을 컴포넌트 단위로 분류하고, 분류된 컴포넌트 단위의 데이터를 각각 별개의 PLP 경로로 출력하도록 처리하는 방법을 나타낸다.
- [214] 인풋 프리-프로세서(100000)는 입력 스트림이 GSE 스트림인 경우, GSE 다캡슐레이팅 모듈(106130)을 사용하여 GSE 스트림을 IP 스트림으로 다캡슐레이팅한다(S109010). 입력 스트림이 IP 스트림인 경우, 이 단계(S109010)는 생략될 수 있다.
- [215] 인풋 프리-프로세서(100000)는 UDP/IP 필터(106010)를 사용하여 입력 IP 스트림의 ESG 정보를 필터링한다(S109020). ESG 정보는 IP 스트림에서 기 설정된 어드레스로 전송되므로, 별도의 필터 설정없이 필터링이 가능하다.
- [216] 인풋 프리-프로세서(100000)는, IP 서비스 정보 디코더(106030)를 사용하여, UDP/IP 필터(106010)에서 필터링된 ESG 정보를 디코딩하고 IP 스트림에 포함된 각 컴포넌트에 대한 어드레스 정보를 획득한다(S109030). 그리고 IP 서비스 컨트롤러(106020)는 단계(S109030)에서 획득된 어드레스 정보로 UDP/IP 필터(106010)를 설정하여, 컴포넌트별로 데이터를 필터링하여 출력하도록 한다(S109040).
- [217] 인풋 프리-프로세서(100000)는 데이터의 컴포넌트 타입에 따라 다른 동작을 수행한다(S109050).
- [218] 컴포넌트 타입이 IP 서비스 정보에 해당하는 경우, 즉 커먼 PLP 데이터에 해당하는 경우, 인풋 프리-프로세서(100000)는 IP 서비스 정보에 수정이 필요한지를 판단하여(S109060), 수정이 필요한 경우에는 해당 IP 서비스

- 정보(ESG 정보, 부트 스트랩 정보, 프로바이더 정보 등)를 생성하거나 수정한다(S109070). 그리고, IP 스트림 머저(106050)를 사용하여 커먼 PLP로 전송되는 데이터에 포함되어야 하는 IP 서비스 정보들을 머징한다(S109090).
- [219] 컴포넌트 타입이 IP 서비스 정보가 아닌 경우, 즉 컴포넌트 PLP 데이터에 해당하는 경우, 인풋 프리-프로세서(100000)는 컴포넌트 타입에 기초하여 피지컬 PLP 파라미터를 설정하고, L1 시그널링 정보에 시그널링되도록 한다(S109080). 다시 말하면, 인풋 프리-프로세서(100000)는 본 발명의 컴포넌트 구조에 따라 수신기에서 서비스에 해당하는 컴포넌트 PLP를 처리할 수 있도록 컴포넌트 PLP 구조 대한 정보를 L1 시그널링 정보에 시그널링할 수 있다.
- [220] 출력 데이터 포맷이 GSE 스트림인 경우, 인풋 프리-프로세서(100000)는 컴포넌트 타입에 따라 처리된 PLP 데이터들에 GSE 인캡슐레이션을 수행한다(S109100). 이 단계 또한, 데이터 출력 포맷이 IP 스트림인 경우에는 생략될 수 있다. 각각의 컴포넌트 PLP 데이터는, 각각의 PLP 경로로 출력된다(S109110).
- [221] 상기 인풋 프리-프로세서(100000)의 출력은 인풋 프로세서(100100)로 출력된다.
- [222] 본 발명에서 TS 또는 IP 또는 GSE 스트림들은 인풋 프리 프로세서(100000) 또는 인풋 프로세서(100100)를 통해 독립적으로 처리될 $n+1$ 개의 스트림으로 변환될 수 있다. 이때 독립적으로 처리될 스트림은 여러 개의 서비스 컴포넌트들을 포함하는 완전한 TS 스트림이 될 수도 있고, 하나의 서비스 컴포넌트 (예를 들면 비디오 혹은 오디오 등)만을 포함하는 최소 단위의 TS 스트림이 될 수도 있다. 같은 방식으로 여러 개의 서비스 컴포넌트들을 포함하는 완전한 GSE 스트림 혹은 하나의 서비스 컴포넌트만을 포함하는 GSE 스트림이 될 수도 있다. 같은 방식으로 여러 개의 서비스 컴포넌트들을 포함하는 완전한 IP 스트림 혹은 하나의 서비스 컴포넌트만을 포함하는 IP 스트림이 될 수도 있다.
- [223] 도 14는 본 발명에 따른 방송 신호 송신 장치의 인풋 프로세서(100100)의 일 실시예를 보인 구성 블록도이다.
- [224] 도 14는 인풋 스트림이 1개인 경우 인풋 프로세서(100100)의 일 실시예를 도시하고 있다. 인풋 스트림이 1개인 경우 인풋 프로세서(100100)는 인풋 인터페이스 모듈(110100), CRC-8 인코더(110200), BB 헤더 삽입기(110300), 패딩 삽입기(110400) 및 BB 스크램블러(110500)를 포함할 수 있다. 도 14에서 설명의 편의를 위해, 인풋 인터페이스 모듈 (110100), CRC-8 인코더(110200) 및 BB 헤더 삽입기(110300)를 모드 어댑테이션 모듈이라 하고, 패딩 삽입기(110400) 및 BB 스크램블러(110500)를 스트림 어댑테이션 모듈이라 하기로 한다.
- [225] 상기 인풋 인터페이스 모듈(110100)은 입력 스트림을 뿔단의 BICM 모듈(100200)에서 FEC(BCH/LDPC) 인코딩을 수행하기 위한 논리적 단위(internal logical-bit format)로 매핑한다. 즉, 상기 인풋 인터페이스 모듈(110100)은 입력 스트림을 BB(Base Band) 프레임을 생성하기 위해 필요한 개수의 비트수 단위로

슬라이싱하여 BB 프레임 페이로드에 매핑한다. 상기 CRC-8 인코더(110200)는 상기 인터페이스 모듈(110100)에서 출력되는 BB 프레임 페이로드에 대해 CRC 인코딩을 수행하며, 상기 BB 헤더 삽입기(110300)는 CRC 인코딩이 수행된 BB 프레임 페이로드의 전단에 고정된 크기를 갖는 헤더를 삽입하여 BB 프레임을 형성한다.

- [226] 상기 패딩 삽입기(110400)는 입력된 비트 스트림의 데이터량이 FEC를 위한 BB 프레임의 양보다 적은 경우, BB 프레임을 형성하기 위하여 상기 BB 프레임에 패딩 비트를 삽입할 수 있다. 상기 BB 스크램블러(110500)는 BB 프레임의 비트 스트림에 대해 PRBS(Pseudo Random Binary Sequence)으로 XOR(Exclusive OR) 연산하여 랜더마이징을 수행한다. 이러한 BB 스크램블러(110500)의 동작은 최종적으로 전송되는 OFDM 변조 신호의 PAPR(Peak-to-Average Power Ratio)를 낮출 수 있다.
- [227] 도 15는 본 발명에 따른 멀티 PLP 입력에 대한 인풋 프로세서 (100100)의 모드 어댑테이션 모듈의 일 실시예를 나타낸다. 특히 도 15는 인풋 프리-프로세서(100000)는 인풋 스트림 타입이 TS 형태일 때, 복수개의 PLP를 처리하는 모드 어댑테이션 모듈의 일 실시예를 나타낸다
- [228] 상기 모드 어댑테이션 모듈은 복수개의 PLP들 중 각각의 PLP에 대해 모드 어댑테이션을 수행하도록 병렬로 동작하는 $n+1$ 개의 인풋 인터페이스 모듈(input interface module)(111200-0~ n), $n+1$ 개의 인풋 스트림 싱크 모듈(input stream sync module)(111210-0~ n), $n+1$ 개의 딜레이 보상기(delay compensator)(111220-0~ n), $n+1$ 개의 널 패킷 제거기(null packet deleter)(111230-0~ n), $n+1$ 개의 CRC(Cyclic Redundancy Check) 인코더(111240-0~ n) 및 $n+1$ 개의 BB 헤더 삽입기(BB header inserter)(111250-0~ n)를 포함할 수 있다.
- [229] 본 발명에 따른 방송 신호 송신 장치는 TS의 트랜스포트 레이어 신호(transport layer signal)와 같이 복수개의 PLP에 공통적으로 적용될 수 있는 시그널링 정보를 하나의 PLP에 포함시켜 전송함으로써 전송 효율을 높일 수 있다. 도 15에 도시된 PLP0이 이러한 역할을 하며, 이러한 PLP를 본 발명에서는 커먼 PLP(common PLP)라 한다. 도 15의 PLP0을 제외한 나머지 P 개의 PLP들은 데이터 전송을 위해서 사용될 수 있으며, 이러한 PLP를 본 발명에서는 데이터 PLP라 한다. 도 15는 일 실시예이며, PLP0과 같은 커먼 PLP는 복수개가 될 수도 있다.
- [230] 상기 인풋 인터페이스 모듈들(111200-0~ n)은 해당 PLP의 입력 스트림을 BB 프레임(Base Band frame)을 생성하기 위해 필요한 개수의 비트수 단위로 슬라이싱하여 BB 프레임 페이로드에 매핑한다.
- [231] 상기 인풋 스트림 싱크 모듈들(111210-0~ n)은 수신기에서 TS 또는 GS 스트림을 복원하는데 필요한 싱크 타이밍 정보를 발생하여 BB 프레임 페이로드에 삽입한다. 즉, 수신기에서 서비스 복원시, 원래의 타이밍에 서비스가 복원될 수 있도록 채널과 전송 프로세스에서 발생할 수 있는 모든 딜레이를 고려하여 싱크 타이밍 정보를 발생시킨다. 상기 싱크 타이밍 정보는 ISCR(Input Stream Clock

Reference) 정보가 될 수 있다. 또한 상기 인풋 스트림 싱크 모듈들(111210-0~n)은 싱크 바이트를 추가하여 수신기에서 동기를 맞출 수 있도록 한다.

- [232] 상기 딜레이 보상기들(111220-0~n)은 복수개의 PLP들이 존재하는 경우 각 PLP들의 딜레이 차이를 각각 보상하여 프레임이 효율적으로 형성될 수 있도록 한다. 즉, 상기 딜레이 보상기들(111220-0~n)은 인풋 스트림 싱크 모듈들(111210-0~n)에서 삽입된 싱크 타이밍 정보를 기반으로 그룹 단위의 PLP들에 대하여 데이터를 지연시켜 동기를 맞춘다.
- [233] 상기 널 패킷 제거기들(111230-0~n)은 해당 TS에서 유효 패킷 이외의 널 패킷을 삭제하고, 삭제된 위치에 따라 삭제된 널 패킷(DNP)의 개수 정보를 삽입한다. 다시 말해, 널 패킷을 DNP 바이트로 축소한다. 이렇게 함으로써, 전송 효율을 높일 수 있다.
- [234] 상기 CRC 인코더들(111240-0~n)은 BB 프레임의 전송 신뢰도를 높이기 위하여 해당 BB 프레임 페이로드에 CRC 인코딩을 수행하여 CRC 데이터를 부가한다.
- [235] 상기 BB 헤더 삽입기(111250-0~n)는 데이터 필드의 포맷을 식별할 수 있도록, 해당 BB 프레임 페이로드의 전단에 고정된 크기를 갖는 헤더를 삽입한다. 상기 헤더는 TS인지 IP인지 GS인지를 나타내는 모드 어댑테이션 타입(Mode Adaptation Type) 정보, 유저 패킷 길이(User Packet Length) 정보, 데이터 필드 길이(Data Field Length) 정보, 유저 패킷 싱크 바이트(User Packet Sync Byte) 정보, 데이터 필드에 포함되는 유저 패킷 싱크 바이트의 시작 어드레스 정보, 하이 에피션시(high efficiency) 모드 인디케이터, 인풋 스트림 싱크 필드 등을 포함할 수 있다.
- [236] 도 15는 입력 스트림 타입이 TS일 경우를 예로 들고 있으며, 만일 입력 스트림 타입이 IP 스트림이거나 GSE 스트림이면 딜레이 보상기들(111220-0~n)과 널 패킷 제거기들(111230-0~n)은 생략될 수 있다. 예를 들어, IP 패킷은 수신기에서 타임 스탬프에 맞게 버퍼링되어 재생되므로 데이터를 딜레이시킬 필요가 없으며, 또한 널 패킷의 추가/삭제가 필요없다. 그리고 자체적으로 CRC를 갖고 있어 CRC 바이트도 추가할 필요가 없다. 따라서, 도 15의 인풋 프로세서의 동작에서, 딜레이 보상기들(111220-0~n)과 널 패킷 제거기들(111230-0~n)은 생략되거나, 입력되는 데이터가 IP 스트림 또는 GSE 스트림인 경우에는 상기 블록들을 바이패스할 수 있다.
- [237] 도 16은 본 발명에 따른 멀티 PLP 입력에 대한 인풋 프로세서 (100100)의 스트림 어댑테이션 모듈의 일 실시예를 나타낸다.
- [238] 상기 스트림 어댑테이션 모듈은 n개의 PLP 처리를 위해 n+1개의 프레임 지연기들(130100-0~n), n+1개의 인밴드 시그널링/패딩 삽입기들(130200-0~n) 및 n+1개의 BB 스캐램블러(130300-0~n)를 포함할 수 있다. 또한 L1 시그널링 정보 처리를 위해 L1 시그널링 제네레이터(130400), 2개의 BB 스캐램블러(13055-0, 130500-1)를 포함할 수 있다. 상기 스트림 어댑테이션 모듈은 스케줄러(120300)를 더 포함한다.

- [239] 상기 스케줄러(120300)는 복수개의 PLP들을 전송 프레임의 각 슬롯에 할당하기 위한 스케줄링을 수행할 수 있다.
- [240] 만일 MIMO 방식을 이용할 경우, 상기 스케줄러(120300)는 듀얼 극성(dual polarity) MIMO를 위한 스케줄링을 수행할 수 있다. 즉, BICM 모듈(100200)의 디덕스, 셀 인터리버, 타임 인터리버 등의 신호 처리 블록에서 사용될 수 있는 파라미터들 예를 들어, H-경로, V-경로와 같은 극성 경로(polarity path)와 관련된 파라미터들을 발생시킬 수 있다. 또한, 스케줄러(120300)는, 인밴드 시그널링과 별도로 현재 프레임에 대한 L1-다이나믹 시그널링 정보를 출력하여 셀 매퍼가 스케줄링에 따라 입력 셀들을 매핑하도록 할 수 있다.
- [241] 상기 프레임 지연기들(130100-0~n)은 인밴드 시그널링을 위해서 다음 프레임에 대한 스케줄링 정보가 현재 프레임을 통해 전송될 수 있도록 입력 데이터를 하나의 전송 프레임만큼 지연시킨다.
- [242] 상기 인밴드 시그널링/패딩 삽입기들(130200-0~n)은 한 개의 전송 프레임만큼 지연된 데이터에 지연되지 않은 L1-다이나믹 시그널링 정보를 삽입한다. 이 경우 입력 데이터 내에 여유 공간이 있는 경우 패딩 비트를 삽입할 수도 있고, 인밴드 시그널링 정보를 여유 공간에 삽입할 수도 있다.
- [243] 상기 BB 스크램블러들(130300-0~n)은 전송 비트열간의 상관성을 최소화하기 위해서 인밴드 시그널링/패딩 삽입기들(130200-0~n)에서 출력되는 입력 비트 스트림과 PRBS를 XOR 연산하여 입력 비트 스트림을 랜더마이징한다. 상기 스크램블 과정을 거치면, 최종적으로 전송되는 OFDM 변조 신호의 PAPR를 낮출 수 있다.
- [244] 또한 스케줄러(120300)는 인밴드 시그널링과 별개로 현재 프레임의 L1-다이나믹 시그널링 정보를 프레임 빌더의 셀 매퍼로 전송할 수 있다. 셀 매퍼는 입력된 정보를 이용하여 입력 셀들을 전송 프레임에 매핑한다.
- [245] L1 시그널링 제네레이터(130400)는 인밴드 시그널링 정보 외에, 전송 프레임의 프리앰블 심볼이나 스프레딩되는 데이터 심볼 등을 통해 전송되는 L1 시그널링 정보를 생성한다. 이러한 L1 시그널링 정보는 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 포함한다. 상기 L1 시그널링 제네레이터(130400)는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 각각 출력한다. 이때 L1-프리 시그널링 정보는 BB 스크램블러(130500-0)에서, L1-포스트 시그널링 정보는 BB 스크램블러(130500-1)에서 PRBS와의 XOR 연산을 통해 각각 스크램블링될 수 있다. 또한, 다른 실시예로서 L1 시그널링 제네레이터(130400)는 L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보를 포함하는 L1 시그널링 정보를 출력하고, 하나의 BB 스크램블러가 출력된 L1 시그널링 정보를 스크램블링할 수도 있다.
- [246] 도 16의 멀티 PLP 입력에 대한 스트림 어댑테이션 모듈이 도 14의 싱글 PLP 입력에 대한 스트림 어댑테이션 모듈과 다른 점은, 스케줄러(120300), n+1개의 프레임 지연기들(130100-0~n), n+1개의 인밴드 시그널링/패딩

삽입기들(130200-0~n) 등이 추가되었다는 점이다.

[247] 한편 본 발명에서는 PLP 데이터마다 독립적으로 MISO 방식을 적용할 수도 있고, MIMO 방식을 적용할 수도 있다.

[248] 본 발명의 일 실시예에 따르면, MIMO 방식으로 전송할 MIMO PLP 데이터는 BICM 모듈에서 MIMO 인코딩을 수행하고, MISO 방식으로 전송할 MISO PLP 데이터는 OFDM 제네레이터에서 MISO 인코딩을 수행한다. 본 발명의 다른 실시예에 따르면, BICM 모듈에서 MIMO 방식으로 전송할 MIMO PLP 데이터에 대해 MIMO 인코딩을 수행하고, MISO 방식으로 전송할 MISO 데이터에 대해 MISO 인코딩을 수행한다. 이 경우 OFDM 제네레이터에서 MISO 인코딩 과정은 생략된다.

[249] 도 17은 본 발명의 일 실시예에 따른 BICM 모듈(100200)의 구성 블록도로서, 인코딩 프로세싱된 복수개의 PLP 데이터, L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 대해 비트 인터리빙 및 에러 정정을 위한 인코딩을 수행한다.

[250] 이를 위해 도 17의 BICM 모듈은 MISO PLP 데이터를 처리하는 제 1 BICM 인코딩 블록(130600), MIMO PLP 데이터를 처리하는 제 2 BICM 인코딩 블록(130700) 및 시그널링 정보를 처리하는 제 3 BICM 인코딩 블록(130800)을 포함하는 것을 일 실시예로 한다. 상기 제 3 BICM 인코딩 블록(130800)은 다시 L1- 프리 시그널링 정보를 처리하기 위한 제 1 인코딩 블록과 L1-포스트 시그널링 정보를 처리하기 위한 제 2 인코딩 블록을 포함한다.

[251] 시그널링 정보는 OFDM 제네레이터에서 MISO 또는 MIMO 처리될 수 있다. 그런데 시그널링 정보는 수신기에서 전송 프레임에 포함된 PLP 데이터를 복구하기 위해 필요한 정보들을 포함하고 있으므로, PLP 데이터보다 송수신간의 더 큰 강인성(robustness)이 요구된다. 따라서 본 발명에서는 OFDM 제네레이터에서 MISO 방식으로 시그널링 정보를 처리하는 것을 일 실시예로 한다.

[252] 이하에서 각 블록의 데이터 처리 방식에 대해 설명한다.

[253] 상기 제 1 BICM 인코딩 블록(130600)은 FEC(Forward Error Correction) 인코더(131100-0), 비트 인터리버(131200-0), 디덱스(131300-0), 정상도 매핑(131400-0), 셀 인터리버(131600-0), 및 타임 인터리버(131700-0)를 포함한다.

[254] 상기 FEC 인코더(131100-0)는 인코딩 프로세싱된 PLP 데이터에 대하여 수신기에서 전송 채널상의 오류를 정정할 수 있도록 입력 비트 스트림에 리던던시를 추가하고, 1/4, 1/3, 2/5과 같은 코드 레이트로 비트 스트림을 인코딩한다. 일 예로, 상기 FEC 인코더(131100-0)는

BCH(Bose-Chaudhuri-Hocquengham)/LDPC(Low Density Parity Check) 코드를 사용하여 에러 정정을 위한 리던던시를 추가하고 인코딩을 수행한다.

[255] 상기 비트 인터리버(131200-0)는 FEC 인코딩이 수행된 PLP 데이터에 대하여 하나의 FEC 블록 단위로 비트 인터리빙을 수행하여 전송 중에 발생할 수 있는 버스트 에러에 대해 강인성(robustness)을 가질 수 있도록 한다. 이 경우, 비트

인터리버(131200-0)는 두 개의 FEC 블록 단위를 이용하여 비트 인터리빙을 수행할 수 있다. 이와 같이 두 개의 FEC 블록을 이용하여 비트 인터리빙을 수행하는 경우, 후술할 프레임 빌더에서 짝을 이루는 셀들이 서로 다른 FEC 블록으로부터 생성될 수 있다. 따라서 방송 신호 수신기에서는 다이버시티를 확보하여 수신 성능을 향상시킬 수 있다.

- [256] 상기 디먹스(131300-0)는 비트 인터리빙된 PLP 데이터에 대하여 하나의 FEC 블록 단위로 디멀티플렉싱을 수행한다. 일 실시예로, 디먹스(131300-0)는 셀을 구성하는 비트들의 순서를 조절하여 비트의 강인성(robustness)을 제어하고, 비트들을 포함하는 셀을 출력한다. 즉, 상기 디먹스(131300-0)는 이후 성상도 맵퍼(131400-0)에서 심볼 매핑을 수행할 때 LDPC 부호화에서 발생한 데이터 신뢰도(reliability)의 분포를 분산 배치하기 위하여 비트 출력 순서를 조절한다. 상기 디먹스(131300-0)는 두 개의 FEC 블록을 사용하여 디멀티플렉싱을 수행할 수 있다. 이와 같이 두 개의 FEC 블록을 사용하여 디멀티플렉싱을 수행하는 경우, 후술할 프레임 빌더에서 페어(pair)를 이루는 셀들이 서로 다른 FEC 블록으로부터 생성될 수 있다. 따라서 수신기는 다이버시티를 확보하여 높은 수신 성능을 얻을 수 있다.
- [257] 상기 성상도 맵퍼(131400-0)는 디멀티플렉싱된 비트 단위의 PLP 데이터를 심볼 단위로 성상도에 매핑한다. 이 경우 성상도 맵퍼(131400-0)는 모듈레이션 타입에 따라 성상도를 일정 각도로 회전시킬 수 있다. 회전된 성상도들은 I-phase(In-phase) 성분과 Q-phase(Quadrature-phase) 성분으로 표현될 수 있으며, 성상도 맵퍼(131400-0)는 이중 Q-phase 성분만을 임의의 값으로 딜레이할 수 있다. 이후 성상도 맵퍼(131400-0)는 In-phase 성분과 딜레이된 Q-phase 성분을 이용하여 디멀티플렉싱된 PLP 데이터를 새로운 성상도에 재매핑할 수 있다.
- [258] 상기 셀 인터리버(131600-0)는 성상도에 매핑 또는 재매핑된 PLP 데이터에 대해 셀 단위로 인터리빙을 수행할 수 있으며, 타임 인터리버(131700-0)는 셀 인터리빙된 PLP 데이터에 대해 시간 단위로 인터리빙을 수행하여 프레임 빌더로 출력한다. 이 경우 타임 인터리버(131700-0)는 2 개의 FEC 블록을 이용하여 인터리빙을 수행할 수 있다. 이 과정을 통해, 후술할 프레임 빌더에서 짝을 이루는 셀들이 서로 다른 FEC 블록으로부터 생성될 수 있으므로 수신기는 다이버시티를 확보하여 높은 수신 성능을 얻을 수 있다.
- [259] 상기 제 2 BICM 인코딩 블록(130700)은 FEC 인코더(131100-1), 비트 인터리버(131200-1), 디먹스(131300-1), 제 1 성상도 맵퍼(131400-1) 및 제 2 성상도 맵퍼(131400-2), MIMO 인코더(131500-1), 제 1 셀 인터리버(131600-1), 제2 셀 인터리버(131600-2), 제 1 타임 인터리버(131700-1) 및 제2 타임 인터리버(131700-2)를 포함한다. 상기 FEC 인코더(131100-1) 및 비트 인터리버(131200-1)는 제1 BICM 인코딩 블록(130600)의 FEC 인코더(131100-0) 및 비트 인터리버(131200-0)와 동일한 기능을 수행한다.
- [260] 상기 디먹스(131300-1) 제1 BICM 인코딩 블록(130600)의 디먹스(131300-0)와

동일한 기능을 수행할 수 있으며 추가로, PLP 데이터를 디멀티플렉싱하여 MIMO 전송에 필요한 2개의 입력 경로로 출력할 수 있다. 이 경우 각 입력 경로를 통해 전송되는 데이터의 전송 특성은 동일할 수도 있고 다를 수 있다.

- [261] 일 예로, 2개의 입력 경로를 통해 전송되는 PLP 데이터의 전송 특성이 다른 경우, 디믹스(131300-1)는 하나의 FEC 블록에 포함되는 셀에 해당하는 PLP 데이터의 비트 워드들을 각 입력 경로에 랜덤하게 할당할 수 있다.
- [262] 다른 예로, 2개의 경로를 통해 전송되는 PLP 데이터의 QAM 타입이 동일한 경우, 점선으로 도시된 제 2 성상도 매핑(131400-2), 제 2 셀 인터리버(131600-2) 및 제 2 타임 인터리버(131700-2)는 사용되지 않을 수 있다.
- [263] 상기 제 1 성상도 매핑(131400-1) 및 제 2 성상도 매핑(131400-2)는 제1 BICM 인코딩 블록(130600)의 성상도 매핑(131400-0)과 동일한 기능을 수행한다.
- [264] 상기 MIMO 인코더(131500-1)는 제 1 성상도 매핑(131400-1)와 제 2 성상도 매핑(131400-2)에 매핑된 PLP 데이터에 MIMO 인코딩 매트릭스를 적용하여 MIMO 인코딩을 수행한 후 2개 경로로 출력한다. 상기 MIMO 인코딩 방법은 뒤에서 상세히 설명하기로 한다.
- [265] 상기 제 1 셀 인터리버(131400-1) 및 제 2 셀 인터리버(131400-2)는 MIMO 인코딩되어 각각의 경로를 통해 입력되는 PLP 데이터 중 하나의 FEC 블록에 포함된 셀의 절반 크기에 해당하는 PLP 데이터에 대해서만 셀 인터리빙을 수행하는 것을 일 실시예로 한다. 따라서 제 1 셀 인터리버(131400-1) 및 제 2 셀 인터리버(131400-2)에 의한 셀 인터리빙은 제1 BICM 인코딩 블록(130600)의 MISO 방식의 셀 인터리버(131400-0)의 인터리빙과 동일한 효과를 가질 수 있다. 또한, 복수의 경로의 데이터를 처리하기 위해 제 1 셀 인터리버(131400-1) 및 제 2 셀 인터리버(131400-2)에 추가적인 메모리 할당을 하지 않고, 셀 인터리버(131400-0)의 메모리 설정을 사용하여 셀 인터리빙을 수행할 수 있는 장점이 있다.
- [266] 제 1 타임 인터리버(131700-1) 및 제 2 타임 인터리버(131700-1)는 제1 BICM 모듈(130600)의 타임 인터리버(131700-0)와 동일한 기능을 수행한다. 또한 제 1 타임 인터리버(131700-1) 및 제 2 타임 인터리버(131700-2)는 각각의 경로를 통해 입력되는 PLP 데이터에 대해 동일한 방법으로 타임 인터리빙을 수행할 수도 있고, 다른 방법으로 타임 인터리빙을 수행할 수도 있다.
- [267] 상기 제3 BICM 인코딩 블록(130800)은 L1- 프리 시그널링 정보를 처리하는 제 1 인코딩 블록과 L1-포스트 시그널링 정보를 처리하는 제 2 인코딩 블록을 포함한다.
- [268] 상기 제 1 인코딩 블록은 FEC 인코더(132100-0), 성상도 매핑(132400-0), 셀 인터리버(132500-0), 및 타임 인터리버(132600-0)를 포함한다. 상기 제2 인코딩 블록은 FEC 인코더(132100-1), 비트 인터리버(132200), 디믹스(132300), 성상도 매핑(132400-1), 셀 인터리버(132500-1) 및 타임 인터리버(132600-1)를 포함할 수 있다.

- [269] 수신기에서 L1 시그널링 정보 및 데이터를 디코딩하기 위해서는 L1-프리 시그널링 정보를 정확하고 빠르게 디코딩할 필요가 있다. 따라서 본 발명은 수신기에서 L1-프리 시그널링 정보의 빠른 디코딩을 수행할 수 있도록, L1-프리 시그널링 정보에 대해서는 비트 인터리빙 및 디멀티플렉싱을 수행하지 않는 것을 일 실시예로 한다.
- [270] 상기 제 1 인코딩 블록과 제 2 인코딩 블록에 포함된 각 블록들의 동작은 제 1 BICM 인코딩 블록(130600)에 포함된 동일 블록들의 동작을 참조하면 되므로, 여기서 구체적인 설명은 생략한다. 다만, 2개의 FEC 인코더(132100-0~1)는 입력된 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보에 대해 각각 쇼트닝과 평처링을 포함한 FEC 인코딩을 수행한다. 상기 FEC 인코딩은 BCH 인코딩 및 LDPC 인코딩을 포함할 수 있다.
- [271] 도 17의 제1 내지 제3 BICM 인코딩 블록 내 디믹스(131300-0, 131300-1, 132300)는 비트-셀 디믹스라 하기도 한다.
- [272] 이때 제 1 BICM 인코딩 블록(130600)은 1개의 경로(STX_k)로 MISO 방식으로 전송될 PLP 데이터를 출력하고, 제 2 BICM 인코딩 블록(130700)은 2개의 경로(STX_m, STX_m+1)로 MIMO 방식으로 전송될 PLP 데이터를 출력한다. 또한 제 3 BICM 인코딩 블록(130800)은 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보에 대하여 각각 1개의 경로(STX_pre, STX_post)로 출력한다. 본 발명은 설명의 편의를 위해 STX_k, STX_m, STX_pre, STX_post에 대응되는 경로를 제1 경로라 칭하고, STX_m+1에 대응되는 경로를 제2 경로라 칭한다.
- [273] 도 17와 같은 구조에서, PLP 데이터 또는 시그널링 데이터는 성상도에 매핑된 이후부터 심볼 단위로 처리된다. 따라서 제2 BICM 인코딩 블록(130700)은 MIMO PLP 데이터에 대해 OFDM 심볼 단위로 MIMO 인코딩, 셀 인터리빙, 타임 인터리빙을 수행한다. 이 경우, 방송 신호 수신기의 타임 디인터리버, 셀 디인터리버 및 MIMO 디코더는 수신 데이터를 심볼 단위로 처리한다.
- [274] 도 17의 BICM 모듈의 다른 실시예로서, MIMO 인코더가 제1 타임 인터리버와 제2 타임 인터리버의 출력단에 구비될 수도 있다.
- [275] 이 경우 방송 신호 수신기의 BICM 디코더는 MIMO PLP 데이터에 대해 MIMO 디코딩을 가장 먼저 수행해야 하며, MIMO 디코딩이 수행된 데이터는 비트 단위로 출력된다. 이후 방송 신호 수신기의 BICM 디코더에서는 MIMO 디코딩된 데이터에 대해 타임 디인터리빙 및 셀 디인터리빙을 수행할 수 있으나, 비트 단위로 출력된 데이터가 입력되므로 입력 데이터의 심볼 단위에 관한 정보가 필요하다. 즉, 방송 신호 수신기는 디인터리빙 과정에 필요한 입력 비트들의 심볼 매핑에 대한 정보를 저장해야 하므로 수신기의 메모리 복잡도가 증가할 수 있다.
- [276] 이에 반해, 도 17에서와 같이 MIMO 인코더가 성상도 매핑과 셀 인터리버 사이에 위치한다면, 이에 대응하는 방송 신호 수신기의 BICM 디코더는 심볼 단위로 타임 디인터리빙과 셀 디인터리빙을 모두 수행한 이후에 심볼 단위의

데이터에 대하여 MIMO 디코딩을 수행한다. 이 경우 MIMO 디코딩이 수행된 비트 단위의 데이터는 성상도 디매핑 과정을 거치게 되므로, 별도의 심볼 매핑에 관한 정보가 요구되지 않는다. 따라서 MIMO 인코더가 성상도 매핑 뒷단에 위치하게 되면, MIMO 인코더가 타임 인터리버 뒷단에 위치하는 경우에 비해 수신기에서 메모리 복잡도가 감소하는 효과를 얻을 수 있다.

- [277] 도 18은 본 발명의 일 실시예에 따른 프레임 빌더의 구성 블록도로서, 도 17의 BICM 모듈의 출력을 처리하는데 적합하다. 본 발명에서 프레임 빌더는 프레임 매핑라 하기도 한다.
- [278] 도 18의 프레임 빌더는 제1 경로의 MISO PLP 데이터, MIMO PLP 데이터, L1-프리 시그널링 데이터 및 L1-포스트 시그널링 데이터를 입력받는 제 1 프레임 빌딩 블록(133100)과 제2 경로의 MIMO PLP 데이터를 입력받는 제 2 프레임 빌딩 블록(133500)를 포함한다. 제1 경로의 데이터는 OFDM 제네레이터에서 변조 과정을 거친 후 제 1 안테나(Tx_1)를 통해 전송되고, OFDM 제네레이터에서 변조 과정을 거친 후 제 2 경로의 데이터는 제 2 안테나(Tx_2)를 통해 전송된다.
- [279] 상기 제 1 프레임 빌딩 블록(133100)은 딜레이 보상부(133200), 제 1 셀 매핑(133300) 및 제 1 주파수 인터리버(133400)를 포함하고, 상기 제 2 프레임 빌딩 블록(133500)은 제 2 경로를 통해 입력되는 데이터를 처리하기 위한 제 2 셀 매핑(133600)과 제 2 주파수 인터리버(133700)를 포함하는 것을 일 실시예로 한다.
- [280] 상기 제 1 셀 매핑(133300) 및 제 1 주파수 인터리버(133400)와 제 2 셀 매핑(133600) 및 제 2 주파수 인터리버(133700)는 제 1 경로 및 제 2 경로에 대해 동일하게 동작할 수 있으며 독립적으로 동작할 수 있다.
- [281] 이하 제 1 프레임 빌딩 블록(133100) 및 제 2 프레임 빌딩 블록(133500)에 포함된 블록들의 데이터 처리 방식에 대해 설명한다.
- [282] 상기 딜레이 보상부(133200)는 셀 매핑을 위해, 시그널링 정보에 발생한 딜레이를 보상하여 입력되는 PLP들과 시간 동기를 맞춘다. 즉, L1-프리 시그널링 데이터 또는 L1-포스트 시그널링 데이터에 대해 하나의 전송 프레임만큼의 지연 및 제 3 BICM 인코딩 블록(130800)의 인코딩 수행에 따른 지연을 모두 보상한다. L1 시그널링 정보는 현재 전송 프레임에 대한 정보뿐 만 아니라 다음 전송 프레임에 대한 정보까지 포함할 수 있기 때문에, 인코딩 프로세싱 과정에서는 L1 시그널링 정보를 현재 입력되는 PLP 데이터보다 한 프레임씩 지연시킨다. 이러한 과정을 통해 하나의 전송 프레임은 현재 전송 프레임 및 다음 전송 프레임에 관한 정보를 모두 포함하는 L1 시그널링 정보를 전송할 수 있다.
- [283] 상기 제 1 셀 매핑(133300) 및 제 2 셀 매핑(133600)은 각 경로를 통해 입력된 심볼 단위의 PLP 데이터 및 L1 시그널링 데이터를 시그널링 정보에 포함된 스케줄링 정보에 따라 전송 프레임 내 OFDM 심볼의 서브 캐리어에 셀 단위로 매핑시킨다.
- [284] 또한 상기 제 1 셀 매핑(133300) 및 제 2 셀 매핑(133600)은 MISO PLP 데이터와

MIMO PLP 데이터를 각각 하나의 OFDM 심볼의 서브 캐리어에 셀 단위로 매핑시킨다.

- [285] 제 1 경로 및 제 2 경로를 통해 제 1 셀 매핑(133300) 및 제 2 셀 매핑(133600)로 입력되는 PLP 데이터는 커먼 PLP 데이터, MISO, MIMO PLP 데이터를 포함할 수 있으며, 각 서브 슬라이스 프로세서는 다이버시티 효과를 얻기 위하여 PLP 데이터 셀들에 대해 서브 슬라이싱을 수행하여 전송 프레임 내에 매핑할 수 있다.
- [286] 그리고 MISO PLP 데이터와 L1-프리 및 포스트 시그널링 데이터는 제 1 경로를 통해서만 입력이 되지만, MIMO PLP 데이터는 제 1 경로 및 제 2 경로를 통해 입력되므로, 어떤 데이터가 입력되느냐에 따라 셀 매핑의 동작은 달라질 수 있다.
- [287] 이하에서 구체적인 동작에 대해 설명한다.
- [288] 첫째, 제 1 셀 매핑(133300) 및 제 2 셀 매핑(133600)은 제 1 경로를 통해 입력되는 동일한 MISO PLP 데이터를 각각 입력받을 수 있으며, 딜레이 보상부(133200)에서 출력된 동일한 L1-프리 및 포스트 시그널링 데이터를 각각 입력받을 수 있다. 이 경우 제 1 셀 매핑(133300) 및 제 2 셀 매핑(133600)은 각각의 입력 데이터들을 전송 프레임 내 OFDM 심볼의 서브 캐리어에 할당되도록 매핑할 수 있다.
- [289] 둘째, 제 1 셀 매핑(133300) 및 제 2 셀 매핑(133600)중 제 1 셀 매핑(133300)만 MISO PLP 데이터 및 지연 보상된 L1-프리 및 포스트 시그널링 데이터를 입력받을 수 있다. 이 경우, 제 2 셀 매핑(133600)은 MIMO PLP에 대해서만 매핑을 수행할 수 있다.
- [290] 제 1 주파수 인터리버(133400) 및 제 2 주파수 인터리버(133700)는 각 경로를 통해 입력된 데이터에 대해 셀 단위로 주파수 인터리빙을 수행하고 각 경로를 통해 주파수 인터리빙된 데이터를 OFDM 제네레이터로 출력할 수 있다.
- [291] 이 경우 제 1 주파수 인터리버(133400) 및 제 2 주파수 인터리버(133700)는 OFDM 심볼 기반으로 전송 프레임에 배치된 셀들을 주파수 영역에서 인터리빙한다. 또한 제 2 셀 매핑(133600)가 MIMO PLP 데이터만 입력받는 경우, 제 2 주파수 인터리버(133700) 역시 MIMO PLP 데이터에 대해서만 인터리빙을 수행할 수 있다.
- [292] 도 19는 본 발명의 일 실시예에 따른 OFDM 제네레이터의 구성 블록도로서, 도 18의 프레임 빌더의 출력을 처리하는데 적합하다. 특히 도 19는 2개의 전송 안테나를 통해 MISO 또는 MIMO 방식으로 방송 신호를 전송하는 예를 보인 것이다. 본 발명에서는 극성 다중화 MIMO(polarity multiplexing MIMO) 방식을 사용하는 것을 일 실시예로 한다.
- [293] 도 19의 OFDM 제네레이터는 MISO 인코더(134100), 2개의 파일럿 삽입기(134100-0,134100-1), 2개의 IFFT 모듈(134200-0,134200-1), 2개의 PAPR 리덕션 모듈(134300-0,134300-1), 2개의 GI 삽입 모듈(134400-0,134400-1), 2개의

P1 심볼 삽입 모듈(134500-0,134500-1), 2개의 AP1 심볼 삽입 모듈(134600-0,134600-1), 및 2개의 DAC(134700-0,134700-1)로 구성된다. 본 발명은 제1 전송 안테나(Tx1)를 통해 전송될 방송 신호를 변조하는 블록을 제1 송신부라 하고, 제2 전송 안테나(Tx2)를 통해 전송될 방송 신호를 변조하는 블록을 제2 송신부라 하기로 한다. 제1 송신부는 파일럿 삽입기(134100-0), IFFT 모듈(134200-0), PAPR 리덕션 모듈(134300-0), GI 삽입 모듈(134400-0), P1 심볼 삽입 모듈(134500-0), AP1 심볼 삽입 모듈(134600-0), 및 DAC(134700-0)를 포함한다. 제2 송신부는 파일럿 삽입기(134100-1), IFFT 모듈(134200-1), PAPR 리덕션 모듈(134300-1), GI 삽입 모듈(134400-1), P1 심볼 삽입 모듈(134500-1), AP1 심볼 삽입 모듈(134600-1), 및 DAC(134700-1)를 포함한다.

- [294] 상기 MISO 인코더(134100)는 2개의 전송 안테나를 통해 전송하기 위해, 제1, 제2 경로로 입력된 신호에 대하여 전송 다이버시티를 가질 수 있도록 MISO 인코딩을 수행한 후 각 파일럿 삽입기(134100-0, 134100-1)로 출력한다. 만일 BICM 모듈에서 MIMO 인코딩된 데이터가 입력되면, 상기 MISO 인코더(134100)는 입력 데이터를 파일럿 삽입기(134100-0, 134100-1)로 바이패스한다.
- [295] 즉, 상기 MISO 인코더(134100)는 제 1 경로 및 제 2 경로를 통해 입력된 데이터가 MISO PLP 데이터 또는 L1-프리 및 포스트 시그널링 데이터이면, MISO 인코딩 매트릭스를 이용하여 OFDM 심볼 단위로 MISO 인코딩을 수행한 후 파일럿 삽입기(134100-0, 134100-1)로 출력한다. 이 경우 데이터는 제 1 경로 또는 제 2 경로 중 어느 하나의 경로를 통해서만 MISO 인코더(134100)로 입력될 수도 있다. 본 발명에서는 MISO 인코딩 매트릭스의 실시예로써 OSTBC(Orthogonal Space-Time Block Code)/OSFBC(Orthogonal Space Frequency Block Code, 또는 Alamouti code)을 포함할 수 있다.
- [296] 상기 파일럿 삽입기(134100-0, 134100-1)는 수신기에서 전송채널 추정 및 시간/주파수 동기를 수행할 수 있도록, 특정 파일럿 패턴의 파일럿 신호를 신호 프레임 내 해당 위치에 삽입하여 IFFT 모듈(134200-0, 134200-1)로 출력한다. 이때 파일럿 패턴 정보는 AP1 시그널링 정보에 시그널링될 수도 있고, L1 시그널링 정보에 시그널링될 수도 있다. 또는 AP1 시그널링 정보와 L1 시그널링 정보에 모두 시그널링될 수도 있다.
- [297] 상기 IFFT 모듈(134200-0, 134200-1)은 고속 역푸리에 변환을 통해 파일럿이 삽입된 각 신호를 시간 영역으로 변환하여 PAPR 리덕션 모듈(134300-0, 134300-1)로 출력한다.
- [298] 상기 PAPR 리덕션 모듈(134300-0, 134300-1)은 시간 영역의 신호들의 PAPR을 감소시켜 GI 삽입 모듈(134400-0, 134400-1)로 출력한다. 상기 PAPR 리덕션 모듈(134300-0, 134300-1)은 ACE(Active Constellation Extension) 기법 또는 톤 예약(Tone Reservation) 기법 중 적어도 하나를 사용하여 변조된 OFDM 심볼에서 PAPR을 감소시킨다. 또한 PAPR 리덕션 알고리즘(PAPR reduction algorithm)에

- 따라 필요한 정보를 파일럿 삽입기(134100-0, 134100-1)로 피드백할 수 있다.
- [299] 상기 GI 삽입 모듈(134400-0, 134400-1)은 이펙티브 OFDM 심볼의 마지막 부분을 해당 OFDM 심볼의 앞부분에 복사함에 의해 cyclic prefix 형태로 가드 인터벌을 삽입하여 P1 심볼 삽입 모듈(134500-0, 134500-1)로 출력한다. 상기 GI 정보는 L1 프리 시그널링 정보에 시그널링된다. 또한 상기 GI 정보의 일부는 P1 시그널링 정보에 시그널링된다.
- [300] 상기 P1 심볼 삽입 모듈(134500-0, 134500-1)은 각 신호 프레임의 시작 부분에 P1 심볼을 삽입하여 AP1 심볼 삽입 모듈(134600-0, 134600-1)로 출력한다.
- [301] 상기 AP1 심볼 삽입 모듈(134600-0, 134600-1)은 상기 P1 심볼 다음에 AP1 심볼을 삽입하여 DAC(134700-0, 134700-1)로 출력한다. 여기서, P1 심볼과 AP1 심볼의 삽입은 P1 심볼 삽입 모듈(134500-0, 134500-1)에서 수행될 수 있으며, 이 경우 AP1 심볼 삽입 모듈(134600-0, 134600-1)은 생략된다.
- [302] 상기 DAC(134700-0, 134700-1)은 AP1 심볼이 삽입된 각 신호 프레임을 아날로그 신호로 변환한 후 해당 전송 안테나(Tx1, Tx2)를 통해 전송한다.
- [303] 도 20은 본 발명의 다른 실시예에 따른 BICM 모듈의 구성 블록도로서, 인풋 프로세싱된 복수개의 PLP 데이터, L1-프리 시그널링 정보 및 L1-포스트 시그널링 정보에 대해 비트 인터리빙 및 에러 정정을 위한 인코딩을 수행한다.
- [304] 이를 위해 도 20의 BICM 모듈은 MISO PLP 데이터를 처리하는 제 1 BICM 인코딩 블록(135001), MIMO PLP 데이터를 처리하는 제 2 BICM 인코딩 블록(135002) 및 시그널링 정보를 처리하는 제 3 BICM 인코딩 블록(135003)을 포함하는 것을 일 실시예로 한다. 상기 제 3 BICM 인코딩 블록(135003)은 다시 L1- 프리 시그널링 정보를 처리하기 위한 제 1 인코딩 블록과 L1-포스트 시그널링 정보를 처리하기 위한 제 2 인코딩 블록을 포함한다. 이때 시그널링 정보는 PLP 데이터보다 송수신간의 더 큰 강인성(robustness)이 요구되므로, 본 발명에서는 MISO 방식으로 시그널링 정보를 처리하는 것을 일 실시예로 한다.
- [305] 일 실시예로, 도 20의 제1 BICM 인코딩 블록(135001)의 정상도 매퍼(135400-0)와 제1, 제2 셀 인터리버(135600-0, 135600-1) 사이에 MISO 인코더(135500-0)가 구비되고, 제2 BICM 인코딩 블록(135002)의 제1, 제2 정상도 매퍼(135400-3, 135400-4)와 제1, 제2 셀 인터리버(135600-3, 135600-4) 사이에 MIMO 인코더(135500-3)가 구비된다. 또한 제3 BICM 인코딩 블록(135003)의 제1 정상도 매퍼(136400-0)와 제1, 제2 셀 인터리버(136600-0, 136600-1) 사이에 MISO 인코더(136500-0)가 구비되고, 제2 정상도 매퍼(136400-3)와 제3, 제4 셀 인터리버(136600-3, 136600-4) 사이에 MISO 인코더(136500-3)가 구비된다.
- [306] 도 20에서 제1 BICM 인코딩 블록(153001)의 FEC 인코더(135100-0), 비트 인터리버(135200-0), 디믹스(135300-0) 및 정상도 매퍼(135400-0)는 도 17의 제1 BICM 인코딩 블록(130600)의 FEC 인코더(131100-0), 비트 인터리버(131200-0), 디믹스(131300-0), 및 정상도 매퍼(131400-0)와 동일하게 동작하므로, 동일 블록의 동작 설명을 참조하기로 한다.

- [307] 도 20에서 제2 BICM 인코딩 블록(153200)의 각 블록의 동작은 도 17의 제2 BICM 인코딩 블록(130700)과 동일하므로, 동일 블록의 동작 설명을 참조하기로 한다.
- [308] 도 20에서 제3 BICM 인코딩 블록(153001)의 FEC 인코더(136100-0, 136100-3), 성상도 매핑(136400-0, 132600-3), 비트 인터리버(136200), 디믹스(136300)은 도 17의 제3 BICM 인코딩 블록(130800)의 FEC 인코더(132100-0, 132100-1), 성상도 매핑(132400-0, 132400-1), 비트 인터리버(132200), 디믹스(132300)와 동일하게 동작하므로, 동일 블록의 동작 설명을 참조하기로 한다.
- [309] 도 20의 제1 내지 제3 BICM 인코딩 블록 내 디믹스(135300-0, 135300-3, 136300)는 비트-셀 디믹스라 하기도 한다.
- [310] 여기서는 MISO 인코더와 관련된 부분만을 설명하기로 한다.
- [311] 즉, 제1 BICM 인코딩 블록(135001)의 MISO 인코더(135500-0)는 성상도에 매핑된 PLP 데이터에 대해 MISO 인코딩 매트릭스를 이용한 MISO 인코딩을 수행하여 2개의 출력 신호를 생성한다. 이 중 하나의 출력 신호는 제1 경로를 통해 제1 셀 인터리버(135600-0)로 입력되고, 다른 하나의 출력 신호는 제2 경로를 통해 제2 셀 인터리버(135600-1)로 입력된다. 이렇게 함으로써, 전송 다이버시티를 획득할 수 있다. 본 발명에서는 MISO 인코딩 방법의 실시예로서 OSTBC(Orthogonal Space-Time Block Code)/OSFBC(Orthogonal Space Frequency Block Code/Alamouti code) 방식이 사용될 수 있다. 상기 제1 셀 인터리버(135600-0)에서 셀 단위로 인터리브된 데이터는 제1 타임 인터리버(135700-0)로 입력되어 시간 단위로 인터리빙된다. 또한 상기 제2 셀 인터리버(135600-1)에서 셀 단위로 인터리브된 데이터는 제2 타임 인터리버(135700-1)로 입력되어 시간 단위로 인터리빙된다.
- [312] 상기 제3 BICM 인코딩 블록(135003)의 MISO 인코더(136500-0, 136500-1), 제1 내지 제4 셀 인터리버(136600-0~136600-3), 제1 내지 제4 타임 인터리버(136700-0~136700-3)의 동작은 제1 BICM 인코딩 블록(135001)의 동일 블록의 동작 설명을 참조하면 되므로, 여기서는 구체적인 설명을 생략한다.
- [313] 이때 제 1 BICM 인코딩 블록(135001)은 2개의 경로(STX_k, STX_{k+1})로 MISO PLP 데이터를 출력하고, 제 2 BICM 인코딩 블록(135002)은 2개의 경로(STX_m, STX_{m+1})로 MIMO PLP 데이터를 출력한다. 또한 제 3 BICM 인코딩 블록(135003)은 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보에 대하여 각각 2개의 경로(STX_{pre}, STX_{pre+1} 및 STX_{post}, STX_{post+1})로 시그널링 데이터를 출력한다. 본 발명은 설명의 편의를 위해 STX_k, STX_m, STX_{pre}, STX_{post}에 대응되는 경로를 제1 경로라 칭하고, STX_{k+1}, STX_{m+1}, STX_{pre+1}, STX_{post+1}에 대응되는 경로를 제2 경로라 칭한다.
- [314] 도 20의 BICM 모듈의 다른 실시예로서, MISO 인코더와 MIMO 인코더가 각각의 타임 인터리버 출력단에 구비될 수도 있다. 이 경우 대응되는 방송 신호 수신기의 BICM 디코더에서는 데이터마다 MISO 디코딩 또는 MIMO 디코딩을

가장 먼저 수행하며, MISO 디코딩 또는 MIMO 디코딩이 수행된 데이터는 비트 단위로 출력된다. 이때 MISO 디코더 또는 MIMO 디코더가 출력하는 데이터는 비트 단위의 확률 정보이다. 따라서 이후 방송 신호 수신기의 BICM

디코더에서는 MISO 또는 MIMO 디코딩된 데이터에 대해 타임 디인터리빙 및 셀 디인터리빙 과정을 수행할 수 있으나, 비트 단위로 출력된 데이터가 입력되므로 심볼 단위에 관한 정보가 필요하다. 따라서 방송 신호 수신기는 디인터리빙 과정에 필요한 입력 비트들의 심볼 매핑에 대한 정보를 저장해야 하므로 방송 신호 수신기의 메모리 복잡도가 증가할 수 있다.

[315] 이에 반해, 도 20에서와 같이 MISO 인코더와 MIMO 인코더가 각각 성상도 매핑과 셀 인터리버 사이에 위치하면, 이에 대응되는 방송 신호 수신기의 BICM 디코더에서는 심볼 단위로 타임 디인터리빙과 셀 디인터리빙을 모두 수행한 이후에 MISO/MIMO 디코딩을 수행한다. 이 경우, MISO/MIMO 디코딩이 수행된 비트 단위의 데이터는 성상도 디매핑 과정을 거치게 되므로, 별도의 심볼 매핑에 관한 정보가 요구되지 않는다. 따라서 MISO/MIMO 인코더가 성상도 매핑 뒷단에 위치하게 되면, MISO/MIMO 인코더가 타임 인터리버 뒷단에 위치하는 경우에 비해 수신기에서 메모리 복잡도가 감소하는 효과를 얻을 수 있다.

[316] 도 21은 본 발명의 다른 실시예에 따른 프레임 빌더의 구성 블록도로서, 도 20의 BICM 모듈의 출력을 처리하는데 적합하다.

[317] 도 21의 프레임 빌더는 제1 경로(STX_k, STX_m, STX_pre, STX_post)의 MISO PLP 데이터, MIMO PLP 데이터, L1-프리 시그널링 정보, L1-포스트 시그널링 정보를 입력받는 제1 프레임 빌딩 블록(136801)과 제2 경로(STX_k+1, STX_m+1, STX_pre+1, STX_post+1)의 MISO PLP 데이터, MIMO PLP 데이터, L1-프리 시그널링 정보, L1-포스트 시그널링 정보를 입력받는 제2 프레임 빌딩 블록(136901)으로 구성된다. 제1 경로의 데이터는 OFDM 제네레이터에서 변조 과정을 거친 후 제 1 안테나(Tx_1)를 통해 전송되고, OFDM 제네레이터에서 변조 과정을 거친 후 제 2 경로의 데이터는 제 2 안테나(Tx_2)를 통해 전송된다.

[318] 상기 제 1 프레임 빌딩 블록(136801)은 제1 딜레이 보상부(136800-1), 제 1 페어-와이즈 셀 매핑(136800-2), 및 제 1 페어-와이즈 주파수 인터리버(136800-3)를 포함할 수 있고, 제 2 프레임 빌딩 블록(136901)은 제 2 경로를 통해 입력되는 데이터를 처리하기 위한 제 2 딜레이 보상부(136900-1), 제 2 페어-와이즈 셀 매핑(136900-2), 및 제 2 페어-와이즈 주파수 인터리버(136900-3)를 포함할 수 있다.

[319] 제 1 페어-와이즈 셀 매핑(136800-2) 및 제 1 페어-와이즈 주파수 인터리버(136800-3)와 제 2 페어-와이즈 셀 매핑(136900-2) 및 제 2 페어-와이즈 주파수 인터리버(136900-3)는 제 1 경로 및 제 2 경로에 대해 동일하게 동작할 수 있으며 독립적으로 동작할 수 있다.

[320] 이하 제 1 프레임 빌딩 블록(136801) 및 제 2 프레임 빌딩 블록(136901)에 포함된 블록들의 데이터 처리 방식에 대해 설명한다.

- [321] 제 1 딜레이 보상부(136800-1)는 및 제 2 딜레이 보상부(136900-1)는 각각의 경로를 통해 입력되는 L1-프리 시그널링 데이터 또는 L1-포스트 시그널링 데이터에 대해 하나의 전송 프레임만큼의 지연 및 BICM 모듈의 인코딩 수행에 따른 지연을 모두 보상한다. L1 시그널링 정보는 현재 전송 프레임에 대한 정보뿐 만 아니라 다음 전송 프레임에 대한 정보까지 포함할 수 있다. 따라서 상술한 인코딩 프로세싱 과정에서는 L1 시그널링 정보를 현재 입력되는 PLP 데이터보다 한 프레임씩 지연시킨다. 이러한 과정을 통해 하나의 전송 프레임은 현재 전송 프레임 및 다음 전송 프레임에 관한 정보를 포함하는 L1 시그널링 정보를 모두 전송할 수 있게 된다.
- [322] 제 1 페어-와이즈 셀 매핑(136800-2) 및 제 2 페어-와이즈 셀 매핑(136900-2)는 각 경로를 통해 입력된 심볼 단위의 PLP 데이터 및 L1 시그널링 데이터를 전송 프레임 내 OFDM 심볼의 서브 캐리어에 셀 단위로 매핑한다.
- [323] 이 경우 각 경로를 통해 입력되는 PLP 데이터는 커먼 PLP 데이터, MISO/MIMO 인코딩된 PLP 데이터를 포함할 수 있으며, 서브 슬라이스 프로세서는 다이버시티 효과를 얻기 위하여 PLP 데이터 셀들에 대해 서브 슬라이싱을 수행하여 전송 프레임에 매핑할 수 있다.
- [324] 또한 제 1 페어-와이즈 셀 매핑(136800-2) 및 제 2 페어-와이즈 셀 매핑(136900-2)는 연속된 2개의 입력 셀들을 페어(pair)로 묶어 전송 프레임에 매핑할 수 있다.
- [325] 수신기의 MISO 신호의 복구 성능을 높이기 위하여, MISO 인코딩시 MISO 전송 채널은 채널간의 코히어런스(coherence)가 확보되어야 한다. 따라서, 채널간의 코히어런스를 확보하기 위하여 제 1 페어-와이즈 셀 매핑(136800-2) 및 제 2 페어-와이즈 셀 매핑(136900-2)는, 동일한 PLP 데이터로부터 생성되는 셀들을 페어로 묶어 OFDM 변조의 서브 캐리어에 매핑함으로써 채널간의 코히어런스를 최대화할 수 있다. 다시 말하면, 본 발명의 실시예에서는 MISO 인코더가 프레임 빌더의 전단인 BICM 인코더에 위치하므로, 프레임 빌더에서 이러한 MISO 인코딩을 고려하여 페어 단위로 프레임 구조를 구성하게 된다.
- [326] 또한 상술한 바와 같이, BICM 모듈의 비트 인터리버 및 타임 인터리버에 의해 두 개의 FEC 블록을 이용하여 비트 인터리빙 또는 타임 인터리빙이 수행되는 경우, 페어로 묶는 2개의 입력 셀들은 서로 다른 FEC 블록으로부터 생성될 수 있으므로 수신기에서는 다이버시티를 확보하고, 높은 수신 성능을 얻을 수 있는 효과가 있다.
- [327] 제 1 페어-와이즈 주파수 인터리버(136800-3) 및 제 2 페어-와이즈 주파수 인터리버(136900-3)는 각 경로를 통해 입력된 데이터에 대해 셀 단위로 주파수 인터리빙을 수행하고 각 경로를 통해 주파수 인터리빙 된 데이터를 OFDM 제너레이터로 출력할 수 있다.
- [328] 이 경우 제 1 페어-와이즈 주파수 인터리버(136800-3) 및 제 2 페어-와이즈 주파수 인터리버(136900-3)는 연속된 2개의 입력 셀들을 페어로 묶어 하나의

인터리빙 단위로 처리하여 주파수 인터리빙을 수행할 수 있다. 이는 상술한 바와 같이 채널간의 코히어런스를 최대화하기 위함이다.

[329] 도 22는 본 발명의 다른 실시예에 따른 OFDM 제네레이터의 구성 블록도로서, 도 21의 프레임 빌더의 출력을 처리하는데 적합하다. 특히 도 22는 2개의 전송 안테나를 통해 MISO 또는 MIMO 방식으로 방송 신호를 전송하는 예를 보인 것이다. 본 발명에서는 극성 다중화 MIMO(polarity multiplexing MIMO) 방식을 사용하는 것을 일 실시예로 한다.

[330] 도 22의 OFDM 제네레이터는 MISO 인코더를 포함하지 않고, 도 19의 OFDM 제네레이터는 MISO 인코더를 포함하는 것을 제외하고는 두 OFDM 제네레이터의 구성은 동일하다. 그러므로, 도 22의 각 블록의 동작 설명은 도 19의 동일 블록의 동작 설명을 참조하기로 한다. 즉, 도 22의 OFDM 제네레이터는 BICM 모듈에서 MISO 인코딩 또는 MIMO 인코딩된 데이터를 프레임 빌더를 통해 입력받는다.

[331]

[332] 한편, 도 17의 BICM 모듈 내 MIMO 인코더(131500-1)와 도 20의 BICM 모듈 내 MIMO 인코더(135500-1)는 MIMO 인코딩 매트릭스를 사용하여 MIMO 인코딩을 수행하는 것을 일 실시예로 한다. 이후, MIMO 인코더는 도 17의 BICM 모듈 내 MIMO 인코더(131500-1) 또는 도 20의 BICM 모듈 내 MIMO 인코더(135500-1)를 지시한다. 본 발명의 MIMO 인코딩 매트릭스는 공간 멀티플렉싱(spatial multiplexing), GC(Golden code), 풀-레이트 풀 다이버시티 코드(Full-rate full diversity code) 및 리니어 디스퍼션 코드(Linear dispersion code) 등을 포함할 수 있다. 또는 다음의 제 1 실시예 내지 제 3 실시예의 MIMO 인코딩 매트릭스를 사용하여 MIMO 인코딩을 수행할 수도 있다.

[333] 즉, 본 발명은 다양한 채널 환경에서 낮은 시스템 복잡도, 높은 데이터 전송 효율 및 높은 신호 복구 성능을 갖기 위해 MIMO 매트릭스와 MIMO 매트릭스의 파라미터 값에 따라 복수의 입력 신호를 MIMO 프로세싱하여 복수의 전송 신호를 출력할 수 있다. 본 발명의 방송 신호 송신 장치에서는 MIMO 인코더를 이용하여 방송 신호에 대해 MIMO 인코딩을 수행하여 복수개의 전송 안테나를 통해 전송하고, 방송 신호 수신 장치에서는 MIMO 디코더를 이용하여 복수개의 수신 안테나로 수신된 방송 신호에 대해 MIMO 디코딩을 수행하는 것을 일 실시예로 한다. 본 발명은 MIMO 인코더를 MIMO 프로세서로 지칭할 수 있고, MIMO 디코더를 ML(Maximum Likelihood) 디텍터(또는 ML 디코더)로 지칭할 수 있다.

[334] 이때 변조 방식은 M-QAM(Quadrature Amplitude Modulation) 또는 N-QAM으로 표현할 수 있다. 즉, M(또는 N)이 2인 경우에는 2-QAM으로 BPSK(Binary Phase Shift Keying) 방식을, M(또는 N)이 4인 경우에는 4-QAM으로 QPSK(Quadrature Phase Shift Keying)을 나타낸다. 또한 M(또는 N)이 16이면 16-QAM, M(또는 N)이 64이면 64-QAM, M(또는 N)이 256이면 256-QAM을 나타낸다. M, N은 변조에

사용되는 심볼의 개수를 나타낸다.

[335] 일 예로, M+M QAM MIMO는 MIMO 인코딩 및 MIMO 디코딩에 사용되는 QAM 심볼이 서로 같은 M-QAM을 사용함을 나타낸다. 다른 예로, M+N QAM MIMO는 MIMO 인코딩 및 MIMO 디코딩에 사용되는 QAM 심볼이 서로 다른 M-QAM, N-QAM을 사용함을 나타낸다.

[336] 본 발명은 송수신 경로가 서로 독립적인 채널 환경을 무상관(un-correlated) 채널이라고 지칭하고, LOS(Line Of Sight) 환경과 같이 송수신 경로의 채널들 간의 상관이 매우 높은 채널 환경을 전상관(fully correlated) 채널이라고 지칭하도록 한다.

[337] 본 발명은 MIMO 채널간의 상관이 1인 경우, 즉 MIMO 채널이 전상관 채널인 경우를 극복할 수 있도록, 채널을 통과하여 수신된 신호가 다음과 같은 조건을 만족하도록 MIMO 시스템을 설계한다.

[338] 1) 수신된 신호는 원래의 신호를 모두 표현할 수 있어야 한다.

[339] 2) 심볼 에러 레이트를 낮출 수 있도록 수신된 신호의 미니멈 유클리디언 디스턴스(minimum Euclidean distance)가 커지도록 한다. 여기서, 유클리디언 디스턴스란, 성상도 상에서 좌표간의 거리를 의미한다.

[340] 3) 비트 에러 레이트를 낮출 수 있도록 수신된 신호의 해밍 디스턴스 특성이 좋아야 한다. 여기서 해밍 디스턴스는 같은 비트 수를 갖는 2진 부호 사이에 대응되는 비트값이 일치하지 않는 것의 개수를 나타낸다.

[341] 이러한 요구를 만족시킬 수 있도록, 본 발명은 먼저 다음 수학적 식 2와 같이 인코딩 파라미터(또는 인코딩 계수라 함) a 를 포함하는 MIMO 인코딩 매트릭스를 사용하는 MIMO 인코딩 방법을 제안한다.

[342] 수학적 식 2

$$\begin{bmatrix} 1 & a \\ a & -1 \end{bmatrix}$$

[343] 수학적 식 2와 같은 MIMO 인코딩 매트릭스를 사용하여 MIMO 인코더에서 입력 신호 S_1, S_2 를 인코딩하는 경우 수신 안테나 1 및 수신 안테나 2에서 수신하는 수신 신호 1(Rx_1) 및 수신 신호 2(Rx_2)는 다음의 수학적 식 3과 같이 산출되며, 특히 MIMO 채널이 전상관인 경우는 수학적 식 3의 마지막 줄과 같이 산출된다.

[344] 수학적 식 3

$$\begin{aligned} Rx_1 &= h_{11}(S_1 + aS_2) + h_{21}(aS_1 - S_2) \\ Rx_2 &= h_{12}(S_1 + aS_2) + h_{22}(aS_1 - S_2), \text{ if } h_{11} = h_{21} = h_{12} = h_{22} = h, \\ R &= Rx_1 = Rx_2 = h\{(a+1)S_1 + (a-1)S_2\} \end{aligned}$$

[345] 먼저 MIMO 채널이 무상관 채널인 경우, 수신 신호 1(Rx_1)은 $Rx_1 = h_{11}(S_1 + aS_2) + h_{21}(aS_1 - S_2)$ 로, 수신 신호 2(Rx_2)는 $Rx_2 = h_{12}(S_1 + aS_2) + h_{22}(aS_1 - S_2)$ 와

같이 산출되어, S1과 S2가 같은 파워를 갖게 된다. 따라서 MIMO 시스템의 이득(gain)을 SM 기법과 같이 모두 이용할 수 있다.

[346] 한편 MIMO 채널이 전상관 채널인 경우에 수신 신호들($R=R_x1=R_x2$)은 $R = h\{(a+1)S1+(a-1)S2\}$ 와 같이 획득되어, S1과 S2를 분리하여 획득할 수 있으며, S1과 S2는 각각 다른 파워를 갖도록 설계되고, 이를 이용하여 강인성을 확보할 수 있다.

[347] 다시 말해, MIMO 인코더는 입력 신호 S1 및 S2가 인코딩 파라미터(또는 인코딩 계수라 함) a에 따라 다른 전력(power)을 갖고, 전상관 채널에서도 S1과 S2가 상이한 분포로 수신되도록 입력 신호들을 인코딩할 수 있다. 예를 들면, S1과 S2가 다른 전력을 갖도록 인코딩하고, 노멀라이제이션에 의해 상이한 유클리디언 디스턴스를 갖는 성상도로 전송함으로써 수신기에서 전상관 채널을 겪은 경우에도 입력 신호들을 분리하여 복구할 수 있게 된다.

[348] 수학식 2의 MIMO 인코딩 매트릭스를 노멀라이제이션 팩터를 고려하여 표현하면 수학식 4와 같다.

[349] 수학식 4

$$\frac{1}{\sqrt{1+a^2}} \begin{bmatrix} 1 & a \\ a-1 & -1 \end{bmatrix} = \begin{bmatrix} \frac{1}{\sqrt{1+a^2}} & \frac{a}{\sqrt{1+a^2}} \\ \frac{a}{\sqrt{1+a^2}} & \frac{-1}{\sqrt{1+a^2}} \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ \sin \theta & -\cos \theta \end{bmatrix}$$

[350] 수학식 4와 같은 MIMO 인코딩 매트릭스를 사용하는 MIMO 인코더의 MIMO 인코딩은, 입력 신호들을 인코딩 파라미터 a로 표현할 수 있는 임의의 각도(세타)만큼 회전하여, 회전된 신호의 코사인 성분과 사인 성분(또는 실수 성분과 허수 성분)을 각각 분리하고 분리된 성분들에 각각 +/- 부호를 할당하여 다른 안테나로 전송하는 것으로도 볼 수 있다. 예를 들면, MIMO 인코더는 입력 신호 S1의 코사인 성분과 입력 신호 S2의 사인 성분을 하나의 전송 안테나로, 입력 신호 S1의 사인 성분과 입력 신호 S2의 -부호를 붙인 코사인 성분을 다른 전송 안테나로 전송하도록 인코딩할 수 있다. 인코딩 파라미터 a값의 변화에 따라 회전시키는 각도가 변화하며, 이 파라미터의 값 및 각도에 따라 입력 신호 S1 및 S2 간의 전력(파워) 분포가 달라진다. 달라진 전력의 분포는 성상도에서 심볼 좌표간의 거리(즉, 유클리디언 디스턴스)로 표현될 수 있으므로, 이렇게 인코딩된 입력 신호들은 수신측에서 전상관 채널을 겪고 수신되더라도 다른 성상도로 표현되어, 식별 및 분리하여 복구가 가능하게 된다.

[351] 다시 말하면, 달라진 전력의 분포에 해당하는 만큼 송신 신호의 유클리디언 디스턴스가 달라지므로, 수신측에서 수신한 송신 신호들은 각각 상이한 유클리디언 디스턴스를 갖는 식별 가능한 성상도로 표현되어, 전상관

채널에서도 복구가 가능하게 되는 것이다. 즉, MIMO 인코더는 입력 신호 S1과 입력 신호 S2를 a값에 따라 다른 유클리디언 디스턴스를 갖는 신호로 인코딩할 수 있으며, 이렇게 인코딩된 송신 신호들은 수신단에서 식별 가능한 성상도들로 수신 및 복구될 수 있다.

[352] 상술한 MIMO 인코딩 매트릭스를 사용한 입력 신호의 MIMO 인코딩은 다음의 수학적식 5와 같이 표현할 수 있다.

[353] 수학적식 5

$$\begin{bmatrix} X1 \\ X2 \end{bmatrix} = \frac{1}{\sqrt{1+a^2}} \begin{bmatrix} 1 & a \\ a & -1 \end{bmatrix} \begin{bmatrix} S1 \\ S2 \end{bmatrix}$$

[354] 수학적식 5에서, S1 및 S2는 각각 입력 신호 S1 및 입력 신호 S2의 MIMO 경로의 성상도 매핑에서 매핑된 성상도의 노멀라이즈된 QAM 심볼들을 나타낸다. 그리고 X1 및 X2는 각각 MIMO 인코딩된 심볼들을 나타낸다. 다시 말하면, MIMO 인코더는 S1에 해당하는 심볼들을 포함하는 제 1 입력 신호 및 S2에 해당하는 심볼들을 포함하는 제 2 입력 신호에 수학적식 5와 같은 매트릭스를 적용하여, X1에 해당하는 심볼들을 포함하는 제 1 전송 신호 및 X2에 해당하는 심볼들을 포함하는 전송 신호 X2의 심볼들을 출력할 수 있다.

[355] MIMO 인코더는, 위와 같은 MIMO 인코딩 매트릭스를 사용하여 입력 신호들에 MIMO 인코딩을 수행하면서, 인코딩 파라미터 a 값을 추가로 조정하여 인코딩을 수행할 수도 있다. 즉, MIMO 송수신 시스템의 추가적인 데이터 복구 성능의 고려 및 조정은 인코딩 파라미터 a값을 조정하여 최적화할 수 있으며, 이에 대하여는 이하에서 상술하도록 하겠다.

[356]

[357] 1. 제 1 실시예: 유클리디언 디스턴스를 고려하여 인코딩 파라미터 a값을 최적화하는 MIMO 인코딩 방법(전상관 MIMO 채널)

[358] 상술한 MIMO 인코딩 매트릭스를 사용하면서, 유클리디언 디스턴스를 고려하여 인코딩 파라미터인 a값을 산출할 수 있다. 본 발명의 제1 실시예는 전상관 MIMO 채널을 거쳐 수신측에서 더해지는 신호가 QAM 신호와 같은 유클리디언 디스턴스를 갖도록 한다.

[359] 본 발명의 제 1 실시예에는, 전상관 채널을 통과한 수신 신호의 심볼 성상도에서 각 심볼들이 동일한 유클리디언 디스턴스를 갖도록 a값을 최적화하는 방법을 제안한다. 즉, MIMO 인코더는 상술한 MIMO 매트릭스를 사용하여 입력 신호들을 인코딩하는 경우, 전상관 채널을 겪은 수신 신호(즉, 제 1 전송 신호 St1과 제 2 전송 신호 St2가 더해진 신호)의 성상도에서 수신

심볼들의 유클리디언 디스턴스가 동일하도록 인코딩 파라미터 a 의 값을 산출 또는 설정하여 인코딩할 수 있으며, 이러한 a 값은 변조 방식의 조합에 따라 수학식 6과 같이 표현될 수 있다.

[360] 수학식 6

$$a = \begin{cases} 3 & , \text{for QPSK} + \text{QPSK} \\ \left(4 + \sqrt{5}\right) / \left(4 - \sqrt{5}\right) & , \text{for QPSK} + 16\text{QAM} \\ 0.6 & , \text{for } 16\text{QAM} + 16\text{QAM} \end{cases}$$

[361] 즉, 송수신 심볼의 분포 및 성상도는 수신 신호의 변조 방식 및 그들의 조합에 따라 달라지고, 심볼의 분포 및 성상도에 따라 유클리디언 디스턴스가 달라지므로 유클리디언 디스턴스를 최적화하기 위한 a 값도 달라질 수 있다.

[362] 본 발명의 제 1 실시예에 따른 MIMO 인코딩 방법은 전상관 MIMO 채널에서 GC 기법이나 SM 기법에 비해 월등한 SNR 성능을 나타낸다. 특히, 본 발명의 제 1 실시예에 따른 SNR 이득은 아웃터 코드의 코드 레이트가 높을수록 높아진다. 이에 반해, SM의 경우 2/5 이상의 코드 레이트에서는 전상관 채널에서 전혀 디코딩이 불가능하며, 서비스의 수신에 SNR과 상관없이 불가능하다. 또한 본 발명의 제 1 실시예에 따른 MIMO 인코딩 방법은 무상관 채널에서 SM과 동일한 성능을 나타내며, 다른 방식들에 비하여 가장 좋은 성능을 나타낸다. 따라서 본 발명의 제 1 실시예에 따른 MIMO 인코딩 방법은 GC 기법에 비해 복잡도가 낮은 시스템을 사용하면서 보다 좋은 성능을 획득할 수 있고, 복잡도가 비슷한 SM 기법에 비해 전상관 채널에서 월등한 성능을 획득할 수 있다.

[363] 본 발명의 다른 일 실시예로서, MIMO 인코딩시 MIMO 인코딩 매트릭스로서 GC의 서브세트를 사용할 수 있으며, 이 경우 MIMO 인코딩 매트릭스는 수학식 7과 같다.

[364] 수학식 7

$$\begin{bmatrix} \alpha & \alpha\theta \\ i\bar{\alpha} & i\bar{\alpha}\bar{\theta} \end{bmatrix} \begin{bmatrix} S1 \\ S2 \end{bmatrix}, \alpha = 1 + (1 - \theta)i, \bar{\alpha} = 1 + (1 - \bar{\theta})i, \theta = \frac{1 + \sqrt{5}}{2}, \bar{\theta} = \frac{1 - \sqrt{5}}{2}$$

[365] 수학식 7과 같은 인코딩 매트릭스를 사용한 경우 성능은 본 발명의 제 1 실시예보다 양호한 것으로 나타난다.

[366] GC의 서브세트를 사용한 MIMO 인코딩과 본 발명의 제 1 실시예(SM OPT1)의 MIMO 인코딩을 전상관 MIMO 채널에서 비교하면, 제 1 실시예의 경우(SM OPT1), 수신 신호의 성상도 상의 미니멈 유클리디언 디스턴스가 GC의 서브세트를 사용한 경우보다 넓지만 SNR 성능은 GC의 서브세트를 사용한

경우(SM OLDP Golden)가 더 양호하게 나타난다.

[367]

[368] 2. 제 2 실시예: 유클리디언 디스턴스에 추가로 그레이 매핑을 고려하는 MIMO 인코딩 방법

[369] 제 2 실시예에서는, 제 1 실시예에서와 같이 유클리디언 디스턴스가 최적화되도록 α 값을 설정한 상태에서 전상관 채널을 거친 수신 신호가 그레이 매핑을 갖도록 하는 MIMO 인코딩 방법을 제시한다.

[370] 제 2 실시예의 MIMO 인코딩 방법에서는, 수신단에서 그레이 매핑이 되도록 입력신호 S1, S2 중 S2의 실수(real), 허수(imaginary) 부분의 부호를 S1의 값에 따라 변경할 수 있다. S2에 포함된 데이터 값의 변경은 이하의 수학식 8과 같은 방법을 사용하여 수행할 수 있다.

[371] 즉, MIMO 인코더는 제 1 실시예에서 사용한 MIMO 인코딩 매트릭스를 사용하면서, 입력 신호 S2의 부호를 S1의 값에 따라 변경하여 MIMO 인코딩을 수행할 수 있다. 다시 말하면, 수학식 8에서와 같이 입력 신호 S2의 부호를 입력 신호 S1의 부호에 따라 결정한 후, 결정된 입력 신호 S1 및 입력 신호 S2에 상술한 바와 같이 MIMO 인코딩 매트릭스를 적용하여 제 1 전송 신호 St1 및 제 2 전송 신호 St2를 출력할 수 있다.

[372] 수학식 8

$$S1 = b_0 b_1 \dots b_{N-1}, \quad N = \log_2 M, \quad M = \text{QAM size of } S1$$

$$\text{real}(S1) = b_0 b_2 \dots b_{N-2}$$

$$\text{imag}(S1) = b_1 b_3 \dots b_{N-1}$$

$$\text{for } i = 1 \dots N-1$$

$$si = sq = 1$$

$$\text{if } i = \text{index of real}(S1) \text{ and } b_i = 1$$

$$si = -si$$

$$\text{if } i = \text{index of imag}(S1) \text{ and } b_i = 1$$

$$sq = -sq$$

$$\text{end for}$$

$$S2 = si \cdot \text{real}(S2) + i \cdot sq \cdot \text{imag}(S2)$$

[373] 수학식 8에서와 같이 입력 신호 S1 및 S2에서 S1의 실수부 및 허수부에 할당된 비트 값들에 각각 XOR 연산을 수행하고 그 결과에 따라 S2의 실수부 및

허수부의 부호를 정한다. 그리고 이렇게 처리된 입력 신호 S1 및 입력 신호 S2에 MIMO 인코딩 매트릭스를 적용한 전송 신호 1 및 전송 신호 2를 전송 안테나 1 및 전송 안테나 2에서 각각 전송하면, 수신기에서 수신한, 전상관 채널을 거친 수신 신호의 수신 심볼들은 그레이 매핑을 갖게 된다. 따라서, 성상도에서 인접한 심볼 간의 해밍 디스턴스는 2를 넘지 않게 된다.

[374] 따라서 수신기에서 수신한 $(M \times N)$ -QAM 신호(또는 $(M \times M)$ -QAM 신호)가 미니멈 (또는 균등한) 유클리디언 디스턴스와 그레이 매핑을 가지므로, 제 2 실시예의 경우 전상관 MIMO 채널에서도 SIMO 방식과 같은 성능을 기대할 수 있다. 다만, ML 디코더에서 수신 신호를 디코딩하여 S1과 S2를 획득할 때 S2의 값이 S1에 의존하므로 복잡도가 증가할 수 있고, 무상관 MIMO 채널에서 입력 신호간의 상관으로 인해 성능이 열화될 가능성이 있다.

[375]

[376] 3. 제 3 실시예: 유클리디언 디스턴스에 추가로 해밍 디스턴스를 고려하여 MIMO 인코딩 파라미터를 설정하는 MIMO 인코딩 방법

[377] 제 3 실시예에서는, 제 1 실시예에서와 같이 수신 신호의 성상도 전체가 미니멈 유클리디언 디스턴스를 갖도록 하지 않고, 수신 신호의 해밍 디스턴스를 고려하여 유클리디언 디스턴스가 최적화되도록 a 값을 설정하여 MIMO 인코딩을 수행하는 방법을 제시한다.

[378] 즉, 제3 실시예는 해밍 디스턴스의 차이에 따른 복구 성능의 차이를 파워 차이로 보상할 수 있도록, 유클리디언 디스턴스를 조정하는 것이다. 다시 말하면, 인접한 심볼들에 있어서, 다른 비트 수의 차이가 2배인 것으로, 2배의 해밍 디스턴스를 갖는 구간은 더 많은 파워를 갖도록 유클리디언 디스턴스를 더 넓게 조정하여 수신 신호 복구시 해밍 디스턴스의 차이에 따른 성능 열화를 보상할 수 있다. 먼저, 수신기에서 수신한 2개의 전송 신호(S_{t1} , S_{t2})가 합해진 수신 신호에 있어서 상대적인 유클리디언 디스턴스를 파악한다. 상술한 수학식 3으로부터 파워가 작아지는 16-QAM 심볼의 미니멈 유클리디언 디스턴스는 $2(a-1)$ 이 되고, 파워가 커지는 16-QAM 심볼의 미니멈 유클리디언 디스턴스는 $2(a+1)$ 가 됨을 알 수 있다(하나의 수신 신호가 $R = h\{(a+1)S_1 + (a-1)S_2\}$ 로 표현되므로).

[379] 제3 실시예에서, MIMO 인코더는 상술한 MIMO 매트릭스를 사용하여 입력 신호들의 파워가 다르게 분배되어 각각 다른 크기의 유클리디언 디스턴스를 갖도록 MIMO 인코딩한다. 즉, 제 3 실시예에서 MIMO 인코더는, 파워가 분배된 입력 신호들이 해밍 디스턴스의 차이를 보상하는 유클리디언 디스턴스를 갖도록 인코딩 파라미터 a 값을 산출 및 설정하여 MIMO 인코딩을 수행할 수 있으며, 이러한 a 값은 변조 방식의 조합에 따라 수학식 9와 같이 표현될 수 있다.

[380] 수학식 9

$$a = \begin{cases} \sqrt{2} + 1 & , \text{for QPSK} + \text{QPSK} \\ \left(\sqrt{2} + 3 + \sqrt{5} \right) / \left(\sqrt{2} + 3 - \sqrt{5} \right) & , \text{for QPSK} + 16\text{QAM} \\ \left(\sqrt{2} + 4 \right) / \left(\sqrt{2} + 2 \right) & , \text{for } 16\text{QAM} + 16\text{QAM} \end{cases}$$

- [381] QPSK+16QAM MIMO의 경우, 수학식 9에서 제시된 값은 정상도 매퍼가 입력 신호 S1과 S2를 각각 QPSK 및 16QAM으로 QAM 변조를 수행한 후 파워를 1로 노멀라이제이션(normalization)을 수행하였을 때를 가정한다. 만약 노멀라이제이션을 수행하지 않은 경우 그에 맞게 a 값을 수정할 수 있다.
- [382] 또한, QPSK+16QAM의 경우 위에 제시된 값 외에 4.0등의 값을 a 값으로 사용할 수 있다. 이는 QPSK+16QAM MIMO의 경우 전상관 채널에서 SM 기법의 경우에도 더해진 신호가 S1, S2를 모두 표현할 수 있는 특성에 기인한다. 이 경우 아웃터 코드가 높은 코드 레이트에서의 성능을 보완하기 위해서 수학식 9에서 산출한 값 대신 4.0 혹은 근처의 값을 사용할 수 있다.
- [383] 상술한 설명을 기초로 제 2 실시예 및 제 3 실시예를 비교하여 보면, 제 2 실시예는 전상관 MIMO 채널에서는 SIMO와 동일한 성능을 나타내어 성능 손실이 없고, 전상관 MIMO 채널에서의 MIMO 방식의 단점을 개선할 수 있다. 다만, 제 2 실시예는 MIMO 인코딩에 의해 입력 데이터 S1, S2가 서로 독립적이지 않고 S1에 따라 S2가 변화하게 되어, 무상관 채널에서 성능 열화가 발생한다. 따라서 S1의 수신 및 디코딩 에러가 S2에 반영되어 S2의 디코딩 에러에 추가적인 에러를 발생시키는 문제를 해결하기 위해서 이터레이티브(iterative) ML 디택션을 사용할 수 있다.
- [384] 이터레이티브 ML 디택션은, 이터레이티브 루프(loop)안에 아웃터 코드를 포함시키고, 아웃터 코드에서 출력되는 S1의 소프트(soft) 사후확률(posteriori probability) 값을 ML 디택터의 사전확률(priori probability) 값으로 이용하여, S1 디택션 에러를 줄임으로써 S2 디택션에 S1의 디택션 에러가 인가되는 것을 줄일 수 있다. 이러한 방식을 사용하면 제 2 실시예의 MIMO 인코딩 방법을 사용하여 전상관 MIMO 채널에서는 SIMO 시스템의 성능을, 무상관 MIMO 채널에서는 SM 기법의 성능을 나타낼 수 있다.
- [385] 제 3 실시예의 MIMO 인코딩 방법은 전상관 MIMO 채널을 통해 수신된 수신 신호가 해밍 디스턴스와 유클리디언 디스턴스를 모두 고려하도록 설계된다. 따라서 전상관 MIMO 채널에서 좋은 성능을 가질 뿐 아니라, 무상관 MIMO 채널에서도 SM 기법과 비교하여 성능 손실이 없으므로 MIMO 송수신의 이득을 모두 사용할 수 있음을 확인하였다. 이 경우는 수신기의 복잡도도 SM 기법과 비슷한 복잡도를 가지므로 수신기의 구현에 있어서도 장점을 갖는다. 또한 도 17의 BICM 모듈 내 디믹스(131300-0, 131300-1, 132300)와 도 20의 BICM 모듈 내 디믹스(131500-0, 131500-1, 131600)는 심볼 매핑 후 발생하는

강인성(robustness)의 차이를 줄이도록 데이터를 배치하며 캐리어당 전송되는 비트의 수를 결정한다. 본 발명은 설명의 편의를 위해 상기 디덱스(131300-0, 131300-1, 132300, 131500-0, 131500-1, 131600)를 비트-셀 디덱스라 한다. 본 발명의 비트-셀 디덱스는 LDPC 코드워드에 QAM 변조에 의해 생기는 서로 다른 신뢰도(reliability)를 적절히 배치하여 LDPC의 에러 정정 능력을 최적화하기 위해 사용된다.

- [386] LDPC 코딩은 정보 유실 확률을 최소한으로 줄여 정보를 전송하기 위한 오류 정정 부호 방법의 하나로 선형 에러 정정 코드(linear error correcting code)이다. LDPC 블록은 N , K 로 표현되는 파라미터들로 표현될 수 있는데, 여기서 N 은 블록 길이(# 비트)를 나타내고, K 는 하나의 LDPC 블록에 포함된 인코딩된 정보 비트의 개수를 나타낸다. 하나의 LDPC 블록이 전송할 수 있는 데이터 양은 LDPC 패리티 영역의 크기 및 코드 레이트에 따라 결정될 수 있다.
- [387] 본 발명에서 적용할 수 있는 코드 레이트는 $1/4$, $2/5$, $3/5$, $1/2$, $4/5$, $1/3$, $2/3$, $3/4$, $5/6$ 중 하나가 될 수 있다. 그리고 LDPC 블록의 길이는 16200 비트(또는 16K라 함), 64800 비트(또는 64K라 함) 중 하나가 될 수 있다.
- [388] 즉, FEC 인코더에서 출력되는 LDPC 코드워드 비트는 비트 인터리버에 입력되고, 비트 인터리버는 입력되는 LDPC 코드워드 비트에 대해 LDPC 블록 내에서 비트 단위의 인터리빙을 수행하여 비트-셀 디덱스로 출력한다. 상기 비트-셀 디덱스는 비트 인터리브되어 입력되는 LDPC 코드워드 비트 스트림을 다수개의 비트 스트림으로 분리한다. 예를 들어, LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷(modulation format)이 QPSK이면 2개, 16QAM이면 8개, 64QAM이면 12개, 256QAM이면 8개의 비트 스트림으로 분리한다. 즉, LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 QPSK이면 서브 스트림(sub-streams)의 개수는 2개, 16QAM이면 8개, 64QAM이면 12개, 256QAM이면 8개가 된다. 만일 256QAM이면 8개의 비트가 한 비트 그룹이 된다.
- [389] 이때 비트-셀 디덱스에서 출력되는 순서는 기 설정된 조건 또는 신뢰도 배치 방법에 따라 달라질 수 있다. 즉, 해당 비트 그룹이 QAM 심볼에 매핑되었을 때 나타나는 신뢰도의 배치, 코드 레이트, 변조 방법에 따라 상기 비트-셀 디덱스에서 출력되는 비트의 순서가 달라진다.
- [390] 다시 말해, 디멀티플렉싱은 비트 인터리브된 입력 비트, v_{di} 를 출력 비트, $b_{e,do}$ 로 매핑하는 것이다.
- [391] 여기서, do 는 $di \div N_{substreams}$ 이고, e 는 디멀티플렉스된 비트 스트림의 번호($0 \leq e < N_{substreams}$)이며, di 값에 따라 달라진다.
- [392] v_{di} 는 비트-셀 디덱스의 입력이고, di 는 입력 비트 번호이다. $b_{e,do}$ 는 비트-셀 디덱스의 출력이고, do 는 비트-셀 디덱스의 출력에서 주어진 스트림의 비트 번호이다.

- [393] 도 23의 (a) 내지 (e)는 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 256QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 실시예들을 보이고 있다. 변조 포맷이 256QAM인 경우, 8비트의 단위가 하나의 심볼로 매핑된다.
- [394] 도 23의 (a)는 코드 레이트가 1/4일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 23의 (a)와 같은 디먹스 방법을 256QAM의 타입 1-1이라 하기로 한다. 즉, 타입 1-1의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스의 입력되면, 비트-셀 디먹스에서는 5,3,2,7,1,6,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,B,B,D,A,D,C,A의 신뢰도 배열을 얻게 된다. A,B,C,D는 비트-셀 디먹스에서 출력되는 해당 비트 그룹의 비트들이 QAM 심볼에 매핑되었을 때 신뢰도를 나타낸다. 여기서 신뢰도는 $A > B > C > D$ 의 순으로 높다.
- [395] 도 23의 (b)는 코드 레이트가 2/5, 3/5일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 23의 (b)와 같은 디먹스 방법을 256QAM의 타입 1-2이라 하기로 한다. 즉, 타입 1-2의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 5,1,0,7,3,6,4,2의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,A,A,D,B,D,C,B의 신뢰도 배열을 얻게 된다.
- [396] 도 23의 (c)는 코드 레이트가 1/2일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 23의 (c)와 같은 디먹스 방법을 256QAM의 타입 1-3이라 하기로 한다. 즉, 타입 1-3의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 7,3,1,6,5,2,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 D,B,A,D,C,B,C,A의 신뢰도 배열을 얻게 된다.
- [397] 도 23의 (d)는 코드 레이트가 4/5일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 23의 (d)와 같은 디먹스 방법을 256QAM의 타입 1-4이라 하기로 한다. 즉, 타입 1-4의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 3,2,1,5,7,6,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 B,B,A,C,D,D,C,A의 신뢰도 배열을 얻게 된다.
- [398] 도 23의 (e)는 코드 레이트가 1/3, 2/3, 3/4, 5/6일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 23의 (e)와 같은 디먹스 방법을 256QAM의 타입 1-5이라 하기로 한다. 즉, 타입 1-5의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는

- 7,3,1,5,2,6,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 D,B,A,C,B,D,C,A의 신뢰도 배열을 얻게 된다.
- [399] 도 24는 도 23의 디먹스 타입에 따라 비트-셀 디먹스의 입력 비트와 출력 비트와의 매핑 관계를 보인 예이다.
- [400] 256QAM의 경우, 하나의 QAM 심볼에는 8개의 비트가 매핑된다. 이때 QAM 심볼 비트에 해당하는 (b0, b1, b2, b3, b4, b5, b6, b7) 중 비트 b0, b2, b4, b6은 실수부의 부호와 크기를 결정하며, b1, b3, b5, b7은 허수부의 부호와 크기를 결정한다. 즉, b0와 b1은 각각 실수부와 허수부의 부호를 결정하며, b2, b3, b4, b5, b6, b7은 각각 실수부와 허수부의 크기를 결정한다. 그리고 변조된 심볼의 크기를 판별하는 것보다 부호를 판별하는 것이 더 용이하기 때문에 MSB에 위치한 2개의 비트인, b0와 b1의 신뢰도가 가장 좋고, LSB에 위치한 2개의 비트인, b6와 b7의 신뢰도에 가장 나쁘다.
- [401] 만일 비트-셀 디먹스가 256QAM의 타입 1-1과 같이 동작하면, 비트-셀 디먹스에서의 비트 재배열을 통해 성상도 맵에서는 하나의 서브 스트림 내 마지막 비트(v7)가 실수부의 부호 비트(b0,0)에 할당되고, 5번째 비트(v4)가 허수부의 부호 비트(b1,0)에 할당된다. 그리고 3번째, 7번째, 6번째 비트(v2,v6,v5)는 실수부의 크기 비트(b2,0,b4,0,b6,0)에 순차적으로 할당되고, 2번째, 1번째, 4번째 비트(v1,v0,v3)는 허수부의 크기 비트(b3,0,b5,0,b7,0)에 순차적으로 할당된다.
- [402] 나머지 타입 즉, 타입 1-2 내지 타입 1-5의 매핑 방식은 전술한 타입 1-1의 설명을 참조하면 되므로, 여기서는 상세 설명을 생략하기로 한다.
- [403] 도 25의 (a) 내지 (c)는 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 256QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 다른 실시예들을 보이고 있다.
- [404] 도 25의 (a)는 코드 레이트가 1/4, 1/3, 2/5, 3/5일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 25의 (a)와 같은 디먹스 방법을 256QAM의 타입 2-1이라 하기로 한다. 즉, 타입 2-1의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 5,1,3,7,0,6,4,2의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,A,B,D,A,D,C,B의 신뢰도 배열을 얻게 된다.
- [405] 도 25의 (b)는 코드 레이트가 1/2, 2/3, 4/5일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 25의 (b)와 같은 디먹스 방법을 256QAM의 타입 2-2이라 하기로 한다. 즉, 타입 2-2의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 7,3,1,6,2,5,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째

비트부터 마지막 비트까지 D,B,A,D,B,C,C,A의 신뢰도 배열을 얻게 된다.

- [406] 도 25의 (c)는 코드 레이트가 1/4, 1/3, 2/3, 4/5, 3/4, 5/6일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 25의 (c)와 같은 디먹스 방법을 256QAM의 타입 2-3이라 하기로 한다. 즉, 타입 2-3의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 7,3,1,5,2,6,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, 하나의 LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 D,B,A,C,B,D,C,A의 신뢰도 배열을 얻게 된다.
- [407] 도 25에서, 코드 레이트 1/4, 1/3의 경우는 타입 2-1 또는 타입 2-3의 비트-셀 디먹스를 모두 사용할 수 있다. 마찬가지로, 코드 레이트 2/3, 4/5의 경우는 타입 2-2 또는 타입 2-3의 비트-셀 디먹스를 모두 사용할 수 있다.
- [408] 또한 도 25와 같이 신뢰도 배치를 수행하면, 도 23에 비해 비트-셀 디먹스의 개수를 줄일 수 있으므로, 시스템의 복잡도를 줄일 수 있다.
- [409] 도 26은 도 25의 디먹스 타입에 따라 비트-셀 디먹스의 입력 비트와 출력 비트와의 매핑 관계를 보인 예이다.
- [410] 만일 비트-셀 디먹스가 256QAM의 타입 2-1과 같이 동작하면, 비트-셀 디먹스의 비트 재배열을 통해 성상도 맵에서는 하나의 서브 스트림 내 5번 비트(v4)가 실수부의 부호 비트(b0,0)에 할당되고, 2번째 비트(v1)가 허수부의 부호 비트(b1,0)에 할당된다. 그리고 8번째, 7번째, 6번째 비트(v7,v6,v5)는 실수부의 크기 비트(b2,0,b4,0,b6,0)에 순차적으로 할당되고, 3번째, 1번째, 4번째 비트(v2,v0,v3)는 허수부의 크기 비트(b3,0,b5,0,b7,0)에 순차적으로 할당된다.
- [411] 나머지 타입 즉, 타입 2-2, 타입 2-3의 매핑 방식은 전술한 타입 2-1의 설명을 참조하면 되므로, 여기서는 상세 설명을 생략하기로 한다.
- [412] 도 27의 (a) 내지 (c)는 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 256QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 또 다른 실시예들을 보이고 있다.
- [413] 도 27의 (a)는 코드 레이트가 2/5, 3/5일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 27의 (a)와 같은 디먹스 방법을 256QAM의 타입 3-1이라 하기로 한다. 즉, 타입 3-1의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 5,1,0,7,3,6,4,2의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,A,A,D,B,D,C,B의 신뢰도 배열을 얻게 된다.
- [414] 도 27의 (b)는 코드 레이트가 1/2일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 27의 (b)와 같은 디먹스 방법을 256QAM의 타입 3-2이라 하기로 한다. 즉, 타입 3-2의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 7,3,1,6,5,2,4,0의

순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 매퍼에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 D,B,A,D,C,B,C,A의 신뢰도 배열을 얻게 된다.

- [415] 도 27의 (c)는 코드 레이트가 $1/4$, $1/3$, $2/3$, $4/5$, $3/4$, $5/6$ 일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 27의 (c)와 같은 디먹스 방법을 256QAM의 타입 3-3이라 하기로 한다. 타입 3-3는 타입 2-3과 동일한 방식으로 디멀티플렉싱을 수행한다. 따라서 타입 3-3은 타입 2-3이라 하기도 한다.
- [416] 도 27과 같이 신뢰도 배치를 수행하면, 도 23에 비해 비트-셀 디먹스의 개수를 줄일 수 있으므로, 시스템의 복잡도를 줄일 수 있다.
- [417] 도 28의 (a) 내지 (c)는 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 64QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 실시예들을 보이고 있다. 변조 포맷이 64QAM인 경우, 6비트의 단위가 하나의 심볼로 매핑된다.
- [418] 도 28의 (a)는 코드 레이트가 $2/5$, $3/5$ 일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 28의 (a)와 같은 디먹스 방법을 64QAM의 타입 2-1이라 하기로 한다. 즉, 64QAM의 타입 2-1의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7,8,9,10,11 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 5,6,1,7,9,11,3,8,10,4,2,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 매퍼에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,A,A,A,B,C,B,B,C,C,B,A의 신뢰도 배열을 얻게 된다. 여기서 신뢰도는 $A > B > C > D$ 의 순으로 높다.
- [419] 도 28의 (b)는 코드 레이트가 $1/2$ 일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 28의 (b)와 같은 디먹스 방법을 64QAM의 타입 2-2이라 하기로 한다. 즉, 64QAM의 타입 2-2의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7,8,9,10,11 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 5,11,7,1,8,10,4,9,6,2,3,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 매퍼에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,C,A,A,B,C,C,B,A,B,B,A의 신뢰도 배열을 얻게 된다.
- [420] 도 28의 (c)는 코드 레이트가 $1/4$, $1/3$, $2/3$, $4/5$, $3/4$, $5/6$ 일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 28의 (c)와 같은 디먹스 방법을 64QAM의 타입 2-3이라 하기로 한다. 즉, 64QAM의 타입 2-3의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7,8,9,10,11 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 11,7,3,10,6,2,9,5,1,8,4,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 매퍼에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 C,A,B,C,A,B,B,C,A,B,C,A의 신뢰도 배열을 얻게 된다.

- [421] 도 29의 (a),(b)는 LDPC 블록 길이가 16800이고, 심볼 매핑에 이용될 변조 포맷이 16QAM일 때, 각 코드 레이트에 따른 비트-셀 디먹스의 출력 순서의 실시예들을 보이고 있다.
- [422] 도 29의 (a)는 코드 레이트가 1/2일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 29의 (a)와 같은 디먹스 방법을 16QAM의 타입 2-2이라 하기로 한다. 즉, 타입 2-2의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 3,1,5,7,6,4,2,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 B,A,A,B,B,A,B,A의 신뢰도 배열을 얻게 된다.
- [423] 도 29의 (b)는 코드 레이트가 1/4, 1/3, 2/5, 3/5, 2/3, 4/5, 3/4, 5/6일 때, 비트-셀 디먹스의 출력 순서를 보이고 있으며, 본 발명은 도 29의 (b)와 같은 디먹스 방법을 16QAM의 타입 2-3이라 하기로 한다. 즉, 타입 2-3의 경우, 비트 인터리브된 입력 비트가 0,1,2,3,4,5,6,7의 순서로 비트-셀 디먹스로 입력되면, 비트-셀 디먹스에서는 7,1,4,2,5,3,6,0의 순서로 출력된다. 상기 비트-셀 디먹스에서 출력되는 순서대로 성상도 맵에서 심볼 매핑을 수행한다. 이 경우, LDPC 코드워드의 첫번째 비트부터 마지막 비트까지 B,A,A,B,A,B,B,A의 신뢰도 배열을 얻게 된다.
- [424] 이상에서 설명한 바와 같이 디먹스 타입은 예를 들어 심볼 매핑 방식이나 에러 정정 부호화의 코드 레이트에 따라 달라질 수 있다. 바꾸어 말하면, 예시한 심볼 매핑 방식, 코드 레이트, 신뢰도 배치에 따라 다른 디먹스 타입이 사용될 수 있다.
- [425] 그리고, 같은 신뢰도를 갖는 비트 포지션(bit position)끼리는 그 순서가 바뀌어도 동일한 효과를 얻을 수 있다. 따라서 도 23 내지 도 29의 신뢰도 배치를 만족한다면, 어떠한 비트들의 배열이라 하더라도 본 발명의 비트-셀 디먹스 구조에 포함된다.
- [426] 상기와 같이 비트-셀 디먹스에서 변조 포맷 및 코드 레이트에 따라 비트 재배열이 수행되고, 성상도 맵에서 변조 포맷에 따라 심볼 매핑이 이루어진 후 전송된 신호는 수신기의 셀-비트 디먹스에서 LDPC 코드워드의 원래 배열을 획득하여 FEC 디코더로 출력한다.
- [427] 이렇게 함으로써, 새로운 서비스 예를 들어, 모바일 서비스나 인도어(indoor) 영역 같은 보다 신호가 약한 곳에서의 서비스를 위한 로우어 코드 레이트(lower code rate)에서도 최적의 LDPC의 에러 정정 성능을 얻을 수 있게 된다. 즉, 도 23 내지 도 29와 같은 신뢰도 배치를 통해 LDPC 코드워드의 비트 재배열 및 심볼 매핑을 수행함으로써, 기존 방송/통신 시스템과 공통성(commonality)를 확보하면서 향상된 로버스트니스(robustness)를 얻을 수 있다.
- [428] 도 30은 본 발명에 따른 방송 신호 수신 장치(또는 방송 신호 수신기 또는 수신기라 함)의 일 실시예를 보인 구성 블록도이다.
- [429] 본 발명에 따른 방송 신호 수신 장치는 OFDM 디모듈레이터(138100), 프레임

디매퍼(138200), BICM 디코더(138300) 및 아웃풋 프로세서(138300)를 포함할 수 있다.

- [430] 상기 프레임 디매퍼(138200)는 프레임 파서라 하기도 한다. 상기 OFDM 디모듈레이터(138100)는 여러 개의 수신 안테나로 수신되어 디지털로 변환된 시간 영역의 신호들을 주파수 영역의 신호로 변환한다. 상기 프레임 디매퍼(138200)는 주파수 영역으로 변환된 신호 중 필요한 서비스를 위한 PLP들을 출력한다. 상기 BICM 디코더(138300)는 전송 채널에 의해 발생한 에러를 정정하며, 상기 아웃풋 프로세서(138300)는 출력 TS 또는 IP 또는 GS 스트림을 발생시키기 위해 필요한 과정들을 수행한다.
- [431] 도 31은 본 발명에 따른 방송 신호 수신 장치의 OFDM 디모듈레이터(138100)의 일 실시예이다. 도 31의 OFDM 디모듈레이터는 도 19의 OFDM 제네레이터의 역과정을 수행하는 OFDM 디모듈레이터이다. 본 발명은 MIMO 혹은 MISO로 전송된 방송 신호를 수신하기 위해서 두 개의 수신 안테나(Rx1, Rx2)를 이용하는 것을 일 실시예로 한다. 본 발명에서는 극성 다중화 MIMO(polarity multiplexing MIMO) 방식을 사용하는 것을 일 실시예로 한다.
- [432] 도 31의 OFDM 디모듈레이터(138100)는 제1 수신 안테나(Rx1)를 통해 수신된 신호를 OFDM 복조하는 제1 수신부와 제2 수신 안테나(Rx2)를 통해 수신된 신호를 OFDM 복조하는 제2 수신부를 포함한다.
- [433] 상기 제1 수신부는 튜너(139000-0), ADC(139100-0), P1 심볼 검출기(139200-0), AP1 심볼 검출기(139250-0), 시간/주파수 동기부(139300-0), GI 제거기(139400-0), FFT 모듈(139500-0), 채널 추정기(139600-0)를 포함하는 것을 일 실시예로 한다. 상기 제2 수신부는 튜너(139000-1), ADC(139100-1), P1 심볼 검출기(139200-1), AP1 심볼 검출기(139250-1), 시간/주파수 동기부(139300-1), GI 제거기(139400-1), FFT 모듈(139500-1), 채널 추정기(139600-1)를 포함하는 것을 일 실시예로 한다. 본 발명에 따른 OFDM 디모듈레이터는 제1, 제2 수신부의 출력단에 MISO 디코더(139700)를 더 포함하는 것을 일 실시예로 한다. MISO 디코더(139700)는 MISO 프로세서라 하기도 한다. 본 발명은 제1 수신부의 블록들에 대해 상세히 설명하기로 하며, 제2 수신부의 각 블록의 동작은 제1 수신부의 동일 블록의 동작과 동일하므로 제2 수신부의 상세 설명은 생략하기로 한다.
- [434] 제1 수신부의 튜너(139000-0)는 원하는 주파수 대역의 신호만을 선택할 수 있다. 또한 튜너(139000-0)는 TFS 시스템에 적용되기 위하여 FH(Frequency Hopping)기능을 가지는 것을 일 실시예로 한다. 상기 ADC(139100-0)는 제1 경로(예, V-경로)로 입력된 아날로그 방송 신호를 디지털 방송 신호로 변환한다.
- [435] 상기 P1 심볼 검출기(139200-0)는 디지털 방송 신호로부터 P1 심볼을 검출하고, 상기 P1 심볼로 전송된 P1 시그널링 정보를 이용하여 현재 수신한 신호가 어떤 프레임 구성을 갖고 있는지 알아낸다. 상기 AP1 심볼 검출기(139250-0)은 디지털 방송 신호 중 AP1 시그널링 정보를 전송하는 AP1 심볼을 검출 및 디코딩하여 현재 신호 프레임의 파일럿 패턴 정보 등을 얻는다. 여기서, P1 심볼과 AP1

심볼의 검출 및 디코딩은 P1 심볼 검출기(139200-0)에서 수행될 수 있으며, 이 경우 AP1 심볼 검출기(139250-0)는 생략된다.

- [436] 상기 시간/주파수 동기부(139300-0)는 상기 P1 시그널링 정보와 AP1 시그널링 정보 중 적어도 하나를 이용하여 GI 추출 및 시간 동기화 및 캐리어 주파수 동기를 수행한다.
- [437] 상기 GI 제거기(139400-0)는 동기화된 신호로부터 GI를 제거하고, FFT 모듈(139500-0)은 GI가 제거된 신호를 주파수 영역의 신호로 변환한다.
- [438] 상기 채널 추정기(139600-0)는 주파수 영역의 신호에 삽입된 파일럿 신호를 이용하여 전송 안테나로부터 수신 안테나까지의 전송 채널을 추정한다. 상기 채널 추정기(139600-0)는 추정된 전송 채널을 기반으로 전송 채널의 왜곡을 보상하는 채널 등화를 수행할 수 있다. 채널 등화는 선택적이다. 상기 MISO 디코더(139700)는 채널 추정기(139600-0)에서 출력되는 데이터에 대해 MISO 디코딩을 수행한다.
- [439] 본 발명의 MISO 디코더(139700)는 MISO PLP 데이터 및 L1 시그널링 데이터에 대해 MISO 디코딩을 수행하는 경우, 4가지 동작을 수행할 수 있다. 이하 각 동작에 대해 설명한다.
- [440] 첫째, MISO 디코더(139700)는 제 1 수신부 및 제 2 수신부에 포함된 채널 추정기(139600-0, 139600-1)에서 MISO PLP에 대해 채널 등화를 수행하지 않은 경우, 송신 가능한 모든 레퍼런스 포인트에 대해 채널 추정의 효과를 적용한 후에 LLR 값을 계산할 수 있다. 따라서 채널 등화와 동일한 효과를 얻을 수 있다.
- [441] 둘째, MISO 디코더(139700)는 방송 신호 송신기의 BICM 모듈에 포함된 정상도 매퍼의 동작에 따라 다음과 같은 동작을 수행할 수 있다. 일 예로, 정상도 매퍼에서 정상도를 일정각도로 회전시키고 정상도의 Q-phase 성분만을 임의의 값으로 딜레이시킨 경우, MISO 디코더(139700)는 정상도의 I-phase 성분만을 임의의 값으로 딜레이시킬 수 있으며 정상도 회전 각도를 고려하여 2D-LLR 값을 계산할 수 있다.
- [442] 다른 실시예로, 정상도 매퍼에서 정상도를 회전시키지 않고, 정상도의 Q-phase 성분만을 임의의 값으로 딜레이시키지 않은 경우, MISO 디코더(139700)는 노멀 QAM을 기준으로 2-D LLR 값을 계산할 수 있다.
- [443] 셋째, MISO 디코더(139700)는 도 19에서 설명한 OFMD 제너레이터에 포함된 MISO 인코더에서 사용된 MISO 인코딩 매트릭스에 따라 역과정이 수행될 수 있도록 MISO 디코딩 매트릭스를 선정한 후 MISO 디코딩을 수행할 수 있다.
- [444] 넷째, MISO 디코더(139700)는 두 개의 수신 안테나로 입력된 MISO PLP 데이터를 결합할 수 있다. 본 발명에 따른 신호 결합 방법은 맥시멈 레이스터 컴바이닝(maximum ratio combining), 이퀄 게인 컴바이닝(equal gain combining), 셀렉티브 컴바이닝(selective combining) 등을 포함할 수 있다. 이 경우 MISO 디코더(139700)는 결합된 신호의 SNR을 최대로 만들어 다이버시티 효과를 얻을 수 있다.

- [445] 또한 MISO 디코더(139700)는 신호 결합이 수행된 하나의 신호에 대해 MISO 디코딩을 수행할 수 있으며, 두 안테나 입력에 대해서 MISO 디코딩을 수행한 뒤에 MISO 디코딩된 신호를 결합할 수 있다.
- [446] MISO 디코더(139700)는 제 1 경로 및 제 2 경로를 통해 입력되는 MIMO PLP 데이터에 대해 MIMO 디코딩을 수행할 수 있다. 이 경우, 상술한 MISO 디코딩과 동일한 동작들을 수행할 수 있으나, 4가지 동작 중 마지막 동작, 즉, 신호 결합 동작은 수행하지 않는다.
- [447] 도 32는 상기 P1 심볼 검출기(139200-0,139200-1) 중 어느 하나의 일 실시예를 보이고 있다. P1 심볼 검출기(139200-0,139200-1)은 C-A-B 프리앰블 검출기라 하기도 한다.
- [448] 본 발명은 제1 수신부의 P1 검출기(139200-0)을 일 실시예로 설명한다. 제2 수신부의 P1 검출기(139200-1)는 제1 수신부의 P1 검출기(139200-0)의 동작 설명을 따른다.
- [449] 즉, 상기 각 ADC(139100-0)에서 디지털로 변환된 신호는 P1 심볼 검출기(139200-0)의 다운 쉬프터(139801), 제1 콘쥬게이터(139803), 및 제2 지연기(139806)로 입력된다.
- [450] 상기 다운 쉬프터(139801)는 입력 신호에
- $$e^{-j2\pi f_{SH}t}$$
- 값을 곱해서 역변조를 수행한다. 상기 다운 쉬프터(139801)에서 역변조가 수행되면, 주파수 쉬프트되어 입력되는 신호가 원래의 신호로 복원된다. 상기 역변조된 신호는 제1 지연기(139802)와 제2 콘쥬게이터(139807)로 출력된다.
- [451] 상기 제1 지연기(139802)는 역변조된 신호를 C 파트의 길이(T_C)만큼 지연시켜 제1 콘쥬게이터(139803)로 출력한다. 상기 제1 콘쥬게이터(139803)는 C 파트의 길이(T_C)만큼 지연된 신호를 복소 콘쥬게이트(complex-conjugate) 시킨 후 입력 신호와 곱하여 제1 필터(139804)로 출력한다. 상기 제1 필터(139804)는 $T_R=T_A$ 길이를 갖는 러닝 애버리지 필터(running average filter)를 이용하여 입력 신호에 불필요하게 남아있는 변조 성분을 제거한 후 제3 지연기(139805)로 출력한다. 상기 제3 지연기(139805)는 필터링된 신호를 A 파트(즉, 유효 심볼)의 길이(T_A)만큼 지연시켜 곱셈기(139809)로 출력한다.
- [452] 상기 제2 지연기(139806)는 입력 신호를 B 파트의 길이(T_B)만큼 지연시켜 제2 콘쥬게이터(139807)로 출력한다. 상기 제2 콘쥬게이터(139807)는 B 파트의 길이(T_B)만큼 지연된 신호를 복소 콘쥬게이트(complex-conjugate) 시킨 후 역변조된 신호와 곱하여 제2 필터(139808)로 출력한다. 상기 제2 필터(139808)는 $T_R=T_A$ 길이를 갖는 러닝 애버리지 필터(running average filter)를 이용하여 입력 신호에 불필요하게 남아있는 변조 성분을 제거한 후 곱셈기(139809)로 출력한다.
- [453] 상기 곱셈기(139809)는 상기 제2 필터(139808)의 출력과 A 파트의 길이(T_A)만큼

지연된 신호를 곱한다. 이렇게 함으로써, 수신된 방송 신호의 각 신호 프레임으로부터 P1 심볼을 검출할 수 있다.

- [454] 여기서, C의 길이(T_C), B의 길이(T_B)는 상기 수학적 식 1을 적용하여 구할 수 있다.
- [455] 도 33은 상기 AP1 심볼 검출기(139250-0, 139250-1) 중 어느 하나의 일 실시예를 보이고 있다. AP1 심볼 검출기(139250-0, 139250-1)은 F-D-E 프리앰블 검출기라 하기도 한다.
- [456] 본 발명은 제1 수신부의 AP1 검출기(139250-0)을 일 실시예로 설명한다. 제2 수신부의 AP1 검출기(139250-1)는 제1 수신부의 AP1 검출기(139250-0)의 동작 설명을 따른다.
- [457] 즉, 상기 ADC(139100-0)에서 디지털로 변환된 신호 또는 P1 심볼 검출기(139200-0)에서 출력되는 신호는 AP1 심볼 검출기(139250-0)의 업 쉬프터(139901), 제1 콘쥬게이터(139903), 및 제2 지연기(139906)로 입력된다.
- [458] 상기 업 쉬프터(139901)는 입력 신호에

$$e^{j2\pi f_{SH}t}$$

값을 곱해서 역변조를 수행한다. 상기 업 쉬프터(139901)에서 역변조가 수행되면, 주파수 쉬프트되어 입력되는 신호가 원래의 신호로 복원된다. 즉, 도 33의 업 쉬프터(139901)는 P1 심볼 검출기(139200-0)의 다운 쉬프터(139801)와 동일한 구조이지만, 역변조의 주파수 방향을 정반대로 하는 것이 다르다. 상기 업 쉬프터(139901)에서 역변조된 신호는 제1 지연기(139902)와 제2 콘쥬게이터(139907)로 출력된다.

- [459] 상기 제1 지연기(139902)는 역변조된 신호를 F 파트의 길이(T_F)만큼 지연시켜 제1 콘쥬게이터(139903)로 출력한다. 상기 제1 콘쥬게이터(139903)는 F 파트의 길이(T_F)만큼 지연된 신호를 복소 콘쥬게이트(complex-conjugate) 시킨 후 입력 신호와 곱하여 제1 필터(139904)로 출력한다. 상기 제1 필터(139904)는 $T_R=T_D$ 길이를 갖는 러닝 애버리지 필터(running average filter)를 이용하여 입력 신호에 불필요하게 남아있는 변조 성분을 제거한 후 제3 지연기(139905)로 출력한다. 상기 제3 지연기(139905)는 필터링된 신호를 D 파트(즉, 유효 심볼)의 길이(T_D)만큼 지연시켜 곱셈기(139909)로 출력한다.
- [460] 상기 제2 지연기(139906)는 입력 신호를 E 파트의 길이(T_E)만큼 지연시켜 제2 콘쥬게이터(139907)로 출력한다. 상기 제2 콘쥬게이터(139907)는 E 파트의 길이(T_E)만큼 지연된 신호를 복소 콘쥬게이트(complex-conjugate) 시킨 후 역변조된 신호와 곱하여 제2 필터(139908)로 출력한다. 상기 제2 필터(139908)는 $T_R=T_D$ 길이를 갖는 러닝 애버리지 필터(running average filter)를 이용하여 입력 신호에 불필요하게 남아있는 변조 성분을 제거한 후 곱셈기(139909)로 출력한다.
- [461] 상기 곱셈기(139909)는 상기 제2 필터(139908)의 출력과 D 파트의 길이(T_D)만큼 지연된 신호를 곱한다. 이렇게 함으로써, 수신된 방송 신호의 각 신호

프레임으로부터 AP1 심볼을 검출할 수 있다. 여기서, F의 길이(T_F), E의 길이(T_E)는 상기 수식 1을 적용하여 구할 수 있다. 도 34는 본 발명에 따른 방송 신호 수신 장치의 프레임 디매퍼(138200)의 일 실시예로서, 도 31의 OFDM 디모듈레이터의 출력을 처리하는데 적합하다.

- [462] 상기 프레임 디매퍼(138200)는 도 18의 방송 신호 송신 장치의 프레임 빌더(100300)의 역과정을 수행하는 것을 일 실시예로 한다.
- [463] 도 34의 프레임 디매퍼는 제 1 경로를 통해 입력되는 데이터를 처리하기 위한 제 1 프레임 디맵핑 블록(140100) 및 제 2 경로를 통해 입력되는 데이터를 처리하기 위한 제 2 프레임 디맵핑 블록(140200)을 포함할 수 있다.
- [464] 제 1 프레임 디맵핑 블록(140100)은 제 1 주파수 디인터리버(140101), 제 1 셀 디매퍼(140102), 제 1 결합기(140103), 제 2 결합기(140104) 및 제 3 결합기(140105)를 포함할 수 있고, 제 2 프레임 디맵핑 블록(140200)은 제 2 주파수 디인터리버(140201) 및 제 2 셀 디매퍼(140202)를 포함할 수 있다.
- [465] 또한 제 1 주파수 디인터리버(140101) 및 제 1 셀 디매퍼(140102)와 제 2 주파수 디인터리버(140201) 및 제 2 셀 디매퍼(140202)는 제 1 경로 및 제 2 경로에 대해 동일하게 동작할 수 있으며 독립적으로 동작할 수 있다.
- [466] 이하에서는 제 1 프레임 빌더 디맵핑 블록(140100) 및 제 2 프레임 디맵핑 블록(140200)에 포함된 블록들의 데이터 처리 방식에 대해 설명한다.
- [467] 제 1 주파수 디인터리버(140101) 및 제 2 주파수 디인터리버(140201)는 제 1 경로 및 제 2 경로를 통해 입력되는 데이터에 대해 각각 주파수 영역에서 셀 단위로 디인터리빙을 수행할 수 있다.
- [468] 제 1 셀 디매퍼(140102) 및 제 2 셀 디매퍼(140202)는 디인터리빙된 데이터로부터 커먼 PLP 데이터, PLP 데이터 및 L1 시그널링 데이터를 셀 단위로 추출할 수 있다. 추출된 PLP 데이터는 MISO 디코딩된 MISO PLP 데이터 및 MIMO 디코딩된 MIMO PLP 데이터를 포함할 수 있으며, 추출된 L1 시그널링 데이터는 현재 전송 프레임 및 다음 전송 프레임에 관한 정보를 포함할 수 있다. 또한 송신부에서 PLP 데이터에 대해 서브 슬라이싱이 수행되었다면, 제 1 셀 디매퍼(140102) 및 제 2 셀 디매퍼(140202)의 서브-슬라이스 프로세서는 슬라이싱된 PLP 데이터를 머징하여 하나의 스트림을 생성할 수 있다.
- [469] 제 1 결합기(140103)는 OFDM 모듈레이터의 MISO 디코더에서 MISO 디코딩된 MISO PLP 데이터에 대하여 신호 결합을 수행하지 않은 경우 MISO 디코딩된 MISO PLP 데이터의 신호 결합을 수행할 수 있다.
- [470] 제 2 결합기(140104) 및 제 3 결합기(140105)는 제 1 결합기(140103)과 동일한 기능을 수행하나, 각각 L1-프리 시그널링 데이터 및 L1-포스트 시그널링 데이터에 대하여 동작이 수행된다는 점이 다르다.
- [471] 도 34에 도시된 바와 같이, 프레임 디매핑이 수행된 데이터 즉, 제 1 경로를 통해 출력되는 데이터인 MISO PLP 데이터, MIMO PLP 데이터 및 시그널링 데이터는 SRx_k부터 SRx_post까지의 경로로 BICM 디코더로 입력되고, 제 2 경로를 통해

출력되는 MIMO PLP 데이터는 SRx_{m+1} 부터 SRx_{n+1} 까지의 경로로 BICM 디코더로 입력된다.

- [472] 도 35는 본 발명에 따른 방송 신호 수신 장치의 BICM 디코더의 일 실시예로서, 도 34의 프레임 디매퍼의 출력을 처리하는데 적합하다. 특히 상기 BICM 디코더는 도 17의 방송 신호 송신 장치의 BICM 모듈의 역과정을 수행하는 것을 일 실시예로 한다.
- [473] 도 35의 BICM 디코더는 1개의 경로(SRx_k)로 MISO PLP 데이터를 입력받아 처리하는 제 1 BICM 디코딩 블록(150100), 2개의 경로(SRx_m , SRx_{m+1})로 MIMO PLP 데이터를 입력받아 처리하는 제 2 BICM 디코딩 블록(150300) 및 2개의 경로(SRx_{pre} , SRx_{post})로 L1 시그널링 데이터를 입력받고 처리하는 제 3 BICM 디코딩 블록(150500)을 포함한다. 또한 제 3 BICM 디코딩 블록(150500)은 L1-프리 시그널링 데이터를 처리하기 위한 제 1 디코딩 블록 및 L1-포스트 시그널링 데이터를 처리하기 위한 제 2 디코딩 블록을 포함한다.
- [474] 여기서 MISO PLP 데이터와 L1 시그널링 데이터는 도 34의 OFDM 디모듈레이터에서 MISO 디코딩되어 입력되고, MIMO PLP 데이터는 도 35의 BICM 디코더에서 MIMO 디코딩되는 것을 일 실시예로 한다.
- [475] 즉, 본 발명의 BICM 디코더는 각각의 경로로부터 입력 되는 데이터에 대해 독립적으로 MISO 방식을 적용할 수 있고, MIMO 방식을 적용할 수 있다.
- [476] 이하에서 각 블록의 데이터 처리 방식에 대해 설명한다.
- [477] 먼저, 제 1 BICM 디코딩 블록(150100)은 타임 디인터리버(150101), 셀 디인터리버(150102), 성상도 디매퍼(150103), 맥스(150104), 비트 디인터리버(150105) 및 FEC 디코더(150106)를 포함할 수 있다.
- [478] 타임 디인터리버(150101)는 OFDM 디모듈레이터에서 MISO 디코딩되어 입력되는 데이터에 대하여 시간 영역의 디인터리빙을 수행하여 원래의 위치로 복구시키고, 셀 디인터리버(150102)는 타임 디인터리빙된 데이터에 대해 셀 단위로 디인터리빙을 수행할 수 있다.
- [479] 성상도 디매퍼(150103)는 OFDM 디모듈레이터의 MISO 디코더(139700)의 동작에 따라 다음과 같은 기능을 수행할 수 있다.
- [480] 우선, MISO 디코더(139700)가 직접 LLR 값을 출력하지 않고 MISO 디코딩만 수행하는 경우, 성상도 디매퍼(150103)는 LLR 값을 계산할 수 있다. 구체적으로는 이하와 같다. 도 17에 도시된 방송 신호 송신 장치의 BICM 모듈에 포함된 성상도 매퍼에서 성상도 회전 및 Q-phase 성분 딜레이를 수행한 경우, 성상도 디매퍼(150103)는 I-phase 성분을 딜레이시킨 뒤 LLR 값을 계산할 수 있다. 만약 방송 신호 송신기의 BICM 모듈에 포함된 성상도 매퍼에서 성상도 회전 및 Q-phase 성분 딜레이를 수행하지 않은 경우, 성상도 디매퍼(150103)는 노말 QAM을 기준으로 LLR 값을 계산할 수 있다.
- [481] LLR 값을 계산하는 방법은 2-D LLR을 계산하는 방법과 1-D LLR 값을 계산하는 방법을 포함할 수 있다. 1-D LLR 값을 계산하는 경우, 제 1 경로 및 제 2

- 경로의 입력 중 어느 하나만을 수행하여 LLR 계산의 복잡도를 감소시킬 수 있다.
- [482] 먹스(150104)는 디맵핑된 데이터를 비트 스트림의 형태로 복원할 수 있다. 즉, 먹스(150104)는 송신측의 디먹스에서 비트들의 출력 순서가 조절되어 전송된 경우, 원래의 순서로 복원한다.
- [483] 비트 디인터리버(150105)는 입력된 비트 스트림에 대하여 비트 단위로 디인터리빙을 수행하며, FEC 디코더(150106)는 비트 디인터리빙이 수행된 데이터에 대해 FEC 디코딩을 수행하여 전송 채널상의 에러를 정정하여 MISO PLP 데이터를 출력한다. 이 경우 디코딩 방법으로 LDPC 디코딩 및/또는 BCH 디코딩 방법을 사용하는 것을 일 실시예로 한다.
- [484] 제 2 BICM 디코딩 블록(150300)은 제 1 타임 디인터리버(150301) 및 제 2 타임 디인터리버(150401), 제 1 셀 디인터리버(150302) 및 제 2 셀 디인터리버(150402), 제 1 성상도 디매퍼(150303) 및 제 2 성상도 디매퍼(150403), 먹스(150305), 비트 디인터리버(150306) 및 FEC 디코더(150307)를 포함할 수 있다.
- [485] 제 1 타임 디인터리버(150301) 및 제 2 타임 디인터리버(150401)는 입력 데이터에 대해 셀 단위로 시간 영역의 디인터리빙을 수행하여 원래의 데이터 순서대로 복원시킬 수 있다. 이 경우 제 1 셀 디인터리버(150302) 및 제 2 셀 디인터리버(150402)는 각각의 경로를 통해 입력되는 데이터 중 하나의 FEC 블록에 포함된 셀의 절반 크기에 해당하는 데이터에 대해서만 셀 디인터리빙을 수행할 수 있다. 결과적으로 제 1 셀 디인터리버(150301) 및 제 2 셀 디인터리버(150402)에 의한 셀 디인터리빙은 하나의 FEC 블록을 이용한 MISO 방식의 셀 디인터리버(150102)의 디인터리빙과 동일한 효과를 가질 수 있다.
- [486] MIMO 디코더(150303)는 제1, 제2 셀 디인터리버(150302, 150402)에서 출력되는 데이터에 대해 MIMO 디코딩을 수행한다. MIMO 디코더(150303)는 도 31의 OFDM 디모듈레이터의 MISO 디코더(139700)의 4가지 동작 중 네번째 동작, 즉, 신호 결합 동작을 제외한 나머지 동작을 MISO 디코더(139700)와 동일하게 수행할 수 있다. 이때 MIMO 디코더(150303)는 상술한 제 1 내지 제 3 실시예의 MIMO 인코딩 매트릭스를 사용하여 디코딩을 수행할 수도 있다.
- [487] 제 1 성상도 디매퍼(150304), 제 2 성상도 디매퍼(150404), 먹스(150305), 비트 디인터리버(150306) 및 FEC 디코더(150307)는 상술한 제1 BICM 디코딩 블록(150100)의 동일 블록의 동작 설명을 참조하기로 한다.
- [488] 제 3 BICM 디코딩 블록(150500)은 L1-프리 시그널링 데이터를 처리하기 위한 제 1 디코딩 블록 및 L1-포스트 시그널링 데이터를 처리하기 위한 제 2 디코딩 블록을 포함한다.
- [489] 이때 L1-프리 시그널링 데이터와 L1-포스트 시그널링 데이터는 도 31의 OFDM 디모듈레이터의 MISO 디코더(139700)에서 MISO 디코딩되어 입력된다.
- [490] 제 1 디코딩 블록은 타임 디인터리버(150501), 셀 디인터리버(150502), 성상도 디매퍼(150503) 및 FEC 디코더(150504)를 포함하고, 제 2 디코딩 블록은 타임 디인터리버(150601), 셀 디인터리버(150602), 성상도 디매퍼(150603),

맥스(150604), 비트 디인터리버(150605) 및 FEC 디코더(150606)를 포함할 수 있다.

- [491] 이하 제 1 디코딩 블록 및 제 2 디코딩 블록에 포함된 각 블록들의 기능은 제 1 BICM 디코딩 블록(150100)에 포함된 각 블록들의 기능과 동일하므로 구체적인 내용은 생략한다. 다만, 각 FEC 디코더(150504, 150606)는 입력 데이터에 디-쇼트닝과 디-평처링을 수행한 후에 FEC 디코딩을 수행하는 것을 일 실시예로 한다
- [492] 결과적으로 제 1 BICM 디코딩 블록(150100)은 BICM 디코딩 처리된 MISO PLP 데이터를, 제 2 BICM 디코딩 블록(150300)은 BICM 디코딩 처리된 MIMO PLP 데이터를 아웃풋 프로세서로 출력한다. 또한 제 3 BICM 디코딩 블록(150500)의 제 1 디코딩 블록에서 BICM 디코딩 처리된 L1-프리 시그널링 데이터와 제 2 디코딩 블록에서 BICM 디코딩 처리된 L1-포스트 시그널링 데이터도 아웃풋 프로세서로 출력된다.
- [493] 도 35의 BICM 디코더는 MIMO 디코더(150303)가 제1, 제2 셀 디인터리버(150302, 150402)와 제1, 제2 성상도 디매퍼(150304, 150404) 사이에 위치하므로, 심볼 단위로 타임 디인터리빙과 셀 디인터리빙을 모두 수행한 이후에 MIMO 디코딩을 수행함으로써, 방송 신호 수신기의 메모리 복잡도가 감소하는 효과를 얻을 수 있다.
- [494] 본 발명은 다른 실시예로, 제2 BICM 디코딩 블록(150300)의 MIMO 디코더가 제1, 제2 타임 디인터리버(150301, 150401) 전단에 위치할 수도 있다.
- [495] 도 36은 본 발명에 따른 방송 신호 수신 장치의 OFDM 디모듈레이터(138100)의 다른 실시예이다. 도 36의 OFDM 디모듈레이터는 도 22의 OFDM 제네레이터의 역과정을 수행하는 OFDM 디모듈레이터이다. 본 발명은 MIMO 혹은 MISO 방식으로 전송된 방송 신호를 수신하기 위해서 두 개의 수신 안테나(Rx1, Rx2)를 이용하는 것을 일 실시예로 한다. 본 발명에서는 극성 다중화 MIMO(polarity multiplexing MIMO) 방식을 사용하는 것을 일 실시예로 한다.
- [496] 도 36의 OFDM 디모듈레이터(138100)는 제1 수신 안테나(Rx1)를 통해 수신된 신호를 OFDM 복조하는 제1 수신부(160100)와 제2 수신 안테나(Rx2)를 통해 수신된 신호를 OFDM 복조하는 제2 수신부(160300)를 포함한다.
- [497] 상기 제1 수신부(160100)는 튜너(160101), ADC(160102), P1 심볼 검출기(160103), AP1 심볼 검출기(160104), 시간/주파수 동기부(160105), GI 제거기(160106), FFT 모듈(160107), 채널 추정기(160108)를 포함하는 것을 일 실시예로 한다. 상기 제2 수신부(160300)는 튜너(160301), ADC(160302), P1 심볼 검출기(160303), AP1 심볼 검출기(160304), 시간/주파수 동기부(160305), GI 제거기(160306), FFT 모듈(160307), 채널 추정기(160308)를 포함하는 것을 일 실시예로 한다.
- [498] 도 36의 OFDM 디모듈레이터는 MISO 디코더를 포함하지 않고, 도 31의 OFDM 디모듈레이터는 MISO 디코더를 포함하는 것을 제외하고는 두 OFDM

디모듈레이터의 구성은 동일하다. 그러므로, 도 36의 각 블록의 동작 설명은 도 31의 동일 블록의 동작 설명을 참조하면 되므로, 여기서는 생략한다. 또한 P1 심볼 검출기(160103)는 도 32를 이용하여 P1 심볼을 검출하고, AP1 심볼 검출기(160104)는 도 33을 이용하여 AP1 심볼을 검출하는 것을 일 실시예로 한다. 이 경우, MISO 디코딩이 수행되지 않은 MISO PLP 데이터와 MIMO 디코딩이 수행되지 않은 MIMO PLP 데이터가 BICM 디코더로 출력된다.

[499] 도 37은 본 발명에 따른 방송 신호 수신 장치의 프레임 디매퍼(138200)의 다른 실시예로서, 도 36의 OFDM 디모듈레이터의 출력을 처리하는데 적합하다.

[500] 상기 프레임 디매퍼(138200)는 도 21의 방송 신호 송신 장치의 프레임 빌더(100300)의 역과정을 수행하는 것을 일 실시예로 한다.

[501] 도 37의 프레임 디매퍼는 제 1 경로를 통해 입력되는 데이터를 처리하기 위한 제 1 프레임 디맵핑 블록(170100) 및 제 2 경로를 통해 입력되는 데이터를 처리하기 위한 제 2 프레임 디맵핑 블록(170300)을 포함한다. 제 1 프레임 디맵핑 블록(170100)은 제 1 페어-와이즈 주파수 디인터리버(170101) 및 제 1 페어-와이즈 셀 디매퍼(170102)를 포함하고, 제 2 프레임 디맵핑 블록(170300)은 제 2 페어-와이즈 주파수 디인터리버(170301) 및 제 2 페어-와이즈 셀 디매퍼(170302)를 포함한다.

[502] 또한 제 1 페어-와이즈 주파수 디인터리버(170101) 및 제 1 페어-와이즈 셀 디매퍼(170102)와 제 2 페어-와이즈 주파수 디인터리버(170301) 및 제 2 페어-와이즈 셀 디매퍼(170302)는 제 1 경로 및 제 2 경로에 대해 동일하게 동작할 수 있으며 독립적으로 동작할 수 있다.

[503] 제 1 프레임 빌더 디맵핑 블록(170100) 및 제 2 프레임 디맵핑 블록(170300)에 포함된 블록들의 데이터 처리 방식에 대해 이하 설명한다.

[504] 제 1 페어-와이즈 주파수 디인터리버(170101) 및 제 2 페어-와이즈 주파수 디인터리버(170301)는 제 1 경로 및 제 2 경로를 통해 입력되는 데이터에 대해 각각 주파수 영역에서 셀 단위로 디인터리빙을 수행한다. 이 경우, 제 1 페어-와이즈 주파수 디인터리버(170101) 및 제 2 페어-와이즈 주파수 디인터리버(170301)는 연속된 2개의 셀들을 페어로 묶어 하나의 디인터리빙 단위로 처리하여 주파수 디인터리빙을 수행할 수 있다. 디인터리빙 과정은 송신부에서 수행한 인터리빙의 역과정으로 수행되며, 주파수 디인터리빙이 수행된 데이터는 원래의 데이터 순서대로 복원되어 출력된다.

[505] 제 1 페어-와이즈 셀 디매퍼(170102) 및 제 2 페어-와이즈 셀 디매퍼(170302)는 디인터리빙된 데이터로부터 커먼 PLP 데이터, PLP 데이터 및 L1-시그널링 정보를 셀 단위로 추출할 수 있다. 추출된 PLP 데이터는 MISO 방식이 적용될 MISO PLP 데이터 및 MIMO 방식이 적용될 MIMO PLP 데이터를 포함할 수 있으며, 추출된 L1 시그널링 데이터는 현재 전송 프레임 및 다음 전송 프레임에 관한 정보를 포함할 수 있다. 또한 송신기에서 PLP 데이터에 대해 서브슬라이싱이 수행되었다면, 제 1 페어-와이즈 셀 디매퍼(170102) 및 제 2

페어-와이즈 셀 디매핑(170302)는 슬라이싱된 PLP 데이터를 머징하여 하나의 스트림을 생성할 수 있다.

- [506] 또한 제 1 페어-와이즈 셀 디매핑(170102) 및 제 2 페어-와이즈 셀 디매핑(170302)는 연속한 2 개의 셀들을 페어로 묶어 추출할 수 있다.
- [507] 상기 제 1 페어-와이즈 셀 디매핑(170102)에서 셀 디매핑된 데이터는 제 1 경로(SRx_0부터 SRx_post)를 통해 BICM 디코더로 입력되고, 상기 제 2 페어-와이즈 셀 디매핑(170302)에서 셀 디매핑된 데이터는 제 2 경로(SRx_0+1부터 SRx_post+1)를 통해 BICM 디코더로 출력된다.
- [508] 도 38은 본 발명에 따른 방송 신호 수신 장치의 BICM 디코더의 다른 실시예로서, 도 37의 프레임 디매핑의 출력을 처리하는데 적합하다. 특히 상기 BICM 디코더는 도 21의 방송 신호 송신 장치의 BICM 모듈의 역과정을 수행하는 것을 일 실시예로 한다.
- [509] 도 38의 BICM 디코더는 MISO 디코더를 포함하는 것을 제외하고는 도 35의 BICM 디코더와 동일한 구성 및 동일한 동작을 수행한다. 즉, 도 38의 BICM 디코더는 각각의 경로로부터 입력 되는 데이터에 대해 독립적으로 MISO 디코딩을 수행하거나, MIMO 디코딩을 수행한다.
- [510] 도 38의 BICM 디코더는 2개의 경로(SRx_k, SRx_k+1)로 MISO PLP 데이터를 입력받아 처리하는 제 1 BICM 디코딩 블록(180100), 2개의 경로(SRx_m, SRx_m+1)로 MIMO PLP 데이터를 입력받아 처리하는 제 2 BICM 디코딩 블록(180300) 및 2개의 경로(SRx_pre, SRx_pre+1)로 L1-프리 시그널링 데이터를 입력받고, 2개의 경로(SRx_post, SRx_post+1)로 L1-포스트 시그널링 데이터를 입력받아 처리하는 제 3 BICM 디코딩 블록(181500)을 포함한다. 이를 위해 제 3 BICM 디코딩 블록(181500)은 L1-프리 시그널링 데이터를 처리하기 위한 제 1 디코딩 블록과 L1-포스트 시그널링 데이터를 처리하기 위한 제 2 디코딩 블록을 포함한다. 제 1 BICM 디코딩 블록(180100)은 제1, 제2 타임 디인터리버(180101, 180201), 제1, 제2 셀 디인터리버(180102, 180202), MISO 디코더(180103), 성상도 디매핑(180104), 믹스(180105), 비트 디인터리버(180106) 및 FEC 디코더(180107)를 포함한다.
- [511] 제 2 BICM 디코딩 블록(180300)은 제1, 제2 타임 디인터리버(180301, 180401), 제1, 제2 셀 디인터리버(180302, 180402), MISO 디코더(180303), 성상도 디매핑(180304), 믹스(180405), 비트 디인터리버(180306) 및 FEC 디코더(180307)를 포함한다.
- [512] 제 3 BICM 디코딩 블록(180500)의 제1 디코딩 블록은 제1, 제2 타임 디인터리버(180501, 180601), 제1, 제2 셀 디인터리버(180502, 180602), MISO 디코더(180503), 성상도 디매핑(180504) 및 FEC 디코더(180505)를 포함한다.
- [513] 제 3 BICM 디코딩 블록(180500)은 제2 디코딩 블록은 제1, 제2 타임 디인터리버(180701, 180801), 제1, 제2 셀 디인터리버(180702, 180802), MISO 디코더(180703), 성상도 디매핑(180704), 믹스(180705), 비트 디인터리버(180706)

및 FEC 디코더(180707)를 포함한다. 제1 내지 제3 BICM 디코딩 블록(180100,180300,180500)의 먹스는 셀-비트 먹스라 한다.

- [514] 본 발명에 따른 MISO 디코더(180103,180503,180703)는 4가지 동작을 수행할 수 있다. 이하 각 동작에 대해 설명한다.
- [515] 첫째, MISO 디코더(180103,180503,180703)는 OFDM 디모듈레이터에 포함된 채널 추정기에서 채널 등화를 수행하지 않은 경우, 송신 가능한 모든 레퍼런스 포인트에 대해 채널 추정의 효과를 적용한 후에 LLR 값을 계산할 수 있다. 따라서 채널 등화와 동일한 효과를 얻을 수 있다.
- [516] 둘째, MISO 디코더(180103,180503,180703)는 방송 신호 송신기의 BICM 모듈에 포함된 성상도 매핑의 동작에 따라 다음과 같은 동작을 수행할 수 있다. 방송 신호 송신기의 BICM 모듈에 포함된 성상도 매핑에서 성상도를 일정각도로 회전시키고 성상도의 Q-phase 성분만을 임의의 값으로 딜레이시킨 경우, MISO 디코더(180103,180503,180703)는 성상도의 I-phase 성분만을 임의의 값으로 딜레이 시킬 수 있으며 성상도 회전 각도를 고려하여 2D-LLR 값을 계산할 수 있다.
- [517] 만약, 방송 신호 송신기의 BICM 모듈에 포함된 성상도 매핑에서 성상도를 회전시키지 않고, 성상도의 Q-phase 성분만을 임의의 값으로 딜레이시키지 않은 경우, MISO 디코더(180103,180503,180703)는 노멀 QAM을 기준으로 2-D LLR 값을 계산할 수 있다.
- [518] 셋째, MISO 디코더(180103,180503,180703)는 방송 신호 송신기의 BICM 모듈에 포함된 MISO 인코더에서 사용된 MISO 인코딩 매트릭스에 따라 역과정이 수행될 수 있도록 MISO 디코딩 매트릭스를 선정한 후 MISO 디코딩을 수행할 수 있다.
- [519] 넷째, MISO 디코더(180103,180503,180703)는 두 개의 수신 안테나로 입력된 신호들을 결합할 수 있다. 본 발명에 따른 신호 결합 방법은 맥시멈 레시오 컴바이닝(maximum ratio combining), 이퀄 게인 컴바이닝(equal gain combining), 셀렉티브 컴바이닝(selective combining) 등을 포함할 수 있으며, 결합된 신호의 SNR을 최대로 만들어 다이버시티 효과를 얻을 수 있다.
- [520] 또한 MISO 디코더(180103,180503,180703)는 신호 결합이 수행된 하나의 신호에 대해 MISO 디코딩을 수행할 수 있으며, 두 안테나 입력에 대해서 MISO 디코딩을 수행한 뒤에 MISO 디코딩된 신호를 결합할 수 있다.
- [521] MIMO 디코더(180303)는 2개의 경로(SRx_m, SRx_m+1)로 입력받은 MIMO PLP 데이터에 대해 MIMO 디코딩을 수행한다. MIMO 디코더(180303)는 상술한 MISO 디코더(180103,180503,180703)의 4가지 동작 중 네번째 동작, 즉, 신호 결합 동작을 제외한 나머지 동작을 MISO 디코더(180103,180503,180703)와 동일하게 수행할 수 있다. 이때 MIMO 디코더(180303)는 상술한 제 1 내지 제 3 실시예의 MIMO 인코딩 매트릭스를 사용하여 디코딩을 수행할 수 있다.
- [522] 나머지 블록들의 동작은 도 35의 해당 블록의 동작 설명을 참조하기로 하고,

여기서는 상세 설명을 생략한다. 즉, 도 38에서 설명되지 않은 부분은 도 35의 동작 설명을 따른다.

- [523] 결과적으로 제 1 BICM 디코딩 블록(180100)은 디인터리브, MISO 디코딩, 에러 정정등이 수행된 MISO PLP 데이터를 아웃터 프로세서로 출력하고, 제 2 BICM 디코딩 블록(180300)은 디인터리브, MISO 디코딩, 에러 정정등이 수행된 MIMO PLP 데이터를 아웃풋 프로세서로 출력한다. 또한 제 3 BICM 디코딩 블록(150500)의 제 1 디코딩 블록에서 디인터리브, MISO 디코딩, 에러 정정등이 수행된 L1-프리 시그널링 데이터와 제2 디코딩 블록에서 디인터리브, MISO 디코딩, 에러 정정등이 수행된 L1-포스트 시그널링 데이터도 아웃풋 프로세서로 출력된다.
- [524] 도 38의 BICM 디코더는 MISO/MIMO 디코더가 셀 디인터리버와 제1, 제2 성상도 디매퍼 사이에 위치하므로, 심볼 단위로 타임 디인터리빙과 셀 디인터리빙을 모두 수행한 이후에 MIMO 디코딩을 수행함으로써, 방송 신호 수신기의 메모리 복잡도가 감소하는 효과를 얻을 수 있다.
- [525] 본 발명은 다른 실시예로, MISO/MIMO 디코더가 타임 디인터리버 전단에 위치할 수도 있다. 즉, 제1 BICM 디코딩 블록(180100)에서 MISO 디코더가 제1, 제2 타임 디인터리버(180101, 180201) 전단에 위치하고, 제2 BICM 디코딩 블록(180300)에서 MIMO 디코더가 제1, 제2 타임 디인터리버(180301, 180401) 전단에 위치할 수 있다. 또한 제3 BICM 디코딩 블록(180500)의 제1 디코딩 블록에서 MISO 디코더가 제1, 제2 타임 디인터리버(180501, 180601) 전단에 위치하고, 제2 디코딩 블록에서 MISO 디코더가 제1, 제2 타임 디인터리버(180701, 180801) 전단에 위치할 수 있다.
- [526] 도 39는 본 발명에 따른 방송 신호 수신 장치의 아웃풋 프로세서(138300)의 일 실시예이다.
- [527] 도 39는 아웃풋 스트림이 1개인 경우(또는 1개의 PLP 입력인 경우) 아웃풋 프로세서(138300)의 실시예를 도시한 것으로, 인풋 프로세서(100100)와 인풋 프리-프로세서(100000)의 역과정을 수행하는 것을 일 실시예로 한다.
- [528] 아웃풋 스트림이 1개인 경우 아웃풋 프로세서(138300)는 BB 디스크램블러(190100), 패딩 제거기(190200), CRC-8 디코더(190300) 및 BB 프레임 프로세서(190400)를 포함할 수 있다.
- [529] 상기 BB 디스크램블러(190100)는 입력된 비트 스트림을 디스크램블링한다. 즉, BB 디스크램블러(190100)는 도 14의 BB 디스크램블러(110500)에서 프로세싱한 PRBS와 동일하게 발생된 비트 스트림과 입력 비트 스트림을 XOR하여 디스크램블링을 수행한다. 상기 패딩 제거기(190200)는 필요에 따라 방송 신호 송신 장치에서 삽입된 패딩 비트를 제거한다. 상기 CRC-8 디코더(190300)는 입력된 비트 스트림에 대해 CRC 디코딩을 수행하며, 상기 BB 프레임 프로세서(190400)는 BB 프레임 헤더에 포함된 정보를 디코딩한 후, 디코딩된 정보를 사용하여 TS/IP/GS 스트림을 복원하고 출력한다.

- [530] 도 40은 본 발명에 따른 방송 신호 수신 장치의 아웃풋 프로세서(138300)의 또 다른 실시예이다.
- [531] 도 40은 아웃풋 스트림이 복수개인 경우, 즉 복수개의 PLP들을 입력받는 아웃풋 프로세서(138300)의 실시예를 도시하고 있으며, 도 15, 도 16의 인풋 프로세서(100100)와 도 7의 인풋 프리-프로세서(100000)의 역과정과 유사하다. 도 40의 아웃풋 프로세서(138300)는 서비스를 구성하는 컴포넌트들이 각기 다른 PLP로 수신되는 경우, 각 PLP로부터 컴포넌트들을 추출하여 하나의 서비스를 구성하는데 적합하다.
- [532] 상기 아웃풋 프로세서는 PLP 데이터를 처리하는 PLP 아웃풋 프로세싱 블록과 시그널링 데이터를 처리하는 시그널링 아웃풋 프로세싱 블록을 포함한다.
- [533] PLP 아웃풋 프로세싱 블록은 $n+1$ 개의 BB 디스크램블러들(193100-0~ n), $n+1$ 개의 패딩 제거기들(193200-0~ n), $n+1$ 개의 CRC-8 디코더들(193300-0~ n), $n+1$ 개의 BB 프레임 프로세서들(193400-0~ n), $n+1$ 개의 디-지터(De-jitter) 버퍼들(193500-0~ n), $n+1$ 개의 널 패킷 삽입기들(193600-0~ n), $n-m+1$ 개의 인밴드 시그널링 디코더들(193700-m~ n), TS 클럭 재생산기(193800) 및 TS 재결합기(193900)를 포함할 수 있다.
- [534] 만일, 출력 스트림이 IP 스트림이거나 GSE 스트림이면, 도 40의 구성 블록도에서 CRC-8 디코더들(193300-0~ n)과 $n+1$ 개의 널 패킷 삽입기들(193600-0~ n)은 생략되거나 상기 블록들을 바이패스할 수 있다. 예를 들어, IP 패킷은 수신기에서 타임 스탬프에 맞게 버퍼링되어 재생되므로 송신기에서 데이터를 딜레이시킬 필요가 없으며, 또한 널 패킷의 추가/삭제가 필요없기 때문이다.
- [535] 상기 BB 디스크램블러들(193100-0~ n), 상기 패딩 제거기들(193200-0~ n), 상기 CRC-8 디코더들(193300-0~ n) 및 상기 BB 프레임 프로세서들(193400-0~ n)의 각각의 동작은 도 39의 해당 블록의 동작과 동일하므로 도 39의 설명을 참조하기로 하고, 여기서는 생략한다. 도 40에서는 도 39와 차이나는 부분에 대해 설명하기로 한다.
- [536] 상기 디-지터 버퍼들(193500-0~ n)은 복수개의 PLP들간의 싱크를 위해서 전송단에서 임의로 삽입된 딜레이를 TTO(time to output parameter)에 따라 보상한다.
- [537] 상기 널 패킷 삽입기들(193600-0~ n)은 삭제된 널 패킷의 개수 정보를 지시하는 DNP(deleted null packet) 정보를 참고하여 송신측에서 제거된 널 패킷을 해당 TS의 해당 위치에 삽입한다. 이때, 상기 TS 클럭 재생산기(193800)는 ISCR(Input Stream Time Reference)를 기준으로 출력 패킷의 상세한 시간 동기를 복원할 수 있다.
- [538] 상기 TS 재결합기(193900)는 TS 머저라고도 하며, 위와 같이 복원된 커먼 PLP, 데이터 PLP들을 원래의 TS 또는 IP 스트림 또는 GS 스트림으로 복원하여 출력한다. TTO, DNP, ISCR 정보는 모두 BB 프레임 헤더에 포함되어 전송되는

것을 일 실시예로 한다. 상기 인밴드 시그널링 디코더들(193700-m~n)은 데이터 PLP를 통해서 전송되는 인밴드 시그널링 정보를 복원하여 출력한다.

- [539] 예를 들어, 송신기의 인풋 프리-프로세서(100000)와 인풋 프로세서(100100)를 통해 하나의 서비스가 도 9의 (b)와 같이 커먼 PLP, 비디오 컴포넌트 PLP, 오디오 컴포넌트 PLP, 데이터 컴포넌트 PLP로 구성되었다고 가정하자. 그러면, 도 40의 다-지터 버퍼들(193500-0~n)은 도 9의 (b)와 같이 복수개의 PLP들을 널 패킷 삽입기들(193600-0~n)로 출력하고, 널 패킷 삽입기들(193600-0~n)은 DNP 정보를 참고하여 송신측에서 제거된 널 패킷을 해당 TS의 해당 위치에 삽입한다. 이렇게 하면 도 9의 (a)(또는 도 8의 (b))와 같이 널 패킷이 삽입된 커먼 TS, 비디오 컴포넌트 TS, 오디오 컴포넌트 TS, 데이터 컴포넌트 TS가 TS 결합기(193900)로 출력된다. 상기 TS 결합기(193900)에서 커먼 TS, 비디오 컴포넌트 TS, 오디오 컴포넌트 TS, 데이터 컴포넌트 TS의 유효 패킷들을 머징하면 도 8의 (a)와 같이 하나의 서비스를 구성하는 TS가 출력된다.
- [540] 시그널링 아웃풋 프로세싱 블록은 2개의 BB 디스크램블러(194100,194200)와 L1 시그널링 디코더(194300)를 포함한다.
- [541] BB 디스크램블러(194100)는 L1-프리 시그널링 정보에 해당하는 데이터를 디스크램블링하고, BB 디스크램블러(194200)는 L1-포스트 시그널링 정보에 해당하는 데이터를 디스크램블링한다. 이때 L1 시그널링 정보에 해당하는 데이터는 하나의 BB 디스크램블러로 입력되어 디스크램블링될 수도 있다.
- [542] L1 시그널링 디코더(194300)는 디스크램블링된 L1-프리 시그널링 데이터와 L1-포스트 시그널링 데이터를 디코딩하여 L1 시그널링 정보를 복원한다. 복원된 L1 시그널링 정보는 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 포함한다. 또한 L1-포스트 시그널링 정보는 컨피규러블 L1-포스트 시그널링 정보와 다이내믹 L1-포스트 시그널링 정보를 포함한다.
- [543] 상기 L1 시그널링 디코더(194300)에서 복원된 L1 시그널링 정보는 시스템 컨트롤러에 전달되어 방송 신호 수신기가 BICM(Bit Interleaved Coding and Modulation) 디코딩, 프레임 디매핑, OFDM(Orthogonal Frequency Division Multiplex) 복조 등의 동작을 수행하는데 필요한 파라미터들을 제공한다.
- [544] 도 41은 본 발명에 따른 방송 신호 수신 장치의 또 다른 실시예를 보인 구성 블록도로서, 송신기의 인풋 프리-프로세서로 입력된 스트림 타입이 TS 형태일 때의 방송 신호 수신 장치의 구성 블록도이다. 도 26의 방송 신호 수신 장치는 하나의 서비스를 구성하는 컴포넌트들이 각기 다른 PLP로 수신되는 경우, 각 PLP로부터 컴포넌트들을 추출하여 하나의 서비스를 구성하는데 적합하다.
- [545] 도 41에서 OFDM 디모듈레이터(210100)와 프레임 디매퍼(210200)의 상세 동작 설명은 전술한 OFDM 디모듈레이터(138100)와 프레임 디매퍼(138200)의 상세 동작 설명을 참조하기로 하고, 여기서는 생략한다.
- [546] 도 41에서 복수의 PLP에 대해 각각 디인터리빙 및 디모듈레이션을 수행하는 복수개의 PLP 디인터리빙 및 디모듈레이터 모듈들(210500)은 전술한 BICM

디코더(138300)의 동작과 유사하고, 복수의 PLP에 대해 각각 BBF(BaseBand Frame) 디코딩 및 널 패킷을 재구축(reconstruction)하여 TS를 출력하는 복수개의 BBF 디코더 및 널 패킷 재구축 모듈(210600)과 TS 머저(210700)는 전술한 아웃풋 프로세서(138400)의 동작과 유사하다. L1 디코더(210300)는 전술한 L1 시그널링 디코더에 대응된다.

- [547] 도 41에서 PLP 셀렉팅 모듈(210400)은 서비스가 선택되면, 선택된 서비스를 구성하는 컴포넌트들의 PLP만이 프레임 디매퍼(210200)에서 출력되도록 프레임 디매퍼(210200)를 제어한다. 서비스 선택은 유저의 요청에 의해 이루어질 수도 있고, 시스템에서 자동으로 이루어질 수도 있다.
- [548] 즉, OFDM 디모듈레이터(210100)에서 P1/AP1 시그널링 정보를 디코딩하고, L1 디코더(210600)에서 L1/L2 시그널링 정보를 디코딩하여 전송 프레임 구조 및 PLP 구성에 대한 정보를 획득한다. 본 발명은 서비스를 구성하는 컴포넌트들이 복수개의 PLP로 수신되는 것을 일 실시예로 한다. 이 경우, 컴포넌트 구조의 PLP 정보 또는 서비스 정보가 L1 시그널링 정보에 포함되어 있으므로, 방송 수신기는 서비스를 구성하는 컴포넌트들이 어느 PLP들에 포함되어있는지를 알 수 있다.
- [549] 그러므로, 서비스가 선택되면, PLP 셀렉팅 모듈(210400)은 프레임 디매퍼(210200)를 제어하고, 프레임 디매퍼(210200)는 선택된 서비스에 해당하는 컴포넌트들을 포함하는 복수의 PLP 데이터를 출력한다. 복수개의 PLP 데이터는 해당 PLP 디인터리빙 및 디모듈레이터 모듈에서 각각 디인터리빙/디모듈레이션 처리되고, BBF 디코더 및 널 패킷 재구축 모듈에서 BBF 디코딩/널패킷 재구축 처리가 수행된 후 TS 머저(210700)에서 선택된 서비스에 대한 TS로 머징된다.
- [550] 예를 들어, 송신기의 인풋 프리-프로세서(100000)와 인풋 프로세서(100100)를 통해 하나의 서비스가 도 9의 (b)와 같이 커먼 PLP, 비디오 컴포넌트 PLP, 오디오 컴포넌트 PLP, 데이터 컴포넌트 PLP로 구성되었다고 가정하자. 그러면 도 26의 BBF 디코더들은 도 9의 (b)와 같이 복수개의 PLP들을 널 패킷 재구축 모듈들로 출력하고, 널 패킷 재구축 모듈들은 DNP 정보를 참고하여 송신측에서 제거된 널 패킷을 해당 TS의 해당 위치에 삽입한다. 이렇게 하면 도 9의 (a)(또는 도 8의 (b))와 같이 널 패킷이 삽입된 커먼 TS, 비디오 컴포넌트 TS, 오디오 컴포넌트 TS, 데이터 컴포넌트 TS가 TS 머저(210700)로 출력된다. 상기 TS 머저(210700)에서 커먼 TS, 비디오 컴포넌트 TS, 오디오 컴포넌트 TS, 데이터 컴포넌트 TS의 유효 패킷들을 머징하면 도 8의 (a)와 같이 하나의 서비스를 구성하는 TS가 출력된다.
- [551] 도 42는 본 발명에 따른 방송 신호 수신 장치의 또 다른 실시예를 보인 구성 블록도로서, 송신기의 인풋 프리-프로세서로 입력된 스트림 타입이 IP 스트림 포맷 또는 GSE 스트림 포맷일 때의 방송 신호 수신 장치의 구성 블록도이다. 도 42의 방송 신호 수신 장치는 하나의 서비스를 구성하는 컴포넌트들이 각기 다른 PLP로 수신되는 경우, 각 PLP로부터 컴포넌트들을 추출하여 하나의 서비스를 구성하는데 적합하다.

- [552] 도 42의 방송 신호 수신 장치는 OFDM 디모듈레이터(220100), 프레임 디매퍼(220200), L1 디코더(220300), PLP 셀렉팅 모듈(220400), 복수개의 PLP 디인터리빙 및 디모듈레이터 모듈(220500), 복수개의 BBF 디코더(220600) 및 버퍼부(220700)를 포함한다. 상기 버퍼부(220700)는 데이터의 타입에 따라 PSI/SI(IP 서비스 정보) 버퍼, 부트스트랩 버퍼, 메타데이터 버퍼, 오디오 버퍼, 비디오 버퍼, 데이터 버퍼를 포함할 수 있다.
- [553] 도 42에서 OFDM 디모듈레이터(220100)와 프레임 디매퍼(220200)의 상세 동작 설명은 전술한 OFDM 디모듈레이터(138100)와 프레임 디매퍼(138200)의 상세 동작 설명을 참조하기로 하고, 여기서는 생략한다.
- [554] 도 42에서 복수의 PLP에 대해 각각 디인터리빙 및 디모듈레이션을 수행하는 복수개의 PLP 디인터리빙 및 디모듈레이터 모듈들(220500)은 전술한 BICM 디코더(138300)의 동작과 유사하고, 복수의 PLP에 대해 각각 BBF 디코딩을 수행하여 IP 스트림을 출력하는 복수개의 BBF 디코더(220600)는 전술한 아웃풋 프로세서(138400)의 동작과 유사하다. L1 디코더(220300)는 전술한 L1 시그널링 디코더에 대응된다.
- [555] 도 42에서 PLP 셀렉팅 모듈(220400)은 서비스가 선택되면, 선택된 서비스를 구성하는 컴포넌트들의 PLP만이 프레임 디매퍼(220200)에서 출력되도록 프레임 디매퍼(220200)를 제어한다. 서비스 선택은 유저의 요청에 의해 이루어질 수도 있고, 시스템에서 자동으로 이루어질 수도 있다.
- [556] 즉, OFDM 디모듈레이터(220100)에서 P1/AP1 시그널링 정보를 디코딩하고, L1 디코더(220600)에서 L1/L2 시그널링 정보를 디코딩하여 전송 프레임 구조 및 PLP 구성에 대한 정보를 획득한다. 본 발명은 서비스를 구성하는 컴포넌트들이 복수개의 PLP로 수신되는 것을 일 실시예로 한다. 이 경우, 컴포넌트 구조의 PLP 정보 또는 서비스 정보가 L1 시그널링 정보에 포함되어 있으므로, 방송 수신기는 서비스를 구성하는 컴포넌트들이 어느 PLP들에 포함되어있는지를 알 수 있다.
- [557] 그러므로, 서비스가 선택되면, PLP 셀렉팅 모듈(220400)은 프레임 디매퍼(220200)를 제어하고, 프레임 디매퍼(220200)는 선택된 서비스에 해당하는 컴포넌트들을 포함하는 복수의 PLP 데이터를 출력한다. 복수개의 PLP 데이터는 해당 PLP 디인터리빙 및 디모듈레이터 모듈에서 각각 디인터리빙/디모듈레이션 처리되고, 해당 BBF 디코더에서 BBF 디코딩된 후 스위칭을 통해 버퍼부(220700)의 PSI/SI(IP 서비스 정보) 버퍼, 부트스트랩 버퍼, 메타 데이터 버퍼, 오디오 버퍼, 비디오 버퍼, 데이터 버퍼 중 해당 버퍼로 출력된다. 상기 PSI/SI(IP 서비스 정보) 버퍼, 부트스트랩 버퍼, 메타 데이터 버퍼, 오디오 버퍼, 비디오 버퍼, 데이터 버퍼는 복수개의 BBF 디코더(220600) 중 어느 하나로부터 입력되는 PLP 데이터를 일시 저장한 후 출력한다. 본 발명은 복수개의 BBF 디코더(220600)와 버퍼부(220700) 사이에 스트림 머저와 컴포넌트 스플리터를 더 포함할 수 있다.
- [558] 즉, 선택된 서비스의 컴포넌트들에 해당하는 복수개의 BBF

디코더(220600)에서 BBF 디코딩된 후 출력되는 복수개의 PLP 데이터의 IP 스트림은 상기 스트림 머저에서 머징되어 선택된 서비스에 해당하는 하나의 IP 스트림으로 출력된다. 이때 상기 스트림 머저는 IP 어드레스 및 UDP 포트 번호를 참조하여 복수개의 IP 스트림을 하나의 서비스에 해당하는 IP 스트림으로 머징할 수도 있다.

[559] 상기 컴포넌트 스플리터는 스트림 머저에서 서비스로 머징되어 출력되는 IP 스트림에 포함된 데이터를 컴포넌트별로 분류하여 버퍼부(220700)로 출력할 수 있다. 컴포넌트 스플리터는 각 컴포넌트에 해당하는 데이터를 IP 어드레스 및 UDP 포트 번호와 같은 어드레스 정보를 사용하여 버퍼부에 포함된 각 컴포넌트에 해당하는 버퍼로 스위칭하여 출력할 수 있다. 버퍼부(220700)는 IP 스트림의 출력 순서에 따라 각 컴포넌트에 해당하는 데이터를 버퍼링하여 출력한다.

[560]

[561] 한편 본 발명은 서비스를 구성하는 컴포넌트들 중 적어도 하나를 베이스 레이어와 인헨스먼트 레이어로 구분하여 전송하는 것을 일 실시예로 설명하였다. 일 예로, 본 발명은 비디오 컴포넌트를 SVC 인코딩하여 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터로 구분한다. 상기 베이스 레이어의 데이터는 기본 화질의 영상을 위한 데이터로서 통신환경에 강인하지만 화질이 낮은 특징이 있으며, 인헨스먼트 레이어의 데이터는 상위 화질의 영상을 위한 추가 데이터로서 고화질의 영상을 제공할 수 있지만 통신 환경에 다소 취약한 특징이 있다.

[562] 본 발명에서는 지상파 방송을 위한 비디오 데이터가 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터로 구분될 수도 있고, 모바일 방송을 위한 비디오 데이터가 모바일 방송 통신 환경에 유연성있게 대응하기 위해 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터로 구분될 수도 있다.

[563] 수신기에서는 베이스 레이어의 데이터만을 디코딩하여 기본 화질의 영상을 획득하거나, 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 모두 디코딩하여 상위 화질의 영상을 획득할 수 있다. 예를 들어, 핸드폰, 이동형 티브이와 같은 모바일 수신기에서는 베이스 레이어의 데이터만을 디코딩하여 기본 화질의 영상을 제공할 수 있고, 일반적인 가정용 티브이와 같은 고정형 수신기에서는 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 모두 디코딩하여 고화질의 영상을 제공할 수 있다.

[564] 이때 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터는 하나의 PLP를 통해 전송될 수도 있고, 서로 다른 PLP를 통해 전송될 수도 있다.

[565] 도 43은 본 발명의 일 실시예에 따른 방송 수신기에서 용도에 맞는 PLP를 수신하는 과정을 나타낸 블록도이다.

[566] 도 43은 복수개의 PLP 즉, PLP1부터 PLP4로 구성되는 서비스를 포함하는 전송 프레임을 수신하는 예를 보이고 있다.

- [567] 여기서, PLP1은 SVC 인코딩된 베이스 레이어의 비디오 스트림을, PLP2는 SVC 인코딩된 인헨스먼트 레이어의 비디오 스트림을, PLP3은 오디오 스트림, PLP4는 데이터 스트림을 전송한다고 가정한다.
- [568] 본 발명에서는 각 PLP에 포함된 데이터의 특성에 따라 물리적 파라미터들을 조정하여 모바일 수신 성능 또는 데이터 통신 성능 등을 다르게 설정하여, 수신기에서 각 수신기의 특성에 따라 필요한 PLP를 선택적으로 수신할 수 있도록 한다. 이하 구체적인 예를 살펴본다.
- [569] 도 43에 도시된 바와 같이 베이스 레이어의 데이터를 전송하는 PLP1은 일반적인 고정형 수신기뿐만 아니라 모바일 수신기에서도 수신 가능해야 하므로, 방송 신호 송신 장치는 PLP1에 대해 높은 수신 성능을 위한 물리적 파라미터들을 설정하여 전송할 수 있다.
- [570] 또한 인헨스먼트 레이어의 데이터를 전송하는 PLP2는 PLP1에 비해 수신 성능이 떨어져서 모바일 수신기에서는 수신할 수 없더라도, 해상도가 높은 고화질 방송을 수신할 필요가 있는 고정형 수신기에서 수신할 수 있도록, 방송 신호 송신 장치는 PLP2의 물리적 파라미터들을 설정하여 전송할 수 있다.
- [571] 따라서 도 43에 도시된 바와 같이 모바일 수신기는 베이스 레이어의 비디오 스트림을 전송하는 PLP1과, 오디오 및 데이터 스트림을 전송하는 PLP3 및 PLP4를 디코딩하여 일반 해상도의 서비스를 제공할 수 있다.
- [572] 반면 고정형 수신기는 베이스 레이어의 비디오 스트림을 전송하는 PLP1, 인헨스먼트 레이어의 비디오 스트림을 전송하는 PLP2 및 오디오와 데이터 스트림을 전송하는 PLP3과 PLP4를 모두 디코딩하여 고화질의 서비스를 제공할 수 있다.
- [573] 이는 하나의 실시예이며, 모바일 수신기에서도 베이스 레이어의 비디오 스트림을 전송하는 PLP1, 인헨스먼트 레이어의 비디오 스트림을 전송하는 PLP2, 오디오 스트림을 전송하는 PLP3, 및 데이터 스트림을 전송하는 PLP4를 모두 디코딩하여 고화질의 서비스를 제공할 수 있다.
- [574] 한편 본 발명의 방송 신호 송신 장치는 비디오 데이터를 SVC 인코딩한 후, 베이스 레이어의 데이터는 비MIMO 방식으로 전송하고, 인헨스먼트 레이어의 데이터는 MIMO 방식으로 전송하는 것을 일 실시예로 한다. 본 발명은 MIMO 방식을 지원하는 방송 신호 송신 장치를 MIMO 전송 시스템이라 하기로 한다.
- [575] 다음은 SVC를 사용한 MIMO 전송 시스템의 다양한 실시예를 설명하기로 한다.
- [576] 도 44는 본 발명의 제 1 실시예에 따른 SVC를 사용한 MIMO 전송 시스템의 개념도이다.
- [577] 도 44에서 도시된 바와 같이 MIMO 전송 시스템은 방송 데이터를 SVC로 인코딩하는 SVC 인코더(244100)와 데이터를 복수의 안테나로 전송할 수 있도록 공간 다이버시티 또는 공간 멀티플렉싱 방식을 통해 분배하는 MIMO 인코더(244200)를 포함할 수 있다. 이하에서 MIMO 인코더는 MIMO 프로세서로

지칭될 수도 있다.

- [578] 도 44에서는 계층 변조(Hierarchical modulation) 방식을 사용하는 방송 신호 송신 장치를 도시하고 있다.
- [579] 상기 SVC 인코더(244100)는 방송 데이터를 SVC 인코딩하여 베이스 레이어와 인헨스먼트 레이어의 데이터로 출력한다. 베이스 레이어의 데이터는 제 1 전송 안테나(Tx1; 244300) 및 제 2 전송 안테나(Tx2; 244400)에서 동일하게 전송되며, 인헨스먼트 레이어의 데이터는 MIMO 인코더(244200)에서 MIMO 인코딩되어 동일한 데이터 또는 상이한 데이터로 각각 제 1 전송 안테나(244300) 및 제 2 전송 안테나(244400)를 통해 전송된다. 이 경우 전송 시스템의 성상도 매핑은 도면의 좌측에서 도시한 바와 같이 변조 타입에 따라 해당 심볼로 심볼 매핑을 수행한다. 일 예로, 상기 성상도 매핑은 계층 변조를 수행하여, 해당 심볼의 MSB(Most Significant Bit) 부분에는 베이스 레이어에 해당하는 비트들을, LSB(Least Significant Bit) 부분에는 인헨스먼트 레이어에 해당하는 비트들을 매핑할 수 있다.
- [580] 수신기에서는 성상도 디매핑을 사용하여 복조된 비트 정보로부터 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 분리하여 획득할 수 있다. 인헨스먼트 레이어의 데이터는 MIMO 디코딩을 거친 후 최종 SVC의 비트 정보를 사용하여 획득될 수 있다. MIMO에 해당하는 비트 정보를 분리할 수 없는 경우, 수신기는 SISO 또는 MISO에 해당하는 비트 정보만을 사용하여 베이스 레이어의 데이터를 획득하고 서비스를 제공할 수 있다.
- [581] 도 45는 본 발명의 제 2 실시예에 따른 SVC를 사용한 MIMO 전송 시스템의 개념도이다.
- [582] 도 45에서 MIMO 전송 시스템은 방송 데이터를 SVC로 인코딩하는 SVC 인코더(245100)와 데이터를 복수의 안테나로 전송할 수 있도록 공간 다이버시티 또는 공간 멀티플렉싱 방식을 통해 분배하는 MIMO 인코더(245200)를 포함한다. 도 45에서는 하이브리드 변조 또는 FDM(Frequency Division Multiplexing) 방법을 사용하는 전송 시스템의 실시예를 나타낸다.
- [583] SVC 인코더(245100)는 방송 데이터를 SVC 인코딩하여 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터로 출력한다. 상기 베이스 레이어의 데이터는 제 1 전송 안테나(Tx1; 245300) 및 제 2 전송 안테나(Tx2; 245400)에서 동일하게 전송되며, 인헨스먼트 레이어의 데이터는 MIMO 인코더(245200)에서 MIMO 인코딩되어 동일한 데이터 또는 상이한 데이터로 각각 제 1 전송 안테나(245300) 및 제 2 전송 안테나(245400)를 통해 전송된다.
- [584] 이때 도 45의 MIMO 전송 시스템은 데이터 전송 효율을 높이기 위해 FDM 방식을 사용하여 데이터를 처리할 수 있으며, 특히 OFDM 방식을 사용, 복수의 서브 캐리어를 통해 데이터를 전송할 수 있다. 이렇게 OFDM 방식을 사용하는 전송 시스템에서 서브 캐리어들을 SISO/MISO 신호를 전송하는데 사용하는 서브 캐리어와 MIMO 신호를 전송하는 서브 캐리어로 할당하여 각각의 신호를

전송할 수 있다. SVC 인코더(245100)에서 출력되는 베이스 레이어의 데이터는 SISO/MISO 캐리어를 통해 복수의 안테나에서 동일하게 전송되고, 인헨스먼트 레이어의 데이터는 MIMO 인코딩을 거쳐 MIMO 캐리어를 통해 복수의 안테나에서 전송될 수 있다.

- [585] 수신기는 OFDM 심볼을 수신하여 SISO/MISO 캐리어에 해당하는 데이터를 SISO/MISO 디코딩하여 베이스 레이어의 데이터를 획득하고, MIMO 캐리어에 해당하는 데이터를 MIMO 디코딩하여 인헨스먼트 레이어의 데이터를 획득할 수 있다. 이후 채널 상황 및 수신기에 따라 MIMO 디코딩이 불가능한 경우에는 베이스 레이어의 데이터만으로, MIMO 디코딩이 가능한 경우에는 인헨스먼트 레이어의 데이터까지 포함하여 디코딩을 수행한 후 서비스를 제공할 수 있다. 제 2 실시예의 경우, 서비스의 비트 정보가 심볼로 매핑된 후에 MIMO 처리가 수행되므로 MIMO 인코더(245200)가 성상도 매핑 후에 위치할 수 있어 수신 시스템의 구조가 도 44에 도시된 실시예의 경우보다 간단해질 수도 있다.
- [586] 도 46은 본 발명의 제 3 실시예에 따른 SVC를 사용한 MIMO 전송 시스템의 개념도이다.
- [587] 도 46에서 MIMO 전송 시스템은 방송 데이터를 SVC로 인코딩하는 SVC 인코더(246100)와 데이터를 복수의 안테나로 전송할 수 있도록 공간 다이버시티 또는 공간 멀티플렉싱 방식을 통해 분배하는 MIMO 인코더(246200)를 포함한다. 도 46에서는 계층 PLP 또는 TDM 방법을 사용하는 전송 시스템의 일 실시예를 나타낸다.
- [588] 도 46의 실시예에서, 전송 시스템은 SVC 인코딩된 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 각각 SISO/MISO 슬롯 및 MIMO 슬롯을 통해 전송할 수 있다. 이 슬롯은 전송 신호의 시간 또는 주파수 단위의 슬롯일 수 있으며, 도 46의 실시예에서는 시간 슬롯으로 도시하였다. 또한, 이 슬롯은 PLP가 될 수도 있다.
- [589] 수신기는 수신되는 슬롯이 어떤 종류의 슬롯인지를 파악하고, SISO/MISO 슬롯으로부터 베이스 레이어의 데이터를, MIMO 슬롯으로부터 인헨스먼트 레이어의 데이터를 수신한다. 상술한 바와 같이 채널 또는 수신 시스템에 따라 MIMO 디코딩이 불가능한 경우에는 베이스 레이어의 데이터만으로, MIMO 디코딩이 가능한 경우에는 인헨스먼트 레이어의 데이터까지 포함하여 디코딩을 수행한 후 서비스를 제공할 수 있다.
- [590] 도 44 내지 도 46의 MIMO 인코더(244200, 245200, 246200)는 전술한 제1 내지 제3 실시예의 MIMO 인코딩 방식 중 적어도 하나를 이용하여 MIMO 인코딩을 수행하는 것을 일 실시예로 한다. 이는 하나의 실시예이며, SM 또는 GC 방식을 이용하여 MIMO 인코딩을 수행할 수도 있다.
- [591] 본 발명에서는 하나의 PLP로 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 전송할 수도 있고, 각각의 PLP로 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 전송할 수도 있다.

- [592] 본 발명에서는 일 실시예로 베이스 레이어의 데이터는 T2 프레임(즉, 지상파 방송 프레임)을 통해 전송하고, 인헨스먼트 레이어의 데이터는 FEF 파트를 통해 전송할 수도 있다.
- [593] 본 발명에서는 다른 실시예로 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 FEF 파트를 통해서만 전송할 수도 있다.
- [594] 본 발명은 설명의 편의를 위해 인헨스먼트 레이어의 데이터를 전송하는 FEF 파트를 MIMO 방송 프레임이라 하기로 한다. 상기 MIMO 방송 프레임은 신호 프레임 또는 전송 프레임과 혼용하여 사용하기로 한다.
- [595] 또한 본 발명은 설명의 편의를 위해 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 포함하여 MIMO 방송 데이터라 하기로 한다.
- [596] 이하의 설명에서 MIMO 방송 데이터는 아래의 제 1 내지 제 3 방법 중 하나에 의해 생성되어 전송될 수 있으며, 또한 이 중 하나 이상의 조합에 의해 생성되어 전송될 수도 있다.
- [597]
- [598] (1) MIMO 방송 데이터를 특정 PLP로 전송하는 방법
- [599] 본 발명은 MIMO 방송 데이터를 특정 PLP에 포함시키면서, 지상파 방송(예를 들어, T2 방송) 데이터를 포함하는 PLP와 구별하여 전송하는 방법이 가능하다. 이 경우 특정 PLP는 MIMO 방송 데이터를 전송하기 위해 사용되며, 이때 특정 PLP에 대한 부가 정보를 시그널링하여 기존의 수신 시스템에서의 오동작을 방지할 수 있다. 이하에서, MIMO 방송 데이터를 포함하는 특정 PLP를 MIMO 방송 PLP로, 지상파 방송 데이터를 포함하는 PLP를 지상파 방송 PLP로 지칭할 수 있다.
- [600] 기존 지상파 방송 신호 수신 장치에서 MIMO 방송 데이터는 처리하지 못할 수 있으므로, 지상파 방송 PLP와 MIMO 방송 PLP를 식별하기 위한 추가 정보를 시그널링할 필요가 있다. 이때 상기 PLP 타입을 식별하기 위한 정보의 시그널링은 L1 시그널링 정보 내의 미사용(reserved) 필드를 사용할 수 있다. 일 실시예로, 상기 PLP 타입의 식별을 위해, L1-포스트 시그널링 정보의 PLP_TYPE 필드를 사용할 수 있다. 이때 MIMO 방송 PLP는 PLP_TYPE 필드값 011~111 중 하나의 값을 이용하여 표시할 수 있다.
- [601] PLP의 전송시 보다 강화된 강인성을 획득하기 위해 새로운 변조 방식과 에러 정정 코드의 코드 레이트를 사용할 수 있다. 이 경우 이러한 변조 방식과 에러 정정 코드의 코드 레이트를 식별하기 위해 L1-포스트 시그널링 정보를 사용할 수 있다. 본 발명은 L1-포스트 시그널링 정보의 PLP_COD 필드를 이용하여 MIMO 방송 PLP의 코드 레이트를 지시하는 것을 일 실시예로 한다. 일 실시예로서, MIMO 방송 PLP의 코드 레이트를 식별하기 위해 PLP_COD 필드 값 110 또는 111를 이용할 수 있다.
- [602] 또한 본 발명은 L1-포스트 시그널링 정보의 PLP_MOD 필드를 이용하여 MIMO 방송 PLP의 변조 방식을 지시하는 것을 일 실시예로 한다. 일 실시예로서, MIMO

방송 PLP의 변조 방식을 식별하기 위해 PLP_MOD 필드 값 100 내지 111 중 어느 하나를 이용할 수 있다.

- [603] 이때 MIMO 방송 데이터를 구성하는 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터는 하나의 PLP로 전송될 수도 있고, 각각의 PLP로 전송될 수도 있다. 예를 들어, 베이스 레이어의 데이터는 베이스 레이어의 PLP로 전송되고, 인헨스먼트 레이어의 데이터는 인헨스먼트 레이어의 PLP로 전송되는 경우 PLP_PROFILE 필드를 이용하여 현재 PLP가 베이스 레이어의 PLP인지 아니면 인헨스먼트 레이어의 PLP인지를 지시할 수 있다.

[604]

- [605] (2) MIMO 방송 데이터를 특정 프레임으로 전송하는 방법

- [606] 본 발명은 MIMO 방송 데이터를 특정 프레임에 포함시키면서, 기존의 지상파 방송 데이터를 포함하는 프레임과 구별하여 전송하는 방법이 가능하다. 이 경우 특정 프레임은 MIMO 방송 데이터를 전송하기 위해 사용되며, 이때 특정 프레임에 대한 부가 정보를 시그널링하여 기존의 수신 시스템에서의 오동작을 방지할 수 있다. 이하에서, MIMO 방송 데이터를 포함하는 특정 프레임을 MIMO 방송 프레임으로, 기존의 지상파 방송 데이터를 포함하는 프레임을 지상파 방송 프레임으로 지칭할 수 있다. 또한 MIMO 방송 프레임을 포함하는 특정 프레임이 FEF인 경우, 상기 FEF는 MIMO 방송 프레임으로 지칭될 수도 있다.

- [607] 본 발명은 프레임 단위로 지상파 방송 데이터와 MIMO 방송 데이터를 구별하여 전송할 수 있으며, 이때 기존의 지상파 방송 신호 수신 장치는 L1 시그널링 정보를 통해 프레임을 식별하여 MIMO 방송 프레임은 무시함으로써 오동작을 방지할 수 있다.

[608]

- [609] (3) MIMO 방송 PLP를 지상파 방송 프레임과 MIMO 방송 프레임으로 전송하는 방법

- [610] 본 발명은 MIMO 방송 데이터를 포함하는 PLP를 지상파 방송 프레임과 MIMO 방송 프레임을 통해 전송할 수 있다. 예를 들어, 베이스 레이어의 데이터는 지상파 방송 프레임을 통해 전송하고, 인헨스먼트 레이어의 데이터는 MIMO 방송 프레임을 통해 전송할 수 있다. 이 경우 앞의 실시예들과 달리, MIMO 방송 PLP가 지상파 방송 프레임에도 존재하므로, 지상파 방송 프레임과 MIMO 방송 프레임에 존재하는 연결되는 PLP간의 관계를 시그널링해줄 필요가 있다. 이를 위해 MIMO 방송 프레임도 L1 시그널링 정보를 포함하도록 하며, 프레임 내에 존재하는 MIMO 방송 PLP에 대한 정보를 지상파 방송 프레임의 L1 시그널링 정보와 같이 전송할 수 있다.

- [611] 서로 다른 프레임들에 존재하는 MIMO 방송 PLP들의 연결은 각각의 프레임들의 L1-포스트 시그널링 정보에 포함되는 PLP에 대한 필드들을 사용할 수 있다. 일 실시예로서, 수신 시스템은 L1-포스트 시그널링 정보에 포함되는 PLP_ID 필드, PLP_TYPE 필드, PLP_PAYLOAD_TYPE 필드, PLP_GROUP_ID

필드 중 적어도 하나를 사용하여 상이한 프레임에 포함된 MIMO 방송 PLP들의 연결 관계를 확인하고, 원하는 MIMO 방송 PLP들을 연속으로 디코딩하여 서비스를 획득할 수 있다.

- [612] 기존의 지상파 방송 프레임(즉, T2 프레임)에 존재하는 지상파 방송 PLP는 지상파 방송 시스템에서 기 정의되어 지원되는 전송 모드로 전송될 수 있으며, 또한 상술한 바와 같이 MIMO 시스템을 지원하는 형태의 새로운 모드로 전송될 수도 있다. 일 실시예로서, 상술한 바와 같이 지상파 방송 프레임에 포함되는 MIMO 방송 PLP는 베이스 레이어로서 MISO 또는 SISO 방식으로 지상파 방송의 전송 모드로 전송되고, MIMO 방송 프레임에 포함되는 MIMO 방송 PLP는 인헨스먼트 레이어로서 MIMO 방식으로 전송될 수도 있다.
- [613] 도 47의 (a)는 본 발명의 다른 실시예에 따른 슈퍼 프레임의 구조를 보인 도면으로서, 지상파 방송 프레임을 통해 베이스 레이어의 PLP를 전송하고, MIMO 방송 프레임(즉, FEF 파트)를 통해 인헨스먼트 레이어의 PLP를 전송하는 예를 보이고 있다. 이때 베이스 레이어의 데이터를 포함하는 PLP는 SISO 또는 MISO 방식으로 전송될 수 있으며, 인헨스먼트 레이어의 데이터를 포함하는 PLP는 SISO, MISO, 또는 MIMO 방식으로 전송될 수 있다.
- [614] 도 47의 (b)는 본 발명의 또 다른 실시예에 따른 슈퍼 프레임의 구조를 보인 도면으로서, MIMO 방송 프레임(즉, FEF 파트)를 통해 베이스 레이어의 PLP와 인헨스먼트 레이어의 PLP를 모두 전송하는 예를 보이고 있다.
- [615] 이때 베이스 레이어의 데이터를 포함하는 베이스 레이어 PLP는 SISO 또는 MISO 방식으로 전송될 수 있으며, 인헨스먼트 레이어의 데이터를 포함하는 인헨스먼트 레이어 PLP는 SISO, MISO, 또는 MIMO 방식으로 전송될 수 있다. 상술한 바와 같이 MIMO 방송 프레임 내에서 베이스 레이어 PLP와 인헨스먼트 레이어 PLP의 비율은 0~100%로 변화할 수 있다.
- [616] 도 47의 (c)는 본 발명의 또 다른 실시예에 따른 슈퍼 프레임의 구조를 보인 도면으로서, MIMO 방송 프레임(즉, FEF 파트)를 통해 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 모두 전송하는 예를 보이고 있다. 다만, 도 47의 (b)의 실시예에서와 달리 도 47의 (c)에서는 베이스 레이어와 인헨스먼트 레이어를 PLP로 구분하지 않고, 캐리어로 구분하여 전송한다. 즉, 베이스 레이어에 해당하는 데이터와 인헨스먼트 레이어에 해당하는 데이터를 각각 별도의 서브 캐리어에 할당하여 OFDM 변조하여 전송할 수 있다.
- [617] 도 48은 본 발명의 또 다른 실시예에 따른 방송 신호 송신 장치를 나타낸 도면이다.
- [618] 도 48의 방송 신호 송신 장치는 베이스 레이어의 데이터는 베이스 레이어 PLP로, 인헨스먼트 레이어의 데이터는 인헨스먼트 레이어 PLP로 구분하여 전송하는 실시예에 해당한다. 도 48에서 도시되지 않았으나, 방송 신호 송신 장치는 데이터를 SVC 인코딩하여 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터로 출력하는 SVC 인코더를 포함한다. 이때 베이스 레이어의

데이터는 PLP1에, 인헨스먼트 레이어의 데이터는 PLP2에 포함되는 것을 일 실시예로 설명한다.

- [619] 도 48의 방송 신호 송신 장치는, 베이스 레이어의 PLP(PLP1)를 BICM 처리하기 위한 제1 BICM 모듈(258100), 인헨스먼트 레이어의 PLP(PLP2)를 BICM 처리하기 위한 제2 BICM 모듈(258200), 제1, 제2 BICM 모듈(258200)에서 처리된 PLP들을 수신하여 프레임 빌딩(building)하는 프레임 빌더(258300), 프레임 빌더(258300)의 출력 데이터에 대해 MIMO, MISO 또는 SISO 프로세싱을 수행하는 MIMO 인코더(258400), 상기 MIMO 인코더(258400)에서 출력되는 제1 전송 신호를 OFDM 변조하는 제1 OFDM 제네레이터(258500), 및 상기 MIMO 인코더(258400)에서 출력되는 제2 전송 신호를 OFDM 변조하는 제2 OFDM 제네레이터(2586500)을 포함한다.
- [620] 상기 도 48의 방송 신호 송신 장치의 제1 BICM 모듈(258100), 제2 BICM 모듈(258200), 프레임 빌더(258300), MIMO 인코더(258400), 제1 OFDM 제네레이터(258500), 및 제2 OFDM 제네레이터(258600)의 상세 동작은 전술한 방송 신호 송신 장치의 동일 이름을 갖는 블록들의 동작 설명을 참조하기로 하고, 여기서는 상세 설명을 생략한다.
- [621] 상기 도 48의 방송 신호 송신 장치에서 MIMO 인코더(258400)는 제2 BICM 모듈(258200) 내 성상도 매핑과 타임 인터리버 사이에 위치할 수도 있다.
- [622] 도 49는 본 발명의 또 다른 실시예에 따른 방송 신호 수신 장치를 나타낸 도면이다.
- [623] 도 49의 방송 신호 수신 장치는 도 48에서와 같이 베이스 레이어와 인헨스먼트 레이어가 PLP로 구분되어 전송되는 경우, 이를 수신하여 처리하는 방송 신호 수신 장치의 실시예에 해당한다. 도 49에서 도시되지 않았으나, 방송 신호 수신 장치는 베이스 레이어와 인헨스먼트의 데이터를 SVC 디코딩하여 데이터를 복구하는 SVC 디코더를 포함한다. 이때 베이스 레이어는 PLP1에, 인헨스먼트 레이어는 PLP2에 포함되어 수신되는 것을 일 실시예로 한다.
- [624] 도 49의 방송 신호 수신 장치는 복수의 안테나로 수신된 신호들을 OFDM 복조하는 OFDM 디모듈레이터들(259100, 259200), 상기 각 OFDM 디모듈레이터(259100, 259200)에서 OFDM 복조된 신호들을 채널 특성에 따라 MIMO 디코딩하는 MIMO 디코더(259300), 상기 MIMO 디코딩된 신호를 포함하는 신호 프레임으로부터 베이스 레이어의 PLP와 인헨스먼트 레이어의 PLP를 출력하는 프레임 디매퍼(259400), 상기 프레임 디매퍼(259400)에서 출력되는 각 PLP에 대해 BICM 모듈의 역과정을 수행하여 전송 채널에 의해 발생된 에러를 정정하는 BICM 디코더들(259500, 259600)을 포함한다.
- [625] 상기 도 49의 방송 신호 수신 장치의 OFDM 디모듈레이터들(259100, 259200), MIMO 디코더(259300), 프레임 디매퍼(259400), BICM 디코더들(259500, 259600)의 상세 동작은 전술한 방송 신호 수신 장치의 동일 이름을 갖는 블록들의 동작 설명을 참조하기로 하고, 여기서는 상세 설명을 생략한다.

- [626] 도 49의 방송 신호 수신 장치는 제 1 BICM 디코더(259500)에서 출력된 PLP(PLP1)로부터 베이스 레이어의 데이터를, 제 2 BICM 디코더 (259600)에서 출력된 PLP(PLP2)로부터 인헨스먼트 레이어의 데이터를 획득한 후 이들을 SVC 디코딩하여 서비스를 제공할 수 있다. 만일 방송 신호 수신 장치에서 베이스 레이어의 데이터만을 획득한 경우에는, 베이스 레이어의 데이터를 디코딩하여 기본 서비스를 제공할 수 있으며, 인헨스먼트 레이어의 데이터까지 획득한 경우에는 상위 화질/음질의 서비스를 제공할 수 있을 것이다.
- [627] 한편, 하나의 PLP를 이용하여 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 모두 전송하는 경우에는 도 48의 방송 신호 송신 장치의 BICM 모듈 앞에 먹스가 더 포함되는 것을 일 실시예로 한다.
- [628] 즉, SVC 인코더에서 출력되는 베이스 레이어와 인헨스먼트 레이어의 데이터가 하나의 PLP(PLP1)에 포함되어 먹스로 입력된다. 이 경우 먹스는 PLP(PLP1)에 포함된 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 구분하여 각 BICM 모듈(258100, 258200)로 출력한다. 이 경우 방송 신호 송신 장치는 하나의 타임 인터리버가 구비되며, 타임 인터리버에서 베이스 레이어와 인헨스먼트 레이어가 합쳐져서 두 레이어가 섞인채 인터리빙이 수행되어, 시간 영역의 다이버시티가 획득된다. 이때 PLP내의 베이스 레이어에 해당하는 데이터는 SISO 또는 MISO 처리되고, 인헨스먼트 레이어에 해당하는 데이터는 MIMO 처리되어 전송되는 것을 일 실시예로 한다.
- [629] 그리고 송신측에서 하나의 PLP를 이용하여 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 모두 전송하는 경우, 도 49의 방송 신호 수신 장치의 프레임 디매퍼는 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 포함하는 PLP(PLP1)를 추출하여 출력한다. 이 경우 방송 신호 수신 장치는 하나의 타임 디인터리버가 구비되며, 타임 디인터리버에서 상기 PLP(PLP1)를 타임 디인터리빙하여 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터를 분리한 후 각각을 시간 영역에서 재배치하여 각각의 스트림으로 출력한다. BICM 디코더들(259500, 259600)은 베이스 레이어 스트림과 인헨스먼트 레이어 스트림을 각각 처리한다.
- [630] 이때 BICM 디코더들(259500, 259600)에서 에러 정정되어 출력되는 베이스 레이어의 데이터와 인헨스먼트 레이어의 데이터는 SVC 디코딩되어 서비스를 제공할 수 있다. 만일 베이스 레이어의 데이터만을 획득한 경우에는, 베이스 레이어의 데이터를 디코딩하여 기본 서비스를 제공할 수 있으며, 인헨스먼트 레이어의 데이터까지 획득한 경우에는 상위 화질/음질의 서비스를 제공할 수 있다.
- [631] 상기 도 49의 방송 신호 수신 장치에서 MIMO 디코더(259300)는 프레임 디매퍼(259400)와 BICM 디코더들(259500, 259600) 사이에 위치할 수도 있다.
- [632]
- [633] 다음은 본 발명에 따른 시그널링 정보의 시그널링 방법에 대해 상세히

설명하기로 한다. 본 발명에 따른 신호 프레임은 프리앰블 영역과 데이터 영역으로 구분되며, 프리앰블 영역은 P1 심볼, 하나 이상의 P2 심볼로 구성되고, 데이터 영역은 복수개의 데이터 심볼들로 구성된다. 이때 상기 프리앰블 영역은 P1 심볼 다음에 AP1 심볼을 더 포함할 수 있다. 이 경우 P1 심볼과 AP1 심볼이 연속적으로 전송된다.

- [634] 여기서 P1 심볼은 P1 시그널링 정보를 전송하고, AP1 심볼은 AP1 시그널링 정보를 전송하며, 하나 이상의 P2 심볼은 L1 시그널링 정보, 커먼 PLP에 포함되는 시그널링 정보(즉, L2 시그널링 정보)를 전송한다. 상기 커먼 PLP에 포함되는 시그널링 정보는 데이터 심볼을 통해 전송될 수도 있다. 그러므로, 피지컬 레이어 상의 신호 프레임에서 보면, 프리앰블 영역은 P1 시그널링 정보가 시그널링되는 P1 시그널링 정보 영역, L1 시그널링 정보가 시그널링되는 L1 시그널링 정보 영역, 그리고 L2 시그널링 정보가 시그널링되는 커먼 PLP 영역의 일부 또는 전체를 포함한다. 여기서 커먼 PLP 영역은 L2 시그널링 정보 영역이라 하기도 한다. 만일 신호 프레임이 AP1 심볼을 포함한다면, 프리앰블 영역은 P1 시그널링 정보 영역, AP1 시그널링 정보 영역, L1 시그널링 정보 영역, 그리고 커먼 PLP 영역의 일부 또는 전체를 포함한다.
- [635] 상기 L1 시그널링 정보는 L1-프리 시그널링 정보와 L1-포스트 시그널링 정보를 포함한다. 상기 L1-포스트 시그널링 정보는 다시 컨피규러블(Configurable) L1-포스트 시그널링 정보, 다이내믹(Dynamic) L1-포스트 시그널링 정보, 확장(Extension) L1-포스트 시그널링 정보, CRC 정보를 포함하며, L1 패딩 데이터를 더 포함할 수 있다.
- [636] 도 50은 본 발명에 따른 P1 시그널링 정보의 선택스 구조에 대한 일 실시예를 보이고 있다.
- [637] 도 50에서 P1 시그널링 정보는 일 실시예로 7비트가 할당되며, 3비트의 S1 필드와 4비트의 S2 필드를 포함한다. S2 필드는 4비트 중 처음 3비트의 S2 field1과 1비트의 S2 field2로 구분된다.
- [638] 상기 S1 필드는 프리앰블 포맷을 시그널링한다. 예를 들어, 상기 S1 필드 값이 000이면 프리앰블은 T2 프리앰블이며 데이터가 SISO 포맷으로 전송됨을 나타낸다(T2_SISO). S1 필드 값이 001이면 프리앰블은 T2 프리앰블이며 데이터는 MISO 포맷으로 전송됨을 나타낸다(T2_MISO). S1 필드 값이 010이면 프리앰블은 비T2 프리앰블임을 지시한다.
- [639] 상기 S2 필드는 FFT 사이즈 정보 등을 시그널링한다. 본 발명에서 FFT 사이즈는 1k, 2k, 4k, 8k, 16k가 사용되고, GI 사이즈는 1/128, 1/32, 1/16, 19/256, 1/8, 19/128, 1/4가 사용되는 것을 일 실시예로 한다. 상기 FFT 사이즈는 하나의 OFDM 심볼을 구성하는 서브 캐리어의 개수를 의미한다. 상기 S2 field2 값이 0이면 현재의 전송에서 모든 프리앰블들은 동일한 타입으로 전송됨을 지시하고, 1이면 다른 타입의 프리앰블들이 전송됨을 지시한다.
- [640] 도 51은 본 발명에 따른 AP1 시그널링 정보의 선택스 구조에 대한 일 실시예를

보이고 있다.

- [641] 도 51에서 AP1 시그널링 정보는 일 실시예로 7비트가 할당되며, 4비트의 PILOT_PATTERN 필드와 3비트의 L1_PRE_SPREAD_LENGTH 필드를 포함한다.
- [642] 상기 PILOT_PATTERN 필드는 해당 신호 프레임의 파일럿 패턴을 지시한다. 본 발명은 AP1 심볼을 통해 파일럿 패턴 정보를 전송함으로써, P2 심볼이 전송되지 않고, L1 시그널링 정보가 데이터 영역의 데이터 심볼들에 스프레드되어 있을 때에도 수신기는 데이터 영역의 L1 시그널링 정보를 디코딩하기 전에 파일럿 패턴을 알 수 있다.
- [643] L1_PRE_SPREAD_LENGTH 필드는 L1 프리 시그널링 정보가 데이터 영역에서 스프레드되는 구간의 길이를 지시한다. 즉, 신호 프레임의 데이터 심볼들 중 L1 프리 시그널링 정보가 스프레드되는 구간에 포함되는 데이터 심볼들의 개수를 나타낸다. 본 발명은 L1 프리 시그널링 정보가 스프레드되는 구간을 L1 프리 스프레드 구간이라 하기로 한다. 만일 L1_PRE_SPREAD_LENGTH 필드 값이 '000'이면, 해당 신호 프레임의 데이터 영역에 L1 시그널링 정보가 스프레드되어 있지 않음을 의미한다.
- [644] 도 51에서 AP1 시그널링 정보에 포함되는 필드들 및 그 값의 의미는 본 발명의 이해를 돕기 위한 실시예들이며, AP1 시그널링 정보에 포함될 수 있는 필드 및 그 값의 의미는 당업자에 의해 용이하게 변경될 수 있으므로 본 발명은 상기 실시예로 한정되지 않을 것이다.
- [645] 도 52는 본 발명에 따른 L1-프리 시그널링 정보의 신택스 구조에 대한 일 실시예를 보이고 있다. L1-프리 시그널링 정보는 L1 포스트 시그널링 정보를 디코딩하는데 필요한 정보를 포함한다.
- [646] 도 52의 L1-프리 시그널링 정보에 포함되는 필드들의 상세한 설명은 다음과 같다.
- [647] TYPE 필드는 8비트가 할당되며, 수퍼 프레임 내 전송되는 입력 스트림의 타입을 지시한다. 즉, 입력 스트림은 TS, GS, TS+GS, IP 등이 될 수 있으며, 이러한 식별은 TYPE 필드를 이용한다.
- [648] BWT_EXT 필드는 1비트가 할당되며, OFDM 심볼의 대역폭 확장 (bandwidth extension) 여부를 지시한다.
- [649] S1 필드는 3 비트가 할당되며, 도 50의 P1 시그널링 정보에 포함되는 S1 필드와 동일한 역할을 수행한다. S2 필드는 4 비트가 할당되며, 도 50의 P1 시그널링 정보에 포함되는 S2 필드와 동일한 역할을 수행한다. L1_REPETITION_FLAG 필드는 1비트가 할당되며, P2 심볼에 현재 프레임과 관련된 L1-포스트 시그널링 정보가 시그널링되어 있는지 여부를 지시하는 것을 일 실시예로 한다. 만일 다음 신호 프레임의 L1 시그널링 정보가 현재 신호 프레임의 데이터 심볼들에 스프레드되는 구조라면, 상기 L1_REPETITION_FLAG 필드는 다음 신호 프레임의 L1 시그널링 정보가 현재 신호 프레임에 스프레드되었는지 여부를

지시하는데 이용할 수도 있다. 예를 들어, 상기 L1_REPETITION_FLAG 필드가 1이면 다음 신호 프레임의 L1 시그널링 정보가 현재 신호 프레임에 스프레드되었음을 나타내고, 0이면 스프레드되어 있지 않음을 나타낸다.

- [650] GUARD_INTERVAL 필드는 3비트가 할당되며, 현재 전송 프레임의 GI 사이즈를 지시한다. 상기 GI 사이즈는 하나의 OFDM 심볼에서 GI가 차지하는 비율을 의미한다. 그러므로, OFDM 심볼 길이는 FFT 사이즈와 GI 사이즈에 따라 달라진다.
- [651] PAPR 필드는 4비트가 할당되며, PAPR 리덕션(PAPR reduction)의 방식을 지시한다. 본 발명에서 사용되는 PAPR 방식으로는 ACE 방식 또는 TR 방식이 될 수 있다.
- [652] L1_MOD 필드는 4비트가 할당되며, L1-포스트 시그널링 정보의 QAM 모듈레이션 타입을 지시한다.
- [653] L1_COD 필드는 2비트가 할당되며, L1-포스트 시그널링 정보의 코드 레이트를 지시한다.
- [654] L1_FEC_TYPE 필드는 2비트가 할당되며, L1-포스트 시그널링 정보의 FEC 타입을 지시한다.
- [655] L1_POST_SIZE 필드는 18비트가 할당되며, 부호화(coded) 및 변조(modulated)된 L1-포스트 시그널링 정보의 사이즈를 지시한다.
- [656] L1_POST_INFO_SIZE 필드는 18비트가 할당되며, L1-포스트 시그널링 정보의 사이즈를 비트 단위로 표시한다.
- [657] PILOT_PATTERN 필드는 4비트가 할당되며, 현재 신호 프레임에 삽입되는 분산 파일럿 패턴을 지시한다.
- [658] TX_ID_AVAILABILITY 필드는 8비트가 할당되며, 현재 지리적인 셀의 범위 내에서 전송 장치 식별 능력을 지시한다.
- [659] CELL_ID 필드는 16비트가 할당되며, 모바일 방송(NGH)을 위한 네트워크 내 지리적 셀을 식별하는 식별자를 표시한다.
- [660] NETWORK_ID 필드는 16비트가 할당되며, 현재 네트워크를 식별하는 식별자를 표시한다.
- [661] SYSTEM_ID 필드는 16비트가 할당되며, 시스템을 식별하는 식별자를 표시한다.
- [662] NUM_NGH_FRAMES 필드는 8비트가 할당되며, 현재 수퍼 프레임 내 NGH 프레임의 개수를 표시한다.
- [663] NUM_T2_FRAMES 필드는 8비트가 할당되며, 현재 수퍼 프레임 내 T2 프레임의 개수를 표시한다. 이 필드는 수퍼 프레임의 구조를 아는데 유용하며, 다음 NGH 프레임으로 직접 호핑하기 위한 정보를 계산하는데 이용할 수 있다.
- [664] L1_POST_SPREAD_LENGTH 필드는 12비트가 할당되며, L1 포스트 시그널링 정보가 데이터 영역에서 스프레드되는 구간의 길이를 지시한다. 즉, 신호 프레임의 데이터 심볼들 중 L1 포스트 시그널링 정보가 스프레드되는 구간에

포함되는 데이터 심볼들의 개수를 나타낸다. 본 발명은 L1 포스트 시그널링 정보가 스프레드되는 구간을 L1 포스트 스프레드 구간이라 하기로 한다. 만일 L1_POST_SPREAD_LENGTH 필드 값이 모두 0이면, 해당 신호 프레임의 데이터 영역에 L1 포스트 시그널링 정보가 스프레드되어 있지 않음을 의미한다.

- [665] NUM_DATA_SYMBOLS 필드는 12비트가 할당되며, 현재 신호 프레임에서 P1, AP1, P2 심볼을 제외한 데이터 심볼들의 개수를 표시한다.
- [666] NUM_MISO_SYMBOLS 필드는 12비트가 할당되며, 현재 신호 프레임의 데이터 심볼들 중 MISO 심볼들의 개수를 표시한다.
- [667] MIMO_SYMBOL_INTERVAL 필드는 12비트가 할당되며, 두 MIMO 심볼 파트 사이의 MISO 심볼의 개수를 표시한다.
- [668] MIMO_SYMBOL_LENGTH 필드는 12비트가 할당되며, 하나의 MIMO 심볼 파트 내 MIMO 심볼의 개수를 표시한다.
- [669] REGEN_FLAG 필드는 3 비트가 할당되며, 리피터에 의한 신호 재생산의 횟수를 지시한다
- [670] L1_POST_EXTENSION 필드는 1비트가 할당되며, L1-포스트 시그널링 정보의 익스텐션 필드의 존재 여부를 지시한다.
- [671] NUM_RF 필드는 3비트가 할당되며, 현재 시스템에서 RF의 개수를 지시한다.
- [672] CURRENT_RF_IDX 필드는 3비트가 할당되며, 현재 RF 채널의 인덱스를 표시한다.
- [673] RESERVED 필드는 10비트가 할당되며, 향후 사용하기 위한 필드이다.
- [674] CRC-32 필드는 32비트가 할당되며, 32비트의 CRC 에러 추출 코드를 표시한다.
- [675] 도 52에서 L1-프리 시그널링 정보에 포함되는 필드들 및 그 값의 의미는 본 발명의 이해를 돕기 위한 실시예들이며, L1-프리 시그널링 정보에 포함될 수 있는 필드 및 그 값의 의미는 당업자에 의해 용이하게 변경될 수 있으므로 본 발명은 상기 실시예로 한정되지 않을 것이다.
- [676] 도 53은 본 발명에 따른 컨피규러블 L1-포스트 시그널링 정보의 선택스 구조에 대한 일 실시예를 보이고 있다. 컨피규러블 L1-포스트 시그널링 정보는 수신기가 PLP를 디코딩하는데 필요한 파라미터들을 포함하며, 특히 하나의 신호 프레임 동안에 걸쳐 동일하게 적용될 수 있는 정보들을 포함할 수 있다.
- [677] 도 53의 컨피규러블 L1-포스트 시그널링 정보에 포함되는 필드들의 상세한 설명은 다음과 같다.
- [678] SUB_SLICES_PER_FRAME 필드는 15비트가 할당되며, 하나의 신호 프레임에 포함되는 서브 슬라이스의 개수를 지시한다.
- [679] NUM_PLP 필드는 8비트가 할당되며, 현재 수퍼 프레임 내 PLP의 개수를 지시한다.
- [680] NUM_AUX 필드는 4비트가 할당되며, 보조 스트림(auxiliary stream)의 개수를 지시할 수 있다.
- [681] AUX_CONFIG_RFU 필드는 8비트가 할당되며, 향후 사용을 위한 영역이다.

- [682] 다음은 현재 시스템의 RF 개수(NUM_RF 필드 값-1)만큼 반복되는 for 루프(이하, 주파수 루프라 함)가 시그널링된다. 상기 NUM_RF 필드는 L1-프리 시그널링 정보에 시그널링되어 있다.
- [683] 이하는 주파수 루프에 포함되는 필드들의 상세한 설명이다.
- [684] RF_IDX 필드는 3 비트가 할당되며, RF 채널의 각 주파수의 인덱스를 지시한다.
- [685] FREQUENCY 필드는 32비트가 할당되며, RF 채널의 중심(center) 주파수를 지시한다.
- [686] 이하의 FEF_TYPE 필드, FEF_LENGTH 필드, FEF_INTERVAL 필드는 S2 필드의 LSB가 1인 경우 즉, S2='xxx1'로 표현되는 경우에만 사용되는 필드들이다.
- [687] FEF_TYPE 필드는 4비트가 할당되며, FEF(Future extension frame) 타입을 지시한다.
- [688] FEF_LENGTH 필드는 22비트가 할당되며, 관련된 FEF 파트의 기본 구간(elementary periods)의 개수를 표시한다.
- [689] FEF_INTERVAL 필드는 8비트가 할당되며, 두 FEF 파트 사이의 T2 프레임들의 개수를 표시한다.
- [690] NEXT_NGH_SUPERFRAME 필드는 8비트가 할당되며, 현재 수퍼 프레임과 다음 NGH 프레임을 포함하는 다음 수퍼 프레임 사이의 수퍼 프레임의 개수를 표시한다.
- [691] RESERVED_2 필드는 32비트가 할당되며, 향후 사용하기 위한 필드이다.
- [692] 다음은 보조 스트림의 개수(NUM_AUX 필드 값-1)만큼 반복되는 for 루프(이하, 보조 스트림 루프라 함)가 시그널링되며, 향후 사용을 위해 32비트의 AUX_RFU 필드를 포함한다.
- [693] 다음은 현재 수퍼 프레임 내 PLP의 개수(NUM_PLP 필드 값-1)만큼 반복되는 for 루프(이하, PLP 루프라 함)가 시그널링된다.
- [694] 이하의 필드들은 PLP 루프에 포함되는 필드들의 상세한 설명이다.
- [695] PLP_ID 필드는 8비트가 할당되며, 해당 PLP를 식별하는 식별자를 표시한다.
- [696] PLP_TYPE 필드는 3비트가 할당되며, 해당 PLP가 커먼 PLP 인지, Type1 데이터 PLP인지, Type2 데이터 PLP인지를 지시한다. 또한 상기 PLP_TYPE 필드는 해당 PLP가 복수개의 PLP 그룹에 포함되는 PLP인지, 하나의 PLP 그룹에만 포함되는 그룹 PLP인지를 지시한다.
- [697] PLP_PAYLOAD_TYPE 필드는 5비트가 할당되며, PLP 페이로드의 타입을 지시한다. 즉, PLP의 페이로드에 포함되는 데이터는 GFPS, GCS, GSE, TS, IP 등이 될 수 있으며, 이러한 식별은 PLP_PAYLOAD_TYPE 필드를 이용한다.
- [698] PLP_PROFILE 필드는 2비트가 할당되며, 해당 PLP의 프로파일을 지시한다. 즉, 해당 PLP가 필수적인(mandatory) PLP인지, 선택적인(optional) PLP인지를 지시한다. 예를 들어, 비디오 데이터의 PLP가 베이스 레이어를 전송하는 PLP와 인핸스먼트 레이어를 전송하는 PLP로 구분된다면, 베이스 레이어를 전송하는

PLP는 필수적인 PLP가 되고, 인헨스먼트 레이어를 전송하는 PLP는 선택적 PLP가 될 수 있다. 또한, 커먼 PLP는 필수적인 PLP에 해당된다. 즉, 수신기는 PLP_PORFILE 필드를 이용하여 모바일 수신기, 고정형 수신기 등 수신기 특성에 따라 현재 PLP로 전송되는 방송 서비스의 컴포넌트가 어떤 수신기에서 사용될 수 있는지를 확인하고, 수신기 특성에 따라 현재 PLP를 수신할 것인지 여부를 판단할 수 있다.

- [699] FF_FLAG 필드는 1비트가 할당되며, 만일 2개 이상의 RF 채널이 사용된다면, 고정된 주파수 모드를 지시한다.
- [700] FIRST_RF_IDX 필드는 3비트가 할당되며, 해당 PLP의 첫번째 신호 프레임의 RF 인덱스를 지시한다.
- [701] FIRST_FRAME_IDX 필드는 8비트가 할당되며, 해당 PLP의 첫번째 신호 프레임의 프레임 인덱스를 지시한다.
- [702] PLP_GROUP_ID 필드는 8비트가 할당되며, 해당 PLP와 관련된 PLP 그룹을 식별하는 식별자를 표시한다.
- [703] PLP_COD 필드는 3비트가 할당되며, 해당 PLP의 코드 레이트를 지시한다. 본 발명에서는 1/4, 1/3, 2/5, 1/2, 3/5, 2/3, 3/4, 4/5, 5/6 중 어느 하나의 코드 레이트가 해당 PLP에 사용될 수 있다.
- [704] PLP_MOD 필드는 3비트가 할당되며, 해당 PLP의 성상도 사이즈(즉, 변조 포맷)을 표시한다. 본 발명에서는 BPSK, QPSK, 16QAM, 64QAM, 256QAM 중 어느 하나의 변조 포맷(또는 변조 타입)이 사용될 수 있다.
- [705] PLP_MIMO_TYPE 필드는 2비트가 할당되며, 해당 PLP가 MIMO 타입인지, MISO 타입인지를 지시한다.
- [706] 일 예로, PLP_MOD 필드 값, 즉 성상도 사이즈는 PLP_MIMO_TYPE 필드와의 결합(combination)에 의해 결정될 수 있다. 만일 PLP_MIMO_TYPE 필드 값이 MISO를 지시하면, PLP_MOD 필드는 심볼 재매핑을 위해 사용된다. 만일 PLP_MIMO_TYPE 필드 값이 MIMO를 지시하면, PLP_MOD 필드는 MIMO 처리 후 그 결과로서 생기는 스펙트럼 효율을 갖는 성상도 사이즈로 해석된다.
- [707] PLP_ROTATION 필드는 1비트가 할당되며, PLP의 성상도 로테이션과 재매핑(remapping)의 사용 여부를 지시한다.
- [708] PLP_FEC_TYPE 필드는 2비트가 할당되며, 해당 PLP의 FEC 타입을 지시한다.
- [709] PLP_NUM_BLOCKS_MAX 필드는 10비트가 할당되며, FEC 블록들의 PLP 최대 개수를 지시한다.
- [710] FRAME_INTERVAL 필드는 8비트가 할당되며, 인터 프레임 인터리빙이 적용될 때 수퍼 프레임 내 T2 프레임 인터벌을 지시한다.
- [711] TIME_IL_LENGTH 필드는 8비트가 할당되며, 타임 인터리버 길이(또는 depth)를 표시한다.
- [712] TIME_IL_TYPE 필드는 1비트가 할당되며, 타임 인터리버의 타입을 지시한다.
- [713] IN_BAND_FLAG 필드는 1비트가 할당되며, 인밴드 시그널링의 존재 여부를

표시한다.

- [714] RESERVED_1 필드는 16비트가 할당되며, PLP 루프 내에서 향후 사용하기 위한 필드이다.
- [715] 상기 PLP 루프는 PLP_COMPONENT_TYPE 필드를 더 포함할 수 있다. 상기 PLP_COMPONENT_TYPE 필드는 8 비트가 할당되며, 해당 PLP를 통해 전송되는 데이터(또는 서비스 컴포넌트)의 종류를 지시한다. 그러므로 수신기는 PLP_COMPONENT_TYPE 필드를 기반으로 PLP를 통해 전송되는 컴포넌트의 타입이 베이스 레이어의 비디오 컴포넌트인지, 인헨스먼트 레이어의 비디오 컴포넌트인지, 오디오 컴포넌트인지 데이터 컴포넌트인지를 구별할 수 있다.
- [716] 본 발명에서는 PLP 그룹을 LLP(Link-Layer-Pipe)라 호칭할 수 있으며 상기 PLP_GROUP_ID 필드를 LLP_ID 필드로 호칭하는 것을 일 실시예로 한다. 특히 후술할 NIT는 L1 시그널링 정보에 포함된 PLP_GROUP_ID 필드와 동일한 PLP_GROUP_ID 필드를 포함하며, PLP 그룹과 연관된 전송 스트림을 식별하기 위한 transport_stream_id 필드를 포함할 수 있다. 따라서 수신기는 이를 통해, 특정 스트림이 어떤 PLP 그룹과 연관되어 있는지를 알 수 있다. 즉, 동일한 PLP_GROUP_ID를 가지는 PLP들을 통해 전송되는 스트림(예, TS)을 동시에 디코딩하기 위하여 NIT의 transport_stream_id 필드가 지시하는 스트림들을 며징하여 하나의 서비스 스트림을 복원할 수 있다.
- [717] 따라서 방송 신호가 TS 형태로 전송되는 경우, 수신기는 동일한 PLP_GROUP_ID 필드를 가진 PLP들을 며징하여, 원래의 TS를 복구할 수 있다.
- [718] 만약 방송 신호가 IP 형태로 전송되는 경우, 수신기는 PLP_GROUP_ID 필드를 이용하여 하나의 서비스에 관련된 서비스 컴포넌트들을 찾을 수 있으며, 이러한 서비스 컴포넌트들을 며징하여 하나의 서비스를 복원할 수 있다. 따라서 수신기에서는 동일한 PLP_GROUP_ID를 가지고 있는 PLP들을 동시에 수신할 수 있어야 한다.
- [719] 도 53에서 컨피규러블 L1-포스트 시그널링 정보에 포함되는 필드들 및 그 값의 의미는 본 발명의 이해를 돕기 위한 실시예들이며, 컨피규러블 L1-포스트 시그널링 정보에 포함될 수 있는 필드 및 그 값의 의미는 당업자에 의해 용이하게 변경될 수 있으므로 본 발명은 상기 실시예로 한정되지 않을 것이다.
- [720] 도 54는 본 발명에 따른 다이나믹 L1-포스트 시그널링 정보의 선택스 구조에 대한 일 실시예를 보이고 있다. 다이나믹 L1-포스트 시그널링 정보는 수신기가 PLP를 디코딩하는데 필요한 파라미터들을 포함하며, 특히 현재 전송되고 있는 신호 프레임에 해당하는 특징적인 정보들을 포함한다. 또한 다이나믹 L1-포스트 시그널링 정보는 수신기에서 슬라이싱을 효율적으로 처리할 수 있도록 인밴드에 시그널링 될 수도 있다.
- [721] 도 54의 다이나믹 L1-포스트 시그널링 정보에 포함되는 필드들의 상세한 설명은 다음과 같다.
- [722] FRAME_IDX 필드는 8비트가 할당되며, 수퍼 프레임 내 현재 신호 프레임의

인덱스를 나타낸다. 일 예로, 수퍼 프레임 내 첫번째 신호 프레임의 인덱스는 0으로 설정된다.

- [723] SUB_SLICE_INTERVAL 필드는 22비트가 할당되며, 같은 PLP 내 두 서브슬라이스 사이의 OFDM 셀의 개수를 표시한다.
- [724] TYPE_2_START 필드는 22비트가 할당되며, Type2 데이터 PLP들의 OFDM 셀들 중 시작 포지션을 표시한다.
- [725] L1_CHANGE_COUNTER 필드는 8비트가 할당되며, L1 컨피규레이션(configuration)(예를 들면, L1 프리 시그널링에 포함된 필드들의 내용 또는 L1 포스트 시그널링의 컨피규러블 파트의 내용)이 바뀌기 전에 남아있는 수퍼 프레임의 개수를 나타낸다.
- [726] START_RF_IDX 필드는 3비트가 할당되며, 다음 신호 프레임의 시작 RF 인덱스를 표시한다.
- [727] RESERVED_1 필드는 8비트가 할당되며, 향후 사용을 위한 필드이다.
- [728] NEXT_NGH_FRAME 필드는 8비트가 할당되며, S2 필드의 LSB가 1인 경우 즉, S2='xxx1'로 표현되는 경우에만 사용된다. NEXT_NGH_SUPERFRAME 필드는 NGH 프레임을 포함하는 다음 수퍼 프레임 내 첫번째 T2 프레임과 다음 NGH 프레임 사이의 T2 또는 FEF 프레임들의 개수를 표시한다. 상기 NEXT_NGH_FRAME 필드와 NEXT_NGH_SUPERFRAME 필드는 수신기가 다음 NGH 프레임으로 호핑할 양을 계산하는데 이용될 수 있다. 즉, 상기 NEXT_NGH_FRAME 필드와 NEXT_NGH_SUPERFRAME 필드는 FEF와 믹스된 많은 T2 프레임들이 있고, 모든 FEF들이 NGH 프레임만을 위해 사용되지 않을 때 효율적인 호핑 메커니즘을 제공한다. 특히 수신기는 수퍼 프레임 내 모든 신호 프레임들의 P1 시그널링 정보를 검출하여 디코딩하지 않고도 다음 NGH 프레임으로 직접 호핑할 수 있다.
- [729] 다음은 현재 수퍼 프레임 내 PLP의 개수(NUM_PLP 필드 값-1)만큼 반복되는 for 루프(이하, PLP 루프라 함)가 시그널링된다.
- [730] PLP_ID 필드, PLP_START 필드, PLP_NUM_BLOCKS 필드는 PLP 루프에 포함되며, 상기 필드들의 상세한 설명은 다음과 같다.
- [731] PLP_ID 필드는 8비트가 할당되며, PLP를 식별하는 식별자를 표시한다.
- [732] PLP_START 필드는 22비트가 할당되며, 현재 PLP의 OFDM 셀들의 시작 포지션을 표시한다.
- [733] PLP_NUM_BLOCKS 필드는 10비트가 할당되며, 현재 PLP와 관련된 FEC 블록들의 개수를 표시한다.
- [734] RESERVED_2 필드는 8비트가 할당되며, PLP 루프에서 향후 사용하기 위한 필드이다.
- [735] RESERVED_3 필드는 8비트가 할당되며, 향후 사용하기 위한 필드이다.
- [736] 이하는 보조 스트림 루프에 포함되는 필드이다.
- [737] 다음은 보조 스트림의 개수(NUM_AUX 필드 값-1)만큼 반복되는 for 루프(이하,

보조 스트림 루프라 함)가 시그널링되며, 향후 사용을 위해 48비트의 AUX_RFU 필드를 포함한다.

[738] 도 54에서 다이내믹 L1-포스트 시그널링 정보에 포함되는 필드들 및 그 값의 의미는 본 발명의 이해를 돕기 위한 실시예들이며, 다이내믹 L1-포스트 시그널링 정보에 포함될 수 있는 필드 및 그 값의 의미는 당업자에 의해 용이하게 변경될 수 있으므로 본 발명은 상기 실시예로 한정되지 않을 것이다.

[739] 한편, 본 발명은 컨피규러블 L1-포스트 시그널링 정보 내 PLP 루프의 PLP_GROUP_ID 필드, PLP_TYPE 필드, PLP_COMPONENT_TYPE 필드, 및 PLP_PROFILE 필드 중 적어도 하나를 이용하여 PLP 또는 PLP와 서비스 컴포넌트들의 연관 관계를 시그널링할 수 있다. 또한 PLP_COD 필드 및 PLP_MOD 필드를 이용하여 PLP의 모바일 성능 및 데이터 통신 특성과 같은 동작 특성을 알 수 있다.

[740] 다음은 PLP_ID 필드, PLP_GROUP_ID 필드, PLP_COMPONENT_TYPE 필드 및 PLP_PROFILE 필드 등을 이용하여 PLP 또는 PLP와 서비스 컴포넌트들의 연관 관계를 시그널링하는 시그널링 방법에 대해 설명하고자 한다.

[741] 이하 본 발명에서는 3가지 실시예의 시그널링 방법들을 설명한다. 3가지의 실시예들은 방송 신호가 TS 형태로 전송되는 경우와 IP 형태로 전송되는 경우로 나누어질 수 있다. 제 1, 제 2 실시예는 TS 형태의 방송 신호를 전송하는 경우의 시그널링 방법이며, 제 3 실시예는 IP 형태의 방송 신호를 전송하는 경우의 시그널링 방법이다.

[742] 각 실시예를 간략히 설명하면,

[743] 제 1 실시예는 수신기에서 PLP 그룹과 서비스의 연관관계를 이용하여 동일한 PLP 그룹에 포함된 PLP들을 머징하여 하나의 TS를 복원할 수 있을 뿐 만 아니라, PLP에 포함된 서비스를 구성하는 컴포넌트와 서비스의 관계를 이용하여, 수신기의 특성에 따라 원하는 PLP를 선택적으로 수신할 수 있는 시그널링 방법이다.

[744] 제 2 실시예는 제 1 실시예와 유사하나, 동일한 서비스를 구성하는 컴포넌트에 관한 정보를 베이스 PLP를 통해 전송하여, 피지컬 레이어에서 수신기가 원하는 서비스를 구성하는 PLP를 선택적으로 수신할 수 있는 시그널링 방법이다.

[745] 제 3 실시예는 IP 형태의 방송 신호를 전송하는 경우, 수신기가 서비스와 서비스에 포함되는 컴포넌트들을 전송하는 PLP의 연관관계를 통해 동일한 PLP 그룹에 포함된 PLP들을 전송하는 컴포넌트들을 머징하여 하나의 서비스를 복원할 수 있는 시그널링 방법이다.

[746] 제1 내지 제3 실시예에 따른 PLP, TS(또는 IP 스트림), 서비스, 컴포넌트들간의 연관 관계에 대한 L1 시그널링 정보, L2 시그널링 정보, PAT/PMT 등의 시그널링은 방송 신호 송신 장치(또는 송신기라 함)의 인풋 프리-프로세서 또는 인풋 프로세서에서 수행될 수도 있고, BICM 모듈에서 수행될 수도 있다.

[747] 일 실시예로, 입력 스트림이 TS 포맷이라면, 도 7과 같은 인풋

프리-프로세서에서 L1 시그널링 정보와 L2 시그널링 정보의 시그널링이 수행되고, PAT/PMT를 포함하는 PLP, 서비스를 구성하는 컴포넌트 PLP들을 생성한다. 여기서, L2 시그널링 정보는 NIT, SDT 등을 포함할 수 있다.

[748] 다른 실시예로, 입력 스트림이 IP 스트림 포맷이라면 도 11과 같은 인풋 프리-프로세서에서 L1 시그널링 정보와 L2 시그널링 정보의 시그널링이 수행되고, ESG, 프로바이더 정보, 부트 스트랩 정보 등을 포함하는 PLP, 서비스를 구성하는 컴포넌트 PLP들을 생성한다. 여기서, L2 시그널링 정보는 IP 정보 테이블을 포함할 수 있다.

[749] 또 다른 실시예로, 도 52 내지 도 54과 같은 L1 시그널링 정보의 시그널링은 도 16의 인풋 프로세서 내 L1 시그널링 제네레이터에서 수행될 수도 있다.

[750] 이때 인풋 프리-프로세서에서 생성된 PLP들은 MISO 방식으로 인코딩되어 전송될 수도 있고, MIMO 방식으로 인코딩되어 전송될 수도 있다. 본 발명은 MISO 방식으로 전송되는 PLP 데이터를 MISO PLP 데이터라 하고, MIMO 방식으로 전송되는 PLP 데이터를 MIMO PLP 데이터라 한다.

[751] 일 실시예로, BICM 모듈, 프레임 빌더, OFDM 제네레이터가 도 17 내지 도 19와 같다면, MIMO PLP 데이터는 도 17의 BICM 모듈의 MIMO 인코더에서 MIMO 인코딩이 수행되고, MISO PLP 데이터는 도 19의 OFDM 제네레이터의 MISO 인코더에서 MISO 인코딩이 수행된다. 또한 L1 시그널링 정보도 도 19의 OFDM 제네레이터의 MISO 인코더에서 MISO 인코딩이 수행된다.

[752] 다른 실시예로, BICM 모듈, 프레임 빌더, OFDM 제네레이터가 도 20 내지 도 22와 같다면, MISO PLP 데이터와 MIMO PLP 데이터는 도 20의 BICM 모듈의 MISO 인코더와 MIMO 인코더에서 각각 MISO 인코딩과 MIMO 인코딩이 수행된다. 또한 L1 시그널링 정보도 도 20의 BICM 모듈의 MISO 인코더에서 MISO 인코딩이 수행된다.

[753] 한편 방송 신호 수신 장치(또는 수신기라 함)는 프레임 디매퍼, BICM 디코더, 아웃풋 프로세서 중 적어도 하나에서 PLP, TS(또는 IP 스트림), 서비스, 컴포넌트들간의 연관 관계가 시그널링된 L1/L2 시그널링 정보, PAT/PMT 또는 ESG, 프로바이더 정보, 부트 스트랩 정보 등을 포함하는 PLP, 컴포넌트들을 포함하는 PLP들의 디코딩을 수행하는 것을 일 실시예로 한다.

[754] 일 실시예로, OFDM 디모듈레이터, 프레임 디매퍼, BICM 디코더가 도 31, 도 34, 도 35와 같다면, MISO 인코딩되어 수신된 MISO PLP 데이터는 도 31의 OFDM 디모듈레이터의 MISO 디코더에서 MISO 디코딩이 수행되고, MIMO 인코딩되어 수신된 MIMO PLP 데이터는 도 35의 BICM 디코더의 MIMO 디코더에서 MIMO 디코딩이 수행된다. 또한 L1 시그널링 정보는 도 31의 OFDM 디모듈레이터의 MISO 디코더에서 MISO 디코딩이 수행된다.

[755] 다른 실시예로, OFDM 디모듈레이터, 프레임 디매퍼, BICM 디코더가 도 36 내지 도 38과 같다면, MISO 인코딩되어 수신된 MISO PLP 데이터와 MIMO 인코딩되어 수신된 MIMO PLP 데이터는 도 38의 BICM 디코더의 MISO

디코더와 MIMO 디코더에서 각각 MISO 디코딩과 MIMO 디코딩이 수행된다. 또한 L1 시그널링 정보도 도 38의 BICM 디코더의 MISO 디코더에서 MISO 디코딩이 수행된다.

[756] 그리고 MISO PLP 데이터와 MIMO PLP 데이터 중 적어도 하나를 선택하여 디코딩을 수행하는 과정은 아래의 제1 내지 제3 실시예에 따라 달라진다. 즉, 제1 내지 제3 실시예 중 적어도 하나를 통해 서비스를 구성하는 컴포넌트들이 어느 PLP들에 포함되어있는지를 알 수 있다. 이 결과에 따라 특정 서비스를 구성하는 PLP들이 도 34 또는 도 37의 프레임 디매퍼에서 선택되어 출력되고, 선택되어 출력되는 PLP들은 도 35 또는 도 38의 BICM 디코더에서 에러 정정 디코딩된 후 도 40의 아웃풋 프로세서에서 하나의 서비스로 머징된다.

[757] 다른 실시예로, 입력 스트림이 TS 포맷이라면 도 41과 같은 방송 신호 수신 장치에서 전술한 과정을 수행할 수도 있다. 즉, 프레임 디매퍼(210200), PLP 디인터리빙 및 디모듈레이터 모듈(210500), L1 디코더(210300), BBF 디코더 및 널 패킷 재구축 모듈(210600) 중 적어도 하나에서 PLP, TS, 서비스, 컴포넌트들간의 연관 관계가 시그널링된 L1/L2 시그널링 정보, PAT/PMT를 포함하는 PLP, 컴포넌트들을 포함하는 PLP들의 디코딩을 수행할 수 있다. 특히 본 발명은 L1 디코더(210300)에서 PLP, TS, 서비스, 컴포넌트들간의 연관 관계가 시그널링된 L1/L2 시그널링 정보, PAT/PMT를 포함하는 PLP를 디코딩하고, PLP 셀렉팅 모듈(210400)은 L1 디코더(210300)의 디코딩 결과에 따라 특정 서비스를 구성하는 컴포넌트들의 PLP만이 프레임 디매퍼(210200)에서 출력되도록 프레임 디매퍼(210200)를 제어하는 것을 일 실시예로 한다. 프레임 디매퍼(210200)에서 선택되어 출력되는 PLP들은 해당 PLP 디인터리빙 및 디모듈레이터 모듈과 BBF 디코더 및 널 패킷 재구축 모듈을 거친 후 TS 머저에서 하나의 서비스로 머징된다. 본 발명은 PSI/SI 특히 PAT/PMT를 전송하는 PLP를 베이스 PLP라 하기도 한다.

[758] 또 다른 실시예로, 입력 스트림이 IP 스트림 포맷이라면 도 42와 같은 방송 신호 수신 장치에서 전술한 과정을 수행할 수 있다. 즉, 프레임 디매퍼(220200), PLP 디인터리빙 및 디모듈레이터 모듈(220500), L1 디코더(220300), BBF 디코더(220600) 중 적어도 하나에서 PLP, IP 스트림, 서비스, 컴포넌트들간의 연관 관계가 시그널링된 L1/L2 시그널링 정보, ESG, 부트 스트랩 정보, 프로바이더 정보 등을 포함하는 PLP, 컴포넌트들을 포함하는 PLP들의 디코딩을 수행할 수 있다. 특히 본 발명은 L1 디코더(220300)에서 PLP, IP 스트림, 서비스, 컴포넌트들간의 연관 관계가 시그널링된 L1/L2 시그널링 정보, ESG, 부트 스트랩 정보, 프로바이더 정보 등을 포함하는 PLP를 디코딩하고, PLP 셀렉팅 모듈(220400)은 L1 디코더(220300)의 디코딩 결과에 따라 특정 서비스를 구성하는 컴포넌트들의 PLP만이 프레임 디매퍼(220200)에서 출력되도록 프레임 디매퍼(220200)를 제어하는 것을 일 실시예로 한다. 프레임 디매퍼(220200)에서 선택되어 출력되는 PLP들은 해당 PLP 디인터리빙 및 디모듈레이터 모듈과 BBF

디코더를 거친 후 해당 버퍼로 출력된다. 지금까지 설명은 아래의 제1 내지 제 3 실시예 중 적어도 하나에 적용된다.

[759] 이하 각 실시예에 대해 구체적으로 살펴본다.

[760]

[761] 제 1 실시예(도 55 내지 도 57)

[762] 본 발명의 제 1 실시예에서는 TS 포맷의 방송 신호를 수신하는 경우, 서비스와 PLP 그룹의 연관관계를 이용하여 시그널링하는 방법뿐만 아니라 현재 TS의 타입을 파악하고, 각 PLP에 포함된 컴포넌트에 관한 정보를 획득하여 이를 바탕으로 TS 및 PLP를 선택적으로 수신할 수 있는 시그널링 방법을 제공하고자 한다.

[763] 도 55에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 L1 시그널링 정보 영역(508100)은 복수의 PLP 각각과 관련된 정보들, 즉, PLP_GROUP ID 필드, PLP_ID 필드, PLP_COMPONENT_TYPE 필드 등을 포함하는 것을 일 실시예로 한다. 또한 L2 시그널링 정보 영역(508200)은 NIT 및 SDT를 포함하는 것을 일 실시예로 한다. NIT는 L1 시그널링 정보 영역(508100)에 포함된 PLP_GROUP_ID 필드와 동일한 PLP_GROUP_ID 필드 및 transport_stream_id 필드를 포함하며, 이를 통해 수신기는 특정 TS가 어떤 PLP 그룹과 연관되어 있는지를 알 수 있다. 또한 SDT는 NIT에 포함된 transport_stream_id와 동일한 transport_stream_id 필드 및 service_id 필드를 포함하며, 이를 통해 수신기는 특정 전송 프레임을 통해 전송되는 서비스를 각각 구별하여 선택할 수 있다. 또한 PMT는 SDT에 포함된 service_id 필드와 매칭되는 program_number 필드를 포함하는 것을 일 실시예로 한다. 이를 통해 수신기는 선택된 서비스에 대응되는 프로그램 번호를 확인할 수 있다. 또한 PMT는 stream type 필드, PLP_ID 필드 및 PLP_COMPONENT_TYPE 필드를 포함하는 것을 일 실시예로 한다. 이 경우 수신기에서는 stream type 필드를 통해 현재 스트림의 타입을 파악하고, PLP_COMPONENT_TYPE 필드를 통해 현재 PLP에 포함된 컴포넌트 타입을 파악하여 선택적으로 PLP를 디코딩할 수 있다.

[764] 결과적으로 수신기는 SDT로부터 service_id 필드를 획득하여 전송 프레임에 포함된 서비스들 중 원하는 서비스를 식별할 수 있으며, NIT를 통해 상기 서비스를 전송하는 TS와 연관된 PLP 그룹을 식별할 수 있다. 이후 수신기는 L1 시그널링 정보의 PLP_GROUP_ID 필드 값에 의해 식별되는 PLP 그룹에 포함되는 PLP들을 디코딩하여 하나의 서비스의 TS를 복구한다. 뿐만 아니라 PLP_COMPONENT_TYPE 필드와 PLP_ID 필드를 이용하여 PLP를 선택적으로 디코딩하여 수신기 특성에 맞는 영상을 제공한다.

[765] 이하 제 1 실시예에 따른 L1 시그널링 정보, NIT, SDT 및 PMT에 대해 설명한다.

[766] 제 1 실시예에 따른 L1 시그널링 정보는 도 52 내지 도 54에서 설명한 L1 시그널링 정보와 동일한 필드를 포함하므로 구체적인 설명은 생략한다.

[767] NIT는 주어진 네트워크를 통해 전송되는 멀티플렉서/TS의 피지컬 구성에

관련된 정보 및 네트워크 자체의 특성에 대한 정보들을 전송하는 테이블이다. 수신기는 NIT로부터 TS에 관한 정보를 얻을 수 있다.

- [768] 제 1 실시예의 NIT는 network_id 필드, transport_stream_id 필드 및 delivery_system_descriptor를 포함하는 것을 일 실시예로 한다.
- [769] 다음은 NIT에 포함된 각 필드를 설명한다.
- [770] network_id 필드는 현재 방송 신호가 전송되는 네트워크를 식별하기 위해 사용되는 필드이다.
- [771] transport_stream_id 필드는 현재 전송되는 TS를 식별하기 위해 사용되는 필드이다.
- [772] delivery_system_descriptor는 TS를 PLP와 전송 시스템에 매칭시키기 위해 필요한 필드들을 포함할 수 있다. 특히 본 발명의 delivery_system_descriptor는 L1 시그널링 정보에 포함된 PLP_GROUP_ID 필드와 동일한 PLP_GROUP_ID 필드를 포함하는 것을 일 실시예로 한다.
- [773] 또한 delivery_system_descriptor는 system_id 필드, system_parameters() 필드, 및 cell_parameters() 필드를 포함할 수 있다.
- [774] system_id 필드는 전송되는 방송 네트워크 고유의 시스템을 식별하기 위해 사용되는 필드이다.
- [775] system_parameters() 필드는 SISO/MIMO 여부, 대역폭(bandwidth), 가드 인터벌(guard interval), 전송 모드(transmission mode) 등 전송 시스템 특성을 나타내는 파라미터들을 포함할 수 있다.
- [776] cell_parameters() 필드는 중심 주파수(center frequency), 셀 식별자 등 셀 정보를 나타내는 파라미터들을 포함할 수 있다.
- [777] SDT는 하나의 전송 프레임에 포함된 복수개의 서비스에 대한 정보를 포함하고 있는 테이블이다. 본 발명의 제 1 실시예에 따른 SDT는 transport_stream_id 필드, 서비스 루프를 포함할 수 있으며, 상기 서비스 루프는 전송 프레임에 포함된 서비스의 개수만큼 반복되며, service_id 필드를 포함한다.
- [778] 다음은 SDT에 포함된 각 필드를 설명한다.
- [779] transport_stream_id 필드는 NIT에 포함된 transport_stream_id 필드와 동일하므로 구체적인 설명은 생략한다.
- [780] service_id 필드는 전송 프레임에 포함된 복수개의 서비스를 식별하기 위해 사용되는 필드이다.
- [781] PMT는 각각의 서비스에 포함되는 스트림들의 타입을 지시하거나, 스트림들을 식별하는 PID 정보를 포함하는 테이블이다.
- [782] 본 발명의 제 1 실시예에 따른 PMT는 PLP를 통해 전송될 수 있으며, 전송측에서는 데이터와 동일하게 처리하여 전송할 수 있다. 또한 PMT는 program_number 필드, PID 루프를 포함할 수 있다.
- [783] 이하 도 55에 도시된 PMT에 포함된 각 필드를 설명한다.
- [784] program_number 필드는 현재 TS 내의 각 프로그램(또는 서비스)을 식별하기

위해 사용되는 필드로써 SDT의 service_id 필드와 매칭된다. PID 루프는 프로그램(또는 서비스)을 구성하는 비디오, 오디오 등의 개별 비트 스트림이 전송되는 TS 패킷의 PID 정보(elementary_PID), 스트림 타입(stream_type 필드), 및 component_id_descriptor를 포함할 수 있다. stream_type 필드는 elementary_PID 필드에서 표시된 PID 값을 갖는 TS 패킷에 들어있는 ES의 종류 및 인코딩 정보를 표시한다. 본 발명에 따른 스트림 타입에는 SVC 스트림, AVC 스트림등이 포함될 수 있다.

- [785] elementary_PID 필드는 ES(Elementary Stream)의 식별자를 표시한다. 즉, ES를 전송하는 TS 패킷을 식별하기 위해 사용되는 필드이다.
- [786] component_id_descriptor는 PLP_ID 필드 및 PLP_COMPONENT_TYPE 필드를 포함하는 것을 일 실시예로 한다. PLP_ID 필드 및 PLP_COMPONENT_TYPE 필드는 L1 시그널링 정보에 포함된 PLP_ID 필드 및 PLP_COMPONENT_TYPE 필드와 동일하므로 구체적인 설명은 생략한다.
- [787] 따라서 수신기는 복수개의 스트림 타입이 존재하는 경우, stream_type 필드를 통하여 스트림을 식별하여 선택할 수 있다. 또한 PLP_COMPONENT_TYPE 필드를 이용하여 PLP가 전송하는 컴포넌트가 베이스 레이어인지 인헨스먼트 레이어인지를 확인하고, 수신기의 특성에 따라 인헨스먼트 레이어의 PLP를 선택적으로 디코딩할 수 있다.
- [788] 도 56은 도 55의 PMT에 포함되는 component_id_descriptor를 좀 더 상세하게 나타낸 선택스 구조로서, L1 시그널링 정보의 PLP_COMPONENT_TYPE 필드와 TS를 연결시켜주기 위해 사용된다.
- [789] component_id_descriptor는 descriptor_tag 필드, descriptor_length 필드, system_id 필드, PLP_ID 필드 및 PLP_COMPONENT_TYPE 필드를 포함할 수 있다. PLP_ID 필드는 해당 스트림 타입의 PID 서브 스트림과 매칭되는 PLP를 식별하기 위해 사용될 수 있다.
- [790] 각 필드의 내용은 도 53 내지 도 55에서 상술한 바와 동일하므로 구체적인 설명은 생략하기로 한다.
- [791] 도 57은 본 발명의 제 1 실시예에 따른 수신기의 서비스 스캔 방법에 대한 플로우 차트이다.
- [792] 수신기는 튜닝을 통해 특정 채널로 전송되는 TS 형태의 방송 신호를 수신한다(S510100). 이 경우, 사용자가 원하는 서비스를 수신하기 위해서는 채널을 통해 전송되는 전송 프레임에 포함된 서비스를 식별할 수 있는 정보들이 필요하다. 이 과정은 도면에는 도시된 바 없으나 수신기의 튜너에서 수행될 수 있으며 설계자의 의도에 따라 변경 가능하다.
- [793] 수신기는 전송 프레임에 포함된 L1 시그널링 정보를 디코딩하여 PLP ID, PLP 그룹 ID 및 시스템 ID 등을 획득한다 (S510200). 이후 수신기는 디코딩된 PLP 그룹 ID를 기반으로 PLP 그룹들을 식별하여 원하는 PLP 그룹을 선택하고, L2 시그널링 정보 및 PSI/SI을 포함하는 PLP를 디코딩한다 (S510300). 수신기는

디코딩된 L2 시그널링 정보에 포함된 NIT 및 SDT를 디코딩하고, PLP에 포함된 PAT/PMT를 디코딩할 수 있으며, 전송 시스템 및 PLP 구조에 관한 정보와 연관된 서비스 정보를 저장할 수 있다(S510400).

- [794] 또한 수신기는 디코딩된 PMT에 포함된 stream_type 필드 및 PLP_COMPONENT_TYPE 필드를 이용하여, 현재 PLP가 전송하는 컴포넌트의 타입을 확인하고, 수신기의 특성에 따라 추가적으로 수신할 컴포넌트를 저장할 수 있다(S510500). 즉, 수신기는 상술한 stream_type 및 PLP_COMPONENT_TYPE 정보를 사용하여 수신기 특성에 따라 제공할 수 있는 서비스에 해당하는 컴포넌트를 추가로 수신/저장할 수도 있다.
- [795] 이후 수신기는 현재 선택한 PLP 그룹이 마지막 PLP 그룹인지 여부를 판단할 수 있다(S510600).
- [796] 판단 결과, 마지막 PLP 그룹이 아닌 경우, 수신기는 다시 S510300 단계로 돌아가 다음 PLP 그룹을 선택할 수 있으며, 마지막 PLP 그룹이라고 판단되는 경우, 수신기는 현재 채널이 마지막 채널인지 여부를 판단할 수 있다(S510600).
- [797] 판단 결과, 마지막 채널이 아닌 경우, 수신기는 다시 S510100 단계로 돌아가 다음 채널을 튜닝할 수 있고, 마지막 채널이라고 판단되는 경우, 저장된 서비스 정보를 이용하여 첫번째 서비스 또는 프리-셋 서비스를 튜닝할 수 있다(S510700).
- [798] 만일 방송 신호 수신 장치가 도 30 또는 도 49와 같다면 전술한 바와 같이 L1 시그널링 정보, L2 시그널링 정보, PSI/SI를 전송하는 PLP, 컴포넌트들을 포함하는 PLP들의 디코딩은 프레임 디매퍼, BICM 디코더, 아웃풋 프로세서 중 적어도 하나에서 수행될 수 있다. 만일 방송 신호 수신 장치가 도 41과 같다면 L1 시그널링 정보, L2 시그널링 정보, PSI/SI를 전송하는 PLP, 컴포넌트들을 전송하는 PLP들의 디코딩은 프레임 디매퍼, PLP 디인터리빙 및 디모듈레이터 모듈, L1 디코더, BBF 디코더 및 널 패킷 재구축 모듈 중 적어도 하나에서 수행될 수 있다. 또한 상기 스캔 과정은 별도의 컨트롤러에서 수행될 수 있다.
- [799]
- [800] 제 2 실시예(도 58 내지 도 62)
- [801] 도 58은 본 발명의 제 2 실시예에 따른 서비스와 PLP의 연관 관계를 나타낸 개념도이다.
- [802] 본 발명의 제 1 실시예에 따라 수신기에서 채널을 스캔하는 경우, 하나의 서비스에 포함되는 컴포넌트를 전송하는 PLP를 전부 검색하지 못할 수 있다. 서비스 별로 하나의 서비스에 포함되는 컴포넌트들이 각 PLP를 통해 전송되므로 PSI/SI를 포함하지 않는 PLP가 존재할 수 있기 때문이다.
- [803] 따라서 본 발명의 제 2 실시예에서는 복수개의 PLP 영역에 포함된 임의의 PLP에 PAT/PMT와 같은 PSI/SI를 전송하여, 하나의 서비스에 포함되는 컴포넌트를 전송하는 PLP를 전부 검색할 수 있도록 한다. 이와 같이 본 발명에서는 PAT/PMT와 같은 서비스 구성 정보를 전송하는 PLP를 베이스

PLP라고 호칭할 수 있다. 즉, 수신기는 베이스 PLP를 디코딩하면 하나의 서비스에 포함되는 나머지 컴포넌트 PLP들에 대한 정보를 획득할 수 있다.

- [804] 결과적으로 본 발명의 제 2 실시예에 따르면, 수신기는 TS를 전부 처리하여 시그널링 정보들을 획득하는 대신, 피지컬 레이어에서의 시그널링 정보를 처리하여 베이스 PLP에 포함된 시그널링 정보를 획득함으로써, 각 PLP에 대한 시그널링 정보를 획득할 수 있다.
- [805] 도 58에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 L1 시그널링 정보 영역(511100)은 복수의 PLP 각각과 관련된 정보들, 즉, PLP_GROUP ID 필드, PLP_ID 필드, PLP_COMPONENT_TYPE 필드, PLP_PROFILE 필드 등을 포함하는 것을 일 실시예로 한다. 또한 L2 시그널링 정보 영역(511200)은 NIT 및 SDT를 포함하는 것을 일 실시예로 한다. NIT는 L1 시그널링 정보 영역(511100)에 포함된 PLP_ID 필드와 매칭되는 BASE_PLP_ID 필드를 포함하는 것을 일 실시예로 하며, 이를 통해 수신기는 PMT/PAT를 전송하는 베이스 PLP를 식별할 수 있다. 또한 SDT는 NIT에 포함된 transport_stream_id와 동일한 transport_stream_id 필드 및 service_id 필드를 포함하는 것을 일 실시예로 하며, 이를 통해 수신기는 특정 전송 프레임을 통해 전송되는 서비스를 각각 구별하여 선택할 수 있다.
- [806] 또한 베이스 PLP를 통해 전송되는 PMT는 SDT에 포함된 service_id 필드와 매칭되는 program_number 필드를 포함하는 것을 일 실시예로 하며, 이를 통해 수신기는 선택된 서비스에 대응되는 프로그램 번호를 확인할 수 있다. 또한 PMT는 stream type 필드, PLP_ID 필드 및 PLP_PROFILE 필드를 포함하는 것을 일 실시예로 한다. 이 경우 수신기는 PMT에 포함된 stream type 필드를 통해 현재 스트림의 타입을 파악하고, PLP_ID 필드와 PLP_PROFILE 필드를 이용하여, PLP와 컴포넌트 연관관계를 파악하여 수신기에 맞는 PLP를 디코딩할 수 있다. 즉, 수신기는 PMT에 포함된 PLP_PROFILE 필드를 이용하여 수신기의 특성에 따라 표준 화질 서비스, 고화질 서비스 등의 차별화된 서비스 컴포넌트를 전송하는 PLP를 디코딩할 수 있다. 이를 통해 수신기의 특성에 부합하는 TS를 복원할 수 있다.
- [807] 결과적으로 수신기는 NIT에 포함된 BASE_PLP_ID 필드를 이용하여 베이스 PLP를 식별하여 선택하고, 베이스 PLP를 통해 전송되는 PMT를 디코딩할 수 있다. 또한 SDT에 포함된 service_id 필드를 통해 원하는 서비스의 식별자를 식별하고, PMT에 포함된 PLP_ID 필드들을 이용하여 선택된 서비스에 포함되는 컴포넌트들을 전송하는 PLP들을 전부 디코딩할 수 있을 뿐만 아니라 PLP_PROFILE 필드를 이용하여 수신기의 특성에 따라 특정 PLP를 디코딩할 수 있다.
- [808] 이하 제 2 실시예에 따른 L1 시그널링 정보 영역(511100), NIT, SDT 및 PMT에 대해 설명한다.
- [809] 제 2 실시예의 L1 시그널링 정보는 도 52 내지 도 54에서 설명한 L1 시그널링

정보와 동일하므로 구체적인 설명은 생략한다.

- [810] PLP_PROFILE 필드는 해당 PLP가 필수적인(mandatory) PLP인지, 선택적인(optional) PLP인지를 식별할 수 있다. 예를 들어, PLP를 통해 전송되는 컴포넌트가 베이스 레이어 또는 인헨스먼트 레이어로 구별되는 경우, 베이스 레이어를 전송하는 PLP는 필수적인 PLP가 되고, 인헨스먼트 레이어를 전송하는 PLP는 선택적인 PLP가 될 수 있다. 또한 베이스 PLP는 필수적인 PLP가 된다. 즉, 수신기는 PLP_PROFILE 필드를 이용하여 모바일 수신기, 고정형 수신기 등 수신기 특성에 따라 현재 PLP로 전송되는 PID 컴포넌트가 어떤 수신기에서 사용될 수 있는지를 확인하고, 수신기 특성에 따라 현재 PLP를 디코딩할 것인지 여부를 판단할 수 있다.
- [811] 제 2 실시예의 NIT는 도 55에서 설명한 제 1 실시예의 NIT와 동일하나 BASE_PLP_ID 필드를 더 포함할 수 있다.
- [812] BASE_PLP_ID 필드는 베이스 PLP를 식별하기 위해 사용되는 필드로, 베이스 PLP는 PMT/PAT 등 해당 서비스의 PSI/SI 정보를 전송할 수 있다. 또한 BASE_PLP_ID 필드는 NIT의 delivery_system_descriptor에 포함될 수 있다.
- [813] 제 2 실시예의 PMT는 program_number 필드, PID 루프를 포함하며, PID 루프는 stream_type 필드, component_id_descriptor를 포함하는 것을 일 실시예로 한다. component_id_descriptor는 PLP_PROFILE 필드 및 PLP_ID 필드를 포함하는 것을 일 실시예로 한다.
- [814] program_number 필드 및 PLP_ID 필드의 내용은 도 53 및 도 55에서 설명한 바와 동일하며, PLP_PROFILE 필드는 L1 시그널링 정보에 포함된 PLP_PROFILE 필드와 동일하므로 구체적인 설명은 생략하기로 한다.
- [815] 도 59는 도 58의 NIT에 포함되는 delivery_system_descriptor를 좀 더 상세하게 나타낸 신택스 구조로서, L1 시그널링 정보에 포함된 PLP_GROUP_ID 필드와 TS를 연결시켜주기 위해 사용된다.
- [816] 도 59에 도시된 바와 같이, delivery_system_descriptor는 descriptor_tag 필드, descriptor_length 필드, system_id 필드, PLP_GROUP_ID 필드, BASE_PLP_ID 필드 및 제 1 루프를 포함할 수 있다.
- [817] 제 1 루프는 descriptor_lenth 필드의 크기가 3보다 큰 경우 사용되며, system_parameters() 필드와 제 2 루프를 포함할 수 있다.
- [818] 제 2 루프는 cell_parameters() 필드를 포함할 수 있다.
- [819] 이하 각 필드를 설명한다.
- [820] descriptor_tag 필드는 해당 디스크립터가 delivery_system_descriptor 임을 지시한다.
- [821] descriptor_length 필드는 해당 디스크립터 내에서 이 필드부터 마지막 필드까지의 크기를 나타낸다.
- [822] system_id 필드는 전송되는 방송 네트워크 고유의 시스템을 식별하기 위해 사용되는 필드이다.

- [823] PLP_GROUP_ID 필드는 NIT의 transport_stream_id 필드와 매칭되어 머징될 PLP 그룹의 식별자를 표시한다. 기본적인 내용은 도 53에서 설명한 PLP_GROUP_ID 필드와 동일하므로 구체적인 설명은 생략한다.
- [824] BASE_PLP_ID 필드는 베이스 PLP를 식별하기 위해 사용되는 필드로, 베이스 PLP는 PMT/PAT 등 해당 서비스의 PSI/SI 정보를 전송할 수 있다.
- [825] 제 1 루프에 포함된 system_parameters() 필드는 SISO/MIMO 여부, 대역폭(bandwidth), 가드 인터벌(guard interval), 전송 모드(transmission mode) 등 전송 시스템 특성을 나타내는 파라미터들을 포함할 수 있다.
- [826] 제 2 루프에 포함된 cell_parameters() 필드는 중심 주파수(center frequency), 셀 식별자 등 셀 정보를 나타내는 파라미터들을 포함할 수 있다.
- [827] 도 60은 도 58의 PMT에 포함되는 component_id_descriptor를 좀 더 상세하게 나타낸 선택스 구조이다.
- [828] 도 60에 도시된 바와 같이, 본 발명의 제 2 실시예의 PMT의 PID 루프에 포함되는 component_id_descriptor는 도 55에 도시된 제 1 실시예의 component_id_descriptor와 동일하나, PLP_COMPONENT_TYPE 필드 대신 PLP_PROFILE 필드를 포함할 수 있다. PLP_PROFILE 필드의 내용은 도 58에 설명한 바와 동일하므로 구체적인 설명은 생략하기로 한다.
- [829] 도 61은 본 발명의 제 2 실시예의 PLP_PROFILE 필드의 일 실시예이다.
- [830] 도 61에 도시된 바와 같이 PLP_PROFILE 필드는 비트 단위의 선택터 형식으로 정보를 제공할 수 있다.
- [831] PLP_PROFILE 필드는 필드값에 따라 비디오 컴포넌트에 대한 정보를 나타낼 수 있다. 일 실시예로서, 0x00인 경우는 커먼 프로파일을 의미하며 어떤 수신기에서도 수신하여 사용할 수 있는 컴포넌트임을 나타낸다. 0x01인 경우는 모바일 수신기에서만 사용가능한 모바일 프로파일 컴포넌트임을 나타내며, 0x02인 경우는 HD 수신기(또는 고정형 수신기)에서만 사용 가능한 HD 프로파일 컴포넌트임을 나타내고, 0x03인 경우는 모바일 수신기 및 HD 수신기 모두에 적용될 수 있는 컴포넌트임을 나타낸다.
- [832] 도 62는 본 발명의 제 2 실시예에 따른 수신기의 서비스 스캔 방법에 대한 플로우 차트이다.
- [833] 수신기는 튜닝을 통해 TS 형태의 방송 신호를 수신한다(S515100). 이 경우, 사용자가 원하는 서비스를 수신하기 위해서는 채널을 통해 전송되는 전송 프레임에 포함된 서비스를 식별할 수 있는 정보들이 필요하다. 이 과정은 도면에는 도시된 바 없으나 수신기의 튜너에서 수행될 수 있으며 설계자의 의도에 따라 변경 가능하다.
- [834] 수신기는 전송 프레임에 포함된 L1 시그널링 정보를 디코딩하여 PLP ID, PLP 그룹 ID, PLP 컴포넌트 타입 정보, PLP 프로파일 정보, 시스템 ID 등을 획득한다(S515150). 이후 수신기는 디코딩된 PLP 그룹 ID를 기반으로 PLP 그룹들을 식별하여 원하는 PLP 그룹을 선택하고, L2 시그널링 정보를

디코딩한다(S515200). 또한 수신기는 L2 시그널링 정보에 포함된 NIT를 디코딩하고, NIT에 포함된 BASE_PLP_ID 필드를 이용하여, 각 서비스의 베이스 PLP를 찾는다(S515250). 이후 수신기는 NIT에 포함된 transport_stream_id 필드를 이용하여 PLP 그룹에 포함된 TS를 식별할 수 있으며, 베이스 PLP에 포함된 PMT를 디코딩한다(S515300). 수신기는 디코딩된 PMT의 컴포넌트 아이디 디스크립터 필드에 포함된 PLP_PROFILE 필드를 이용하여 모바일 수신기, HD 수신기 등 수신기 특성에 따라 현재 PLP로 전송되는 방송 서비스의 컴포넌트가 어떤 수신기에서 사용될 수 있는지를 확인하고, PLP_ID 필드를 이용하여 디코딩하고자 하는 PLP를 선택적으로 디코딩할 수 있다.

[835] 이후 수신기는 수신기의 특성을 고려하여 컴포넌트와 PLP의 관계에 관한 정보를 저장할 수 있다(S515350). 컴포넌트와 PLP의 관계에 관한 정보는 PMT의 PID 정보, 컴포넌트 아이디 디스크립터에 포함되는 PLP ID 등이 될 수 있다.

[836] 이후 수신기는 현재 TS가 PLP 그룹 내의 마지막 TS인지 여부를 판단할 수 있다(S515400).

[837] 마지막 TS가 아니라고 판단되는 경우, 수신기는 S515250 단계로 돌아가 NIT를 파싱하고 BASE_PLP_ID 필드를 통해 베이스 PLP를 획득할 수 있으며, 마지막 TS라 판단되는 경우, 수신기는 현재 PLP 그룹이 마지막 PLP 그룹인지 여부를 판단할 수 있다(S515450).

[838] 마지막 PLP 그룹이 아니라고 판단되는 경우, 수신기는 다시 S515200 단계로 돌아가 다음 PLP 그룹을 선택하고 베이스 PLP를 디코딩할 수 있으며, 마지막 PLP 그룹이라고 판단되는 경우, 수신기는 마지막 채널인지 여부를 판단할 수 있다(S515500).

[839] 마지막 채널이 아니라고 판단되는 경우, 수신기는 다시 S515100 단계로 돌아가 다음 채널을 튜닝할 수 있고, 마지막 채널이라고 판단되는 경우, 첫번째 서비스 또는 프리-셋 서비스를 튜닝할 수 있다(S515550).

[840] 만일 방송 신호 수신 장치가 도 30 또는 도 49와 같다면 전송한 바와 같이 L1 시그널링 정보, L2 시그널링 정보, PSI/SI를 전송하는 베이스 PLP, 컴포넌트들을 포함하는 PLP들의 디코딩은 프레임 디매퍼, BICM 디코더, 아웃풋 프로세서 중 적어도 하나에서 수행될 수 있다. 만일 방송 신호 수신 장치가 도 41과 같다면 L1 시그널링 정보, L2 시그널링 정보, PSI/SI를 전송하는 베이스 PLP, 컴포넌트들을 전송하는 PLP들의 디코딩은 프레임 디매퍼, PLP 디인터리빙 및 디모듈레이터 모듈, L1 디코더, BBF 디코더 및 널 패킷 재구축 모듈 중 적어도 하나에서 수행될 수 있다. 또한 상기 스캔 과정은 별도의 컨트롤러에서 수행될 수 있다.

[841]

[842] 제 3 실시예(도 63 내지 도 65)

[843] 도 63은 본 발명의 제 3 실시예에 따른 서비스와 PLP의 연관 관계를 나타낸 개념도이다.

[844] 제 3 실시예에는 IP 형태로 방송 신호를 전송하는 경우, 수신기에서 서비스 ID

어드레스와 PLP에 포함된 컴포넌트 타입 및 컴포넌트 어드레스에 관한 정보를 획득하고 동일한 PLP 그룹에 포함되는 PLP들을 머징하여 하나의 전송 스트림을 복구하기 위한 시그널링 방법이다.

- [845] 도 63에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 L1 시그널링 정보 영역(516100)은 복수의 PLP 각각과 관련된 정보들, 즉, PLP_GROUP_ID 필드, PLP_ID 필드 등을 포함하는 것을 일 실시예로 한다. 또한 L2 시그널링 정보 영역(516200)은 IP 정보 테이블을 포함하는 것을 일 실시예로 한다. IP 정보 테이블은 IP_address_list() 필드 및 디스크립터를 포함할 수 있다. IP_address_list() 필드는 부트 스트랩(Bootstrap) 정보를 수신하기 위한 IP 어드레스 정보를 포함하는 것을 일 실시예로 하며, 디스크립터는 L1 시그널링 정보 영역(516100)에 포함된 PLP_GROUP_ID 필드, PLP_ID 필드와 동일한 PLP_GROUP_ID 필드, PLP_ID 필드를 포함하는 것을 일 실시예로 한다. IP_address_list() 필드 및 디스크립터는 서로 페어를 이루고 있으므로, 이를 통해 수신기는 어떤 PLP 그룹이 특정 IP 스트림과 연관되어 있는지를 알 수 있다. 이후 수신기는 IP_address_list() 필드를 이용하여 부트 스트랩 정보를 수신할 수 있다. 부트 스트랩 정보는 boot_IP_address 필드를 포함하며 이를 통하여 수신기는 서비스 가이드 또는 브로드캐스트 콘텐츠 가이드 정보를 얻을 수 있는 IP 어드레스를 획득할 수 있다.
- [846] 이후 수신기는 수신한 부트 스트랩 정보를 통해 ESG(Electronic Service Guide)/BCG(Broadcast Content Guide)와 같은 서비스 가이드 정보를 수신할 수 있다. 서비스 가이드 정보 또는 브로드캐스트 콘텐츠 가이드 정보는 인터랙티브한 채널을 통해 수신될 수도 있고, 특정 PLP에 포함된 IP 스트림을 통하여 수신될 수도 있으며, 이는 설계자의 의도에 따라 가능하다. 수신기는 ESG/BCG에 포함된 service_id 필드, component_type 필드 및 component_IP_address 필드를 이용하여 원하는 서비스 및 서비스 컴포넌트를 식별하고 디코딩할 수 있다.
- [847] 결과적으로 수신기는 ESG/BCG에 포함된 component_IP_address 필드 또는 부트 스트랩 정보의 boot_IP_address 필드를 통해 각 서비스 및 서비스 컴포넌트의 IP 어드레스를 획득하고, IP 정보 테이블의 IP_address_list() 필드 및 PLP_GROUP_ID 필드를 통해 어떤 IP 스트림/패킷과 PLP 그룹이 연관되었는지를 알 수 있다. 이후 수신기는 L1 시그널링 정보 영역(516100)에 포함된 동일한 PLP_GROUP_ID 필드 값을 가지는 PLP에 포함된 서비스 컴포넌트들을 머징하여 하나의 서비스를 복원할 수 있다.
- [848] 이하 L1 시그널링 정보, IP 정보 테이블, 부트 스트랩 및 ESG/BCG에 대해 설명한다.
- [849] 제 3 실시예의 L1 시그널링 정보는 도 52 내지 도 54에서 설명한 L1 시그널링 정보와 동일한 필드들을 포함할 수 있으며, 수신기는 PLP_COMPONENT_TYPE 필드를 이용하여 ESG/BCG에 포함된 component_type 필드와 매칭이 되는지

여부를 판단할 수 있다.

- [850] 제 3 실시예의 IP 정보 테이블은, IP와 관련된 정보, 즉 IP 어드레스 등의 정보를 포함하는 테이블이다. 수신기는 IP 정보 테이블로부터 IP 스트림이 어떻게 전송되는지를 알 수 있다.
- [851] IP 정보 테이블은 IP_addr_location 루프를 포함할 수 있으며, IP_addr_location 루프는 target_IP_add_descriptor()와 IP/MAC_location_descriptor를 포함할 수 있다.
- [852] target_IP_add_descriptor()는 IP_address_list()필드를 포함할 수 있으며, IP_address_list()필드는 IP 어드레스와 관련된 정보들을 포함할 수 있다. 본 발명에서는 IP address/port 필드를 포함하는 것을 일 실시예로 한다. IP address/port 필드는 UDP 포트 개수에 따라 복수개가 될 수 있다. IP/MAC_location_descriptor는 IP/MAC_location_information 필드라 호칭할 수 있으며, L1 시그널링 정보에 포함된 PLP_COMPONENT_TYPE 필드와 IP 스트림을 연결시켜주기 위해 사용된다. IP/MAC_location_descriptor는 L1 시그널링 정보에 포함된 PLP_ID 필드, PLP_GROUP_ID 필드와 동일한 PLP_ID 필드, PLP_GROUP_ID 필드를 포함할 수 있다.
- [853] 이하 도 63에 도시된 bootstrap 및 ESG/BCG에 포함된 각 필드를 설명한다.
- [854] Bootstrap은 boot_IP_addr 필드를 포함할 수 있으며, boot_IP_addr 필드는 IP의 부팅 어드레스를 식별할 수 있다.
- [855] ESG/BCG는 NUM_SERVICE 루프를 포함할 수 있다. NUM_SERVICE 루프는 복수개의 서비스들마다 해당하는 service_name 필드, service_id 필드 및 NUM_COMPONENT 루프를 포함할 수 있다.
- [856] service_name 필드는 각 서비스의 명칭을 지시하기 위해 사용될 수 있으며, service_id 필드는 각 서비스를 식별하기 위해 사용될 수 있다.
- [857] NUM_COMPONENT 루프는 서비스에 포함되는 복수개의 컴포넌트들에 대한 정보를 포함하는 루프로, component_type 필드 및 component_IP_address 필드를 포함할 수 있다.
- [858] component_type 필드는 서비스의 컴포넌트 종류를 식별하기 위해 사용될 수 있으며, 본 발명에 따른 컴포넌트는 베이스 레이어의 비디오 컴포넌트, 인핸스먼트 레이어의 비디오 컴포넌트, 오디오 컴포넌트 및 데이터 컴포넌트 등을 포함할 수 있다. 또한 본 필드는 L1 시그널링 정보에 포함된 PLP_COMPONENT_TYPE 필드와 매칭될 수 있다.
- [859] component_IP_address 필드는 각 컴포넌트의 IP 어드레스를 식별할 수 있다.
- [860] 도 64는 본 발명의 제 3 실시예에 따른 IP/MAC_location_descriptor의 일 실시예를 나타낸 도면이다.
- [861] 도 64에 도시된 바와 같이, 발명의 제 3 실시예에 따른 IP/MAC_location_descriptor로써, 도 56에서 설명한 본 발명의 제 1 실시예에 따른 component_id_descriptor 필드와 동일한 필드들을 포함하나, PLP_COMPONENT_TYPE 필드 대신 PLP_GROUP_ID 필드를 포함할 수 있다. 각

필드의 내용은 도 53 및 도 56에서 상술한 바와 동일하므로 구체적인 설명은 생략하기로 한다.

[862] 도 65는 본 발명의 제 3 실시예에 따른 수신기의 서비스 스캔 방법에 대한 플로우 차트이다.

[863] 수신기는 튜닝을 통해 IP 형태의 방송 신호를 수신한다(S518100). 이 경우, 사용자가 원하는 서비스를 수신하기 위해서는 채널을 통해 전송되는 전송 프레임에 포함된 서비스에 관한 정보들이 필요하다. 이 과정은 도면에는 도시된 바 없으나 수신기의 튜너에서 수행될 수 있으며 설계자의 의도에 따라 변경 가능하다.

[864] 수신기는 전송 프레임에 포함된 L1 시그널링 정보를 디코딩 하여 PLP ID, PLP 그룹 ID 등을 획득한다(S518200). 이후 수신기는 디코딩된 PLP 그룹 ID를 통해 PLP 그룹들을 식별하여 원하는 PLP 그룹을 선택하고, L2 시그널링 정보 및 PSI/SI과 메타 데이터를 포함하는 PLP를 디코딩한다(S518300).

[865] 수신기는 디코딩된 L2 시그널링 정보에 포함된 IP 정보 테이블을 디코딩하고, PLP에 포함된 메타 데이터를 디코딩한다 (S518400). 또한 전송 시스템 및 PLP 구조에 관한 정보와 연관된 서비스 정보들을 획득하여 저장할 수 있다(S518400). 본 발명에 따른 서비스 정보들은 서비스 IP 어드레스, 컴포넌트 IP 어드레스등을 포함할 수 있다. 이후 수신기는 현재 선택한 PLP 그룹이 마지막 PLP 그룹인지 여부를 판단할 수 있다(S518500).

[866] 판단 결과, 마지막 PLP 그룹이 아닌 경우, 수신기는 다시 S518300 단계로 돌아가 다음 PLP그룹을 선택할 수 있으며, 마지막 PLP 그룹이라고 판단되는 경우, 수신기는 현재 채널이 마지막 채널인지 여부를 판단할 수 있다(S518600).

[867] 판단 결과, 마지막 채널이 아닌 경우, 수신기는 다시 S518100 단계로 돌아가 다음 채널을 튜닝할 수 있고, 마지막 채널이라고 판단되는 경우, 저장된 서비스 정보를 이용하여 첫번째 서비스 또는 프리-셋 서비스를 튜닝할 수 있다(S518700).

[868] 만일 방송 신호 수신 장치가 도 30 또는 도 49와 같다면 전술한 바와 같이 L1 시그널링 정보, L2 시그널링 정보, PSI/SI과 메타 데이터를 전송하는 PLP, 컴포넌트들을 포함하는 PLP들의 디코딩은 프레임 디메퍼, BICM 디코더, 아웃풋 프로세서 중 적어도 하나에서 수행될 수 있다. 만일 방송 신호 수신 장치가 도 42와 같다면 L1 시그널링 정보, L2 시그널링 정보, PSI/SI와 메타 데이터를 전송하는 PLP, 컴포넌트들을 전송하는 PLP들의 디코딩은 프레임 디메퍼, PLP 디인터리빙 및 디모듈레이터 모듈, L1 디코더, BBF 디코더 중 적어도 하나에서 수행될 수 있다. 또한 상기 스캔 과정은 별도의 컨트롤러에서 수행될 수 있다.

[869] 도 66은 본 발명에 따른 방송 신호를 송신하는 방법의 일 실시예를 보인 순서도이다. 먼저, 방송 서비스를 포함하는 입력 스트림을 패킷 식별자를 기반으로 복수개의 컴포넌트로 구분하여 복수개의 PLP를 생성하고, 복수개의 PLP를 식별하기 위한 시그널링 정보가 시그널링된 제1, 제2 시그널링 정보를

생성한다(S600100). 여기서 입력 스트림은 TS이고, 패킷 식별자는 PID인 것을 일 실시예로 한다. 또한 제1 시그널링 정보는 L1 시그널링 정보이고, 제2 시그널링 정보는 L2 시그널링 정보인 것을 일 실시예로 한다. 상기 단계 S600100은 인풋 프리-프로세서에서 수행되는 것을 일 실시예로 한다.

[870] 상기 단계 S600100이 수행되면, 복수개의 PLP와 제1, 제2 시그널링 정보에 대해 FEC 인코딩을 수행하고(S600200), 상기 FEC 인코드된 복수개의 PLP와 제1, 제2 시그널링 정보를 포함하는 전송 프레임을 생성한다(S600300). 상기 FEC 인코딩은 BICM 모듈의 FEC 인코더에서 수행되고, 전송 프레임의 생성은 프레임 빌더에서 수행되는 것을 일 실시예로 한다.

[871] 그리고 상기 전송 프레임에 특정 파일럿 패턴의 파일럿 신호를 삽입하고, 파일럿 신호가 삽입된 전송 프레임의 시작 위치에 프리앰블 포맷이 시그널링된 제1 프리앰블 신호와 파일럿 패턴 정보가 시그널링된 제2 프리앰블 신호를 삽입하여 전송한다(S600400). 여기서 제1 프리앰블 신호는 P1 시그널링 정보이고, 제2 프리앰블 신호는 AP1 시그널링 정보인 것을 일 실시예로 한다. 상기 단계 S600400은 OFDM 제네레이터에서 수행되는 것을 일 실시예로 한다.

[872] 상기 복수개의 PLP 중 하나는 상기 방송 서비스에 해당하는 프로그램 번호, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보가 시그널링된 PMT를 포함한다. 제1 시그널링 정보는 상기 복수개의 PLP를 포함하는 PLP 그룹을 식별하기 위한 PLP 그룹 식별 정보(PLP_GROUP_ID), 각 PLP를 식별하기 위한 PLP 식별 정보(PLP_ID), 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보(PLP_COMPONENT_TYPE)를 포함하며, 제2 시그널링 정보는 상기 PLP 그룹 식별 정보와 상기 방송 서비스를 식별하기 위한 서비스 식별 정보(SERVICE_ID)를 포함하는 것을 일 실시예로 한다. 여기서, 상기 PLP 그룹 식별 정보는 제1 시그널링 정보의 컨피규러블 L1-포스트 시그널링 정보와 제2 시그널링 정보의 NIT에 포함되고, 상기 서비스 식별 정보는 제2 시그널링 정보의 SDT에 포함되는 것을 일 실시예로 한다.

[873] 지금까지 설명한 본 발명은 상술한 실시예에 한정되지 않으며, 첨부된 청구범위에서 알 수 있는 바와 같이 본 발명이 속한 분야의 통상의 지식을 가진 자에 의해 변형이 가능하고 이러한 변형은 본 발명의 범위에 속한다.

발명의 실시를 위한 형태

[874] 전술한 바와 같이, 상기 발명의 실시를 위한 최선의 형태에서, 관련된 사항을 기술하였다.

산업상 이용가능성

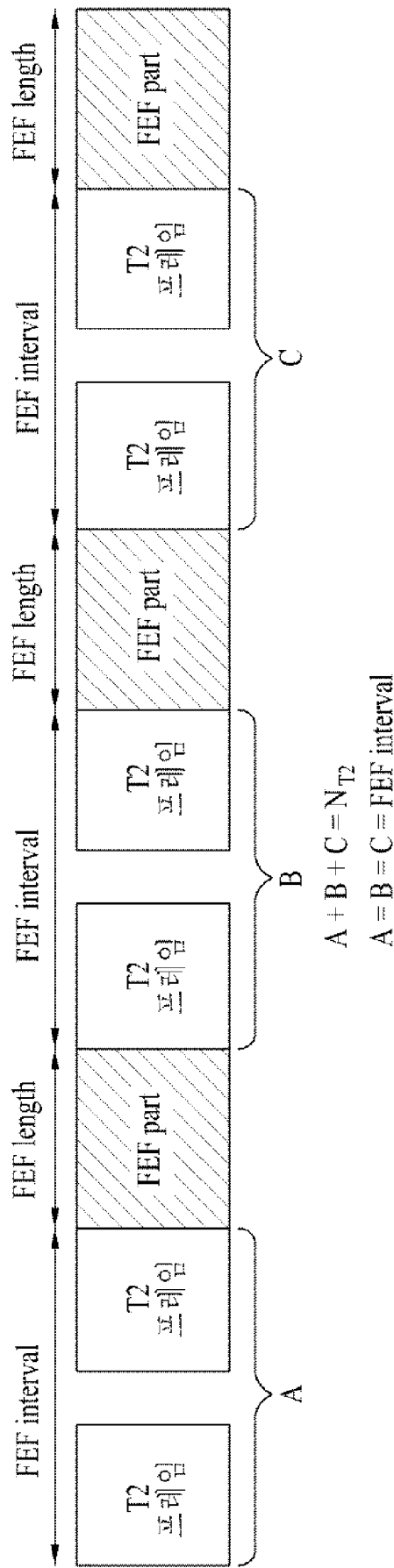
[875] 전술한 바와 같이, 본 발명은 디지털 방송 시스템에 전체적으로 또는 부분적으로 적용될 수 있다.

청구범위

[청구항 1]

방송 서비스를 포함하는 입력 스트림을 패킷 식별자를 기반으로 복수개의 컴포넌트로 구분하여 복수개의 PLP를 생성하고, 복수개의 PLP를 식별하기 위한 시그널링 정보를 포함하는 제1 시그널링 정보와 제2 시그널링 정보를 생성하는 단계; 상기 복수개의 PLP와 제1, 제2 시그널링 정보에 대해 FEC 인코딩을 수행하는 단계; 상기 FEC 인코딩된 복수개의 PLP와 제1, 제2 시그널링 정보를 포함하는 전송 프레임을 생성하는 단계; 및 상기 전송 프레임에 특정 파일럿 패턴의 파일럿 신호를 삽입하고, 파일럿 신호가 삽입된 전송 프레임의 시작 위치에 프리앰블 포맷이 시그널링된 제1 프리앰블 신호와 파일럿 패턴 정보가 시그널링된 제2 프리앰블 신호를 삽입하여 전송하는 단계를 포함하며, 상기 복수개의 PLP 중 하나는 상기 방송 서비스에 해당하는 프로그램 번호, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보가 시그널링된 프로그램 맵 테이블을 포함하고, 상기 제1 시그널링 정보는 상기 복수개의 PLP를 포함하는 PLP 그룹을 식별하기 위한 PLP 그룹 식별 정보, 각 PLP를 식별하기 위한 PLP 식별 정보, 및 각 PLP에 포함된 컴포넌트의 타입을 지시하는 컴포넌트 타입 정보를 포함하며, 상기 제2 시그널링 정보는 상기 PLP 그룹 식별 정보와 상기 방송 서비스를 식별하기 위한 서비스 식별 정보를 포함하는 것을 특징으로 하는 방송 신호 송신 방법.

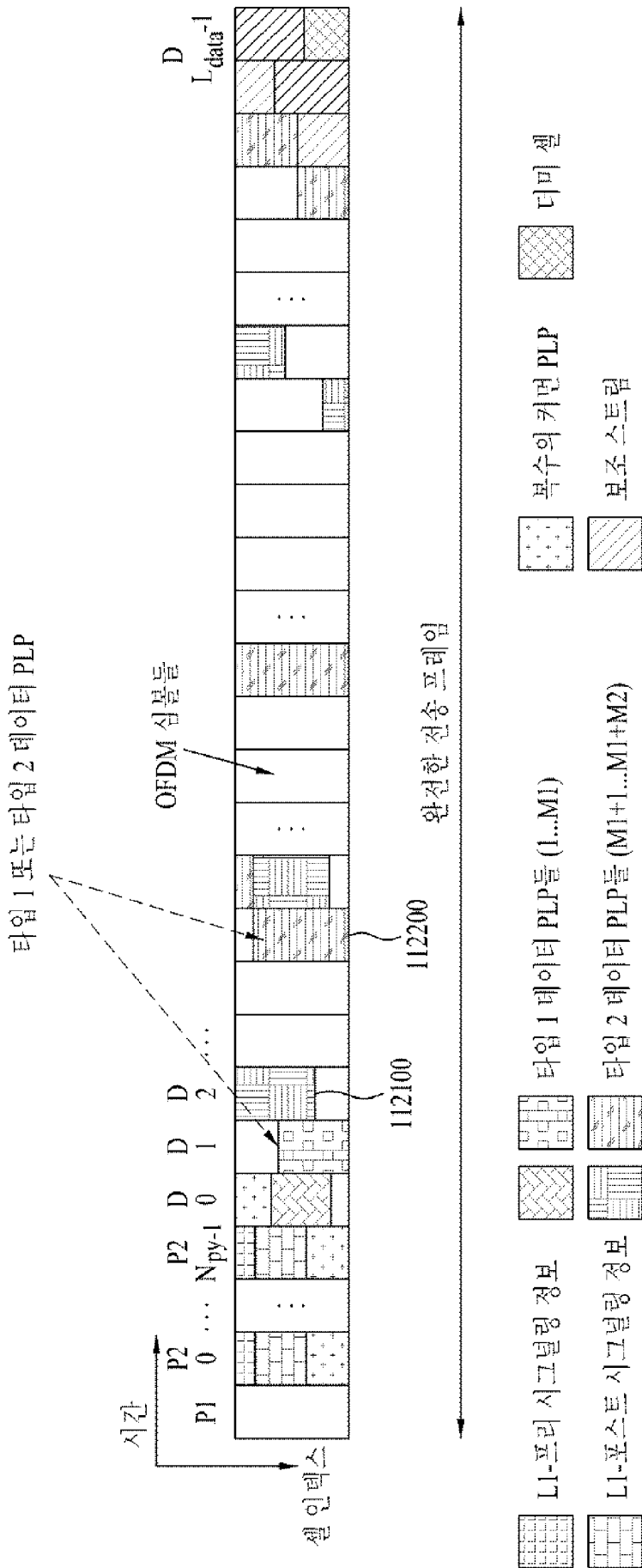
[Fig. 1]



[Fig. 2]

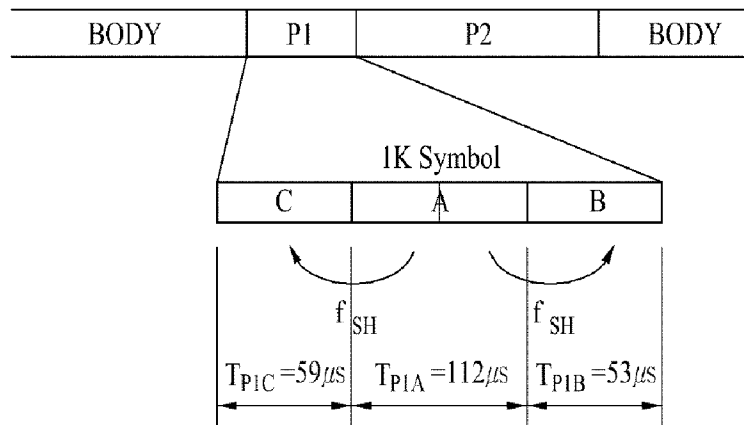
P1	L1	커먼 PLP (L2)	스케줄링 및 인터리빙 후 PLP들				보조 데이터
			PLP1	PLP2	...	PLPp	

[Fig. 3]

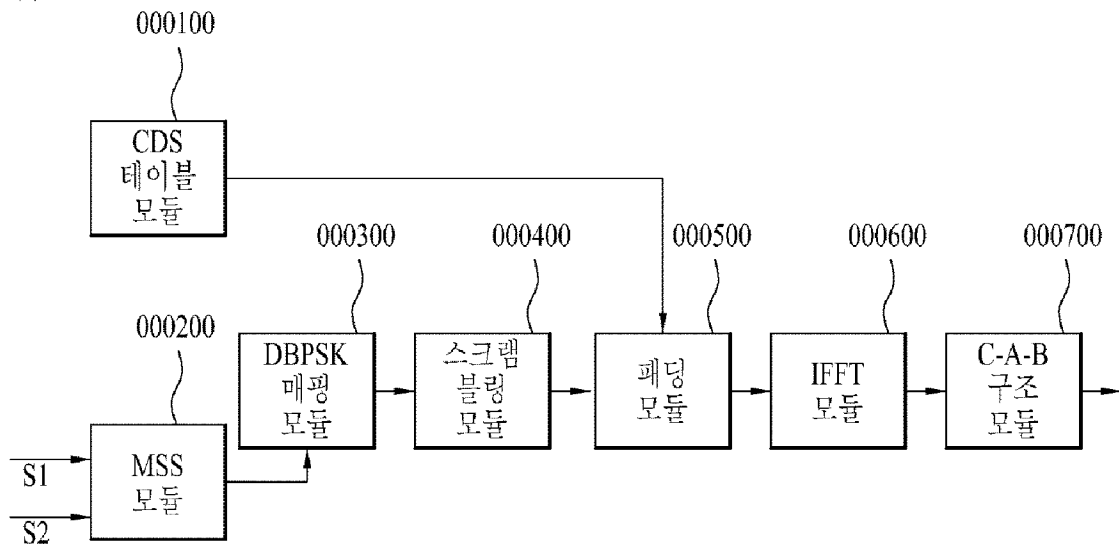


[Fig. 4]

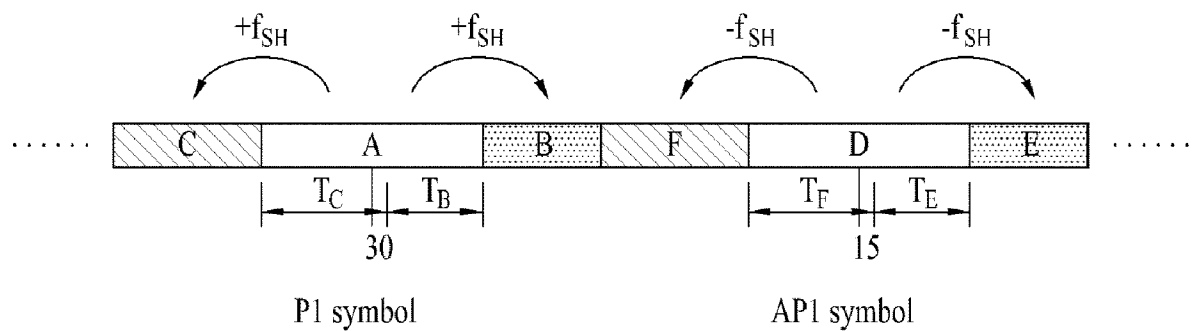
(a)



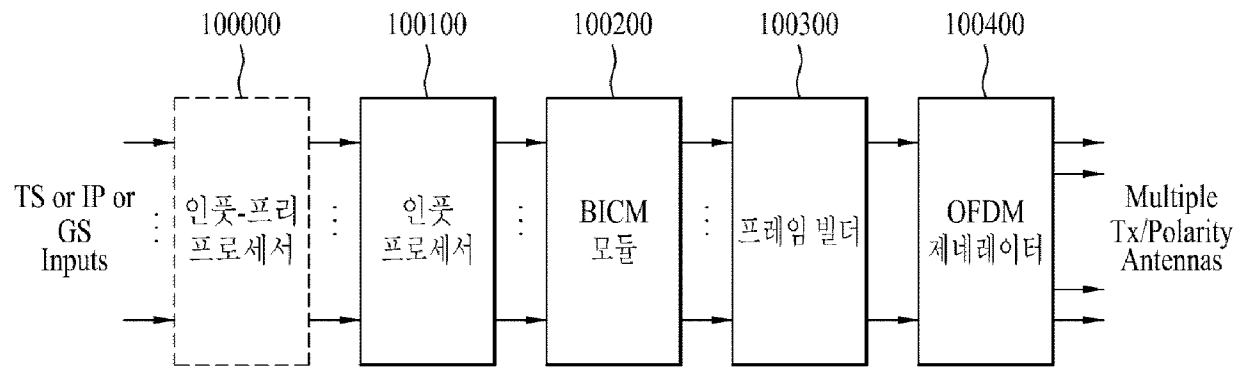
(b)



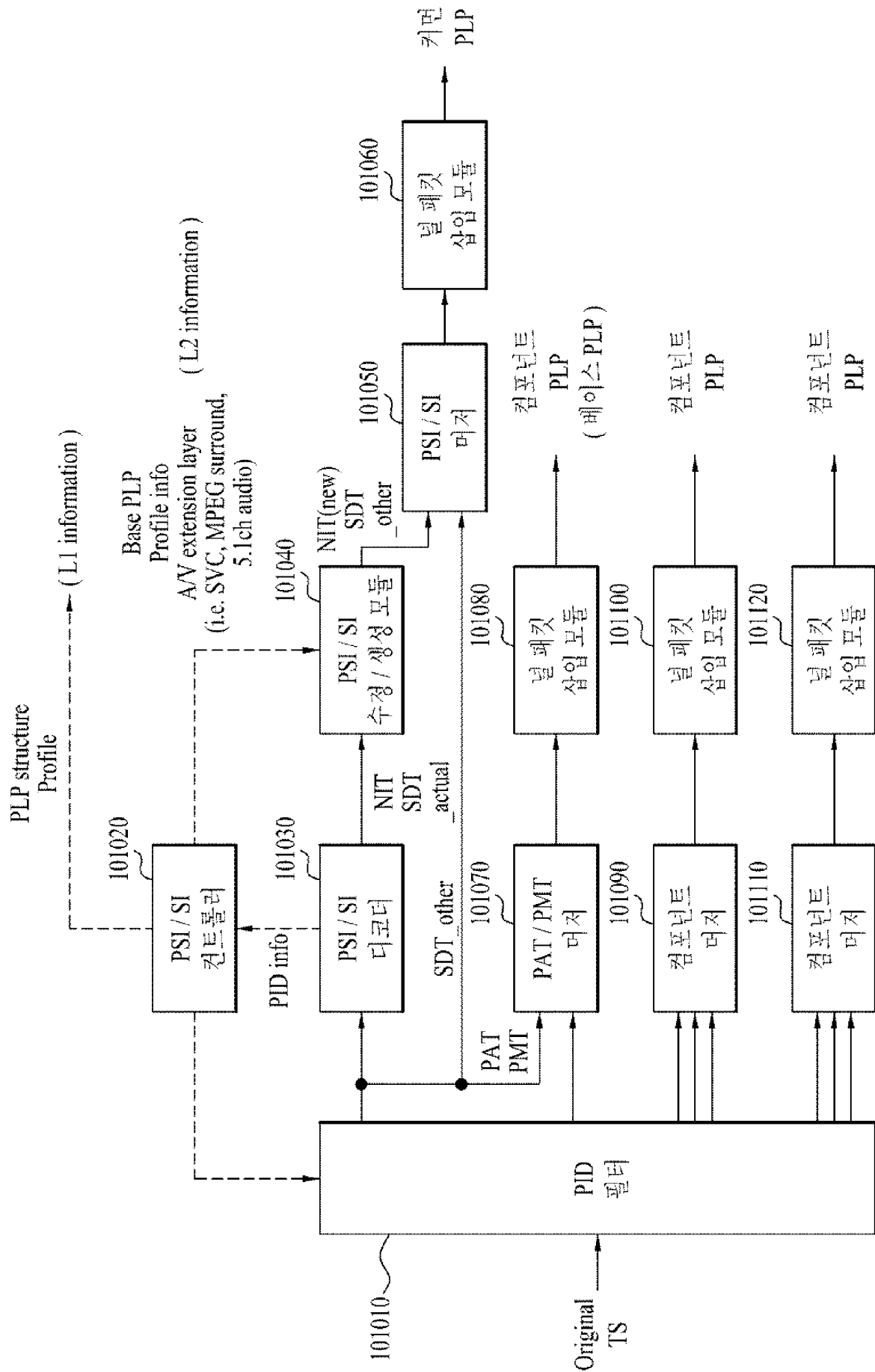
[Fig. 5]



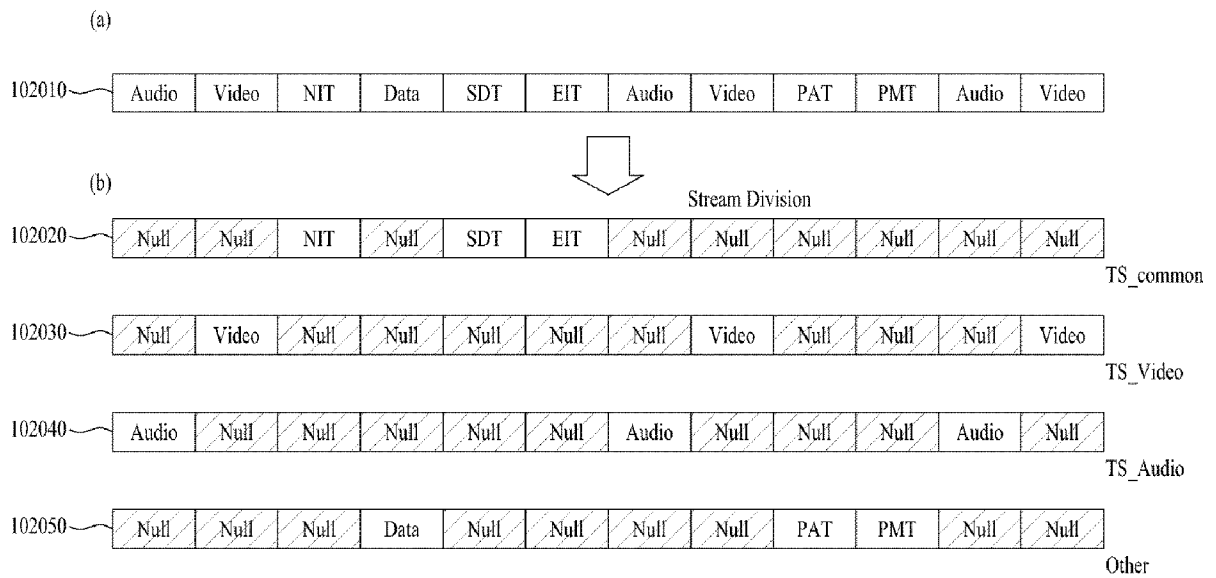
[Fig. 6]



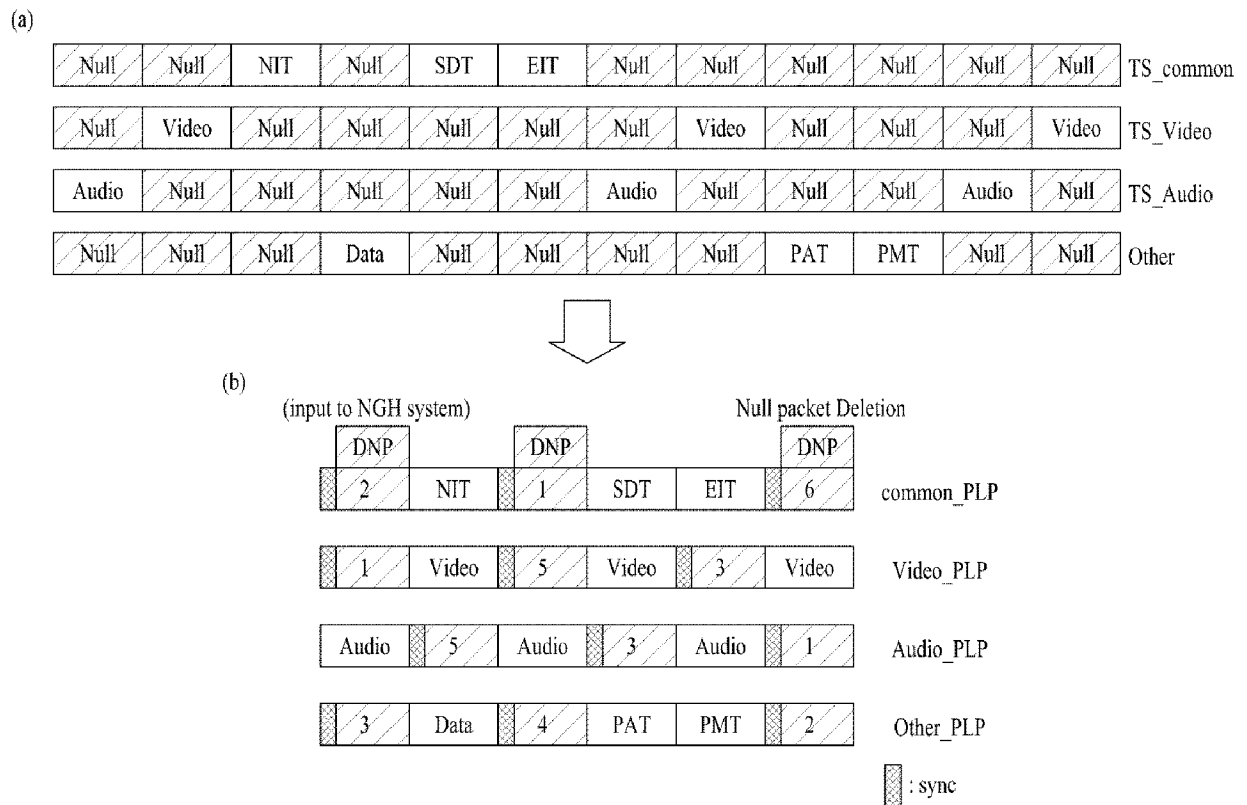
[Fig. 7]



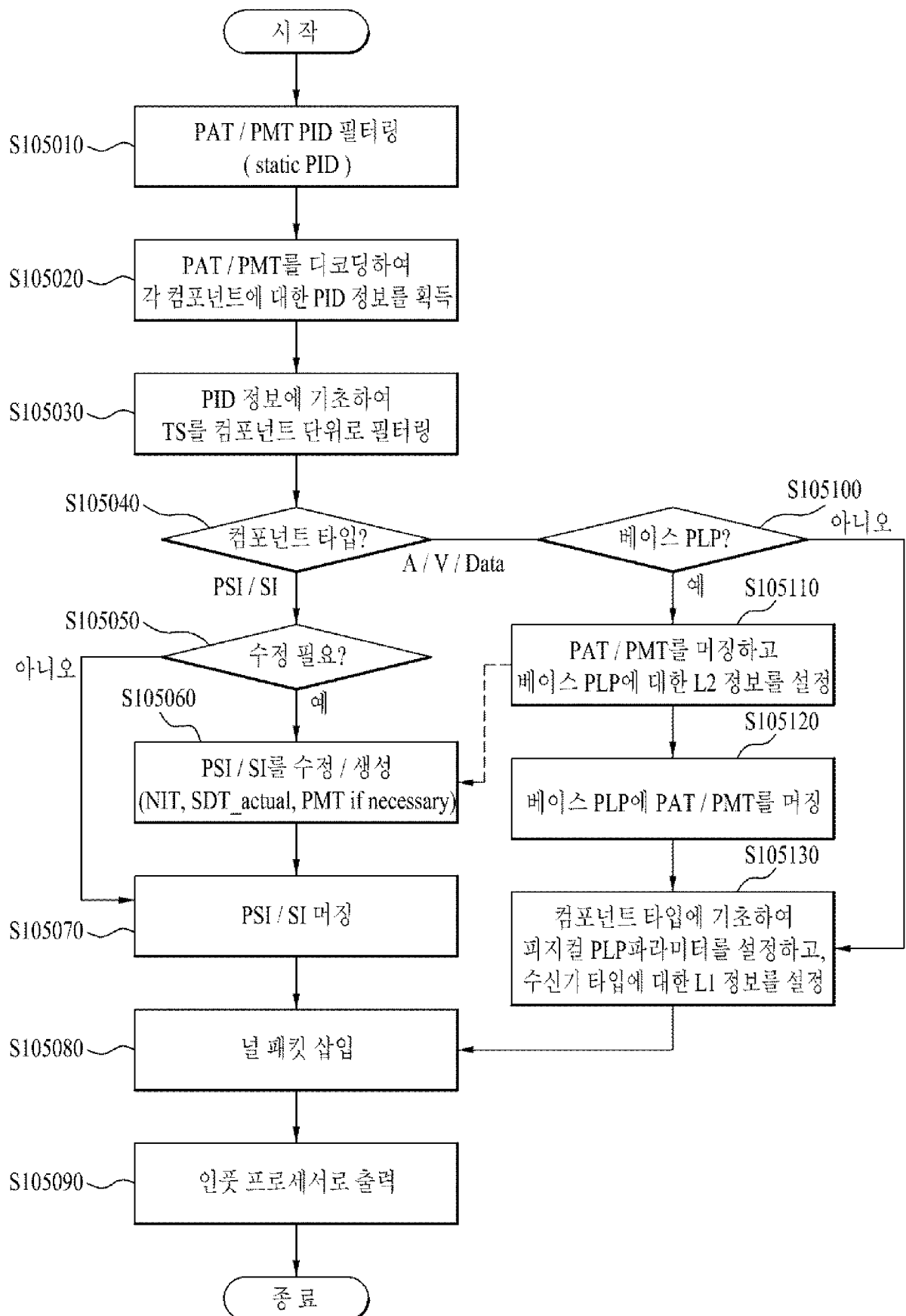
[Fig. 8]



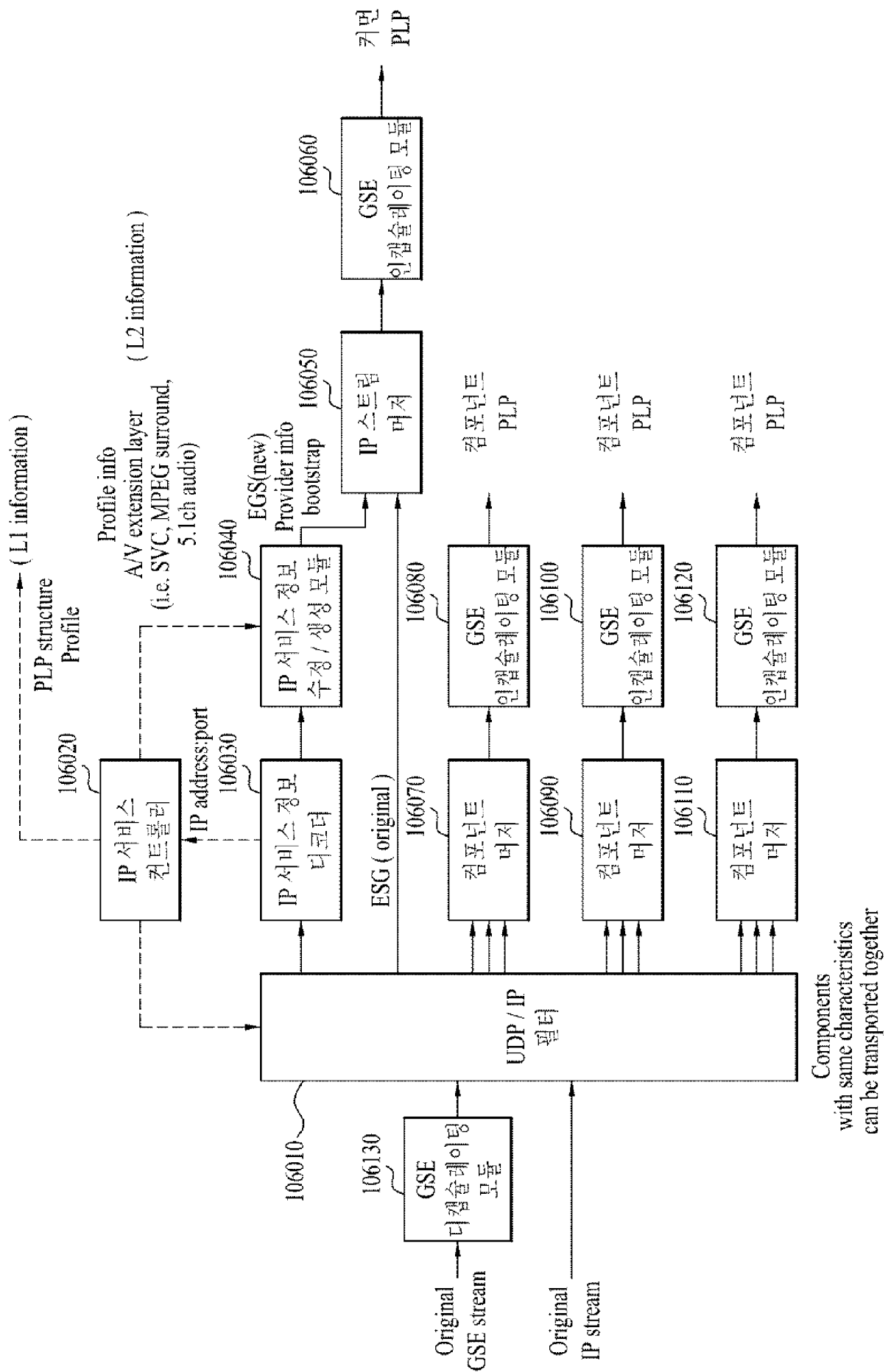
[Fig. 9]



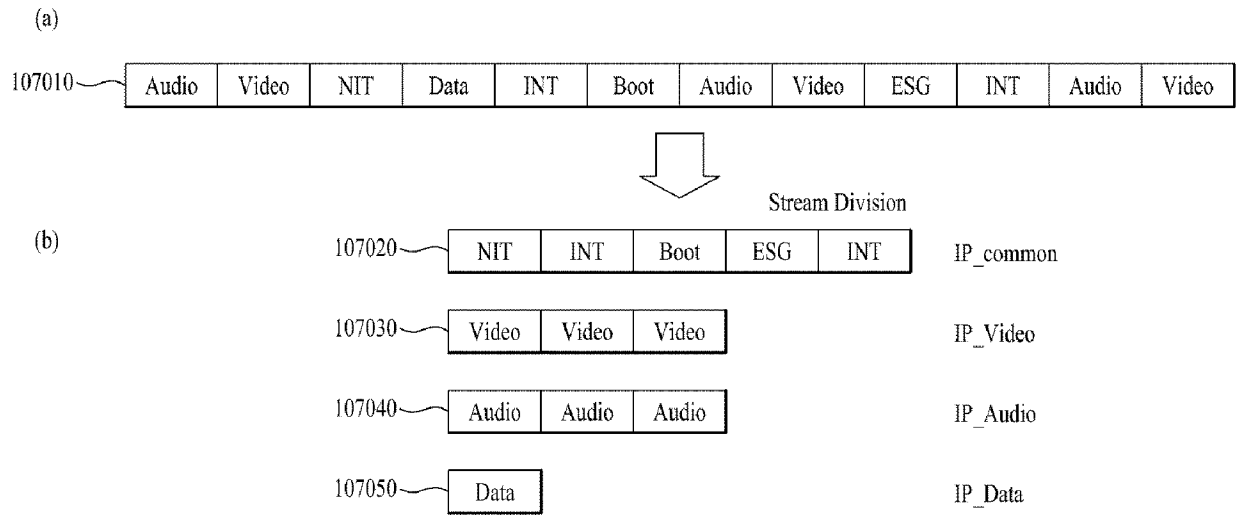
[Fig. 10]



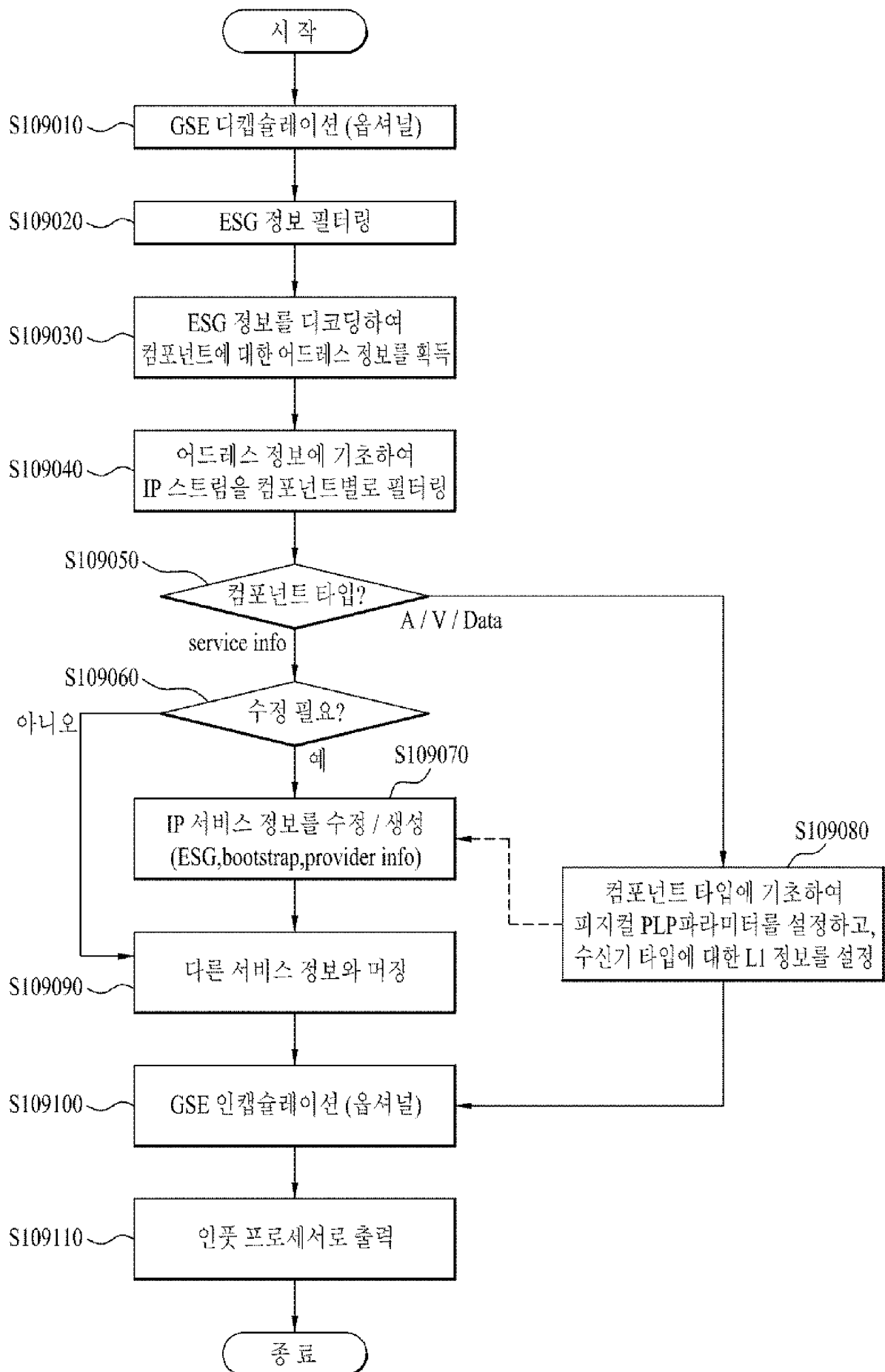
[Fig. 11]



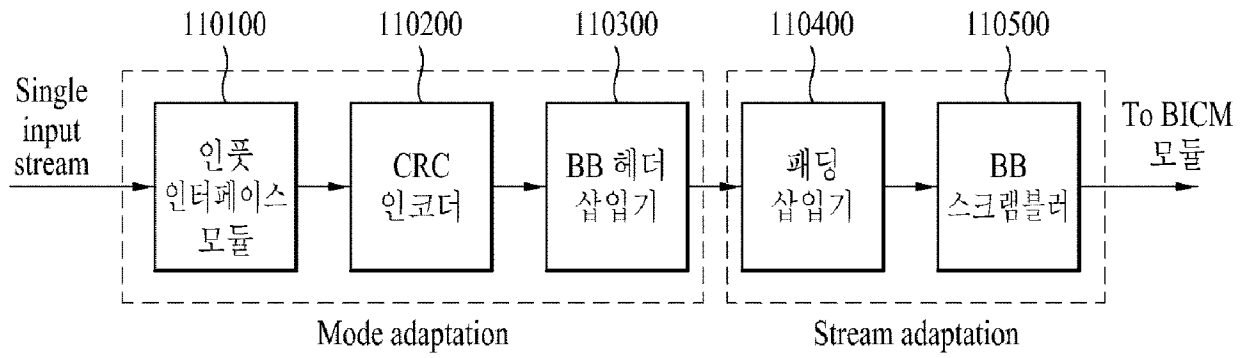
[Fig. 12]



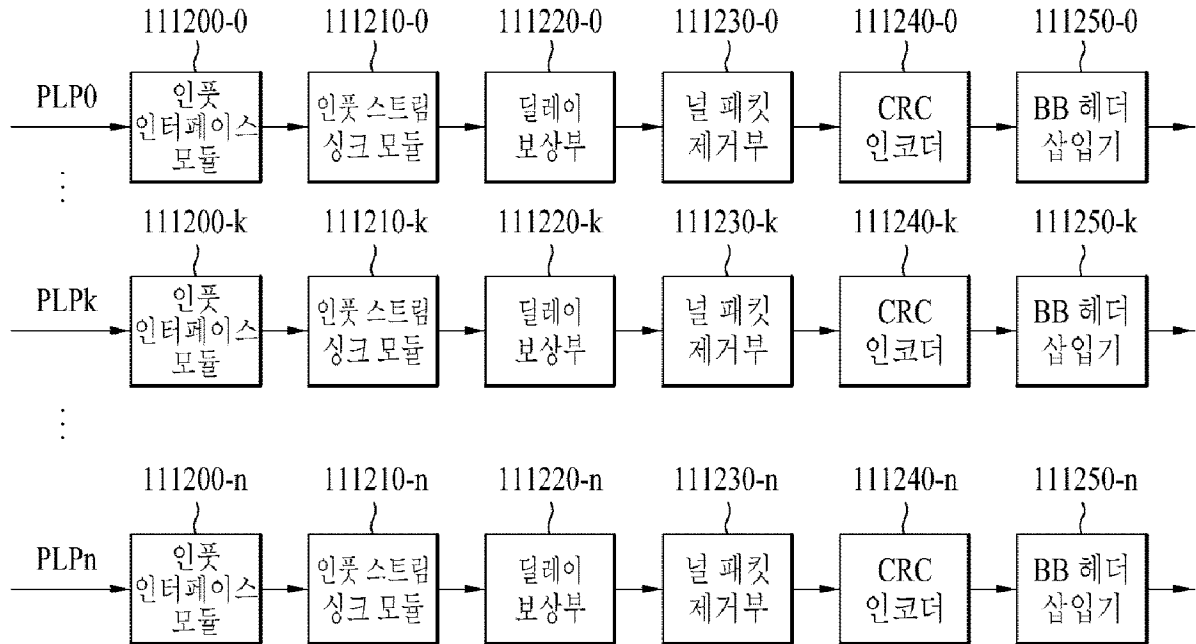
[Fig. 13]



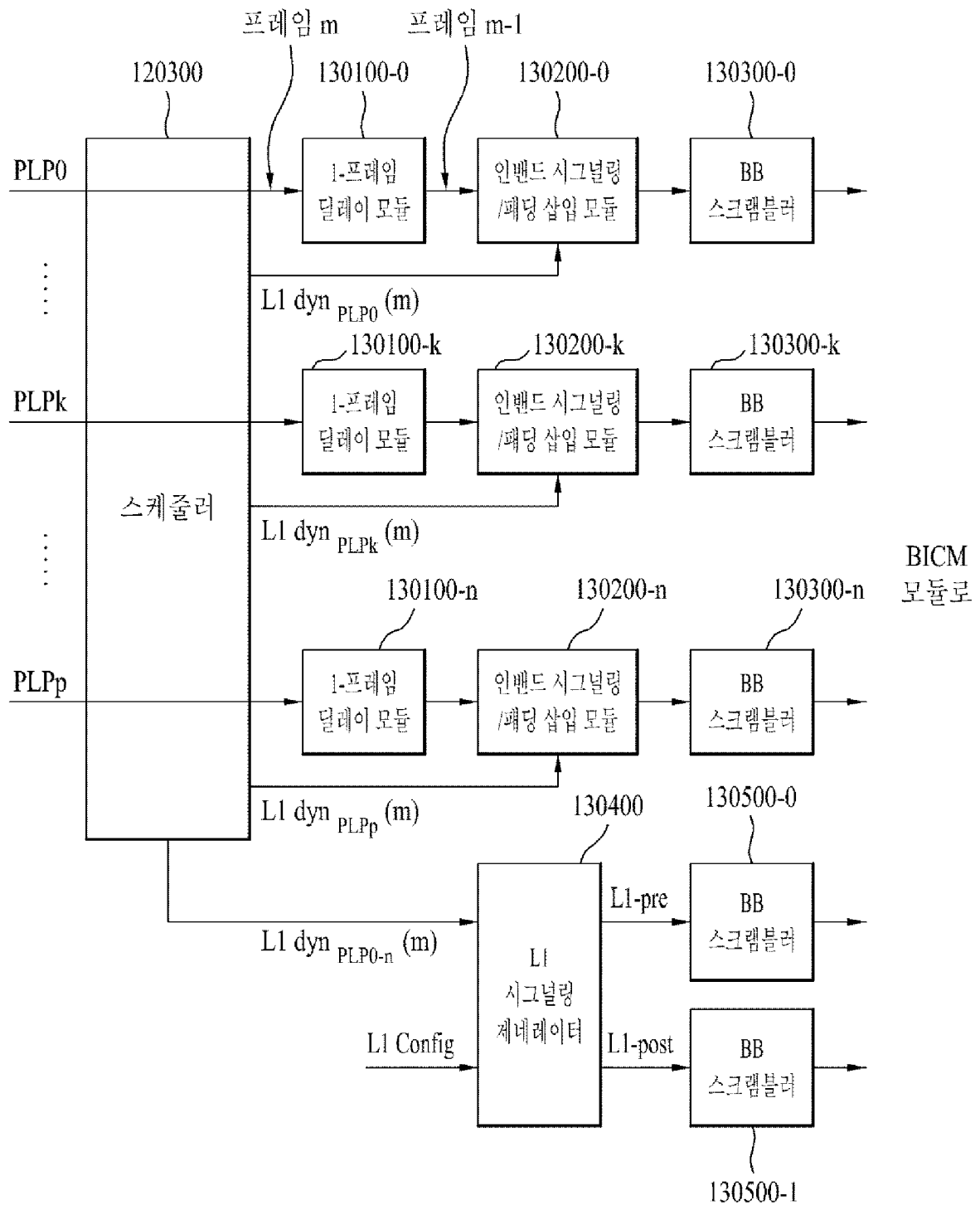
[Fig. 14]



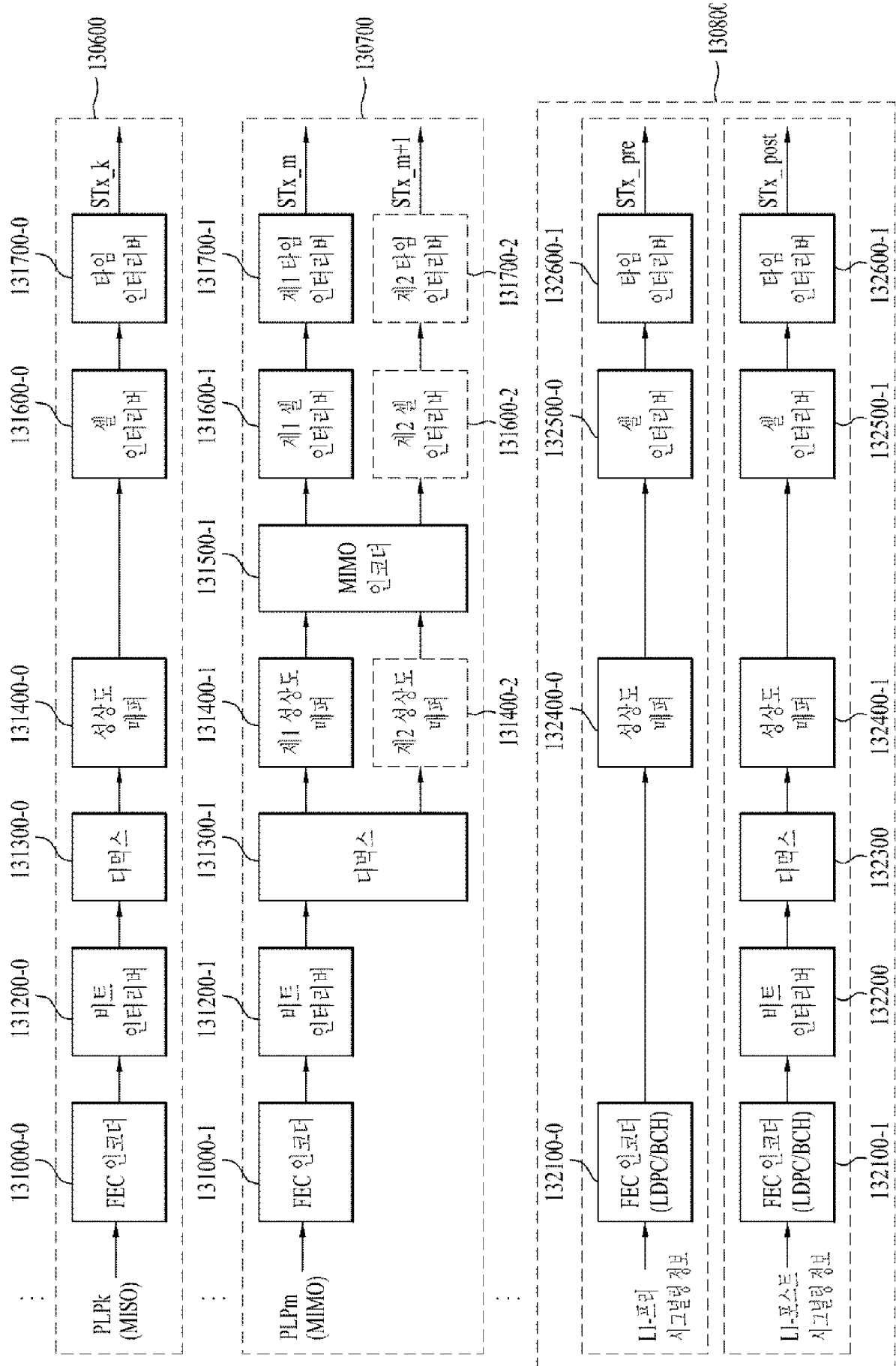
[Fig. 15]



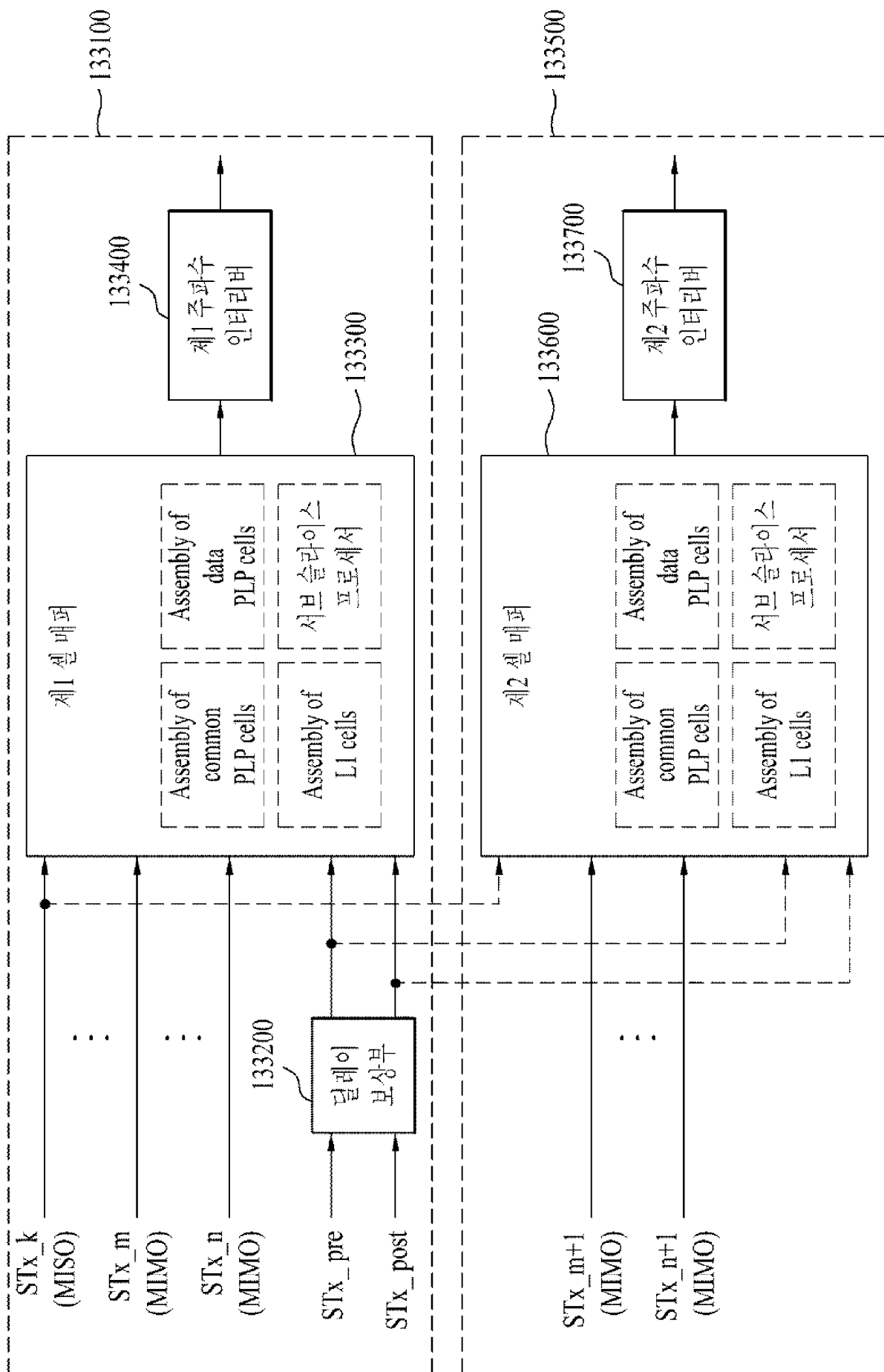
[Fig. 16]



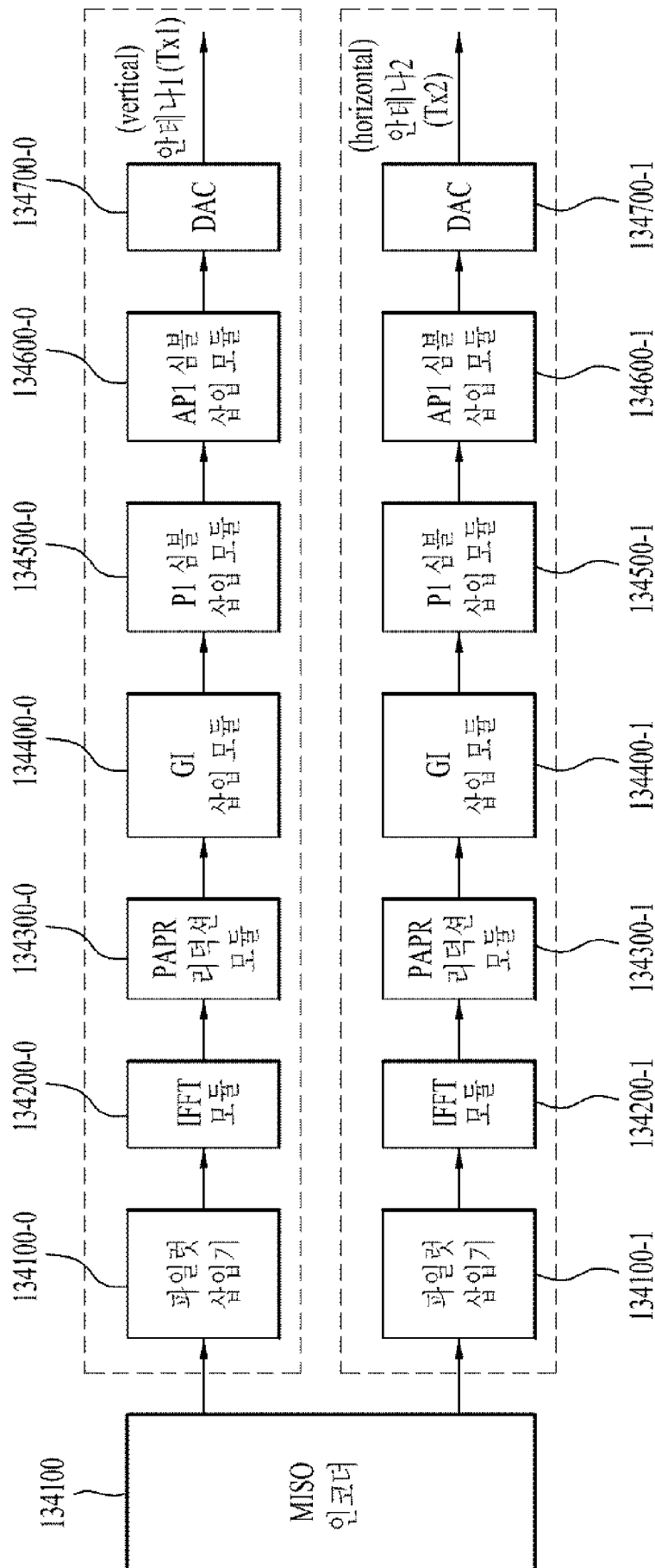
[Fig. 17]



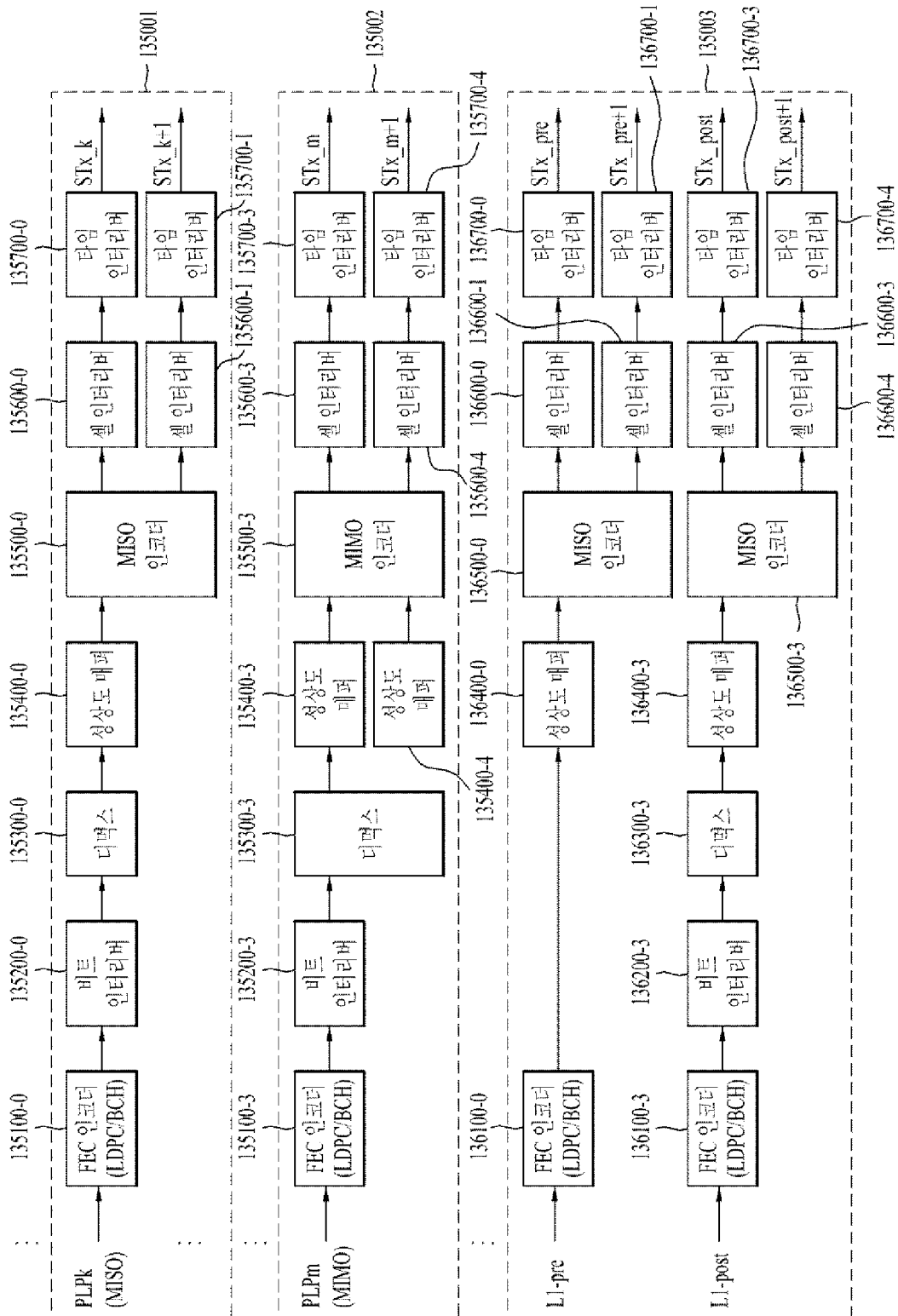
[Fig. 18]



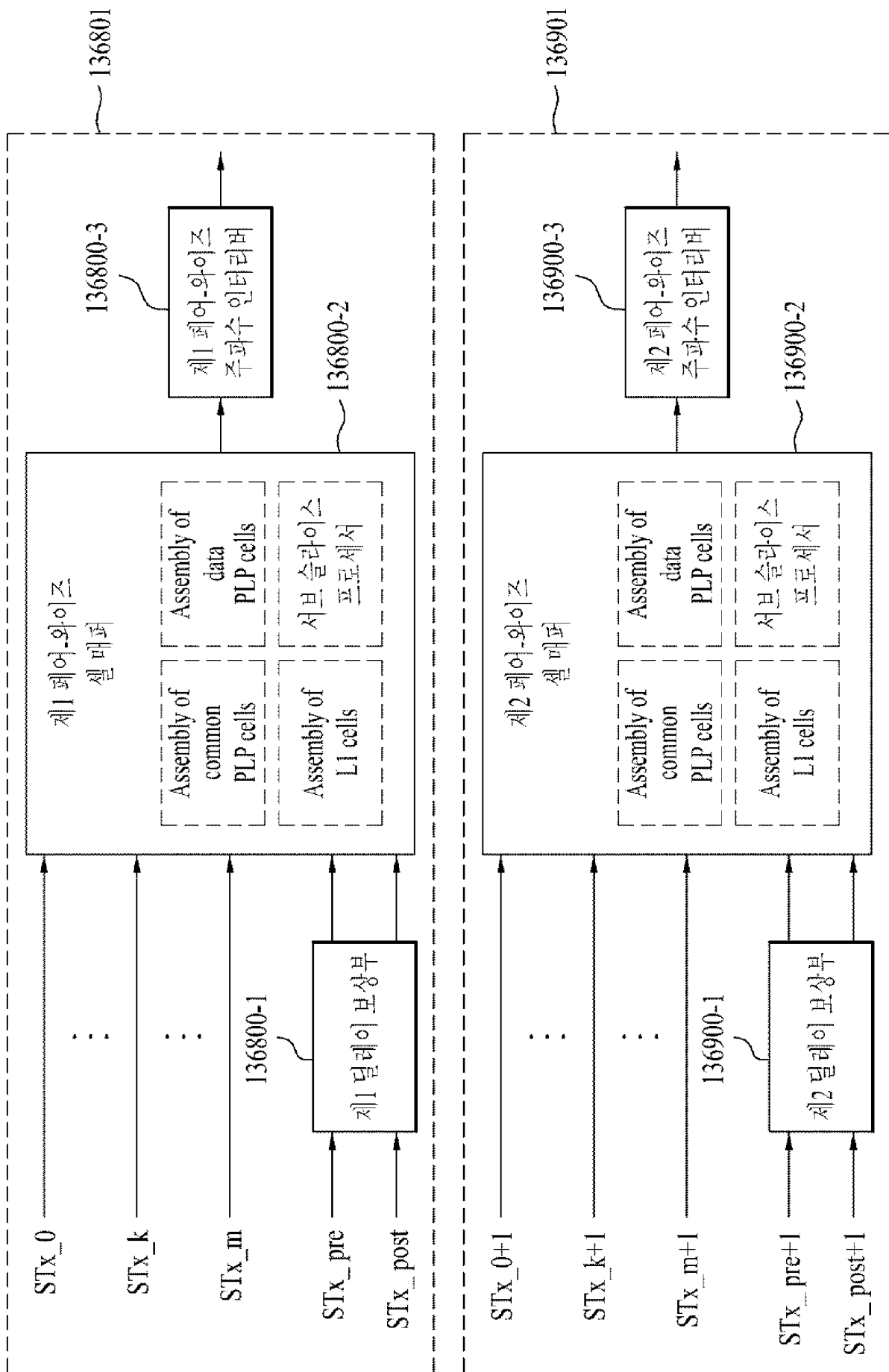
[Fig. 19]



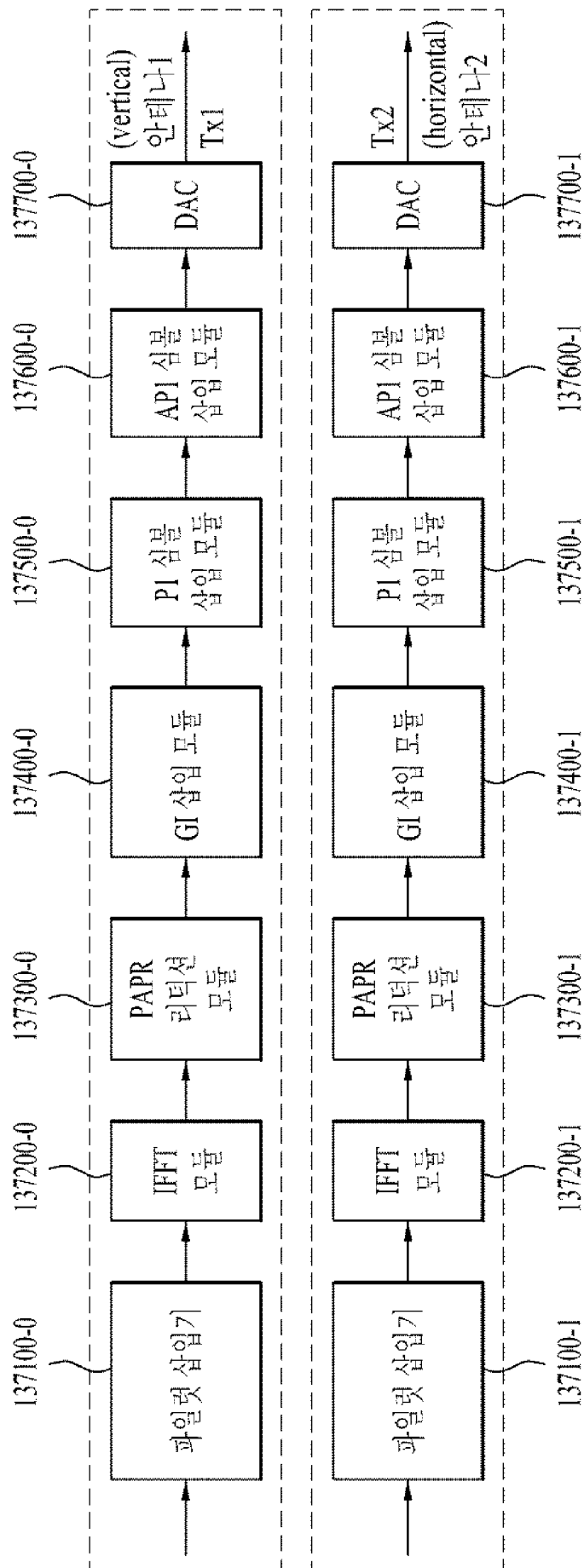
[Fig. 20]



[Fig. 21]



[Fig. 22]



[Fig. 23]

		256-QAM (Type 1-1)								Code rate(s)
(a)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	1/4
	Output bit-number, e	5	3	2	7	1	6	4	0	
	Reliability	C	B	B	D	A	D	C	A	
		256-QAM (Type 1-2)								Code rate(s)
(b)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	2/5, 3/5
	Output bit-number, e	5	1	0	7	3	6	4	2	
	Reliability	C	A	A	D	B	D	C	B	
		256-QAM (Type 1-3)								Code rate(s)
(c)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	1/2
	Output bit-number, e	7	3	1	6	5	2	4	0	
	Reliability	D	B	A	D	C	B	C	A	
		256-QAM (Type 1-4)								Code rate(s)
(d)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	4/5
	Output bit-number, e	3	2	1	5	7	6	4	0	
	Reliability	B	B	A	C	D	D	C	A	
		256-QAM (Type 1-5)								Code rate(s)
(e)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	1/3, 2/3, 3/4, 5/6
	Output bit-number, e	7	3	1	5	2	6	4	0	
	Reliability	D	B	A	C	B	D	C	A	

[Fig. 24]

256-QAM (Type 1-1)	256-QAM (Type 1-2)	256-QAM (Type 1-3)	256-QAM (Type 1-4)	256-QAM (Type 1-5)
v0 maps to b5.0	v0 maps to b5.0	v0 maps to b7.0	v0 maps to b3.0	v0 maps to b7.0
v1 maps to b3.0	v1 maps to b1.0	v1 maps to b3.0	v1 maps to b2.0	v1 maps to b3.0
v2 maps to b2.0	v2 maps to b0.0	v2 maps to b1.0	v2 maps to b1.0	v2 maps to b1.0
v3 maps to b7.0	v3 maps to b7.0	v3 maps to b6.0	v3 maps to b5.0	v3 maps to b5.0
v4 maps to b1.0	v4 maps to b3.0	v4 maps to b5.0	v4 maps to b7.0	v4 maps to b2.0
v5 maps to b6.0	v5 maps to b6.0	v5 maps to b2.0	v5 maps to b6.0	v5 maps to b6.0
v6 maps to b4.0	v6 maps to b4.0	v6 maps to b4.0	v6 maps to b4.0	v6 maps to b4.0
v7 maps to b0.0	v7 maps to b2.0	v7 maps to b0.0	v7 maps to b0.0	v7 maps to b0.0

[Fig. 25]

		256-QAM (Type 2-1)										Code rate(s)
(a)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7			
	Output bit-number, e	5	1	3	7	0	6	4	2			
	Reliability	C	A	B	D	A	D	C	B			
		256-QAM (Type 2-2)										Code rate(s)
(b)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7			
	Output bit-number, e	7	3	1	6	2	5	4	0			
	Reliability	D	B	A	D	B	C	C	A			
		256-QAM (Type 2-3)										Code rate(s)
(c)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7			
	Output bit-number, e	7	3	1	5	2	6	4	0			
	Reliability	D	B	A	C	B	D	C	A			

[Fig. 26]

256-QAM (Type 2-1)	256-QAM (Type 2-2)	256-QAM (Type 2-3)
v0 maps to b5.0	v0 maps to b7.0	v0 maps to b7.0
v1 maps to b1.0	v1 maps to b3.0	v1 maps to b3.0
v2 maps to b3.0	v2 maps to b1.0	v2 maps to b1.0
v3 maps to b7.0	v3 maps to b6.0	v3 maps to b5.0
v4 maps to b0.0	v4 maps to b2.0	v4 maps to b2.0
v5 maps to b6.0	v5 maps to b5.0	v5 maps to b6.0
v6 maps to b4.0	v6 maps to b4.0	v6 maps to b4.0
v7 maps to b2.0	v7 maps to b0.0	v7 maps to b0.0

[Fig. 27]

		256-QAM (Type 3-1)										Code rate(s)
(a)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7			
	Output bit-number, e	5	1	0	7	3	6	4	2			
	Reliability	C	A	A	D	B	D	C	B			
												2/5, 3/5
		256-QAM (Type 3-2)										Code rate(s)
(b)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7			
	Output bit-number, e	7	3	1	6	5	2	4	0			
	Reliability	D	B	A	D	C	B	C	A			
												1/2
		256-QAM (Type 3-3)										Code rate(s)
(c)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7			
	Output bit-number, e	7	3	1	5	2	6	4	0			
	Reliability	D	B	A	C	B	D	C	A			
												1/4, 1/3, 2/3, 4/5, 3/4, 5/6

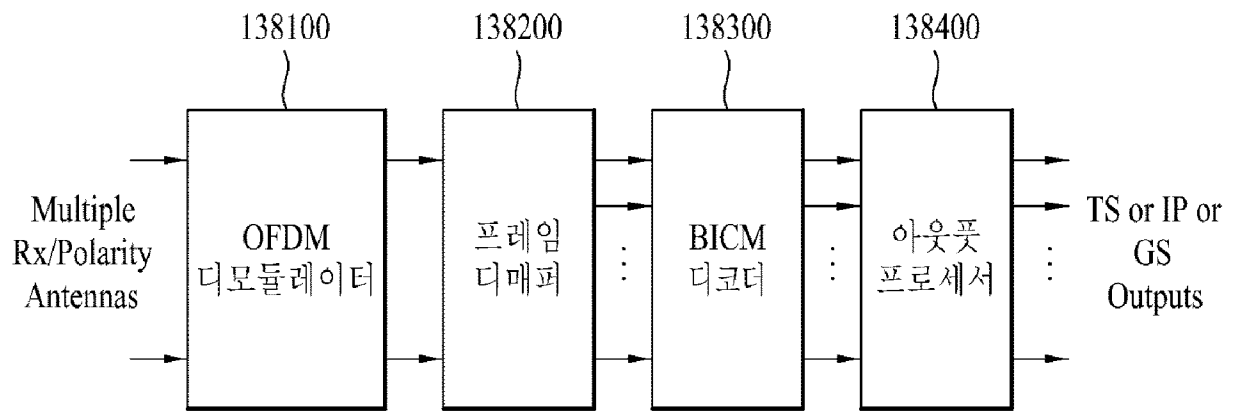
[Fig. 28]

		64-QAM (Type 2-1)											Code rate(s)
(a)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	8	9	10	11
	Output bit-number, e	5	6	1	7	9	11	3	8	10	4	2	0
	Reliability	C	A	A	A	B	C	B	B	C	C	B	A
													2/5, 3/5
		64-QAM (Type 2-1)											Code rate(s)
(b)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	8	9	10	11
	Output bit-number, e	5	11	7	1	8	10	4	9	6	2	3	0
	Reliability	C	C	A	A	B	C	C	B	A	B	B	A
													1/2
		64-QAM (Type 2-1)											Code rate(s)
(c)	Input bit-number, di mod Nsubstreams	0	1	2	3	4	5	6	7	8	9	10	11
	Output bit-number, e	11	7	3	10	6	2	9	5	1	8	4	0
	Reliability	C	A	B	C	A	B	B	C	A	B	C	A
													1/4, 1/3, 2/3, 4/5, 3/4, 5/6

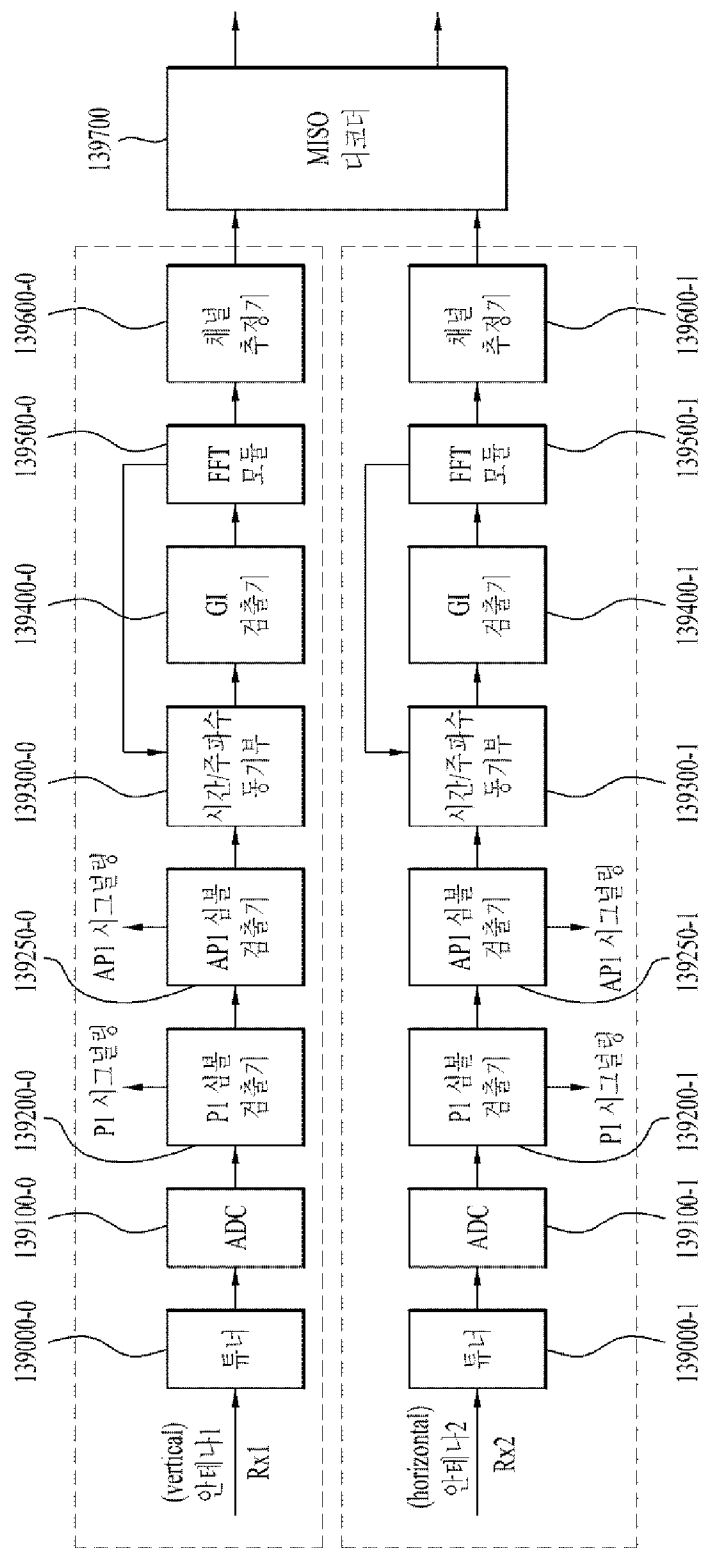
[Fig. 29]

		16-QAM (Type 2-2)								Code rate(s)
(a)	Input bit-number, di mod Nsubstreams	0	I	2	3	4	5	6	7	1/2
	Output bit-number, e	3	I	5	7	6	4	2	0	
	Reliability	B	A	A	B	B	A	B	A	
		16-QAM (Type 2-3)								Code rate(s)
(b)	Input bit-number, di mod Nsubstreams	0	I	2	3	4	5	6	7	1/4, 1/3, 2/5, 3/5, 2/3, 4/5, 3/4, 5/6
	Output bit-number, e	7	I	4	2	5	3	6	0	
	Reliability	B	A	A	B	A	B	B	A	

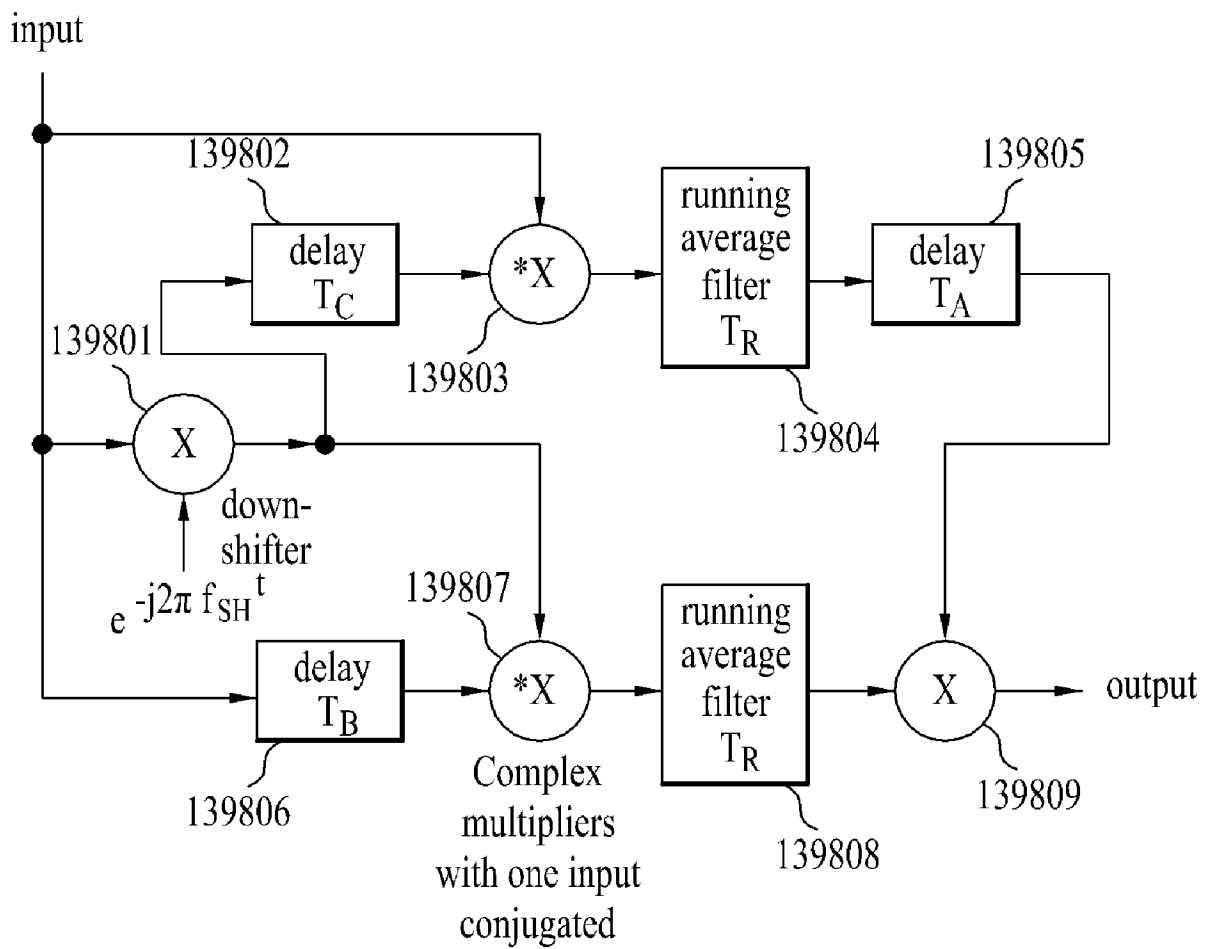
[Fig. 30]



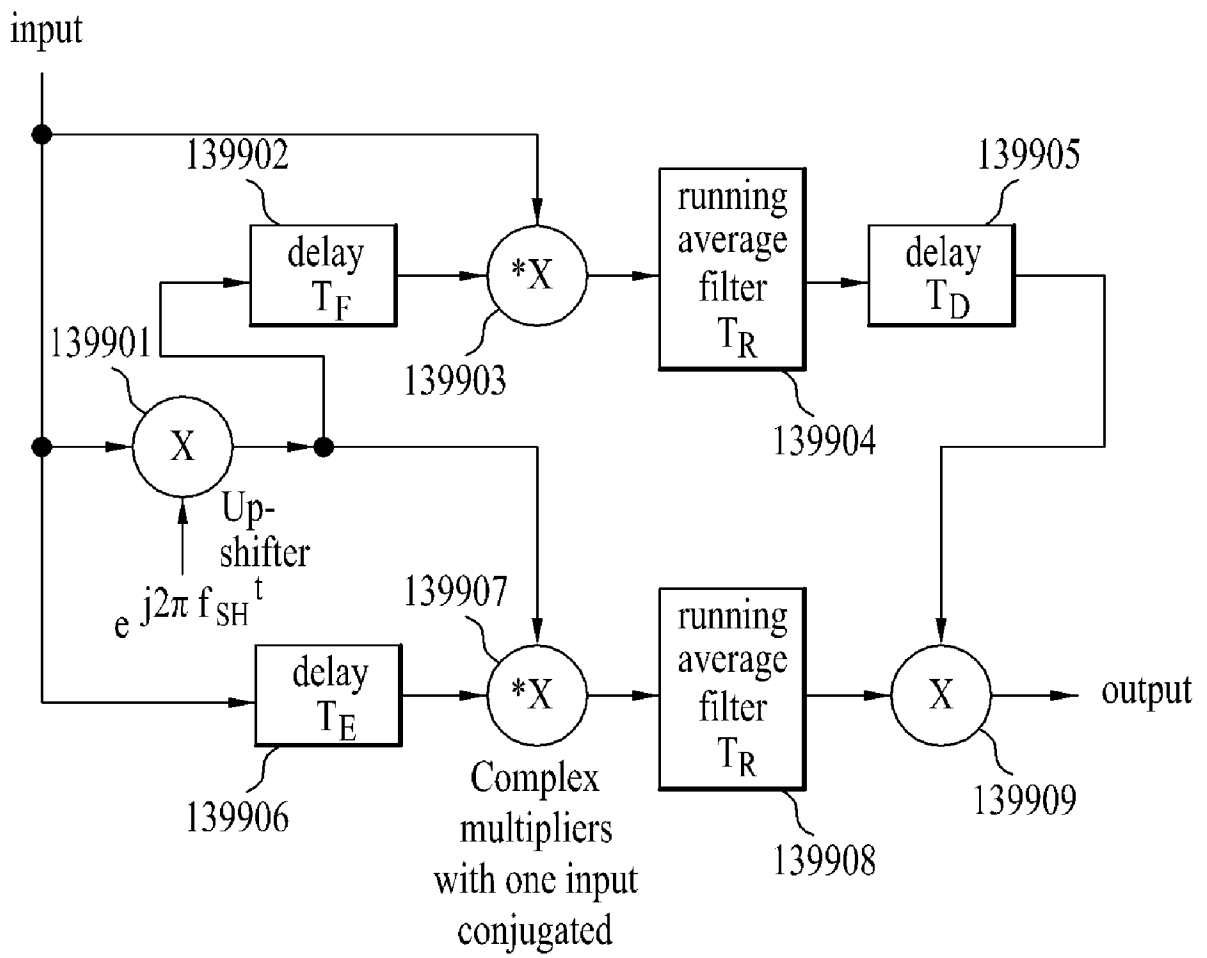
[Fig. 31]



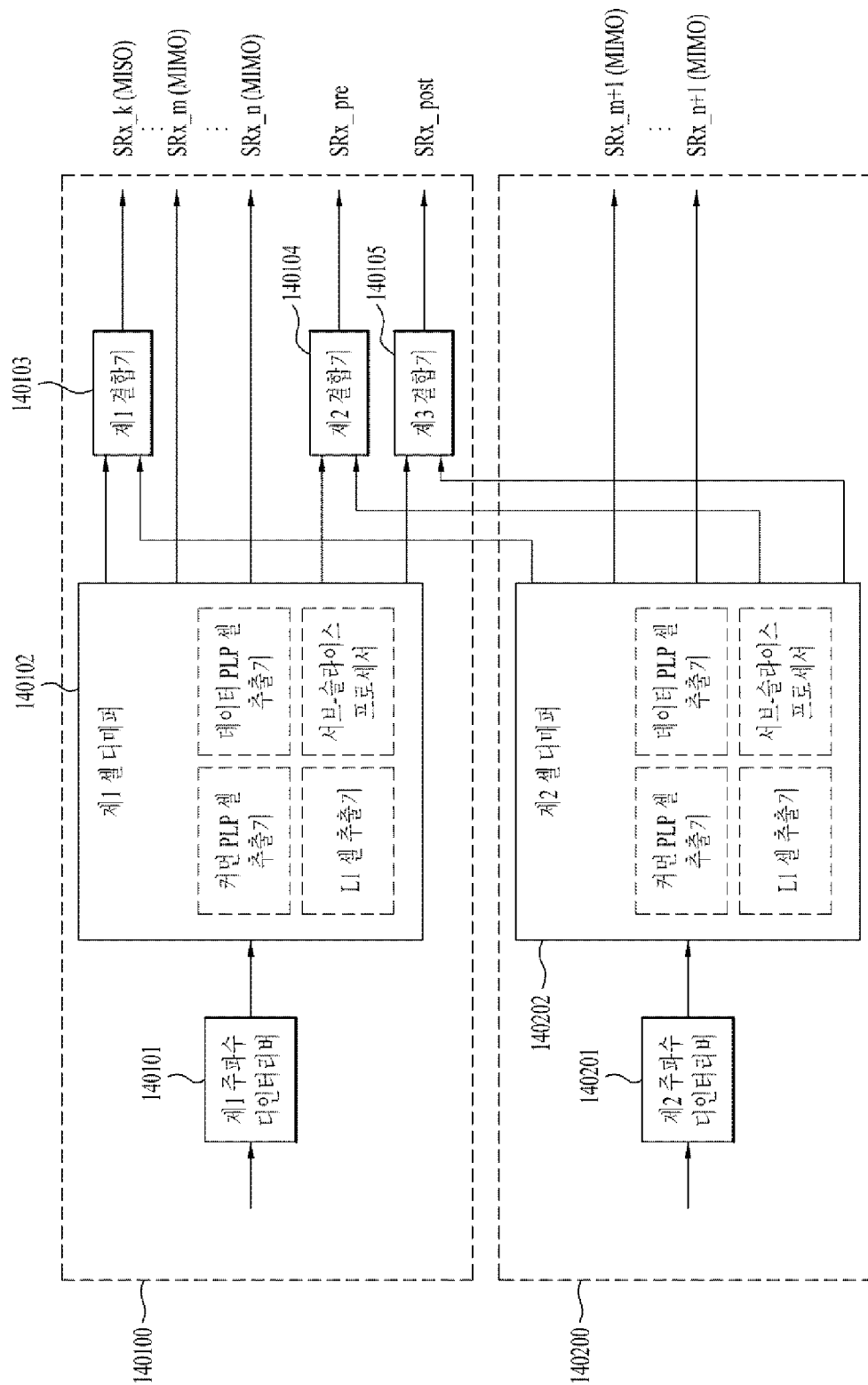
[Fig. 32]



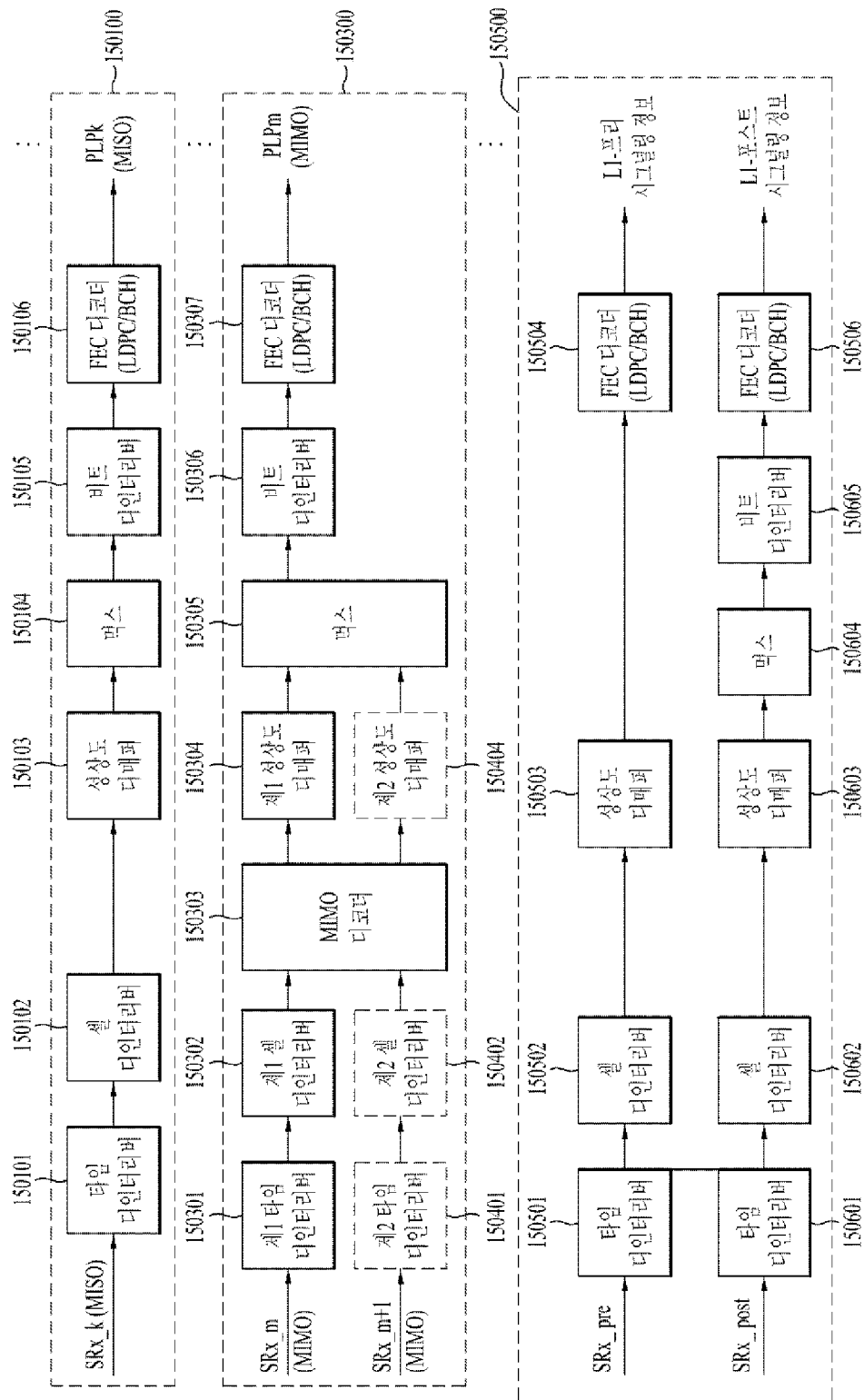
[Fig. 33]



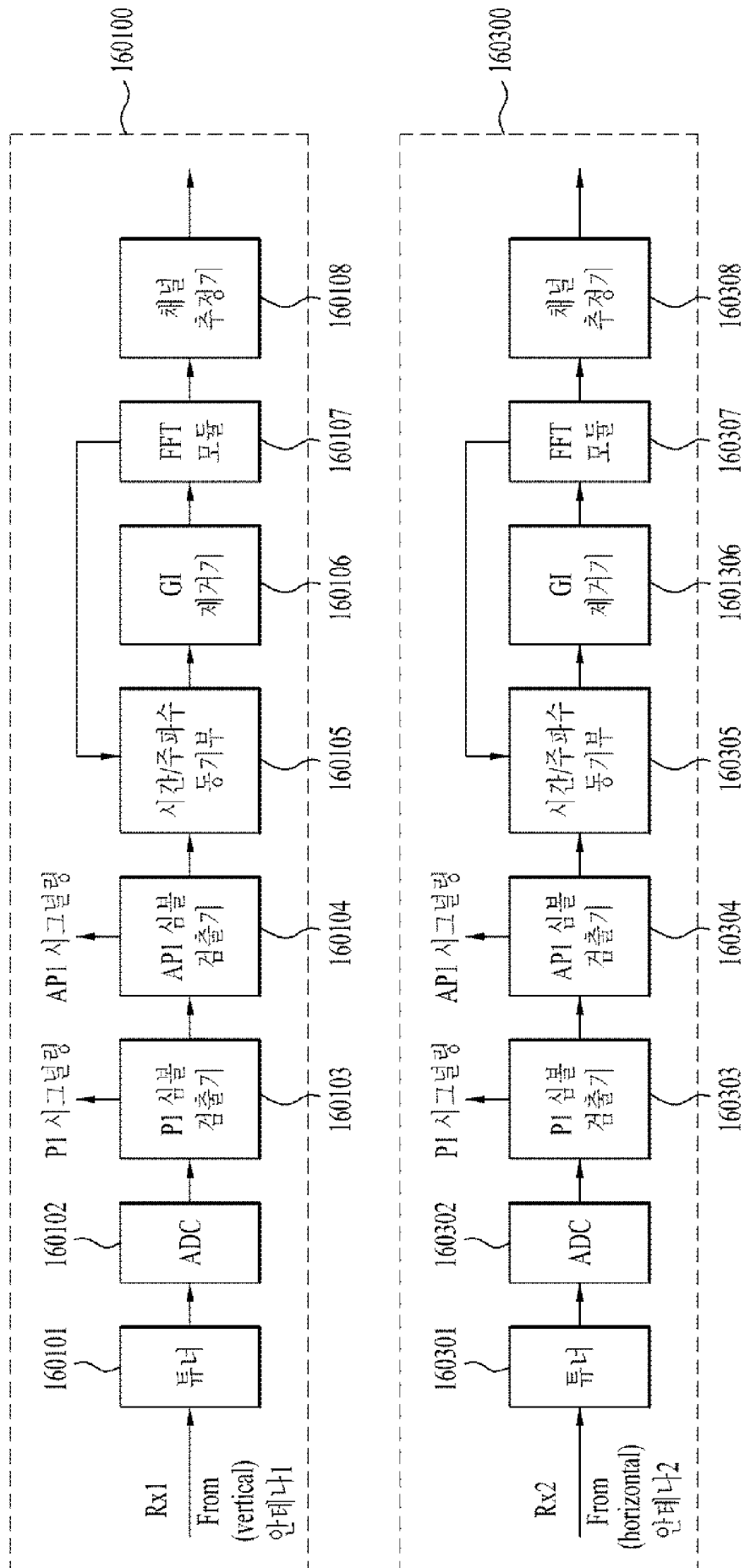
[Fig. 34]



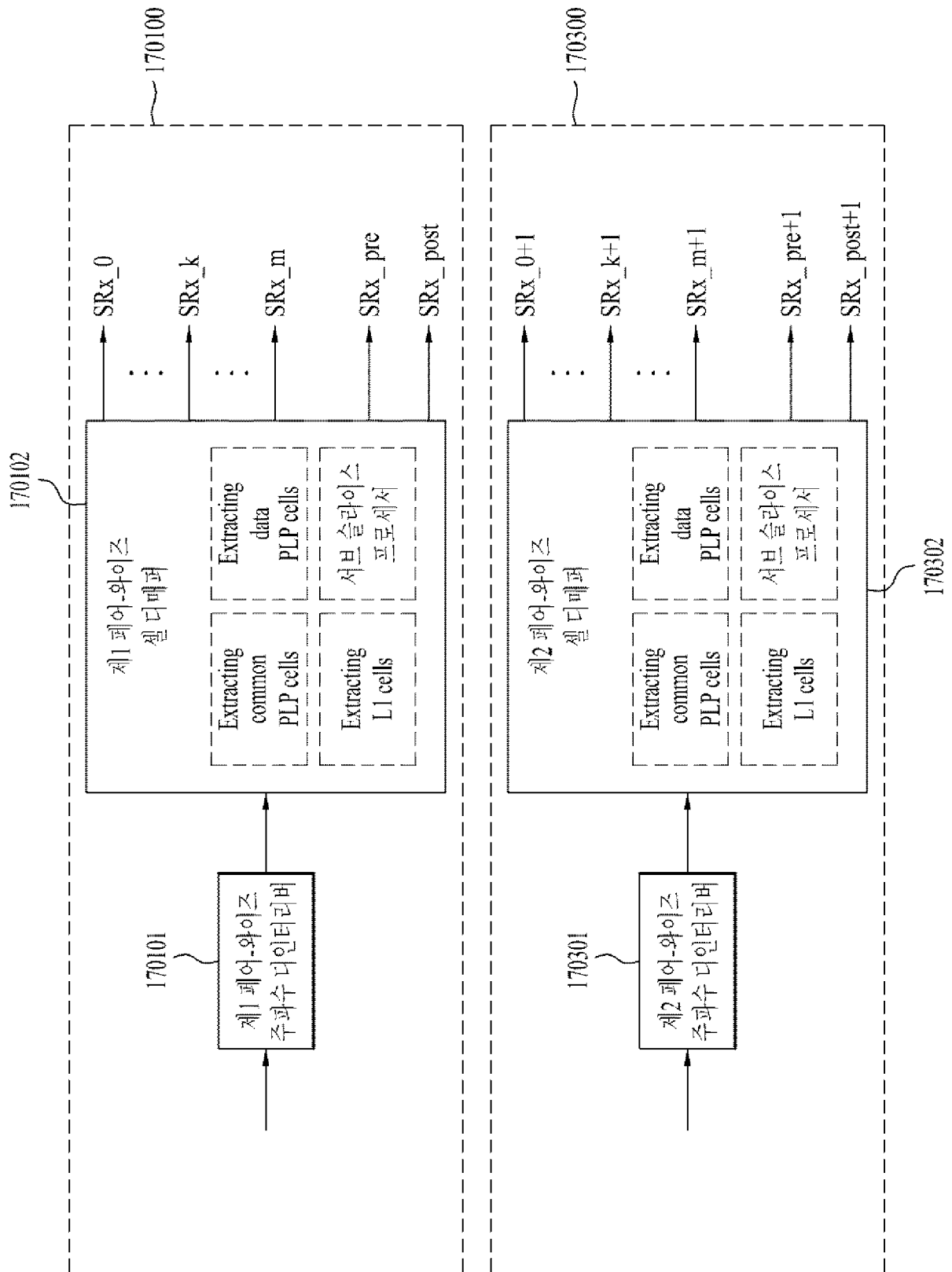
[Fig. 35]



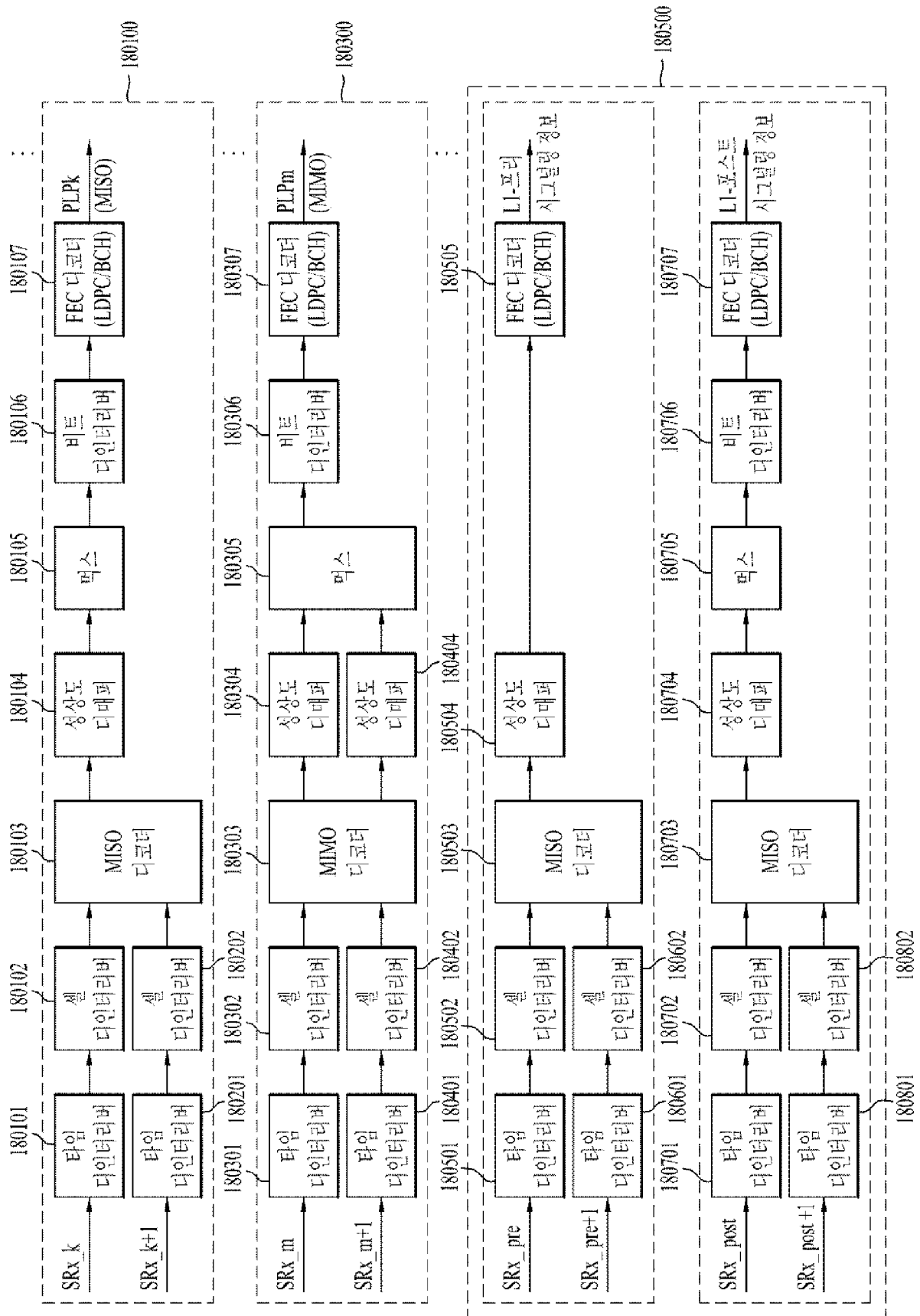
[Fig. 36]



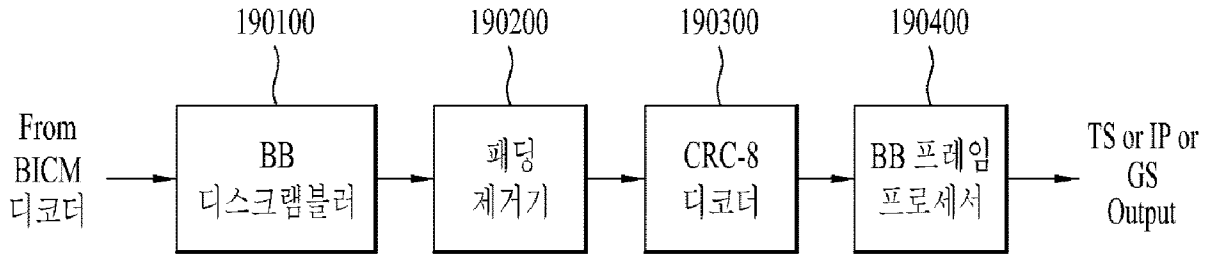
[Fig. 37]



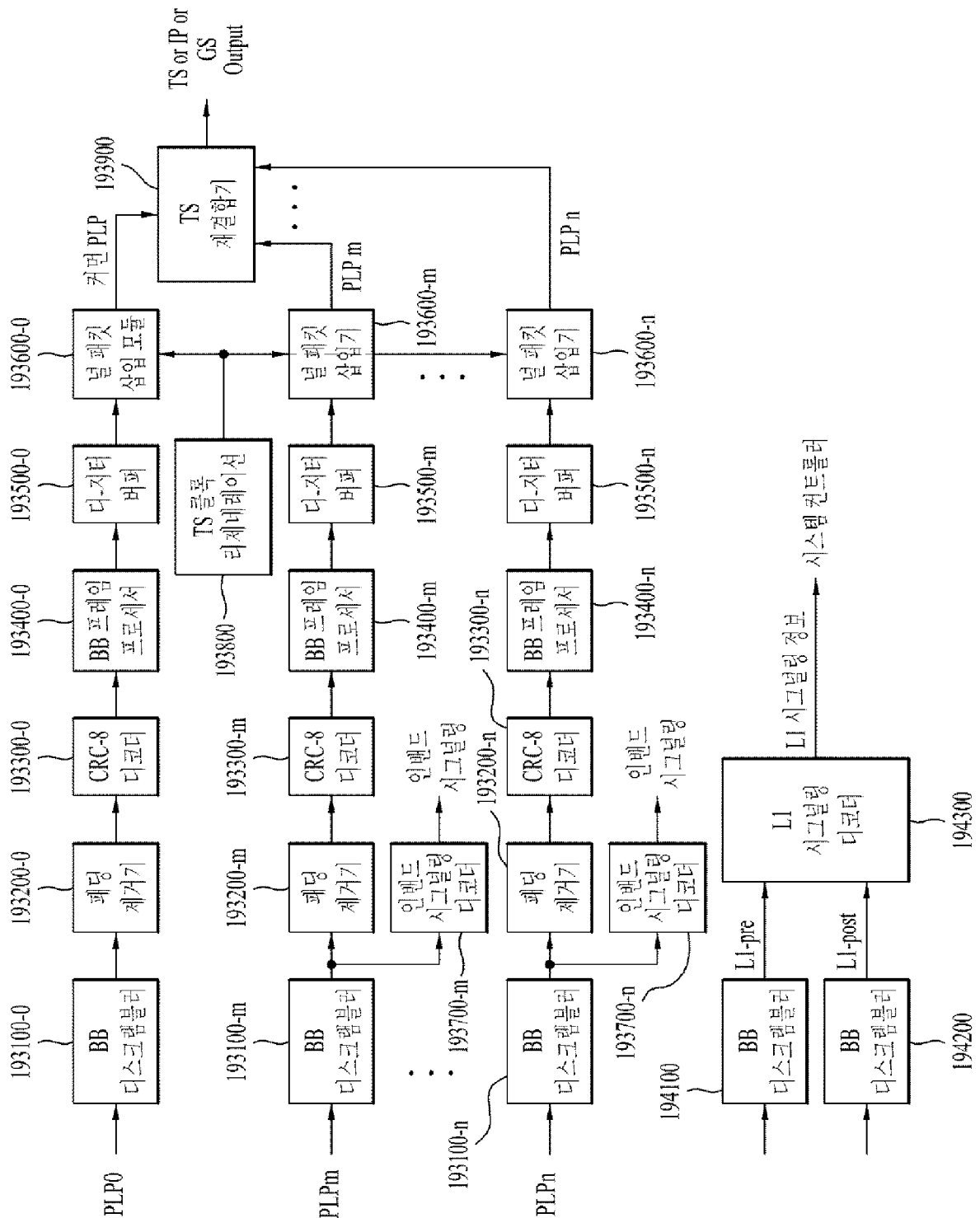
[Fig. 38]



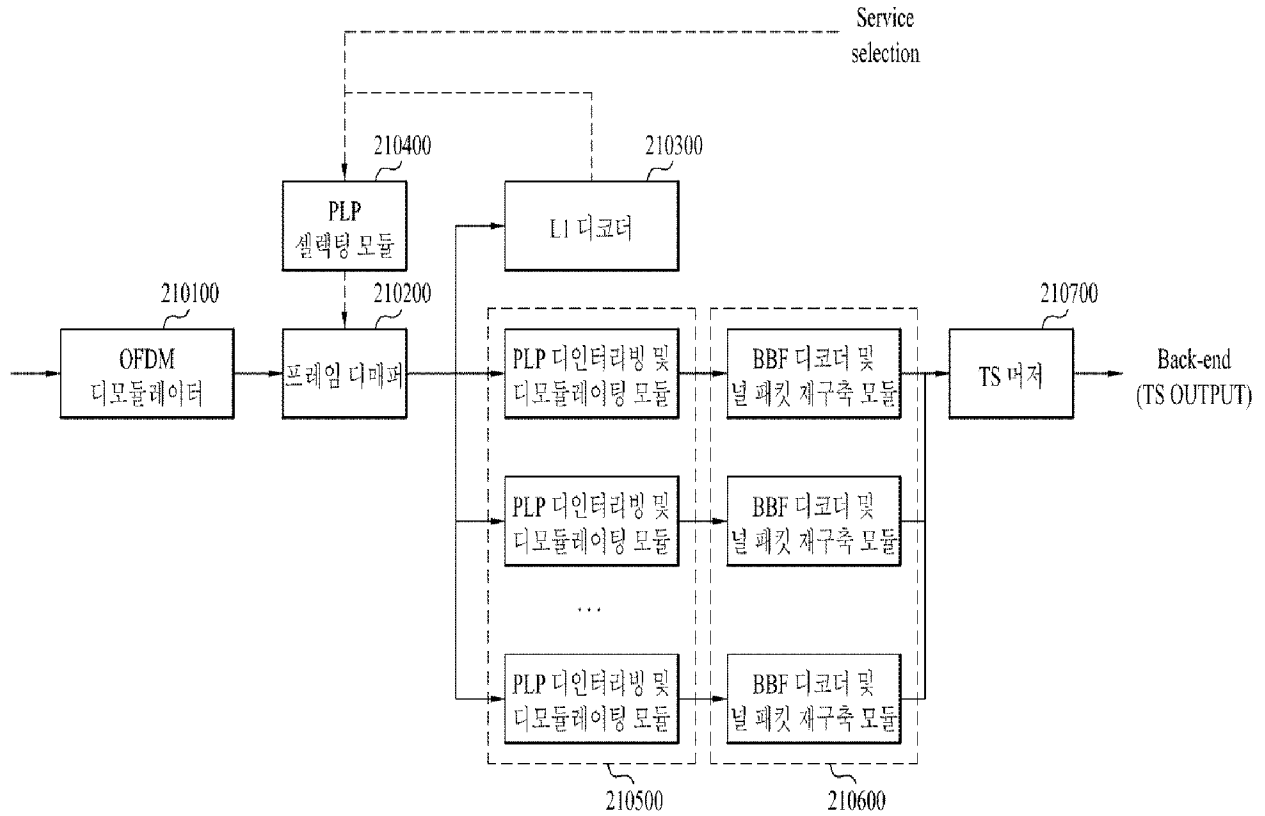
[Fig. 39]



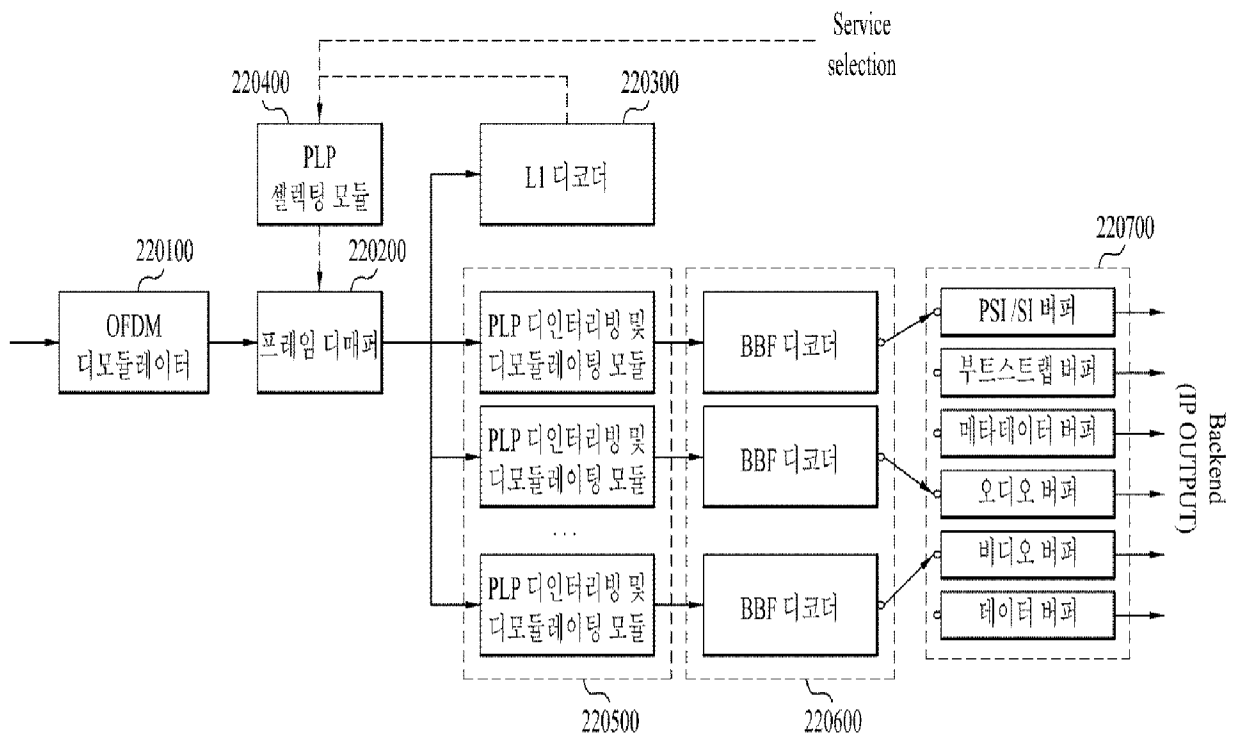
[Fig. 40]



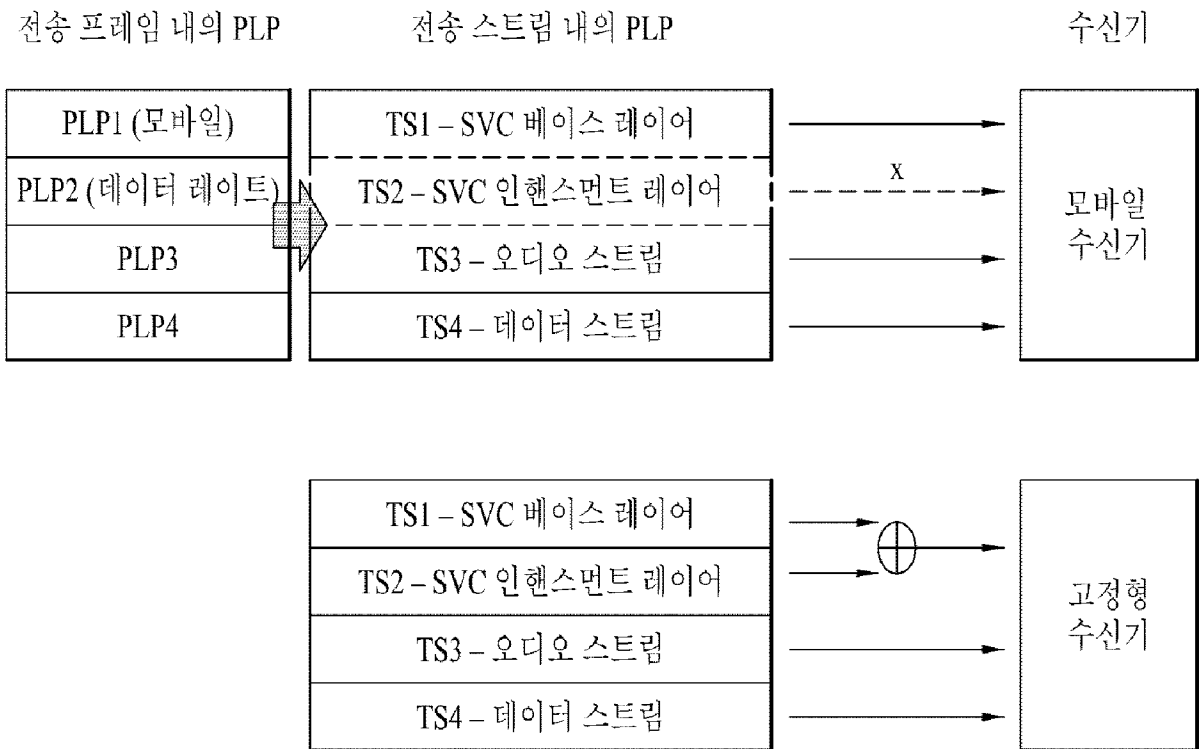
[Fig. 41]



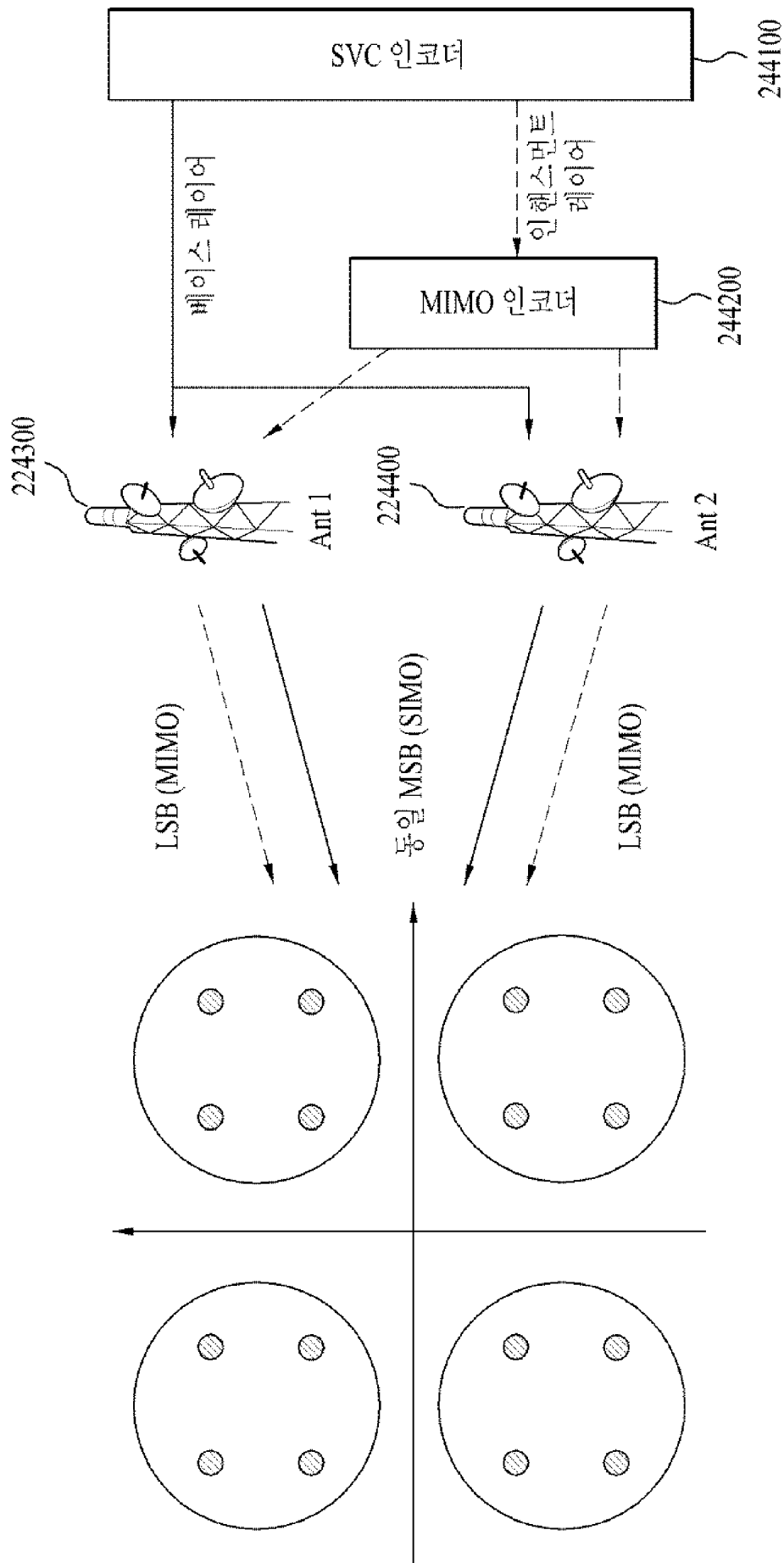
[Fig. 42]



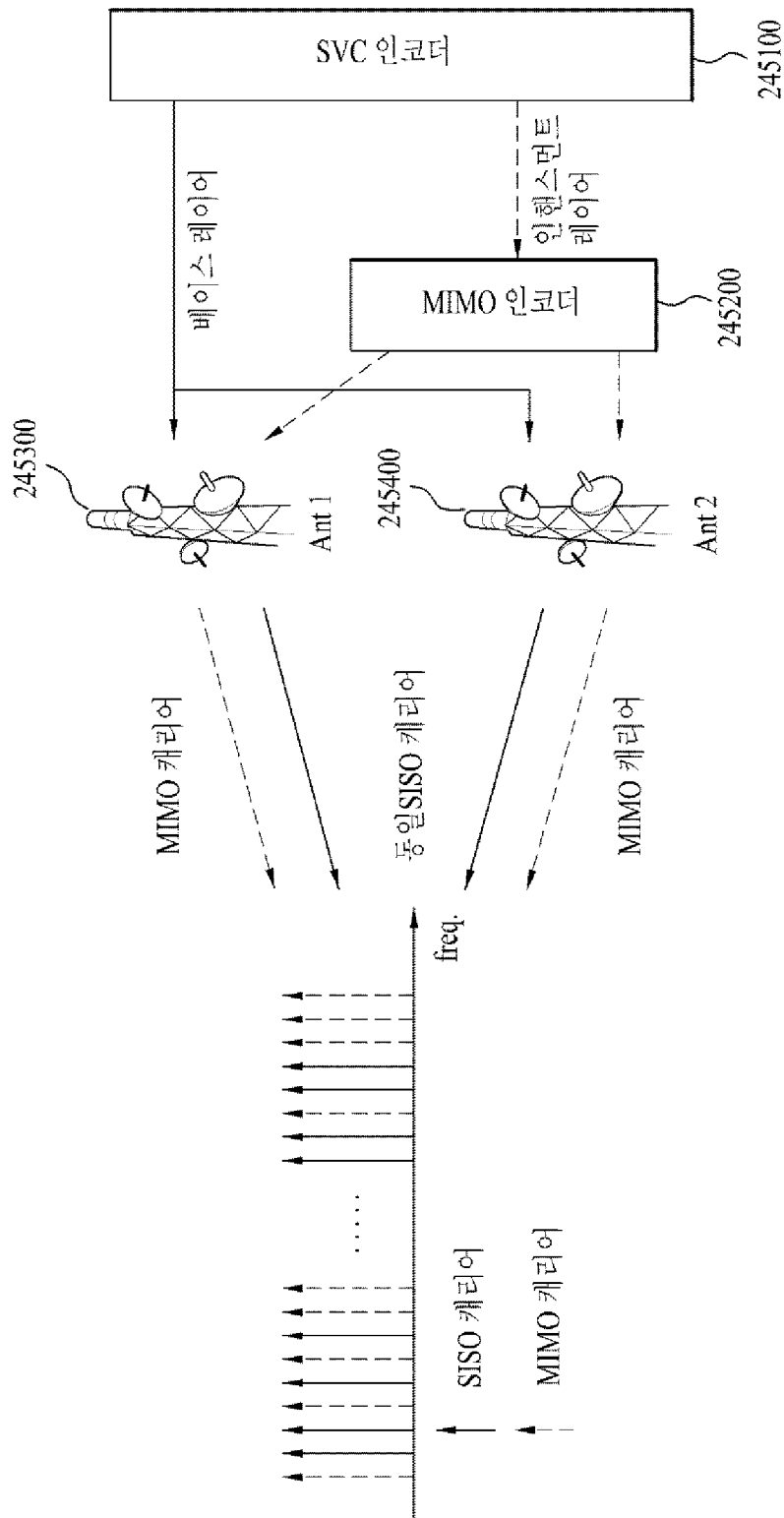
[Fig. 43]



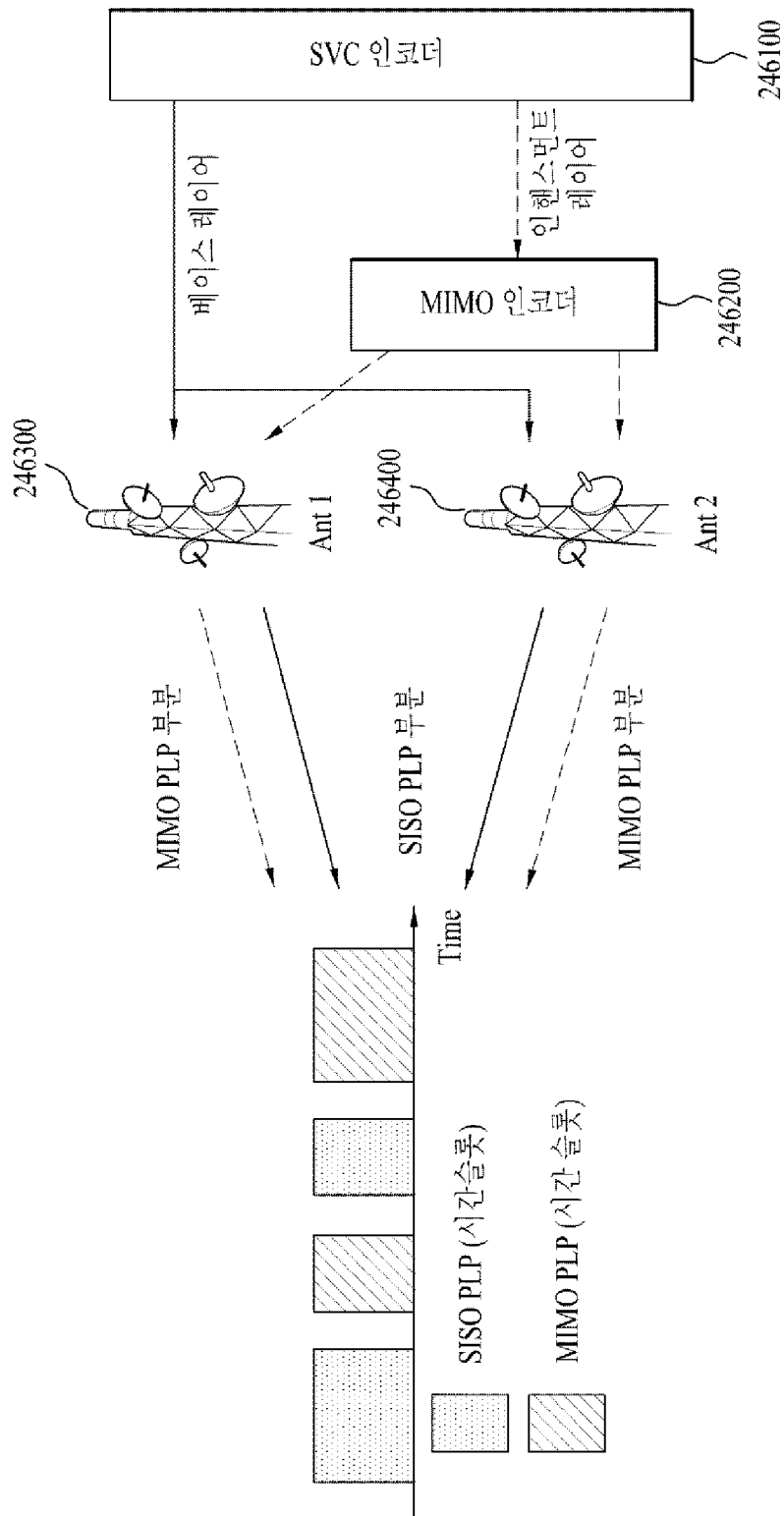
[Fig. 44]



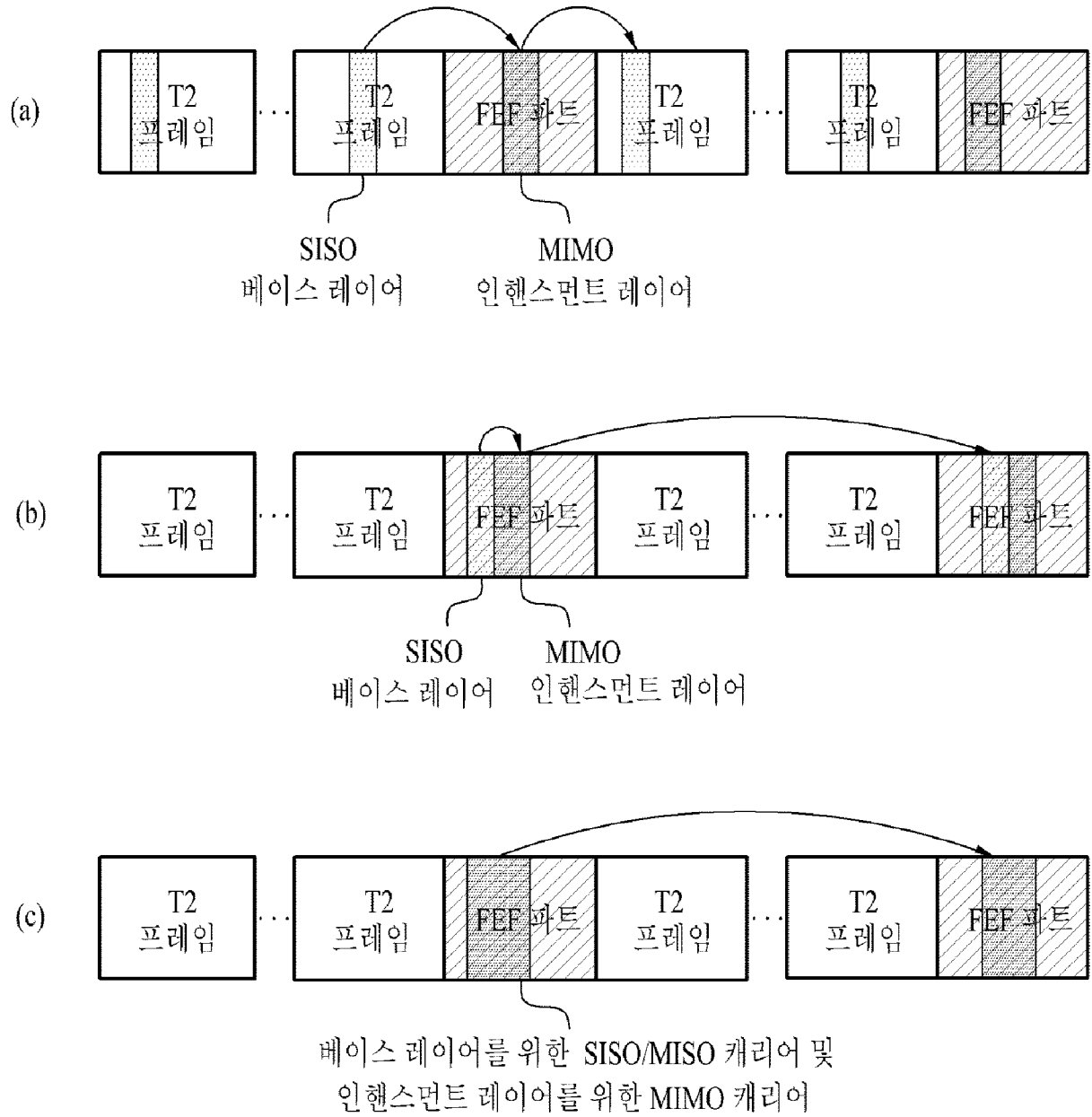
[Fig. 45]



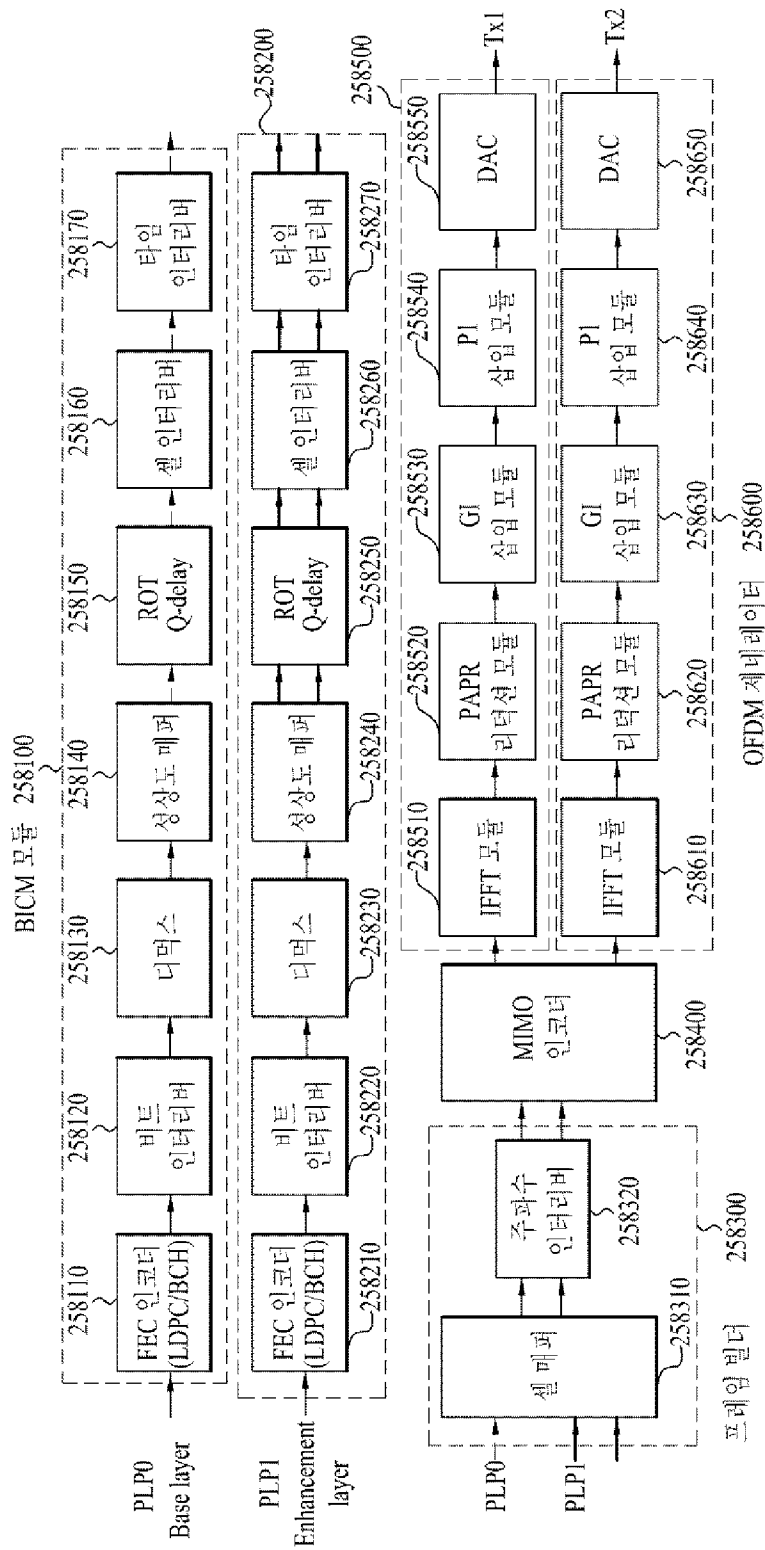
[Fig. 46]



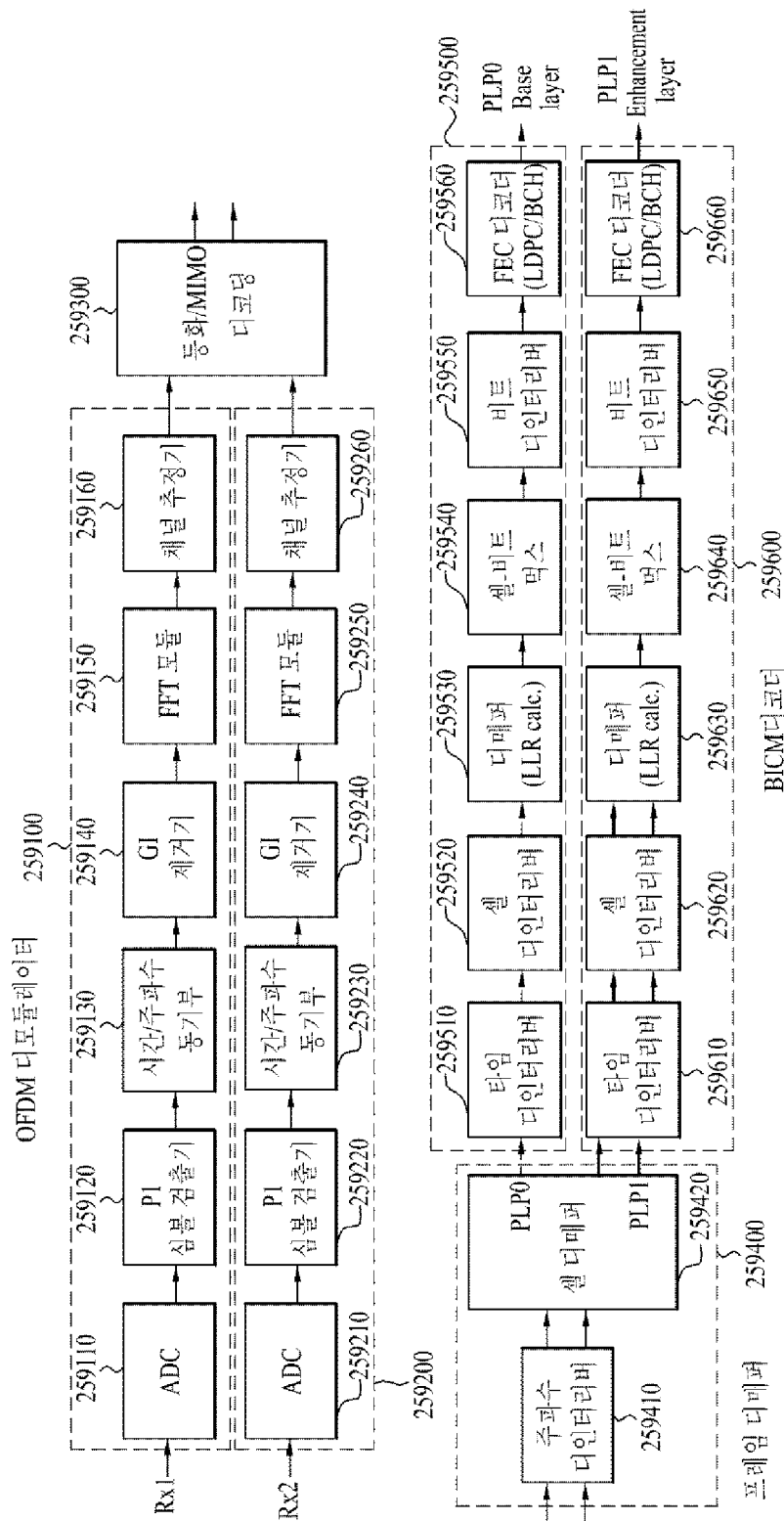
[Fig. 47]



[Fig. 48]



[Fig. 49]



[Fig. 50]

Filed	Bits
S1	3
S2 filed 1	3
S2 filed 2	1

[Fig. 51]

Filed	Bits
PILOT_PATTERN	4
L1_PRE_SPREAD_LENGTH	3

[Fig. 52]

Field	Bits
TYPE	8
BWT_EXT	1
S1	3
S2	4
L1_REPETITION_FLAG	1
GUARD_INTERVAL	3
PAPR	4
L1_MOD	4
L1_COD	2
L1_FEC	2
L1_POST_SIZE	18
L1_POST_INFO_SIZE	18
PILOT_PATTERN	4
TX_ID_AVAILABILITY	8
CELL_ID	16
NETWORK_ID	16
NGH_SYSTEM_ID	16
NUM_NGH_FRAMES	8
NUM_T2_FRAMES	8
L1_POST_SPREAD_LENGTH	12
NUM_DATA_SYMBOLS	12
NUM_MISO_SYMBOLS	12
MIMO_SYMBOL_INTERVAL	12
MIMO_SYMBOL_LENGTH	12
REGEN_FLAG	3
L1_POST_EXTENSION	1
NUM_RF	3
CURRENT_RF_IDX	3
RESERVED	10
CRC_32	32

[Fig. 53]

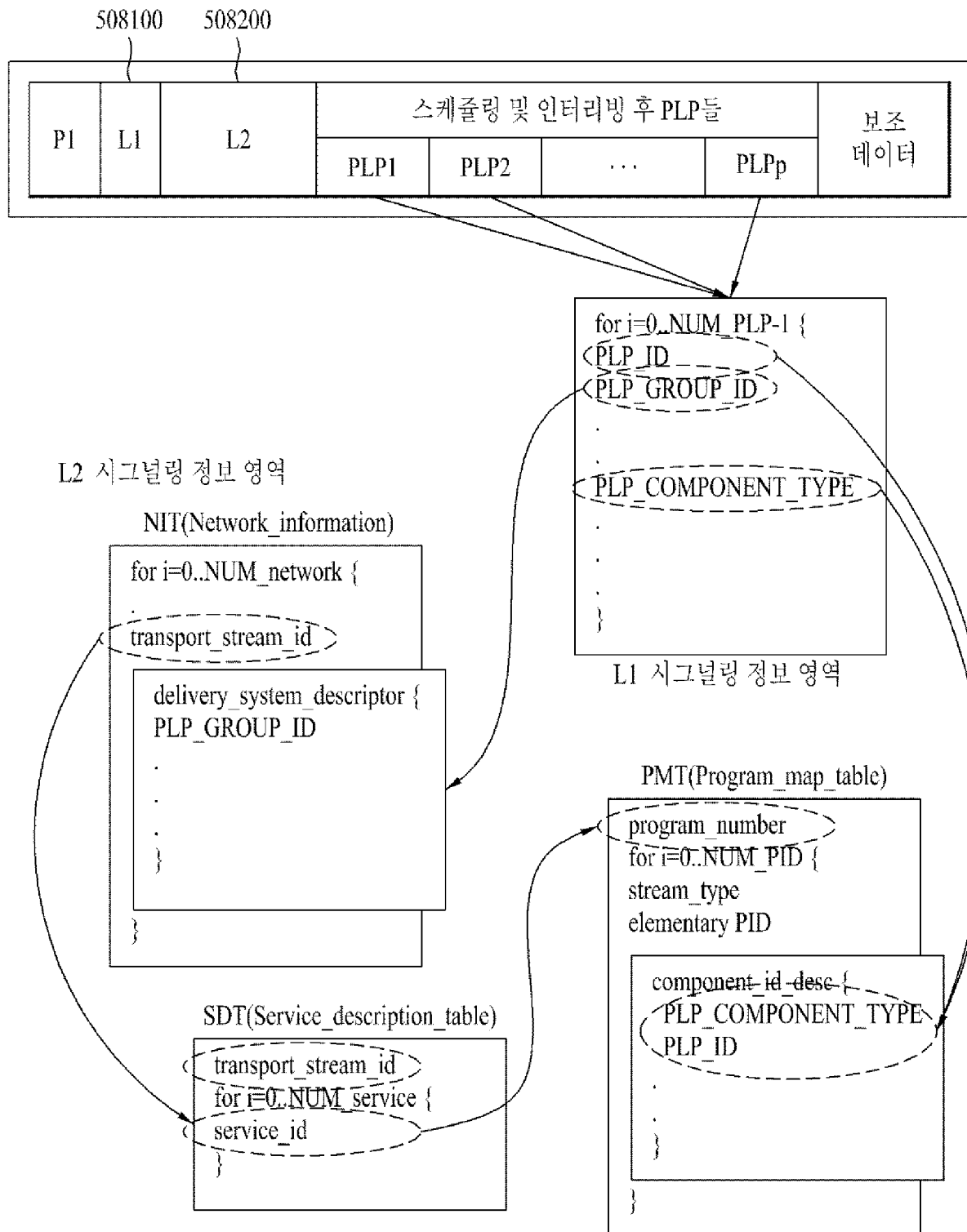
Filed	Bits
SUB_SLICES_PER_FRAME	15
NUM_PLP	8
NUM_AUX	4
AUX_CONFIG_RFU	8
for i = 0..NUM_RF-1 {	
RF_IDX	3
FREQUENCY	32
}	
if S2 == 'xxx1' {	
FEF_TYPE	4
FEF_LENGTH	22
FEF_INTERVAL	8
NEXT_NGH_SUPERFRAME	8
}	
RESERVED_2	32
for i = 0..NUM_AUX-1 {	
AUX_RFU	32
}	

Filed	Bits
for i = 0..NUM_PLP-1 {	
PLP_ID	8
PLP_TYPE	3
PLP_PAYLOAD_TYPE	5
PLP_PROFILE	2
FF_FLAG	1
FIRST_RF_IDX	3
FIRST_FRAME_IDX	8
PLP_GROUP_ID	8
PLP_COD	3
PLP_MOD	3
PLP_MIMO_TYPE	2
PLP_ROTATION	1
PLP_FEC_TYPE	2
PLP_NUM_BLOCKS_MAX	10
FRAME_INTERVAL	8
TIME_IL_LENGTH	8
TIME_IL_TYPE	1
IN_BAND_FLAG	1
RESERVED_1	16
}	

[Fig. 54]

Filed	Bits
FRAME_IDX	8
SUB_SLICE_INTERVAL	22
TYPE_2_START	22
L1_CHANGE_COUNTER	8
START_RF_IDX	3
RESERVED_1	8
if S2 == 'xxx1' {	
NEXT_NGH_FRAME	8
}	
for i = 0..NUM_PLP-1 {	
PLP_ID	8
PLP_START	22
PLP_NUM_BLOCKS	10
RESERVED_2	8
}	
RESERVED_3	8
for i = 0..NUM_AUX-1 {	
AUX_RFU	48
}	

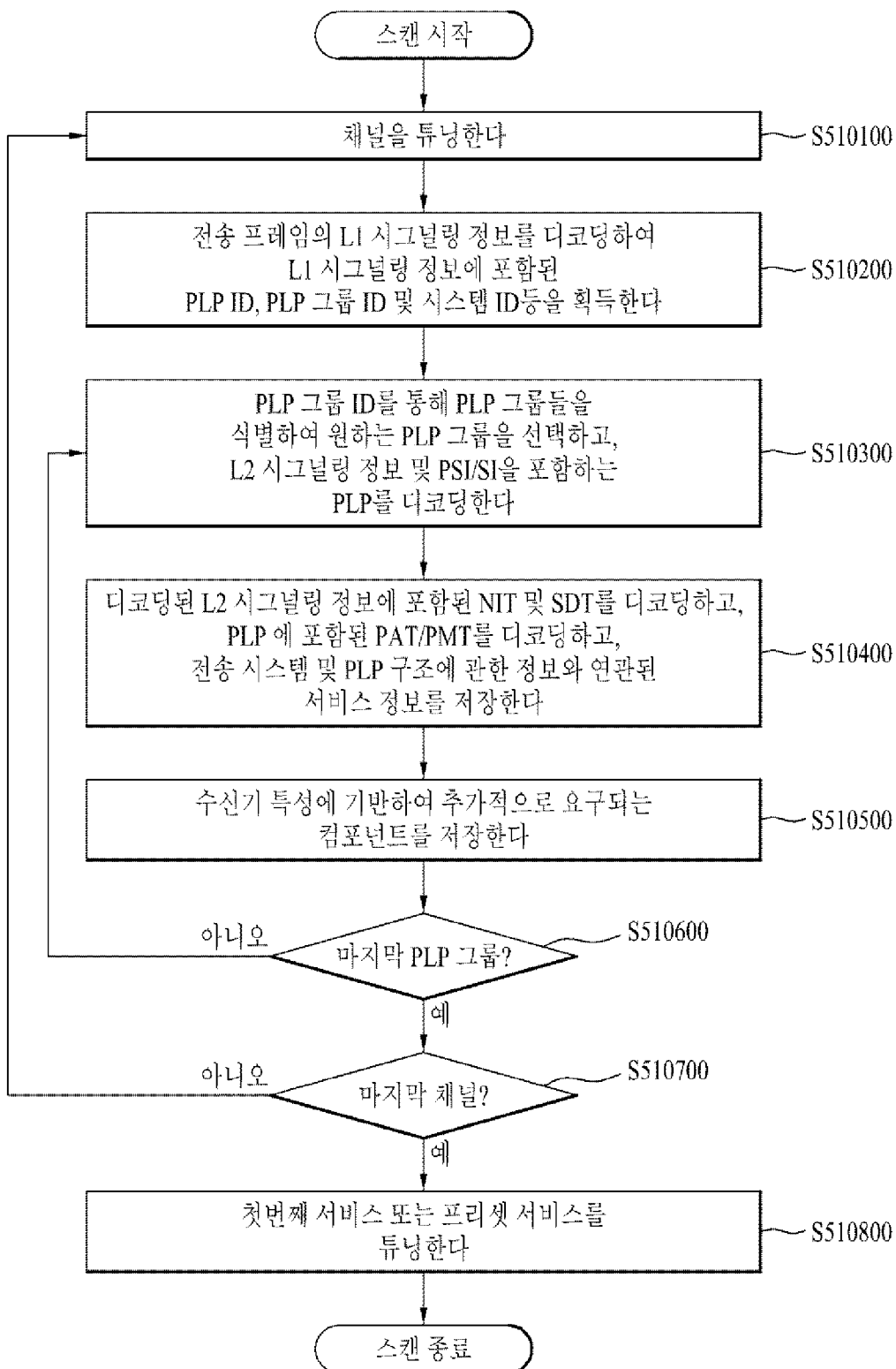
[Fig. 55]



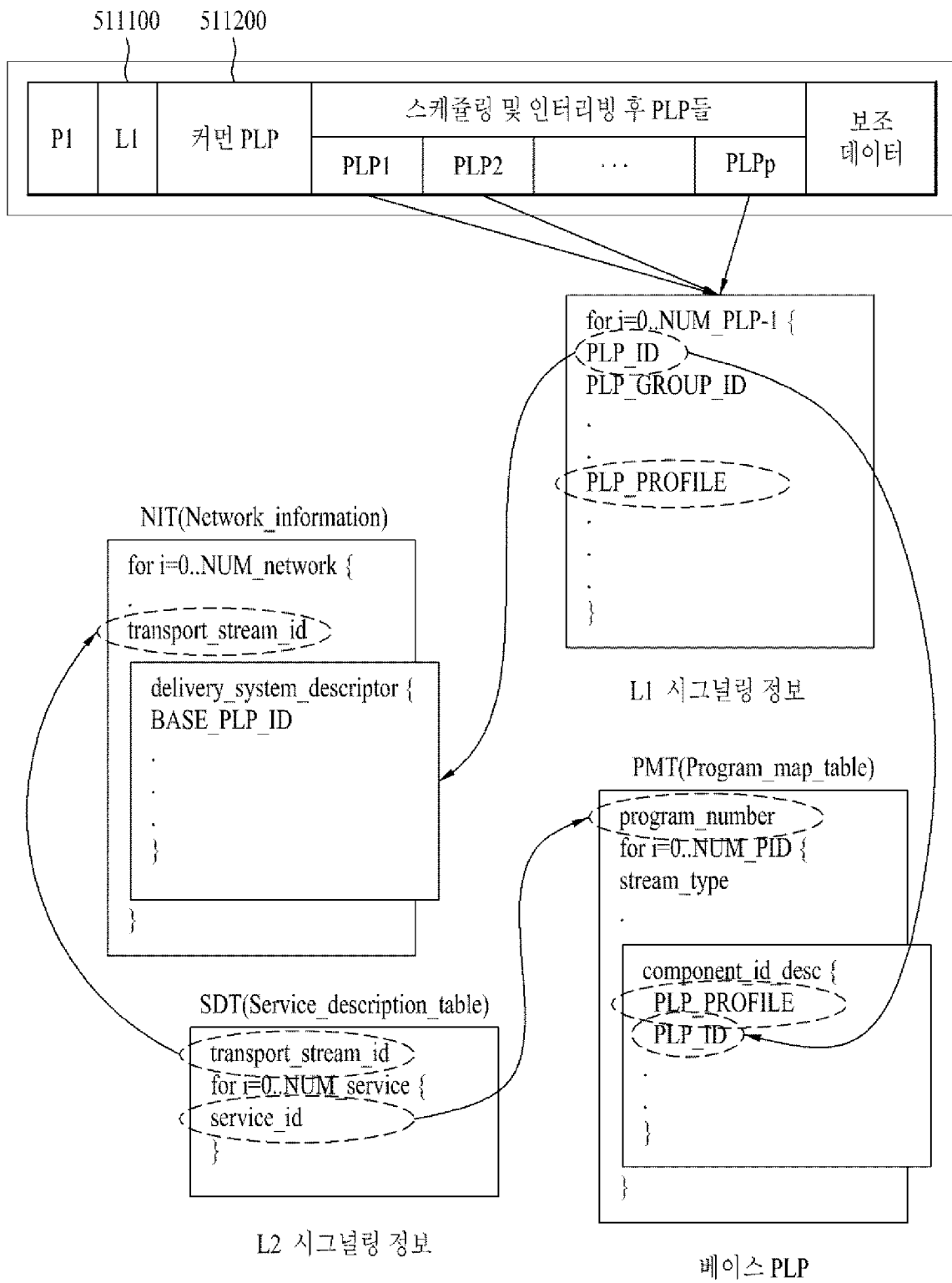
[Fig. 56]

Name	No.of bits	Identifier
component_id_descriptor() {		
descriptor_tag	8	uimsbf
descriptor_length	8	uimsbf
system_id	16	uimsbf
PLP_ID	8	uimsbf
PLP_COMPONENT_TYPE	8	uimsbf
}		

[Fig. 57]



[Fig. 58]



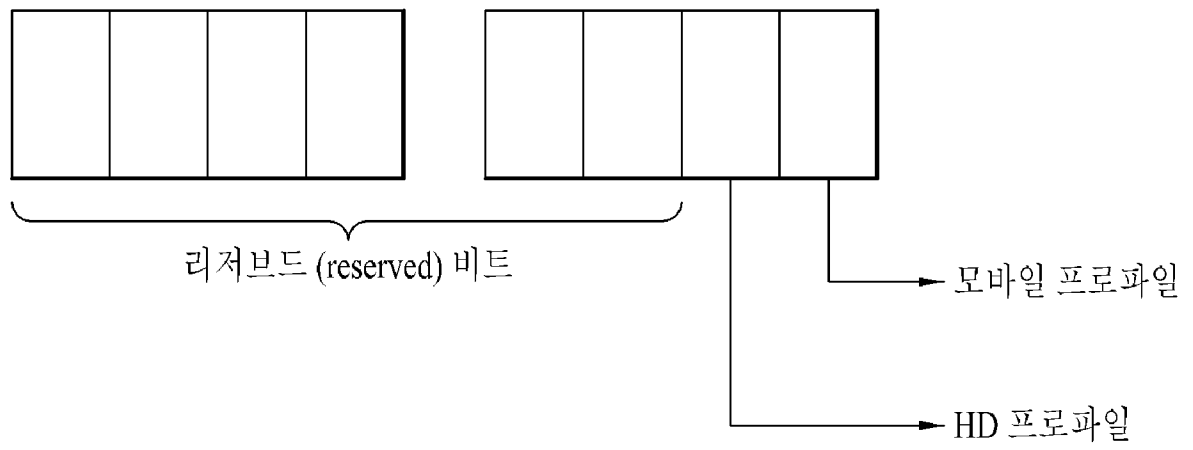
[Fig. 59]

Name	No.of bits	Identifier
delivery_system_descriptor() { descriptor_tag descriptor_length system_id PLP_GROUP_ID BASE_PLP_ID if (descriptor_length > 3) { system_parameters() for (i=0; i<N; i++) { cell_parameters() } } }	8 8 16 8 8	uimsbf uimsbf uimsbf uimsbf uimsbf

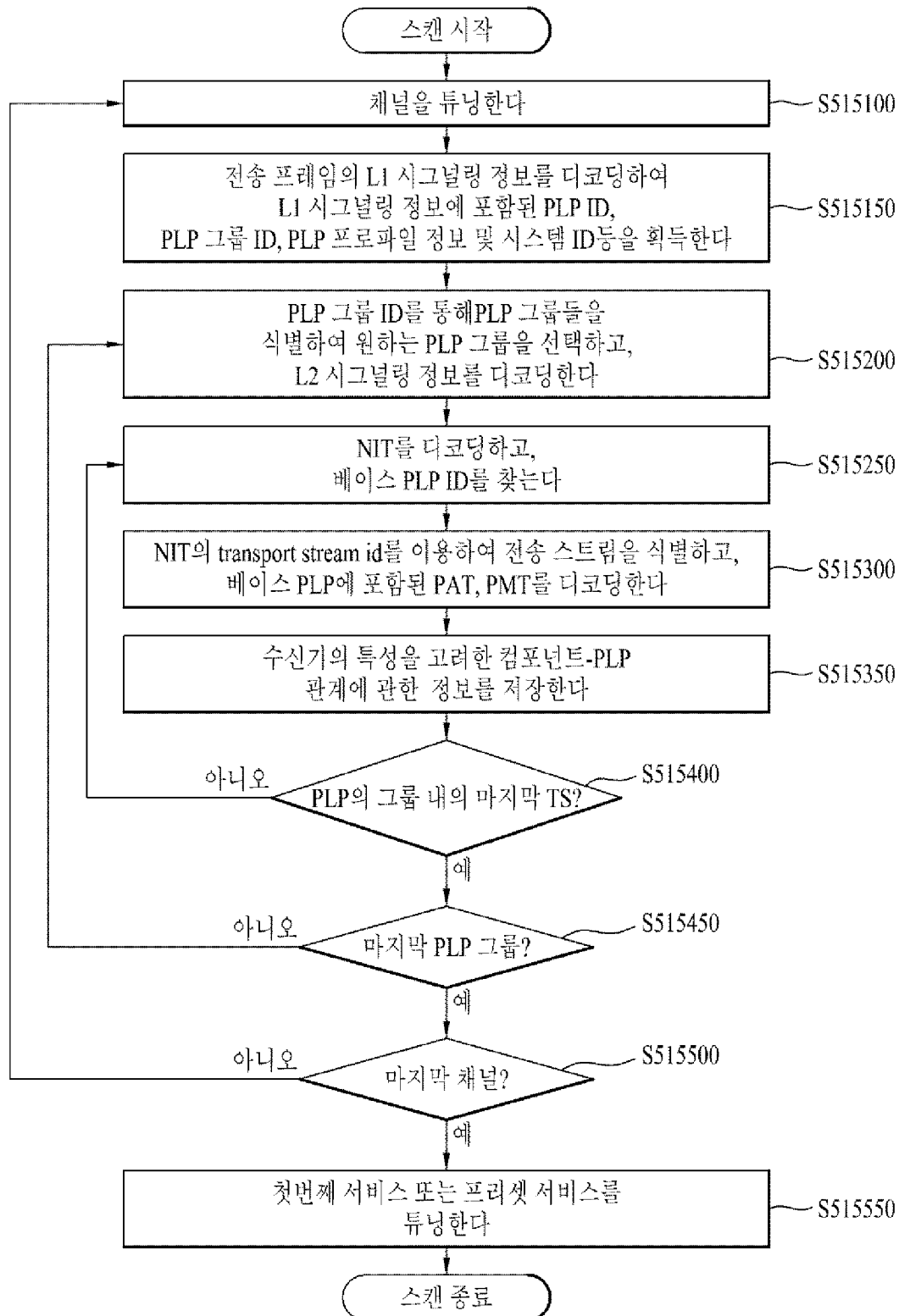
[Fig. 60]

Name	No.of bits	Identifier
component_id_descriptor() { descriptor_tag descriptor_length system_id PLP_ID PLP_PROFILE }	8 8 16 8 8	uimsbf uimsbf uimsbf uimsbf uimsbf

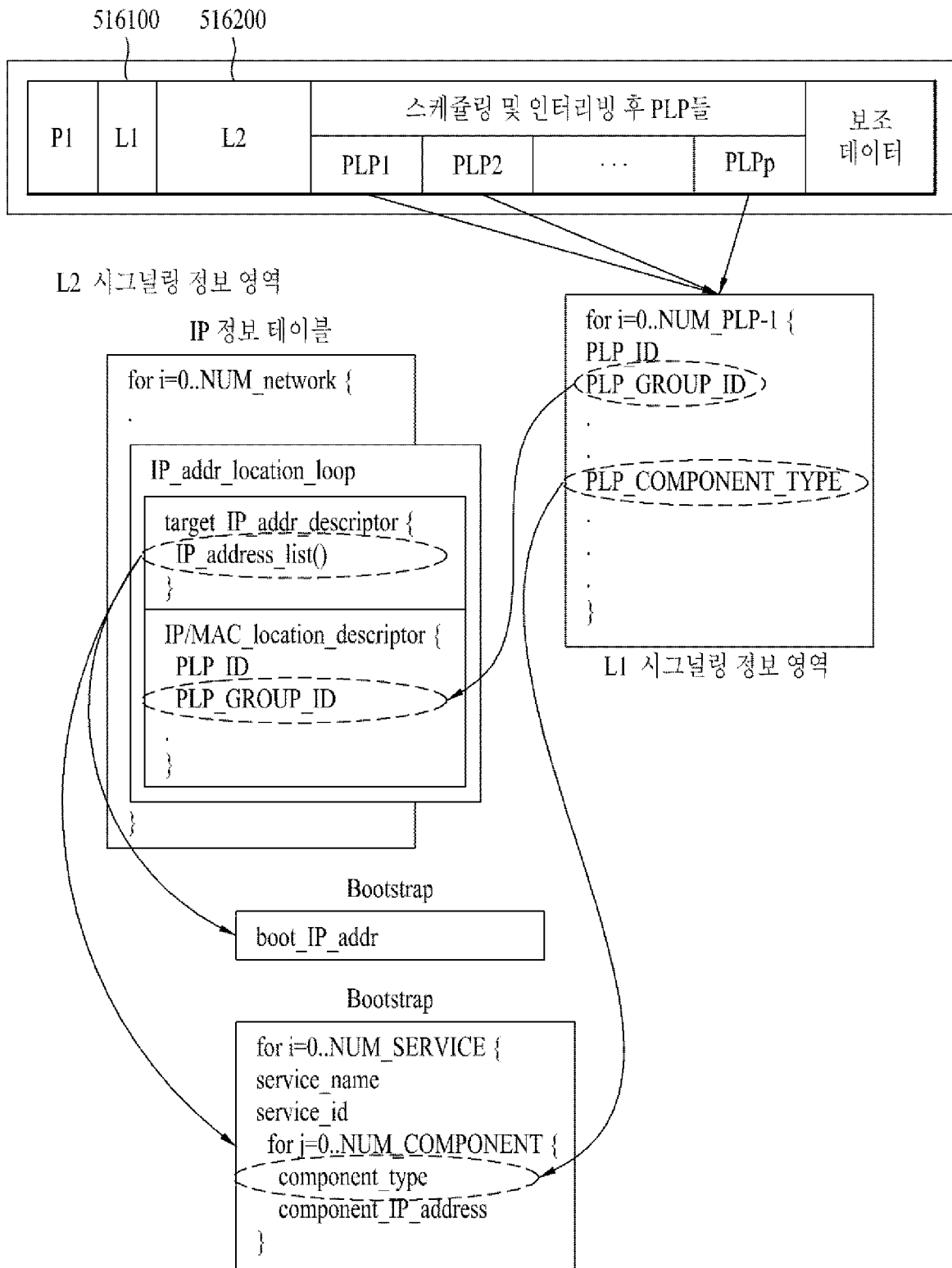
[Fig. 61]



[Fig. 62]



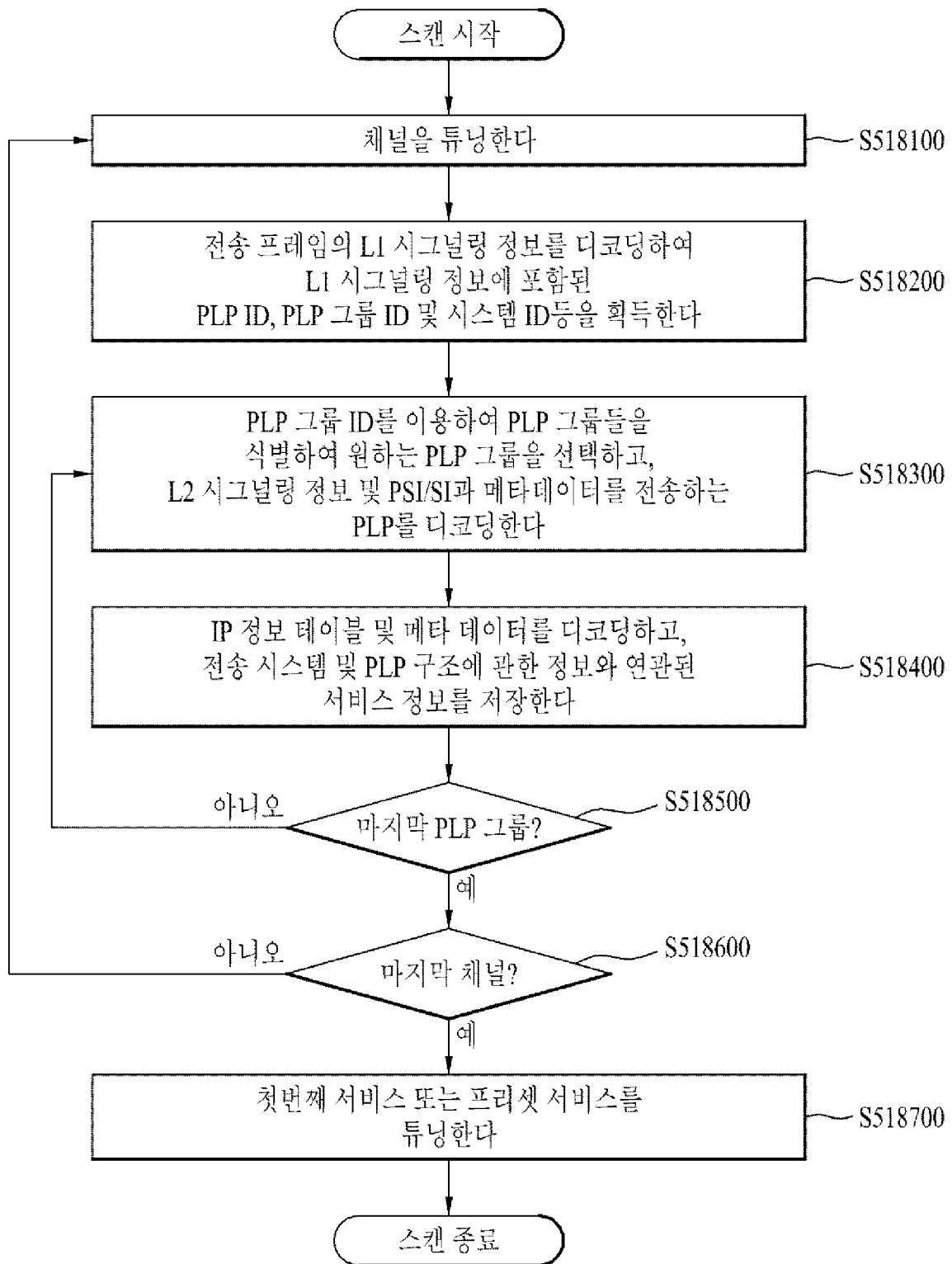
[Fig. 63]



[Fig. 64]

Name	No.of bits	Identifier
IP/MAC_location_descriptor() {		
descriptor_tag	8	uimsbf
descriptor_length	8	uimsbf
system_id	16	uimsbf
PLP_GROUP_ID	8	uimsbf
PLP_ID	8	uimsbf
}		

[Fig. 65]



[Fig. 66]

