

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年2月8日(08.02.2018)



(10) 国際公開番号

WO 2018/025577 A1

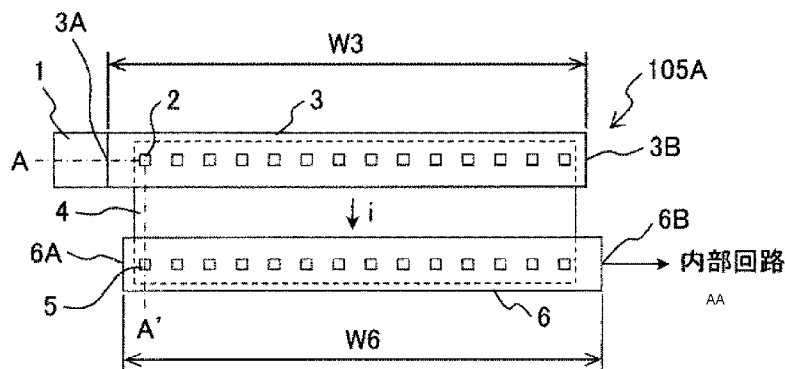
(51) 国際特許分類:
H01L 21/822 (2006.01) H01L 27/04 (2006.01)
(21) 国際出願番号: PCT/JP2017/024904
(22) 国際出願日: 2017年7月7日(07.07.2017)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2016-151794 2016年8月2日(02.08.2016) JP
(71) 出願人: 日立オートモティブシステムズ株式会社(HITACHI AUTOMOTIVE SYSTEMS, LTD.) [JP/JP]; 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 Ibaraki (JP).

(72) 発明者: 松本 昌大(MATSUMOTO Masahiro); 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 株式会社日立製作所内 Tokyo (JP). 中野 洋(NAKANO Hiroshi); 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 株式会社日立製作所内 Tokyo (JP). 奈良 嘉和(NARA Yoshikazu); 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 株式会社日立製作所内 Tokyo (JP). 小田 部 晃(KOTABE Akira); 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).
(74) 代理人: 戸田 裕二(TODA Yuji); 〒1008220 東京都千代田区丸の内一丁目 6 番 1 号 株式会社日立製作所内 Tokyo (JP).

(54) Title: ELECTRONIC DEVICE

(54) 発明の名称: 電子装置

図 1



AA Internal circuit

(57) **Abstract:** The purpose of the present invention is to provide an electronic device that is equipped with a protection resistor having a large allowable current. A first wiring layer 3 and a second wiring layer 6 are disposed facing each other at both end portions of a protection resistor 4, respectively, said both end portions being in the length direction of the protection resistor, and extend such that the first wiring layer and the second wiring layer have the long-side directions in the width directions W3, W4. First contacts 2 and second contacts 5 are respectively disposed in rows on the first wiring

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

layer 3 and the second wiring layer 6 in the long-side directions of the first wiring layer and the second wiring layer. A pad 1 is electrically connected to one end portion of the first wiring layer 3, said one end portion being in the long-side direction of the first wiring layer, and an internal circuit is electrically connected to an end portion of the second wiring layer 6, said end portion facing a first wiring layer 3 end portion on the opposite side to the one end portion to which the pad 1 is connected.

(57) 要約: 本発明の目的は許容電流の大きい保護抵抗を備えた電子装置を提供することにある。第1配線層3及び第2配線層6は保護抵抗4の長さ方向の両端部に対向するように配置され、幅方向W3, W4に沿って長手方向を有するように延設される。第1コンタクト2及び第2コンタクト5は第1配線層3及び第2配線層6に長手方向に沿って列を成すように配置される。パッド1は第1配線層3の長手方向における一方の端部に電氣的に接続され、内部回路は第1配線層3のパッド1が接続される一方の端部とは反対側の端部に対向する第2配線層6の端部に電氣的に接続される。

明 細 書

発明の名称：電子装置

技術分野

[0001] 本発明は、フィールド酸化膜上に配置された保護抵抗と保護抵抗の両側にコンタクトを介して接続される配線層とを備えた電子装置に関する。

背景技術

[0002] 電子装置の従来例には国際公開WO 2 0 1 3 / 0 1 8 1 3 4 号公報（特許文献1）に記載されたセンサ装置などがある。特許文献1のセンサ装置は、外部装置が接続される外部端子と、グラウンドに接地される接地端子と、センサ出力信号を生成する内部回路と、外部端子と内部回路との間に設けた抵抗素子及び容量素子とからなる保護回路とを有する（要約参照）。このセンサ装置は、抵抗素子を例えば金属シリサイドを用いて形成し、抵抗素子及び容量素子を電氣的に接続する配線は例えばアルミニウム（Al）を用いて形成している。そして配線と抵抗素子及び容量素子との接続部においては、複数のコンタクトを設けて伝的な接続を確保している（段落0038参照）。

先行技術文献

特許文献

[0003] 特許文献1：国際公開WO 2 0 1 3 / 0 1 8 1 3 4 号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1に記載されている従来技術では、配線（以下、配線層という）と抵抗素子（以下、保護抵抗という）を接続するコンタクトの許容電流に対する配慮が欠けていた。

[0005] 電子装置では、パッドに印加されるサージ電圧を基板耐圧以下にする必要がある。この為には電子装置の保護抵抗を低抵抗化してサージ電圧が印加された時にパッドに印加される電圧を低下させる必要がある。微細プロセスを用いた電子装置の保護回路における基板耐圧は低く、保護抵抗の低抵抗化が

より強く求められる。しかし、従来の電子装置の保護回路に使用される保護抵抗は、保護抵抗の許容電流が小さく、保護抵抗を低抵抗化することが困難であった。

[0006] 保護抵抗の許容電流が小さい理由について、図 17～図 20 を参照して説明する。

[0007] 電子装置の保護回路の構成について、図 17 を参照して説明する。図 17 は、本発明との比較例である電子装置の保護回路の構成を示す図である。

[0008] 図 17 の電子装置の保護回路 105X は外部信号を接続するパッド 10 と、パッド 10 とコンタクト 12, 13, 14 とを接続する配線層 11 と、配線層 11 と保護抵抗 15 とを接続するコンタクト 12, 13, 14 と、パッド 10 から入力されるサージやノイズから内部回路を保護する保護抵抗 15 と、保護抵抗 15 を内部回路へ接続するコンタクト 16 および配線層 17 とから構成される。

[0009] 配線層 11 と保護抵抗 15 との接続構造を、図 18 を参照して説明する。図 18 は、図 17 の A-A' 断面を示す図である。

[0010] 配線層 11 と保護抵抗 15 とは異なる層に形成されている。上層に形成された配線層 11 と下層に形成された保護抵抗 15 とは層間に跨って形成されたコンタクト 12, 13, 14 により電氣的に接続される。配線層 11 にはアルミ配線が、コンタクト 12, 13, 14 にはタングステンが使用されることが、現在は一般的である。また、保護抵抗 15 にはポリシリコンやシリサイドが使われることが多い。

[0011] 次に、図 17 の保護回路におけるコンタクト部分の等価回路を、図 19 を参照して説明する。図 19 は、図 17 の保護回路のコンタクト部分の等価回路を示す図である。

[0012] 図 19 では、配線層 11 は抵抗 R_m で表し、アルミの代表的なシート抵抗 $0.1 \Omega/\square$ を用いた。コンタクト 12, 13, 14 は抵抗 R_c で表し、抵抗値として $0.3 \Omega/\square$ を用いた。また、保護抵抗 15 は抵抗 R_p で表し、ポリシリコンの代表的なシート抵抗 $20 \Omega/\square$ を用いた。

- [0013] 図 19 の等価回路を用いてコンタクト 12, 13, 14 に流れる電流 I_1 , I_2 , I_3 を計算した。計算結果を図 20 に示す。図 20 は、図 11 の電子装置の保護回路の各コンタクトの電流の計算結果である。
- [0014] この結果、コンタクト 14 に流れる電流 I_3 が最も大きく、コンタクト 14 にほとんどの電流が流れ、コンタクト 12, 13 に流れる電流 I_1 , I_2 は電流 I_3 に比べて非常に小さく、コンタクト 12, 13 にはほとんど電流が流れない。つまり、電流が流れる方向において保護抵抗 15 の中央側に配置されるコンタクト 14、すなわち内部回路に接続されるコンタクト 16 および配線層 17 に最も近いコンタクト 14 に電流が流れ、保護抵抗 15 から離れたコンタクト 12, 13 にはほとんど電流が流れない。
- [0015] この計算結果は、保護抵抗 15 の部分の長さ（保護抵抗部分長さ）が最も短くなるコンタクト 14 のみが保護抵抗 15 の許容電流値（以下、許容電流という）に貢献し、保護抵抗 15 の部分の長さ（保護抵抗部分長さ）がコンタクト 14 よりも長くなるコンタクト 12, 13 は許容電流に貢献しないことを示す。
- [0016] ここで、コンタクト 1 個あたりに流せる電流には限界があり、コンタクト 1 個あたりの許容電流値（以下、許容電流という）が決まっている。また、保護抵抗 15 の抵抗幅は保護抵抗 15 の許容損失と抵抗値とで決まる。保護抵抗 15 の許容損失は抵抗面積で概ね決まる。また保護抵抗 15 の抵抗値は回路設計上決定される。また、コンタクトのサイズは製造プロセスから決まっている。これらのことから、回路設計時に保護抵抗 15 の抵抗幅が決めれば、保護抵抗 15 に配置できる許容電流に貢献できるコンタクト（保護抵抗部分長さを短くできるコンタクト）の数が決まり、この結果、保護抵抗 15 の許容電流が決まる。
- [0017] つまり、保護抵抗 15 の抵抗幅が決めれば、許容電流が決まる。言い換えれば、保護抵抗 15 の抵抗幅によって許容電流が制限される。このことは、保護回路にサージ電圧などを印加した場合に、保護抵抗 15 が破壊する前にコンタクトが破壊し、コンタクトが保護回路の許容電流を制限してしまうこ

とを意味する。このことは配線層 1 1 側だけでは無く、配線層 1 7 側でも生じる。

[0018] 本発明は上記事情に鑑みてなされたものであり、その目的は許容電流の大きい保護抵抗を備えた電子装置を提供することにある。

課題を解決するための手段

[0019] 上記目的を達成するために、本発明の電子装置は、

内部に設けられた内部回路を保護する保護回路に、外部信号を電氣的に接続するパッドと、前記パッドと前記内部回路との間に設けられた保護抵抗と、前記保護抵抗の長さ方向における一方の端部側に配置され前記パッドに電氣的に接続された第 1 配線層と、前記保護抵抗の長さ方向における他方の端部側に配置され前記内部回路に電氣的に接続された第 2 配線層と、前記第 1 配線層と前記保護抵抗とを電氣的に接続する複数の第 1 コンタクトと、前記第 2 配線層と前記保護抵抗とを電氣的に接続する複数の第 2 コンタクトと、を備えた電子装置において、

前記第 1 配線層は、前記保護抵抗の長さ方向の一方の端部側に配置されて、前記長さ方向に垂直な幅方向に沿って長手方向を有するように延設され、

前記第 2 配線層は、前記保護抵抗の前記長さ方向の他方の端部側に配置されて、前記幅方向に沿って長手方向を有するように延設され、

前記複数の第 1 コンタクトは前記第 1 配線層の前記長手方向に沿って列を成すように配置され、

前記複数の第 2 コンタクトは前記第 2 配線層の前記長手方向に沿って列を成すように配置され、

前記第 1 配線層と前記第 2 配線層とは前記保護抵抗を介して対向するように配置され、

前記パッドは前記第 1 配線層の前記長手方向における一方の端部に電氣的に接続され、

前記内部回路は前記第 1 配線層の前記パッドが接続される一方の端部とは反対側の端部に対向する前記第 2 配線層の端部に電氣的に接続される。

発明の効果

[0020] 本発明によれば、配線層と保護抵抗とを電氣的に接続するコンタクトの許容電流を大きくすることができ、許容電流の高い保護抵抗を備えた電子装置を提供することができる。上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

図面の簡単な説明

[0021] [図1]実施例1の電子装置の保護回路の構成を示す図である。

[図2]実施例1の電子装置の保護回路から配線層3, 6を取り除いた構成を示す図である。

[図3]図1のA-A'断面を示す図である。

[図4]保護抵抗のシート抵抗と抵抗幅の関係を示す図である。

[図5]実施例1の電子装置の保護回路のパッド1の配置を変更した構成を示す図である。

[図6]実施例1の電子装置の保護回路の等価回路を示す図である。

[図7]実施例2の電子装置の保護回路の構成を示す図である。

[図8]実施例2の電子装置の保護回路から配線層20, 23を取り除いた構成を示す図である。

[図9]実施例3の電子装置の保護回路の構成を示す図である。

[図10]実施例3の電子装置の保護回路から配線層25, 32を取り除いた構成を示す図である。

[図11]実施例4の電子装置の保護回路の構成を示す図である。

[図12]実施例4の電子装置の保護回路から配線層37, 41を取り除いた構成を示す図である。

[図13]実施例5の電子装置の保護回路の構成を示す図である。

[図14]実施例5の電子装置の保護回路から配線層45, 53を取り除いた構成を示す図である。

[図15]実施例6の電子装置の保護回路の構成を示す図である。

[図16]本発明の一実施例に係る電子装置の構成を示す図である。

[図17]本発明との比較例である電子装置の保護回路の構成を示す図である。

[図18]図11のA-A'断面を示す図である。

[図19]図11の保護回路のコンタクト部分の等価回路を示す図である。

[図20]図11の電子装置の保護回路の各コンタクトの電流の計算結果である。

発明を実施するための形態

[0022] 以下、本発明の実施の形態について、図面を参照して説明する。

[0023] 以下では、電子装置の一実施例として、車載向けフローセンサ装置100に適用した例を説明するが、本発明は車載向けフローセンサ装置100に限定されるものではなく、他の圧力センサ、加速度センサ或いは角速度センサ等の物理量を検出するセンサ装置を含む電子装置100に広く適用することができる。

[0024] 本実施例に係るフローセンサ装置100を、図16を用いて説明する。図16は、本発明の一実施例に係る電子装置の構成を示す図である。

[0025] フローセンサ装置100は、LSI120とセンサ素子121と温度センサ122とにより構成される。LSI120は電源端子102aとセンサ出力端子102bと接地端子103とにより外部の装置と接続する。電源端子102a及びセンサ出力端子102bは、後述する保護回路のパッドに相当する。

[0026] また、LSI120はセンサ素子121及び温度センサ122から取得した信号を処理しセンサ出力信号を生成する内部回路104と、外部から侵入するノイズから内部回路104を保護する保護回路105（105a～105d）とを有する。電源端子102aと内部回路104との間に保護回路105aが、センサ出力端子102bと内部回路104との間に保護回路105bが、ボンディングパッド130cと内部回路104との間に保護回路105c、105dがそれぞれ配置される。

[0027] 保護回路105（105a～105d）は、抵抗106とコンデンサ（容量素子）107とを有する。抵抗106は、パッド（端子）102a、10

2 b, 130 c と内部回路 104 との間に電氣的に直列接続される。コンデンサ 107 は、一方の電極が抵抗 106 と内部回路 104 との間の配線に電氣的に接続され、他方の電極が接地電位に電氣的に接続される。これにより、抵抗 106 と内部回路 104 との間の配線はコンデンサ 107 を介して接地電位に電氣的に接続される。

[0028] センサ素子 121 は検出部 123 とボンディングパッド 130 b とを有し、ボンディングパッド 130 b からボンディングワイヤ 131 を介して L S I 120 のボンディングパッド 130 a に接続することで電氣的に接続される。

[0029] 温度センサ 122 はサーミスタ 124 とボンディングパッド 130 d とを有し、ボンディングパッド 130 d からボンディングワイヤ 131 を介して L S I 120 のボンディングパッド 130 c に接続することで電氣的に接続される。

[0030] 上述した電子装置 100 は、以下で説明する各実施例に共通して適用可能である。

[0031] 次に、本発明に係る電子装置 100 の保護回路について説明する。

[0032] [実施例 1]

本発明の第 1 の実施例である電子装置について、図 1 ～図 6 を参照して説明する。図 1 は、実施例 1 の電子装置の保護回路の構成を示す図である。図 2 は、実施例 1 の電子装置の保護回路から配線層 3, 6 を取り除いた構成を示す図である。図 3 は、図 1 の A - A' 断面を示す図である。図 4 は、保護抵抗のシート抵抗と抵抗幅の関係を示す図である。図 5 は、実施例 1 の電子装置の保護回路のパッド 1 の配置を変更した構成を示す図である。図 6 は、実施例 1 の電子装置の保護回路の等価回路を示す図である。

[0033] 本実施例の電子装置 100 の保護回路 105 A は、パッド 1 と、配線層（第 1 配線層）3 と、コンタクト（第 1 コンタクト）2 と、保護抵抗 4 と、コンタクト（第 2 コンタクト）5 と、配線層（第 2 配線層）6 と、を備えて構成される。パッド 1 は保護回路 105 A に外部信号を接続する端子部である

。配線層 3 はパッド 1 とコンタクト 2 とを接続する配線部である。コンタクト 2 は配線層 3 と保護抵抗 4 とを接続する配線部である。保護抵抗 4 はパッド 1 から入力されるサージやノイズから内部回路を保護する回路部品（回路素子）である。コンタクト 5 及び配線層 6 は、電流が流れる方向 i （図 1 参照）において、保護抵抗 4 に対してコンタクト 2 及び配線層 3 が設けられた側とは反対側に設けられ、保護抵抗 4 を内部回路へ接続する。

[0034] なお、配線層 3、6 と保護抵抗 4 とは基板上の異なる層に形成されている。配線層 3、6 は保護抵抗 4 に対して上層に、保護抵抗 4 は配線層 3、6 に対して下層に配置されている。上層に形成された配線層 3 と下層に形成された保護抵抗 4 とは、配線層 3 が形成された層と保護抵抗 4 が形成された層との間に跨って形成されたコンタクト 2 により電氣的に接続される。また上層に形成された配線層 6 と下層に形成された保護抵抗 4 とは、配線層 6 が形成された層と保護抵抗 4 が形成された層との間に跨って形成されたコンタクト 5 により電氣的に接続される。

[0035] また、保護抵抗 4 はシリコン基板 9 に配置されたフィールド酸化膜 8 の上に配置され、上部には層間酸化膜 7 が配置される。保護抵抗 4 をフィールド酸化膜 8 の上に配置することで、保護抵抗 4 の対地耐圧（シリコン基板 9 との間の耐圧）を向上させることができ、パッド 1 から印加されるサージやノイズに対して高い耐圧を持たせることができる。

[0036] 保護抵抗 4 には高い許容損失、高い対地耐圧、高い許容電流が要求される。保護抵抗 4 の許容損失は保護抵抗 4 の面積に応じて決まり、保護抵抗 4 の対地耐圧はフィールド酸化膜 8 の厚さで決まる。また、保護抵抗 4 の許容電流は先述した様に保護抵抗 4 の幅 W_4 （図 2 参照）で決まる。ここで、保護抵抗 4 の面積（許容損失）と保護抵抗 4 の抵抗値を一定にして保護抵抗 4 の幅 W_4 を増加させようとする、図 4 に示す様に保護抵抗 4 のシート抵抗を高くすることで実現できる。つまり、本実施例では保護抵抗 4 のシート抵抗を高くして、抵抗長 L_4 （図 2 参照）に対して抵抗幅 W_4 を長くすることで、保護抵抗 4 の両側に配置できるコンタクト数を増加させて、許容電流を増

加させる。また、配線層 3, 6 の幅 W_3 , W_6 (図 1 参照) も広げ配線層 3, 6 の影響で許容電流が制限されることを防ぐ。

[0037] また、各コンタクト 2, 5 に流れる電流を均等化する為、パッド 1 を保護抵抗 4 の左側に配置する。図 5 に示す様にパッド 1 を保護抵抗 4 の上側に配置した場合、パッド 1 から流れるサージ電流は保護抵抗 4 の中央部に集中し (中央部の電流経路が最も短い)、保護抵抗 4 の許容損失および許容電流は低下する。これに対して、図 1 に示すようにパッド 1 を保護抵抗 4 の左側に配置することで、全てのコンタクト 2, 5 に比較的均等に分散させてサージ電流を流すことができる。

[0038] すなわち本実施例では、配線層 3, 6 は保護抵抗 4 の幅 W_4 の方向に長手方向を有する形状に形成され、幅 W_4 の方向に沿ってコンタクト 2, 5 を分散配置する。この場合、配線層 3 の一方の端部 3 A の側に配線層 6 の一方の端部 6 A が位置し、配線層 3 の他方の端部 3 B の側に配線層 6 の他方の端部 6 B が位置するように、二つの配線層 3, 6 が配置される。なお本実施例では、二つの配線層 3, 6 は長手方向が幅 W_3 , W_6 の方向に沿うように平行に配置されている。

[0039] そしてパッド 1 は配線層 3 の幅 W_3 の方向 (幅 W_4 の方向に同じ) の一方の端部 3 A に電氣的に接続される。一方配線層 6 では、配線層 6 の幅 W_6 の方向 (幅 W_4 の方向に同じ) において、配線層 3 のパッド 1 が接続される端部 3 A 側とは反対側の端部 3 B に対応する端部 6 B の側が、内部回路に電氣的に接続される。すなわち、配線層 3 におけるパッド 1 に接続される端部 3 A と配線層 6 における内部回路に接続される端部 6 B とは、保護抵抗 4 に対して幅 W_4 の方向において反対側に位置するように、配置される。

[0040] 次に、本実施例の保護回路 105 A の作用効果について、図 6 を参照して説明する。図 6 は、実施例 1 の電子装置の保護回路の等価回路を示す図である。

[0041] 図 6 では配線層 3, 6 を抵抗 R_m で表し、アルミの代表的なシート抵抗 $0.1 \Omega / \square$ を用いる。各コンタクト 2, 5 の抵抗は抵抗 R_c で表し、抵抗値

として $0.3\ \Omega/\square$ を用いる。また、保護抵抗4は抵抗 R_p で表し、ポリシリコンの代表的なシート抵抗 $20\ \Omega/\square$ を用いる。この等価回路では全ての電流経路の合計抵抗は等しく、直流的には均等に電流が流れる。このことは、保護抵抗4のシート抵抗を高くし、抵抗長 L_4 に対して抵抗幅 W_4 を長くすることで図6に示した等価回路の近似性が高くなるので、より各コンタクト2, 5に均等に電流が流れる。これらのことにより特定のコンタクトにおける電流集中を低減し、保護回路105Aの許容電流の低下を防ぐことができる。

[0042] また、サージ電流に関しても、全てのコンタクト2, 5がパッド1から流れる直線状の電流経路上、又は内部回路に向かって流れる直線状の電流経路上にあることと、配線層3を図面右方向（抵抗幅 W_3 の方向）に流れる電流は保護抵抗4では図面下方向（抵抗長 L_4 の方向）に向かって流れるようにコンタクト2で電流の方向が曲がるが、全てのコンタクト2でこの曲がり方が等しくなることにより、サージ電流の様に直進性の強い電流であっても図5の回路構成と比較すると全てのコンタクト2に均等に電流が流れる。また、保護抵抗4のシート抵抗を高くすることで、抵抗温度係数も高くなるので電流発熱による電流分散効果も高くなり、電流集中を低減し許容電流の低下を防ぐことができる。

[0043] 上述の作用効果を高めるため、本実施例の保護回路15Aでは、配線層3, 6に配置されるコンタクト2, 5は、配線層3, 6の長手方向（幅 W_3 , W_4 , W_6 の方向）に沿って、一列に並べられている。これにより、各コンタクト2, 5に接続される保護抵抗4の抵抗長さを等しくすることができ、各コンタクト2, 5に接続される保護抵抗4の抵抗値を均一化することができる。

[0044] つまり、本実施例では保護抵抗4のシート抵抗を高くして、抵抗長 L_4 に対して抵抗幅 W_4 を長くすることで、保護抵抗4の両側に配置できるコンタクト数を増加させて、許容電流を増加させることができる。また、配線層3, 6に流れる電流の向きと保護抵抗4に流れる電流の方向を異ならせること

によって、配線層 3 を流れる電流がコンタクト 2 で電流の方向を変える際に全てのコンタクト 2 での電流の曲がり方を均等に出来るので、特定のコンタクトにおける電流集中を低減し許容電流の低下を防ぐことができる。

[0045] また、本実施例ではコンタクト 2, 5 のピッチをコンタクト 2, 5 のサイズに比べて 3 倍以上にした。コンタクトは前述したようにタングステンで構成され、金属としては抵抗率が高いので電流による発熱が大きい。また、タングステンは金属としてはヤング率が高く硬い金属である。このため、従来例の様に最小寸法で多くのコンタクト 2, 5 を並べると、サージ電流による発熱とタングステン自身の熱膨張による応力でコンタクト 2, 5 が破壊しやすくなる。これを避ける為、本実施例ではコンタクト 2, 5 の列数を一列にすると共にコンタクト同士の間隔を広げて、大きな熱応力が発生することを防ぐ。このことによりコンタクト 2, 5 の許容電流の低下を抑え、保護回路 105A において大きな許容電流が得られるようにした。

[0046] また、本実施例では抵抗幅 W_4 が広く、抵抗長 L_4 さが短くなる為、保護抵抗 4 のコンタクト 2 からコンタクト 5 までの距離が短く、幅広い配線層 3, 6 がコンタクト 2, 5 に接続されている。この為、保護抵抗 4 からの発熱はフィールド酸化膜 8 を介してシリコン基板 9 に放熱されるだけでなく、コンタクト 2, 5 から配線層 3, 6 を介する放熱も増加する。この結果、保護抵抗 4 の許容損失も増加させることができる。

[0047] [実施例 2]

次に、本発明の第 2 実施例である電子装置の保護回路について、図 7 及び図 8 を参照して説明する。図 7 は、実施例 2 の電子装置の保護回路の構成を示す図である。図 8 は、実施例 2 の電子装置の保護回路から配線層 20, 23 を取り除いた構成を示す図である。

[0048] 本実施例の電子装置 100 の保護回路 105B は、パッド 18 と、配線層（第 1 配線層）20 と、コンタクト（第 1 コンタクト）19 と、保護抵抗 21 と、コンタクト（第 2 コンタクト）22 と、配線層（第 2 配線層）23 と、を備えて構成される。パッド 18 は保護回路 105B に外部信号を接続す

る端子部である。配線層 20 はパッド 18 とコンタクト 19 とを接続する配線部である。コンタクト 19 は配線層 20 と保護抵抗 21 とを接続する配線部である。保護抵抗 21 はパッド 18 から入力されるサージやノイズから内部回路を保護する回路部品（回路素子）である。コンタクト 22 及び配線層 23 は、電流が流れる方向 i （図 7 参照）において、保護抵抗 21 に対してコンタクト 19 及び配線層 20 が設けられた側とは反対側に設けられ、保護抵抗 21 を内部回路へ接続する。

[0049] 本実施例は第 1 実施例と基本的に同一であるが、保護抵抗 21 の形状をパッド 18 側の抵抗長 $L4A$ が反対側の抵抗長 $L4B$ よりも大きくなるようにした。すなわち保護抵抗 21 は、配線層 20 におけるパッド 18 が接続される一方の端部の側の長さ方向における長さ寸法 $L4A$ が、配線層 20 の他方の端部の側の長さ方向における長さ寸法 $L4B$ よりも大きい。

[0050] このことにより、配線層 20 のインダクタンスの影響による各コンタクト 19、22 間の電流不均等を減らし、パッド 18 から各コンタクト 19 に流れる電流がより均等に流れる様にした。このことにより、特定のコンタクト 19、22 に電流集中することを低減できるので、保護回路 105B の許容電流の低下を防ぐことができる。

[0051] 本実施例では、配線層 20 と配線層 23 とは、保護抵抗 21 の幅方向 $W2$ に沿って、非平行な状態（傾斜した状態）で配置される。配線層 20 と配線層 23 とは平行ではないものの、二つの配線層 20、23 の長手方向が保護抵抗 21 の幅 $W2$ の方向に沿うように配置されている。

[0052] 上述した以外の構成は第 1 実施例と同様であり、第 1 実施例の作用効果は本実施例でも得られる。

[0053] [実施例 3]

次に、本発明の第 3 実施例である電子装置の保護回路について、図 9 及び図 10 を参照して説明する。図 9 は、実施例 3 の電子装置の保護回路の構成を示す図である。図 10 は、実施例 3 の電子装置の保護回路から配線層 25、32 を取り除いた構成を示す図である。

[0054] 本実施例の電子装置 100 の保護回路 105C は、パッド 24 と、配線層 25、32 と、コンタクト 26、17、18、30 と、保護抵抗 29、31 と、を備えて構成される。なお本実施例では、配線層（第 1 配線層）25 は保護抵抗 31 の幅 W_{31} の方向に沿って延設された第 1 配線部 25A と保護抵抗 29 の幅 W_{29} の方向に沿って延設された第 2 配線部 25B とを有し、第 1 配線部 25A と第 2 配線部 25B とが櫛歯構造を成している。また配線層（第 2 配線層）32 は保護抵抗 31 の幅 W_{31} の方向に沿って延設された第 1 配線部 32A と保護抵抗 29 の幅 W_{29} の方向に沿って延設された第 2 配線部 32B とを有し、第 1 配線部 32A と第 2 配線部 32B とが櫛歯構造を成している。

[0055] パッド 24 は保護回路 105C に外部信号を接続する端子部である。第 1 配線部 25A 及び第 2 配線部 25B で構成される配線層 25 はパッド 24 とコンタクト（第 1 コンタクト）26、28 とを接続する配線部である。コンタクト 26 は配線層 25 と保護抵抗 31 とを接続する配線部であり、第 1 配線部 25A に設けられる。コンタクト 28 は配線層 25 と保護抵抗 29 とを接続する配線部であり、第 2 配線部 25B に設けられる。保護抵抗 29、31 はパッド 24 から入力されるサージやノイズから内部回路を保護する回路部品（回路素子）である。コンタクト（第 2 コンタクト）27 と配線層 32 の第 1 配線部 32A とは、電流が流れる方向 i 又は抵抗長さ L_{29} の方向（図 9 参照）において、保護抵抗 31 に対してコンタクト 26 と配線層 25 の第 1 配線部 25A とが設けられた側とは反対側に設けられ、保護抵抗 31 を内部回路へ接続する。またコンタクト（第 2 コンタクト）30 と配線層 32 の第 2 配線部 32B とは、電流が流れる方向 i 又は抵抗長さ L_{29} の方向（図 9 参照）において、保護抵抗 29 に対してコンタクト 28 と配線層 25 の第 2 配線部 25B とが設けられた側とは反対側に設けられ、保護抵抗 29 を内部回路へ接続する。

[0056] なお、配線層 25 と配線層 32 とは、櫛歯状に形成された一方の配線層における第 1 配線部 25A、32A と第 2 配線部 25B、32B との間に、他

方の配線層における第1配線部25A, 32A又は第2配線部25B, 32Bを介在させるように、配置される。

[0057] 本実施例は第1実施例と基本的に同一であるが、保護抵抗29, 31を2個設け、各保護抵抗に対して設けられる配線層25, 32を櫛歯構造とした。このことにより、保護抵抗29, 31の抵抗幅 W_{29} , W_{31} を第1実施例に対して $1/2$ に短くすることができ、この結果、配線層25のインダクタンスの影響を低減し、各コンタクトに流れる電流をより均等化できる。これにより、パッド24から各コンタクトに流れる電流の均等化を実現でき、許容電流の低下を防ぐことができる。

[0058] また本実施例では、保護抵抗29の抵抗値と保護抵抗31の抵抗値とが等しくなるように、保護抵抗29の抵抗長 L_{29} と保護抵抗31の抵抗長 L_{31} とを同じ長さにする。保護抵抗29のシート抵抗と保護抵抗31のシート抵抗とが異なる場合には、保護抵抗29の抵抗長 L_{29} と保護抵抗31の抵抗長 L_{31} とを異ならせることにより、保護抵抗29の抵抗値と保護抵抗31の抵抗値とが等しくなるようにしてもよい。

[0059] 本実施例において、配線層25の第1配線部25Aと配線層32の第1配線部32Aとは平行である必要はなく、第2実施例のように傾斜させて配置してもよい。また配線層25の第2配線部25Bと配線層32の第2配線部32Bとは平行である必要はなく、第2実施例のように傾斜させて配置してもよい。また配線層25における配線部25A, 25Bの数と配線層32における配線部32A, 32Bの数は3個以上であってもよい。

[0060] 上述した以外の構成は第1実施例と同様であり、第1実施例の作用効果は本実施例でも得られる。また第2実施例の構成を組み合わせることにより、第2実施例の作用効果が得られる。

[0061] [実施例4]

次に、本発明の第4実施例である電子装置の保護回路について、図11及び図12を参照して説明する。図11は、実施例4の電子装置の保護回路の構成を示す図である。図12は、実施例4の電子装置の保護回路から配線層

３７，４１を取り除いた構成を示す図である。

[0062] 本実施例の電子装置１００の保護回路１０５Ｄは、パッド３３と、配線層３７，４１と、コンタクト３４，３６，３８，４０と、保護抵抗３５，３９と、を備えて構成される。なお本実施例では、配線層（第１配線層）３７は保護抵抗３５，３９の幅 W_{35} ， W_{39} の方向に沿って延設されている。また配線層（第２配線層）４１は保護抵抗３５の幅 W_{35} の方向に沿って延設された第１配線部４１Ａと保護抵抗３９の幅 W_{39} の方向に沿って延設された第２配線部４１Ｂとを有し、第１配線部４１Ａと第２配線部４２Ｂとが櫛歯構造を成している。そして、配線層３７は第１配線部４１Ａと第２配線部４２Ｂとが成す櫛歯の間に配置されている。

[0063] パッド２４は保護回路１０５Ｄに外部信号を接続する端子部である。配線層３７はパッド３３とコンタクト（第１コンタクト）３６，３８とを接続する配線部である。コンタクト３６は配線層３７と保護抵抗３５とを接続する配線部である。コンタクト３８は配線層２７と保護抵抗３９とを接続する配線部である。保護抵抗３５，３９はパッド３３から入力されるサージやノイズから内部回路を保護する回路部品（回路素子）である。コンタクト（第２コンタクト）３４と配線層４１の第１配線部４１Ａとは、電流が流れる方向 i 又は抵抗長さ L_{35} の方向（図１１参照）において、保護抵抗３５に対してコンタクト３６及び配線層３７が設けられた側とは反対側に設けられ、保護抵抗３５を内部回路へ接続する。またコンタクト（第２コンタクト）４０と配線層４１の第２配線部４１Ｂとは、電流が流れる方向 i 又は抵抗長さ L_{39} の方向（図１１参照）において、保護抵抗３９に対してコンタクト３８及び配線層２５が設けられた側とは反対側に設けられ、保護抵抗３９を内部回路へ接続する。

[0064] なお、配線層３７には保護抵抗３５に接続されるコンタクト３６と保護抵抗３９に接続されるコンタクト３８とがそれぞれ配線層３７の長手方向に沿って一列に配置されている。配線層３７は、櫛歯状に形成された配線層４１の第１配線部４１Ａと第２配線部４１Ｂとの間に介在するように配置される

。

[0065] 本実施例は第1の実施例と基本的に同一であるが、保護抵抗35, 39を2個設け、各保護抵抗に対して設けられる配線層41を櫛歯構造とした。このことにより、保護抵抗35, 39の抵抗幅 W_{35} , W_{39} を第1実施例に対して $1/2$ に短くすることができ、この結果、配線層37のインダクタンスの影響を低減し、各コンタクトに流れる電流をより均等化できる。これにより、パッド33から各コンタクトに流れる電流の均等化を実現でき、許容電流の低下を防ぐことができる。

[0066] また本実施例では、配線層37の両側に保護抵抗35, 39を配置することで第3実施例の保護回路105Cに比べて、保護抵抗の実装効率を向上させることができ、より小さいチップサイズを実現できる。

[0067] 本実施例では、内部回路に接続される配線層41が櫛歯状に構成されているが、パッド33接続される配線層37が櫛歯状に構成され、配線層41は櫛歯状に構成された配線層37の二つの配線部の間に配置されてもよい。

[0068] また本実施例では、保護抵抗35の抵抗値と保護抵抗39の抵抗値とが等しくなるように、保護抵抗35の抵抗長 L_{35} と保護抵抗39の抵抗長 L_{39} とを同じ長さにする。保護抵抗35のシート抵抗と保護抵抗39のシート抵抗とが異なる場合には、保護抵抗35の抵抗長 L_{35} と保護抵抗39の抵抗長 L_{39} とを異ならせることにより、保護抵抗35の抵抗値と保護抵抗39の抵抗値とが等しくなるようにしてもよい。

[0069] 本実施例において、配線層37と配線層41の第1配線部41Aとは平行である必要はなく、第2実施例のように傾斜させて配置してもよい。また配線層37と配線層41の第2配線部41Bとは平行である必要はなく、第2実施例のように傾斜させて配置してもよい。また、配線層37は長手方向に垂直な方向の幅寸法が長手方向に沿って変化するような形状であってもよい。

[0070] 上述した以外の構成は第1実施例と同様であり、第1実施例の作用効果は本実施例でも得られる。また第2実施例の構成を組み合わせることにより、

第2実施例の作用効果が得られる。

[0071] [実施例5]

次に、本発明の第5実施例である電子装置の保護回路について、図13及び図14を参照して説明する。図13は、実施例5の電子装置の保護回路の構成を示す図である。図14は、実施例5の電子装置の保護回路から配線層45、53を取り除いた構成を示す図である。

[0072] 本実施例の電子装置100の保護回路105Eは、パッド47と、配線層45、53と、コンタクト42、44、48、50、52と、保護抵抗43、46、49、51と、を備えて構成される。なお本実施例では、配線層（第1配線層）45は保護抵抗43、46、49、51の幅 W_e の方向に沿って延設された第1配線部45A及び第2配線部45Bを有し、第1配線部45Aと第2配線部45Bとが櫛歯構造を成している。また配線層（第2配線層）53は保護抵抗43、46、49、51の幅 W_e の方向に沿って延設された第1配線部53Aと第2配線部53Bと第3配線部53Cとを有し、第1配線部53Aと第2配線部53Bと第3配線部53Cとが櫛歯構造を成している。

[0073] パッド47は保護回路105Cに外部信号を接続する端子部である。配線層45はパッド47とコンタクト（第1コンタクト）44、50とを接続する配線部である。コンタクト44は配線層45と保護抵抗43、46とを接続する配線部であり、第1配線部45Aに設けられる。コンタクト50は配線層45と保護抵抗49、51とを接続する配線部であり、第2配線部45Bに設けられる。保護抵抗43、46、49、51はパッド47から入力されるサージやノイズから内部回路を保護する回路部品（回路素子）である。

[0074] コンタクト（第2コンタクト）42と配線層53の第1配線部53Aとは、電流が流れる方向 i 又は抵抗長さ L_{43} の方向（図13参照）において、保護抵抗43に対してコンタクト44と配線層45の第1配線部45Aとが設けられた側とは反対側に設けられ、保護抵抗43を内部回路へ接続する。

[0075] コンタクト（第2コンタクト）48と配線層53の第2配線部53Bとは

、電流が流れる方向 i 又は抵抗長さ L_{46} の方向（図 13 参照）において、保護抵抗 46 に対してコンタクト 44 と配線層 45 の第 1 配線部 45A とが設けられた側とは反対側に設けられ、保護抵抗 46 を内部回路へ接続する。また、コンタクト 48 と配線層 53 の第 2 配線部 53B とは、電流が流れる方向 i 又は抵抗長さ L_{49} の方向（図 13 参照）において、保護抵抗 49 に対してコンタクト 50 と配線層 45 の第 2 配線部 45B とが設けられた側とは反対側に設けられ、保護抵抗 49 を内部回路へ接続する。

[0076] コンタクト（第 2 コンタクト）52 と配線層 53 の第 3 配線部 53C とは、電流が流れる方向 i 又は抵抗長さ L_{51} の方向（図 13 参照）において、保護抵抗 51 に対してコンタクト 50 と配線層 45 の第 2 配線部 45B とが設けられた側とは反対側に設けられ、保護抵抗 51 を内部回路へ接続する。

[0077] なお、配線層 45 と配線層 53 とは、櫛歯状に形成された一方の配線層における各配線部の間に、他方の配線層における各配線部を介在させるように、配置される。

[0078] 本実施例は第 1 実施例と基本的に同一であるが、保護抵抗 43, 46, 49, 51 を 4 個設け、各保護抵抗に対して設けられる配線層 45, 53 を櫛歯構造とした。このことにより、保護抵抗 43, 46, 49, 51 の抵抗幅 W_{43} , W_{46} , W_{49} , W_{51} を第 1 実施例に対して $1/4$ に短くすることができ、この結果、配線層 45 のインダクタンスの影響を低減し、各コンタクトに流れる電流をより均等化できる。これにより、各コンタクトに流れる電流の均等化を実現でき、許容電流の低下を防ぐことができる。

[0079] 配線層 45 又は配線層 53 はそれぞれ櫛歯状に形成され、櫛歯状を成す一方の配線層の二つの配線部の間に他方の配線層の配線部が配置される。そして他方の配線層の配線部の両側に保護抵抗が配置される。

[0080] また本実施例では、保護抵抗 43, 46, 49, 51 が一体構成され、保護抵抗 43, 46, 49, 51 の間に隙間を設ける必要が無いので、実装効率を向上させることができ、より小さいチップサイズを実現できる。

[0081] 本実施例において、配線層 45 の第 1 配線部 45A と配線層 53 の第 1 配

線部 5 3 A 及び第 2 配線部 5 3 B とは平行である必要はなく、第 2 実施例のように傾斜させて配置してもよい。また配線層 4 5 の第 2 配線部 4 5 B と配線層 5 3 の第 2 配線部 5 3 B 及び第 3 配線部 5 3 C とは平行である必要はなく、第 2 実施例のように傾斜させて配置してもよい。また配線層 4 5 における配線部 4 5 A, 4 5 B の数は 3 個以上あってもよく、配線層 5 3 における配線部 5 3 A, 5 3 B, 5 3 C の数は 4 個以上であってもよい。

[0082] 上述した以外の構成は第 1 実施例と同様であり、第 1 実施例の作用効果は本実施例でも得られる。また第 2 実施例の構成を組み合わせることにより、第 2 実施例の作用効果が得られる。

[0083] [実施例 6]

次に、本発明の第 6 実施例である電子装置の保護回路について、図 1 5 を参照して説明する。図 1 5 は、実施例 6 の電子装置の保護回路の構成を示す図である。

[0084] 本実施例の電子装置 1 0 0 の保護回路 1 0 5 F は第 5 実施例と基本的に同一である。本実施例では、第 5 実施例に対して、保護抵抗 4 3, 4 6, 4 9, 5 1 の出口に MOS トランジスタを配置した構成が異なる。MOS トランジスタは配線層（第 2 配線層）5 4, 5 8, 6 2 に接続されるドレイン電極と、ゲート電極 5 5, 5 7, 5 9, 6 1 と、配線層 5 6, 6 0 に接続されるソース電極とにより構成される。MOS トランジスタの各ドレイン電極は配線層 5 4, 5 8, 6 2 を介して保護抵抗 4 3, 4 6, 4 9, 5 1 に各々接続される。

[0085] 本実施例の様に櫛歯状の配線層に接続される保護抵抗と櫛歯状の MOS トランジスタを並べて配置することで、保護抵抗と MOS トランジスタの配線を容易にできる。これにより、保護回路 1 0 5 F の実装効率を向上させることができ、より小さいチップサイズを実現できる。また、配線層と MOS トランジスタの櫛歯のピッチを合わせることで（整数倍でも可）、更に保護抵抗と MOS トランジスタの配線を容易にできる。これにより、保護回路 1 0 5 F の実装効率を更に向上させることができ、より小さいチップサイズを

現できる。

[0086] また、パッド47にサージ電圧が印加された場合、MOSトランジスタはスナップバック現象を起こす。このスナップバック現象を起こしたMOSトランジスタに電流が集中することでMOSトランジスタは破壊する。しかし本実施例では、トランジスタ毎に保護抵抗43, 46, 49, 51が接続されているので、スナップバックしたMOSトランジスタへの電流集中を抑制することができ、より高い許容電流を実現することができる。

[0087] 上述した各実施例によれば、保護抵抗の許容電流を大きくすることができ、保護抵抗を低抵抗化することができる。保護抵抗を低抵抗化することにより、サージ電圧が印加された時にパッドに印加される電圧を低下させることができる。このため、微細プロセスを用いた電子装置における、基板耐圧の低い保護回路を有効に利用することができる。

[0088] なお、本発明は上記した各実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施例は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも全ての構成を備えるものに限定されるものではない。また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能であり、また、ある実施例の構成に他の実施例の構成を加えることも可能である。また、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

符号の説明

[0089] 1…パッド、2…コンタクト（第1コンタクト）、3…配線層（第1配線層）、4…保護抵抗、5…コンタクト（第2コンタクト）、6…配線層（第2配線層）、7…層間酸化膜、8…フィールド酸化膜、9…シリコン基板、10…パッド、11…配線層、12…コンタクト、13…コンタクト、14…コンタクト、15…保護抵抗、16…コンタクト、17…配線層、18…パッド、19…コンタクト（第1コンタクト）、20…配線層（第1配線層）、21…保護抵抗、22…コンタクト（第2コンタクト）、23…配線層（第2配線層）、24…パッド、25…配線層（第1配線層）、26…コン

タクト（第1コンタクト）、27…コンタクト（第2コンタクト）、28…コンタクト（第1コンタクト）、29…保護抵抗、30…コンタクト（第2コンタクト）、31…保護抵抗、32…配線層（第2配線層）、33…パッド、34…コンタクト（第2コンタクト）、35…保護抵抗、36…コンタクト（第1コンタクト）、37…配線層（第1配線層）、38…コンタクト（第1コンタクト）、39…保護抵抗、40…コンタクト（第2コンタクト）、41…配線層（第2配線層）、42…コンタクト（第2コンタクト）、43…保護抵抗、44…コンタクト（第1コンタクト）、45…配線層（第1配線層）、46…保護抵抗、47…パッド、48…コンタクト（第2コンタクト）、49…保護抵抗、50…コンタクト（第1コンタクト）、51…保護抵抗、52…コンタクト（第2コンタクト）、53…配線層（第2配線層）、54…配線層（第2配線層）、55…ゲート電極、56…配線層（第3配線層）、57…ゲート電極、58…配線層（第2配線層）、59…ゲート電極、60…配線層（第3配線層）、61…ゲート電極、62…配線層（第2配線層）、100…電子装置、105A～105F…保護回路。

請求の範囲

[請求項1]

内部に設けられた内部回路を保護する保護回路に、外部信号を電氣的に接続するパッドと、前記パッドと前記内部回路との間に設けられた保護抵抗と、前記保護抵抗の長さ方向における一方の端部側に配置され前記パッドに電氣的に接続された第1配線層と、前記保護抵抗の長さ方向における他方の端部側に配置され前記内部回路に電氣的に接続された第2配線層と、前記第1配線層と前記保護抵抗とを電氣的に接続する複数の第1コンタクトと、前記第2配線層と前記保護抵抗とを電氣的に接続する複数の第2コンタクトと、を備えた電子装置において、

前記第1配線層は、前記保護抵抗の長さ方向の一方の端部側に配置されて、前記長さ方向に垂直な幅方向に沿って長手方向を有するように延設され、

前記第2配線層は、前記保護抵抗の前記長さ方向の他方の端部側に配置されて、前記幅方向に沿って長手方向を有するように延設され、

前記複数の第1コンタクトは前記第1配線層の前記長手方向に沿って列を成すように配置され、

前記複数の第2コンタクトは前記第2配線層の前記長手方向に沿って列を成すように配置され、

前記第1配線層と前記第2配線層とは前記保護抵抗を介して対向するように配置され、

前記パッドは前記第1配線層の前記長手方向における一方の端部に電氣的に接続され、

前記内部回路は前記第1配線層の前記パッドが接続される一方の端部とは反対側の端部に対向する前記第2配線層の端部に電氣的に接続されることを特徴とする電子装置。

[請求項2]

請求項1に記載の電子装置において、

前記複数の第1コンタクトは前記第1配線層に一行に配置され、前

記複数の第2コンタクトは前記第2配線層に一行に配置されていることを特徴とする電子装置。

[請求項3] 請求項2に記載の電子装置において、
前記第1配線層に流れる電流の向きと前記保護抵抗に流れる電流の向きが略直角であることを特徴とする電子装置。

[請求項4] 請求項2に記載の電子装置において、
前記第1配線層又は前記第2配線層の少なくともいずれか一方が櫛歯状に形成されていることを特徴とする電子装置

[請求項5] 請求項4に記載の電子装置において、
前記第1配線層及び前記第2配線層の両方が櫛歯状に形成され、櫛歯状を成す一方の配線層の二つの配線部の間に他方の配線層の配線部が配置され、前記他方の配線部の前記配線部の両側に前記保護抵抗を配置したことを特徴とする電子装置。

[請求項6] 請求項4に記載の電子装置において、
前記保護抵抗に接続される櫛歯構造のMOSトランジスタを設けたことを特徴とする電子装置。

[請求項7] 請求項6に記載の電子装置において、
前記MOSトランジスタの櫛歯構造の櫛歯のピッチを前記第1配線層及び前記第2配線層の櫛歯構造のピッチの整数倍にしたことを特徴とする電子装置。

[請求項8] 請求項2に記載の電子装置において、
前記複数の第1コンタクト及び前記複数の第2コンタクトのピッチを前記第1コンタクト及び前記第2コンタクトの大きさの3倍以上にしたことを特徴とする電子装置。

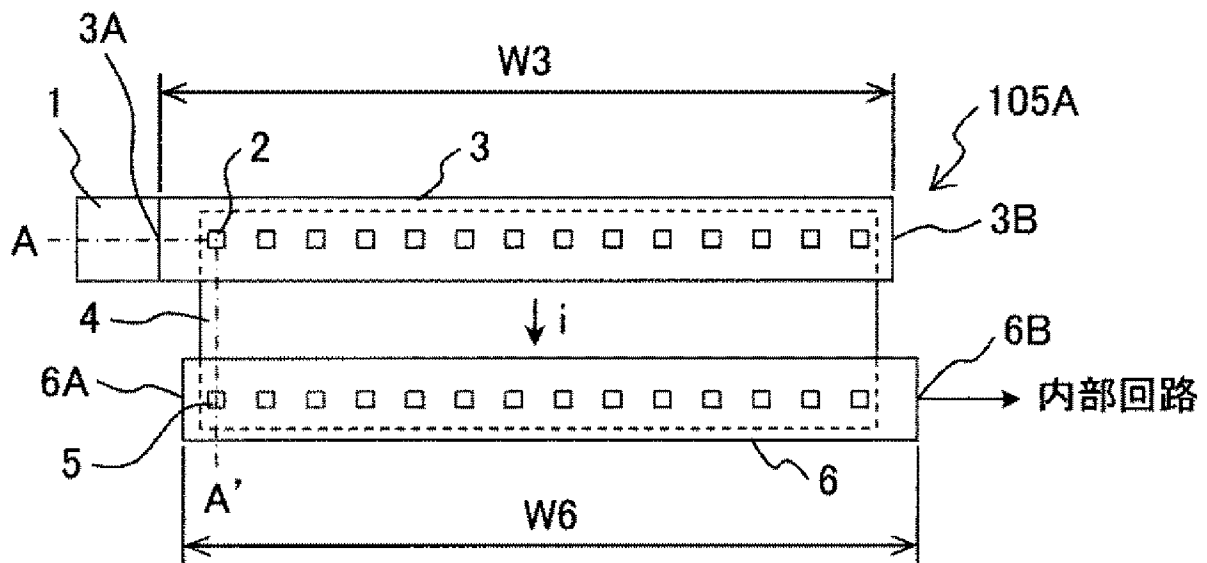
[請求項9] 請求項2に記載の電子装置において、
前記保護抵抗は、前記第1配線層における前記パッドが接続される前記一方の端部の側の前記長さ方向における長さ寸法が、前記第1配線層の他方の端部の側の前記長さ方向における長さ寸法よりも大きく

、

前記第 1 配線層と前記第 2 配線層とは、前記保護抵抗の前記幅方向に沿って、非平行な状態で配置されたことを特徴とする電子装置。

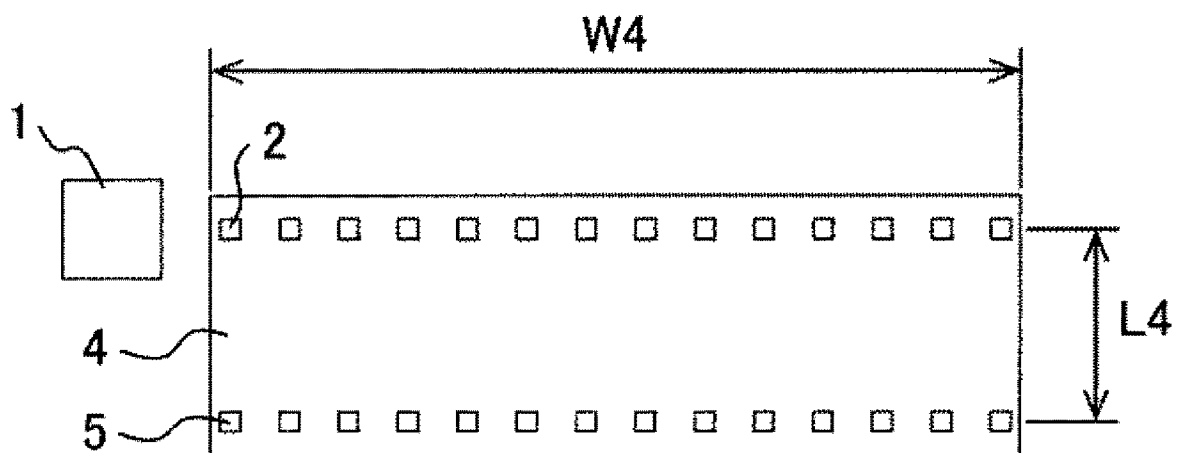
[図1]

図 1



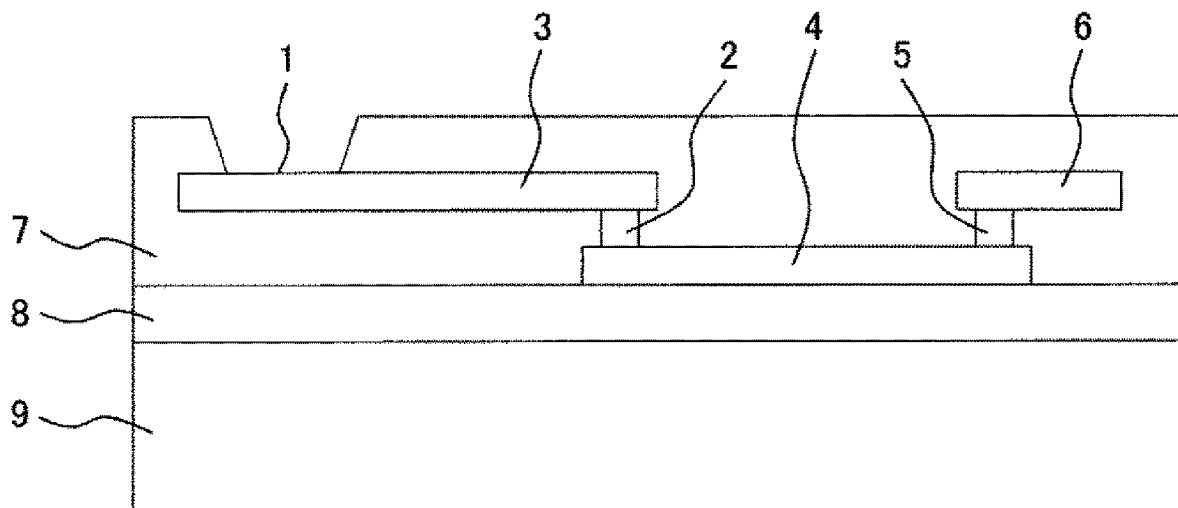
[図2]

図 2



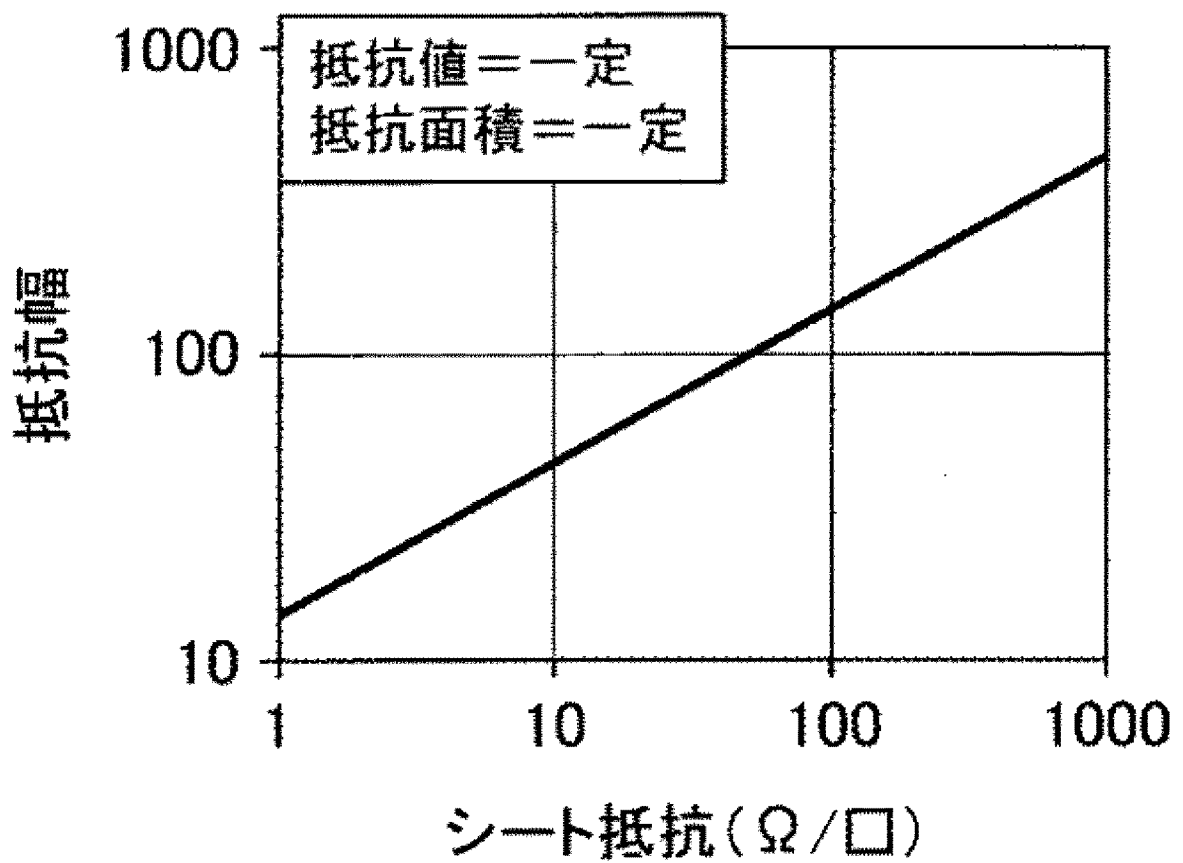
[図3]

図 3



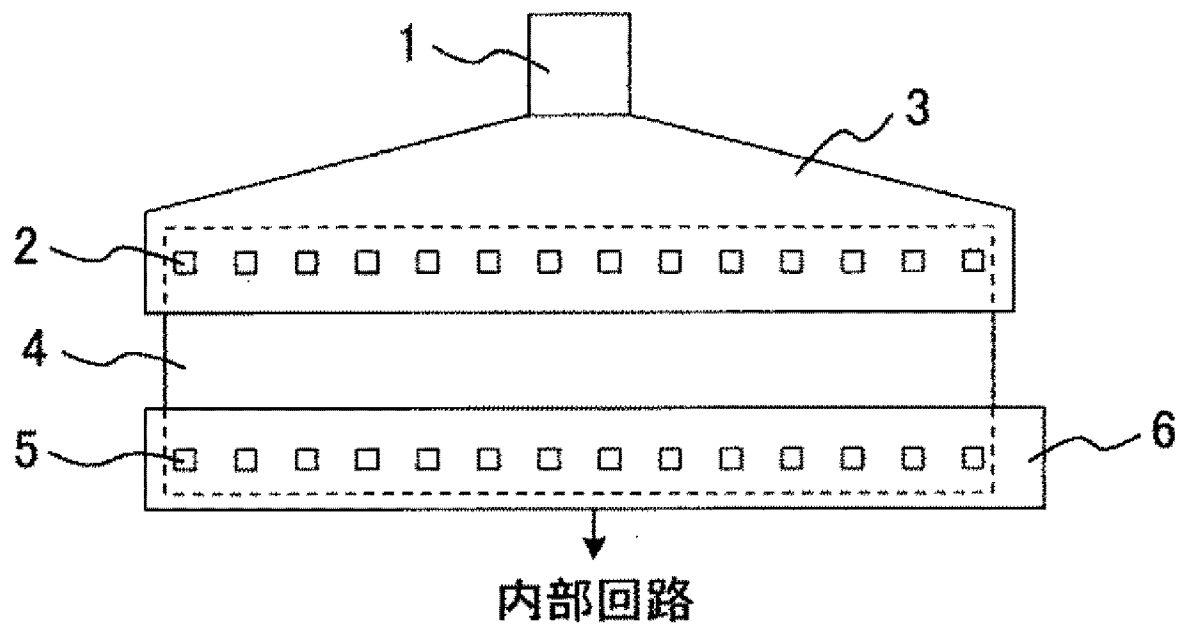
[図4]

図 4



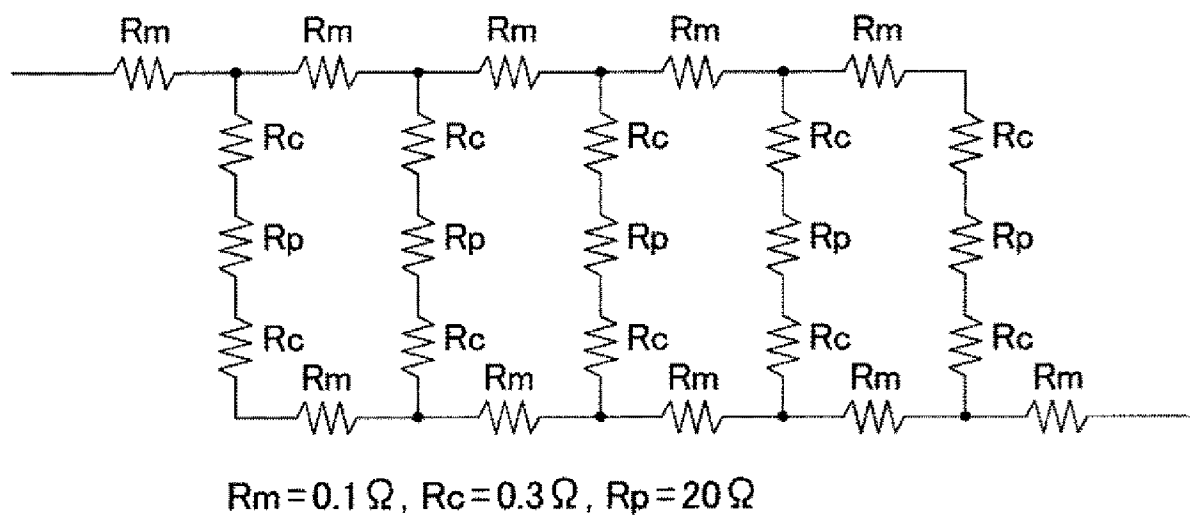
[図5]

図 5



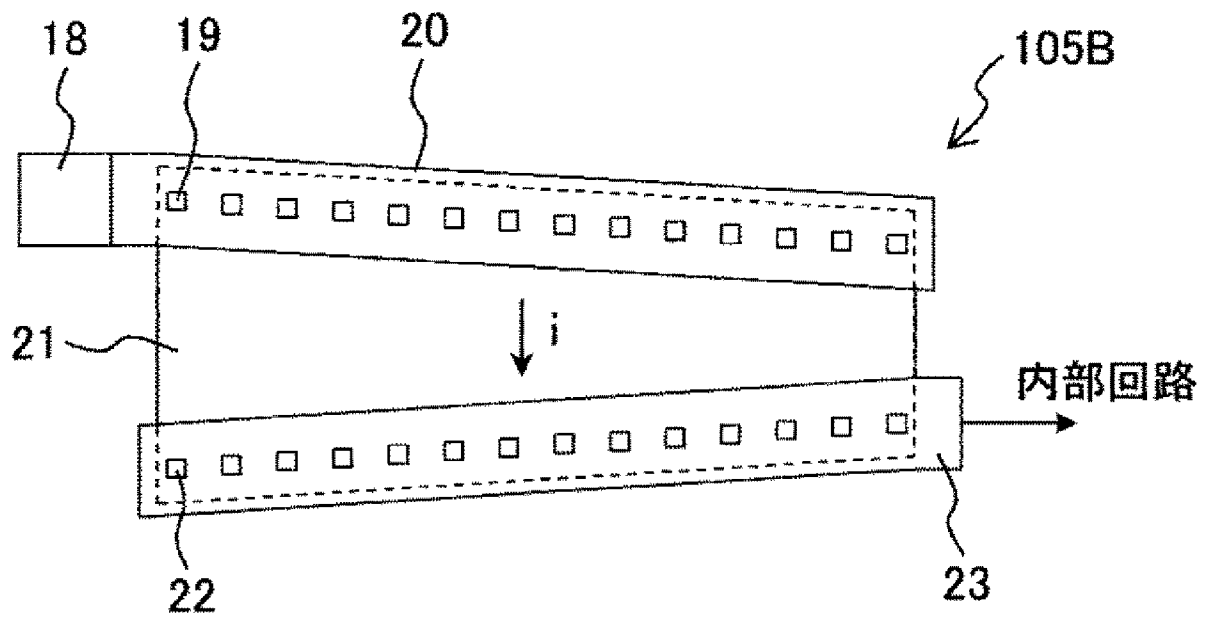
[図6]

図 6



[図7]

図 7



[図8]

図 8

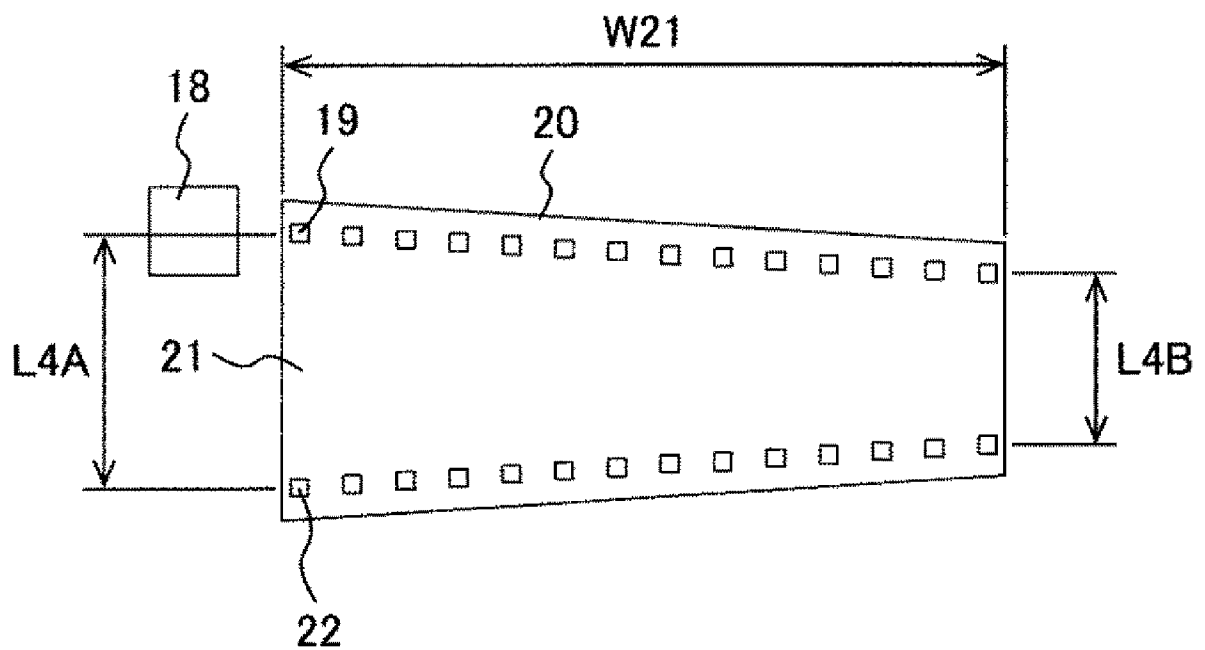
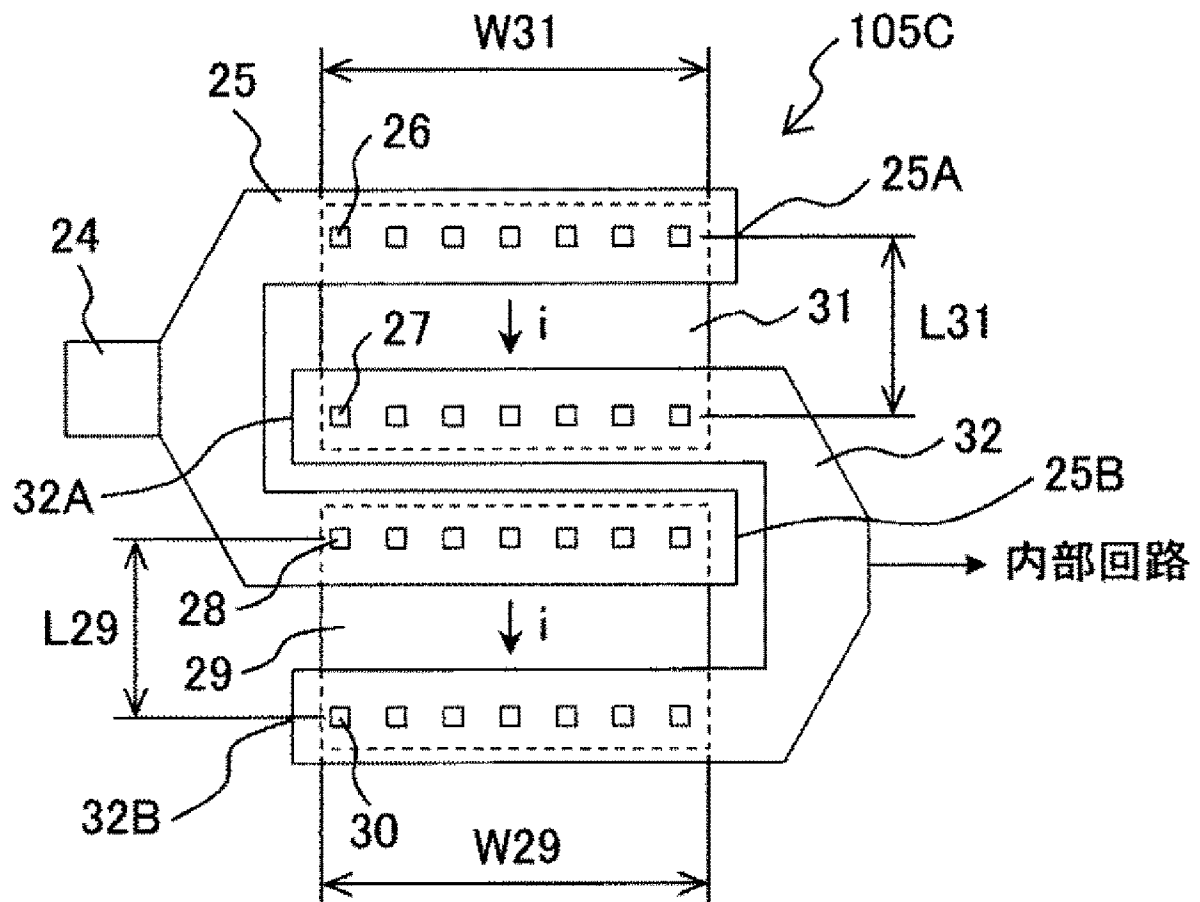
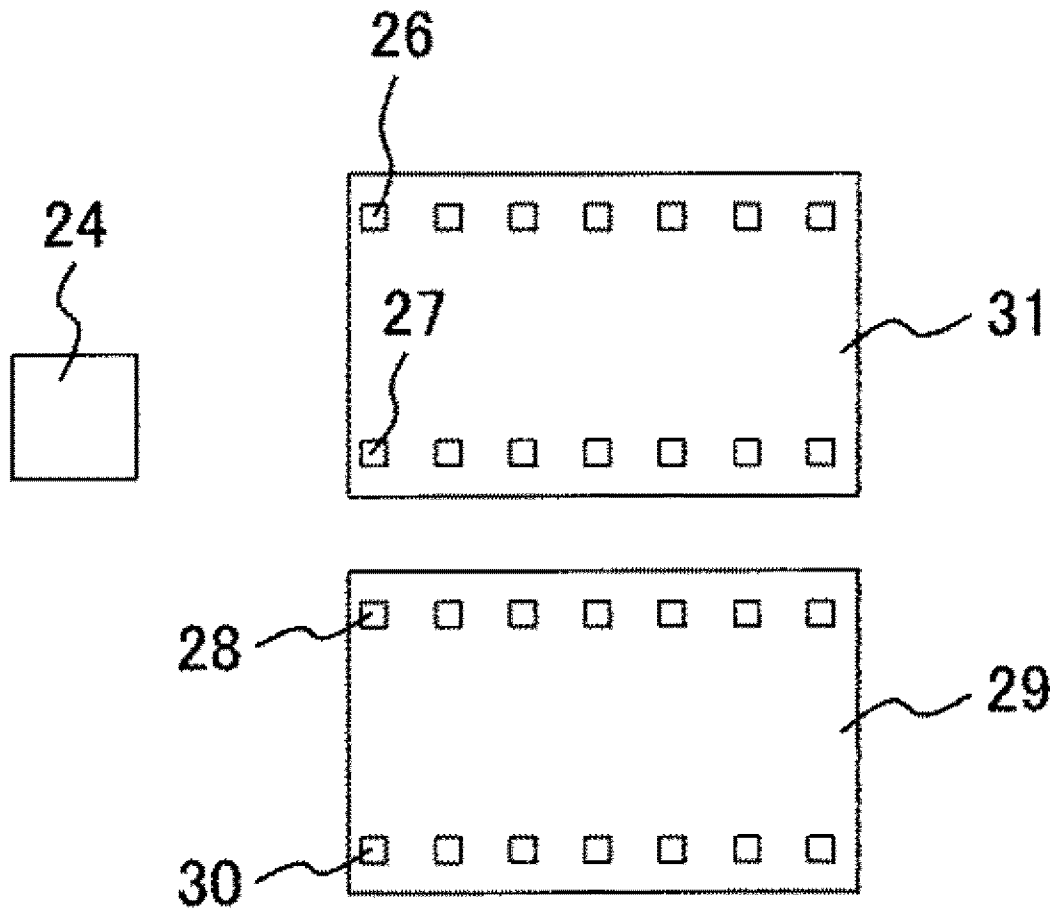


图 9



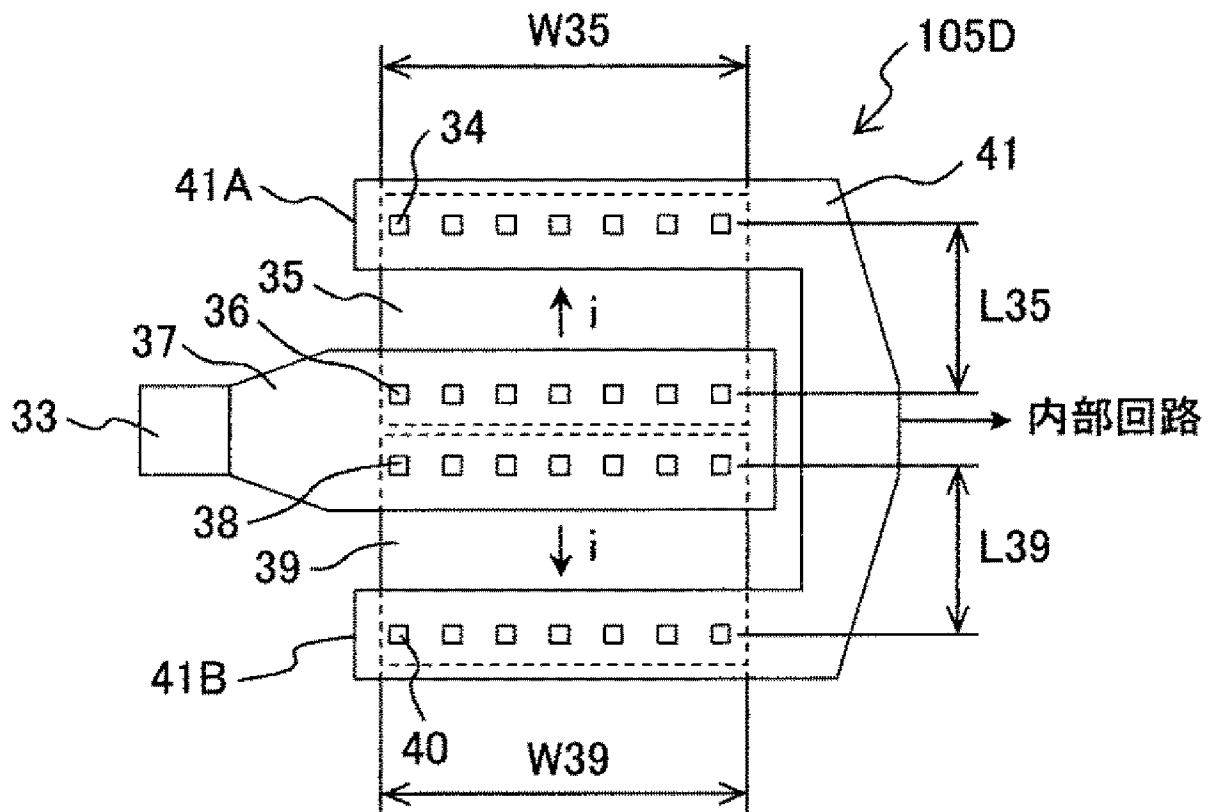
[図10]

図 10



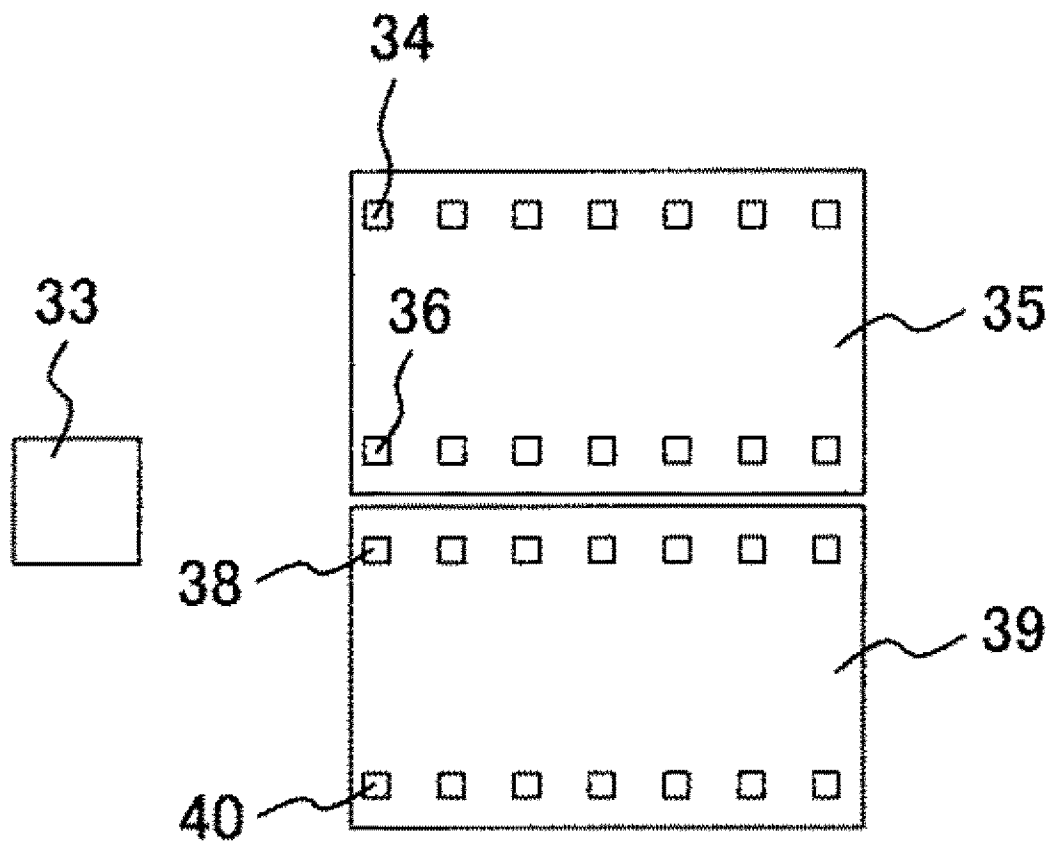
[図11]

図 11



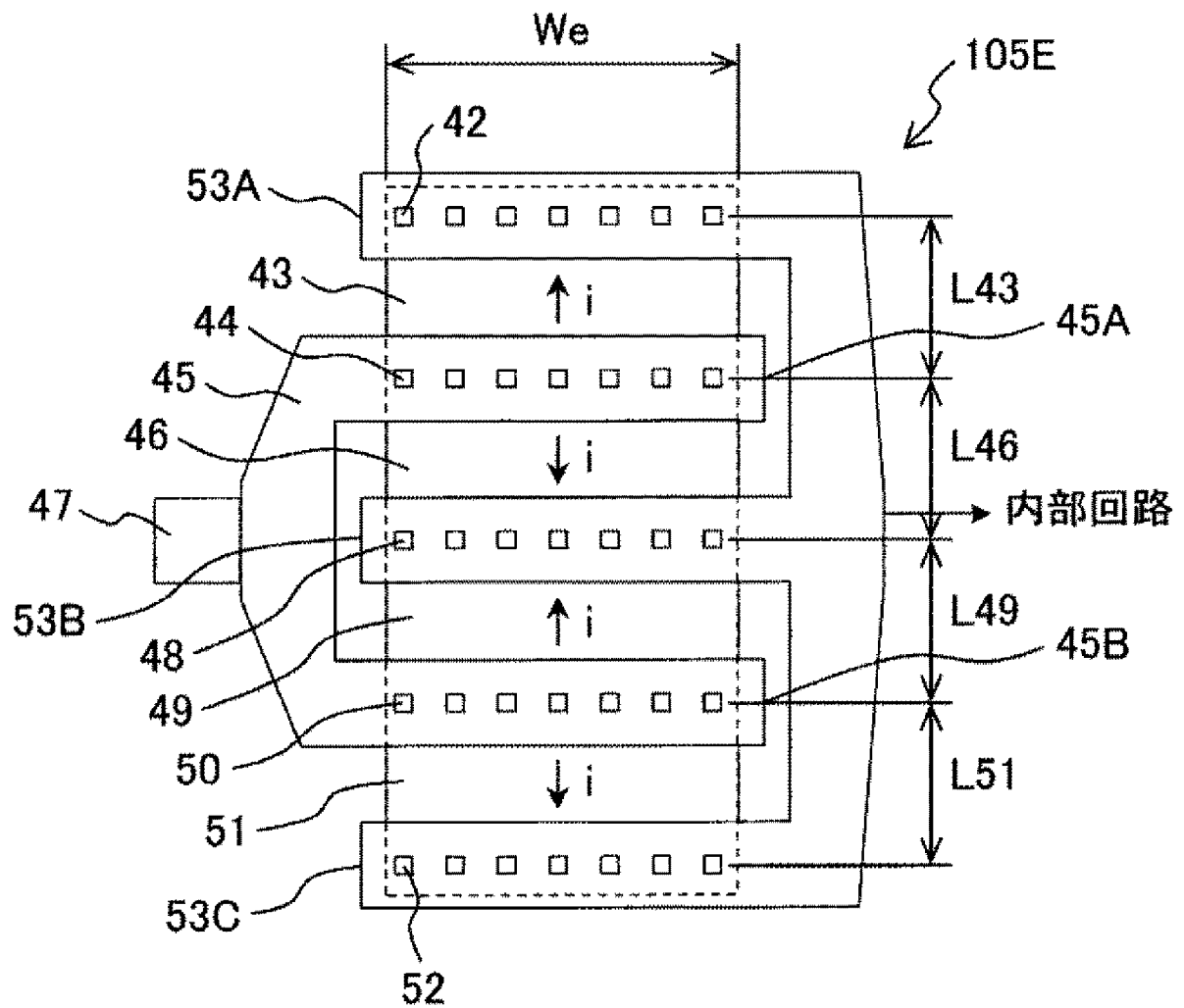
[図12]

図 12



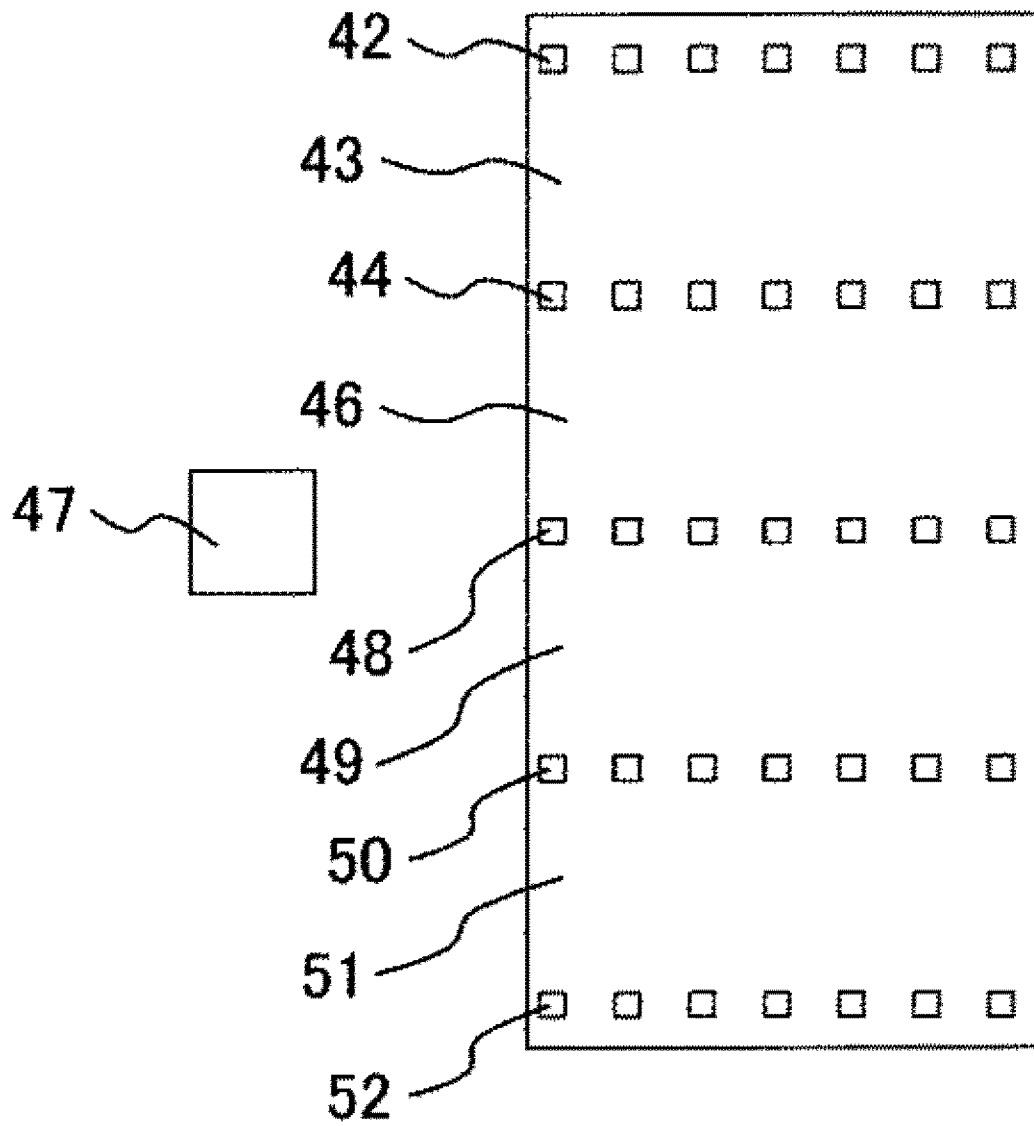
[図13]

図 13



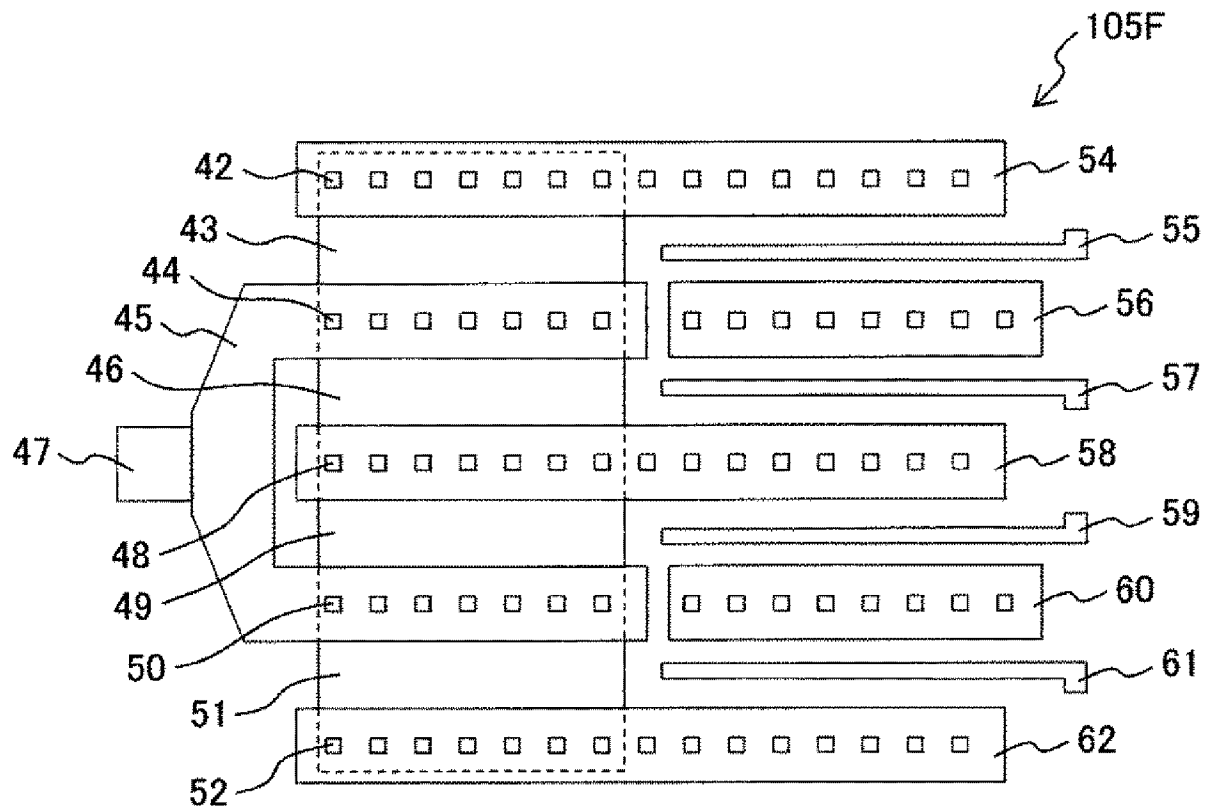
[図14]

図 14



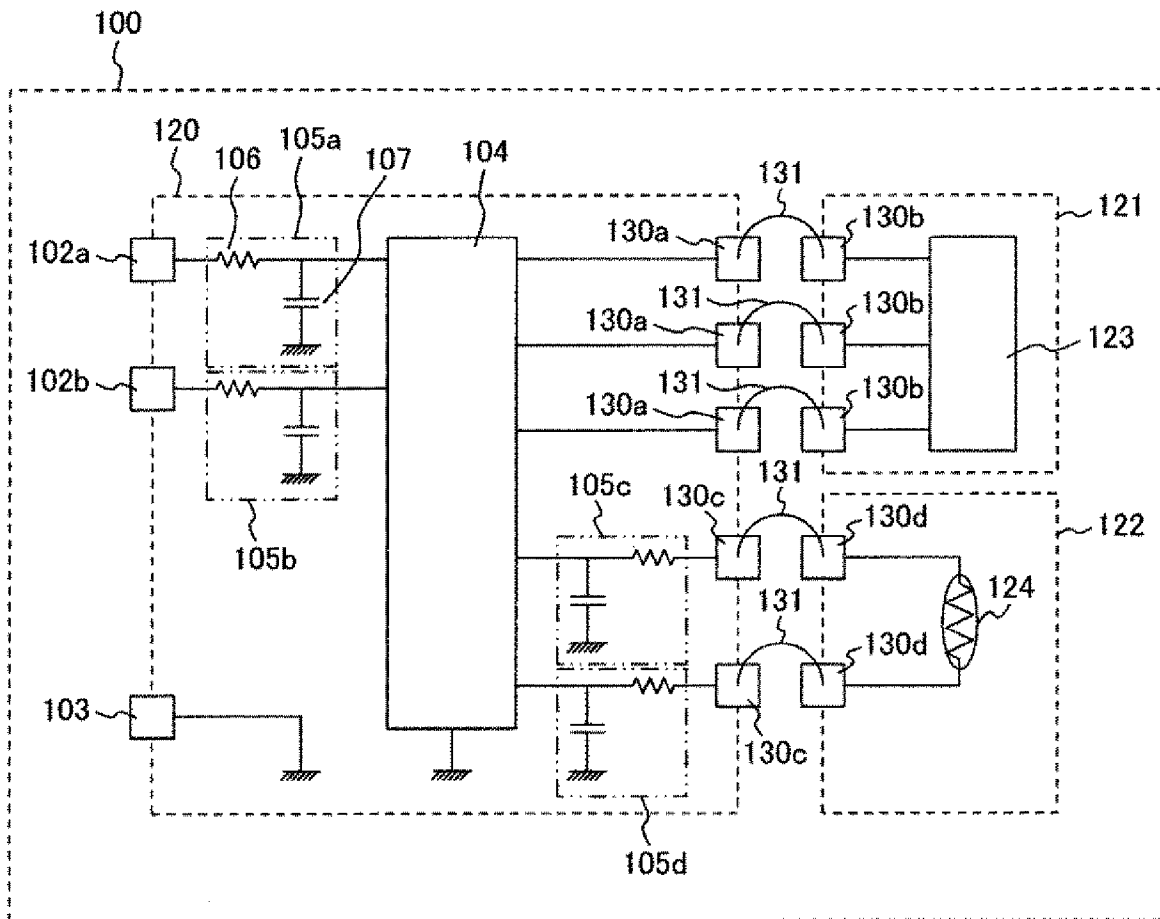
[図15]

図 15



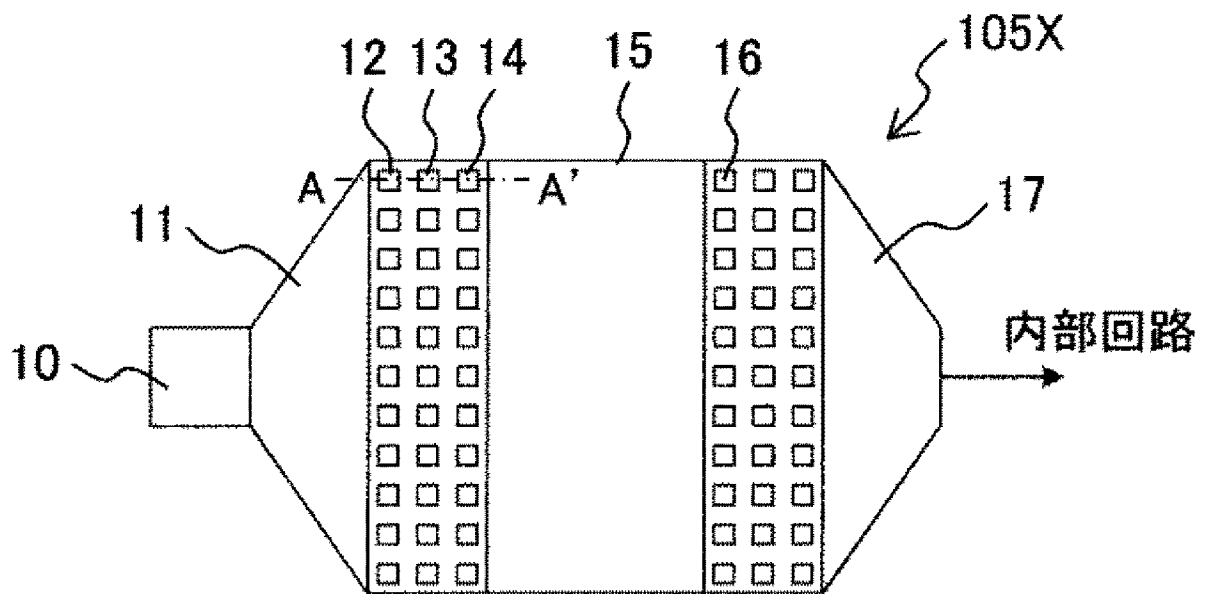
[図16]

図 16



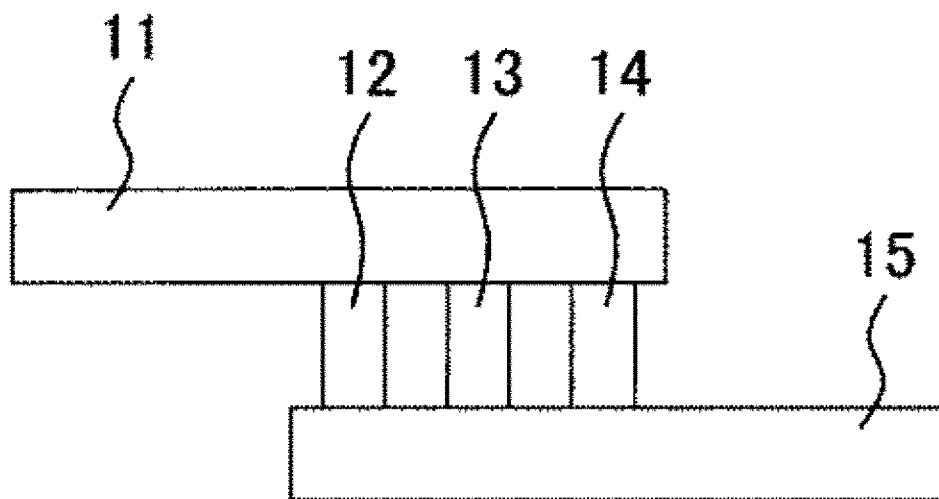
[図17]

図 17



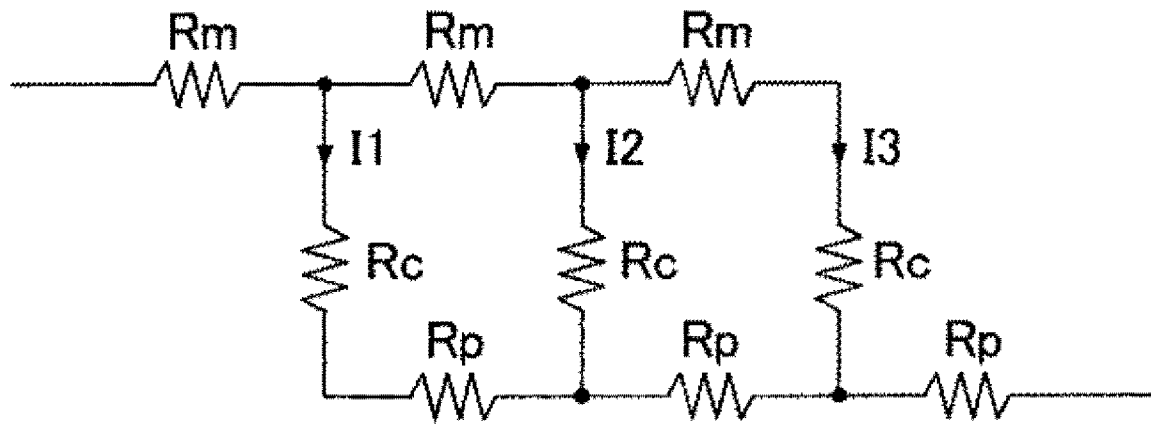
[図18]

図 18



[図19]

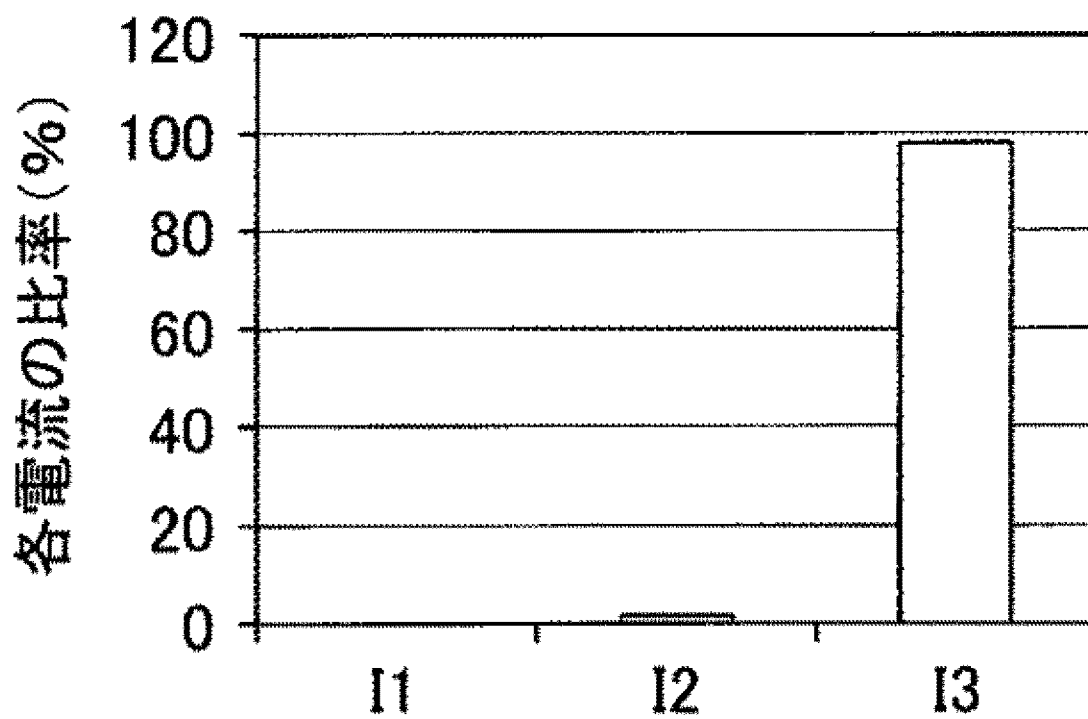
図 19



$$R_m = 0.1 \, \Omega, R_c = 0.3 \, \Omega, R_p = 20 \, \Omega$$

[図20]

図 20



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/024904

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/822(2006.01)i, H01L27/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/822, H01L27/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 03-175637 A (Seiko Epson Corp.), 30 July 1991 (30.07.1991), entire text; fig. 1, 2 (Family: none)	1-3 4-7 8, 9
Y	JP 2002-008901 A (Advantest Corp.), 11 January 2002 (11.01.2002), fig. 2 (Family: none)	4-7
Y	JP 2011-210904 A (Seiko Instruments Inc.), 20 October 2011 (20.10.2011), fig. 1 & US 2011/0233677 A1 fig. 1 & CN 102208410 A & KR 10-2011-0109947 A & TW 201203494 A	6, 7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
29 September 2017 (29.09.17)

Date of mailing of the international search report
31 October 2017 (31.10.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L21/822(2006.01)i, H01L27/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L21/822, H01L27/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 03-175637 A（セイコーエプソン株式会社）1991.07.30,	1-3
Y	全文, 図1, 図2（ファミリーなし）	4-7
A		8,9
Y	JP 2002-008901 A（株式会社アドバンテスト）2002.01.11, 図2 （ファミリーなし）	4-7
Y	JP 2011-210904 A（セイコーインスツル株式会社）2011.10.20, 図1 & US 2011/0233677 A1, 図1 & CN 102208410 A & KR 10-2011-0109947 A & TW 201203494 A	6,7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

29.09.2017

国際調査報告の発送日

31.10.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小堀 行彦

5 F

5293

電話番号 03-3581-1101 内線 3516