【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第２区分
【発行日】平成17年3月17日(2005.3.17)

【公開番号】特開2002-169503(P2002-169503A)
【公開日】平成14年6月14日(2002.6.14)
【出願番号】特願2000-369906(P2000-369906)
【国際特許分類第７版】
　Ｇ０９Ｇ　3/20
　Ｇ０２Ｆ　1/133
　Ｇ０９Ｇ　3/36
　Ｈ０４Ｎ　5/66
【ＦＩ】
　Ｇ０９Ｇ　3/20　６４１Ｅ
　Ｇ０９Ｇ　3/20　６２３Ｇ
　Ｇ０９Ｇ　3/20　６２４Ｂ
　Ｇ０２Ｆ　1/133　５５０
　Ｇ０９Ｇ　3/36
　Ｈ０４Ｎ　5/66　１０２Ｂ

【手続補正書】
【提出日】平成16年4月20日(2004.4.20)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
階調を指示する階調データの各ビットをそれぞれ記憶するメモリと、行方向および列方向にわたってマトリクス状に配設された複数の画素とを備えた電気光学装置における階調表示方法であって、
　階調表示させる際に、１フィールドを前記階調データのビット数に応じたサブフィールドに分割するとともに、
各サブフィールドの期間を、それぞれ前記ビットの重みに対応して設定し、
一のサブフィールドにあって、一の画素に対して、
当該画素に対応する階調データのうち、当該サブフィールドに対応するビットを、前記メモリから読み出してラッチするとともに、当該ビットにしたがって、前記画素の各々をオン表示またはオフ表示させ、
ラッチした前記ビットを、読み出した前記メモリに再度書き込む
ことを特徴とする階調表示方法。
【請求項２】
行方向および列方向にわたってマトリクス状に配設された複数の画素を備える一方、
１フィールドを、前記階調データのビット数に応じたサブフィールドに分割するとともに、
各サブフィールドの期間を、それぞれ前記ビットの重みに対応して設定し、
サブフィールド毎に、前記階調データのうち対応するビットにしたがって、前記画素の各々をオン表示またはオン表示させる電気光学装置であって、
前記画素毎に、
前記階調データの各ビットをそれぞれ記憶するメモリと、

前記メモリのうち、サブフィールドに対応するビットを記憶するメモリを選択するセレクタと、
前記セレクタにより選択されたメモリに記憶されているビットを読み出してラッチするとともに、前記セレクタにより選択されたメモリに再度書き込むラッチ回路と、
前記セレクタにより選択されたメモリから読み出したビットにしたがって、オン表示またはオフ表示に対応する電圧を選択するオンオフ選択スイッチと、
前記オンオフ選択スイッチにより選択された電圧が印加される画素電極と
を具備することを特徴とする電気光学装置。
【請求項３】
前記メモリは、
ビットの書込タイミングを示す書込制御信号がアクティブレベルになった場合に、前記階調データのビットを転送する第１転送スイッチと、
前記転送スイッチにより転送されたビットに応じた電圧を保持する保持素子と　からなる
ことを特徴とする請求項２に記載の電気光学装置。
【請求項４】
前記ラッチ回路が、前記セレクタにより選択されたメモリに記憶されているビットを読み出してラッチするまで、当該メモリへの再書込を禁止する再書込禁止スイッチを、さらに備える
ことを特徴とする請求項２に記載の電気光学装置。
【請求項５】
ビットの書込タイミングを示す書込制御信号がアクティブレベルになった場合に、書き込みを許可する書込許可信号を転送する第２転送スイッチを備え、
前記メモリは、
前記第２転送スイッチにより転送された書込許可信号がアクティブレベルであるときだけ、前記階調データのビットを書き込む
ことを特徴とする請求項２に記載の電気光学装置。
【請求項６】
前記オンオフ選択スイッチによる選択が、各サブフィールドにおいて、すべての画素にわたって一斉に行われる
ことを特徴とする請求項２記載の電気光学装置。
【請求項７】
前記オンオフ選択スイッチによる選択が、各サブフィールドにおいて、行毎に順次行われる
ことを特徴とする請求項２記載の電気光学装置。
【請求項８】
前記セレクタは、
前記メモリの各々と前記ラッチ回路との間にそれぞれ介挿されたスイッチング素子であって、サブフィールド毎にいずれかの１つだけが排他的にアクティブレベルになるサブフィールド選択信号にしたがってオンするスイッチング素子からなる
ことを特徴とする請求項２に記載の電気光学装置。
【請求項９】
前記セレクタは、
前記メモリの各々と前記ラッチ回路との間における経路のうち、サブフィールドを特定するデータにしたがっていずれかの１つの経路だけを排他的にオンさせる複数のスイッチング素子からなる
ことを特徴とする請求項２に記載の電気光学装置。
【請求項１０】
前記画素電極に対し電気光学物質を介して対向する対向電極を備え、
前記オフ表示に対応する電圧を、前記対向電極の印加電圧と略同一にする一方、
前記オン表示に対応する電圧を、１以上のフィールド毎に、前記オフ表示に対応する電圧

に対して反転して供給する
ことを特徴とする請求項２に記載の電気光学装置。
【請求項１１】
前記画素電極に対し電気光学物質を介して対向する対向電極を備え、
前記オフ表示に対応する電圧を、前記対向電極の印加電圧と略同一にする一方、
前記オンオフ選択スイッチは、前記オン表示に対応する電圧を選択する際に、
書込極性を指示する極性信号にしたがって、１以上のフィールド毎に、前記オフ表示に対応する電圧に対して電圧差が略等しい正極側電圧および負極側電圧を交互に選択する
ことを特徴とする請求項２に記載の電気光学装置。
【請求項１２】
請求項２乃至１１のいずれか一に記載の電気光学装置を備える
ことを特徴とする電子機器。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】０００８
【補正方法】変更
【補正の内容】
【０００８】
【課題を解決するための手段】
上記目的を達成するため、本件第１発明は、階調を指示する階調データの各ビットをそれぞれ記憶するメモリと、行方向および列方向にわたってマトリクス状に配設された複数の画素とを備えた電気光学装置における階調表示方法であって、階調表示させる際に、１フィールドを前記階調データのビット数に応じたサブフィールドに分割するとともに、各サブフィールドの期間を、それぞれ前記ビットの重みに対応して設定し、一のサブフィールドにあって、一の画素に対して、当該画素に対応する階調データのうち、当該サブフィールドに対応するビットを、前記メモリから読み出してラッチするとともに、当該ビットにしたがって、前記画素の各々をオン表示またはオフ表示させ、ラッチした前記ビットを、読み出した前記メモリに再度書き込む方法を特徴としている。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００１０
【補正方法】変更
【補正の内容】
【００１０】
次に、上記目的を達成するため、本件第２発明は、行方向および列方向にわたってマトリクス状に配設された複数の画素を備える一方、１フィールドを、前記階調データのビット数に応じたサブフィールドに分割するとともに、各サブフィールドの期間を、それぞれ前記ビットの重みに対応して設定し、サブフィールド毎に、前記階調データのうち対応するビットにしたがって、前記画素の各々をオン表示またはオン表示させる電気光学装置であって、前記画素毎に、前記階調データの各ビットをそれぞれ記憶するメモリと、前記メモリのうち、サブフィールドに対応するビットを記憶するメモリを選択するセレクタと、前記セレクタにより選択されたメモリに記憶されているビットを読み出してラッチするとともに、前記セレクタにより選択されたメモリに再度書き込むラッチ回路と、前記セレクタにより選択されたメモリから読み出したビットにしたがって、オン表示またはオフ表示に対応する電圧を選択するオンオフ選択スイッチと、前記オンオフ選択スイッチにより選択された電圧が印加される画素電極とを具備する構成を特徴としている。