

ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

246486

(11)

(B1)

(51) Int. Cl.⁴
G 06 F 3/12

(22) Přihlášeno 14 05 85
(21) (PV 3455-85)

(40) Zveřejněno 13 03 86

(45) Vydáno 15 12 87

(75)

Autor vynálezu

THIEL JIŘÍ ing., VOCETKA JAN ing., PRAHA

(54)

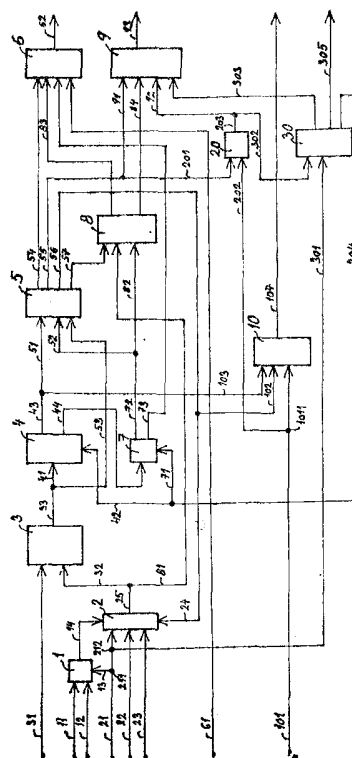
Zapojení řadiče řídicích funkcí

1

Předmětem řešení je zapojení řadiče řídicích funkcí, který je využit v ovládací elektronice elektrostatické tiskárny k řízení rychlých funkčních bloků pro nahrávání dat a pro jejich tisk. Rychlé funkční bloky jsou realizovány pevným zapojením logických obvodů; jsou řízeny a kontrolovány mikropočítačem.

Pomocí zapojení lze ovládat funkční bloky pro nahrávání a tisk stejným způsobem jako jednotlivé logické obvody, jejichž pevné zapojení tyto bloky vytváří.

2



Vynález se týká zapojení řadiče řídicích funkcí, který je využit v ovládací elektronice elektrostatické tiskárny k řízení rychlých funkčních bloků pro nahrávání dat a jejich tisk. Tyto funkční bloky jsou realizovány pevným zapojením logických obvodů, bloky jsou řízeny a kontrolovány mikropočítačem.

Způsob řešení podobných řadičů je závislý na provedení ovládací elektroniky řízených objektů. Může být řešen pomocí pevného zapojení logických obvodů, programově nebo kombinací obou způsobů. Lze jen těžko konstatovat, jaké nevýhody mají jednotlivá řešení. Kritérium jejich hodnocení je zejména jednoduchost jejich návrhu a začlenění do elektroniky řízeného objektu. Pro zařízení, která používají mikropočítačů s výpočetní rychlostí nižší, než požaduje zabezpečení všech jejich funkcí, je nutno doplnit obvody mikropočítače pevně zapojenými funkčními bloky, které jsou mikropočítačem řízeny a kontrolovány.

Uvedený problém řeší zapojení řadiče řídicích funkcí podle vynálezu, jehož podstata spočívá v tom, že k neznázorněnému mikropočítači je připojen první vstup bloku obvodů startu a paralelně druhý vstup bloku obvodů startu, jehož výstup je připojen k bloku paměti funkce řadiče, jehož výstup je připojen k prvnímu vstupu bloku generátoru XY a paralelně k druhému vstupu bloku generace hodin, jehož výstup je připojen k třetímu vstupu bloku paměti řadiče a paralelně k prvnímu vstupu bloku adresového čítače, jehož první výstup je připojen ke třetímu vstupu bloku výběrových povelů a paralelně k prvnímu vstupu bloku paměti řadiče, jehož první výstup je připojen k bloku výstupních obvodů řízení paměti, jehož výstup je připojen k neznázorněným funkčním blokům, přičemž k neznázorněnému mikropočítači jsou paralelně připojeny první vstup bloku generace hodin, první vstup bloku paměti funkce řadiče, druhý vstup bloku paměti funkce řadiče a třetí vstup bloku paměti funkce řadiče, vstup bloku výstupních obvodů řízení paměti a první vstup bloku výběrových povelů, jehož výstup je připojen k neznázorněným funkčním blokům, přičemž druhý výstup bloku stavu je připojen k prvnímu vstupu bloku vnitřní paměti řadiče a paralelně k druhému vstupu bloku adresového čítače, jehož druhý výstup je připojen k bloku vnitřní paměti řadiče, jehož první výstup je připojen k druhému vstupu bloku generátoru XY a paralelně k druhému vstupu bloku paměti řadiče, jehož druhý výstup je připojen k prvnímu vstupu bloku výstupních obvodů řízení tisku a paralelně k prvnímu vstupu bloku impulsu motoru, jehož výstup je připojen k druhému vstupu bloku stavu a paralelně k druhému vstupu bloku výstupních obvodů tisku, jehož výstup je připojen k neznázorněným funkčním blokům, přičemž třetí výstup bloku paměti řa-

diče je připojen k druhému vstupu bloku výběrových povelů a paralelně k čtvrtému vstupu bloku paměti funkce řadiče, přičemž druhý výstup bloku vnitřní paměti řadiče je připojen k bloku výstupních obvodů řízení paměti, přičemž čtvrtý výstup bloku paměti řadiče je připojen k bloku generátoru XY, jehož první výstup je připojen k bloku výstupních obvodů řízení paměti, a jehož druhý výstup je připojen k bloku výstupních obvodů řízení tisku, přičemž první odbočka prvního vstupu bloku paměti funkce řadiče je připojena k třetímu vstupu bloku obvodů startu a druhá odbočka prvního vstupu bloku paměti funkce řadiče je připojena k prvnímu vstupu bloku stavu, jehož první výstup je připojen k bloku výstupních obvodů řízení tisku a jehož třetí výstup je připojen k neznázorněným funkčním blokům, přičemž odbočka prvního vstupu bloku výběrových povelů je připojena k druhému vstupu bloku impulsu motoru.

Výhodou zapojení podle vynálezu je skutečnost, že jeho pomocí lze ovládat funkční bloky pro nahrávání a tisk, realizované pomocí pevného zapojení logických obvodů, stejným způsobem, jako tyto obvody, to znamená, že řídicí mikropočítač pouze vydává povel k zahájení funkce bloku a kontroluje průběh jeho činnosti. Bez zapojení tohoto typu by nebylo možné vzhledem k výpočetní rychlosti použitého mikroprocesoru zajistit potřebné rychlosti funkce jednotlivých bloků elektrostatické tiskárny. Dosáhne se tím optimálního spojení výhod použití mikropočítače, jako je snadná modifikace funkce zařízení a zmenšení objemu logických obvodů a tím i snížení ceny zařízení, s realizací některých bloků pevným zapojením funkčních bloků, což umožňuje využít mikropočítačů s nižší výpočetní rychlostí.

Na připojeném výkresu je nakreslen příklad zapojení podle vynálezu. K neznázorněnému mikropočítači je připojen první vstup **11** bloku **1** obvodů startu a paralelně druhý vstup **12** bloku **1** obvodů startu, jehož výstup **14** je připojen k bloku **2** paměti funkce řadiče, jehož výstup **25** je připojen k prvnímu vstupu **81** bloku **8** generátoru XY a paralelně k druhému vstupu **32** bloku **3** generace hodin, jehož výstup **33** je připojen k třetímu vstupu **53** bloku **5** paměti řadiče a paralelně k prvnímu vstupu **41** bloku **4** adresového čítače, jehož první výstup **43** je připojen ke třetímu vstupu **103** bloku **10** výběrových povelů a paralelně k prvnímu vstupu **51** bloku **5** paměti řadiče, jehož první výstup **54** je připojen k bloku **6** výstupních obvodů řízení paměti, jehož výstup **62** je připojen k neznázorněným funkčním blokům, přičemž k neznázorněnému mikropočítači jsou paralelně připojeny první vstup **31** bloku **3** generace hodin, první vstup **21** bloku **2** paměti funkce řadiče, druhý vstup **22** bloku **2** paměti funkce řadiče

a třetí vstup 23 bloku 2 paměti funkce řadiče, vstup 61 bloku 6 výstupních obvodů řízení paměti a první vstup 101 bloku 10 výběrových povelů, jehož výstup 104 je připojen k neznázorněným funkčním blokům, přičemž druhý výstup 304 bloku 30 stavu je připojen k prvnímu vstupu 71 bloku 7 vnitřní paměti řadiče a paralelně k druhému vstupu 42 bloku 4 adresového čítače, jehož druhý výstup 44 je připojen k bloku 7 vnitřní paměti řadiče, jehož první výstup 72 je připojen k druhému vstupu 82 bloku 8 generátoru XY a paralelně k druhému vstupu 52 bloku paměti řadiče, jehož druhý výstup 55 je připojen k prvnímu vstupu 91 bloku 9 výstupních obvodů řízení tisku a paralelně k prvnímu vstupu 201 bloku 23 impulsu motoru, jehož výstup 203 je připojen k druhému vstupu 302 bloku 30 stavu a paralelně k druhému vstupu 92 bloku 9 výstupních obvodů tisku, jehož výstup 93 je připojen k neznázorněným funkčním blokům, přičemž třetí výstup 56 bloku 5 paměti řadiče je připojen k druhému vstupu 102 bloku 10 výběrových povelů a paralelně k čtvrtému vstupu 24 bloku 2 paměti funkce řadiče, přičemž druhý výstup 73 bloku 7 vnitřní paměti řadiče je připojen k bloku 6 výstupních obvodů řízení paměti, přičemž čtvrtý výstup 57 bloku 5 paměti řadiče je připojen k bloku 8 generátoru XY, jehož první výstup 83 je připojen k bloku 6 výstupních obvodů řízení paměti a jehož druhý výstup 84 je připojen k bloku 9 výstupních obvodů řízení tisku, přičemž první odbočka 211 prvního vstupu 21 bloku 2 paměti funkce řadiče je připojena k třetímu vstupu 13 bloku 1 obvodů startu a druhá odbočka 212 prvního vstupu 21 bloku 2 paměti funkce řadiče je připojena k prvnímu vstupu 301 bloku 30 stavu, jehož první výstup 303 je připojen k bloku 9 výstupních obvodů řízení tisku a jehož třetí výstup 305 je připojen k neznázorněným blokům, přičemž odbočka 1011 prvního vstupu 101 bloku 10 výběrových povelů je připojena k druhému vstupu 202 bloku 20 impulsu motoru.

Funkce zapojení podle vynálezu je následující:

Před zahájením činnosti jsou signálem z prvního vstupu 21 bloku 2 paměti funkce řadiče nastaveny počáteční podmínky v bloku 1 obvodů startu a v bloku 2 paměti funkce řadiče, jehož výstupem 25 jsou zablokovány funkce bloku 3 generace hodin a bloku 8 generátoru XY. Poté jsou nastaveny počáteční podmínky v bloku 30 stavu, který svým druhým výstupem 304 nastaví do počátečního stavu blok 4 adresového čítače a obvody bloku 7 vnitřní paměti řadiče. Propojením jednotlivých bloků je zaručeno, že výstup 62 bloku 6 výstupních obvodů řízení paměti, výstup 93 bloku 9 vý-

stupních obvodů řízení tisku, výstup 104 bloku 10 výběrových povelů a třetí výstup 305 bloku 30 stavu jsou neaktivní.

Vlastní činnost řadiče řídicích funkcí je zahájena tím, že z řídicího mikropočítače je vyslán signál na první vstup 11 bloku 1 obvodů startu. Současně je vyslán signál i na druhý vstup 22 bloku 2 paměti řadiče; aktivita signálu na tomto vstupu určuje, zda řadič řídicích funkcí bude pracovat v normálním nebo diagnostickém režimu. Z řídicího mikropočítače přichází signál i na vstup 61 bloku 6 výstupních obvodů řízení paměti. První vstup 31 bloku 3 generace hodin je trvale připojen ke generátoru hodin řídicího mikropočítače. Na druhý vstup 12 bloku 1 obvodů startu může být vyslán signál, který zahajuje činnost řadiče řídicích funkcí. V konkrétním zapojení v elektrostatische tiskárně je použit pro spuštění z neznázorněného funkčního bloku, který řídí tisk alfanumerické řádky. Vyhodnocením přijatého povelu v bloku 2 paměti funkce řadiče je signálem z výstupu 25 bloku 2 paměti funkce řadiče uvolněna činnost bloku 3 generace hodin a bloku 8 generátoru XY. Příchodem impulsů na první vstup 31 bloku 3 generace hodin jsou na výstupu 33 bloku 3 generace hodin generovány hodinové impulsy do prvního vstupu 41 bloku 4 adresového čítače a do třetího vstupu 53 bloku 5 paměti řadiče. V bloku 3 generace hodin je frekvence těchto hodinových pulsů nastavitelná po skocích v rozsahu 35 až 36 mikrosekund, aby bylo možno nastavit bloky tisku elektrostatische tiskárny.

Příchodem hodinových impulsů začíná pracovat blok 4 adresového čítače, který je svým prvním výstupem 43 připojen k prvnímu vstupu 51 bloku 5 paměti řadiče a paralelně k třetímu vstupu 103 bloku 10 výběrových povelů. Druhý výstup 44 bloku 4 adresového čítače je připojen k bloku 7 vnitřní paměti řadiče, kde po 16 hodinových impulsích způsobí změnu nastavení funkčního prvního vstupu 72 bloku 7 vnitřní paměti nebo kofunkčního druhého vstupu 73 bloku 7 vnitřní paměti.

Tím je vyneseno prvních 16 dob činnosti funkce řadiče řídicích funkcí, které mají pro řízení tisku odlišný význam, neboť generují první skupinu povelových signálů. Středem řadiče řídicích funkcí je blok 5 paměti řadiče, který obsahuje dvě skupiny povelových signálů, nahraných v paměti.

V konkrétním zapojení v elektrostatische tiskárně jde o paměť s kapacitou 32×8 bitů. První čtyři bity adresy jsou tvořeny blokem 4 adresového čítače, nejvyšší bit adresy je tvořen prvním výstupem 72 bloku 7 vnitřní paměti řadiče. Po prvních 16 hodinových impulsích výstupu 33 bloku 3 generace hodin je na výstupech bloku 5 paměti řadiče vysílána druhá skupina povelových signálů. Každý výstupní povelový signál je přesně vymezen dobou trvání hodinového impulsu

na výstupu 33 bloku 3 generace hodin. Vysílání druhé skupiny povelových signálů se opakuje až do té doby, kdy z neznázorněného registru přijde do prvního vstupu 101 bloku 10 výběrových povelů informace o skončení jednoho průchodu registru. Tato informace je zpracována v bloku 10 výběrových povelů a současně v bloku 20 impulsu motoru, jehož výstup 203 způsobí vysílání impulsu pro řízení motoru do druhého vstupu 92 bloku 9 výstupních obvodů řízení tisku a současně vyšle impuls do druhého vstupu 302 bloku 30 stavu, jehož druhý výstup 304 nově počátečně nastaví blok 4 adresového čítače a blok 7 vnitřní paměti řadiče. Od tohoto okamžiku je opět po prvních 16 dob vysílána první skupina povelových signálů a po ní druhá skupina povelových signálů. Doba opakování druhé skupiny povelových signálů je dána kapacitou neznázorněného registru a frekvencí výstupu 33 bloku 3 generace hodin. K ukončení činnosti řadiče řídicích funkcí dojde příchodem dalšího signálu na první vstup 101 bloku 10 výběrových povelů. Tehdy dojde k vyslání signálu z třetího výstupu 305 bloku 30 stavu do třetího vstupu 23 bloku 2 paměti funkce řadiče nebo do neznázorněného funkčního bloku, který řídí tisk alfanumerické řádky.

Je-li definován diagnostický režim činnosti řadiče řídicích funkcí, daný tím, že mikropočítač určuje stav druhého vstupu 22 bloku 2 paměti funkce řadiče, dojde k ukončení činnosti řadiče řídicích funkcí okamžitě po vzniku impulsu na třetím výstupu 56 bloku 5 paměti řadiče.

Blok 6 výstupních obvodů řízení paměti generuje na svém výstupu 62 povelové signály pro řízení výběru dat pro tisk z některé ze dvou vyrovnávacích pamětí tiskárny, řídí jejich přehrávání do výstupních pamětí a řídí vysílání takto připravených dat do sítě záznamových jehliček. Přes výstup 93 bloku 9 výstupních obvodů tisku jsou řízeny krokové motory, registr elektrod a další obvody, spojené s vlastním tiskem.

Přes výstup 104 bloku 10 výběrových povelů jsou vysílány záznamové povelové jednotlivé paměti. Povelové, přicházející z řídicího mikropočítače přes vstup 61 bloku 6 výstupních obvodů řízení paměti nebo přes první vstup 11 bloku 1 obvodu startu, určují, která paměť se má nahrávat nebo vybírat.

Zapojení podle vynálezu je určeno pro použití v elektrostatických tiskárnách, řízených mikropočítačem.

PŘEDMĚT VYNÁLEZU

Zapojení řadiče řídicích funkcí, vyznačující se tím, že k neznázorněnému mikropočítači je připojen první vstup (11) bloku (1) obvodů startu a paralelně druhý vstup (12) bloku (1) obvodů startu, jehož výstup (14) je připojen k bloku (2) paměti funkce řadiče, jehož výstup (25) je připojen k prvnímu vstupu (81) bloku (8) generátoru XY a paralelně k druhému vstupu (32) bloku (3) generace hodin, jehož výstup (33) je připojen k třetímu vstupu (53) bloku (5) paměti řadiče a paralelně k prvnímu vstupu (41) bloku (4) adresového čítače, jehož první výstup (43) je připojen ke třetímu vstupu (103) bloku (10) výběrových povelů a paralelně k prvnímu vstupu (51) bloku (5) paměti řadiče, jehož první výstup (54) je připojen k bloku (6) výstupních obvodů řízení paměti, jehož výstup (62) je připojen k neznázorněným funkčním blokům, přičemž k neznázorněnému mikropočítači jsou paralelně připojeny první vstup (31) bloku (3) generace hodin, první vstup (21) bloku (2) paměti funkce řadiče, druhý vstup (22) bloku (2) paměti funkce řadiče a třetí vstup (23) bloku (2) paměti funkce řadiče, vstup (61) bloku (6) výstupních obvodů řízení paměti a první vstup (101) bloku (10) výběrových povelů, jehož výstup (104) je připojen k neznázorněným funkčním blokům, přičemž druhý výstup (304) bloku (30) stavu je připojen k prvnímu vstupu (71) bloku (7) vnitřní paměti řadi-

če a paralelně k druhému vstupu (42) bloku (4) adresového čítače, jehož druhý výstup (44) je připojen k bloku (7) vnitřní paměti řadiče, jehož první výstup (72) je připojen k druhému vstupu (82) bloku (8) generátoru XY a paralelně k druhému vstupu (52) bloku (5) paměti řadiče, jehož druhý výstup (55) je připojen k prvnímu vstupu (91) bloku (9) výstupních obvodů řízení tisku a paralelně k prvnímu vstupu (201) bloku (20) impulsu motoru, jehož výstup (203) je připojen k druhému vstupu (302) stavu a paralelně k druhému vstupu (92) bloku (9) výstupních obvodů tisku, jehož výstup (93) je připojen k neznázorněným funkčním blokům, přičemž třetí výstup (56) bloku (5) paměti řadiče je připojen k druhému vstupu (102) bloku (10) výběrových povelů a paralelně k čtvrtému vstupu (24) bloku (2) paměti funkce řadiče, přičemž druhý výstup (73) bloku (7) vnitřní paměti řadiče je připojen k bloku (6) výstupních obvodů řízení paměti, přičemž čtvrtý výstup (57) bloku (5) paměti řadiče je připojen k bloku (8) generátoru XY, jehož první výstup (83) je připojen k bloku (6) výstupních obvodů řízení paměti, a jehož druhý výstup (84) je připojen k bloku (9) výstupních obvodů řízení tisku, přičemž první odbočka (211) prvního vstupu (21) bloku (2) paměti funkce řadiče je připojena k třetímu vstupu (13) bloku (1) obvodů startu

a druhá odbočka (212) prvního vstupu (21) bloku (2) paměti funkce řadiče je připojena k prvnímu vstupu (301) bloku (30) stavu, jehož první výstup (303) je připojen k bloku (9) výstupních obvodů řízení tisku a jehož třetí výstup (305) je připojen k ne-

znázorněným funkčním blokům, přičemž odbočka (1011) prvního vstupu (101) bloku (10) výběrových povelů je připojena k druhému vstupu (202) bloku (20) impulsu motoru.

1 list výkresů

