

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第1区分

【発行日】平成20年8月21日(2008.8.21)

【公開番号】特開2006-194863(P2006-194863A)

【公開日】平成18年7月27日(2006.7.27)

【年通号数】公開・登録公報2006-029

【出願番号】特願2005-359753(P2005-359753)

【国際特許分類】

G 01 L 5/00 (2006.01)

G 01 D 5/245 (2006.01)

F 16 C 19/18 (2006.01)

F 16 C 33/58 (2006.01)

F 16 C 19/52 (2006.01)

【F I】

G 01 L 5/00 K

G 01 D 5/245 V

F 16 C 19/18

F 16 C 33/58

F 16 C 19/52

【手続補正書】

【提出日】平成20年7月3日(2008.7.3)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正の内容】

【0036】

上記1対のセンサA、Bの出力を、それぞれA出力、B出力とする。このうちのA出力は、図1に示す様に、位相と周期とを検出する為の、D型FF(フリップフロップ)9のCLK(クロック)端子に入力している。このD型FF9は、このCLK端子に信号の立ち上がりが入力された場合に、次にこのCLK端子に信号の立ち上がりが入力されるまでの間、D入力の状態を出力し、保持する。但し、CLR端子に入力される信号の状態がLOWである場合には、この出力をLOWとし、PR端子に入力される信号がLOWである場合には、この出力をHIGHとし、次にCLK端子に信号の立ち上がりが入力されるまで保持する。要するに上記D型FF9は、上記CLK端子に信号の立ち上がりが入力されている間だけ、D入力端子の状態を出力し、CLR端子、PR端子に入力される信号に基づいてLOW或いはHIGHに出力が変更される以外の場合に、上記出力を保持する。一方、上記B出力は、リセットパルス部10のNOT14とNAND11とを介して、上記D型FF9のCLR端子に入力している。