



República Federativa do Brasil
Ministério da Economia
Instituto Nacional da Propriedade Industrial

(11) PI 0610345-6 B1



(22) Data do Depósito: 18/05/2006

(45) Data de Concessão: 16/04/2019

(54) Título: MÉTODO PARA GERAR RETRO-ALIMENTAÇÃO DE CONTROLE DE POTÊNCIA DE TRANSMISSÃO PARA UM CANAL DE CONTROLE DE POTÊNCIA, CIRCUITO DE CONTROLE DE POTÊNCIA PARA USO EM UM DISPOSITIVO OU SISTEMA DE COMUNICAÇÃO SEM FIO, DISPOSITIVO DE COMUNICAÇÃO SEM FIO, E, MEIO LEGÍVEL POR COMPUTADOR

(51) Int.Cl.: H04B 7/005.

(30) Prioridade Unionista: 07/12/2005 US 11/296560; 20/05/2005 US 60/683203.

(73) Titular(es): TELEFONAKTIEBOLAGET LM ERICSSON (PUBL).

(72) Inventor(es): LENNART ANDERSSON; GREGORY E. BOTTOMLEY; YI-PIN ERIC WANG.

(86) Pedido PCT: PCT EP2006004670 de 18/05/2006

(87) Publicação PCT: WO 2006/122779 de 23/11/2006

(85) Data do Início da Fase Nacional: 19/11/2007

(57) Resumo: MÉTODO PARA GERAR RETRO-ALIMENTAÇÃO DE CONTROLE DE POTÊNCIA DE TRANSMISSÃO PARA UM CANAL DE CONTROLE DE POTÊNCIA, CIRCUITO DE CONTROLE DE POTÊNCIA PARA USO EM UM DISPOSITIVO OU SISTEMA DE COMUNICAÇÃO SEM FIO, DISPOSITIVO DE COMUNICAÇÃO SEM FIO, E, MEIO LEGÍVEL POR COMPUTADOR. Um dispositivo ou sistema de comunicação sem fio gera retro-alimentação de controle de potência de transmissão para um canal de controle de potência recebido determinando uma taxa de erro de comando (CER), ou identificando uma qualidade de sinal alvo para o canal de controle de potência de acordo com uma função de mapeamento de qualidade de sinal para CER definida. Geralmente, o canal de controle de potência não inclui dados codificados de erro para usar para estimação de CER. Porém, em uma concretização, o canal inclui bits de referência conhecidos que são avaliados para estimação de CER, com a CER estimada usada para fixar o objetivo qualidade de sinal para controle de potência de malha interna. Em outras concretizações, uma probabilidade de erro de recepção computada é usada para identificar uma estimativa de CER de acordo com uma função de mapeamento de probabilidade para CER definida. Por meio de exemplo não limitante, estas concretizações podem (...).

“MÉTODO PARA GERAR RETRO-ALIMENTAÇÃO DE CONTROLE DE POTÊNCIA DE TRANSMISSÃO PARA UM CANAL DE CONTROLE DE POTÊNCIA, CIRCUITO DE CONTROLE DE POTÊNCIA PARA USO EM UM DISPOSITIVO OU SISTEMA DE COMUNICAÇÃO SEM FIO, DISPOSITIVO DE COMUNICAÇÃO SEM FIO, E, MEIO LEGÍVEL POR COMPUTADOR”

FUNDAMENTO

[001] A presente invenção relaciona-se a sistemas de comunicação sem fio, e particularmente relaciona-se a estimar taxas de erro de canal de comunicação.

[002] Estimação de taxa de erro serve a muitos propósitos em sistemas de comunicação sem fio. Como um exemplo, os mecanismos de controle de potência de transmissão empregados amplamente em redes de comunicação celular baseadas em Acesso Múltiplo por Divisão de Código (CDMA) usam taxa de erro de canal como uma variável de controle em seus algoritmos de ajuste de potência. Mais particularmente, estações base de rádio baseadas em CDMA geralmente controlam as potências de transmissão de ligação inversa de estações móveis sendo suportadas por elas baseado em transmitir bits de Controle de Potência de Transmissão (TPC) para as estações móveis. Semelhantemente, cada estação móvel geralmente controla a potência de transmissão de ligação dianteira das estações base de rádio transmitindo-a em um canal de tráfego de ligação dianteira dedicada transmitindo bits de TPC às estações base de rádio.

[003] Os bits de TPC transmitidos geralmente levam um de dois valores: um "1" lógico ou comando "PARA CIMA" para indicar que o transmissor remoto deveria aumentar sua potência de transmissão, e um "0" lógico ou comando "PARA BAIXO" para indicar que o transmissor remoto deveria diminuir sua potência de transmissão. O valor de cada bit de TPC é determinado comparando o sinal piloto recebido com um objetivo de

intensidade de sinal, normalmente expresso como uma Relação de Sinal para Ruído. Para um dado intervalo de medição, o receptor compara a intensidade de sinal piloto recebido ao objetivo e transmite um comando PARA BAIXO se a intensidade de sinal piloto recebido estiver acima do objetivo e transmite um comando PARA CIMA se a intensidade de sinal piloto recebido estiver abaixo do objetivo. Fazendo a comparação muitas vezes por segundo, o receptor gera um fluxo estável de bits de TPC, por esse meio mantendo a intensidade de sinal piloto recebido no objetivo. Geralmente, o transmissor que transmite o sinal de piloto também transmite um ou mais canais de tráfego a relações de potência de tráfego para piloto definidas, significando que controle de potência do sinal de piloto opera como controle de potência dos canais de tráfego associados.

[004] Tal processamento de intensidade de sinal recebido leva o rótulo controle de potência de "malha interna" e, como o nome sugere, controle de potência de malha interna é geralmente casado com controle de potência de "malha externa". Enquanto o processo de controle de potência de malha interna assegura que a intensidade de sinal piloto recebido seja mantida no objetivo, o processo de controle de potência de malha externa assegura que o objetivo apropriado esteja sendo usado pelo controle de potência de malha interna.

[005] Por exemplo, controle de potência de malha externa geralmente computa ou prediz uma taxa de erro para os dados sendo recebidos em associação com recepção de sinal piloto e compara isso a um limite de erro superior definido, por exemplo, 10%. Tais taxas de erro normalmente são expressas como Taxas de Erro de Bloco (BLERs) ou Taxas de Erro de BIT (BERs). Indiferentemente, se a taxa de erro exceder o limite superior definido, o controle de potência de malha externa ajusta o objetivo da malha interna para cima. Reciprocamente, se a taxa de erro cair abaixo de um limite inferior, por exemplo, 1%, o controle de potência de malha externa

ajusta o objetivo da malha interna para baixo.

[006] Implícita na descrição acima de controle de potência de malha externa é a disponibilidade de dados "codificados" para determinar taxas de erro de recepção - isto é, dados que incluem ou são acompanhados por informação de detecção de erro e/ou correção de erro. Sem dados codificados ou conhecidos, tais como bits pilotos, nenhuma variável de controle explícita existe para avaliar desempenho de erro de recepção e assim nenhuma base explícita existe para determinar os ajustes para cima e para baixo do objetivo de controle de potência de malha interna. O Canal Físico Dedicado Fracionário (F-DPCH) introduzido recentemente nos padrões de CDMA de Banda Larga (WCDMA) inclui informação de controle de potência (por exemplo, bits de TPC), mas não inclui dados com informação de correção de erro. Assim, o F-DPCH exemplifica o tipo de canal que complica a abordagem de controle de potência de malha interna/externa tradicional.

SUMÁRIO

[007] Em uma concretização ensinada aqui, um método para gerar retro-alimentação de controle de potência de transmissão para um canal de controle de potência inclui receber comandos de controle de potência através do canal de controle de potência, estimar uma qualidade de sinal para o canal de controle de potência, estimar uma taxa de erro de comando (CER) para os comandos de controle de potência recebidos, ajustar uma qualidade de sinal alvo comparando a CER estimada a uma CER alvo, e gerar retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando a qualidade de sinal estimada a uma qualidade de sinal alvo. Ajustar a qualidade de sinal alvo pode incluir incrementar a qualidade de sinal alvo se a CER estimada exceder a CER alvo e diminuir a qualidade de sinal alvo se a CER estimada estiver abaixo da CER alvo. Note que, nesta e em outras concretizações, as qualidades de sinal estimada e alvo podem, por exemplo, ser expressas como relações de sinal para interferência (SIRs), onde

a interferência pode incluir deteriorações tais como interferência inter-célula, interferência intra-célula e ruído térmico.

[008] Os comandos de controle de potência recebidos em uma ou mais concretizações incluem nominalmente símbolos de bit casados. Em tais concretizações, um método de estimar uma CER para os comandos de controle de potência inclui calcular uma probabilidade de erro de recepção para os comandos de controle de potência recebidos como uma função de detectar bits descasados nos comandos de controle de potência recebidos, e mapear a probabilidade de erro de recepção a um valor de CER correspondente de acordo com uma função de mapeamento de probabilidade para CER definida. A função de mapeamento de probabilidade para CER podem ser implementada usando uma tabela de consulta de dados indexada por valor de probabilidade, por exemplo, ou usando uma função polinomial baseada na curva de mapeamento de probabilidade para CER.

[009] Em outras concretizações, os comandos de controle de potência incluem símbolos, pelo menos alguns que incluem bits conhecidos, por exemplo, bits de referência, ou os comandos de controle de potência são interpostos com símbolos de referência. Em tais casos, estimação de CER pode incluir detectar recepção de erros dos bits/símbolos de referência.

[0010] Em ainda outras concretizações, estimação de CER inclui mapear a qualidade de sinal estimada a um valor de CER correspondente de acordo com uma função de mapeamento de qualidade de sinal para CER definida. Em tais concretizações, um transceptor de comunicação sem fio pode ser pré-configurado com uma CER alvo, ou com um valor de qualidade de sinal correspondentemente mapeado, ou o mapeamento pode ser feito dinamicamente para permitir fixar dinamicamente a CER alvo.

[0011] Um dispositivo de comunicação sem fio pode implementar quaisquer das concretizações anteriores, ou variações delas, tal como incluindo um circuito de controle de potência configurado apropriadamente.

Em uma concretização, o circuito de controle de potência inclui um ou mais circuitos de processamento, incluindo um circuito de estimação de qualidade de sinal configurado para estimar a qualidade de sinal para o canal de controle de potência, um circuito de estimação de CER configurado para estimar a CER para os comandos de controle de potência recebidos, um circuito de controle de potência de malha externa configurado para ajustar a qualidade de sinal alvo, e um circuito de controle de potência de malha interna configurado para gerar a retro-alimentação de controle de potência de transmissão. O circuito de controle de potência de malha externa e o circuito de estimação de CER podem ser omitidos em concretizações onde o circuito de controle de potência de malha interna usa um valor de qualidade de sinal mapeada como sua qualidade de sinal alvo.

[0012] Certamente, a presente invenção não está limitada às características e vantagens anteriores. Aqueles qualificados na técnica apreciarão características e vantagens adicionais da presente invenção ao ler a discussão seguinte, e ao ver os desenhos acompanhantes.

BREVE DESCRIÇÃO DOS DESENHOS

[0013] Figuras 1-3 relacionam-se à geração convencional de retro-alimentação de controle de potência para um canal de controle de potência que inclui codificação de erro para estimação de BER.

[0014] Figura 4 é um diagrama lógico de um F-DPCH, tal como usado por sistemas de WCDMA, em que o canal de controle de potência carece de codificação de erro, que caso contrário poderia servir como a base para estimação de taxa de erro para uso em gerar retro-alimentação de controle de potência.

[0015] Figura 5 é um gráfico de uma função de mapeamento de qualidade de sinal para taxa de erro de comando definida, em que qualidade de sinal é expressa em termos de relação de sinal para interferência (SIR).

[0016] Figura 6 é um fluxograma lógico ilustrando lógica de

processamento para uma concretização de gerar retro-alimentação de controle de potência de transmissão, tal como para comandos de controle de potência recebidos em um F-DPCH em sistemas de WCDMA, baseado em usar uma função de mapeamento de SIR para CER definida, tal como a mostrada na Figura 5.

[0017] Figura 7 é um diagrama de bloco ilustrando uma concretização de um arranjo de circuito funcional que pode ser implementado em um circuito de controle de potência configurado de acordo com a lógica de processamento da Figura 6.

[0018] Figura 8 é um gráfico de uma função de mapeamento de probabilidade para CER definida (erro de recepção).

[0019] Figuras 9 e 10 são fluxogramas lógicos ilustrando lógica de processamento para uma concretização de gerar retro-alimentação de controle de potência de transmissão, tal como para comandos de controle de potência recebidos em um F-DPCH em sistemas de WCDMA, baseado em usar uma função de mapeamento de probabilidade para CER definida, tal como a mostrada na Figura 8.

[0020] Figura 11 é um diagrama de bloco ilustrando uma concretização de um arranjo de circuito funcional que pode ser implementado em um circuito de controle de potência configurado de acordo com a lógica de processamento das Figuras 9 e 10.

[0021] Figura 12 é um diagrama de bloco ilustrando uma concretização de um circuito de estimação de CER.

[0022] Figura 13 é um diagrama de bloco ilustrando outra concretização de um circuito de estimação de CER.

[0023] Figura 14 é um diagrama de bloco ilustrando outra concretização de um circuito de estimação de CER.

DESCRIÇÃO DETALHADA

[0024] Figura 1 ilustra uma abordagem convencional para controle de

potência de transmissão de ligação dianteira (FL) e ligação inversa (RL) como adotado em redes de comunicação sem fio baseadas em CDMA. Um primeiro transceptor 8 (por exemplo, uma estação base de rádio ou RBS) transmite dados de FL e comandos de controle de potência para um segundo transceptor 10 (por exemplo, uma estação móvel ou MS). Por sua vez, o segundo transceptor 10 transmite dados de RL e comandos de controle de potência para o primeiro transceptor 8. Dentro desta estrutura, o segundo transceptor 10 ajusta sua potência de transmissão RL para cima e para baixo responsivo aos comandos de controle de potência recebidos por ele na FL do primeiro transceptor 8. Reciprocamente, o primeiro transceptor 8 ajusta sua potência de transmissão de FL para cima e para baixo responsivo aos comandos de controle de potência recebidos por ele na RL do segundo transceptor 10.

[0025] O primeiro transceptor 8 gera os comandos de controle de potência sendo enviados ao segundo transceptor 10 na FL baseado em se está recebendo as transmissões de RL do segundo transceptor 10 acima ou abaixo de uma qualidade de sinal alvo, normalmente expressa em dBs. Por sua vez, o segundo transceptor 10 gera os comandos de controle de potência sendo enviados ao primeiro transceptor 8 na RL baseado em se está recebendo as transmissões de FL do primeiro transceptor 8 acima ou abaixo de uma qualidade de sinal alvo. Assim, cada transceptor provê o outro com retro-alimentação de controle de potência para assegurar que suas transmissões respectivas sejam recebidas a intensidades de sinal aceitáveis. Figura 2 ilustra controle de potência desta maneira, em que a SIR controlada de um sinal recebido é mantida na ou acima da SIR alvo pelo uso de retro-alimentação de controle de potência.

[0026] Figura 3 usa o transceptor 10 como a base para ilustrar detalhes adicionais da abordagem de controle de potência convencional. Como ilustrado, o transceptor 10 recebe um sinal de comunicação - um Canal Físico Dedicado (DPCH) é mostrado - que inclui dados (tráfego de usuário),

pilotos, e comandos de controle de potência. O transceptor 10 usa a informação de piloto recebida para estimar propriedades do canal sem fio, e então decodifica os dados recebidos usando as estimativas de canal e informação de correção/detecção de erro incluída com os dados. Mais particularmente, um decodificador 12 usa Verificação de Redundância Cíclica (CRC) ou outra informação de codificação de erro para detectar erros de dados recebidos, e um controlador de malha externa 14 usa essa informação para medir uma taxa de erro para os dados recebidos, que pode ser expressa de vários modos, tal como um Taxa de Erro de Bloco (BLER), uma Taxa de Erro de Quadro (FER) ou uma Taxa de Erro de Bit (BER).

[0027] Indiferentemente, um controlador de malha externa 14 compara a taxa de erro medida a uma taxa de erro de referência (por exemplo, uma BLER de referência ou alvo). Se a taxa de erro medida exceder a taxa de erro alvo, o controlador de malha externa 14 ajusta uma SIR alvo para cima. Reciprocamente, se a taxa de erro medida estiver abaixo da mesma ou uma taxa de erro alvo diferente, o controlador de malha externa 14 ajusta a SIR alvo para baixo. Por exemplo, se a taxa de erro medida exceder dez por cento, o controlador de malha externa 14 ajusta a SIR alvo para cima e se a taxa de erro medida cair abaixo de um por cento, o controlador de malha externa 14 ajusta a SIR alvo para baixo. Tal ajuste em andamento da SIR alvo influencia a potência de transmissão do transmissor remoto porque um controlador de malha interna 18 gera comandos de controle de potência de transmissão para o transmissor remoto como valores de "para cima" ou "para baixo", dependendo de se a qualidade de sinal, por exemplo, SIR, está acima ou abaixo da SIR alvo.

[0028] Dois pontos notáveis se evidenciam no contexto de controle de potência convencional como descrito. Primeiro, os bits de controle de potência enviados do transceptor 8 ao transceptor 10 para controlar a potência de transmissão do transceptor 10 estão incluídos dentro dos dados sendo

enviados ao transceptor 10. Porque o transceptor 10 provê retro-alimentação de controle de potência para assegurar que o transceptor 8 transmita estes dados a uma potência alta bastante para assegurar recepção de dados segura, a informação de controle de potência de transceptor 8 é enviada "automaticamente" a uma potência de transmissão que assegura recepção segura no transceptor 10. Segundo, a base inteira para ajustar a SIR alvo no transceptor 10 é se a taxa de erro medida para os dados recebidos está acima ou abaixo de taxas aceitáveis (alvos). Sem a habilidade para fazer tais medições, o controlador de malha externa 14 não teria nenhuma base para ajustar a SIR alvo usada pelo controlador de malha interna 18.

[0029] Com estes pontos em mente, alguém qualificado na técnica reconhecerá os desafios surgindo ao gerar retro-alimentação de controle de potência para sinais recebidos que carecem de dados de erro codificados ou conhecidos que podem ser usados como a base para determinar a BLER, FER, etc., do sinal recebido. Por meio de exemplo não limitante, Figura 4 ilustra um Canal Físico Dedicado Fracionário (F-DPCH), que é um tipo de canal definido pelos padrões de WCDMA para carregar informação de controle de potência para vários transceptores remotos. Por exemplo, uma estação base em uma rede de WCDMA pode usar um F-DPCH para transmitir informação de controle de potência para uma pluralidade de estações móveis.

[0030] Porque a informação de controle de potência transmitida é usada para controlar as potências de transmissão de ligação inversa dessas estações móveis, é importante que a informação de controle de potência seja transmitida no nível de potência apropriado. Porém, é difícil para as estações móveis determinarem se a informação de controle de potência entrando no F-DPCH recebido está sendo transmitida a uma potência alta bastante, porque não há dados codificados em erro ou conhecidos que podem ser avaliados para uma indicação de taxas de erro de dados recebidas. Mais particularmente, com respeito ao F-DPCH, uma dada estação móvel recebe

simplesmente comandos de controle de potência de entrada e é deixada sem qualquer mecanismo claro para gerar retro-alimentação de controle de potência para assegurar que esses comandos de controle de potência de entrada - por exemplo, TPCs - estejam sendo transmitidos para ele pela estação base de rádio no nível de potência correto.

[0031] De acordo com uma concretização de gerar retro-alimentação de controle de potência como ensinado aqui, um transceptor de comunicação - por exemplo, estação móvel, estação base de rádio, etc. - ajusta sua potência de transmissão responsivo a comandos de controle de potência de entrada recebidos através de um canal de controle de potência, e gera retro-alimentação de controle de potência para o transmissor remoto que está originando esses comandos baseado em estimar uma qualidade de sinal, tal como uma SIR, para o canal de controle de potência, e gerar a retro-alimentação de controle de potência de transmissão comparando a SIR estimada a uma SIR alvo determinada mapeando uma CER alvo a um valor de SIR correspondente de acordo com uma função de mapeamento de SIR para CER definida. Quer dizer, a estação móvel é programada, ou calcula dinamicamente, uma CER alvo representando, por exemplo, o limite superior em taxas de erro de comando toleráveis (controle de potência). A função de mapeamento de SIR para CER assim provê a base para identificar o valor de SIR correspondendo à CER alvo.

[0032] Figura 5 ilustra uma função de mapeamento de SIR para CER 20, mostrada como um gráfico logarítmico de CER contra SIR. Alguém vê que uma dada CER, digamos 10^{-1} (dez por cento), pode ser mapeada diretamente a um valor de SIR correspondente. Assim, se a estação móvel usar esse valor de SIR mapeado como sua SIR alvo para gerar retro-alimentação de controle de potência de transmissão para o canal de controle de potência recebido, é geralmente assegurado que a CER dos comandos de controle de potência recebidos através desse canal de controle de potência não

excederá o valor de CER alvo.

[0033] Figura 6 ilustra lógica de processamento para implementar controle de potência baseado em uma SIR alvo "mapeada", em que o processamento começa com fixar a SIR alvo baseada em um valor mapeado - isto é, fixar a SIR alvo baseado em mapear uma CER alvo ao valor de SIR correspondente de acordo com um mapeamento de SIR para CER definida (Etapa 100). Processamento continua com estimar a SIR atual do sinal recebido, por exemplo, do símbolo de TPC levado pelo canal de controle de potência recebido (Etapa 102). Processamento continua com uma comparação entre a SIR estimada e a SIR alvo (mapeada) (Etapas 103 e 104). Se a SIR estimada estiver acima da SIR alvo, a lógica de controle de potência fixa seu comando de TPC de saída como "PARA BAIXO" (Etapa 106). Reciprocamente, se a SIR estimada estiver abaixo da SIR alvo, a lógica de controle de potência fixa seu comando de TPC de saída como "PARA CIMA" (Etapa 108). Desta maneira, a lógica de controle de potência transmite comandos de PARA CIMA e PARA BAIXO de volta ao transmissor remoto, responsivo a determinar se a SIR estimada para o canal de controle de potência recebido está acima ou abaixo da SIR alvo fixada pela relação de mapeamento de SIR para CER.

[0034] Para entender melhor esta abordagem de processamento, pode ser útil prover detalhes no contexto dos comandos de controle de potência entrando a uma estação móvel particular em um F-DPCH, mas isto deveria ser entendido como um exemplo não limitante de geração de retroalimentação de controle de potência como ensinado aqui. Os comandos de controle de potência em um F-DPCH são transmitidos como símbolos. Mais particularmente, cada comando de controle de potência inclui um símbolo de comando de TPC de dois bits. Assumindo que a estação móvel usa alguma forma de receptor de RAKE, o símbolo de TPC recebido por dedo (RAKE), $y_f(k)$, pode ser modelado como:

$$y_f(k) = g(k)h_f(k)u(k) + e_f(k) \text{ Eq. 1}$$

onde $u(k)$ é o símbolo transmitido, $e_f(k)$ é interferência Gaussiana, $h_f(k)$ é a resposta de canal estimada do Canal Piloto Comum (CPICH) recebido em associação com o F-DPCH, e $g(t) > 0$ é a compensação de ganho real usada no F-PDCH relativo ao CPICH.

[0035] Adicionalmente, para Eq. 1, note que o valor esperado e o valor de variância, respectivamente, se torna:

$$E\{e_f\} = 0 \quad \text{Eq. 2}$$

$$E\{|e_f|^2\} = I_f \quad \text{Eq. 3}$$

onde I_f é a potência de interferência por símbolo recebido em dedo f do receptor. Note, também, que com um fator de espalhamento de F-DPCH de 256, uma relação entre a interferência Gaussiana $e_f(k)$ e a Relação de Sinal para Ruído por símbolo (SIR),

$$\left(\frac{E_s}{N_o}\right)_f,$$

para dedo f do receptor pode ser expresso como:

$$\frac{|gh_f|^2}{I_f} = \left(\frac{E_s}{N_o}\right)_f = 256 \cdot \left(\frac{E_c}{I_o}\right)_f \quad \text{Eq. 4}$$

onde E_s é a energia de sinal recebido por símbolo, E_c é a energia por chip de sinal recebido, N_o é a potência de ruído recebida, e I_o é a potência de interferência recebida.

[0036] Com o anterior em mente, um ponto de começo na análise de determinação de taxa de erro para o F-DPCH começa com notar que dois símbolos de comando de TPC diferentes são possíveis, mas a modulação de símbolo subjacente é a mesma para ambos os símbolos de comando. Assim, os símbolos de comando de TPC podem ser expressos como:

$$u = u_o \cdot \text{TPC} \quad \text{Eq. 5}$$

onde $\text{TPC} \in \{-1, 1\}$ é o comando de TPC (onde -1 representa um lógico abaixo e vice-versa) e o símbolo de modulação base (não assinado) é:

$$u_o = \frac{(1+i)}{\sqrt{2}} \quad \text{Eq. 6}$$

[0037] Os comandos de TPC recebidos (isto é, os símbolos de TPC recebidos) podem ser estimados usando combinação de relação máxima como:

$$TPC_{est} = \text{sign} \left(\text{Re} \left(u_o^* \sum_{f=1}^{N_f} \frac{\hat{y}_f \hat{h}_f^*}{\hat{I}_f} \right) \right) \quad \text{Eq. 7}$$

onde \hat{h}_f e \hat{I}_f podem ser estimados do CPICH. Da Eq. 7, alguém vê que o receptor não precisa conhecer o valor da compensação de ganho g para decodificar os símbolos de TPC recebidos; em lugar disso, é suficiente saber que $g > 0$.

[0038] Os bits de símbolo de TPC individuais, TPC_r e TPC_i podem ser estimados como:

$$TPC_{est,r} = \text{Re} \sum_{f=1}^{N_f} \frac{\hat{y}_f \hat{h}_f^*}{\hat{I}_f} \quad \text{Eq. 8}$$

e

$$TPC_{est,i} = \text{Im} \sum_{f=1}^{N_f} \frac{\hat{y}_f \hat{h}_f^*}{\hat{I}_f} \quad \text{Eq. 9}$$

[0039] Adicionalmente, ambos os bits transmitidos em cada símbolo de TPC são, por definição, iguais. Assim, cada símbolo de TPC estimado pode ser expresso como:

$$TPC_{est} = \text{sign} \left(\text{Re} \left(u_o^* \cdot (TPC_{est,r} + i \cdot TPC_{est,i}) \right) \right) \quad \text{Eq. 10}$$

onde ambos \hat{h}_f e \hat{I}_f são estimados baseado no CPICH.

[0040] Com as relações anteriores em mente, a SIR do F-DPCH pode ser estimada como:

$$\frac{\hat{E}_s}{\hat{N}_o} = \left(-N_f + \sum_{f=1}^{N_f} \frac{|y_f|^2}{\hat{I}_f} \right) \quad \text{Eq. 11}$$

[0041] Note que é possível usar a potência de sinal recebido $|y_f|^2$ diretamente sem computar uma estimativa de canal, porque com só um símbolo de TPC $|(gh_f)_{est}| = |y_f \cdot u^*| = |y_f|$. Também, note que a estimativa

obtida na Eq. 11 pode ser melhorada usando ambos os bits de piloto nos bits de CPICH e TPC. Adicionalmente, uma estimativa de SIR utilizando a estimativa de canal de CPICH e uma estimativa da compensação de ganho g pode ser obtida como:

$$\frac{\hat{E}_s}{\hat{N}_o} = \left(-N_f + \hat{g}^2 \sum_{f=1}^{N_f} \frac{|\hat{h}_f|^2}{\hat{I}_f} \right) \quad \text{Eq. 12}$$

onde a compensação de ganho estimada \hat{g} pode ser determinada filtrando e alimentando adiante comandos de TPC previamente transmitidos pela estação móvel (para a estação base). Continuando com a análise, a compensação de ganho estimada pode ser calculada como:

$$\hat{g}(k) = \alpha \cdot 10^{\frac{-1.74 \cdot d \cdot (k-d)}{10}} \cdot \hat{g}(k-1) + (1-\alpha) \cdot \frac{\left| u_o \sum_f \frac{y_f(k) \hat{h}_f^*(k)}{\hat{I}_f(k)} \right|}{\left| \sum_f \frac{|\hat{h}_f(k)|^2}{\hat{I}_f(k)} \right|} \quad \text{Eq. 13}$$

onde d é um atraso de comando de TPC e α é uma constante de filtro selecionada.

[0042] Em outra concretização que baseia estimação de SIR para o F-DPCH no CPICH, as saídas de receptor (RAKE) para o símbolo de TPC recebido no k -ésimo intervalo do i -ésimo quadro podem ser expressas como:

$$z_i(k) = \lambda g_i(k) c_i(k) u_i(k) + e_i(k) \quad \text{Eq. 14}$$

onde λ é um nível de ganho inicial do F-DPCH, $g_i(k)$ é a compensação de ganho determinada por comandos de ligação inversa de TPC, $c_i(k)$ é determinado pela resposta líquida e pesos de combinação, $u_i(k)$ é o valor de símbolo de TPC, e $e_i(k)$ é a amostra de ruído. Aqui, a resposta líquida considera forma de onda de pulso de transmissor, canal de rádio, e forma de onda recebida. A análise assume que $g_i(k)$ segue os comandos de TPC de ligação inversa (enviados pela estação móvel) e, como resultado o produto de $g_i(k)$, $c_i(k)$, e $\hat{u}_i(k)$, isto $v_i(k) = g_i(k) c_i(k) \hat{u}_i(k)$, é assumido conhecido. Para prevenir propagação de erro devido a erros de recepção de comando de TPC de ligação inversa ou a estação base não seguindo comandos de TPC de

ligação inversa, a compensação de ganho $g_i(k)$ pode ser reajustada a 1 durante o último intervalo de todo quadro de F-DPCH, isto é, $g_i(M - 1) = 1$, onde M é o número de intervalos por quadro.

[0043] Coletando $z_i(k)$, $v_i(k)$, e $e_i(k)$ de todas os intervalos em um quadro em um vetor:

$$z_i = \lambda v_i + e_i \quad \text{Eq. 15}$$

[0044] A estimativa de mínimos quadrados (LS) de λ baseado na Eq. 15 pode ser expressa como:

$$\hat{\lambda}_i = \frac{\text{Re}(v_i^H z_i)}{|v_i|^2} \quad \text{Eq. 16}$$

[0045] Pode ser mostrado que o estimador na Eq. 16 também é um estimador de erro médio quadrado mínimo (MMSE).

[0046] De acordo com tal estimação, a diferença de ganho estimada $\hat{\lambda}_i(i - 1)$ de quadro $i-1$ pode ser usada para produzir uma estimação de SIR, que pode ser expressa como uma estimativa da SIR em cada intervalo em quadro i . Por exemplo, se combinação de RAKE ou G-RAKE for usada, a SIR de símbolo para o símbolo de TPC em intervalo k de quadro i é:

$$\hat{y}_i(k) = \frac{\hat{\lambda}_{i-1}^2 g_i^2(k) \mathbf{w}^H \mathbf{h} \mathbf{h}^H \mathbf{w}}{\mathbf{w}^H \mathbf{R} \mathbf{w}} \quad \text{Eq. 17}$$

onde \mathbf{w} é o peso de combinação, \mathbf{h} é a resposta líquida e \mathbf{R} é a matriz de covariância para a interferência de dedos diferentes. Estimativas de \mathbf{h} e \mathbf{R} podem ser obtidas do CPICH. Note que a compensação de potência entre o CPICH e o F-DPCH durante o primeiro intervalo de um quadro é dobrada em λ . Adicionalmente, note que a expressão:

$$\frac{\mathbf{w}^H \mathbf{h} \mathbf{h}^H \mathbf{w}}{\mathbf{w}^H \mathbf{R} \mathbf{w}} \quad \text{Eq. 18}$$

corresponde à SIR de símbolo de CPICH. Se combinação de RAKE generalizada (G-RAKE) for usada, isto simplifica a:

$$\hat{y}_i(k) = \hat{\lambda}_{i-1}^2 g_i^2(k) \mathbf{h}^H \mathbf{R}^{-1} \mathbf{h} \quad \text{Eq. 19}$$

onde, novamente, $\mathbf{h}^H \mathbf{R}^{-1} \mathbf{h}$ corresponde à SIR de símbolo de CPICH.

[0047] Usando a estrutura analítica anterior, e retornando ao gráfico da Figura 5, será entendido que um mapa de ruído Gaussiano branco aditivo (AWGN) entre a SIR e CER é relativamente independente de canal, tornando possível mapear diretamente a CER alvo a um objetivo de SIR, por esse meio fazendo controle de potência de malha externa convencional supérfluo. (Note, também, que o mapa de AWGN obviamente é válido para um canal de AWGN, mas também é uma boa aproximação para outros tipos de canais). Mais particularmente, assumindo que \hat{h}_f e \hat{I}_f são boas aproximações de h_f e I_f , pode ser percebido que:

$$\text{TPC}_{\text{est}} = \text{sinal}(\text{TPC} + n) \quad \text{Eq. 20}$$

onde

$$n = \text{Re} \left(\frac{u_s^* \cdot \sum_f \frac{h_f e_f}{I_f}}{g \cdot \sum_f \frac{|h_f|^2}{I_f}} \right) \quad \text{Eq. 21}$$

[0048] A taxa de erro de comando de TPC (CER) portanto pode ser expressa como:

$$\text{CER} = \frac{1}{2} \cdot P(|n| > 1) = P(n > 1) \quad \text{Eq. 22}$$

e a variância de n (assumindo ruído de dedo não correlatado) é dada por:

$$E(n^2) = \frac{1}{2 \left(g^2 \cdot \sum_f \frac{|h_f|^2}{I_f} \right)} = \frac{1}{2 \cdot E_s / N_o} \quad \text{Eq. 23}$$

[0049] Assim, com Eq. 23, a CER é dada como uma função de SIR (E_s/N_o), tal como é descrito na Figura 5, e alguém vê que este mapeamento funcional pode ser usado para identificar uma SIR alvo para controle de potência de malha interna que corresponde à CER desejada (alvo).

[0050] Figura 7 ilustra uma concretização de um transceptor de comunicação sem fio 30, que inclui tudo ou parte de um dispositivo ou sistema de comunicação sem fio. Por meio de exemplo não limitante, um tal dispositivo pode incluir uma estação móvel, tal como um radiotelefone

celular, ou pode incluir um radiolocalizador sem fio, Assistente Digital Portátil (PDA), um computador laptop ou palmtop, ou um módulo de comunicação nele. Em qualquer caso, o transceptor 30 é configurado para gerar retro-alimentação de controle de potência de transmissão para um canal de controle de potência recebido (por exemplo, um sinal de F-DPCH recebido) de acordo com o mapeamento de SIR para CER acima descrito.

[0051] Em mais detalhe, o transceptor 30, que pode ser uma estação móvel, inclui um circuito de controle de potência 32, que inclui um ou mais circuitos de processamento configurados para receber comandos de controle de potência através do canal de controle de potência, estimar uma SIR para o canal de controle de potência, e gerar retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando a SIR estimada a uma SIR alvo determinada mapeando uma CER alvo a um valor de SIR correspondente de acordo com uma função de mapeamento de SIR para CER definida. A função de mapeamento de SIR para CER pode ser como mostrada na Figura 5, e a estimação de SIR pode ser como dada por Eq. 11, por exemplo.

[0052] Deveria ser entendido que o circuito de controle de potência 32 pode incluir um ou mais microprocessadores, Processadores de Sinal Digitais (DSPs), ou outros tipos de circuitos de processamento. (Mais geralmente, deveria ser entendido que o circuito de controle de potência 32 pode ser implementado em hardware, software, ou essencialmente qualquer combinação disso). Em pelo menos um arranjo de circuito funcional, o circuito de controle de potência 32 inclui um circuito de determinação de SIR alvo 34, um controlador de malha interna 36, e um circuito de estimação de SIR 38. O circuito de determinação de SIR alvo 34 pode incluir um circuito de consulta de memória, que é configurado para ler um valor de SIR pré-mapeado de memória, ou pode incluir um circuito de mapeamento funcional que é configurado para determinar a SIR alvo mapeando uma CER alvo ao

valor de SIR correspondente de acordo com uma função polinomial ou uma função de consulta de tabela concretizando uma função de mapeamento de SIR para CER.

[0053] O controlador de malha interna 36 assim usa a SIR alvo (mapeada) para comparação à SIR estimada, e gera retro-alimentação de controle de potência para o canal de controle de potência recebido na forma de comandos de TPC, que podem ser transmitidos por um circuito de transmissor 40 do transceptor 30. O circuito de estimação de SIR 38 provê estimativas de SIR ao controlador de malha interna 36 baseado em efetuar a Eq. 11 e/ou Eq. 12, por exemplo.

[0054] Figura 8 ilustra outra concretização baseada em mapeamento, em que uma função de mapeamento de probabilidade para CER 42 é mostrada como um gráfico logarítmico de CER contra probabilidade de erro de recepção de comando de controle de potência P, que é a probabilidade de bits de TPC desiguais em um símbolo de TPC. Por exemplo, alguém vê que uma CER de dez por cento corresponde a uma probabilidade de erro de recepção de comando de aproximadamente trinta por cento, e uma CER de um por cento corresponde a uma probabilidade de dez por cento de erro de recepção.

[0055] Deveria ser notado que o circuito de controle de potência 32 pode ser configurado para detectar bits descasados baseado em comparações de valor de bit duras (por exemplo, +1, -1) ou comparações de valor de bit suaves (por exemplo, +0,99, +0,33). Para detecção de descasamento de valor suave, por exemplo, o circuito de controle de potência 32 pode ser configurado para detectar descasamento de bit de TPC em um símbolo de TPC recebido baseado em avaliar a distância entre valores suaves dos bits de TPC. Adicionalmente, em uma ou mais concretizações, o circuito de controle de potência 32 pode ser configurado para estimar o erro de bit recuperável relativo e mapeá-lo à CER. A distribuição do erro de bit recuperável relativo pode ser quantizada usando uma medida de variância (como uma medida

intermediária) antes de ser mapeado em uma CER. Em outra concretização, o circuito de controle de potência 32 pode ser configurado para detectar comandos de controle de potência recebidos erroneamente detectando bits descasados e contando os erros de descasamento.

[0056] Figura 9 ilustra uma concretização de lógica de processamento baseada na função de mapeamento de probabilidade para CER que pode ser concretizada no circuito de controle de potência 32 do transceptor 30. Processamento começa com estimação da CER baseado na determinação da probabilidade de erro de recepção para os comandos de controle de potência recebidos através do canal de controle de potência (Etapa 110). Note, também, em uma variação desta concretização, a CER pode ser estimada da SIR estimada, como era detalhado no contexto da função de mapeamento de SIR para CER 20 ilustrada na Figura 5.

[0057] Processamento continua com uma comparação da CER estimada a uma CER alvo (Etapa 112), que pode ser armazenada em uma memória do transceptor 30 como um valor pré-configurado, ou como um valor recebido ou atualizado dinamicamente. Se a CER estimada for maior que a CER alvo (Etapa 114), o circuito de controle de potência 32 ajusta a SIR alvo para cima (Etapa 116). Reciprocamente, se a CER estimada for menos que a CER alvo, ou menos que uma fração definida da CER alvo, o circuito de controle de potência 32 ajusta a SIR alvo para baixo (Etapa 118).

[0058] Deveria ser entendido que variações desta lógica são contempladas aqui. Por exemplo, além de usar limiares de CER alvo diferentes para aumentar e diminuir a SIR alvo - por exemplo, aumentar a SIR alvo se a CER estimada > dez por cento, diminuir a SIR alvo se a CER estimada < um por cento - o circuito de controle de potência pode gerar mais de dois estados de comando. Como um exemplo, ele pode gerar comandos de TPC como PARA CIMA, PARA BAIXO, e RETER, tal que permita ao transmissor remoto reter seus ajustes de potência de transmissão atuais,

contanto que a SIR estimada no transceptor 30 permaneça dentro de uma gama entre SIRs alvos superior e inferior definidas.

[0059] Em qualquer caso, onde Figura 9 ilustra a porção de malha externa de controle de potência, Figura 10 ilustra a porção de malha interna complementar, que pode ser configurada para correr simultaneamente com a processo de controle de potência de malha externa da Figura 9, mas geralmente a uma frequência de execução mais alta. Por exemplo, a lógica da Figura 10 pode correr a 800 Hz ou mais rapidamente, tal que um novo comando de TPC seja gerado pelo circuito de controle de potência 32 pelo menos a todo 1,25 ms. Em contraste, o ajuste de controle de potência de malha externa da SIR alvo ilustrada na Figura 9 pode correr a todo 20 ms, 50 ms, ou a alguma outra taxa mais lenta.

[0060] Indiferente de sua frequência de execução, o circuito de controle de potência 32 efetua a lógica de processamento de malha interna da Figura 10 estimando a qualidade de sinal, tal como a SIR, para símbolos de TPC recebidos no canal de controle de potência recebido para o intervalo de tempo atual (intervalo, quadro, etc.) (Etapa 120), e comparando a qualidade de sinal estimada à qualidade de sinal alvo (como determinado de acordo com a lógica de processamento da Figura 9) (Etapa 122). Por exemplo, uma SIR estimada pode ser comparada a uma SIR alvo. Se a SIR estimada for maior que a SIR alvo (Etapa 124), o comando de TPC para o intervalo de comando atual é gerado como um comando de PARA BAIXO (Etapa 126). Reciprocamente, se a SIR estimada não for maior que a SIR alvo, o comando de TPC para o intervalo de comando atual é gerado como um comando PARA CIMA (Etapa 128) para fazer o transmissor remoto aumentar incrementalmente a potência de transmissão alocada para transmissão do canal de controle de potência recebido no transceptor 30. Certamente, como notado acima, estados de comando adicionais, como RETENÇÃO, podem ser implementados em algumas concretizações.

[0061] Figura 11 ilustra uma concretização do circuito de controle de potência 32, que é configurado para efetuar a lógica de processamento das Figuras 9 e 10, ou variações dessa lógica. Na concretização ilustrada, o circuito de controle de potência 32 inclui um circuito de estimação de SIR 50, um circuito de estimação de CER 52, um controlador de malha externa 54, e um controlador de malha interna 56.

[0062] O circuito de estimação de CER 52 pode ser configurado para basear sua estimação de CER no conhecimento que ambos os bits de comando de TPC dos comandos de controle de potência entrando no canal de controle de potência recebido são iguais. (Note que esta condição se mantém verdadeira para os símbolos de comando de controle de potência de dois bits definidos pelos padrões de WCDMA para controle de potência através de um F-DPCH, mas pode não ser verdadeiro em outros exemplos, em qual caso outras bases para estimação de CER podem ser usadas).

[0063] Com conhecimento que os dois bits de cada comando de controle de potência recebido são por definição iguais, a probabilidade que um comando com bits desiguais será recebido pode ser convertida a uma estimativa de CER de acordo com a função de probabilidade para CER 42 ilustrada na Figura 8. Esta abordagem é baseada na percepção que a relação entre a probabilidade de receber bits de comando desiguais e a CER é relativamente independente de canal.

[0064] Assumindo que o ruído nos dois bits de TPC suaves estimados em um dado comando de controle de potência recebido é não correlatado, então a probabilidade que os dois bits duros estimados são desiguais, $TPC_r, TPC_i \in \{1, -1\}$ é dado por:

$$\zeta = P\{TPC_r \neq TPC_i\} = \frac{SIR}{\pi} \int_{x_1=-\infty}^{\infty} e^{-\frac{(x_1-1) \cdot SIR}{2}} dx_1 \cdot \int_{x_2=0}^{\infty} e^{-\frac{(x_2-1) \cdot SIR}{2}} dx_2 \quad \text{Eq. 24}$$

onde $SIR = E_b/N_0$ é a SIR dos bits de TPC estimados, e onde as variáveis x_1 e x_2 representam bits de TPC recebidos em um dado comando de controle de potência quando os bits transmitidos desse comando são ambos iguais a um.

A CER é assim dada por:

$$CER = \frac{SIR}{2\pi} \int_{x_1=-\infty}^0 \int_{x_2=-\infty}^{-x_1} e^{-\frac{(x_1+x_2-2)SIR}{2}} dx_1 dx_2 \quad \text{Eq. 25}$$

[0065] Uma abordagem polinomial adequada da função de mapeamento de probabilidade para CER 42, para o intervalo ilustrado na Figura 8, é dada como:

$$CER_{est} = 2,31.\zeta^3 + 0,141.\zeta - 4,91. 10^{-3} \quad \text{Eq. 26}$$

onde a probabilidade de erro de recepção de comando para bits de TPC desiguais pode ser estimada comp:

$$\hat{\zeta}_k = \alpha.\hat{\zeta}_{k-1} + (1 - \alpha) \frac{|TPC_r - TPC_i|}{2} \quad \text{Eq. 27}$$

e onde $\alpha \in [0, 1]$ é uma constante de filtro (para um filtro de ponderação exponencial). Para aplicações de WCDMA, um valor adequado é $\alpha = 0,99$ correspondendo a uma constante de tempo de 100 intervalos, que complementa a ocorrência esperada entre dez e trinta erros de recepção (bits de comando de TPC desiguais) durante esta constante de tempo. Essa frequência de ocorrência de erro de recepção geralmente deveria ser suficiente para bom desempenho de estimação de CER.

[0066] Figura 12 ilustra uma concretização complementar do circuito de estimação de CER 52, que inclui uma unidade comparadora 60, um filtro 62, e uma unidade de mapeamento 64. A unidade comparadora 60 compara os bits de comandos de TPC de entrada para detectar a recepção (errônea) de bits desiguais, e provê um "1" ao filtro 62 se os bits de um dado comando de TPC recebido forem desiguais, e provê um "0", caso contrário. Por sua vez, o filtro 62 filtra esta saída de 1/0 da unidade comparadora 60, e provê a saída filtrada (por exemplo, Eq. 27) à unidade de mapeamento 64. A unidade de mapeamento 64 usa a saída filtrada para estimar a CER do canal de controle de potência recebido de acordo com, por exemplo, Eq. 26.

[0067] Figura 13 ilustra outra concretização do circuito de estimação de CER 52 que usa um mapeamento de SIR para CER. Assim, a concretização ilustrada do circuito de estimação de CER 52 inclui (ou está

associado com) um circuito de estimação de SIR 66, que usa os comandos de TPC recebidos e estimativas de h_f e I_f , como obtido do CPICH para gerar uma estimativa de SIR para o canal de controle de potência recebido. Uma unidade de mapeamento 68 usa a estimativa de SIR para identificar o valor de CER correspondente de acordo com, por exemplo, a função de mapeamento 20 ilustrada na Figura 5.

[0068] Figura 14 ilustra ainda outra concretização, que é baseada na transmissão de valores de bit de TPC conhecidos através do canal de controle de potência, tal que o circuito de controle de potência 32 possa usar seu um conhecimento *a priori* dos bits conhecidos. Para tais concretizações, o circuito de estimação de CER 52 pode incluir um circuito de controle de chave 70 (para controlar a chave 71 ilustrada), uma unidade comparadora 72, e um estimador de BER 74. Em operação, o circuito de controle 70 usa o valor de número de intervalo para distinguir entre bits de comando de TPC e os bits de referência conhecidos e usa essa informação para controlar a chave 71, que determina se a unidade comparadora 72 é provida com os bits atual como bits de comando ou referência - isto é, a unidade comparadora 72 pode ser configurada para comparar os bits transmitidos (como recebidos) com o valor esperado desses bits.

[0069] Para bits de referência, a unidade comparadora 72 determina se o bit de referência foi recebido com seu valor apropriado, e provê uma indicação como tal para o estimador de BER 74, que mantém uma estimativa de bit taxa de erro para o canal de controle de potência recebido. A estimativa de BER pode ser usada como a estimativa de CER para controle de potência de malha externa pelo circuito de controle de potência 32.

[0070] Em uma concretização desta abordagem, símbolos de referência são transmitidos através do canal de controle de potência em posições de comando de não TPC. Fazendo assim, muda o esquema de transmissão de comando padronizado definido para o F-DPCH, e

adicionalmente reduz o número de intervalos de transmissão disponíveis no F-DPCH para controlar em potência estações móveis diferentes.

[0071] Como tal, em uma concretização, bits de TPC em intervalos predefinidos de cada quadro têm valores predefinidos, que são conhecidos ao transceptor 30. Estes bits de TPC predefinidos servem como bits de referência, tornando possível para o circuito de controle de potência 32 estimar um BER/CER diretamente, baseado em detecção de erros de bit. Em tais contextos, um símbolo por quadro com bits conhecidos pode ser suficiente para estimação de BER precisa, porque essa taxa é aproximadamente a taxa à qual indicadores de erro de bloco são recebidos para estimação de BER em controle de potência de malha externa convencional baseado em DPCHs. Porém, deveria ser notado que mais de um bit conhecido por quadro pode ser usado para aumentar a taxa de controle de malha externa e/ou melhorar o processo de estimação de BER/CER.

[0072] Como outro ponto de melhoria, os bits conhecidos podem ser transmitidos simetricamente. Quer dizer, os bits conhecidos transmitidos através do canal de controle de potência podem incluir uma mistura equilibrada de comandos PARA CIMA e PARA BAIXO, tal que a transmissão de comandos de TPC conhecidos como bits de referência não influencie o controle de potência atual para cima ou para baixo - isto é, os bits conhecidos em são média zero. Por exemplo, alguém poderia usar um número par de símbolos conhecidos (intervalos) em cada quadro, e fazer a metade deles comandos PARA CIMA e a metade deles comandos PARA BAIXO.

[0073] Tal idéia também pode ser aplicada ao nível de bit deixando cada símbolo de referência ter a seqüência de bit $\{1, -1\}$ ou $\{-1, 1\}$. Estes pareamentos de bit, com probabilidade igual, seriam interpretados como comandos PARA CIMA ou comandos PARA BAIXO. O número permitido de símbolos de referência durante uma quadro, neste caso, não será limitado a um número par.

[0074] Em ainda outra concretização alternativa, o dispositivo ou sistema transmitindo o canal de controle de potência ao transceptor 30 pode incluir um bit conhecido (referência) e um bit de comando (TPC) nos selecionados dos símbolos transmitidos. Quer dizer, para pelo menos alguns dos símbolos transmitidos no canal de controle de potência, um bit representa um comando de controle de potência, e um bit representa um bit de referência conhecido *a priori* no transceptor 30. Com tais concretizações, geralmente deveria haver um número par de intervalos dividido deste modo e um número igual de bits de referência com os valores 1 e -1.

[0075] Amplamente, então, a presente invenção como ensinada aqui inclui a geração de retro-alimentação de controle de potência para um sinal de comunicação recebido que não inclui dados codificados de erro, que caso contrário poderiam ser usados para determinar uma BER/CER como a base para controlar a geração da retro-alimentação de controle de potência. Assim, em uma ou mais concretizações, a retro-alimentação de controle de potência é implementada fixando o objetivo de SIR de malha interna como o valor de SIR determinado por uma função de mapeamento de SIR para CER. Tais concretizações eliminam efetivamente o controle de potência de malha externa, porque o objetivo de malha interna é mapeado diretamente de uma CER alvo desejada. Outras concretizações usam controle de potência de malha interna e externa, mas estimam a CER para o canal de controle de potência recebido baseado em determinar uma probabilidade de erro de recepção para os comandos de controle de potência recebidos e mapear essa probabilidade a uma estimativa de CER de acordo com uma função de mapeamento de probabilidade para CER definida - uma variação nesta concretização usa mapeamento de SIR para CER. Em ainda outras concretizações, o canal de controle de potência inclui bits de referência, e estes são usados para determinar estimativas de BER/CER para o canal de controle de potência recebido, que são então usados para ajustar o objetivo de

malha interna.

[0076] Portanto, deveria ser entendido que a presente invenção é capaz de diversas variações de implementação e não está limitada pela discussão precedente, ou pelos desenhos acompanhantes. Em lugar disso, a presente invenção só está limitada pelas reivindicações seguintes e seus equivalentes legais.

REIVINDICAÇÕES

1. Método para gerar retro-alimentação de controle de potência de transmissão para um canal de controle de potência, caracterizado pelo fato de compreender:

receber comandos de controle de potência através do canal de controle de potência;

estimar (120) uma qualidade de sinal para o canal de controle de potência;

estimar (110) uma taxa de erro de comando para os comandos de controle de potência recebidos;

ajustar (112, 114, 116, 118) uma qualidade de sinal alvo utilizando uma taxa de erro de comando alvo comparando (112, 114) a taxa de erro de comando estimada para os comandos de controle de potência recebidos para a taxa de erro de comando alvo; e

gerar (126, 128) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando (122, 124) a qualidade de sinal estimada à qualidade de sinal alvo.

2. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que os comandos de controle de potência recebidos incluem nominalmente símbolos de bit casados, e em que a taxa de erro de comando é estimada (110) através do cálculo de uma probabilidade de erro de recepção para os comandos de controle de potência recebidos como uma função de detectar bits descasados nos comandos de controle de potência recebidos, e mapear a probabilidade de erro de recepção a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de probabilidade para taxa de erro de comando definida (42).

3. Método, de acordo com a reivindicação 2, caracterizado pelo fato de que a função de mapeamento de probabilidade para taxa de erro de comando definida (42) inclui uma expressão polinomial definida ou uma

tabela de consulta de dados.

4. Método, de acordo com a reivindicação 2, caracterizado pelo fato de que calcular a probabilidade de erro de recepção inclui gerar um valor de diferença para cada comando de controle de potência recebido, em que o valor de diferença é não zero se o comando de controle de potência recebido incluir bits descasados, e filtrar os valores de diferença de acordo com um filtro de ponderação exponencial para obter a probabilidade de erro de recepção.

5. Método, de acordo com a reivindicação 2, caracterizado pelo fato de que detectar bits descasados nos comandos de controle de potência recebidos inclui detectar erros de bit duros.

6. Método, de acordo com a reivindicação 2, caracterizado pelo fato de que detectar bits descasados nos comandos de controle de potência recebidos inclui detectar erros de bit recuperáveis.

7. Método, de acordo com a reivindicação 6, caracterizado pelo fato de que mapear a probabilidade de erro de recepção a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de probabilidade para taxa de erro de comando definida inclui estimar um erro de bit recuperável relativo e mapear o erro de bit recuperável relativo a uma taxa de erro de comando.

8. Método, de acordo com a reivindicação 7, caracterizado pelo fato de compreender ainda quantizar uma distribuição do erro de bit recuperável relativo usando uma medida de variância, tal que mapear o erro de bit recuperável relativo a uma taxa de erro de comando inclua mapear um valor de erro de bit recuperável relativo quantizado a uma taxa de erro de comando.

9. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que pelo menos alguns dos comandos de controle de potência incluem bits de referência, e em que estimar uma taxa de erro de comando

inclui detectar erros de recepção dos bits de referência.

10. Método, de acordo com a reivindicação 1, caracterizado pelo fato de compreender ainda receber símbolos de referência através do canal de controle de potência, e em que a taxa de erro de comando estimada é estimada (110) pela detecção de erros de recepção dos símbolos de referência.

11. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que a taxa de erro de comando estimada é estimada (110) pelo mapeamento da qualidade de sinal estimada a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de qualidade de sinal recebido para taxa de erro de comando definida (20).

12. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que gerar (126, 128) a retro-alimentação de controle de potência de transmissão inclui gerar comandos de controle de potência de transmissão de retro-alimentação como valores de indicador para cima ou para baixo baseado em determinar se a qualidade de sinal estimada está abaixo ou acima da qualidade de sinal alvo.

13. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que estimar (120) uma qualidade de sinal para o canal de controle de potência inclui estimar uma relação de sinal para interferência para o canal de controle de potência, e em que a qualidade de sinal alvo inclui uma relação de sinal para interferência alvo.

14. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que estimar (120) uma qualidade de sinal para o canal de controle de potência inclui derivar uma estimativa de qualidade de sinal para o canal de controle de potência baseado em um canal piloto comum recebido.

15. Método, de acordo com a reivindicação 14, caracterizado pelo fato de que derivar uma estimativa de qualidade de sinal para o canal de controle de potência baseado em um sinal de canal piloto comum recebido inclui calcular uma compensação de ganho entre os canais de controle de

potência e piloto comum.

16. Método, de acordo com a reivindicação 15, caracterizado pelo fato de que calcular uma compensação de ganho entre os canais de controle de potência e piloto comum inclui calcular a compensação de ganho baseado em saídas de receptor.

17. Método, de acordo com a reivindicação 1, caracterizado pelo fato de que o canal de controle de potência inclui um Canal Físico Dedicado Fracionário (F-DPCH) em uma rede de comunicação de Acesso Múltiplo por Divisão de Código de Banda Larga (W-CDMA).

18. Circuito de controle de potência (32) para uso em um dispositivo (30) ou sistema de comunicação sem fio, caracterizado pelo fato de compreender um ou mais circuitos de processamento (50, 52, 54, 56; 36, 38) configurados para:

receber comandos de controle de potência transmitidos ao dispositivo ou sistema de comunicação sem fio através de um canal de controle de potência;

estimar (120) uma qualidade de sinal para o canal de controle de potência;

estimar (110) uma taxa de erro de comando para os comandos de controle de potência recebidos;

ajustar (114, 116, 118) uma qualidade de sinal alvo utilizando uma taxa de erro de comando alvo comparando (112, 114) a taxa de erro de comando estimada para os comandos de controle de potência recebidos para a taxa de erro de comando alvo; e

gerar (126, 128) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando (122, 124) a qualidade de sinal estimada à qualidade de sinal alvo.

19. Circuito de controle de potência, de acordo com a reivindicação 18, caracterizado pelo fato de que o um ou mais circuitos de

processamento (50) incluem um circuito de estimação de qualidade de sinal configurado para estimar a qualidade de sinal para o canal de controle de potência, um circuito de estimação de taxa de erro de comando (52) configurado para estimar a taxa de erro de comando para os comandos de controle de potência recebidos, um circuito de controle de potência de malha externa (54) configurado para ajustar a qualidade de sinal alvo, e um circuito de controle de potência de malha interna (56) configurado para gerar a retroalimentação de controle de potência de transmissão.

20. Circuito de controle de potência (32), de acordo com a reivindicação 18, caracterizado pelo fato de que o comandos de controle de potência recebidos incluem nominalmente símbolos de bit casados, e em que o circuito estimação de taxa de erro de comando (52) é configurado para calcular uma probabilidade de erro de recepção para os comandos de controle de potência recebidos como uma função de detectar bits descasados nos comandos de controle de potência recebidos, e estimar a taxa de erro de comando mapeando a probabilidade de erro de recepção a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de probabilidade para taxa de erro de comando definida (42).

21. Circuito de controle de potência, de acordo com a reivindicação 20, caracterizado pelo fato de que o circuito de estimação de taxa de erro comando (52) é configurado para implementar a função de mapeamento de probabilidade para taxa de erro de comando (42) definida como uma expressão polinomial definida ou como uma tabela de consulta de dados.

22. Circuito de controle de potência, de acordo com a reivindicação 20, caracterizado pelo fato de que o circuito de estimação de taxa de erro de comando (52) é configurado para calcular a probabilidade de erro de recepção gerando um valor de diferença para cada comando de controle de potência recebido, em que o valor de diferença é não zero se o

comando de controle de potência recebido incluir bits descasados, e filtrar os valores de diferença de acordo com uma filtro de ponderação exponencial para obter a probabilidade de erro de recepção.

23. Circuito de controle de potência, de acordo com a reivindicação 20, caracterizado pelo fato de que o circuito de estimação de taxa de erro de comando (52) é configurado para detectar bits descasados nos comandos de controle de potência recebidos baseado em detectar erros de bit duros.

24. Circuito de controle de potência, de acordo com a reivindicação 20, caracterizado pelo fato de que o circuito de estimação de taxa de erro de comando (52) é configurado para detectar bits descasados nos comandos de controle de potência recebidos baseado em detectar erros de bit recuperáveis.

25. Circuito de controle de potência, de acordo com a reivindicação 24, caracterizado pelo fato de que o circuito de estimação de taxa de erro de comando (52) é configurado para mapear a probabilidade de erro de recepção a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de probabilidade para taxa de erro de comando definida (42) baseado em estimar um erro de bit recuperável relativo e mapear o erro de bit recuperável relativo a uma taxa de erro de comando.

26. Circuito de controle de potência, de acordo com a reivindicação 25, caracterizado pelo fato de que o circuito de estimação de taxa de erro de comando (52) é adicionalmente configurado para quantizar uma distribuição do erro de bit recuperável relativo usando uma medida de variância, tal que mapear o erro de bit recuperável relativo a uma taxa de erro de comando inclua mapear um valor de erro de bit recuperável relativo quantizado a uma taxa de erro de comando.

27. Circuito de controle de potência, de acordo com a reivindicação 18, caracterizado pelo fato de que pelo menos alguns dos

comandos de controle de potência incluem bits de referência, e em que o circuito de estimação de taxa de erro de comando (52) é configurado para estimar a taxa de erro de comando como uma função de detectar erros de recepção dos bits de referência.

28. Circuito de controle de potência, de acordo com a reivindicação 18, caracterizado pelo fato de que símbolos de referência são recebidos através do canal de controle de potência, e em que o circuito de controle de potência (32) é configurado para estimar a taxa de erro de comando como uma função de detectar erros de recepção dos símbolos de referência.

29. Circuito de controle de potência, de acordo com a reivindicação 18, caracterizado pelo fato de que o circuito de controle de potência (32) é configurado para estimar a taxa de erro de comando mapeando a qualidade de sinal estimada a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

30. Circuito de controle de potência, de acordo com a reivindicação 18, caracterizado pelo fato de que o circuito de controle de potência (32) é configurado para gerar a retro-alimentação de controle de potência de transmissão como valores de indicador para cima ou para baixo baseado em determinar se a qualidade de sinal estimada está abaixo ou acima da qualidade de sinal alvo.

31. Circuito de controle de potência, de acordo com a reivindicação 18, caracterizado pelo fato de que o circuito de controle de potência (32) é configurado para estimar a qualidade de sinal como uma relação de sinal para interferência para o canal de controle de potência, e em que a qualidade de sinal alvo inclui uma relação de sinal para interferência alvo.

32. Método para gerar retro-alimentação de controle de

potência de transmissão para um canal de controle de potência caracterizado pelo fato de compreender:

receber comandos de controle de potência através do canal de controle de potência;

estimar (102) uma qualidade de sinal para o canal de controle de potência; e

gerar (106, 108) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando a qualidade de sinal estimada a uma qualidade de sinal alvo determinada mapeando (100) uma taxa de erro de comando alvo a um valor de qualidade de sinal correspondente de acordo com uma função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

33. Método, de acordo com a reivindicação 32, caracterizado pelo fato de compreender ainda determinar o valor de qualidade de sinal correspondente usando a taxa de erro de comando alvo para acessar uma tabela de consulta de dados concretizando a função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

34. Método, de acordo com a reivindicação 32, caracterizado pelo fato de compreender ainda determinar o valor de qualidade de sinal correspondente usando a taxa de erro de comando alvo como um valor de entrada para uma função polinomial concretizando a função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

35. Método, de acordo com a reivindicação 32, caracterizado pelo fato de que estimar uma qualidade de sinal para o canal de controle de potência inclui estimar uma relação de sinal para interferência para o canal de controle de potência, e em que a qualidade de sinal alvo inclui uma relação de sinal para interferência alvo.

36. Método, de acordo com a reivindicação 32, caracterizado pelo fato de que o canal de controle de potência inclui um Canal Físico

Dedicado Fracionário (F-DPCH) em uma rede de comunicação de Acesso Múltiplo por Divisão de Código de Banda Larga (W-CDMA).

37. Circuito de controle de potência (32) para uso em um dispositivo (30) ou sistema de comunicação sem fio, caracterizado pelo fato de compreender um ou mais circuitos de processamento (50, 52, 54, 56; 36, 38) configurados para:

receber comandos de controle de potência através do canal de controle de potência;

estimar (120; 102) uma qualidade de sinal para o canal de controle de potência; e

gerar (126, 128; 106, 108) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando a qualidade de sinal estimada a uma qualidade de sinal alvo determinada mapeando (100) a taxa de erro de comando alvo a um valor de qualidade de sinal correspondente de acordo com uma função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

38. Circuito de controle de potência, de acordo com a reivindicação 37, caracterizado pelo fato de compreender ainda um circuito de mapeamento (34) configurado para determinar o valor de qualidade de sinal correspondente usando a taxa de erro de comando alvo para acessar uma tabela de consulta de dados concretizando a função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

39. Circuito de controle de potência, de acordo com a reivindicação 37, caracterizado pelo fato de compreender ainda um circuito de mapeamento (34) configurado para determinar o valor de qualidade de sinal correspondente usando a taxa de erro de comando alvo como um valor de entrada para uma função polinomial concretizando a função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

40. Dispositivo de comunicação sem fio (30), caracterizado

pelo fato de compreender um circuito de controle de potência (32) configurado para gerar retro-alimentação de controle de potência de transmissão para um canal de controle de potência recebido pelo dispositivo de comunicação sem fio baseado em:

receber comandos de controle de potência através do canal de controle de potência;

estimar (120) uma qualidade de sinal para o canal de controle de potência;

gerar (126, 128) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando (122, 124) a qualidade de sinal estimada a uma qualidade de sinal alvo;

estimar (110) uma taxa de erro de comando para os comandos de controle de potência recebidos; e

ajustar (112, 114, 116, 118) a qualidade de sinal alvo utilizando uma taxa de erro de comando alvo comparando (110,112, 114, 116,118) a taxa de erro de comando estimada para os comandos de controle de potência recebidos para a taxa de erro de comando alvo.

41. Dispositivo de comunicação sem fio (30), caracterizado pelo fato de compreender um circuito de controle de potência (32) configurado para gerar retro-alimentação de controle de potência de transmissão para um canal de controle de potência recebido pelo dispositivo de comunicação sem fio baseado em:

receber comandos de controle de potência através do canal de controle de potência;

estimar (102) uma qualidade de sinal para o canal de controle de potência; e

gerar (106, 108) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando a qualidade de sinal estimada a uma qualidade de sinal alvo determinada mapeando (100)

uma taxa de erro de comando alvo a um valor de qualidade de sinal correspondente de acordo com uma função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

42. Meio legível por computador, caracterizado pelo fato de compreender o método que realiza as etapas de:

receber comandos de controle de potência através do canal de controle de potência;

estimar (120) uma qualidade de sinal para o canal de controle de potência;

estimar (110) uma taxa de erro de comando para comandos de controle de potência recebidos no canal de controle de potência;

ajustar (112, 114, 116, 118) uma qualidade de sinal alvo utilizando uma taxa de erro de comando alvo comparando (112, 114) a taxa de erro de comando estimada para os comandos de controle de potência recebidos para a taxa de erro de comando alvo; e

gerar (126, 128) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando (122, 124) a qualidade de sinal estimada à qualidade de sinal alvo.

43. Meio legível por computador, de acordo com a reivindicação 42, caracterizado pelo fato de que os comandos de controle de potência recebidos incluem nominalmente símbolos de bit casados, e em que a etapa de estimar uma taxa de erro de comando incluem a etapa para calcular uma probabilidade de erro de recepção para os comandos de controle de potência recebidos como uma função de detectar bits descasados nos comandos de controle de potência recebidos, e mapear a probabilidade de erro de recepção a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de probabilidade para taxa de erro de comando definida.

44. Meio legível por computador, de acordo com a

reivindicação 43, caracterizado pelo fato de que a etapa de calcular a probabilidade de erro de recepção para os comandos de controle de potência recebidos incluem a etapa para gerar um valor de diferença por cada comando de controle de potência recebido, em que o valor de diferença é não zero se o comando de controle de potência recebido incluir bits descasados, e filtrar os valores de diferença de acordo com um filtro de ponderação exponencial para obter a probabilidade de erro de recepção.

45. Meio legível por computador, de acordo com a reivindicação 42, caracterizado pelo fato de que pelo menos alguns dos comandos de controle de potência incluem bits de referência, e em que a etapa de estimar uma taxa de erro de comando inclui a etapa de detectar erros de recepção dos bits de referência.

46. Meio legível por computador, de acordo com a reivindicação 42, caracterizado pelo fato de que símbolos de referência são recebidos através do canal de controle de potência, e em que a etapa de estimar uma taxa de erro de comando inclui a etapa para detectar erros de recepção dos símbolos de referência.

47. Meio legível por computador, de acordo com a reivindicação 42, caracterizado pelo fato de que a etapa para estimar uma taxa de erro de comando inclui mapear a qualidade de sinal estimada a um valor de taxa de erro de comando correspondente de acordo com uma função de mapeamento de qualidade de sinal para de taxa de erro de comando definida.

48. Meio legível por computador, de acordo com a reivindicação 42, caracterizado pelo fato de que a etapa de estimar uma qualidade de sinal para o canal de controle de potência inclui a etapa para estimar uma relação de sinal para interferência para o canal de controle de potência, e em que a qualidade de sinal alvo inclui uma relação de sinal para interferência alvo.

49. Meio legível por computador, de acordo com a

reivindicação 42, caracterizado pelo fato de que o canal de controle de potência inclui um Canal Físico Dedicado Fracionário (F-DPCH) em uma rede de comunicação de Acesso Múltiplo por Divisão de Código de Banda Larga (W-CDMA), e em que o programa de computador inclui um programa de computador para gerar retro-alimentação de controle de potência de transmissão para o F-DPCH.

50. Meio legível por computador, caracterizado pelo fato de compreender o método caracterizado por realizar as etapas de:

receber comandos de controle de potência através do canal de controle de potência;

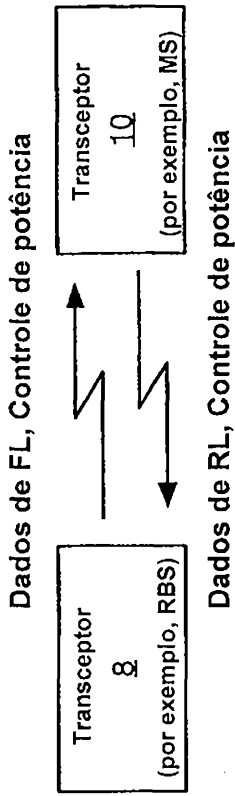
estimar (102) uma qualidade de sinal para o canal de controle de potência; e

gerar (106, 108) retro-alimentação de controle de potência de transmissão para o canal de controle de potência comparando a qualidade de sinal estimada a uma qualidade de sinal alvo determinada mapeando (100) uma taxa de erro de comando alvo a um valor de qualidade de sinal correspondente de acordo com uma função de mapeamento de qualidade de sinal para taxa de erro de comando definida (20).

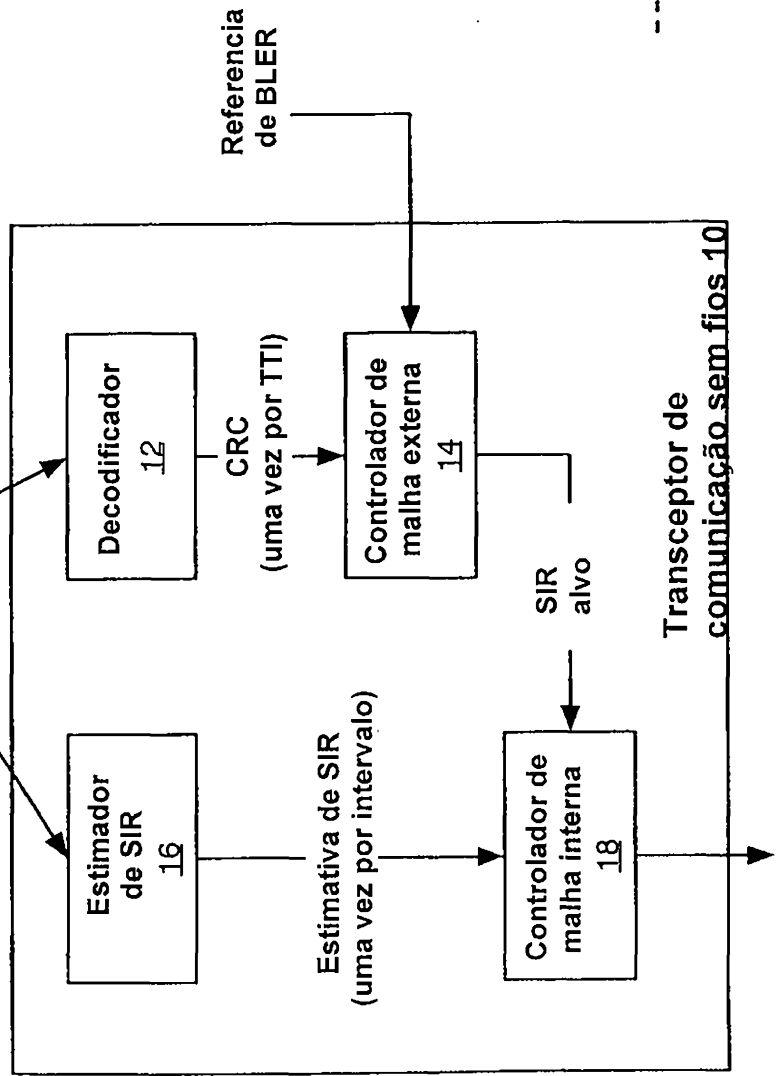
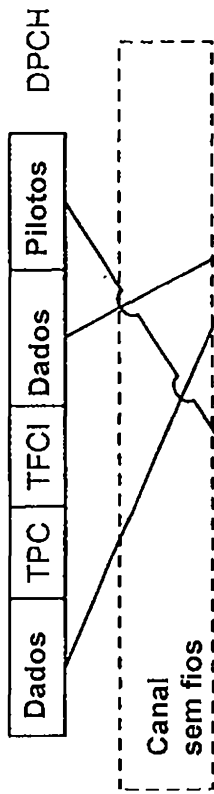
51. Meio legível por computador, de acordo com a reivindicação 50, caracterizado pelo fato de que a etapa para determinar o valor de qualidade de sinal correspondente usando a taxa de erro de comando alvo para acessar uma tabela de consulta de dados concretizando a função de mapeamento de qualidade de sinal para taxa de erro de comando definida.

52. Meio legível por computador, de acordo com a reivindicação 50, caracterizado pelo fato de que a etapa para determinar o valor de qualidade de sinal correspondente usando a taxa de erro de comando alvo como um valor de entrada para uma função polinomial concretizando a função de mapeamento de qualidade de sinal para taxa de erro de comando definida.

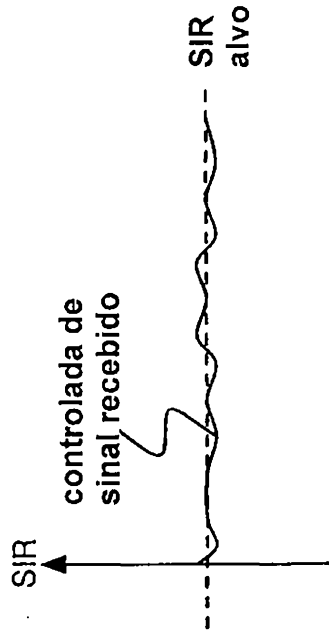
53. Meio legível por computador, de acordo com a reivindicação 50, caracterizado pelo fato de que o canal de controle de potência inclui um Canal Físico Dedicado Fracionário (F-DPCH) em uma rede de comunicação de Acesso Múltiplo por Divisão de Código de Banda Larga (W-CDMA).



TÉCNICA ANTERIOR
FIG. 1



TÉCNICA ANTERIOR
FIG. 3



TÉCNICA ANTERIOR
FIG. 2

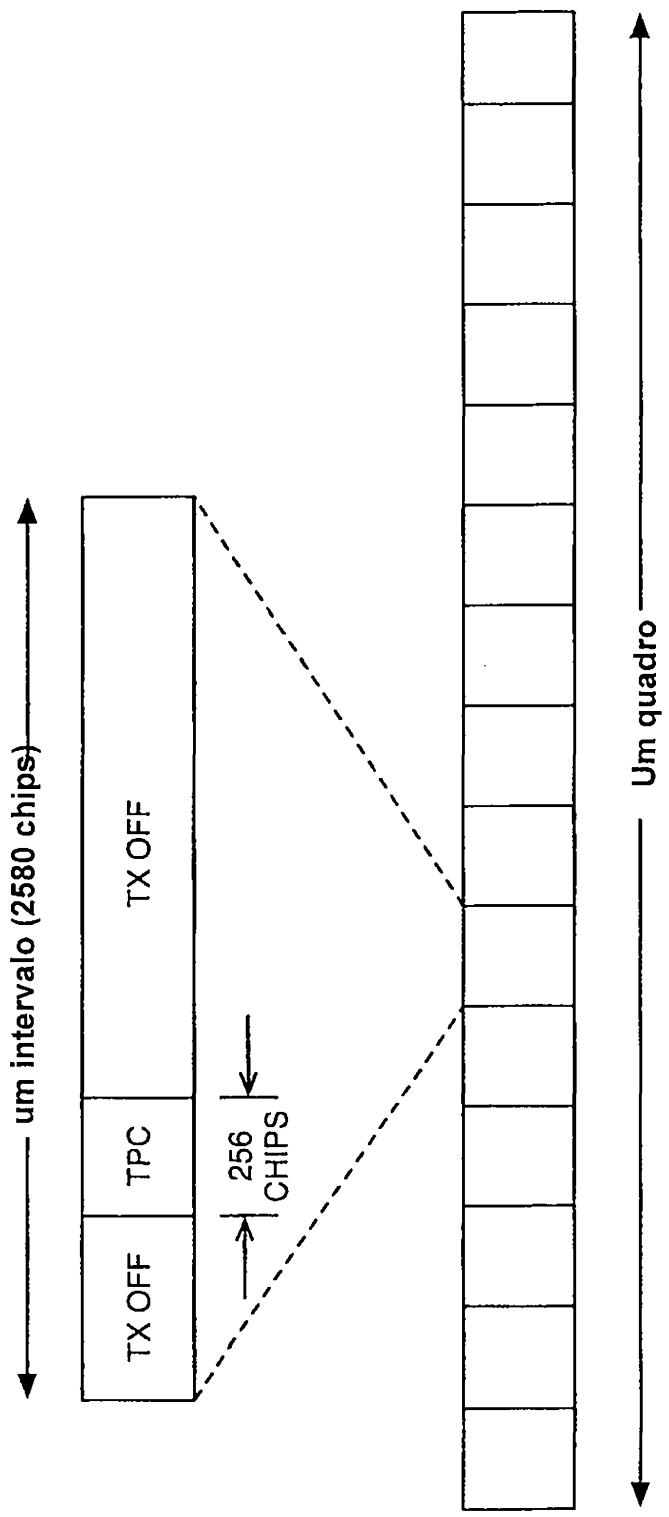


FIG. 4

118

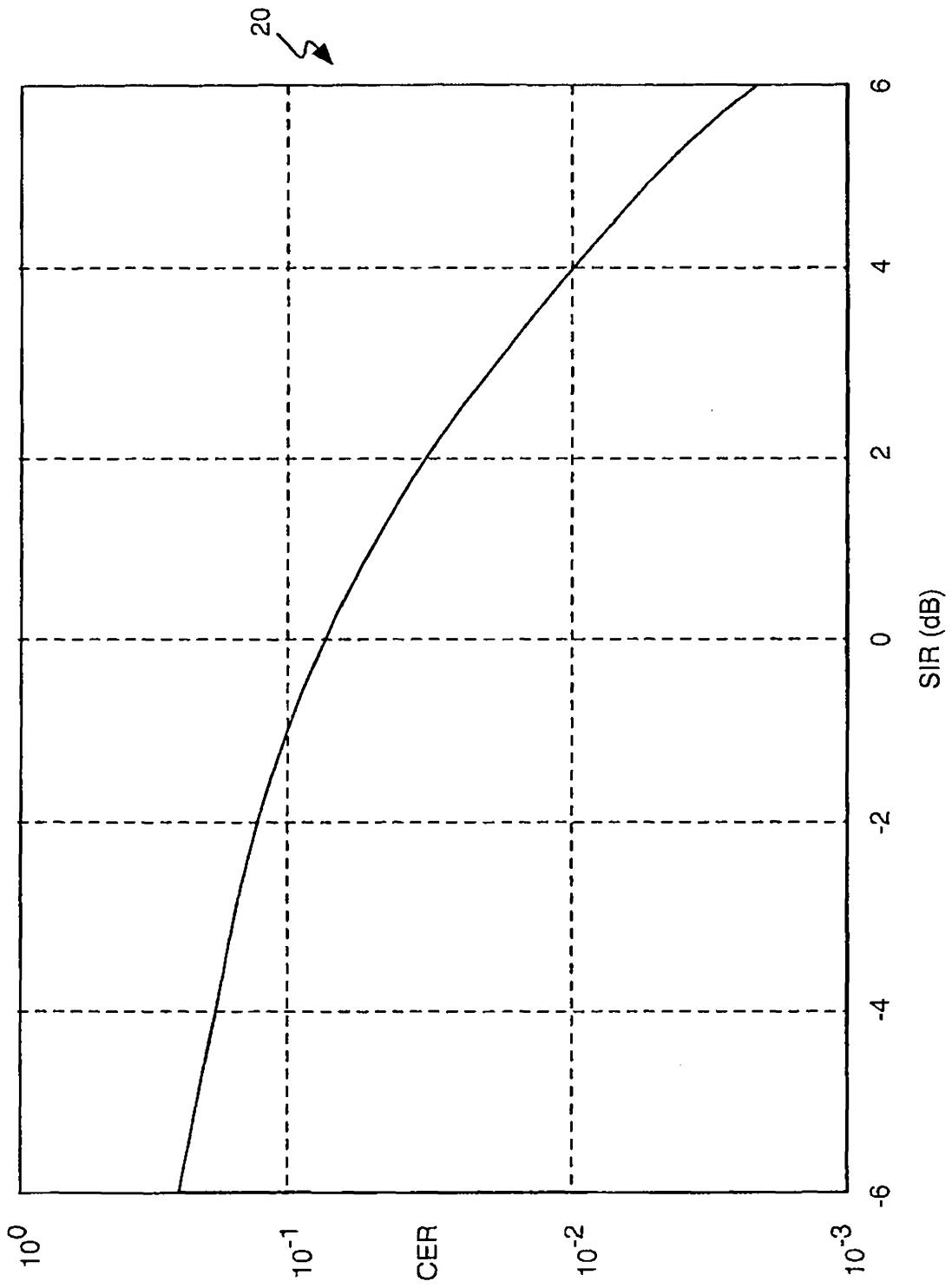


FIG. 5

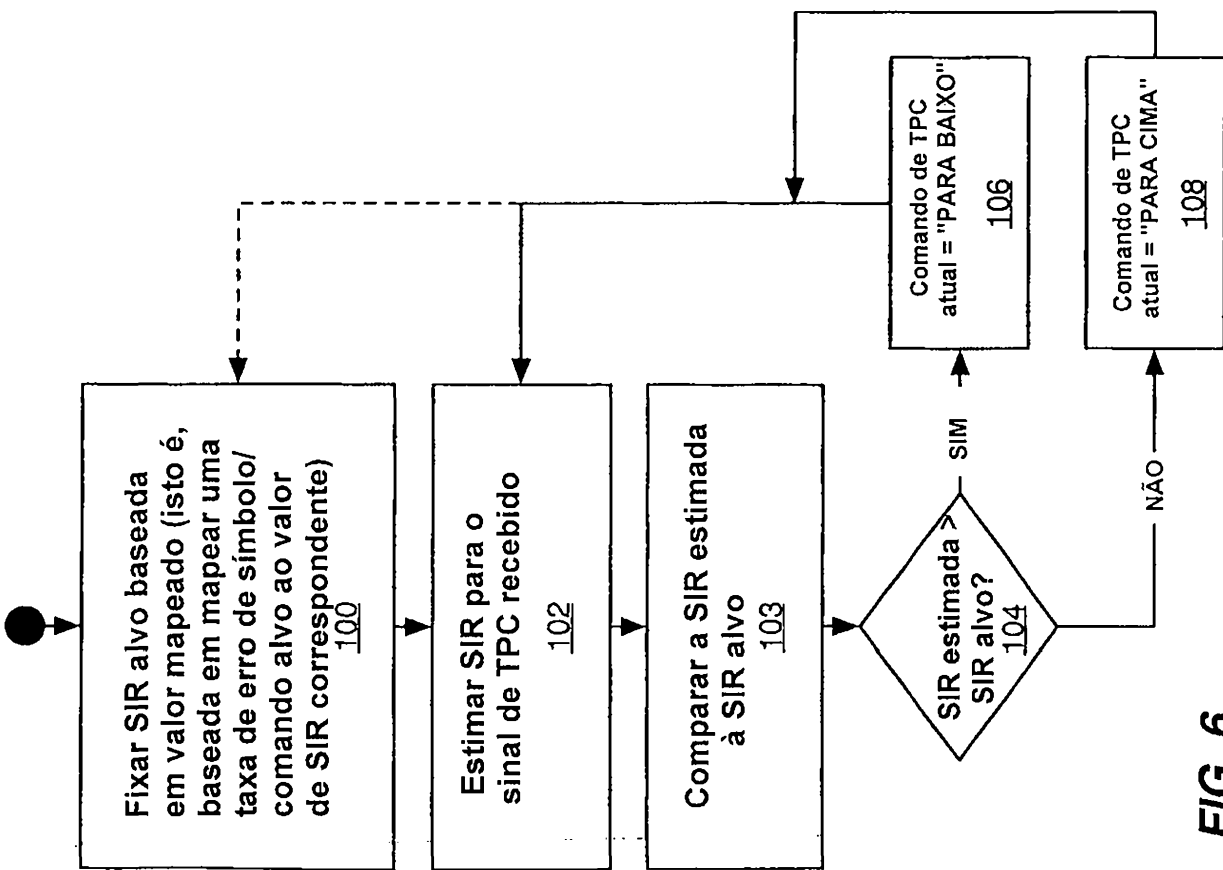


FIG. 6

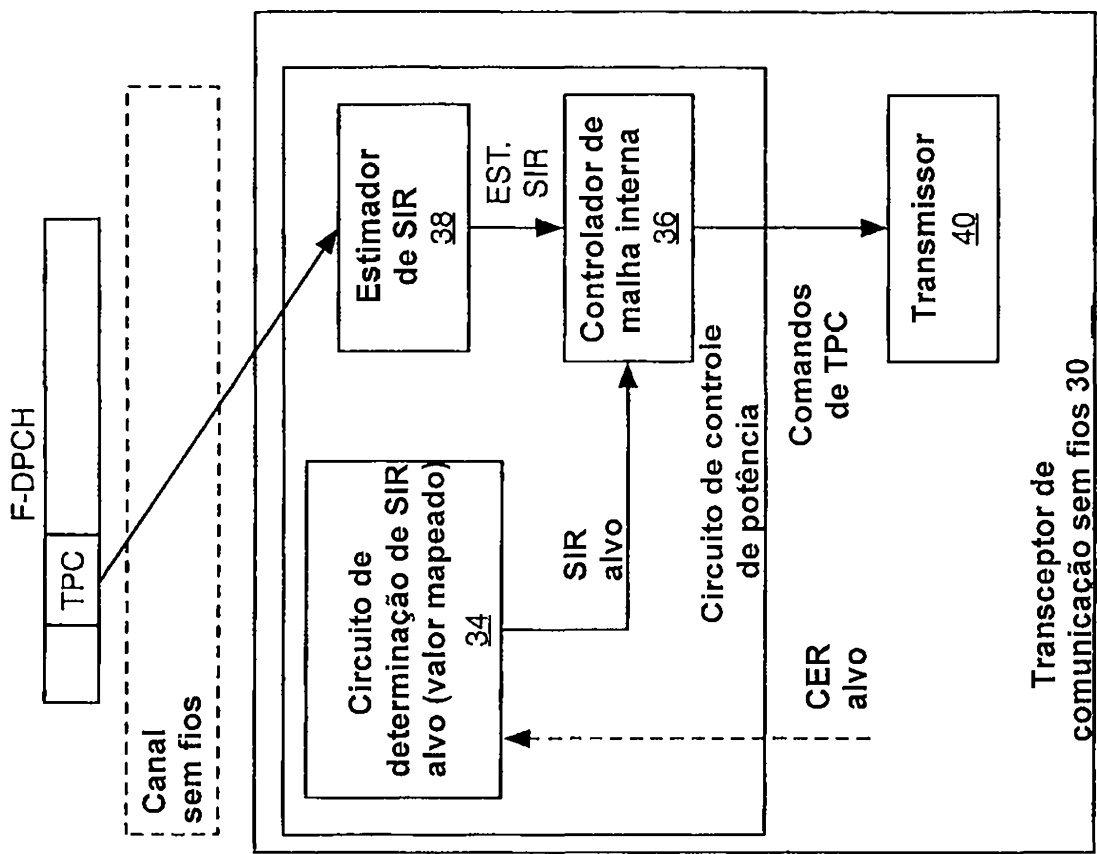


FIG. 7

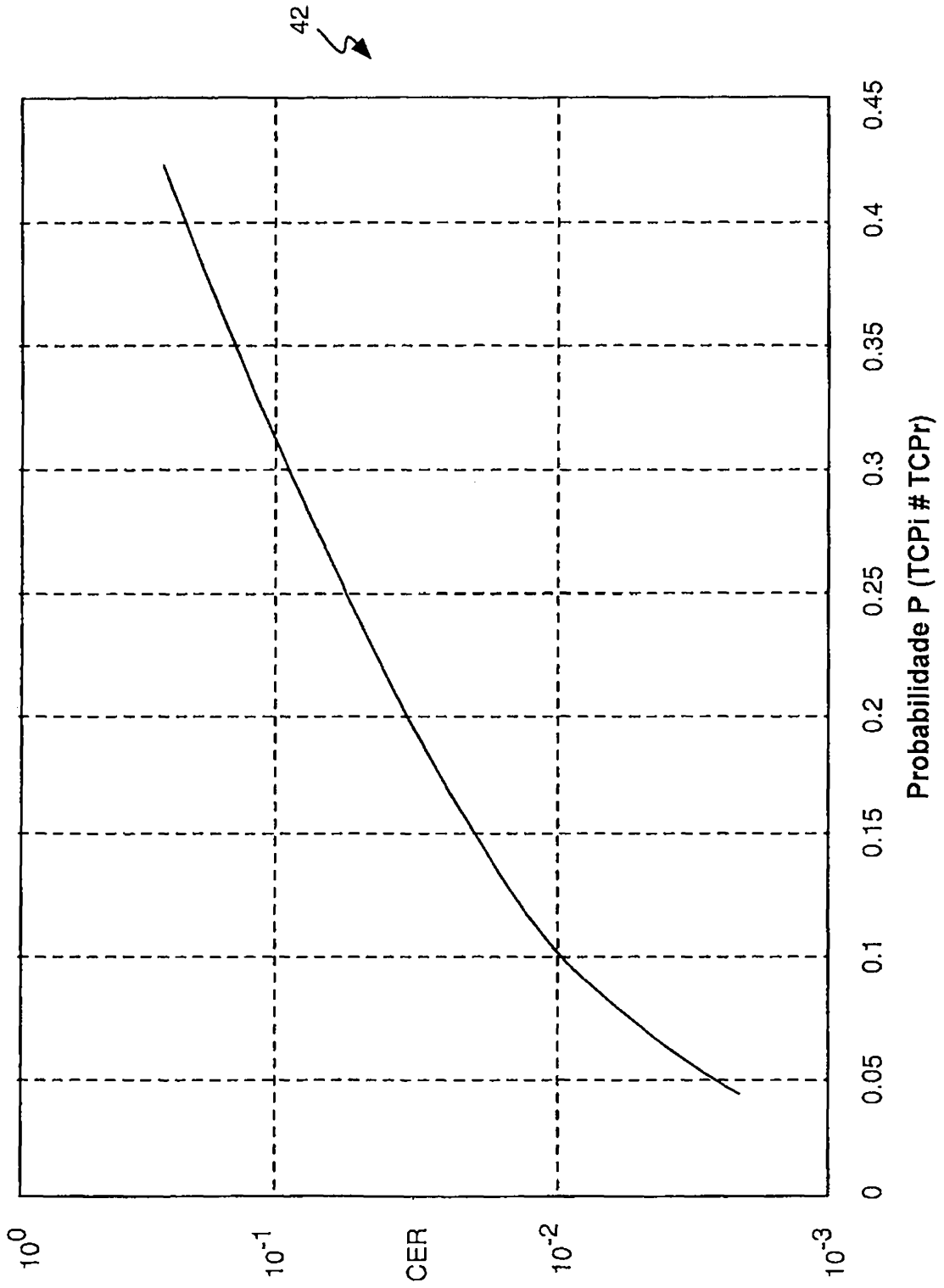


FIG. 8

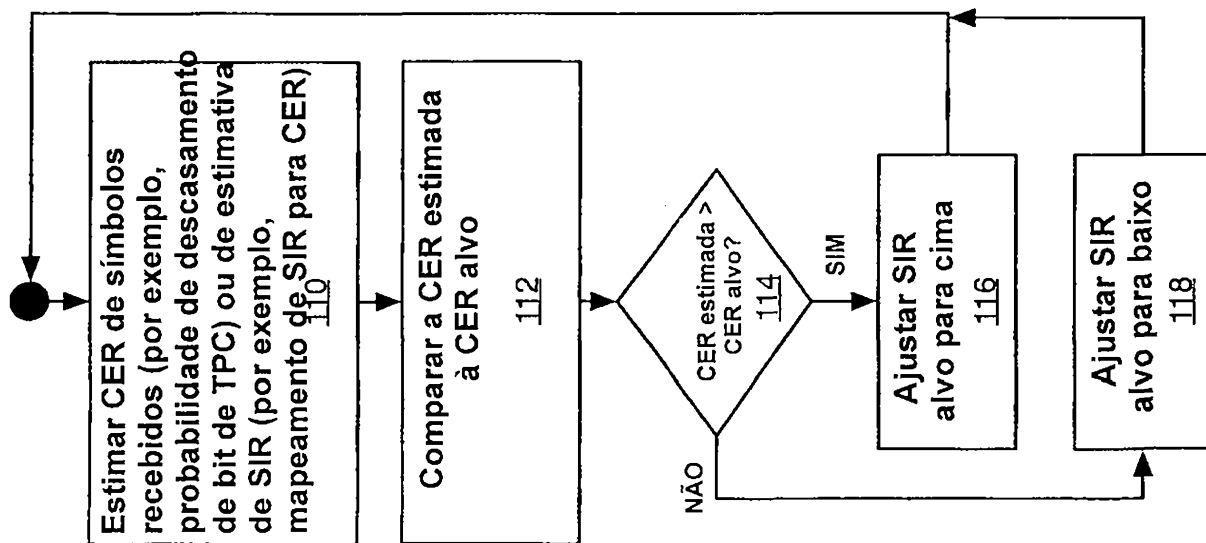


FIG. 9

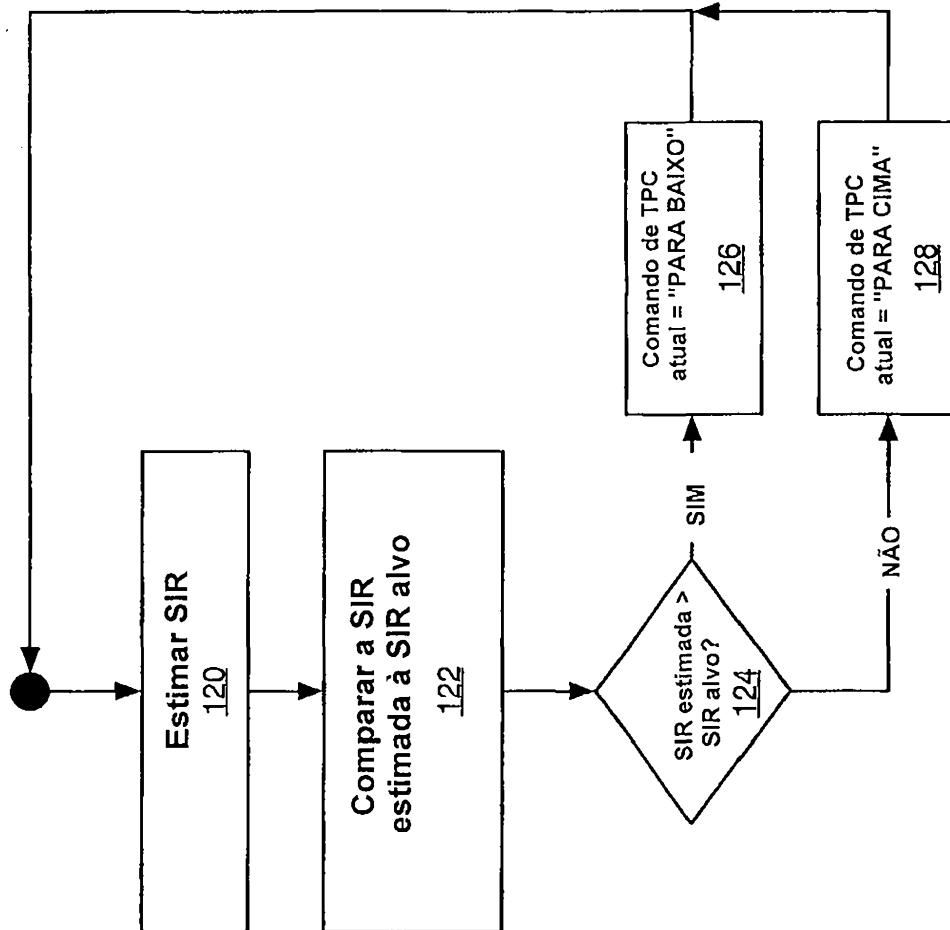


FIG. 10

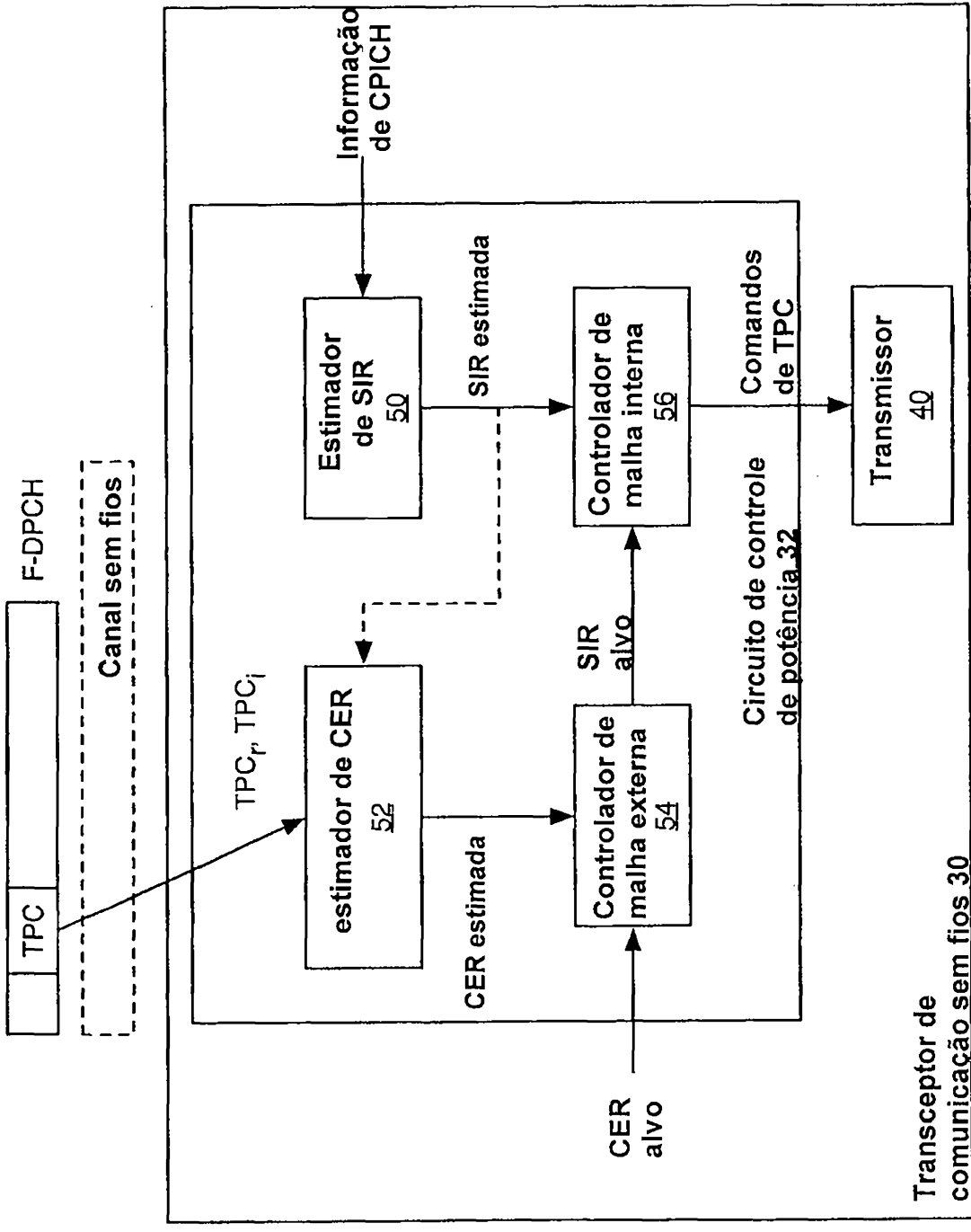


FIG. 11

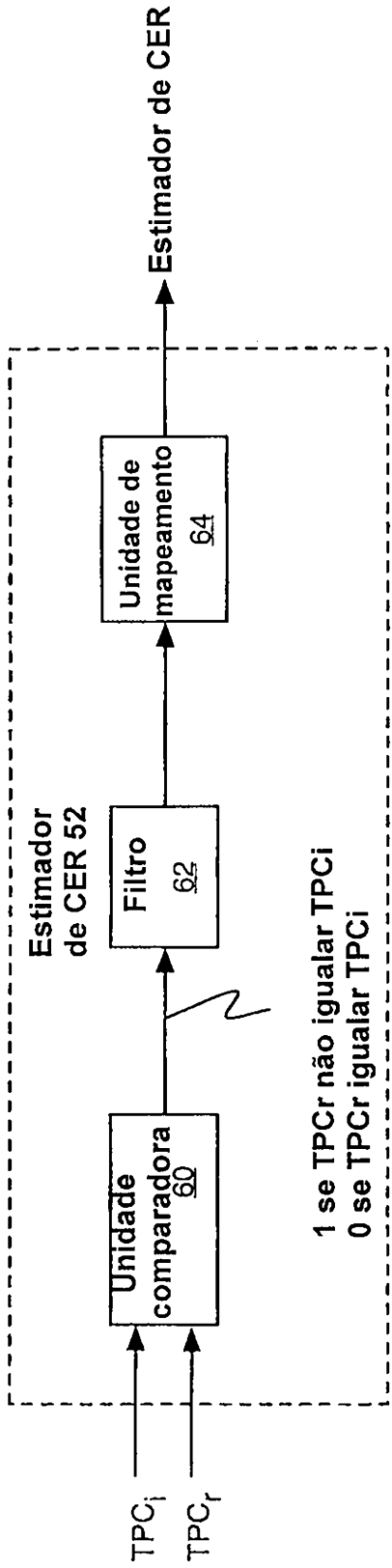


FIG. 12

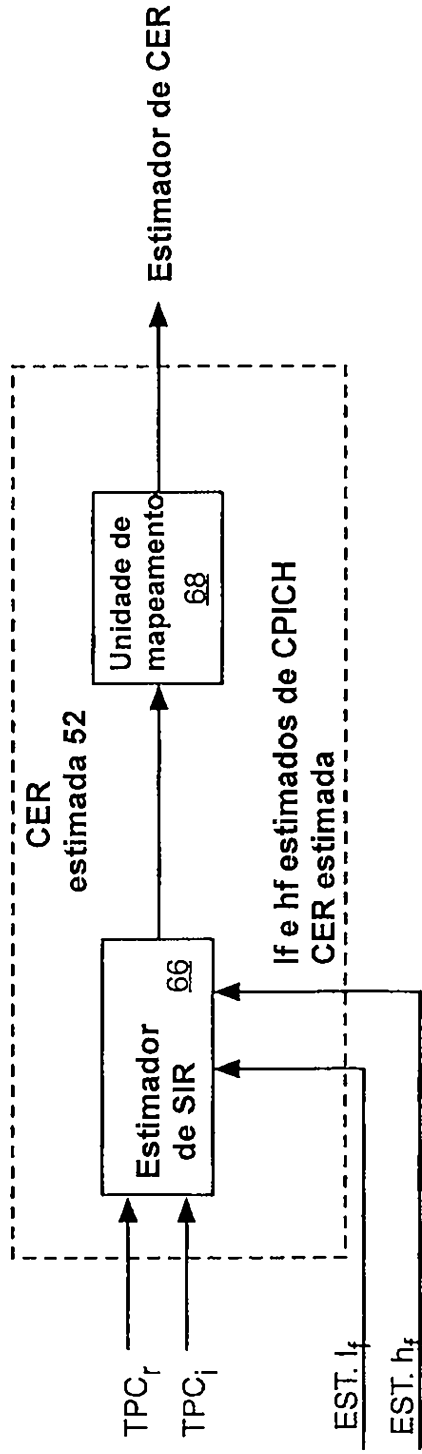


FIG. 13

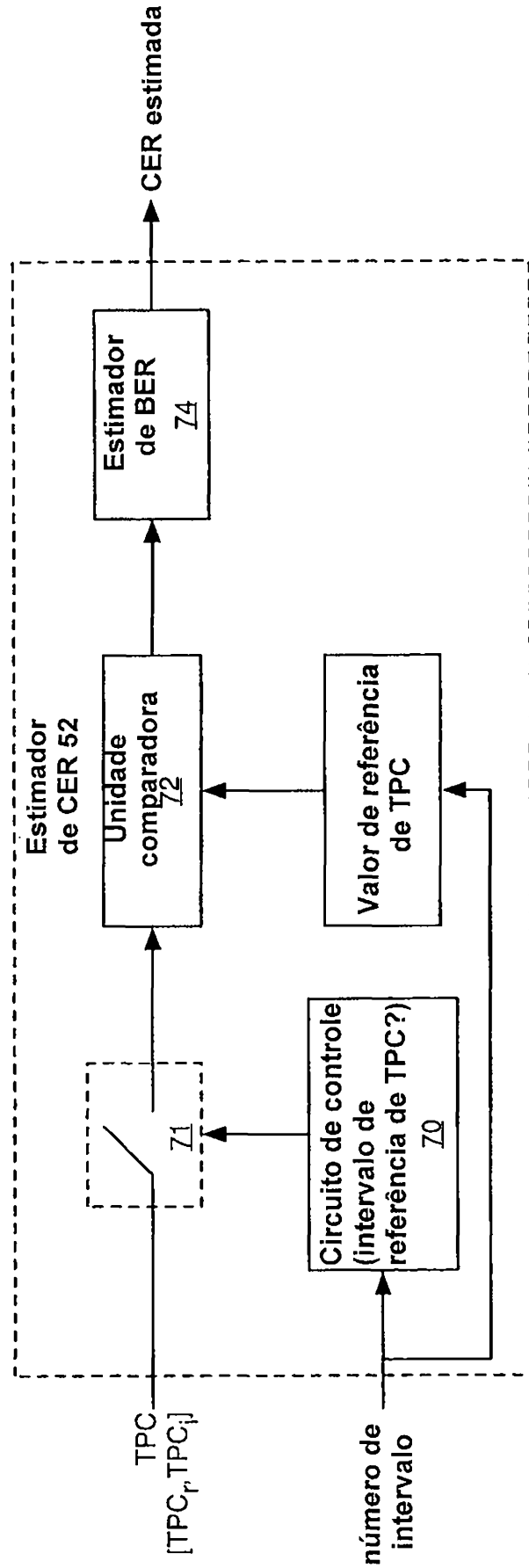


FIG. 14