



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H04N 3/32 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년02월15일 10-0683045 2007년02월08일
--	-------------------------------------	--

(21) 출원번호	10-2000-0064687	(65) 공개번호	10-2001-0051389
(22) 출원일자	2000년11월01일	(43) 공개일자	2001년06월25일
심사청구일자	2005년11월01일		

(30) 우선권주장 09/434,530 1999년11월05일 미국(US)

(73) 특허권자 톰슨 라이센싱
프랑스 세데 블로뉴 께아 르 갈로 46

(72) 발명자 알렌더, 제프리오웬
미국, 인디애나주 46161, 모리스타운, 860이1000엔

그리펜트록, 달프랑크
미국, 인디애나주 46254, 인디애나폴리스, 모스우드코트5204

(74) 대리인 문경진
조현석

(56) 선행기술조사문헌
US5569985 A US5600381 A
* 심사관에 의하여 인용된 문헌

심사관 : 유병철

전체 청구항 수 : 총 16 항

(54) 주사 빔 속도 변조를 위한 장치 및 주사 빔 속도 변조 장치의 방사 제어를 위한 장치

(57) 요약

주사 빔 속도 변조를 위해 처리된 디스플레이 신호 내용의 분석에 의해 비의도적인 방사의 생성이 제어된다. 주사 빔 속도 변조를 위한 장치는, 주사 속도 변조 신호(SVM1)에 응답하여 주사 속도 변조 편향 신호(I)를 생성하기 위한 주사 속도 변조 신호 프로세서(20)를 포함한다. 생성 수단(50)은, 주사 속도 변조 신호(SVM1)의 성분(1nF)에 응답하여 상기 주사 속도 변조 편향 신호(I)를 제어하기 위한 프로세서(20)에 피드 포워드 신호(V_e)를 공급한다.

대표도

도 2

특허청구의 범위

청구항 1.

주사 빔 속도 변조를 위한 장치에 있어서,

주사 속도 변조 신호(SVM1)에 응답하여, 주사 속도 변조 편향 신호(SVM2)를 생성하기 위한 주사 속도 변조 신호 프로세서(20)와,

상기 주사 속도 변조 신호(SVM2)의 성분(Inh)에 응답하여, 상기 주사 속도 변조 편향 신호(SVM2) 진폭을 제어하기 위해 피드 포워드 신호(feed forward signal)(V_e)를 상기 프로세서(20)에 공급하기 위한 수단(50)

을 포함하는, 주사 빔 속도 변조를 위한 장치.

청구항 2.

제 1 항에 있어서, 상기 주사 속도 변조 편향 신호(SVM2)에 응답하여 증폭된 편향 신호(I), 및 상기 주사 속도 변조 편향 신호(SVM2)의 상기 진폭의 부(negative)의 피드백 제어를 제공하도록 결합된 상기 구동 증폭기(30)의 방산(dissipation)을 나타내는 피드백 제어 신호(V2)를 생성하기 위한 구동 증폭기(30)를 더 포함하는, 주사 빔 속도 변조를 위한 장치.

청구항 3.

제 1 항에 있어서, 상기 공급 수단(50)은, 필터(L1, C2)의 대역폭 내에서 발생하는 상기 주사 속도 변조 신호(SVM1)의 주파수 성분(1nF)에 응답하여 상기 피드 포워드 신호(V_e)를 생성시키기 위해 상기 필터(L1, C2)를 더 포함하는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 4.

제 3 항에 있어서, 상기 피드 포워드 신호(V_e)의 증가는, 상기 주사 속도 변조 편향 신호(SVM2)의 상기 진폭을 제어가능하게 감소시켜 이로부터의 방사를 감소시키는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 5.

제 3 항에 있어서, 상기 필터(L1, C2)는 상기 필터 대역폭 내에서 발생하는 상기 주파수 성분(1nF)을 증폭하기 위한 증폭기(Q1, Q2, Q3)를 더 포함하는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 6.

제 5 항에 있어서, 상기 증폭기(Q1, Q2, Q3)는 상기 주파수 성분(1nF)의 진폭에 응답하여, 진폭 값을 갖는 상기 피드 포워드 신호(V_e)를 생성하기 위한 검출기(Q4, Q5)를 더 포함하는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 7.

제 5 항에 있어서, 상기 증폭기(Q1, Q2, Q3)는 상기 주파수 성분(1nF)의 수에 응답하여, 진폭 값을 갖는 상기 피드 포워드 신호(V_e)를 생성하기 위한 검출기(Q4, Q5)를 더 포함하는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 8.

제 6 항에 있어서, 상기 검출기(Q4, Q5)는 전파 정류기(full wave rectifier)인 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 9.

제 7 항에 있어서, 상기 검출기(Q4, Q5)는 상기 주파수 성분의 발생을 계수하는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 10.

주사 빔 속도 변조를 위한 장치에 있어서,

주사 전자 빔의 속도를 변조하기 위한 코일(40)과,

상기 코일(SVM)을 구동하기 위해 구동 신호(SVM2)를 수신하고, 상기 구동 신호(SVM2)의 진폭에 응답하여 상기 속도를 변조하기 위한 증폭기(30)와,

디스플레이 신호 에지를 나타내는 신호(SVM1)의 소스와,

상기 대표 신호(SVM1)를 수신하고, 제어가능한 진폭을 갖는 상기 구동 신호(SVM2)를 생성하기 위한 수단(20)과,

상기 신호 프로세서의 필터의 대역폭 내에서 발생하는 대역폭 내의 주파수 성분에 응답하여, 상기 구동 신호(SVM2)의 상기 진폭을 제어하도록 상기 증폭기(20)에 연결하기 위해 상기 주파수 성분에 응답하여 제어 신호(V_e)를 생성하도록 필터링하기 위한 상기 대표 신호(SVM1)를 수신하기 위한 수단(50)

을 포함하는, 주사 빔 속도 변조를 위한 장치.

청구항 11.

제 10 항에 있어서, 상기 제어 신호(V_e)는 상기 주파수 성분의 진폭에 응답하여 생성되는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 12.

제 10 항에 있어서, 상기 제어 신호(V_e)는 상기 대표 신호(SVM1)의 양 및 음의 신호 부분에 응답하여 생성되는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 13.

제 10 항에 있어서, 제어가능한 진폭을 갖는 상기 구동 신호(SVM2)를 생성하는 상기 수단(20)은 상기 증폭기(30)에서 방산된 전력에 따라 생성된 제 2 신호(V2)에 의해 제어되는 것을 특징으로 하는, 주사 빔 속도 변조를 위한 장치.

청구항 14.

주사 빔 속도 변조 장치의 방사 제어를 위한 장치에 있어서,

CRT의 주사 빔 속도 변조를 위해 처리된 신호(SVM1)의 소스와,

상기 처리된 신호(SVM1)를 수신하고, 진폭 제어 신호(V3)에 응답하여 제어된 상기 진폭을 갖는 진폭 제어된 SVM 신호(SVM2)를 생성하는 SVM 신호 프로세서(20)와,

상기 진폭 제어된 SVM 신호(SVM2)에 응답하여 주사 빔 속도 변조를 일으키고, 상기 구동 증폭기(30)의 전력 방산을 나타내는 제 1 제어 신호(V2)를 생성하기 위해 상기 진폭 제어된 SVM 신호(SVM2)를 수신하도록 연결된 SVM 코일 구동 증폭기(30)와,

상기 처리된 신호(SVM1)의 주파수 성분을 나타내는 제 2 제어 신호(V_e)를 생성하기 위해 상기 처리된 신호(SVM2)를 수신하는 SVM 신호 분석기(50)

를 포함하며,

상기 제 1 제어 신호(V2)와 상기 제 2 제어 신호(V_e)는, 구동 증폭기(30) 전력 방산 및 상기 처리된 SVM 신호(SVM1)의 주파수 성분에 응답하여, 상기 처리된 신호 진폭(SVM2)을 제어하기 위해 상기 진폭 제어 신호(V3)로서 상기 SVM 신호 프로세서(20)에 연결되는, 주사 빔 속도 변조 장치의 방사 제어를 위한 장치.

청구항 15.

제 14 항에 있어서, 상기 제 1 제어 신호(V2)는 부 피드백 제어 루프(1)를 형성하기 위해 SVM 신호 프로세서(20)에 연결되는 것을 특징으로 하는, 주사 빔 속도 변조 장치의 방사 제어를 위한 장치.

청구항 16.

제 14 항에 있어서, 상기 제 2 제어 신호(V_e)는 피드 포워드 제어 루프를 형성하기 위해 SVM 신호 프로세서(20)에 연결되는 것을 특징으로 하는, 주사 빔 속도 변조 장치의 방사 제어를 위한 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일반적으로 주사 빔 속도 변조(SVM: Scanning beam Velocity Modulation)(생성 수단)에 관한 것이고, 더 구체적으로 원치않는 방사(emission)의 발생을 제어하기 위해 상기 주사 빔 속도 변조에 사용되는 회로 장치에 관한 것이다.

음극선 관 화상의 명료한 선명도(sharpness)는 디스플레이 화상 비디오 신호의 유도에 따라 주사 빔 속도 변조에 의해 향상될 수 있다. 유도 신호, 즉 SVM 신호는, 비디오 디스플레이 신호의 휘도(luminance) 성분에서 유도되고, 주사 빔 속도 변화를 일으키도록 사용된다. 전자빔의 주사 속도를 느리게 함으로써 디스플레이된 영상이 국부적으로 밝아지는 한편, 주사 속도를 빠르게 함으로써 디스플레이는 국부적으로 어두워진다. 따라서, 디스플레이된 영상의 예지는, 예지에 대해 디스플레이의 강도를 변경함으로써 더 빠른 천이 또는 더 빠른 상승 시간을 갖는 것으로 인식될 수 있다. 선명도 향상의 상기

방법은 비디오 주파수 응답 피킹(peaking)에 의해 제공되는 것에 비해 다양한 장점을 제공하는데, 예를 들어, 피크된 고 휘도 화상 성분의 블루밍(blooming)이 회피되고, 더욱이, 비디오 피킹 장치의 대역폭 내에서 발생하는 원치않는 비디오 잡음은 향상되지 않는다.

주사 빔의 속도는, 보충 필드 즉, SVM 편향 필드를 생성하기 위해 CRT 넥에 위치한 SVM 코일에 의해 변조될 수 있다. 주 편향 필드와 관련하여, SVM 필드는 SVM 코일에서 전류의 극성에 응답하여 전자빔 가속 또는 감속을 발생시킨다. 따라서, 빔 가속 또는 감속의 양은 SVM 전류의 크기에 비례하는데, 이 전류는 디스플레이 신호 내의 영상 성분의 진폭에 비례한다.

SVM 신호 처리의 결합은, 디스플레이 장치 안팎으로 쉽게 방사(radiated)되거나 도통되는 원치않는 산물(product) 또는 고조파를 생성시킬 것이다. 그러나, 회로 설계 및 배치에 신중히 주의를 기울이는 것이 원치않는 SVM 산물의 생성을 상당히 감소시킬지라도, 실제 디스플레이 신호 내용은, 디스플레이 장치 외부로 비의도적인 방사를 야기하는, 충분한 크기와 스펙트럼 구성(composition)의 SVM 신호를 초래할 수 있다.

발명이 이루고자 하는 기술적 과제

비의도적인 방사는, 디스플레이 신호 내용의 분석 및 진폭 제어 신호의 생성을 위한 본 발명의 장치에 의해 방지된다. 주사 빔 속도 변조를 위한 장치는, 주사 속도 변조 신호에 응답하여, 주사 속도 변조 편향 신호를 생성시키기 위한 주사 속도 변조 신호 프로세서를 포함한다. 생성 수단은, 주사 속도 변조 신호의 성분에 응답하여 주사 속도 변조 편향 신호 진폭을 제어하기 위해 프로세서에 피드 포워드 신호(feed forward signal)를 공급한다.

발명의 구성

도 1은 주사 빔 속도 변조 신호 프로세서 및 SVM 코일 구동 증폭기를 도시한다. SVM 입력 신호(Y' 및 Y'gnd)는, 차동 증폭기(100)에 연결되고, 널리 공지된 방법, 예를 들어, 디스플레이 신호 휘도 성분의 미분에 의해 생성될 수 있다. 증폭기(100)는 SVM 입력 신호의 증폭을 제공하고, 또한 출력 신호(V1) 진폭의 제어를 제공한다. 버퍼 증폭기(200)는 출력 신호(V1)를 수신하고, 증폭기(100)의 이득 결정 기능과, 전력 증폭기(400)와 SVM 코일(L3)을 구동하는 구동 증폭기(300) 사이의 분리를 제공한다. 전력 증폭기(400)에서 흐르는 전류(I2)는, 전압(V2)을 생기게 하고 상기 전압(V2)은 저역 필터(500)에 연결되어 제어 전압(V3)을 형성한다. 전압(V3)은 차동 증폭기(100)의 전류(I1)를 제어하도록 피드백된다. 따라서, 전력 증폭기(400)의 전류(I2)가 증가함에 따라, 전압(V2 및 V3)도 또한 증가한다. 전압(V3)의 상승은, 차동 증폭기(100)의 전류(I1)가 감소하게 하는 트랜지스터(Q3)의 베이스 이미터 바이어스를 감소시킨다. 차동 증폭기 전류(I1)의 감소는 신호 진폭(V1)의 감소를 초래하고, 이에 따라, 부-피드백 제어 루프(negative feedback control loop)가 형성되며, 이 부-피드백 제어 루프는 SVM 구동 신호 진폭을 감소시키고, SVM 코일 구동 전력 증폭기(400)의 과도한 방산(over dissipation)을 방지한다. 그러나, SVM 신호 진폭이 전압(V3)에 응답하여 차동 증폭기(100)에 의해 제어되기 때문에, 그러한 제어 신호가 사용자 선명도 제어에 응답하여 유도될 수 있다는 것이 인식될 수 있을 것이다. SVM 신호 진폭 또는 피킹의 그러한 수동 제어는, 사용자 결정된 제어 신호(V_S)가 차동 증폭기(100)에 연결되는 개방형 제어 루프에 의해 촉진될 수 있다. 더욱이, 사용자 제어된 선명도는 폐쇄 제어 루프와 관련하여 촉진될 수 있어서, 전력 증폭기(400)의 과도한 방산을 방지한다.

처리된 SVM 신호(Y')는, NPN 트랜지스터(Q2)와 함께 차동 증폭기(100)를 형성하는 NPN 트랜지스터(Q1)의 베이스 전극에 인가된다. SVM 신호(Y'gnd)는, 저항기(R6)를 거쳐 전원(power supply)에 연결된 컬렉터 전극을 갖는 트랜지스터(Q2)의 베이스에 인가된다. 출력 신호(V1)는 저항기(R6) 양단에 발생된다(developed). 트랜지스터(Q1)의 컬렉터는 전원에 직접 연결되고, 이미터는 직렬로 연결된 저항기의 쌍(R1 및 R2)을 거쳐 트랜지스터(Q2)의 이미터에 연결된다. 저항의 접합점은 NPN 트랜지스터(Q3)의 컬렉터에 연결된다. 트랜지스터(Q3)의 베이스는, 분배기(divider) 저항기(R3 및 R4)의 접합점에서 형성된 약 1.2 볼트의 전위에 연결되는데, 여기서 저항기(R3)는 24 볼트의 전원에 연결되고, 저항기(R4)는 접지에 연결된다. 트랜지스터(Q3)의 이미터는 저항기(R5)를 거쳐 접지에 연결된다. 따라서, 전력 제어 신호(V3)가 다이오드(D1)를 턴온(turn on)하는데 불충분하면, 전류(I1), 따라서 트랜지스터(Q2)의 컬렉터에 있는 SVM 신호 진폭(V1)은 저항 분배기(divider)(R3 및 R4)에 의해 결정된다.

진폭 제어된 SVM 신호(V1)는 이미터 폴로워(emitter follower) 트랜지스터(Q4)의 베이스에서 버퍼 증폭기(200)에 연결된다. 트랜지스터(Q4)의 컬렉터는 전원에 연결되고, 이미터는 저항기(R7)를 거쳐 접지에 연결된다. 트랜지스터(Q4)의 이미터는, 각각 NPN 및 PNP인 이미터 폴로워 연결된 트랜지스터(Q5 및 Q6)의 베이스에서 구동 증폭기(300)에 또한 연결된다. 상기 이미터 폴로워 구성은 푸쉬 풀 폴로워(push pull follower)로 작동하도록 고려될 수 있는데, 여기서 약 ±600 밀리볼트의 신호의 중심 부분이 제거되거나 코어화(cored)된 채로, 트랜지스터(Q5)는 양의 신호 편위(positive signal

excursion)시에 도통되고, 트랜지스터(Q6)는 음의 신호 편위(negative signal excursion)시에 도통된다. 트랜지스터(Q5)의 컬렉터는 전원에 연결되고, 트랜지스터(Q6)의 컬렉터는 접지에 연결된다. 트랜지스터(Q5 및 Q6)의 이미터는 출력 부하 저항을 형성하는 저항기(R8)를 통해 연결된다. 구동 증폭기(300)로부터의 출력 신호는, 트랜지스터(Q5 및 Q6)의 이미터로부터 각각 커패시터(C1 및 C2)를 통해 전력 증폭기(400)에 연결된다. 커패시터(C1 및 C2)는 SVM 코일 구동 트랜지스터(Q7 및 Q8)의 각 베이스에서 SVM 신호를 전력 증폭기(400)에 연결하는 AC 커플링(AC coupling)을 제공한다.

SVM 코일 구동 트랜지스터(Q7 및 Q8)는 상보성 증폭기(complementary amplifier)를 형성하는데, 여기서 베이스 전극은, 저항기(R9, R10, R11 및 R12)에 의해 형성된 저항성 전위 분배기에 의한 공칭상 클래스 B 동작을 위해 바이어스되고, 고전압 전원과 접지 사이에 연결된다. 저항기(R9)는 고전압 전원과 트랜지스터(Q7)의 베이스 사이에 연결되고, 또한 트랜지스터(Q7)의 베이스는 커패시터(C1)로부터의 AC 커플링된 SVM 신호를 수신한다. 트랜지스터(Q7)의 베이스는 직렬로 연결된 저항기(R10 및 R11)를 통해 트랜지스터(Q8)의 베이스에 또한 연결된다. 저항기(R10 및 R11)의 접합점은 SVM 코일(L3)의 한 단부에 또한 연결된 커패시터(C3)에 의해 접지에서 분리된다. 저항기(R12)는 바이어스된 전위 분배기를 갖추기 위해 트랜지스터(Q8)의 베이스를 접지에 연결한다. 커패시터(C2)로부터 AC 커플링된 SVM 신호는 트랜지스터(Q8)의 베이스에 또한 연결된다.

전력 증폭기 트랜지스터(Q7 및 Q8)의 컬렉터는 SVM 코일(L3)에 연결된 SVM 출력 신호를 형성하도록 연결된다. 저항기(R17)는 코일, 배선 및 기생 커패시턴스의 공진 효과를 감소시키기 위해 SVM 편향 코일(L3) 양단 간에 연결된다. SVM 코일(L3)과 저항기(R17)의 저 신호 단부는, 고전압 전원의 대략 반절의 전위에 바이어스되는 저항기(R10, R11) 및 커패시터(C3)의 접합점에 연결된다. 전력 증폭기(400)는 브리지 장치로 간주될 수 있는데, 여기서 SVM 코일은 저 임피던스 AC 연결된 직렬 네트워크를 통해 트랜지스터 이미터로 복귀된 코일의 낮은 부분을 갖는 트랜지스터(Q7 및 Q8) 컬렉터로부터 구동되며, 상기 직렬 네트워크는, 트랜지스터(Q7) 이미터로 가는 커패시터(C4)와 저항기(R15)와, 및 트랜지스터(Q8) 이미터로 가는 커패시터(C5)와 저항기(R16)에 의해 각각 형성된다. 트랜지스터(Q7) 이미터는 저항기(R13)를 통해 고전압 전원에서부터 전류가 공급되고, 트랜지스터(Q8) 이미터는 저항기(R14)를 통해 접지로의 출력 증폭기 전류 경로를 갖는다. 따라서, 간단히 말해서, 트랜지스터(Q7)의 베이스에 인가된 SVM 신호의 음(negative)의 전이가, 도통을 일으키고 커패시터(C3)를 전원 전위를 향해 충전하도록 고려될 수 있는 반면, 트랜지스터(Q8)에 인가된 SVM 신호의 양(positive)의 전이는 접지를 향해 커패시터(C3)가 방전되게 한다.

저항기(R18)는, 구동 증폭기의 전류(I2) 흐름에 비례하여, 커패시터(C5) 및 저항기(R16)의 접합점에 연결되고, 저항기(R14) 양단 간에 형성된 전압(V2)을 연결한다. 저항기(R18)의 다른 단부는 커패시터(C8)에 연결되는데, 상기 커패시터(C8)는 저역 필터(500)를 형성하고 DC 전력 리미터 전압(V3)을 생성시키는 접지에 연결된다. DC 전력 리미터 전압(V3)은, 전압(V3)이 다이오드 전위, 및 트랜지스터(Q3)의 이미터에 존재하는 양의 전위를 초과할 때 도통하는 다이오드(D1)의 애노드에 인가된다. 따라서, 다이오드(D1)가 도통할 때, 차동 증폭기 전류 소스 트랜지스터(Q3)의 베이스 이미터 바이어스는 감소된다. 트랜지스터(Q3)의 베이스 이미터 바이어스의 감소는 전류(I1)가 감소하게 하여, SVM 신호(V1)의 진폭을 감소시킨다. 이와 유사하게, 선명도 신호(V_S)는 저항기(R30)를 통해 저역 필터 커패시터(C8)에 인가되고, 전력 리미터 전압(V3)에 대해 설명된 바와 같이, 전류(I1)로 하여금 변화하도록 해서, 또한 SVM 신호(V1)의 진폭 제어를 통해 인식되는 화상 선명도를 변화하게 한다. 따라서, SVM 신호 진폭은, 전력 증폭기 트랜지스터(Q7 및 Q8)에서 방산, 및 과열을 제한하는 전류(I2)에 비례하거나, 사용자 결정된 선명도 요구조건에 응답하거나, 이것들의 조합으로 제어될 수 있다.

그러나, SVM 신호(V1)의 진폭이 전력 방산을 제어하거나 디스플레이 선명도를 제어하도록 제어될 수 있을지라도, 차동 증폭기(100)의 진폭 제어 메커니즘은 진폭이 변화될 때 신호(V1)의 DC 성분에서 해당 변화를 또한 발생시킨다. 예를 들어, 전류(I1)의 감소는 신호(V1) 진폭을 감소시키고, 더욱이 저항기(R6) 양단 간에 적은 전압 강하를 발생시킨다. 따라서, 신호(V1)의 진폭이 감소될 때, 신호(V1)의 DC 성분은 전원 전위에 더 가깝게 이동한다. 그러므로, SVM 진폭이 제어될 때, 계속되는 DC 커플링된 증폭기 스테이지(200 및 300)는 DC 바이어스 상태를 변경하면서 증속되는데, DC 바이어스 상태의 변경은 후속적인 SVM 신호의 선형성 변화 또는 SVM 신호 극성을 갖는 이득의 차이를 발생시킬 수 있다. 전류(I1)가 공칭상 0에 도달할 때, 출력 전압은 공칭상 전원 전압에 도달할 것이다. 이것은, 차동 증폭기에 후속하는 회로가 DC 커플링될 필요가 있을 때 문제가 있다. 출력 DC가 증가할 때, 차동 증폭기에 후속하는 회로는 너무 높거나, 너무 낮거나 비대칭인 바이어스 전류를 발생시킬 수 있다. 너무 낮거나 너무 높은 전류는 장치로 하여금 컷오프(cutoff)하거나 포화하게 하고, 비대칭이 되는 전류는 파형 형태, 주파수 응답, 임피던스 값에서 차이를 일으킬 수 있다.

디스플레이 HDTV 영상에서 필요한 향상된 성능을 촉진하게 하는 것은, SVM 신호 대칭을 유지하거나 향상시킬 동안, SVM 시스템의 대역폭이 증가되는 것을 필요로 한다. 더욱이, 더 높은 피크 SVM 전류 요구조건은 TV 수신기 방사 표준(TV receiver emissions standards)에 따르기 위한 요구조건과 상충된다. 더욱이, 투사형 디스플레이 장치의 전자 빔 속도 변조의 구현은, SVM 구동 증폭기 및 각 장치(rness)의 수를 증가시켜, 비의도적인 방사 가능성을 증가시킨다. 전술한 바

와 같이, 예시적인 신호(V1) 진폭의 감소는 신호의 DC 성분에서의 해당하는 증가를 일으킨다. 따라서, SVM 진폭의 제어는, 비선형 동작과 SVM 신호의 양(positive)의 천이와 음(negative)의 천이 사이의 후속적인 비대칭을 일으키는 바이어스 전류를 변화하게 한다. 그러한 신호 비대칭 또는 비선형은, 본질적으로 디스플레이 안팎에서 방사되거나 방출될 가능성이 있는 고조파 산물(harmonic product)을 생성시킨다. 더욱이, 양 및 음 SVM 신호 천이의 비대칭은 비대칭(nonsymmetrical) 에지 향상으로 나타난 비슷하지 않은 전자 빔 편향을 초래한다. 더욱이, 전력 증폭기(400)를 구동시키는 비대칭 SVM 파형은, 디스플레이 장치 외부의 방사를 야기할 수 있는 더 높은 전력의 원치않는 고조파 산물의 추가적인 생성을 초래한다.

SVM 신호 진폭이 제어될 때 DC 성분 변경의 문제는 도 2에 도시된 유리한 회로 장치에 의해 제거된다. 도 2에서, 처리된 SVM 신호(Y')는, NPN 트랜지스터(Q2)와 함께 차동 증폭기(100)를 형성하는 NPN 트랜지스터(Q1)의 베이스 전극에 인가된다. SVM 신호(Y'gnd)는 직렬로 연결된 저항기(R5 및 R6)를 통해 전원에 연결된 컬렉터 전극을 갖는 트랜지스터(Q2)의 베이스에 인가된다. 출력 신호(V1)는 저항기(R5 및 R6) 양단 간에서 발생한다. 트랜지스터(Q1)의 컬렉터는 전원에 직접 연결되고, 이미터는 직렬로 연결된 저항기(R1 및 R2)의 쌍을 통해 트랜지스터(Q2)의 이미터에 연결된다. 저항기(R1 및 R2)의 접합점은 트랜지스터(Q11)와 함께 차동 증폭기(150)를 형성하는 NPN 트랜지스터(Q3)의 컬렉터에 연결된다. 트랜지스터(Q3)의 베이스는 분배기 저항기(R3 및 R4)의 접합점에서 형성된 약 4.1 볼트의 전위에 연결되는데, 여기서, 저항기(R3)는 24 볼트 전원에 연결되고 저항기(R4)는 접지에 연결된다. 트랜지스터(Q3)의 이미터는 직렬로 연결된 저항기(R27 및 R29)를 통해 트랜지스터(Q11)의 이미터에 연결된다. 저항기(R27 및 R29)의 접합점은 저항기(R28)를 통해 접지에 연결된다. 트랜지스터(Q11)의 컬렉터는 증폭기(100)의 부하 저항기(R5)를 통해 전원 전압에 연결된다. 트랜지스터(Q11)의 베이스는 직렬로 연결된 저항기(R26)와 저역 필터(500)를 통해 이득 제어 전압(V3)에 결합된다.

차동 증폭기(100 및 150)의 동작은, 이득 제어 전압(V3)이 트랜지스터(Q11) 베이스에서 증가되고, 그 결과 전류(I150)가 트랜지스터(Q3)로부터 트랜지스터(Q11)로 점차 전환되는 예를 통해 이해될 수 있다. 따라서, 트랜지스터(Q3)의 전류가 감소될 때, 또한 차동 증폭기(100)에 공급하고 출력 신호(V1) 진폭을 제어하는 컬렉터 전류(I1)도 감소한다. 유리하게, 트랜지스터(Q11) 컬렉터로부터 전환된 전류(Icomp)는 차동 증폭기(100)의 출력 부하를 형성하는 저항기(R5 및 R6)의 접합점에 결합된다. 따라서, 제어 신호(V3) 값의 예시적인 양(positive)의 증가가 전류(I1 및 I100)를 모두 감소하게 하는 반면, 전류(Icomp)는, SVM 신호(V1)가 신호의 DC 성분에서 임의의 해당하는 상당한 증가 없이도 진폭에서 감소되도록, 보상 DC 전압을 발생시키기 위해 증가한다.

트랜지스터(Q3)에서, 전류(I1)는 차동 증폭기(100)에 연결되고, 트랜지스터(Q1 및 Q2) 사이에서 분할된다. 증폭기(150)에서, 전류(I150 및 I1) 사이의 차이를 나타내는 트랜지스터(Q11) 전류(Icomp)는 도시된 바와 같이 부하 저항기(R5 및 R6)의 접합점에 결합된다. 따라서, 저항기(R5)를 통해 전원까지 흐르는 전류(Itot)는 약 Icomp+ I100 이지만, Itot는 트랜지스터(Q1)의 전류(I99)의 결과로서 I150미만이다. 따라서, 트랜지스터(Q3)의 이득 제어 전류(I1)가 제어가능하게 감소될 때, 해당 상보 전류(Icomp)는 트랜지스터(Q11)에서 증가한다. 전류(I100 및 Icomp)가 Itot로 결합될 때, 저항기(R5) 양단 간에서 발생된 전압(Vcomp)이 SVM 신호 진폭 제어로부터 발생된 전류의 비율에도 불구하고 실질적으로 일정하게 남아 있도록, 부하 저항기(R5)의 값이 선택된다. 따라서, 신호 진폭이 증폭기(100)에서 감소될 때, 증가된 보상 전류가, 증폭기(100) 부하 저항기의 일부분을 통해 흘러, 그 결과 DC 성분이 실질적으로 일정하게 남아있게 된다. 더욱이, 차동 증폭기 AC 특성은, 차동 증폭기(100)의 이득이 제어될 때 실질적으로 영향을 받지 않는다. 따라서, DC 성분의 유리한 유지보전(maintenance)은 후속하는 SVM 신호 증폭 스테이지에서 발생하는 선형 변화 및 천이 응답을 크게 제거한다. 더욱이, 선형 및 천이 응답 왜곡을 제거함으로써, SVM 신호 대칭은 실질적으로 동일한 전후 에지 향상을 산출하도록 유지된다. 더욱이, 그러한 신호 파형 대칭은 감쇠 고조파 신호 생성을 갖는 비슷하지 않은 구동 신호를 방지한다.

도 2의 진폭 제어되고, DC 안정화된 신호(V1)는, 조정가능한 다이오드로 구성된 이미터 폴로워 트랜지스터(Q4)와 트랜지스터(Q5)를 포함하는 버퍼 증폭기(200)에 연결된다. 신호(V1)는, 트랜지스터(Q5) 컬렉터에 연결된 이미터를 갖는 이미터 폴로워 트랜지스터(Q4)의 베이스에 인가된다. 트랜지스터(Q4)의 컬렉터는 전원에 직접 연결되고, 이미터는 전위 분배기로 연결된 3개의 저항기(R9, R8, 및 R7)를 통해 접지에 연결된다. 커패시터(C1)는 저항기(R8) 양단 간에 연결된다. 트랜지스터(Q4)의 이미터는 트랜지스터(Q5)의 컬렉터에 연결되고, 직렬 저항기(R10)를 통해 트랜지스터(Q6)의 베이스에 연결된다. 저항기(R9, R8)의 접합점은 저항기(R8, R7)의 접합점에 연결된 이미터를 갖는 트랜지스터(Q5)의 베이스에 연결된다. 트랜지스터(Q5)의 이미터는 직렬 저항기(R11)를 통해 트랜지스터(Q7)의 베이스에 또한 연결된다. 저항기(R8) 양단 간의 전위는, 저항기(R9, R8)의 양단 및 트랜지스터(Q5)의 컬렉터와 이미터 양단 간의 전위의 대략 1/3이다. 그러나, 저항기(R8) 양단 간의 전위는 트랜지스터(Q5)의 베이스 이미터 전압(Vbe)에 의해 설정되어, 컬렉터-이미터간의 전압은 베이스 이미터 전압(Vbe)의 거의 3배 값에서 안정된다. 따라서, 트랜지스터(Q5)는 약 2.1 볼트의 조정가능한 기준 다이오드 또는 Vbe 전압 배율기를 나타내는 것으로 간주될 수 있는데, 상기 배율기는 트랜지스터(Q5) Vbe 전위의 약 3배의 컬렉터-이미터간의 전압을 확립한다. 그러므로, 구동기(300)의 각 푸쉬 풀 이미터 폴로워 트랜지스터(Q6 및 Q7)의 베이스에 결합된 SVM 신호는, 3배의 트랜지스터(Q5) Vbe 전위만큼 서로로부터 DC 오프셋된다. 병렬로 연결된 이미터 폴로워 트랜

지스터(Q8/10 및 Q9/12)의 이미터 사이의 SVM 신호는 4 Vbe 오프셋 전위가 걸린다. 그러나, 저항기(R10 및 R11)에서의 신호가 3Vbe의 값으로 바이어스되기 때문에, 트랜지스터(Q8/10 및 Q9/12)의 이미터에서의 신호는 1Vbe이거나 잡음 코어화(noise coring)의 약 700 밀리볼트를 받게 된다. 구동 증폭기(300)는 NPN 이미터 폴로워 트랜지스터(Q6, Q8 및 Q10) 및 PNP 이미터 폴로워 트랜지스터(Q7, Q9 및 Q12)를 포함한다. 트랜지스터(Q6 및 Q7)의 이미터는 저항기(R12)에 의해 서로 연결되는데, 트랜지스터(Q6)의 컬렉터는 전원 전압에 연결되고, 트랜지스터(Q7)의 컬렉터는 접지에 연결된다. 병렬로 연결된 트랜지스터(Q8 및 Q10)의 베이스는 트랜지스터(Q6)의 이미터에 연결되고, 컬렉터는 양(positive)의 전원에 연결된다. 트랜지스터(Q8 및 Q10)의 이미터는, 전력 증폭기 스테이지(400)의 커패시터(C3)에 연결하기 위한 출력 신호를 형성하기 위해 직렬 저항기(R15 및 R17)를 통해 각각 연결된다. 이와 유사하게, 병렬로 연결된 트랜지스터(Q9 및 Q12)의 베이스는 트랜지스터(Q7)의 이미터에 연결된다. 트랜지스터(Q9 및 Q12)의 컬렉터는 접지에 연결되는 한편, 각 트랜지스터의 이미터는 전력 증폭기 스테이지(400)의 커패시터(C2)에 연결하기 위한 출력 신호를 형성하기 위해 각각 직렬 저항기(R13 및 R16)를 통해 결합된다. 출력 저항기(R15 및 R17) 및 커패시터(C3)의 접합점은 저항기(R14)를 통해 트랜지스터(Q9 및 Q12)의 해당 성분에 연결된다.

음극선 관의 넥 부분에 위치한 주사 속도 변조 편향 코일(L3)에 연결된 전력 증폭기(400)가 도 2에 도시되고, 또한 각각 V 및 H로 표시된 수직 및 수평 편향 코일을 갖는 CRT가 도시된다. SVM 코일(L3)은 수평 주사 방향으로의 주사 속도를 교란시키기 위해 수평 편향 코일과 관련하여 동작한다.

SVM 구동 신호는 저항기(R14, R15 및 R17)의 접합점과 전력 증폭기 트랜지스터(Q14)의 베이스 사이에 있는 커패시터(C3)에 의해 AC 연결된다. 유사하게, 커패시터(C2)는, 저항기(R13, R14 및 R16)의 접합점과 전력 증폭기 트랜지스터(Q16)의 베이스 사이에 AC 연결을 제공한다. 저항기(R18, R19, R20 및 R21)에 의해 형성된 전위 분배기는 예를 들어 180 볼트의 고전압 전원과 접지 전위 사이에 연결된다. 분배기는, 출력 트랜지스터(Q16 및 Q14)의 베이스를 각각 바이어스하기 위해 접지보다 약 0.7 볼트 높은 전압 및 고전압 전원보다 약 0.7 볼트 낮은 전압을 생성시킨다. 분배기 저항기(R19 및 R20)의 접합점에서, 전압은 고전압 전원의 절반 값과 거의 동일하게 생성된다. 이러한 DC 전위는 커패시터(C4)에 연결되고, 소스 SVM 코일 전류로 고려될 수 있는데, 상기 코일 전류에서 커패시터(C3)를 통해 연결된 음의 SVM 신호 과도 전류(transient)는 트랜지스터(Q14)가 턴온 되게 하고, 고전압 전원의 값으로 커패시터(C4)를 충전하도록 한다. 이와 유사하게, 커패시터(C2)를 통해 연결된 양의 SVM 신호 과도 전류는, 트랜지스터(Q16)가 턴온 되게 하고, 커패시터(C4)가 접지로 방전하도록 한다. 그러나, 이들 SVM 신호에 관련된 전류는, 주사 전자 빔의 요구된 속도 교란을 발생시키기 위해, 저 임피던스에 직렬로 연결된 저항기 및 커패시터 네트워크(R24, C5 및 R25, C6)를 경유하여 트랜지스터(Q14 및 Q16)의 각 이미터에 각각 SVM 편향 코일(L3)을 통해 연결된다. 전력 트랜지스터(Q14 및 Q16)에 의해 도통된 평균 전류는, 전류 크기에 비례하여 전압(V2)을 생성시키는 저항기(R22)를 통해 접지로 흐른다. 전압(V2)은, 직렬로 연결된 저항기(R26) 및 병렬로 연결된 커패시터(C8)에 의해 형성된 저역 필터(500)에 연결되고, 상기 저역 필터는 전압(V3)을 생성한다. 저역 필터된 전압(V3)은 직렬로 연결된 저항기(R26)를 통해 차동 증폭기(150)의 일부를 형성하는 트랜지스터(Q11)의 베이스에 연결된다. 전술한 바와 같이, 전압(V3)의 예시적인 증가는 전류(I150)로 하여금 트랜지스터(Q3)로부터 차츰 전환되게 하는데, 상기 트랜지스터(Q3)는 컬렉터 전류(I1)를 감소시키고, 트랜지스터(Q2)의 컬렉터에서 SVM 신호(V1)의 진폭을 감소시킨다.

대안적인 출력 장치, 즉 전력 증폭기 스테이지(400)에서, 트랜지스터(Q14 및 Q16)는, 트랜지스터 쌍(Q8, Q10) 및 트랜지스터 쌍(Q9, Q12)과 유사한 방식으로 병렬로 연결된 트랜지스터 쌍들로 대체될 수 있다. 상기 대안, 즉 병렬로 된 출력 전력 트랜지스터 구성은, 모두 점선으로 도시된 성분(Q14a, Q16a, R24a 및 R25a)으로도 도 2에 도시된다.

전술한 바와 같이, SVM 신호 처리 결함은, 디스플레이 장치 안팎으로 도통되거나 방사될 수 있는 원치않는 산물 및 고조파를 생성시킬 수 있다. 더욱이, 디스플레이 장치에 의한 생성 및 비의도적인 방사는, 미국 연방 통신 위원회, 47 CFR 15조 B항의, 비의도적인 방사기라는 제목의, 15.101장{the Federal Communications Commission, 47 CFR §15 subpart B, Unintentional Radiators, Section §15.101}에 의해 지정되는데, 여기서 30MHz와 1GHz 사이의 방사 스펙트럼(emission spectra)에 대한 제한을 명시한다. 따라서, 회로 설계와 배치에 신중히 주의를 기울이는 것이 원치않는 SVM 산물 또는 고조파의 생성을 상당히 감소시킬 수 있을지라도, 원치않는 방사가 상기 속도 변조 편향 필드를 제공하는 고 주파수 펄스 전류의 결과로 일어날 수 있다. SVM 코일 전류는 펄스 기간 및 반복 기간이 모두 약 100ns인 1 암페어 정도이고, 따라서, SVM 코일 전류는 커플링 코일과 SVM 코일 모두로부터 방사하는 경향을 나타내는 고조파 산물을 특히 많이 야기한다. 실제 디스플레이 신호는 방사와 비의도적인 방출의 가능성을 악화시키는, 충분한 크기 및 스펙트럼 내용의 영상을 포함할 수 있다. 예를 들어, 약 200개 문자 폭을 갖고, 알파벳 H를 디스플레이하는 정적 텍스트의 페이지는, 비의도적인 방사를 야기하기에 충분한 높은 진폭과 맨 끝의 스펙트럼 내용의 SVM 신호를 생성시키는 것으로 밝혀졌다. 유사하게, 특히 예를 들어 스위프(sweep)된 주파수 스펙트럼을 야기하는 것으로 고려될 수 있는 주밍(zooming)을 통해 영상 크기가 변한다면, 높은 진폭 밝기(brightness) 교편을 포함하는 비디오 디스플레이 영상은 유사한 문제가 있는 SVM 신호를 발생시킬 것이다.

유리한 SVM 방사 제어 장치는 도 3a에서 도시되는데, 상기 도 3a는, SVM 코일과 구동 증폭기를 각각 갖는 3개의 디스플레이 관을 갖는 투사형 디스플레이 장치에서의 본 발명의 장치를 보여준다. 3개의 음극선관이 도시될 지라도, SVM 방사의 문제와 이에 대한 본 발명의 해법은 하나의 CRT를 갖는 디스플레이 장치에 동일하게 응용가능하다. 이러한 예시적인 제어 장치는, SVM 구동 전력 방산의 제어를 위한 부 피드백 제어 루프(LOOP1), 및 SVM 유도 방산의 제어를 위한 피드 포워드 개방형 제어 루프(LOOP2)를 사용한다. 도 3a에서, 각 SVM 코일 구동 증폭기, 예를 들어 구동 증폭기(30)는 각 SVM 신호 프로세서로 피드백되는 출력 전력 방산에 따라 제어 신호(V2)를 생성한다. 그러나, 도면을 명료하게 하기 위해, 각각 개별적인 제어 루프는 도시되지 않는다.

도 3a의 SVM 방사 제어 장치의 동작은 다음과 같다. 디스플레이 신호로부터 유도된 휘도 신호 성분(Y)은 블록(10)에 연결되는데, 상기 블록은, 널리 공지된 방법의 사용, 예를 들어 미분 또는 대역 성형(shaping) 필터에 의해 출력 신호(SVM1)를 형성하기 위해 휘도 성분(Y)을 처리한다. 블록(10)으로부터의 신호(SVM1)는, 도 2에 도시된 회로를 참조하여 설명된 바와 같이, 예를 들어 SVM 신호 클리핑, 잡음 코어화 및 진폭 제어를 제공하기 위해 상기 신호를 추가로 처리하는 블록(20)에 연결된다. 진폭이 제어된 신호(SVM2)는 코일 구동 전력 증폭기 스테이지(30)에 연결되는데, 상기 스테이지에서는 주사 빔의 원하는 속도 변조를 발생시키기 위해 SVM 편향 코일(40)에 연결하기 위한 전류 펄스(I)를 생성시킨다. 예시적인 코일 구동 증폭기(30)의 평균 전류 흐름은 SVM 코일 구동 증폭기의 전력 방산에 응답하여 SVM 신호 진폭의 제어를 위한 부 피드백 루프를 형성하기 위해, 모니터링되고 블록(20)으로 피드백된다. 그러나, 폐 루프가 평균 구동 방산을 제어하기 때문에, 원치않는 방사를 일으킬 가능성이 있는 SVM 신호 성분에 응답하는 것은 비효과적이다. 원치않는 방사는 일반적으로 디스플레이 영상 신호의 빠른 에지 천이로부터 일어나고, 상기 원치않는 방사는 결과적으로 상당한 진폭의 고조파에 관련된 스펙트럼 산물을 포함한다. 그러므로, SVM 신호 분석기 블록(50)(공급 수단, 수신 수단)은 유리하게 신호(SVM1)의 스펙트럼 내용을 분석하고, 진폭과 스펙트럼 구성에 응답하는 개방형 루프 제어 신호(V_e)를 생성한다. 방사 제어 신호(V_e)는, SVM 신호 구동 코일(40)의 개방형 루프 진폭 제어를 제공하기 위해 제어 루프(LOOP2)를 형성하는 개방형 루프에 피드 포워드 제어 신호로서 인가된다.

도 3b는 본 발명의 장치(50)를 도시하는데, 상기 장치는 예시적인 도 2의 SVM 진폭 제어기로 가는 처리된 디스플레이 신호(Y') 입력의 진폭 및 스펙트럼 내용을 분석한다. 도 3b의 장치는, 신호(V2)에 의해 제공된 폐 루프 전력 제어 외에 인가된 SVM 신호 진폭의 개방형 루프 제어가 제공되는 DC 신호(V_e)를 생성한다. 도 3b에서, 처리된 디스플레이 신호(Y')는, NPN 트랜지스터(Q2)와 함께 차동 증폭기로서 구성된 NPN 트랜지스터(Q1)의 베이스에 커패시터(C2)를 통해 연결된다. 트랜지스터(Q1)의 베이스는 직렬로 연결된 저항기(R5 및 R9)를 통해 트랜지스터(Q2)의 베이스에 또한 연결된다. 저항기(R5 및 R9)의 접합점은 전위 분배기에 연결되는데, 상기 전위 분배기는, 트랜지스터(Q1 및 Q2)의 베이스에 대해 약 4 볼트, 전류 소스 트랜지스터(Q3)의 베이스에 대해 약 2 볼트, 및 출력 트랜지스터(Q6)의 베이스에 대해 약 6.5 볼트의 바이어스된 전위를 제공한다. 전위 분배기는, 저항기(R7, R11, R10 및 R12)에 의해 형성되는데, 저항기(R12)는 예를 들어 12 볼트의 양의 전원에 연결되고, 저항기(R7)는 접지에 연결된다. 저항기(R12 및 R10)의 접합점은 커패시터(C8)에 의해 접지에서 디커플링(decoupling)되고, 저항기(R10 및 R11)의 접합점은 커패시터(C3)에 의해 접지에서 디커플링되고, 저항기(R11 및 R7)의 접합점은 커패시터(C4)에 의해 접지에서 디커플링된다. 전류 소스 트랜지스터(Q3)의 이미터는 저항기(R6)를 통해 접지에 연결되고, 컬렉터는 트랜지스터(Q1 및 Q2)의 이미터 사이에 직렬로 연결된 이득 결정 저항기(R3 및 R4)의 접합점에 전류를 공급한다. 주파수 선택 네트워크는, 직렬 동조 회로 또는 필터로 연결되고, 차동 증폭기의 이득 결정 저항기(R3 및 R4)와 병렬로 연결된 인덕터(L1), 커패시터(C1) 및 댐핑 저항기(R2)에 의해 형성된다. 따라서, 차동 증폭기의 이득은, 저항기(R3 및 R4)에 의해 결정된 값으로부터, 약 15MHz에서 직렬 공진에 도달하는 인덕터(L1)와 커패시터(C1)에 의해 형성되는, 직렬 동조 회로, 또는 대역 필터보다 약 9배 더 큰 최대값으로 차츰 증가된다. 차동 증폭기 트랜지스터(Q1 및 Q2)의 컬렉터는, 주파수 중속 출력 신호가 형성되는 부하 저항기(R1 및 R11)에 의해 양(positive)의 전원에 연결된다. 따라서, 입력 신호(Y')는, 필터 대역폭 밖의 주파수 성분보다 대역 필터의 대역폭 내의 신호 주파수 성분이 더 크게 증폭되게 선택적으로 증폭된다.

선택적으로 증폭된 성분은, 트랜지스터(Q1 및 Q2)의 컬렉터에서 반대 위상(anti-phase)으로 나타나고, 각 NPN 이미터 폴로우어(Q4 및 Q5)의 베이스에 연결된다. 트랜지스터(Q4 및 Q5)의 컬렉터는 전원에 연결되고, 이미터는 주파수 선택 네트워크를 통해 전류 소스 트랜지스터(Q6)의 이미터에 각각 연결된다. 따라서, 트랜지스터(Q4 및 Q5)는, 양의 신호 전류(I_{hf})를 트랜지스터(Q6)의 이미터에 공급하는 전파 정류기(full wave rectifier)로 동작하는 것으로 고려될 수 있다. 트랜지스터(Q4)의 주파수 선택 네트워크는, 직렬로 연결된 저항기(R13) 및 커패시터(Q5)와 병렬로 연결된 직렬 저항기(R14)를 포함한다. 트랜지스터(Q5)의 이미터에서의 유사한 네트워크는 저항기(R16)와 커패시터(C6)와 병렬로 연결된 직렬 저항기(R15)를 포함한다. 직렬로 연결된 저항기와 커패시터는 각각 더 높은 주파수 신호 성분으로 하여금 이미터 부하 저항기(R14 및 R15)를 바이패스(bypass)하게 한다. 트랜지스터(Q6)의 이미터는, 저항기(R17)를 통해 양의 전원에 연결되며, 그 컬렉터는 저항기(R18)에 의해 접지에 연결된다. 전류 소스 트랜지스터(Q6)의 베이스는 저항기(R12 및 R10)의 접합점

로부터 약 6.5 볼트에서 바이어스되는데, 이는, 트랜지스터(Q6)의 이미터에 연결된 이미터 폴로워(Q4 및 Q5)가 트랜지스터(Q6)의 이미터 전위를 압도하기에 충분한 진폭을 갖는 양의 신호 성분에서만 도통하게 한다. 그러므로, 주파수 선택도와 처리된 신호 진폭을 조합함으로써, 특정 크기와 스펙트럼 구성의 디스플레이 신호만이 방사 제어 신호(V_e)의 생성을 야기할 것이다. 트랜지스터(Q4, Q5 및 Q6) 배열은 방사 제어 신호(V_e)를 형성하기 위해 저항기(R19)를 통해 확실히 커패시터(C7)를 충전시키는 전파 정류기로 동작하는 것으로 고려될 수 있다. 그러나, 입력 신호(Y')의 두 극성에 의해 충전된 커패시터(C7) 뿐 아니라, 제어 신호(V_e)도 신호(Y')의 스펙트럼 구성에 응답한다. 간단히 말해서, 디스플레이 영상 세부 사항으로부터 유도된 전이의 수가 더 커질수록, 커패시터(C7) 양단 간에 생성된 전압이 더 커질 것이다. 더욱이, 약 15MHz 범위인 Y' 신호 주파수 성분은 더 큰 증폭을 수신한다. 따라서, 방사 제어 신호(V_e)는 양 및 음의 신호 전이 모두와, 전이 발생 비율에 응답하고, 약 15MHz의 범위에서 발생하는 SVM 성분에 대한 제어 신호(V_e) 생성을 향해 가중된다. 방사 제어 신호(V_e)는 도 2에 도시된 예시적인 SVM 진폭 제어 장치의 저항기(R31)에 연결된다. 도 2 및 도 4 모두에 도시된 진폭 제어 신호(V3)는 출력 전력 제어의 시작에서 약 1.2 볼트의 값을 갖는다. 그러나, 예시적인 H 텍스트 필드와 같은 영상이 디스플레이될 때, 진폭 제어 신호(V3)의 값은 SVM 구동 신호 진폭을 실질적으로 0으로 감소시키는 약 2.4 볼트로 상승한다.

도 4는 방사 제어 신호(V_e)를 재생가능하게 생성하기 위한 본 발명의 다른 장치(50A)를 도시한다. 처리된 디스플레이 신호(Y')는 직렬 저항기(R1)와 커패시터(C1)를 통해 NPN 트랜지스터(Q1)의 베이스에 연결된다. 트랜지스터(Q1)의 베이스는, 저항기(R2 및 R3)에 의해 형성된 전압 분배기로부터 약 0.5 볼트의 바이어스 전위를 공급하는 인덕터(L1)에 또한 연결된다. 저항기(R2)는 예를 들어 12 볼트의 양의 전원에 연결되고, 저항기(R3)는 접지에 연결된다. 트랜지스터(Q1)의 컬렉터는 저항기(R4)에 의해 양의 전원에 연결되고, 이미터는 접지에 연결된다. 커패시터(C1)와 인덕터(L1)는 약 15MHz의 주파수를 갖는 직렬 공진 필터를 형성한다. 따라서, 약 15MHz의 범위인 주파수를 갖는 입력 신호(Y')의 성분은 직렬 공진 회로의 공진 작용에 의해 진폭에 있어서 증가된다. 트랜지스터(Q1)의 베이스가 약 0.5 볼트에서 바이어스되기 때문에, 수백 밀리볼트를 초과한 진폭을 갖는 양의 SVM 신호 성분만이면 트랜지스터를 턴온 하는데 충분하다. 트랜지스터(Q1)의 컬렉터는 저항기(R5)를 통해 PNP 트랜지스터(Q1)의 베이스에 연결되는데, 상기 트랜지스터(Q1)는 양의 전원에 연결된 이미터, 및 부하 저항기(R6)를 통해 접지에 연결된 컬렉터를 구비한다. 컬렉터 트랜지스터(Q2)는, 단안정 작용(monostable action)을 생성하는 양(positive)의 피드백을 제공하는 커패시터(C2)와 저항기(R7)에 의해 형성된 차동 네트워크를 통해 트랜지스터(Q1)의 베이스에 또한 피드백된다. 따라서, 충분한 진폭 및 또는 주파수 범위의 양의 Y' 신호 성분은 트랜지스터(Q1 및 Q2)로 하여금, 커패시터(C2)에 의해 결정된 약 100ns의 시간 기간 동안 불안정한 상태로 되게 한다. 트랜지스터(Q2)의 도통은 컬렉터에서 양의, 공칭상 12 볼트 펄스(PS)를 생성시키는데, 상기 컬렉터는 적분기를 형성하기 위해 직렬로 접지에 연결된 저항기(R8)와 커패시터(C3)에 연결된다. 커패시터와 저항기의 접합점은, 출력 제어 신호(V_e)를 생성하는 이미터 폴로워 트랜지스터(Q3)의 베이스와 결합된다. 트랜지스터(Q3)의 컬렉터는 저항기(R9)에 의해 양의 전원에 연결되고, 이미터는 저항기(R10 및 R31)를 통해, 도 2에 도시된 예시적인 SVM 진폭 제어기의 저역 필터(500)에 연결된다.

도 5는, FCC 파트 15b에 위임된 성능 측정 격자선(graticule)에 따라 3 미터의 거리에서 30MHz로부터 1GHz까지 측정된 디스플레이의 3개의 축으로부터 발산하는 가산된 전자기 방사를 도시한다. 도 5에 도시된 방사 스펙트럼은, 출원인의 독창적인 제어 장치를 사용하지 않고도 글자 H를 포함하는 텍스트 필드의 디스플레이를 일으키는 방사를 나타낸다. 도 5는, 성능 제한 격자선을 초과하는 스펙트럼 성분이 공칭상 30MHz로부터 약 100MHz까지 확장하는 주파수 밴드에 존재한다는 것을 나타낸다. 도 3b의 출원인의 독창적인 장치 사용은 도 2의 진폭 제어 회로에 인가되고, SVM 진폭의 개방형 루프 제어를 제공한다. 출원인의 독창적인 제어 신호 유도는, 원치않는 방사가 지정된 수준 아래로 상당히 감소되게 하고, 도 6에 도시된 바와 같이 FCC 파트 15b의 요구조건에 따른 컴플라이언스(compliance)가 달성된다.

발명의 효과

본 발명은 여기에서 기술된 특정 실시예에 한정되도록 의도된 것이 아니고, 다만 여기에서 기술된 원리와 새로운 특성에 일치하는 가장 넓은 범주로 용인되어야 한다.

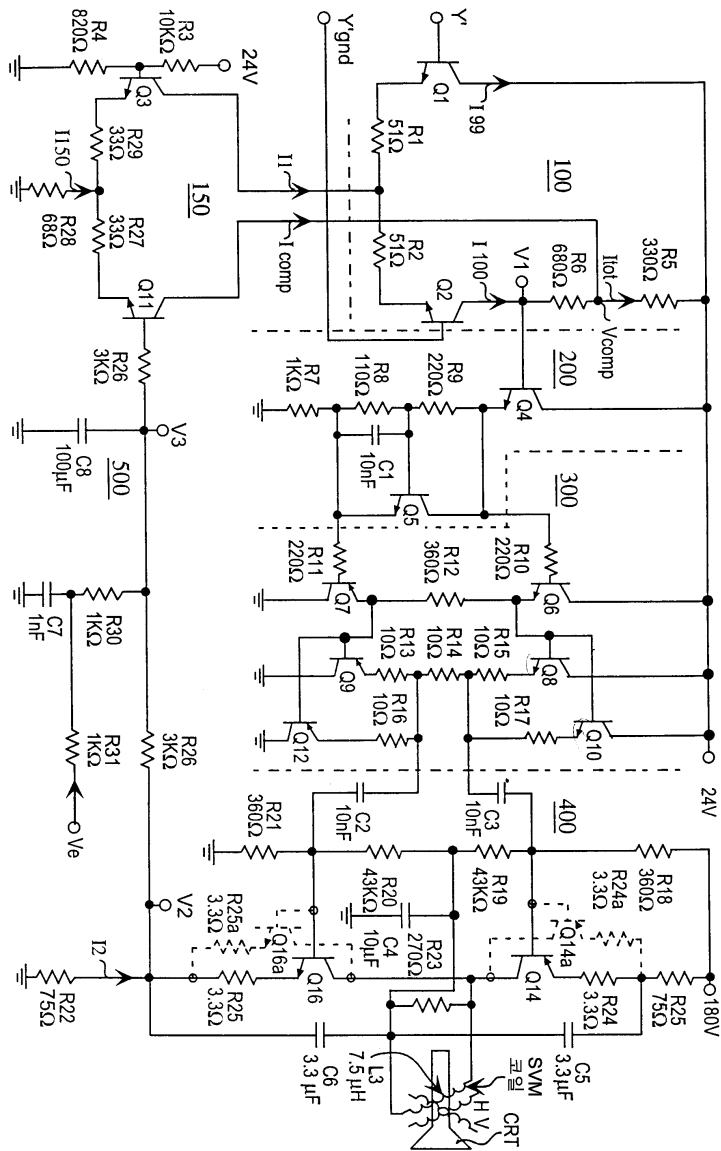
도면의 간단한 설명

도 1은 출력 전력 제어 및 속도 변조 코일을 갖는 예시적인 SVM 구동 증폭기를 도시한 도면.

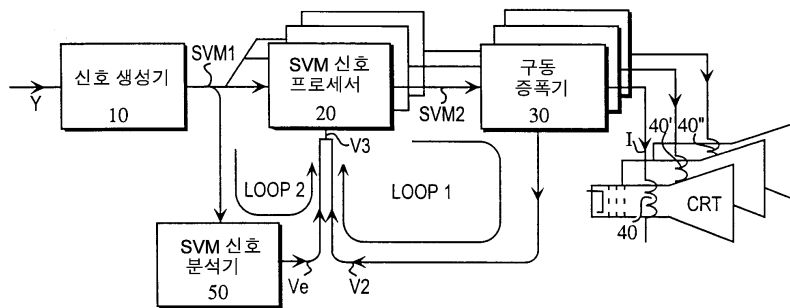
도 2는 SVM 신호 진폭의 방사 제어를 포함하는 다른 예시적인 SVM 회로 장치를 도시한 도면.

도 3a는 SVM 방사 제어를 위한 본 발명의 장치의 블록도.

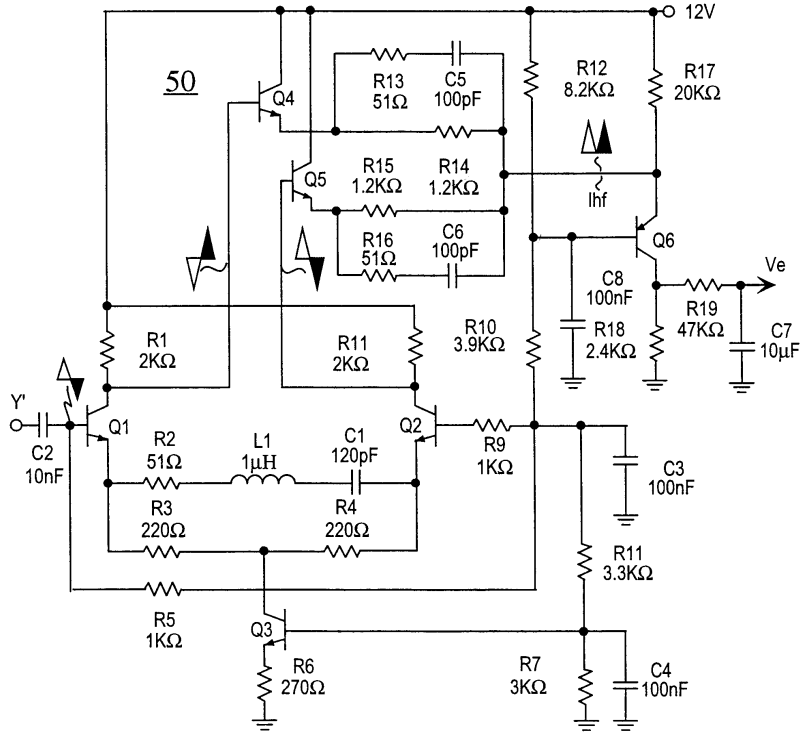
도면2



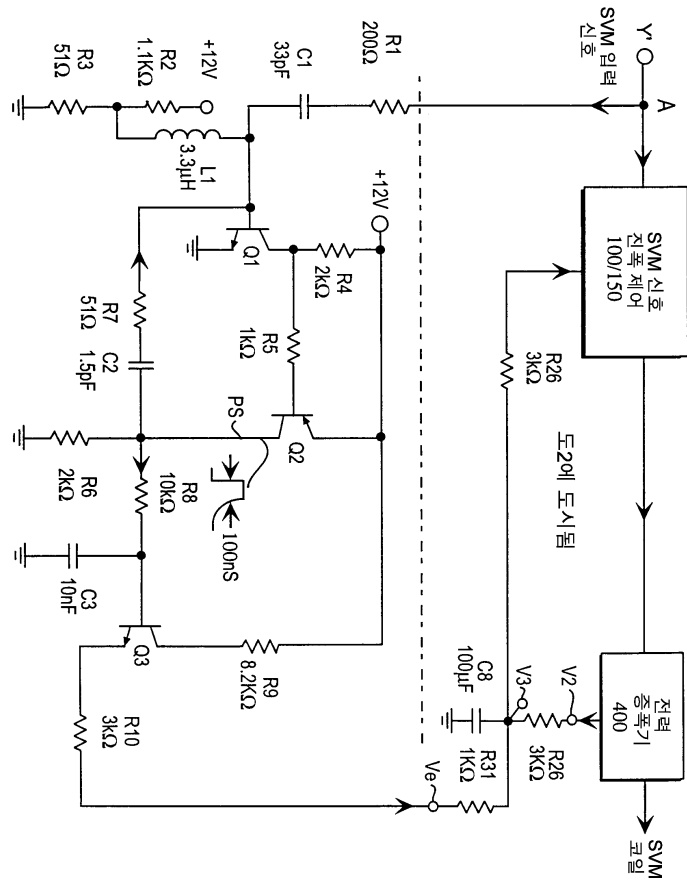
도면3a



도면3b

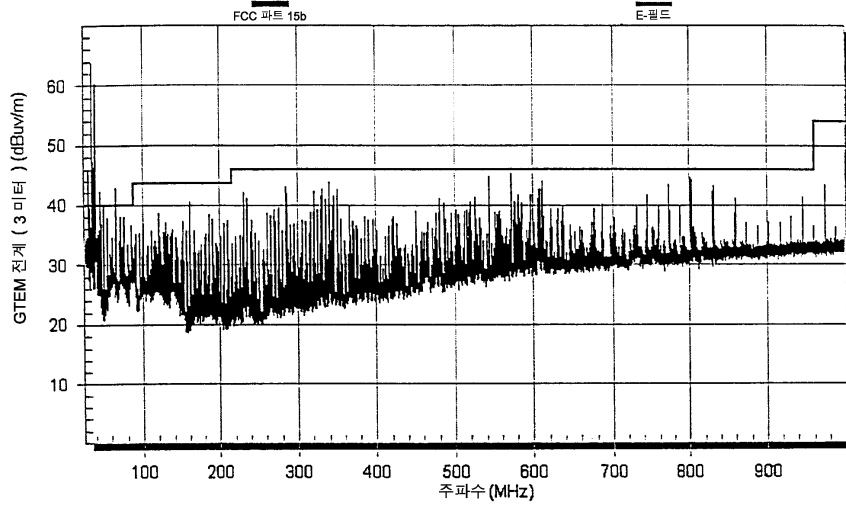


도면4



도면5

FCC 파트 15 GTEM 측정치
 디스에이블된 SVM 방사 진폭 제한기 회로



도면6

FCC 파트 15 GTEM 측정치
 인에이블된 SVM 방사 진폭 제한기 회로

