(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
H04N 5/50

(45) 공고일자 2003년06월19일
(11) 등록번호 10-0377427
(24) 등록일자 2003년03월12일

(21) 출원번호 10-1995-0024059
(22) 출원일자 1995년08월04일

(65) 공개번호 특1996-0009665
(43) 공개일자 1996년03월22일

(30) 우선권주장 08/287,003 1994년08월08일 미국(US)

(73) 특허권자 톰슨 콘슈머 일렉트로닉스, 인코포레이티드
미국 인디아나주 46290-1024 인디아나폴리스 노스 메리디안 스트리트 10330

(72) 발명자 마이클앤쏘니퍼겔
미합중국,인디아나,노블스빌크릭로드20925

(74) 대리인 나영환
이상섭
안성탁

심사관 : 최미숙

(54) 이중동조회로

요약

본 발명에는 평형 2차측을 갖는 대역 스위칭 가능한 이중 동조 회로(16)가 나타나 있다. 복수의 제1 인덕터(28, 30)를 갖는 1차 동조 탱크 회로는 제1 인덕터(28, 30)와 병렬로 결합되는 제1 커패시터(36, 40)에 의해 제1 주파수에 동조된다. 제1 인덕터(28, 30)중 하나에 유도적으로 결합되는 복수의 제2 인덕터(32, 34, 62)를 갖는 2차 탱크 회로는 2차 탱크 회로를 제1 주파수에 동조시키기 위해 제2 인덕터(32, 34, 62)와 병렬로 결합되는 제2 커패시터(38, 42)를 갖는다. 상기 2차 회로에 대한 직류 기준 전위(50)는 평형 신호 출력을 제공하기 위해 상기 2차 탱크 회로와 복수의 제2 인덕터(32, 34, 62)의 노드 접합부에 결합된다. 복수의 제1 인덕터(28) 및 제2 인덕터(32, 34, 62)중 적어도 하나는 상기 1차 및 2차 탱크 회로를 제2 주파수에 동조한 것을 대역 스위칭하기 위해 스위치 가능하다. 평형 2차 탱크 회로로부터의 출력 신호는 믹서 입력 평형 변성기 없이 일정 대역폭 인덕터(44a, 46a; 44b, 46b)를 통해 평형 믹스의 입력에 결합된다.

대표도

도 3

명세서

도면의 간단한 설명

제1도는 텔레비전 장치의 일반적인 튜너의 부분 블록도.
제2도는 종래 기술에 따른 제1도의 이중 동조 회로를 개략적으로 도시한 도면.
제3도는 본 발명에 따른 RF 튜너의 이중 동조 회로를 개략적으로 도시한 도면.
<도면의 주요 부분에 대한 부호의 설명>

10 : 안테나
12 : 동조 회로
14 : RF 증폭기
16 : 이중 동조 회로
22 : 믹서
25 : IF 신호
26: 트랜지스터
28, 30, 32, 34, 44a, 44b, 46a, 46b : 인덕터
36, 38 : 바랙터 다이오드
40, 42, 54, 56, 60a, 60b : 커패시터
50 : 직류 기준 전위
51, 52, 58a, 58b : PIN 다이오드

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 텔레비전 튜너에 관한 것으로, 특히 싱글 엔드(single-ended) RF 신호를 평형(balanced) RF 신호로 변환하는 이중 동조 회로(double tuned circuit)에 관한 것이다.
주파수 선택 동조 회로는 텔레비전 튜너의 RF 증폭단의 전후에 자주 사용된다. 현재는 믹서 앞의 신호 경로에 이중 동조 필터를 사용하여, 주파수의 선택성을 개선하고 부적합한 영상 주파수를 저지하고 있다.
변환 효율을 최대로 하고, 부적합한 주파수 및 영상 주파수를 감소시키기 위하여, 믹서를 최적의 방법으로 구동시키는 것이 바람직하다. 믹서, 예컨대 이중 평형 믹서는 변성기로 구동하는 것이 일반적이다. 그러나, 변성기는 비교적 고가인 구성 부품이고, 넓은 주파수 대역에 걸친 동작 특성을 최적화하는 것이 어렵다. 본 발명의 실시예의 믹서는, 입력 회로가 공통의 베이스 구조로 배치되는 길버트 셀 믹서(Gilbert cell mixer)이다. 이 장치는 신호 입력 단자를 평형 신호원에 의해 구동시키는 경우에, 최적의 이득, 넓은 대역폭, 양호한 안정성 및 저잡음의 극도로 일정한 저입력 임피던스를 나타낸다.
본 발명에 따르면, 변성기 없는 평형 동조 회로에 의해 믹서를 구동시키고, 주파수 대역의 대역 스위칭의 경우에도 믹서의 평형 구동을 지속시킬 수 있다.
본 발명은, 평형 2차 회로를 지니는 이중 동조 회로에 관한 것이다. 이 회로는 적어도 하나의 제1 인덕터를 지니는 1차 동조 탱크 회로가 제1 커패시터에 의하여 소정의 주파수로 동조된다. 복수개의 직렬로 결합된 제2 인덕터를 지니는 2차 탱크 회로는 제2 커패시터에 의하여 소정의 주파수로 동조된다. 회로의 직류 기준 전위점이 2차 탱크 회로의 복수개의 제2 인덕터들의 노드 접합부에 결합되고, 평형 신호 출력을 공급한다.
제1도는 텔레비전 튜너의 대표적인 회로 장치를 도시한다. 일반적으로 RF 신호는 안테나(10) 또는 다른 텔레비전 신호원, 동조 회로(12), RF 증폭기(14) 및 이중 동조 회로(16)를 그 순서대로 구비하고 있고, 이중 동조 회로(16)는 인접하는 채널 신호를 충분히 저지하기 위하여 이중 동조되는 것이 바람직하다. 이러한 이중 동조 회로(16)로부터의 출력 신호는 믹서(22)에 결합되고, 거기에서 그 출력 신호는 RF 신호를 IF 신호(25)로 변환하기 위하여 국부 발진기(24)로부터의 신호와 혼합된다. 동조 회로(12), 이중 동조 회로(16) 및 국부 발진기(24)는 동조 전압(VT)에 의해 선택 채널 또는 주파수로 동조된다. 동조 전압(VT)은 일반적으로 바랙터(varactor) 다이오드에 인가된다. 동조 회로(12), 이중 동조 회로(16) 및 국부 발진기(24)에 대역 스위칭이 제공된다. 즉, 채널 2-6(미국)의 VHF 저주파 대역과 채널 7-13(미국)의 VHF 고주파 대역 사이에 대역 스위칭이 제공된다.
제2도를 참조하면, 이중 동조 회로(16)에 대한 종래의 대표적인 회로도를 도시하고 있다. 이중 동조 회로(16)는 싱글 엔드 RF 증폭기(14)로부터의 신호를 수신 하고, 이중 동조 신호를 믹서(22)의 평형 입력 단자에 결합한다. RF 증폭기(14)는 일반적으로 MOSFET 트랜지스터(26)이고, 여기에서 동조 회로(12)로부터의 신호를 게이트 전극(G1)에 결합시키고, RF AGC 신호(도시 생략)를 게이트 전극(G2)에 결합시킨다. 트랜지스터(26)의 소스 전극(S)은 접지되고, 증폭 신호가 드레인 전극(D)에서 얻어진다.
저주파 대역에서 드레인 전극(D)으로부터의 신호가 이중 동조 회로(16)에 공급된다. 이 이중 동조 회로(16)는,
1) 교류 기준점에 대한 드레인 전극(D)과 직류 기준 전위점(50) 사이에 결합된 직렬 접속 인덕터들(28, 30)로 구성되는 1차 회로와,
2) 노드점(N1) 겸 교류 기준점과, DC 기준점(50) 사이에 결합된 직렬 접속 인덕터들(32, 34)로 구성되는 2차 회로를 포함한다.
인덕터(28)과 인덕터(32) 사이 및 인덕터(30)과 인덕터(34) 사이의 상호 인덕턴스는 'M'이다. 1차 회로는 인덕터(28)과 인덕터(30)의 양단에 결합되는 바랙터 다이오드(36)에 의해 소정의 주파수로 동조되고, 2차 회로는 인덕터(32)와 인덕터(34)의 양단에 결합되는 바랙터 다이오드(38)에 의해 거의 동일한 주파수로 동조된다. 바랙터 다이오드(36, 38)의 커패시턴스는 각각의 커패시터들(40, 42)을 통해 신호 접지에 결합되는 그들 각 음극에 인가되는 인가 전압(V_t)

에 의해 변화된다.
2차 회로의 노드(N1)로부터의 이중 동조 싱글 엔드 출력 신호는, 직렬 접속 된 인덕터들(44, 46) 및 평형-비평형 변성기(balun transformer)를 통해 믹서(22)에 결합된다. 인덕터들(44, 46)의 값은 칼슨의 미국 특허 제3,628,152호에 개시된 바와 같이, 적절한 주파수 대역에 걸친 주파수 대역폭이 일정하게 되도록 선택된다. 평형-비평형 변성기(48)의 1차 권선의 일단은 직류 기준 전위점(50)에 결합되고, 2차 권선은 단일 또는 이중 평형 믹서라고 할 수 있는 믹서(22)의 입력 단자에 평형 신호를 공급한다.
대역 스위칭은 각각의 인덕터(30)과 인덕터(34)의 양단에 결합되는 PIN 다이오드(51)과 다이오드(52)에 의해 달성된다. 이러한 다이오드들(51, 52)은, 각각의 커패시터(54, 56)에 의해 신호 접지되는 각 양극에 인가되는 대역 스위칭 제어 전압(BS1)에 의해 스위칭된다. 다이오드(51, 52) 신호는 '온'으로 스위치된 도통 상태에서, 각 인덕터들(30, 34)의 신호를 바이패스한다. 그것은 각각의 1차 및 2차 회로에서의 총 인덕턴스를 감소시키고, 동조 주파수를 증가시킨다.
대역 스위칭이 행해지면, 그것에 대응하여 일정한 대역폭의 인덕터들(44, 46)의 인덕턴스 값이 인덕터(44) 양단에 결합되는 PIN 다이오드(58)와 커패시터(60)의 직렬 회로에 의해 변화되고, 상기 다이오드(58) 또한 대역 스위칭 제어 전압(BS1)에 의해 스위칭된다.
동조 바랙터 다이오드들(36, 38)은 각각의 동조 전압(V_t)에 대해 직류 기준 전위점(50)으로의 직류 귀환 경로를 필요로 하고, 이러한 직류 귀환 경로는 상기 각각의 바랙터 다이오드에 관련된 각 동조 인덕터들(28, 30 및 32, 34)에 의해 형 성된다. 마찬가지로, 대역 스위칭 다이오드들(51, 52, 58)은, 그것들의 각 대역 스위칭 전압(BS1)용의 직류 귀환 경로를 필요로 하고, 다이오드(51)에 대한 귀환 경로는 인덕터(30)이고, 다이오드(52)에 대한 귀환 경로는 인덕터(34)이고, 다이오드(58)에 대한 귀환 경로는 인덕터들(44, 32, 34)이다. 다이오드(58)에 대한 다른 직류 귀환 경로는 인덕터(46)와 평형-비평형 변성기(48)의 1차 권선이다.
믹서를 평형 구동시키는 평형-비평형 변성기는 비교적 고가인 구성 부품이고, 그 변성기는 넓은 주파수 대역에 걸친 동작 특성을 최적화하는 것이 어렵다. 넓은 동조 대역에 걸친 양호한 동작 특성 및 유니트와 유니트 사이에 일치하는 동작 특성은, 변성기(48)를 사용하지 않고 믹서(22)를 직접 구동시키는 것에 의해 달성할 수 있다. 그렇게 하면, 본 실시예의 믹서를 이중 평형 길버트 셀 믹서, 즉 네델란드의 필립스사에서 제조한 MTI 3001T 집적 회로이기 때문에 특히 바람직하다. 이 믹서는 베이스 접지 구성이고, 넓은 주파수 대역에 걸쳐 약 50 ohm의 임피던스에서 구동된다. 그러나, 변성기(48)를 없앤 경우에는 이중 동조 회로(16)를 개조할 필요가 있다.
제3도에 사용되는 참조 번호는 제2도에 도시된 참조 번호와 동일한 부품을 나타낸다. 저주파수 대역에서, 드레인 전극(D)으로부터의 신호가 이중 동조 회로(16)에 공급되고, 이 이중 동조 회로(16)는,
1) 교류 기준점에 대한 드레인 전극(D)과 직류 기준 전위점(50) 사이에 결합된 직렬 인덕터들(28, 30)의 1차 회로와,
2) 노드점(N1 및 N2) 사이에 결합된 인덕터들(32, 34, 62)의 2차 회로를 포 함한다.
인덕터(28)와 인덕터(32) 사이 및 인덕터(30)와 2차 회로의 인덕터(34, 62)중 적어도 하나의 인덕터 사이의 상호 인덕턴스는 'M'이다. 인덕터들(32, 34)의 인덕턴스값은 제2도에 도시된 회로 구조와 동일한 값이다. 그러나, 인덕터(62)의 인덕턴스값은 직렬 접속 인덕터들(32, 34)의 인덕턴스값의 합과 동일하다. 1차 회로는 직렬 접속 인덕터들(28, 30)의 양단에 결합되는 바랙터 다이오드(36)에 의해 소정의 주파수로 동조되고, 2차 회로는 직렬 접속된 2차 인덕터들(32, 34, 62)의 양단에 결합되는 바랙터 다이오드(38)에 의해 거의 동일한 주파수로 동조된다. 이 회로에서 노드점(N1)과 노드점(N2) 사이에 이중 동조 평형 신호가 제공된다.
직류 기준 전위(50)는 2차 회로의 인덕터들(34, 62)의 접합부인 노드점(N3)에 결합된다. 인덕터(62)의 인덕턴스값이 인덕터들(32, 34)의 인덕턴스값의 합과 동일하게 되기 때문에, 직류 기준 전위점(50)이 평형 구동계에 대한 교류 기준점에 접속되고, 노드(N3)의 교류 접지가 이중 동조 회로(16)의 2차측의 교류 신호 특성을 변화시키지지 않는다.
이중 동조 회로(16)의 동조는 각 커패시터(40, 42)에 의해 각 1차 및 2차측 인덕터들의 양단에 교류 결합된 각 바랙터 다이오드(36, 38)의 음극에 동조 전압(V_t)을 인가하고, 그것들의 바랙터 다이오드(36, 38)의 커패시턴스를 변화시킴으로써 달성된다. 노드(N1, N2)로부터의 이중 동조 평형 출력 신호는 각각 직렬로 결합된 일정 대역폭의 인덕터들(44a, 46a) 및 (44b, 46b)을 통해 믹서(22)에 결합 된다. 직렬 인덕터들(44a, 46a) 및 (44b, 46b)의 인덕턴스값의 합은 적절한 주파수 대역에 걸쳐 주파수 대역폭이 일정한 신호가 믹서(22)에 공급되게 하는 값으로 선택된다. 이와 같은 정대역폭 회로에 대해서는, 본 명세서에서 전체로서 인용하는 칼슨의 미국 특허 제3,628,152호에 개시되어 있다.
대역 스위칭은, 인덕터(30)의 양단 및 인덕터(34, 62)의 양단에 결합된 PIN 다이오드(51, 52)에 의해 달성된다. 이러한 스위칭 다이오드(51, 52)는, 커패시터(54, 56)에 의해 교류 회로를 완성시킨 경우에, 각각의 양극에 인가되는 대역 스위칭 전압(BS1)에 의해 스위칭된다. 다이오드(51, 52) 신호는, '온'으로 스위칭된 도통 상태에서 각각의 인덕터(30, 34, 62)의 신호를 바이패스하고, 그에 따라 각각의 1차 및 2차 회로에서 총 인덕턴스를 감소시키고, 동조 주파수를 증가시킨다.
노드(N1, N2)로부터의 신호가 평형 신호이기 때문에, 이러한 신호의 평형을 유지시키기 위해서는, 한 쪽의 신호 경로에서 생성된 신호 변화가 다른 쪽의 신호 경로에서도 같이 일어나도록 할 필요가 있다. 인덕터들(44a, 46a) 및 (44b, 46b)의 총합 인덕턴스 값은, PIN 다이오드(58a, 58b)를 각각 대역 스위칭 전압(BS1)에 의해 '온'으로 스위칭하는 것에 의해 변화된다. 각각의 커패시턴스(60a, 60b)는 다이오드 회로를 완성시킨다.
동조 바랙터 다이오드(36, 38)는 동조 전압(V_t)용의 직류 귀환 경로를 필요로 하고, 대역 스위칭 다이오드(51, 52, 58a, 58b)는 각각의 대역 스위칭 전압(BS1)용의 직류 귀환 경로를 필요로 하는데, 이것에 대해서는 아래에 설명한다.
대역 스위칭 모드에서, 노드(N2)에서의 평형 신호는 교류 병렬 회로 내에 있는 인덕터(34, 62)에 의해 직류 접지 귀환 경로(50)로부터 격리된다. 이것에 의해 노드(N2)에 있는 신호는 접지점에 단락되지 않고, 노드(N2)는 다이오드(38, 52, 58a, 58b)에 대한 직류 귀환 경로를 이룬다. 인덕터(34, 62)를 병렬로 접속하는 것에 의한 직류 접지 귀환점(50)

의 교류 분리는, 1차 회로의 인덕턴스(30)를 대역 스위칭 다이오드(51)에 의해 신호 단락시키는 경우에도 유효하다. 이것은 인덕터(30)에 흐르는 신호 전류가 없기 때문에, 인덕터(30)와 인덕터(34, 62) 사이의 상호 인덕턴스가 'M'이 0으로 되기 때문이다. 따라서, 인덕터(30)의 교류 단락 회로는 1차 회로로부터 2차 회로까지 반영되지 않는다. 이렇게 해서, 다이오드(38)에 대한 직류 귀환 경로는 인덕터(32, 34)를 통과하는 회로가 되고, 다이오드(52)에 대한 직류 귀환 경로는 인덕터(34)를 통과하는 회로가 되고, 다이오드(58a)에 대한 직류 귀환 경로는 인덕터(44a, 32, 34)를 통과하는 회로가 되고, 다이오드(58b)에 대한 직류 귀환 경로는 인덕터(44b, 62)를 통과하는 회로가 된다. 또한, 고주파 모드로의 대역 스위칭의 경우에는, 2차측의 평형 신호의 교류 기준점이 인덕터(32) 내의 가상 노드로 시프트한다.

(57) 청구의 범위

청구항 1.

신호 입력 단자에 신호 기준 전위와 직류 기준 전위에 대한 고주파(RF) 신호를 수신하는 수단과,
제1 및 제2의 1차 인덕터들의 직렬 결합으로 구성되는 1차 회로와, 제1 주파수에 동조하기 위하여 그 1차 회로와 병렬로 결합되는 제1 커패시터를 포함하는 1차 탱크 회로-1차 탱크 회로는 비평형 구조에서 상기 고주파(RF) 신호를 수신하도록 결합됨-와,
상기 1차 탱크 회로와 유도적으로 결합되고, 제1의 2차 인덕터(32) 및 제2의 2차 인덕터들(34, 62)의 직렬 결합으로 구성되는 2차 회로와, 제2 주파수에 동조하기 위하여 그 2차 회로와 병렬로 결합되는 제2 커패시터를 포함하는 2차 탱크 회로를 포함하고,
직류 기준 전위(50)가 상기 제2의 2차 인덕터들(34) 및 (62) 사이의 접합부(N3)에 결합되고, 상기 제1의 2차 인덕터 및 상기 제2의 2차 인덕터들(34, 62)이 한 쌍의 평형 신호 출력 단자(N1, N2)에 평형 신호를 제공하는 것을 특징으로 하는 이중 동조 회로.

청구항 2.

제1항에 있어서,
각 평형 신호 출력 단자에 결합되고, 평형 신호를 평형 부하의 각 입력 단자에 공급하기 위한 제1 및 제2의 일정 대역폭 수단을 더 포함하는 것을 특징으로 하 는 이중 동조 회로.

청구항 3.

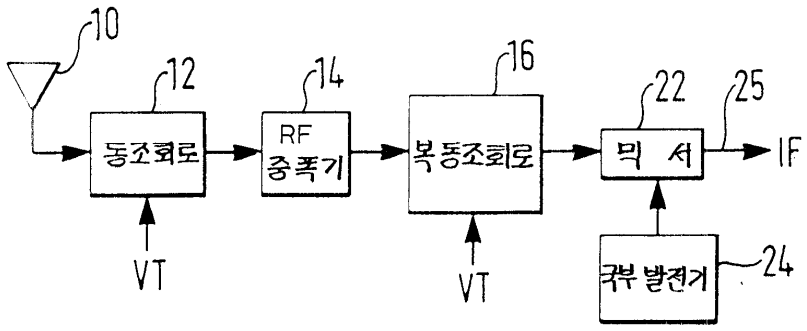
고주파(RF) 신호를 처리하기 위한 이중 동조 회로에 있어서,
비평형 구조에서 상기 고주파(RF) 신호를 수신하기 위하여 입력 신호원(14)에 결합되는 1차 탱크 회로(28, 30, 36)와,
상기 1차 탱크 회로와 유도적으로 결합되고, 직렬로 결합된 복수개의 인덕터들(32, 34, 62)을 포함하는 2차 탱크 회로(32, 34, 62, 38)-여기에서 복수개의 인덕터들은 제1 부분(32, 34)과 제2 부분(62)을 포함함-와,
상기 복수개의 인덕터들의 제1 부분(32, 34) 및 제2 부분(62) 사이의 제1 노드(N3)와 직류 기준 전위 사이에 직류 결합되는 직류 경로를 포함하고,
상기 복수개의 인덕터들의 상기 제1 부분(32, 34)의 인덕턴스 값이 상기 복수개의 인덕터들의 상기 제2 부분(62)의 인덕턴스 값과 실질적으로 동일한 것을 특징으로 하는 이중 동조 회로.

청구항 4.

신호 입력 단자에서 신호 기준 전위와 직류 기준 전위에 대한 고주파(RF) 신호를 수신하는 수단과;
제1 인덕터를 지니고, 상기 제1 인덕터와 병렬 결합된 제1 커패시터에 의해 제1 주파수에 동조되는 1차 동조 탱크 회로-1차 동조 탱크 회로는 비평형 구조에서 상기 고주파(RF) 신호를 수신하도록 결합됨-와,
상기 제1 인덕터에 유도적으로 결합되는 복수개의 제2 인덕터 및 제2 주파수 로 동조시키기 위해 상기 제2 인덕터와 병렬 결합된 제2 커패시터를 갖는 2차 탱크 회로를 포함하고, 복수개의 제2 인덕터들 사이의 노드에 직류 기준 전위가 결합되어서 2차 탱크 회로에 평형 출력 신호를 제공하는 것을 특징으로 하는 이중 동조 회로.

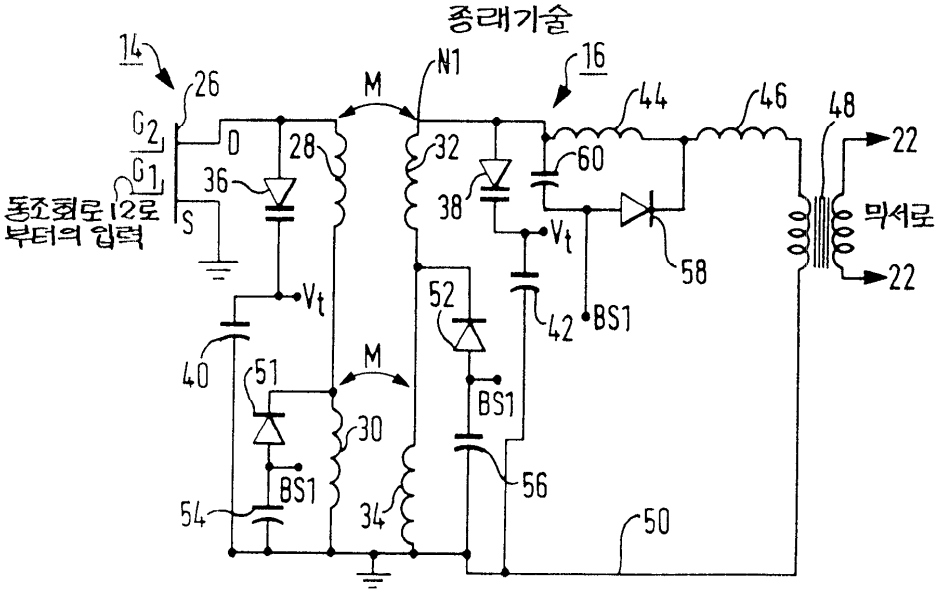
도면

도면1

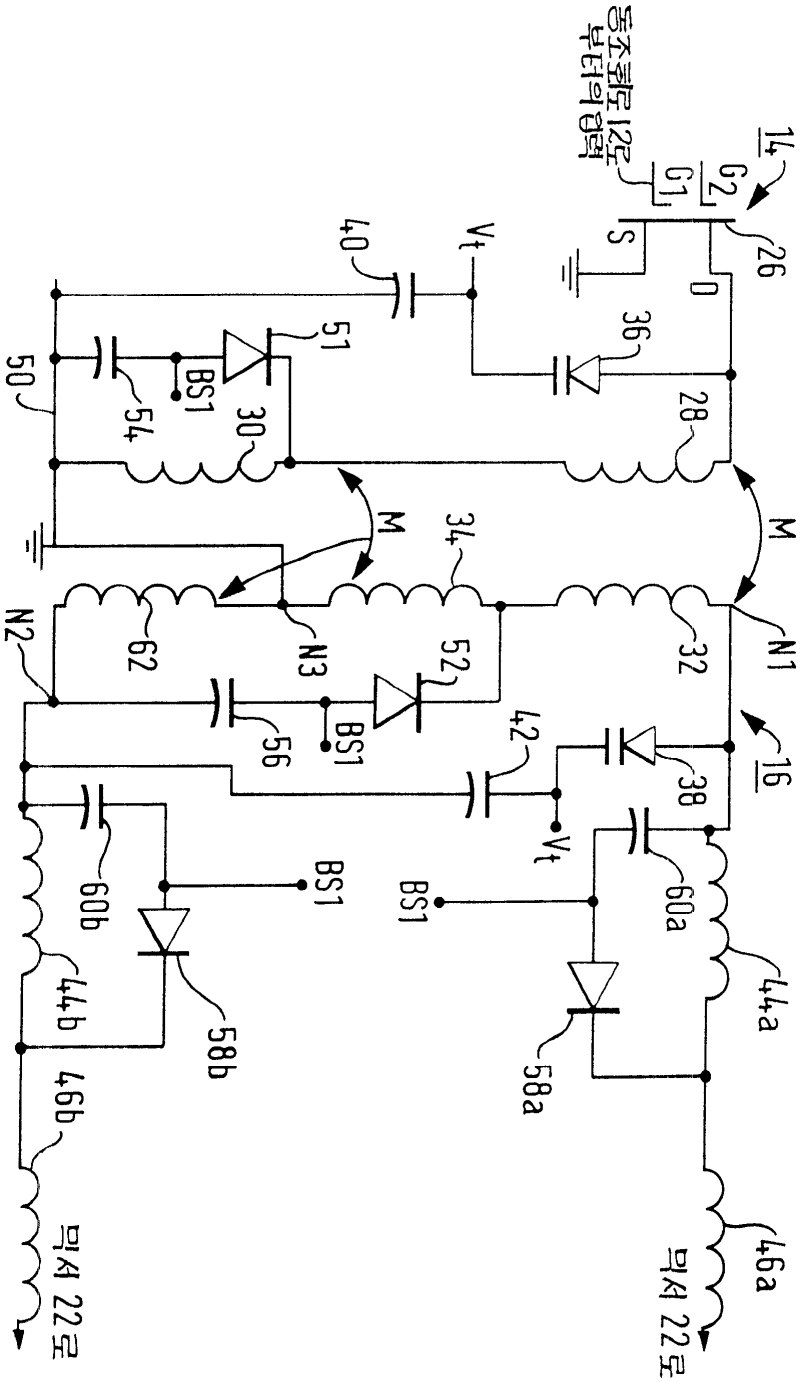


도면2

종래기술


14
26
G2
G1
D
S
동조회로 12로
부터의 입력
36
28
M
N1
32
38
16
44
46
48
22
60
Vt
58
믹서로
22
Vt
52
42
BS1
40
51
M
30
BS1
BS1
56
54
34
50

도면3


동조회로 12로부터의 입력
14
G2
G1
S
D
26
36
28
Vt
40
51
BS1
54
50
30
M
34
M
N1
32
N2
62
N3
52
BS1
56
42
38
16
Vt
60a
60b
BS1
BS1
44a
44b
58a
58b
46a
46b
믹서 22로
믹서 22로