

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】令和 2 年 11 月 12 日 (2020.11.12)

【公開番号】特開 2019-71715 (P2019-71715A)
 【公開日】令和 1 年 5 月 9 日 (2019.5.9)
 【年通号数】公開・登録公報 2019-017
 【出願番号】特願 2017-196188 (P2017-196188)
 【国際特許分類】

H 0 2 M 3/155 (2006.01)

【F I】

H 0 2 M 3/155 H

H 0 2 M 3/155 C

【手続補正書】

【提出日】令和 2 年 9 月 30 日 (2020.9.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の電源端子に供給される電源電圧から出力端子に所定の出力電圧を生成するスイッチングレギュレータであって、

一端が前記出力端子に接続されたインダクタと、

前記第 1 の電源端子と前記インダクタの他端との間に接続されたスイッチング素子と、
 前記出力電圧に基づく電圧と第 1 の基準電圧との差を増幅し、第 1 の誤差電圧を出力する第 1 の誤差増幅回路と、

第 1 の入力ノードに入力される前記第 1 の誤差電圧と第 2 の入力ノードに入力される第 2 の基準電圧とに基づき出力ノードに第 2 の誤差電圧を生成するクランプ回路と、

第 1 の入力端子に入力される前記第 2 の誤差電圧と第 2 の入力端子に入力される前記第 2 の基準電圧とを比較し、第 1 のレベルまたは第 2 のレベルの比較結果信号を出力する P F M 比較回路と、

前記比較結果信号が前記第 1 のレベルのとき所定周波数のクロック信号を出力し、前記比較結果信号が前記第 2 のレベルのとき前記クロック信号の出力を停止する発振回路と、

前記第 2 の誤差電圧と前記発振回路の出力とに基づいて前記スイッチング素子を所望のパルス幅でオン・オフする P W M 変換回路とを備え、

前記クランプ回路は、前記第 2 の誤差電圧の下限値を前記第 2 の基準電圧の電圧値から所定の電圧値を減算した電圧値にクランプすることを特徴とするスイッチングレギュレータ。

【請求項 2】

前記クランプ回路は、

入力が前記第 1 の入力ノードに接続され、出力が前記出力ノードに接続されたバッファ回路と、

一端が前記出力ノードに接続され、定電圧を発生する定電圧発生部と、

前記定電圧発生部の他端の電圧と前記第 2 の基準電圧との差を増幅する第 2 の誤差増幅回路と、

第 2 の電源端子と前記第 1 の入力ノードとの間に接続され、ゲートが前記第 2 の誤差増幅回路の出力に接続された M O S トランジスタとを有し、

前記所定の電圧値が前記定電圧であることを特徴とする請求項 1 に記載のスイッチングレギュレータ。

【請求項 3】

前記定電圧発生部は、前記第 2 の誤差増幅回路の前記定電圧発生部の他端の電圧が入力される端子と前記出力ノードとの間に接続されていることを特徴とする請求項 2 に記載のスイッチングレギュレータ。

【請求項 4】

前記定電圧発生部は、前記バッファ回路の出力と前記出力ノードとの間に接続されていることを特徴とする請求項 2 に記載のスイッチングレギュレータ。

【請求項 5】

前記バッファ回路は、ソースフォロワ回路で構成されていることを特徴とする請求項 2 乃至 4 のいずれか一項に記載のスイッチングレギュレータ。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

本発明のスイッチングレギュレータは、電源端子に供給される電源電圧から出力端子に所定の出力電圧を生成するスイッチングレギュレータであって、一端が前記出力端子に接続されたインダクタと、前記電源端子と前記インダクタの他端との間に接続されたスイッチング素子と、前記出力電圧に基づく電圧と第 1 の基準電圧との差を増幅し、第 1 の誤差電圧を出力する第 1 の誤差増幅回路と、第 1 の入力ノードに入力される前記第 1 の誤差電圧と第 2 の入力ノードに入力される第 2 の基準電圧とに基づき出力ノードに第 2 の誤差電圧を生成するクランプ回路と、第 1 の入力端子に入力される前記第 2 の誤差電圧と第 2 の入力端子に入力される前記第 2 の基準電圧とを比較し、第 1 のレベルまたは第 2 のレベルの比較結果信号を出力する PFM 比較回路と、前記比較結果信号が前記第 1 のレベルのとき所定周波数のクロック信号を出力し、前記比較結果信号が前記第 2 のレベルのとき前記クロック信号の出力を停止する発振回路と、前記第 2 の誤差電圧と前記発振回路の出力とに基づいて前記スイッチング素子を所望のパルス幅でオン・オフする PWM 変換回路とを備え、前記クランプ回路は、前記第 2 の誤差電圧の下限値を前記第 2 の基準電圧の電圧値から所定の電圧値を減算した電圧値にクランプすることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

時刻 t_0 では、比較結果信号 CM_{PF} がハイレベルとなっており、スイッチングレギュレータ 100 は、PFM 動作している。よって、PMOS トランジスタ 130 及び NMOS トランジスタ 131 は、スイッチング動作を停止してオフしている。このとき、電圧 V_{FB} が基準電圧 V_{REF1} より高いことから、誤差増幅回路 111 は、誤差電圧 V_{ERR1} として低い電圧 ($0V$) を出力しようとする。しかし、上述のとおり、クランプ回路 160 は、電圧 V_M が基準電圧 V_{REF2} より小さくなると、誤差電圧 V_{ERR2} を基準電圧 V_{REF2} よりも定電圧 V_{OS} 分低い電圧にクランプするため、誤差電圧 V_{ERR2} (誤差電圧 V_{ERR1}) は、基準電圧 V_{REF2} よりも低く、 $0V$ よりも高い電圧となっている。