

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年10月8日(08.10.2020)



(10) 国際公開番号

WO 2020/202605 A1

(51) 国際特許分類:
G02F 1/035 (2006.01)

(21) 国際出願番号: PCT/JP2019/037728

(22) 国際出願日: 2019年9月26日(26.09.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2019-067732 2019年3月29日(29.03.2019) JP

(71) 出願人: 住友大阪セメント株式会社
(**SUMITOMO OSAKA CEMENT CO.,LTD.**) [JP/
JP]; 〒1028465 東京都千代田区六番町 6
番地 2 8 Tokyo (JP).

(72) 発明者: 宮崎 徳一 (**MIYAZAKI Norikazu**);
〒1028465 東京都千代田区六番町 6 番地 2
8 住友大阪セメント株式会社内 Tokyo (JP).
岡橋 宏佑 (**OKAHASHI Kosuke**); 〒1028465 東
京都千代田区六番町 6 番地 2 8 住友大阪
セメント株式会社内 Tokyo (JP). 本谷 将
之 (**MOTOYA Masayuki**); 〒1028465 東京都千

代田区六番町 6 番地 2 8 住友大阪セメ
ント株式会社内 Tokyo (JP).

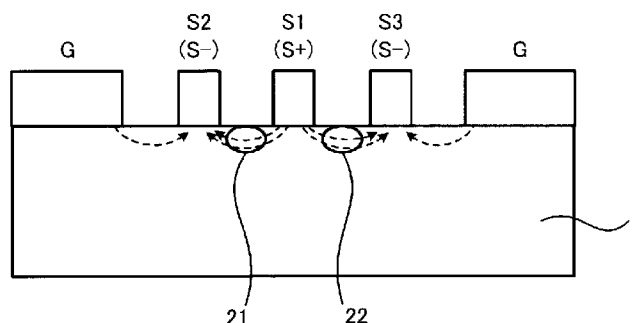
(74) 代理人: 田村 爾, 外 (**TAMURA Chikashi et al.**);
〒1070052 東京都港区赤坂 1 丁目 3 番 1 9
号 芳明ビル 4 階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) Title: OPTICAL MODULATOR

(54) 発明の名称: 光変調器



(57) Abstract: Provided is an optical modulator that can be driven at lower voltage through the use of differential signal output. An optical modulator in which optical waveguides (21, 22) and a control electrode are formed on a substrate 1 that has an electro-optic effect, the optical waveguides comprising at least one Mach-Zehnder optical waveguide, wherein the optical modulator is characterized in that: the control electrode is provided with two grounding electrodes sandwiching three signal electrodes; the three signal electrodes are constituted by second (S2) and third (S3) signal electrodes that sandwich a first (S1) signal electrode, and have a wiring structure in which one modulation signal (S+) of the differential signal is applied to the first signal electrode, and another modulation signal (S-) thereof is applied to the second and third signal electrodes; and one branch waveguide (21) out of two Mach-Zehnder optical waveguides is disposed between the first and second signal electrodes, and the other branch waveguide (22) is disposed between the first and third signal electrodes.

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：差動信号出力を用いてより低電圧駆動が可能な光変調器を提供すること。電気光学効果を有する基板1に光導波路(21, 22)と制御電極が形成され、該光導波路は、少なくとも一つのマッハツエンダー型光導波路を有する光変調器において、該制御電極は、3つの信号電極を挟む2つの接地電極を備え、前記3つの信号電極は、第1(S1)信号電極を挟む第2(S2)及び第3(S3)信号電極で構成され、差動信号の一方の変調信号(S+)が該第1信号電極に印加され、他方の変調信号(S-)は該第2及び該第3信号電極に印加される配線構造を備え、該マッハツエンダー型光導波路の2つの分岐導波路の一方(21)は、該第1及び該第2信号電極の間に、他方(22)は該第1及び該第3信号電極の間に、各々配置されていることを特徴とする。

明 細 書

発明の名称：光変調器

技術分野

[0001] 本発明は、光変調器に関し、特に、少なくとも一つのマッハツエンダー型光導波路を備え、差動信号によって駆動される光変調器に関する。

背景技術

[0002] 近年、光変調器には高速化や小型化のニーズが高まっている。マッハツエンダー型光導波路を組み込んだ光変調器において、構成が簡略で、使用上も簡便な電極構造は、図1に示すように、単一の信号電極（S+）で駆動するシングルエンド電極である。図1では、マッハツエンダー型光導波路を構成する2つの分岐導波路（21，22）の間に信号電極（S+）を配置し、その両側に接地電極（G）を配置している。各分岐導波路（21，22）には、点線矢印で示すような異なる方向の電界が同時に印加されるよう構成されている。このような電極間に光導波路を配置する構成は、電気光学効果を有する基板がXカット板のニオブ酸リチウム（LN）などの基板のように横断面方向に高い電気光学定数をもつ場合に、変調効率が高くなる。

[0003] しかしながら、50Gbaudを超える動作レートでは、高速な信号を品質の劣化をできる限り少なくして変調を行うために、信号が伝搬する伝送線路を短縮化して高周波での伝送路の損失を抑制したり、個々の部品の電気接続によって発生する反射や損失による特性の劣化を防ぐ必要がある。このため、信号処理素子であるDSP（Digital Signal Processor）の出力信号で光変調器を直接駆動したり、光変調器の筐体内に信号増幅用のドライバ素子を内蔵することが検討されている。

[0004] DSPの出力には、線路伝送中の外部ノイズなどの影響を抑制したり、低電圧での動作を可能とするために、差動信号出力構成が用いられている。そして図1のようなシングルエンド電極の構成の光変調器を駆動する場合は、ドライバ素子では差動信号で入力された信号をシングルエンドの信号に変換

、増幅して出力される。このようなドライバ素子では、単一の半導体チップでは素子の出力が光変調器の駆動に十分な振幅に増幅できないため、複数の半導体チップを用いて素子が構成されている。

[0005] さらに、小型化を実現するためにも、DSPで光変調器を直接駆動や、光変調器の筐体内に信号増幅用のドライバ素子を内蔵することが有効である。ドライバ素子を内蔵する場合には、単一の半導体チップで構成されたドライバ素子を集積化することが小型化に対して望ましい。このような単一チップのドライバ素子では、差動信号出力の素子を用いて差動の電位差を変調に利用することで、効率的な変調が可能となる。このような場合に対応するためにも、光変調器は差動出力で駆動する必要がある。

[0006] 図2は、光変調器に入力される差動信号の同相（S+）と逆相（S-）の両方の変調信号を用いて、電極間に導波路が配置される光変調器の電極構成の一例である。図2では接地電極（G）間に差動信号の各々の信号電極を配置している。しかしながら、マッハツェンダー型光導波路の分岐導波路（21，22）に加わる電界の強度は、信号電極（S+又はS-）と接地電極（G）との電位差による電界強度しか印加されず、差動信号の電位差で駆動することは出来ない。このため、差動信号を用いた場合であっても、シングルエンド信号を用いた場合と、変調の効率がほとんど変わらないため、必要な作用部が長くなり素子サイズを小型にすることが困難となる。

[0007] 特許文献1には、半導体型のマッハツェンダー光変調器において、2つの分岐導波路の各々に差動信号出力の2つの変調信号を印加されるように、1つの分岐導波路に対して2つの信号電極を各々配置する構成が開示されている。これにより、各分岐導波路に差動信号の電位差による駆動が可能となり、図2の電極構成よりも駆動電圧が低減されるが、1つのマッハツェンダー型光導波路に合計4本の信号電極が配置されるため、電極構造が複雑化する上、光変調器の小型化も難しくなる。

[0008] 他方、コヒーレント通信用変調器などでは、複数のマッハツェンダー型光導波路を入れ子状に配置したネスト型光導波路など、複数のマッハツェンダ

一型光導波路を集積化した光変調器が使用されている。

集積化した光変調器においては、互いの電極間の間隔が狭くなり、隣接する光変調部での変調信号のクロストーク現象が発生し易くなる。しかも、変調速度が上昇するに従い、クロストーク現象の発生がより顕著となり、変調出力の品質劣化が大きな課題となっている。

[0009] クロストーク現象を抑制する方法として効果的なのが、複数のマッハツェンダー型光導波路を有する光変調器において、隣接する光変調部の間隔を広げ、電極間や線路間の間隔を広くすることである。しかしながら、電極間隔を広くすると光導波路の間隔も広げる必要があり、分岐部等の光導波路の曲げに要する長さが長くなり、光変調器自体のサイズが大きくなるだけでなく、光損失の増加も無視できなくなる。

[0010] 各マッハツェンダー型光導波路に図1のようなシングルエンド電極を利用した場合、電極の数は少なく済むが、差動信号の電位差を効果的に活用することができない。また、特許文献1のように、一つのマッハツェンダー型光導波路に対して4本の信号電極を配置した場合には、それを取り囲む接地電極間の間隔が図1や図2と比較して広くなるため、電界が隣接する変調部（作用部）に漏出し易くなり、クロストーク現象がより発生し易くなる。

先行技術文献

特許文献

[0011] 特許文献1：特開2018-180255号公報

発明の概要

発明が解決しようとする課題

[0012] 本発明が解決しようとする課題は、上述したような問題を解決し、差動信号出力を用いてより低電圧駆動が可能な光変調器を提供することである。しかも、複数のマッハツェンダー型光導波路を集積化した光変調器において、さらに、クロストーク現象の発生を抑制した光変調器を提供することである。

課題を解決するための手段

[0013] 上記課題を解決するため、本発明の光変調器は、以下の技術的特徴を有する。

(1) 電気光学効果を有する基板に光導波路と制御電極が形成され、該光導波路は、少なくとも一つのマッハツェンダー型光導波路を有する光変調器において、該制御電極は、3つの信号電極を挟む2つの接地電極を備え、前記3つの信号電極は、第1信号電極を挟む第2及び第3信号電極で構成され、差動信号の一方の変調信号が該第1信号電極に印加され、他方の変調信号は該第2及び該第3信号電極に印加される配線構造を備え、該マッハツェンダー型光導波路の2つの分岐導波路の一方は、該第1及び該第2信号電極の間に、他方は該第1及び該第3信号電極の間に、各々配置されていることを特徴とする。

[0014] (2) 上記(1)に記載の光変調器において、該配線構造は、1組の差動信号を入力する入力配線を、該差動信号の一方の変調信号を出力する1つの出力配線と、該差動信号の他方の変調信号を出力する2つの出力配線とに変換する変換線路を有することを特徴とする。

[0015] (3) 上記(2)に記載の光変調器において、該変換線路は、前記電気光学効果を有する基板の外部配置された中継基板に設けられていることを特徴とする。

[0016] (4) 上記(1)乃至(3)のいずれかに記載の光変調器において、前記電気光学効果を有する基板の外部に配置された中継基板に、差動信号を出力するドライバ回路が設けられていることを特徴とする。

[0017] (5) 上記(1)乃至(4)のいずれかに記載の光変調器において、該第1乃至第3信号電極の少なくとも一部には、光導波路の延在する延在方向に沿って電極が2つに分割され、分割された電極間には該延在方向に沿って部分的に電氣的接続が施されていることを特徴とする。

[0018] (6) 上記(1)乃至(5)のいずれかに記載の光変調器において、該光導波路は、複数のマッハツェンダー型光導波路を並列して配置する構造を備

え、隣接するマッハツエンダー型光導波路に挟まれた該接地電極に、信号クロストークを抑制するためのクロストーク抑制手段を設けたことを特徴とする。

発明の効果

[0019] 本発明は、電気光学効果を有する基板に光導波路と制御電極が形成され、該光導波路は、少なくとも一つのマッハツエンダー型光導波路を有する光変調器において、該制御電極は、3つの信号電極を挟む2つの接地電極を備え、前記3つの信号電極は、第1信号電極を挟む第2及び第3信号電極で構成され、差動信号の一方の変調信号が該第1信号電極に印加され、他方の変調信号は該第2及び該第3信号電極に印加される配線構造を備え、該マッハツエンダー型光導波路の2つの分岐導波路の一方は、該第1及び該第2信号電極の間に、他方は該第1及び該第3信号電極の間に、各々配置されているため、差動信号出力を用いてより低電圧駆動が可能な光変調器を提供することが可能となる。

図面の簡単な説明

[0020] [図1]従来の光変調器に使用されるシングルエンド電極の構造を説明する図である。

[図2]従来の光変調器に使用される差動信号出力の両方の変調信号（S＋，S－）を用いる電極構成の例を説明する図である。

[図3]本発明の光変調器に係る第1の実施例を示す図である。

[図4]図3に示す電極構造を用いた光変調器を示す平面図である。

[図5]本発明の光変調器に利用可能な変換線路の例を示す図である。

[図6]中継基板にドライバ素子や変換線路を組み込む例を説明する図である。

[図7]本発明の光変調器に係る第2の実施例を示す図である。

[図8]本発明の光変調器に係る第3の実施例を示す図である。

[図9]本発明の光変調器における、信号電極を分割した様子を説明する図である。

[図10]本発明の光変調器に係る第4の実施例を示す図である。

[図11]本発明の光変調器に係る第5の実施例を示す図である。

[図12]本発明の光変調器における、接地電極を分割した様子を説明する図である。

[図13]本発明の光変調器に係る第6の実施例を示す図である。

[図14]図9及び図12の応用例を示す図である。

発明を実施するための形態

[0021] 以下、本発明の光変調器について、好適例を用いて詳細に説明する。

本発明の光変調器は、図3に示すように、電気光学効果を有する基板1に光導波路(21, 22)と制御電極が形成され、該光導波路は、少なくとも一つのマッハツェンダー型光導波路を有する光変調器において、該制御電極は、3つの信号電極を挟む2つの接地電極を備え、前記3つの信号電極は、第1(S1)信号電極を挟む第2(S2)及び第3(S3)信号電極で構成され、差動信号の一方の変調信号(S+)が該第1信号電極に印加され、他方の変調信号(S-)は該第2及び該第3信号電極に印加される配線構造を備え、該マッハツェンダー型光導波路の2つの分岐導波路の一方(21)は、該第1及び該第2信号電極の間に、他方(22)は該第1及び該第3信号電極の間に、各々配置されていることを特徴とする。

[0022] 本発明に利用される電気光学効果を有する基板は、ニオブ酸リチウムなどの誘電体基板や、EOポリマーなどの樹脂基板、半導体基板などが利用可能である。また、本発明に誘電体基板を用いる場合は、電気光学効果が基板の表面に平行な方向が最も大きい材料の基板が使用され、例えばXカットのニオブ酸リチウム基板が用いられる。

[0023] 光導波路は、LN基板を用いる場合には、Ti等を熱拡散して形成することが可能である。また、後述するように基板に盛り部分(リブ部分)を設けて光導波路を形成することもできる。

制御電極は、基板上にAuなどの導電体をメッキ法で形成したものであり、本発明の光変調器では、特に、変調信号を印加する信号電極(S1～S3)や接地電極(G)の電極構造に特徴がある。

[0024] 本発明の特徴は、図3に示すように、3つの信号電極（S1～S3）を挟む2つの接地電極（G）を備え、差動信号の一方の変調信号（S+）が第1電極（S1）に印加され、他方の変調信号（S-）は第2信号電極（S2）及び第3信号電極（S3）に印加されることである。そして、マッハツェンダー型光導波路の2つの分岐導波路の一方の分岐導波路（21）は、第1及び該第2信号電極の間に、他方の分岐導波路（22）は第1及び第3信号電極の間に、各々配置されている。

[0025] 図1のシングルエンド電極や図2の電極構造（GSGSG型の電極構造）では、差動信号の1つの変調信号（S+，S-）と接地電極との電位差に相当する電界しか、光導波路に印加されていなかった。これに対し、図3のような電極構造を採用することで、差動信号の電位差による電界を、信号電極間（S1とS2との間，S1とS3との間）に発生させることが可能となる。図3の電界は、図1又は図2の場合と比較し、約2倍近い電界強度となるため、差動信号による低駆動電圧化の効果をより一層高めることが可能となる。しかも、信号電極の本数は合計3本であるため、特許文献1に記載の4本の信号電極を用いる場合よりも、配線構造が複雑化せず小型化も可能となる。

[0026] 図4は、図3の電極構造を実現する光変調器の概略を示す平面図である。基板1には、光導波路2（21，22）と制御電極（信号電極S1～S3，接地電極G）が形成されている。図4の一点鎖線における光変調素子（基板1）の断面図が図3となる。基板1の外部には、中継基板4や終端抵抗を備えた終端基板5が配置され、これらは、基板1と一緒に筐体3内に収容され、光変調器を構成している。また、図4に示すように、マッハツェンダー型変調器の動作点を調整するためのバイアス用電極（B1～B3）が、別途設けられる場合もある。バイアス用電極（B1～B3）には、図4のように、中継基板6を介して配線61，62でDCバイアス電圧が供給される。なお、中継基板を省略し、給電用の入力ピンから配線61，62に電気接続することも可能である。

[0027] 中継基板 4 には、光変調器の外部より高速な差動信号を含む入力信号（S i n）が導入される。差動信号は 2 本の信号用端子（S + と S −）と接地用端子しか無いため、図 3 又は 4 に示すような 3 本の信号電極（例えば、S + を 1 本と S − を 2 本）と接地電極の組合せに変換するための変換線路が必要となる。変換線路は、中継基板 4 に設けることができるが、必要に応じて、基板 1 の作用部（変調部）までの電極線路に設けることも可能である。

[0028] 図 5 は、中継基板 4 の変換線路の模式図を示したものである。高速な入力信号（S i n）用の端子は、G・S +・G・S −・G に対応した 5 本の端子が用意されている。中央の G の端子が無い場合もある。中継基板 4 の下側は、出力信号（S o u t）用の端子であり、G・S −・S +・S −・G に対応した 5 本の端子が用意される。入力側と出力側とは、電気線路（4 1～4 5，4 4 1，4 4 2）で電氣的に接続されている。

[0029] 入力側の S + 端子は、出力側の S + 端子に対応して電気線路 4 2 が形成されている。途中、符号 C で示した部分は、S − の変調信号と位相を合わせるための遅延回路である。また、入力側の S − 端子は、出力側の 2 本の S − 端子に合わせて、電気線路 4 4 を 2 本の電気線路（4 4 1，4 4 2）に分岐して接続される。途中、符号 B で S + 用の電気線路 4 2 と S − 用の電気線路 4 4 1 とが交差するが、電氣的に接続しないよう多層基板等を用いて異なる層に線路が配置される。さらに、中央の接地用端子 G は、出力側では不要であるため、中継基板の接地層あるいは裏面の接地電極に接続されるが、出力側では端子が設けられない。図では模式図として概念を示しているだけであり、実際には多層基板を用いて、高周波性能が要求される性能を満たすようにパターン等が設計される。

[0030] 図 6 は、筐体 3 の左手側に電気信号等の入出力端子を配置し、右手側に光ファイバなどの光学系の入出力部を配置する例である。基板 1 は平面視した際に長方形となっており、基板 1 の左の短辺側に変調信号等を入力する中継基板 6 が配置される。このような構成は高速な電気信号の入力部から光変調器の作用部までを、短距離でほぼ直線的に配置することができるため、より

高速な信号の変調時に有利である。高速な電気信号の入出力端子には、同軸コネクタやフィードスルーやFPCなどが用いられる。

[0031] 基板1に形成された光導波路2は、右側から入った光波が途中で折り返され、マッハツェンダー型光導波路に入射するよう構成されている。図では基板内で 180° 折り返した場合を図示したが、基板外で光学素子や他の光導波路基板を用いて基板内の光導波路曲げとあわせて 180° の折り返しを行う場合もある。中継基板6には、差動信号を増幅するドライバ素子60が配置され、ドライバ素子60から出力された差動信号($S' +$, $S' -$)は、変換線路を経て、基板1に設けられた光変調素子に入力される。図6では、図面の簡略化のため、接地電極関係は省略されている。また図6ではドライバ素子が光変調器内に内蔵される場合を示したが、中継基板にはドライバ素子が搭載せずに光変調器に入力される差動信号で直接変調されても良い。変調信号は、信号電極($S1 \sim S3$)を経て、終端抵抗を備えた終端基板5に入力される。

[0032] 図5のような中継基板6は、光変調器に駆動用ドライバを集積する場合にも、好適に用いることができる。また、差動出力が可能なドライバ素子60を用いるため、図1のシングルエンド電極と比較し、低電源電圧や低消費電力の半導体素子を用いることが可能となる。そして差動出力可能なドライバ素子は、単一の半導体チップで、光変調器に必要な信号振幅を得ることができるため、中継基板の構成を簡素化かつ小型にすることができる。

[0033] ドライバ素子が集積される場合には、中継基板には差動の高周波線路以外にもドライバの駆動に必要な電源供給用のパターンや端子が設けられ、さらにキャパシタやインダクタなどの周辺素子が配置される場合もある。ドライバ素子の電源の一部がドライバの出力端子から供給されることもあり、その場合には光変調器の電極を経由することも可能である。その場合には、DC電圧が印加されるため、LN変調器等ではDCドリフトによるマッハツェンダー型変調器の動作点変動の問題が発生する。これに対しては、光変調素子の第1信号電極 $S1$ ($S' +$)、第2 ($S2$) 及び第3' ($S3$) 信号電極

(S' -) に同一のDC電圧を高周波信号に重畳して印加して、ドライバ素子に電源を供給することで、信号電極部に起因するマッハツェンダー型光変調器のバイアスドリフトを防ぐことができる。また、図6のバイアス電極(B1～B3)に、信号電極で発生するバイアスドリフトを補償するように、DCバイアス電圧を印加して制御することも可能である。

[0034] 図7乃至10は、基板1に薄板(20 μ m以下)で導波路にリブ構造を採用した場合の例を説明する。それ以外にも導波路構造には、拡散導波路等の種々の構造を用いることもできる。薄板の基板1を用いた場合には、図7に示すように、基板1を保持する保持基板7を基板1に接合する。保持基板7は、電気光学基板1(LN等の誘電体基板、EOポリマー、半導体など)よりも低屈折率な材料が利用される。例えば、石英、ガラス、樹脂などである。

また、基板1の下に、低屈折率層を介して別の保持基板を配置することも可能である。この場合の低屈折率層は、樹脂などの接着層であっても良い。低屈折率層を介して保持基板を配置した場合には、保持基板には基板1と同じ材料やシリコンなどの高屈折率材料を用いることもできる。

[0035] 本発明の光変調器は、図7に示すような薄板基板を利用し、光導波路をリブ部分(11, 12)で構成した、所謂、「薄板リブ構造」を組み合わせることで、より変調効率の高く、しかも、光変調素子のサイズを小型化することが可能となる。特に、リブ部分(11又は12)を差動信号が入力された信号電極(S1とS2、又はS1とS3)で挟むことにより、信号電極間に発生する電界を効率よくリブ部分の光導波路に印加することが可能となる。

[0036] 信号電極(S1～S3)は、信号電極間の間隔を狭めることにより、より変調効率が高い構造を実現することが可能である。しかしながら、電極間隔を狭めると、信号電極間の容量が増加するため、線路のインピーダンスが低下し易い。このため、図8に示すように、中央の信号電極S1を2つに分割することで電極間の容量を低減し、変調効率を落とさずに、インピーダンスの低下を抑制することができる。しかも、この場合には、光導波路の間隔は

狭くする必要が無いため、光導波路間の光のクロストークによる特性劣化も発生しない。

[0037] 図8の信号電極S1の斜視図を図9に示す。信号電極は、光導波路に沿って配置されるため、光導波路の延在する延在方向に沿って電極が2つに分割されている。分割された電極（LE，RE）は、電極間の電位差発生を防ぐため、延在方向に沿って部分的に電氣的接続が施されている。電氣的接続を行う接続部分CEは分割された電極と同じ材料で、一体的に形成することも可能である。分割された接続部分CEの配置間隔は、変調信号で使用する変調周波数あるいは変調シンボルレートと等しい周波数のマイクロ波の波長の4分の1以下、好ましくは10分の1程度が好ましい。

[0038] 図10は、第1信号電極S1だけでなく、第2信号電極S2や第3信号電極S3についても、電極の分割処理を施したものである。信号電極を分割することは、インピーダンス対策のためだけではなく、信号電極と基板1との接触面積を減らし、両者の線膨張係数の差による内部応力の発生を抑制する効果もある。

[0039] 本発明の光変調器は、ネスト型光導波路のように、複数のマッハツェンダー型光導波路が並列に配置された光導波路を備えた場合には、電氣的クロストークの抑制も重要な課題となる。図11及び13は、2つの隣接するマッハツェンダー型光導波路を光波の進行方向に対して垂直に切断した断面図を示したものである。符号211と221（又は212と222）は、マッハツェンダー型光導波路を構成する2つの分岐導波路である。

[0040] また、本発明の特徴は、電気信号のクロストークを抑制するクロストーク抑制手段を設けることである。図11や図13のように、接地電極間（G1とG2との間、又はG2とG3との間）に3本の信号電極（S21，S11及びS31、又はS22，S12及びS32）が配置されているため、接地電極間の間隔が通常より広くなる。このため、電界が隣接する変調部に漏出し易くなり、クロストーク現象が発生し易くなる。

[0041] クロストーク抑制手段としては、図11では、接地電極（G1～G3）は

、信号電極（S 2 1 等）に対向する側面部分 G E がその他の本体部分 G B から切り離されており、該側面部分 G E と該本体部分 G B との間には、光導波路の延在する方向に沿って部分的に電氣的接続部分 G C が施されている。

[0042] このように、接地電極の側面部分 G E を本体部分 G B から切り離すことにより、信号電極と接地電極との間に形成される電界を側面部分 G E に集中させ、隣接するマッハツェンダー型光導波路がある変調部に電界が漏出しないよう構成することが可能となる。

[0043] なお、接地電極の側面部分 G E と本体部分 G B とを電氣的に接続する接続部分 G C は、図 1 2 に示すように、側面部分 G E が延在する方向（光導波路が延在する方向でもある）に沿って部分的に配置されている。接続部分 G C は側面部分 G E や本体部分 G B と同じ材料で、一体的に形成することも可能である。接続部分 G C の配置間隔は、変調信号で使用する変調周波数あるいは変調シンボルレートと等しい周波数のマイクロ波の波長の 4 分の 1 以下、好ましくは 1 0 分の 1 程度が好ましい。

[0044] 図 9 及び図 1 2 に示す電氣的接続を行う接続部分（C E, G C）の構成に代えて、図 1 4 に示すような、誘電体層 R の上に厚みの薄い接続部分 C E（G C）を配置する構成を採用しても良い。また、接続部分は、図 9 又は図 1 2 のように、部分的に配置する構成を採用することも可能である。

[0045] また、他のクロストーク抑制手段としては、図 1 3 に示すように、接地電極（G 1 ～ G 3）の上面の少なくとも一部（高さ L G）が、信号電極（S 2 1 等）の上面（高さ L S）より高くすることである。図 1 3 では、便宜上、信号電極 S 3 2 と接地電極 G 3 を用いて高さ比較しているが、当該構成は、信号電極（S 2 1, S 1 1 及び S 3 1、又は S 2 2, S 1 2 及び S 3 2）と接地電極 G 2 との関係にも当て嵌まる。

[0046] 接地電極の上面に局所的に高い部分を形成する方法としては、図 1 3 のように、部分的に形成された誘電体層 R を利用して、その上部に接地電極（G 1 ～ G 3）を積層すると、誘電体層 3 に対応して、接地電極の上面に突出部が形成される。この突出部により、クロストークに係る電界が接地電極を跨

いで、隣のマッハツェンダー型光導波路や隣の信号電極に到達するのが抑制される。誘電体層3は、SiO₂などの誘電体を成膜・パターニングして形成される。またフォトリソグラフィーによりパターニングできる永久レジストなどの樹脂を用いることも可能である。この場合には、誘電体材料を成膜するのに比べ、厚い層を得ることができるため、突出部がより高くなりクロストークの抑制に効果的である。

産業上の利用可能性

[0047] 以上説明したように、本発明によれば、差動信号出力を用いてより低電圧駆動が可能な光変調器を提供することが可能となる。しかも、複数のマッハツェンダー型光導波路を集積化した光変調器において、さらに、クロストーク現象の発生を抑制した光変調器を提供することが可能となる。

符号の説明

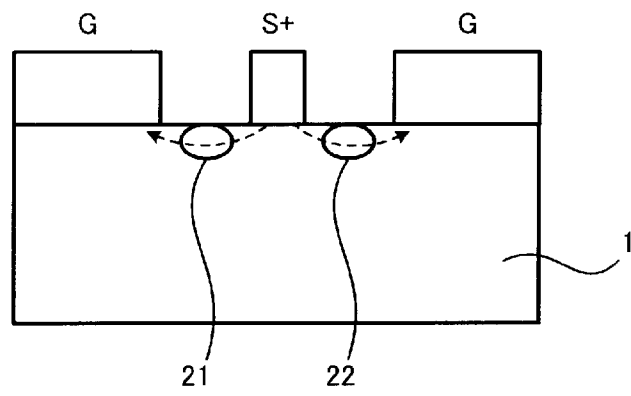
- [0048]
- 1 電気光学効果を有する基板
 - 2 光導波路
 - 21, 22 分岐導波路
 - 3 筐体
 - 4, 6 中継基板
 - 5 終端基板
 - 7 保持基板
 - 60 ドライバ素子
 - S1, S11, S12 第1信号電極
 - S2, S21, S22 第2信号電極
 - S3, S31, S32 第3信号電極
 - G, G1～G3 接地電極

請求の範囲

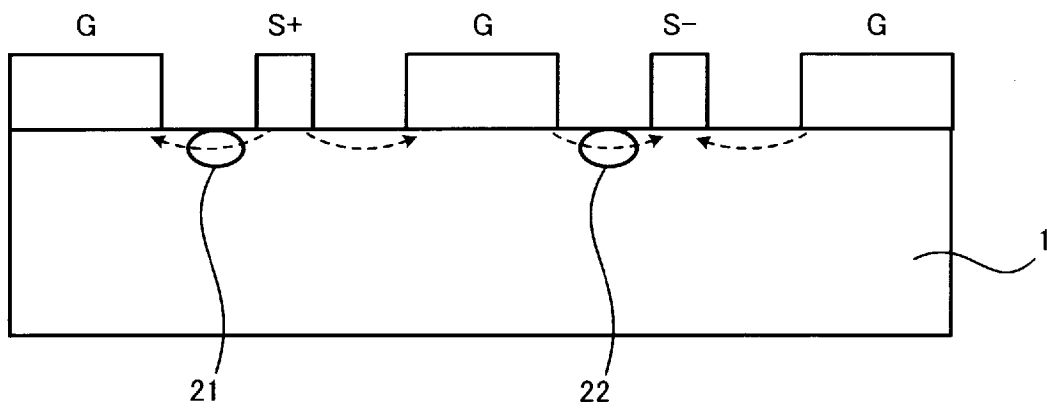
- [請求項1] 電気光学効果を有する基板に光導波路と制御電極が形成され、
該光導波路は、少なくとも一つのマッハツェンダー型光導波路を有する光変調器において、
該制御電極は、3つの信号電極を挟む2つの接地電極を備え、
前記3つの信号電極は、第1信号電極を挟む第2及び第3信号電極で構成され、
差動信号の一方の変調信号が該第1信号電極に印加され、他方の変調信号は該第2及び該第3信号電極に印加される配線構造を備え、
該マッハツェンダー型光導波路の2つの分岐導波路の一方は、該第1及び該第2信号電極の間に、他方は該第1及び該第3信号電極の間に、各々配置されていることを特徴とする光変調器。
- [請求項2] 請求項1に記載の光変調器において、該配線構造は、1組の差動信号を入力する入力配線を、該差動信号の一方の変調信号を出力する1つの出力配線と、該差動信号の他方の変調信号を出力する2つの出力配線とに変換する変換線路を有することを特徴とする光変調器。
- [請求項3] 請求項2に記載の光変調器において、該変換線路は、前記電気光学効果を有する基板の外部配置された中継基板に設けられていることを特徴とする光変調器。
- [請求項4] 請求項1乃至3のいずれかに記載の光変調器において、前記電気光学効果を有する基板の外部に配置された中継基板に、差動信号を出力するドライバ回路が設けられていることを特徴とする光変調器。
- [請求項5] 請求項1乃至4のいずれかに記載の光変調器において、該第1乃至第3信号電極の少なくとも一部には、光導波路の延在する延在方向に沿って電極が2つに分割され、分割された電極間には該延在方向に沿って部分的に電氣的接続が施されていることを特徴とする光変調器。
- [請求項6] 請求項1乃至5のいずれかに記載の光変調器において、該光導波路は、複数のマッハツェンダー型光導波路を並列して配置する構造を備

え、隣接するマッハツェンダー型光導波路に挟まれた該接地電極に、信号クロストークを抑制するためのクロストーク抑制手段を設けたことを特徴とする光変調器。

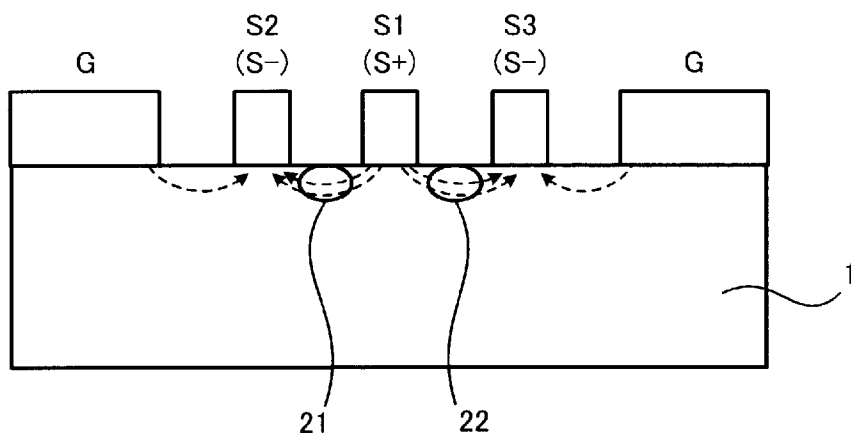
[図1]



[図2]

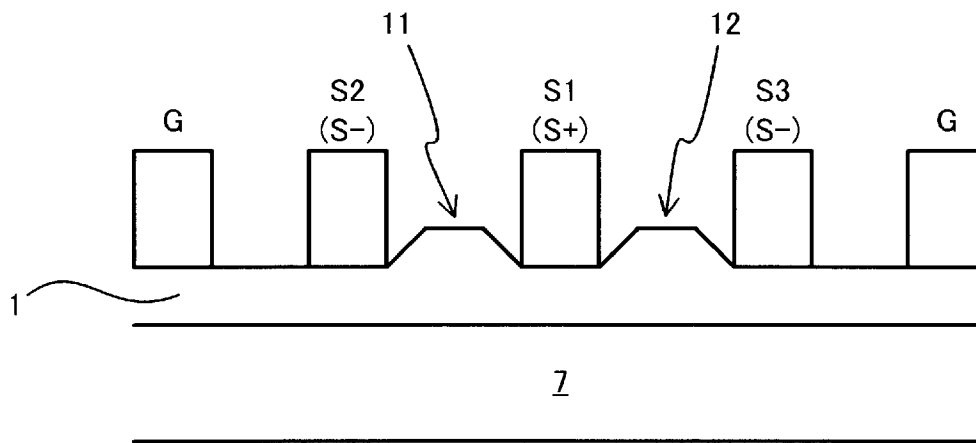


[図3]

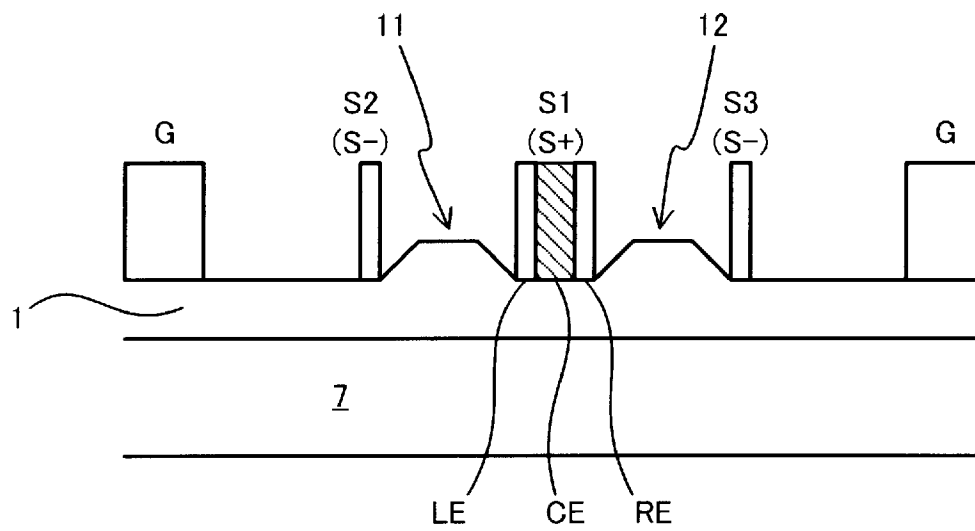


[illegible][illegible]

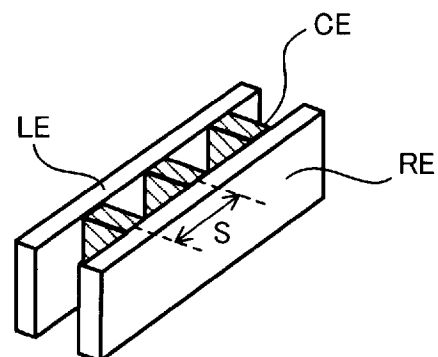
[図7]



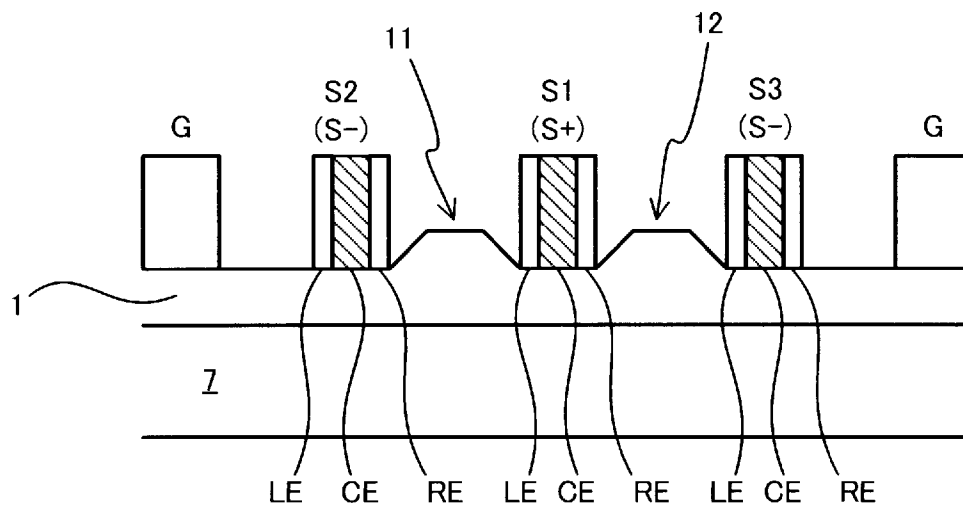
[図8]



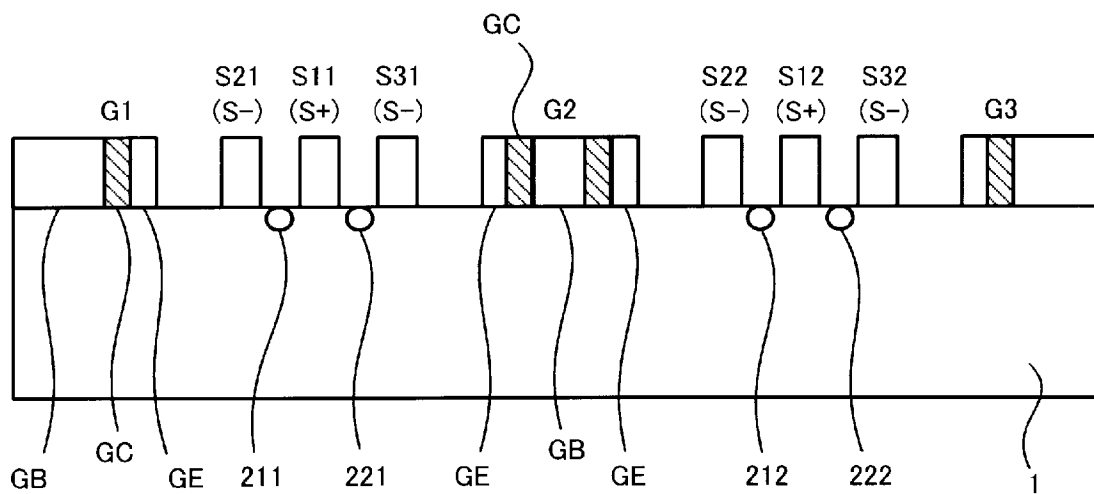
[図9]



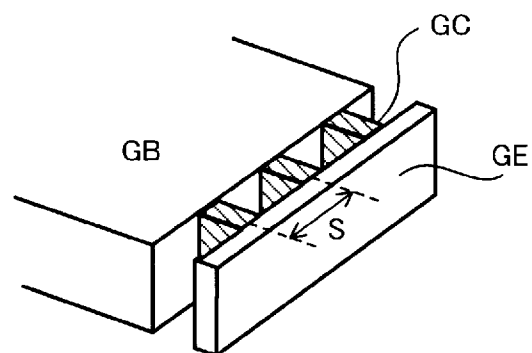
[図10]



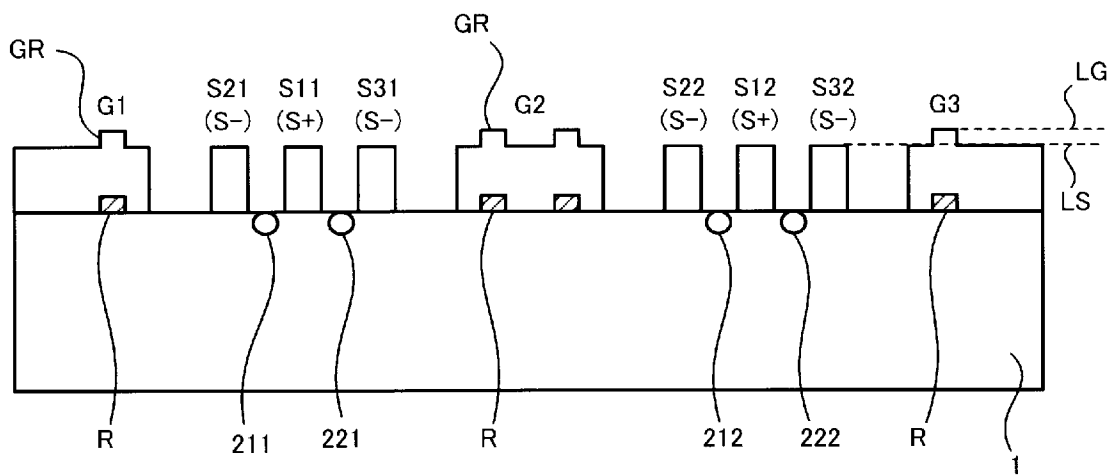
[図11]



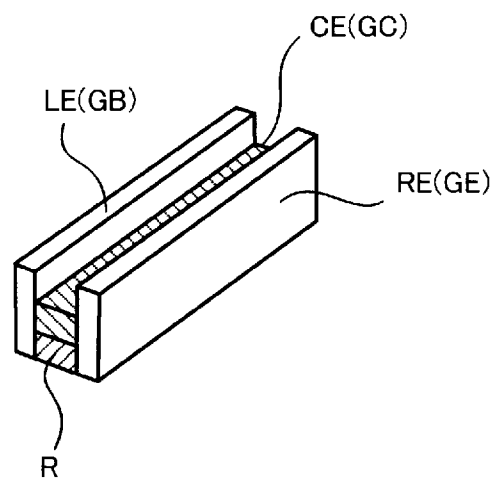
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/037728

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G02F1/035 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. G02F1/00-1/125, G02F1/21-7/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 8346025 B2 (GILL, Douglas M.) 01 January 2013,	1
Y	column 2, line 59 to column 7, line 51, column 9, lines 29-35, fig. 1, 2 & US 2010/0290732 A1 & EP 2433167 A2 & CN 102428399 A & KR 10-2012-0025475 A	2-6
Y	JP 2018-205343 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 27 December 2018, paragraphs [0050]-[0057], [0063]-[0080], fig. 5, 7-9 (Family: none)	2-6
A	JP 2013-7909 A (ADVANTEST CORP.) 10 January 2013, paragraphs [0068]-[0078], fig. 8 & JP 5291764 B2 & US 2012/0328227 A1, paragraphs [0078]-[0088], fig. 8 & US 8559777 B2 & CN 102841478 A & KR 10-2013- 0001101 A	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
08.11.2019

Date of mailing of the international search report
19.11.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/037728

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2012/0251029 A1 (KORBRINSKY et al.) 04 October 2012, entire text, all drawings & US 9036954 B2 & KR 10-2013-0140859 A & CN 103597386 A	1-6
A	JP 2014-191095 A (SUMITOMO OSAKA CEMENT CO., LTD.) 06 October 2014, fig. 3, 4, 7-10 & JP 5590175 B1 & US 2016/0033848 A1, fig. 3, 4, 7-10 & US 9746741 B2 & WO 2014/156684 A1 & CN 105122124 A	1-6
A	US 2017/0184941 A1 (KATO, Masaki) 29 June 2017, paragraphs [0026]-[0028], fig. 1A-1B & US 9632390 B1 & US 9846347 B2	1-6
A	JIANG et al., Experimental Study of Electro-Optic Crosstalk in Parallel Silicon Photonic Mach-Zehnder Modulators, 2017 Conference on Lasers and Electro-Optics (CLEO), 26 October 2017, JW2A.132	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G02F1/035(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G02F1/00-1/125, G02F1/21-7/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	US 8346025 B2 (GILL, Douglas M.) 2013.01.01, 第2欄第59行-第7欄第51行, 第9欄第29-35行, 図1-2 & US 2010/0290732 A1 & EP 2433167 A2 & CN 102428399 A & KR 10-2012-0025475 A	1 2-6
Y	JP 2018-205343 A (日本電信電話株式会社) 2018.12.27, 段落[0050]-[0057], [0063]-[0080], 図5, 7-9 (ファミリーなし)	2-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

08.11.2019

国際調査報告の発送日

19.11.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

野口 晃一

2 L

5708

電話番号 03-3581-1101 内線 3295

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-7909 A (株式会社アドバンテスト) 2013.01.10, 段落 [0068]-[0078], 図 8 & JP 5291764 B2 & US 2012/0328227 A1, 段落 [0078]-[0088], 図 8 & US 8559777 B2 & CN 102841478 A & KR 10-2013-0001101 A	1-6
A	US 2012/0251029 A1 (KORBRINSKY et al.) 2012.10.04, 全文, 全図 & US 9036954 B2 & KR 10-2013-0140859 A & CN 103597386 A	1-6
A	JP 2014-191095 A (住友大阪セメント株式会社) 2014.10.06, 図 3-4, 7-10 & JP 5590175 B1 & US 2016/0033848 A1, 図 3-4, 7-10 & US 9746741 B2 & WO 2014/156684 A1 & CN 105122124 A	1-6
A	US 2017/0184941 A1 (KATO, Masaki) 2017.06.29, 段落 [0026]-[0028], 図 1A-1B & US 9632390 B1 & US 9846347 B2	1-6
A	JIANG et al., Experimental Study of Electro-Optic Crosstalk in Parallel Silicon Photonic Mach-Zehnder Modulators, 2017 Conference on Lasers and Electro-Optics (CLEO), 2017.10.26, JW2A.132	1-6